

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/136 (2006.01)
G09G 3/36 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510078899. X

[45] 授权公告日 2009 年 1 月 14 日

[11] 授权公告号 CN 100451786C

[22] 申请日 2005.3.31

[21] 申请号 200510078899. X

[30] 优先权

[32] 2004. 3. 31 [33] KR [31] 22053/04

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 李白云

[56] 参考文献

US6038008A 2000.3.14

US5436635A 1995.7.25

CN1372241A 2002.10.2

US6317176B1 2001.11.13

US5808706A 1998.9.15

CN1396486A 2003.2.12

US2003/0112383A1 2003.6.19

审查员 曾毅

[74] 专利代理机构 北京市柳沈律师事务所

代理人 邸万奎 黄小临

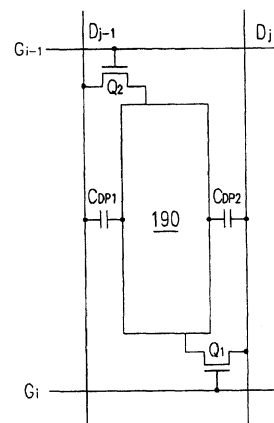
权利要求书 3 页 说明书 12 页 附图 6 页

[54] 发明名称

液晶显示器

[57] 摘要

本发明提供一种包括多个像素行组的液晶显示器，每个像素行组包括至少一个具有以矩阵排列的多个像素的像素行，并且每个像素包括第一开关元件和第二开关元件以及耦接到第一开关元件和第二开关元件的像素电极。此外，多条栅极线连接到第一开关元件和第二开关元件，并传送栅极导通电压。此外，多条数据线耦接到第一开关元件和第二开关元件，并传送数据电压，其中每个像素的第一开关元件和第二开关元件耦接到不同的栅极线和不同的数据线，并且每个像素的像素电极与邻近该像素电极的数据线形成具有基本相等的大小的寄生电容。



1.一种液晶显示器，包括：

多个像素行组，其中每个像素行组包括至少一个包含多个像素的像素行，并且每个像素包括第一开关元件和第二开关元件、以及耦接到第一开关元件和第二开关元件的像素电极；

多条栅极线，其中每条栅极线耦接到各个第一开关元件和第二开关元件，并且每条栅极线传送用于导通第一开关元件和第二开关元件的至少一个的栅极导通电压；以及

多条数据线，其中每条数据线耦接到各个第一开关元件和第二开关元件耦合，并传送数据电压，

其中对应于每个像素的第一开关元件和第二开关元件耦接到关于该对应像素的不同栅极线和不同数据线，并且每个像素的像素电极与邻近该像素电极的数据线形成具有大小基本上彼此相等的各个寄生电容。

2. 如权利要求 1 所述的液晶显示器，其中每个像素中的第一开关元件和第二开关元件被布置为使得通过第一开关元件的漏电流与通过第二开关元件的漏电流基本相同。

3. 如权利要求 2 所述的液晶显示器，其中每个像素中的第一开关元件和第二开关元件被布置为使得第一开关元件与第二开关元件关于该像素中的像素电极的中心具有旋转对称。

4. 如权利要求 1 所述的液晶显示器，其中由相邻数据线传送的数据电压的极性彼此相反。

5. 如权利要求 4 所述的液晶显示器，其中由每条数据线传送的数据电压的极性是恒定的。

6. 如权利要求 1 所述的液晶显示器，其中第一开关元件相对于彼此而耦接到各个像素的相同侧的数据线，并且第二开关元件相对于彼此而耦接到各个像素的相同侧的数据线。

7. 如权利要求 1 所述的液晶显示器，其中像素行组中的第一开关元件每一个都连接到每个各自像素的第一侧的数据线，该像素行组中的第二开关元件每一个都连接到每个各自像素的第二侧的数据线，而相邻像素行组中的第一开关元件每一个都连接到每个各自像素的第二侧的数据线，并且该相邻像

素行组中的第二开关元件每一个都连接到每个各自像素的第一侧的数据线，其中每个各自像素的第一侧与第二侧是相对的。

8. 一种液晶显示器，包括：

多个像素行组，其中每个像素行组包括至少一个包含多个像素的像素行，并且每个像素包括第一开关元件和第二开关元件；

多条栅极线，耦接到对应的第一开关元件和第二开关元件，并传送用于导通对应的第一开关元件和第二开关元件的栅极导通电压；以及

多条数据线，耦接到对应的第一开关元件和第二开关元件，并传送数据电压；

其中每个像素的第一开关元件和第二开关元件每个都耦接到不同的栅极线和不同的数据线，并且每个像素的第一开关元件和第二开关元件被布置为使得通过第一开关元件的漏电流与通过第二开关元件的漏电流基本相同。

9. 如权利要求 8 所述的液晶显示器，其中每个像素还包括耦接到对应的第一开关元件和第二开关元件的像素电极。

10. 如权利要求 9 所述的液晶显示器，其中每个像素中的第一开关元件和第二开关元件被布置为使得第一开关元件与第二开关元件关于该像素中像素电极的中心、相对于彼此具有旋转对称。

11. 如权利要求 8 所述的液晶显示器，其中由相邻数据线传送的数据电压的极性与彼此相反。

12. 如权利要求 11 所述的显示设备，其中由每条数据线传送的数据电压的极性是恒定的。

13. 如权利要求 8 所述的液晶显示器，其中第一开关元件相对于彼此耦接到各个像素的相同侧的数据线，并且第二开关元件相对于彼此耦接到各个像素的相同侧的数据线。

14. 如权利要求 8 所述的液晶显示器，其中像素行组中的第一开关元件每一个都连接到每个各自像素的第一侧的数据线，该像素行组中的第二开关元件每一个都连接到每个各自像素的第二侧的数据线，而相邻像素行组中的第一开关元件每一个都连接到每个各自像素的第二侧的数据线，并且该相邻像素行组中的第二开关元件每一个都连接到每个各自像素的第一侧的数据线，其中每个各自像素的第一侧与第二侧是相对的。

15. 一种液晶显示器，包括：

多个像素行组,其中每个像素行组包括至少一个包含多个像素的像素行,并且每个像素包括第一开关元件和第二开关元件;

多条栅极线,其中每条栅极线耦接到对应的第一开关元件和第二开关元件,并传送用于导通对应的第一开关元件和第二开关元件的栅极导通电压;以及

多条数据线,其中每条数据线耦接到对应的第一开关元件和第二开关元件,并传送数据电压,

其中像素行组中的第一开关元件每一个都连接到每个各自像素的第一侧的数据线,该像素行组中的第二开关元件每一个都连接到每个各自像素的第二侧的数据线,而相邻像素行组中的第一开关元件每一个都连接到每个各自像素的第二侧的数据线,并且该相邻像素行组中的第二开关元件每一个都连接到每个各自像素的第一侧的数据线,其中每个各自像素的第一侧与第二侧是相对的,

其中由相邻数据线传送的数据电压的极性彼此相反,并且由每条数据线传送的数据电压的极性是恒定的。

16. 如权利要求 15 所述的液晶显示器,其中第一开关元件相对于彼此而耦接到各个像素的相同侧的数据线,而第二开关元件相对于彼此耦接到各个像素的相同侧的数据线。

液晶显示器

技术领域

本发明涉及一种液晶显示器。

背景技术

液晶显示器(LCD)包括被提供了场发生电极的一对面板、以及布置在这两个面板之间并具有介电各向异性性质的液晶(LC)层。场发生电极通常包括：耦接到诸如薄膜晶体管(TFT)的开关元件、被提供了数据电压的多个像素电极；以及覆盖面板的整个表面、被提供了公共电压的公共电极。彼此配合产生电场的一对场发生电极与布置在它们之间的液晶层形成所谓的液晶电容器。

LCD向场发生电极施加电压以产生穿过液晶层的电场，并且该电场的强度可以通过调节跨过液晶电容器的电压来控制。由于电场决定了液晶层内液晶分子的取向，而这些分子的取向决定了穿过液晶层的光的透射率，因此通过控制施加在每个像素的电压来调节光透射率，从而获得想要的图像。

为了防止长时间施加单向电场时的图像劣化等，使用例如每帧、每行、每列、或每点的反转类型(inversion type)来反转相对于公共电压的数据电压的极性。

在各种反转类型中，点反转型每隔给定数目的像素就将极性反转，其减少了由于回扫电压(kickback voltage)导致的垂直串扰和垂直闪烁(vertical flickering)，从而提高图像质量。然而，点反转所需的流入每条数据线的数据电压的极性反转需要比较复杂的驱动方案，并且可能引起信号延迟。尽管信号延迟可以通过采用低电阻率金属等减小，但是这样的解决方案使制造过程复杂化，而且增大了生产成本。

可替换地，列反转型每隔给定数目的像素列就将电压极性反转。由于列反转型在一个帧期间不会反转施加到每条数据线的数据电压的极性，因此显著减小了信号延迟问题。然而，列反转型在垂直串扰和垂直闪烁等方面不如点反转型。

发明内容

本发明提供一种液晶显示器，其中每个像素具有第一开关元件和第二开关元件，并且第一开关元件耦接到第一栅极线和第一数据线，而第二开关元件耦接到第二栅极线和第二数据线，使得像素的开关元件相对于彼此耦接到不同的栅极线和不同的数据线。另外，第一数据线和第二数据线每条都与像素形成寄生电容，并且该寄生电容大小彼此相等。

本发明还提供一种液晶显示器，其中每个像素具有耦接到第一栅极线和第一数据线的的第一开关元件、以及耦接到第二数据线和第二栅极线的第二开关元件，并且第一开关元件具有与第二开关元件的漏电流(leakage current)相同的漏电流。

本发明还提供一种具有多个像素的液晶显示器，其中每个像素具有耦接到第一栅极线和第一数据线的的第一开关元件、以及耦接到第二数据线和第二栅极线的第二开关元件，并且相邻的数据线传送具有相反极性的数据电压信号，而且每条数据线传送具有恒定极性的数据电压信号。

提供一种具有多个像素行组的液晶显示器，其中每个像素行组具有至少一个包括以矩阵排列的多个像素的像素行，并且每个像素包括第一开关元件和第二开关元件以及耦接到第一开关元件和第二开关元件的像素电极。液晶显示器还包括多条栅极线，其中每条栅极线耦接到各个第一开关元件和第二开关元件，并且每条栅极线传送用于导通第一开关元件和第二开关元件的至少一个的栅极导通(gate-on)电压。液晶显示器还包括多条数据线，其中每条数据线耦接到各个第一开关元件和第二开关元件，并传送数据电压，其中对应于每个像素的第一开关元件和第二开关元件耦接到关于该对应像素的不同栅极线和不同数据线，并且每个像素的像素电极与邻近该像素电极的数据线形成大小基本上彼此相等的寄生电容。

提供一种包括多个像素行组的液晶显示器，其中每个像素行组具有至少一个包括以矩阵排列的多个像素的像素行，并且每个像素包括第一开关元件和第二开关元件。液晶显示器还包括多条栅极线，其耦接到对应的第一开关元件和第二开关元件，并传送用于导通对应的第一开关元件和第二开关元件的栅极导通电压。液晶显示器还包括多条数据线，其耦接到对应的第一开关元件和第二开关元件，并传送数据电压，其中每个像素的第一开关元件和第

二开关元件每个都耦接到不同的栅极线和不同的数据线，并且每个像素的第一开关元件和第二开关元件被布置为使得通过第一开关元件的漏电流与通过第二开关元件的漏电流基本相同。

提供一种包括多个像素行组的液晶显示器，其中每个像素行组具有至少一个包括以矩阵排列的多个像素的像素行，并且每个像素包括第一开关元件和第二开关元件。液晶显示器还包括多条栅极线，其中每条栅极线耦接到对应的第一开关元件和第二开关元件，并传送用于导通对应的第一开关元件和第二开关元件的栅极导通电压。液晶显示器还包括多条数据线，其中每条数据线耦接到对应的第一开关元件和第二开关元件，并传送数据电压，其中每个像素的第一开关元件和第二开关元件耦接到不同的栅极线和不同的数据线，由相邻数据线传送的数据电压的极性与彼此相反，并且每条数据线传送的数据电压的极性是恒定的。

应该理解，以上的一般性描述和以下的详细描述是示例性的和解释性的，并且意欲提供对所寻求保护的本发明的进一步解释。

附图说明

附图图示了本发明的实施例，并与描述一起用来解释本发明的原理，其中，附图被包括在内以提供对本发明的进一步理解、被合并并组成本说明书的一部分。

图 1 是根据本发明实施例的 LCD 的方框图；

图 2 是根据本发明实施例的 LCD 的像素的示意电路图；

图 3 是根据本发明实施例的、具有对应的栅极线和数据线的像素的示意电路图；

图 4 图示根据本发明实施例的用于列型表观(aparent)反转的像素的开关元件的排列。

图 5 图示根据本发明实施例的用于 1×1 点型表观反转的像素的开关元件的排列。

图 6A 和图 6B 图示根据本发明实施例的用于 2×1 点型表观反转的像素的开关元件的排列。

具体实施方式

现在将参照示出本发明优选实施例的附图，在下文中更充分地描述本发明。然而，本发明可以以很多不同的形式实施，而不应被解释为限于在此阐述的实施例。在整个附图中，相同的附图标记表示相同的元件。

在附图中，为清楚起见，夸大了层和区域的厚度。应当理解，当诸如层、区域或基板的元件被称为在另一元件“上”时，它可以直接在所述另一元件上，或者也可以存在插入元件(intervening element)。相比之下，当元件被称为“直接”在另一元件上时，在这两个元件之间不存在插入元件。

图1是根据本发明实施例的LCD的方框图，图2和图3是根据本发明实施例的LCD的像素的等效电路图。

参照图1，根据本发明实施例的LCD被示出为具有LC面板组件300、以及耦接到面板组件300的栅极驱动器400和数据驱动器500。LCD还包括耦接到数据驱动器500的灰度电压发生器(gray voltage generator)800、和用于控制上述元件的信号控制器600。面板组件300包括多条显示信号线 $G_1 - G_n$ 和 $D_1 - D_m$ 、以及耦接到其上并基本上以矩阵排列的多个像素。

参照图2，面板组件300包括下面板100，上面板200，以及插入其间的LC层3。显示信号线 $G_1 - G_n$ 和 $D_1 - D_m$ 包括如所示出的示例线 D_{j-1} 和 D_j ，并被布置在下面板100上。线 $G_1 - G_n$ 是用来传送栅极信号(也称作“扫描信号”)的栅极线，线 $D_1 - D_m$ 是用来传送数据信号的数据线。栅极线 $G_1 - G_n$ 成行地排列在下面板100上，并且基本上互相平行，而数据线 $D_1 - D_m$ 成列地排列在下面板100上，并且基本上互相平行。

每个像素包括耦接到信号线 $G_1 - G_n$ 和 $D_1 - D_m$ 的第一开关元件 Q_1 和第二开关元件 Q_2 。每个像素还包括耦接到开关元件 Q_1 和 Q_2 的LC电容器 C_{LC} 和存储电容器 C_{ST} 。在一些实施例中，存储电容器 C_{ST} 可以在不必需时省略。

开关元件 Q_1 和 Q_2 的每一个包括在下面板100上提供的、具有三个端子的TFT。这三个端子包括耦接到栅极线 $G_1 - G_n$ 之一的控制端、耦接到数据线 $D_1 - D_m$ 之一的输入端、以及耦接到LC电容器 C_{LC} 和存储电容器 C_{ST} 的输出端。第一开关元件 Q_1 和第二开关元件 Q_2 耦接到不同的栅极线 $G_1 - G_n$ 和不同的数据线 $D_1 - D_m$ 。例如图2示出的第*i*像素行中的第*j*像素(以下称为像素(*i*, *j*))，第一开关元件 Q_1 耦接到第(*i*)栅极线 G_i 和第*j*数据线 D_j ，而第二开关元件 Q_2 耦接到第(*i*-1)栅极线 G_{i-1} 和第(*j*-1)条数据线 D_{j-1} 。

LC电容器 C_{LC} 包括在下面板100上提供的像素电极190以及在上面板

200 上提供的公共电极 270 作为两个端子。在上面板 200 上还包括滤色器 230。布置在这两个电极 190 和 270 之间的 LC 层 3 充当 LC 电容器 C_{LC} 的电介质。像素电极 190 耦接到开关元件 Q_1 和 Q_2 。公共电极 270 被提供了公共电压 V_{com} ，并且覆盖上面板 200 的整个表面。作为对图 2 的替换，其它实施例可具有在下面板 100 上提供的公共电极 270，并且电极 190 和 270 中的至少一个也可以具有棒(bar)或条(stripe)的形状。

存储电容器 C_{ST} 是 LC 电容器 C_{LC} 的辅助电容器。存储电容器 C_{ST} 包括像素电极 190 和在下面板 100 上提供的单独的信号线。所述单独的信号线通过绝缘体与像素电极 190 重叠，并被提供了诸如公共电压 V_{com} 的预定电压。可替换地，存储电容器 C_{ST} 包括像素电极 190 和称作前一(previous)栅极线的相邻栅极线，所述相邻栅极线通过绝缘体与像素电极 190 重叠。

在如图 2 和图 3 所示的平面图中，像素被分配给由一对相邻栅极线 G_{j-1} 和 G_j 以及一对相邻数据线 D_{j-1} 和 D_j 包围的像素区域。参照图 3，像素电极 190 基本上是矩形，并具有与数据线 D_{j-1} 和 D_j 平行的边。然而，在一些实施例中，像素电极 190 与数据线 D_{j-1} 和 D_j 可以被倾斜地弯曲。应该注意，像素电极 190 与数据线 D_{j-1} 和 D_j 可以形成示意性地示出为电容器 C_{DP1} 和 C_{DP2} 的寄生电容。

如上所述，由于第一开关元件 Q_1 和第二开关元件 Q_2 耦接到不同的栅极线 $G_1 - G_n$ 和不同的数据线 $D_1 - D_m$ ，因此第一开关元件 Q_1 和第二开关元件 Q_2 被布置在像素区域对角线上的相对角落附近。开关元件 Q_1 和 Q_2 可以包括具有非晶硅沟道部分的 TFT，所述非晶硅沟道部分在其关断(off)状态下可产生漏电流。

优选的是，布置像素的结构，使得寄生电容 C_{DP1} 和 C_{DP2} 的电容彼此相等，并且通过第一开关元件 Q_1 的漏电流和通过第二开关元件 Q_2 的漏电流基本相等。例如，可以将第一开关元件 Q_1 和第二开关元件 Q_2 布置为具有彼此基本相同的结构和大小，并且将它们布置为关于像素电极 190 的中心、相对于彼此呈 180° 旋转对称。此外，可以使像素电极 190 和数据线 D_{j-1} 之间的距离等于像素电极 190 与数据线 D_j 之间的距离。

图 4、图 5、图 6A 和图 6B 示出了根据本发明实施例的像素的第一和第二开关元件的若干种排列，如下所述。

更具体地说，图 4、图 5、图 6A 和图 6B 示出根据本发明实施例的像素的开关元件的排列，包括用“x”标记的第一开关元件和用“O”标记的第二

开关元件与栅极线 G_1-G_n 和数据线 D_1-D_m 之间的连接。第一开关元件被示出为布置在对应像素的下部,而第二开关元件被示出为布置在对应像素的上部。

此外,图 4、图 5、图 6A 和图 6B 示出栅极线和数据线的排列,其中所有像素的第一开关元件每个都耦接到对应的下方栅极线,而所有像素的第二开关元件每个都耦接到对应的上方栅极线。对应像素中的每个第一开关元件与第二开关元件的位置是固定的、或者在每个像素行中是一致的。对于信号线,栅极线对和数据线对耦接到属于不同像素的第一开关元件和第二开关元件。

参照图 4,每个第一开关元件耦接到对应的数据线 D_1-D_m 的右侧数据线,而每个第二开关元件类似地耦接到对应的数据线 D_1-D_m 的左侧数据线。

参照图 5,示出了替换电路排列,其使每行的开关元件的位置交替(alternate)。换言之,相邻像素行中的第一开关元件耦接到数据线 D_1-D_m 中相对侧的数据线,相邻像素行中的第二开关元件也类似地耦接。在图 5 示出的 4 个像素行中,在第一(最上方)和第三像素行的第一开关元件和第二开关元件分别耦接到数据线 D_1-D_m 的左侧和右侧数据线,而第二和第四(最下方)像素行的第一开关元件和第二开关元件分别耦接到数据线 D_1-D_m 的右侧和左侧数据线。

在图 6A 和图 6B 示出的排列中,开关元件的位置每隔两个像素行进行交替。换言之,具有两个相邻像素行的像素行的组(以下称作“像素行组”)中的第一开关元件在每个各自像素中占据相同的位置,并且第二开关元件按照像素行组遵循相似的模式(pattern)。此外,相邻像素行组中的第一开关元件占据各自像素的相对侧,并且第二开关元件按照像素行组遵循相似的模式。应该注意,在 LC 面板组件 300 中最上方或最下方的单个像素行每个都可以独自形成像素行组。

在图 6A 示出的 4 个像素行中,由上方两个像素行组成的第一像素行组中的第一开关元件耦接到对应的数据线 D_1-D_m 的左侧数据线,而由下方两个像素行组成的第二像素行组中的第一开关元件耦接到对应的数据线 D_1-D_m 的右侧数据线。同样,第一像素行组中的第二开关元件耦接到对应的数据线 D_1-D_m 的右侧数据线,而第二像素行组中的第二开关元件耦接到对应的数据线 D_1-D_m 的左侧数据线。

在图 6B 示出的 4 个像素行中,包括第一最上方像素行和第四像素行的

第一像素行组中的第一开关元件耦接到对应的数据线 $D_1 - D_m$ 的左侧数据线。包括第二和第三像素行的第二像素行组中的第一开关元件耦接到对应的数据线 $D_1 - D_m$ 的右侧数据线。同样，第一像素行组中的第二开关元件耦接到对应的数据线 $D_1 - D_m$ 的右侧数据线，而第二像素行组中的第二开关元件耦接到对应的数据线 $D_1 - D_m$ 的左侧数据线。

因而，开关元件的位置每三个像素行进行交替。概括地说，图 5、图 6A 和图 6B 示出的开关元件的配置将包括至少一个像素行的每个像素行组中的第一/第二开关元件安排为占据第一位置，而将相邻像素行组中的第一/第二开关元件安排为占据第二位置，其中所述第二位置与第一位置相对地位于像素中。

对于使用 LCD 的彩色显示器，每个像素唯一地表示基色之一(即空间颜色划分)，或者每个像素按顺序轮流表示每种基色(即时间划分)，使得基色的空间或时间的总和被识别为所希望的颜色。图 2 示出了空间颜色划分的示例，其中每个像素在面对像素电极 190 的上面板 200 的区域内包括表示基色之一的滤色器 230。可替换地，可以在下面板 100 上的像素电极 190 的上方或下方提供滤色器 230。

一组基色的示例包括红、绿和蓝色。具有红、绿和蓝色滤色器的像素分别称作红、绿和蓝像素。红、绿和蓝像素的代表性排列是条状排列，其中每个像素行包括依次排列的红、绿和蓝像素，并且每个像素列只表示一种颜色。另外，一个或多个偏振器(polarizer)(未示出)可以附接到面板 100 和 200 的至少一个上。

再次参照图 1，灰度电压发生器 800 产生两组与像素透射率相关的多个灰度电压。一组中的灰度电压相对于公共电压 V_{com} 具有正极性，而另一组中的灰度电压相对于公共电压 V_{com} 具有负极性。

栅极驱动器 400 耦接到面板组件 300 的栅极线 $G_1 - G_n$ ，并将来自外部设备的栅极导通电压 V_{on} 和栅极关断(gate-off)电压 V_{off} 合并，以生成用于施加到栅极线 $G_1 - G_n$ 的栅极信号。数据驱动器 500 耦接到面板组件 300 的数据线 $D_1 - D_m$ ，并将数据电压施加到数据线 $D_1 - D_m$ ，其中从由灰度电压发生器 800 提供的灰度电压选择数据电压。

驱动器 400 和 500 可包括安装在面板组件 300 或带载封装(tape carrier package)(TCP)类型的柔性印刷电路(FPC)薄膜上的至少一个集成电路(IC)芯

片，其附接到 LC 面板组件 300。可替换地，驱动器 400 和 500 可以与显示信号线 $G_1 - G_n$ 和 $D_1 - D_m$ 以及 TFT 开关元件 Q_1 和 Q_2 一起集成到面板组件 300 中。信号控制器 600 控制栅极驱动器 400 和数据驱动器 500。

上述 LCD 的操作包括向信号控制器 600 提供输入图像信号 R、G 和 B 以及用于控制其显示的输入控制信号。例如，输入控制信号可以包括垂直同步信号 Vsync，水平同步信号 Hsync，主时钟 MCLK，以及来自外部图形控制器的数据使能(enable)信号 DE。信号控制器 600 产生栅极控制信号 CONT1 和数据控制信号 CONT2。信号控制器 600 还在输入控制信号和输入图像信号 R、G 和 B 的基础上处理图像信号 R、G 和 B，以便使处理后的图像信号适合于面板组件 300 的操作。然后，信号控制器 600 传送栅极控制信号 CONT1 给栅极驱动器 400，并传送处理后的图像信号 DAT 和数据控制信号 CONT2 给数据驱动器 500。

栅极控制信号 CONT1 包括作为开始扫描的指令的扫描开始信号 STV，并且还包括至少一个用于控制栅极导通电压 V_{on} 的输出时间的时钟信号。栅极控制信号 CONT1 还可以包括用于限定栅极导通电压 V_{on} 的持续时间的输出使能信号 OE。

数据控制信号 CONT2 包括用来指示开始对于一行像素的数据传送的水平同步开始信号 STH。数据控制信号 CONT2 也包括用来指示向数据线 $D_1 - D_m$ 施加数据电压的加载信号 LOAD、和数据时钟信号 HCLK。数据控制信号 CONT2 还可包括反转信号 RVS，其用于反转数据电压相对于公共电压 V_{com} 的极性。

响应于来自信号控制器 600 的数据控制信号 CONT2，数据驱动器 500 从信号控制器 600 接收用于像素行的图像数据 DAT 分组(packet)。数据驱动器 500 将图像数据 DAT 转换为从自灰度电压发生器 800 产生的灰度电压中选择的模拟数据电压，并将该数据电压提供给数据线 $D_1 - D_m$ 。

栅极驱动器 400 响应于从信号控制器 600 接收的栅极控制信号 CONT1 而将栅极导通电压 V_{on} 提供给栅极线 $G_1 - G_n$ 。由于栅极线 $G_1 - G_n$ 中的每条栅极线耦接到该像素行的第一开关元件 Q_1 和下一像素行的第二开关元件 Q_2 ，因此该像素行的第一开关元件 Q_1 和下一像素行的第二开关元件 Q_2 被同时导通。因此，施加到数据线 $D_1 - D_m$ 的数据电压通过激活的开关元件 Q_1 和 Q_2 而被提供给两行像素。

数据电压与公共电压 V_{com} 之间的差表现为跨过 LC 电容器 C_{LC} 的电压，并被称作像素电压。LC 电容器 C_{LC} 中的 LC 层 3 的 LC 分子具有取决于像素电压大小的取向。所引起的分子取向决定通过 LC 层 3 的光的偏振。然后，每个像素的偏振器基于 LC 层 3 所产生的偏振量将光偏振转换为光透射率。

在水平周期之后，通过第二开关元件 Q_2 而被提供了前一像素行的数据电压的像素行还通过第一开关元件 Q_1 而被提供了其自己的数据电压。该水平周期用“1H”来表示，并且等于水平同步信号 H_{sync} 和数据使能信号 DE 的一个周期。

通过以水平周期为单位重复这一过程，在帧期间，给所有栅极线 $G_1 - G_n$ 顺次提供栅极导通电压 V_{on} ，从而将数据电压施加到所有像素。当在完成一帧之后下一帧开始时，施加到数据驱动器 500 的反转控制信号 RVS 被施加，使得数据电压的极性被反转(其被称为“帧反转”)。

除了帧反转以外，数据驱动器 500 在一帧期间改变在数据线中流动的数据电压的极性，从而改变像素电压的极性。由于如图 4、图 5、图 6A 和图 6B 所示像素和数据线 $D_1 - D_m$ 之间的连接改变，因此由数据驱动器 500 产生的极性反转模式不同于出现在面板组件 300 上的像素电压的极性反转模式。在下文中，将数据驱动器 500 的极性反转称作“驱动器反转”，而将出现在面板组件 300 上的极性反转称作“表观反转”。应当注意，由于通过第二开关元件进行的像素中的电压充电(voltage charge)仅保持比一帧短得多的一个水平周期，因此像素的像素电压的极性由通过该像素的第一开关元件传送的数据电压的极性确定。

图 4、图 5、图 6A 和图 6B 示出各种示例实施例，其中驱动器反转是列反转，并且每条数据线中的数据电压极性是固定的，而每条相邻数据线中的数据电压极性是相反的。

参照图 4，由于对于所有像素，对应像素中每个第一开关元件的位置相同，因此通过列反转例如驱动器反转来进行表观反转。参照图 5，由于对应像素中每个开关元件的位置在每个像素行交替，因此通过 1×1 点反转来实现表观反转。类似地，由于对应像素中的每个开关元件的位置每两个像素行进行交替，因此通过 2×1 点反转来实现图 6A 和图 6B 示出的电路的表观反转。

如上所述的像素的第一开关元件和第二开关元件的相对定位减少了垂直串扰。通常，由于像素电极和相邻数据线之间的寄生电容、或由于关断开关

晶体管的漏电流导致的像素电极的电压变化产生所述垂直串扰。

参照图 3，由于寄生电容和漏电流导致的像素电极的电压变化描述如下。如上面所讨论的，像素电极 190 通过晶体管 Q_1 和 Q_2 耦接到栅极线 G_{i-1} 和 G_i 及数据线 D_{j-1} 和 D_j 。另外，在像素电极 190 和两条数据线 D_{j-1} 及 D_j 之间形成由电容器 C_{DP1} 和 C_{DP2} 代表的寄生电容。这些寄生电容器以及它们的寄生电容分别用附图标记 C_{DP1} 和 C_{DP2} 来表示。

由于像素电极 190 和数据线 D_{j-1} 及 D_j 之间的寄生电容 C_{DP1} 和 C_{DP2} 导致的像素电极 190 的电压变化 ΔV 由下式给出：

$$\Delta V = \frac{C_{DP1}(V1-V1') + C_{DP2}(V2-V2')}{C_{LC} + C_{ST} + C_{GS} + C_{DP1} + C_{DP2}}, \quad (1)$$

其中 $V1$ 和 $V2$ 分别表示当像素电极 190 被充电时数据线 D_{j-1} 和 D_j 的电压。 $V1'$ 和 $V2'$ 分别表示在像素电极 190 被充电后数据线 D_{j-1} 和 D_j 的电压， C_{GS} 表示晶体管 Q_1 和 Q_2 的栅极和源极之间的寄生电容。 C_{LC} 表示液晶电容，而 C_{ST} 表示存储电容。在该示例中，假定 LCD 受到列反转并且数据线 D_{j-1} 和 D_j 中的数据电压表示相同的灰度。

由于 $(V2 - V_{com}) = -(V1 - V_{com})$ 并且 $(V2' - V_{com}) = -(V1' - V_{com})$ ，因此满足 $(V2 - V2') = -(V1 - V1')$ 的条件。因而，式 1 可表示为：

$$\Delta V = \frac{\Delta C_{DP}(V1 - V1')}{C_{LC} + C_{ST} + C_{GS} + C_{DP1} + C_{DP2}}, \quad (2)$$

其中 $\Delta C_{DP} = C_{DP1} - C_{DP2}$ 。

此外，由于漏电流导致的电压变化 ΔV 由下式给出：

$$\Delta V = \frac{(I_{off1} - I_{off2}) \times t}{C_{LC} + C_{ST} + C_{GS} + C_{DP1} + C_{DP2}},$$

其中 t 是向数据线 D_j 施加与像素电极 190 中的电压充电不同的数据电压的时间。 I_{off1} 是通过像素电极 190 和数据线 D_j 之间的第一开关元件 Q_1 的漏电流，而 I_{off2} 是通过像素电极 190 与数据线 D_{j-1} 之间的第二开关元件 Q_2 的漏电流。根据像素电极 190 与数据线 D_{j-1} 和 D_j 之间的电压差的符号，漏电流 I_{off1} 和 I_{off2} 是正的或负的。

如图 3 所示，开关元件 Q_1 和 Q_2 具有基本上彼此相同的结构，并彼此相对地布置在穿过像素电极 190 的对角线上。这样，像素电极 190 以及开关元件 Q_1 和 Q_2 关于像素电极 190 的中心具有 180 度旋转对称。因此，像素电极 190 的几何结构相对于相邻数据线 D_{j-1} 和 D_{j+} 也是对称的。因而，像素电极 190

与两条数据线 D_{j-1} 和 D_j 之间的寄生电容 C_{DP1} 和 C_{DP2} 大小基本上彼此相等,使得由于寄生电容 C_{DP1} 和 C_{DP2} 之间的差导致的像素电压变化基本消失。

此外,由于第一开关元件 Q_1 和第二开关元件 Q_2 耦接到传送具有相反极性的数据电压的数据线,因此漏电流 I_{off2} 通过第二开关元件 Q_2 进入像素电极 190,而漏电流 I_{off1} 通过第一开关元件 Q_1 流出像素电极 190。可替换地,漏电流 I_{off1} 通过第一开关元件 Q_1 进入像素电极 190,而漏电流 I_{off2} 通过第二开关元件 Q_2 流出像素电极 190。因为第一开关元件 Q_1 与第二开关元件 Q_2 的结构或尺寸基本相同,所以漏电流 I_{off1} 和 I_{off2} 的大小基本相同,使得 $I_{off1} - I_{off2} \approx 0$ 。因此,上述配置显著减小了像素电极 190 的电压变化 ΔV ,从而大大减小了垂直串扰。

此外,图 5、图 6A 和图 6B 示出:耦接到每条数据线 $D_1 - D_m$ 的像素的一半属于第一像素列,而所述像素的另一半属于与第一像素列相邻的另一像素列。此外,每个像素列中的像素的一半耦接到数据线 $D_1 - D_m$ 的各条数据线,而每个像素列中的像素的另一半耦接到与其相邻的数据线 $D_1 - D_m$ 的另外的各条数据线。因此,每条数据线 $D_1 - D_m$ 在半个帧期间传送用于一像素列的数据电压,而在另半个帧期间传送用于另一像素列的数据电压,并且两条相邻的数据线 $D_1 - D_m$ 交替传送用于一像素列的数据电压。

由于列中的像素表示相同的灰度电压值,因此用于该像素列的数据电压通常具有相对于公共电压 V_{com} 相同的绝对大小。因而,数据线 $D_1 - D_m$ 中的两条相邻数据线通常将以交替的方式传送具有相等的大小但具有相反的极性的数据电压,其进一步减小了像素电极 190 的电压变化 ΔV ,以进一步减小垂直串扰。

图 5、图 6A 和图 6B 示出的点型表现反转减小了由正极性像素电压和负极性像素电压之间的回扫电压引起的亮度差,从而减小了垂直线缺陷(line defect)。此外,图 5、图 6A 和图 6B 示出的像素的开关元件的排列实现了用于给定的列型驱动器反转的 $N \times 1$ 点型表现反转。列型驱动器反转增加了可用于数据线的材料选择面(choice),从而更易于找到适用于简化制造工序的材料。另外,增加了数据电压信号进入像素的充电时间,以改善 LCD 的响应时间,并且由于信号延迟相对不显著而可以减小数据线的宽度,以提高孔径比。此外,数据线与其它设备之间的接触电阻的变化的增大通常不会引起可产生垂直线缺陷的显著信号延迟,并且由于数据线的任何修复操作而导致的数据

线电阻的增大通常不会引起显著的问题。此外，降低了由于信号延迟导致的数据电压的损失或减小，以减小 LCD 的功耗，从而减小驱动设备的热耗散。

双开关元件的配置在修复缺陷方面存在更多的优势。例如，参照图 2 和图 3，由于 Q_1 的端子之间或所述端子与诸如数据线 D_j 或栅极线 G_i 的其它导体之间的短路，一些电路缺陷使第一开关元件 Q_1 不能工作。当这种电路缺陷发生时，像素电极 190 总是耦接到数据线 D_j 或栅极线 G_i ，并接收持续变化的像素电压信号或几乎恒定的像素电压信号。这种缺陷可以通过利用激光切割等将第一开关元件 Q_1 从像素电极 190 的数据线 $D_1 - D_m$ 分离来进行修复。随着第一开关元件 Q_1 被分离，像素电极 190 被通过第二开关元件 Q_2 而用与其相邻的另一像素的数据电压充电。尽管所充的电压不是目标电压，但是由于该充电电压是相邻从而很可能被相似地充电的像素的目标电压，因此不会显著影响总图像。

当由于第一开关元件 Q_1 从数据线 D_j 、栅极线 G_i 、或像素电极 190 断开而导致第一开关元件 Q_1 不能工作时，如上所述，由于像素电极 190 被通过第二开关元件 Q_2 用与其相邻的另一像素的数据电压充电，因此不需要修复。

由于第二开关元件 Q_2 与像素电极 190 的目标电压的充电无关，因此当修复第二开关元件 Q_2 的短路时像素电极 190 从数据线 D_{j-1} 电气断开时不会引起像素电极 190 的操作问题。因此，断开第二开关元件 Q_2 对像素电极 190 的功能没有负面影响。

对本领域技术人员来说将清楚的是，可以在不脱离本发明的精神或范围的情况下在本发明中进行各种修改和变化。这样，意图是如果对本发明的修改和变化在所附权利要求及其等同物的范围内，则本发明涵盖这些修改和变化。

相关申请交叉引用

本申请要求 2004 年 3 月 31 日提交的韩国专利申请第 10-2004-0022053 号的优先权和权益，出于所有目的，通过引用而将其被合并于此，就像在此充分阐述的那样。

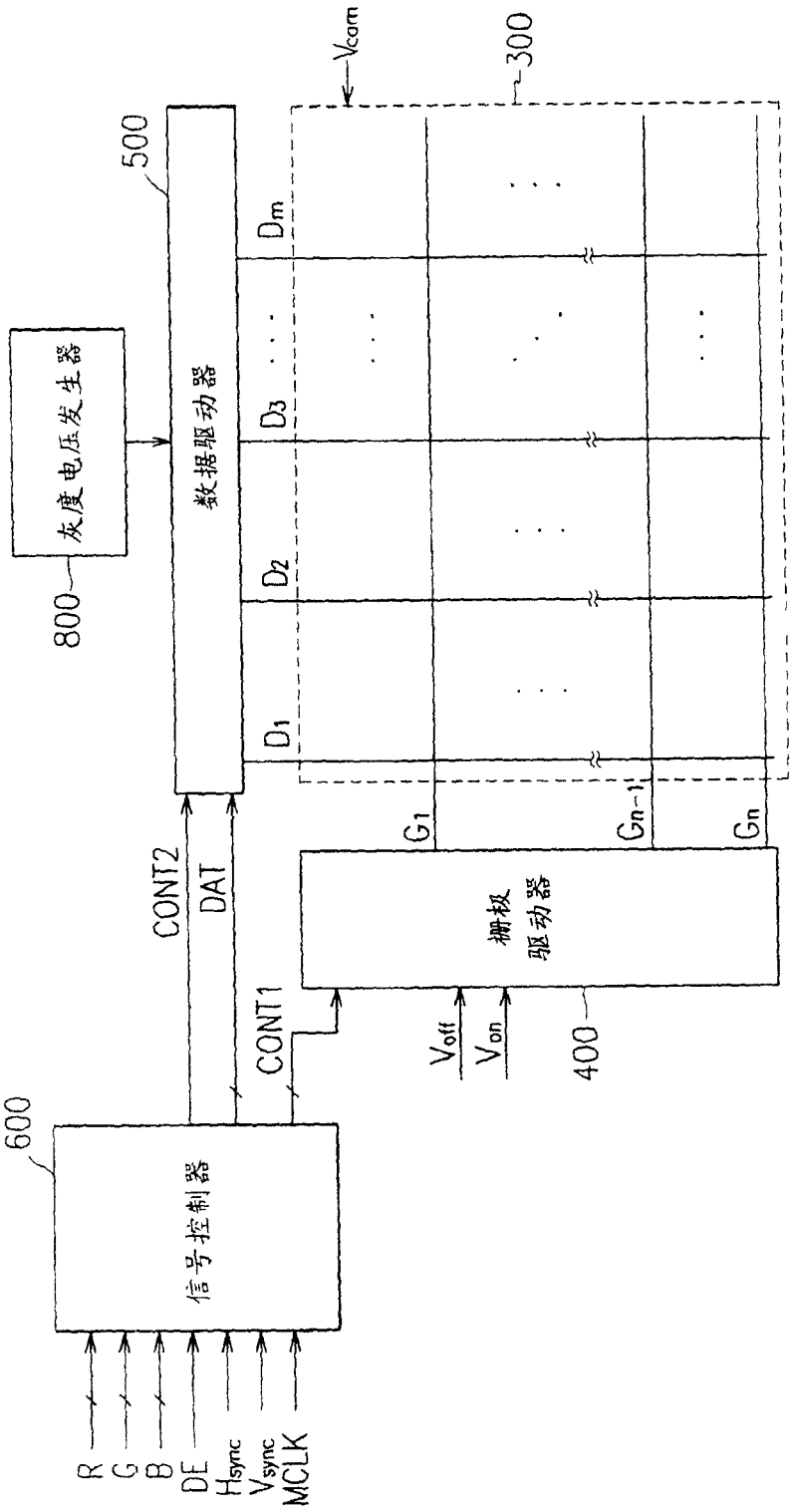


图 1

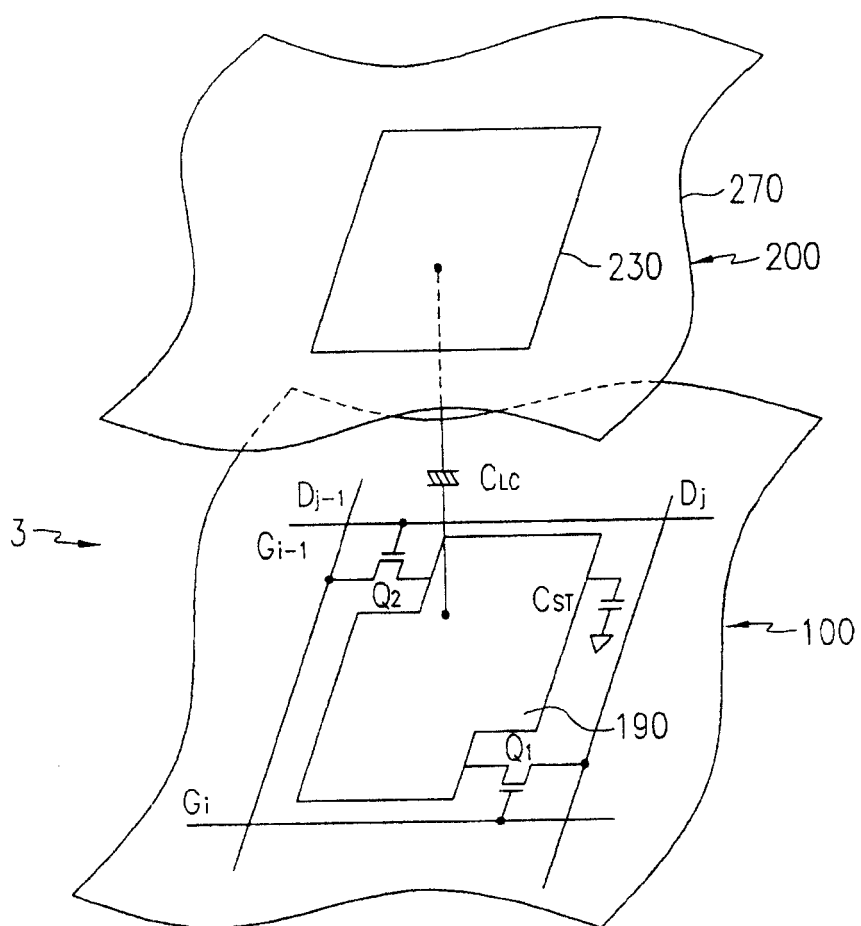


图 2

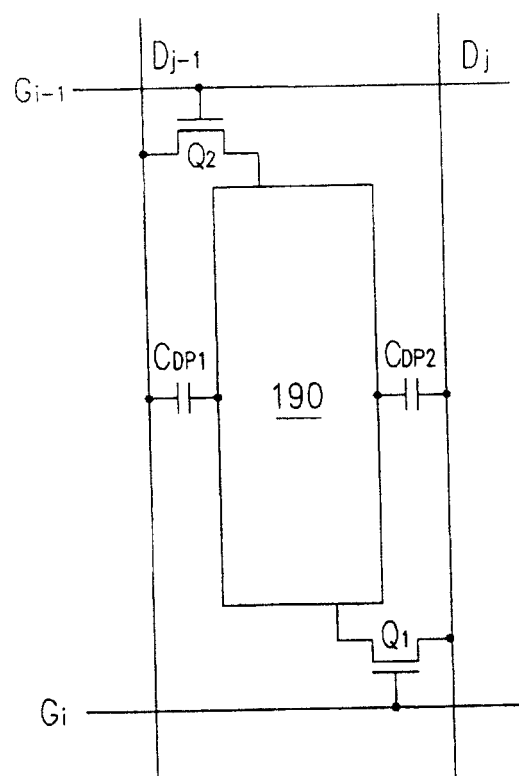


图 3

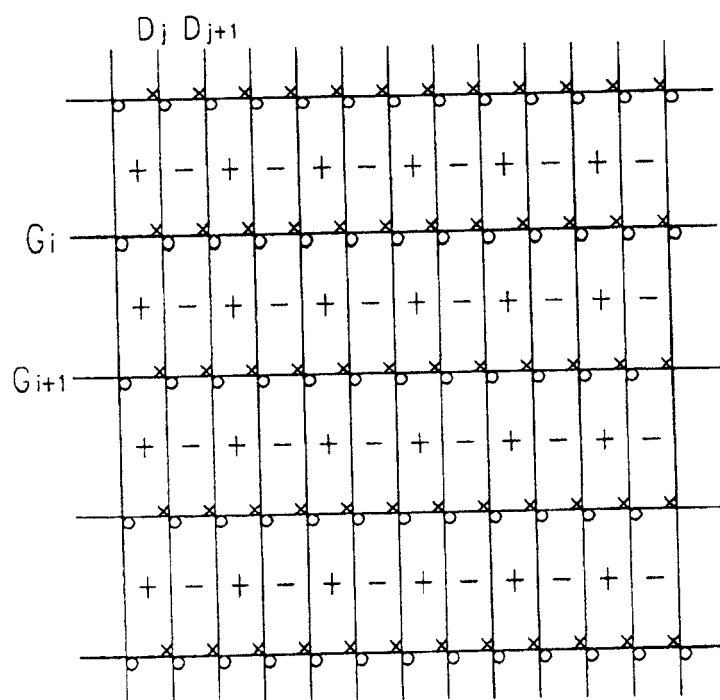


图 4

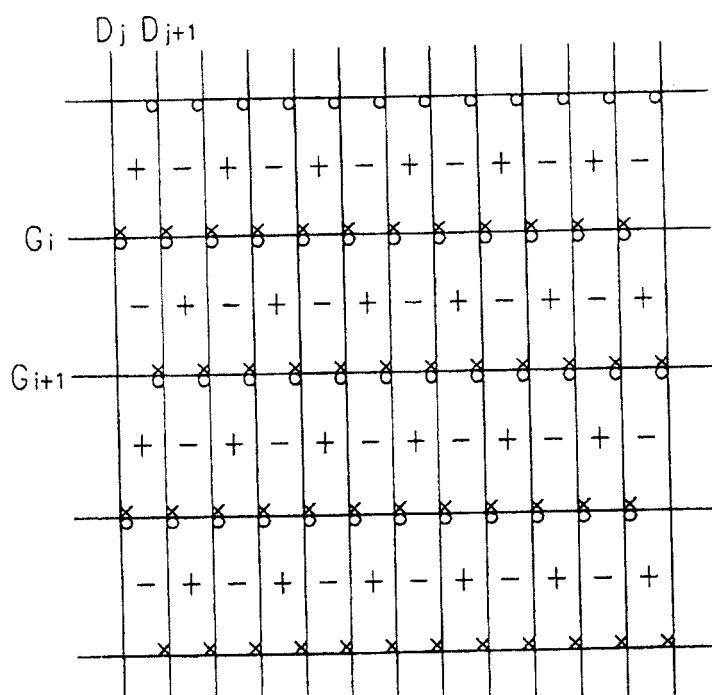


图 5

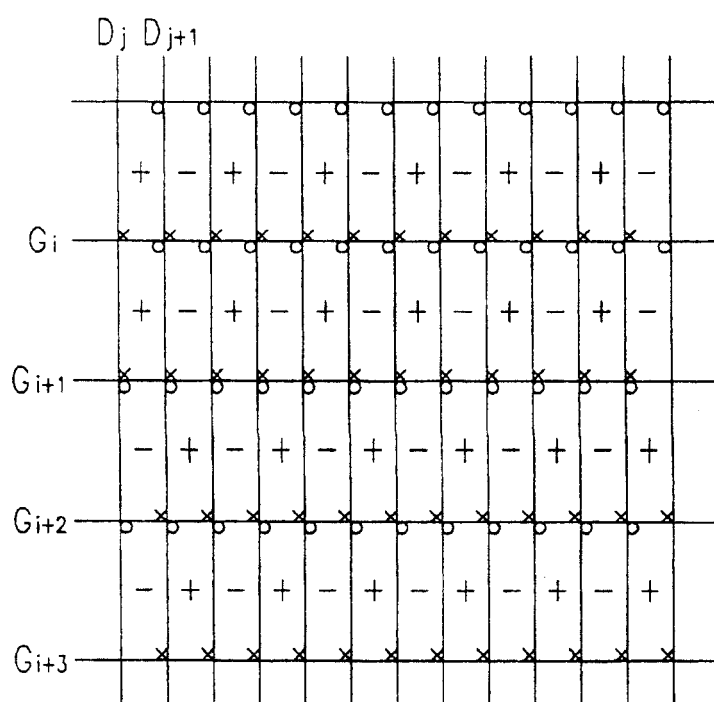


图 6A

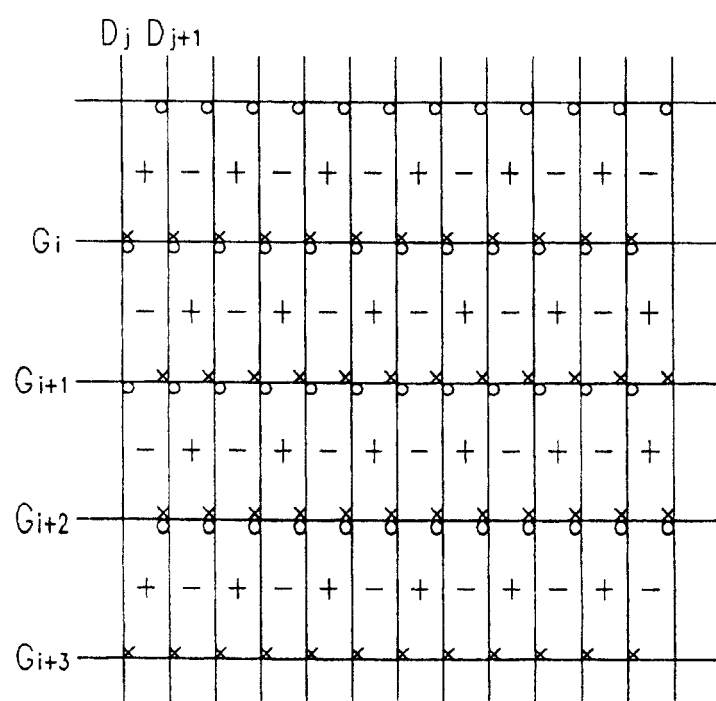


图 6B

专利名称(译)	液晶显示器		
公开(公告)号	CN100451786C	公开(公告)日	2009-01-14
申请号	CN200510078899.X	申请日	2005-03-31
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李白云		
发明人	李白云		
IPC分类号	G02F1/136 G09G3/36 G02F1/1368 G02F1/133 G09F9/30 G09G3/20		
CPC分类号	G09G2300/0809 G09G3/3659 G09G2320/0209 G09G3/3614		
审查员(译)	曾毅		
优先权	1020040022053 2004-03-31 KR		
其他公开文献	CN1690824A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种包括多个像素行组的液晶显示器，每个像素行组包括至少一个具有以矩阵排列的多个像素的像素行，并且每个像素包括第一开关元件和第二开关元件以及耦接到第一开关元件和第二开关元件的像素电极。此外，多条栅极线连接到第一开关元件和第二开关元件，并传送栅极导通电压。此外，多条数据线耦接到第一开关元件和第二开关元件，并传送数据电压，其中每个像素的第一开关元件和第二开关元件耦接到不同的栅极线和不同的数据线，并且每个像素的像素电极与邻近该像素电极的数据线形成具有基本相等的大小的寄生电容。

