



[12] 发明专利申请公开说明书

[21] 申请号 200410055040.2

[43] 公开日 2005年2月9日

[11] 公开号 CN 1576974A

[22] 申请日 2004.7.12

[21] 申请号 200410055040.2

[30] 优先权

[32] 2003.7.11 [33] JP [31] 2003-195992

[71] 申请人 东芝松下显示技术有限公司

地址 日本东京

[72] 发明人 纲岛贵德 木村裕之 荻部正男

藤原久男

[74] 专利代理机构 上海专利商标事务所

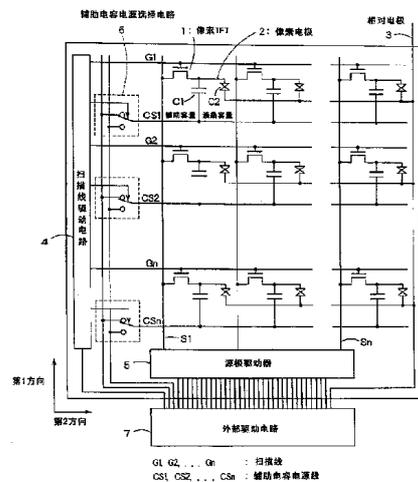
代理人 包于俊

权利要求书4页 说明书8页 附图9页

[54] 发明名称 液晶显示装置

[57] 摘要

本发明的液晶显示装置包括设定辅助电容电源线 CS1 ~ CSn 的电压的辅助电容电源选择电路(6)。辅助电容电源选择电路(6)具有：选择是否向辅助电容电源线 CS1 ~ CSn 供给第1基准电压 VcsH 的 NMOS 晶体管(8)、选择是否向辅助电容电源线 CS1 ~ CSn 供给第2基准电压 VcsL (< VcsH) 的 PMOS 晶体管(9)，通过扫描线驱动电路(4)内的 AND 栅极(10)来控制这些晶体管(8、9)的导通、截止。从电源接通时的规定时间内，由于将所有的辅助电容电源线 CS1 ~ CSn 设定为同一电源电压(第1基准电压)，所以就不会引起辅助电容电源线 CS1 ~ CSn 的电压电平的离散，就不会观察到横条状的亮线。



- 1、一种显示装置，其特征在于，包括：
在绝缘基板上沿第1和第2方向排列设置的信号线和扫描线；
- 5 在信号线和扫描线的各个交叉点附近形成的显示元件；
通过所述显示元件存储对应于信号线的电压的电荷的液晶电容和辅助电容；
驱动信号线的信号线驱动电路；
驱动扫描线的扫描线驱动电路；
存储对应于信号线的电压的电荷的液晶电容和辅助电容；
- 10 与沿所述第2方向配置的多个所述辅助电容的各一个端子共同连接、沿所述第1方向配置的多个辅助电容电源线；以及
与使所述液晶电容和所述辅助电容极性反转驱动的周期同步，控制所述辅助电容电源线的电压的辅助电容电源线电压控制电路，
所述辅助电容电源线电压控制电路在电源接通后的规定期间向所有所述辅助电容电源线供给相同的第1基准电压。
- 15 2、根据权利要求1记载的液晶显示装置，其特征在于，
仅沿所述第1方向的像素数量的部分设置所述辅助电容电源线；
分别对应于所述辅助电容电源线设置所述辅助电容电源线电压控制电路。
- 3、根据权利要求1记载的液晶显示装置，其特征在于，包括：
- 20 连接所述显示元件、所述液晶电容和所述辅助电容的各一个端子的像素电极；以及
在所述像素电极上夹持液晶层而相对配置的相对电极，
所述辅助电容电源线电压控制电路从含有所述第1基准电压的多个基准电压中任意选择一个电压并供给到所述辅助电容电源线；在电源接通后的规定期间，将所述多个基准电压中最接近所述相对电极的基准电压作为所述第1基准电压供给到所述辅助电容电源线。
- 25 4、根据权利要求3记载的液晶显示装置，其特征在于，所述规定期间是包含直到确定所述第1基准电压以外的其他所有基准电压的电压电平为止的期间。
- 5、根据权利要求1记载的液晶显示装置，其特征在于，所述辅助电容电源线电压控制电路包括：
- 30

选择是否向所述辅助电容电源线供给所述第1基准电压的第1转换电路；以及

选择是否向所述辅助电容电源线供给所述第2基准电压的第2转换电路，
在电源接通后的规定期间，为了使所述第1转换电路向所述辅助电容电源线
5 供给所述第1基准电压，还包括控制所述第1和第2转换电路的选择操作的选择控制
控制电路。

6、根据权利要求5记载的液晶显示装置，其特征在于，所述第1和第2转换
电路中的一个NMOS晶体管，另一个是PMOS晶体管。

7、根据权利要求5记载的液晶显示装置，其特征在于，所述选择电路经过
10 电源接通后的规定期间后，与使所述液晶电容和所述辅助电容的极性反转驱动的
周期同步，为了能交替向所述辅助电容电源线供给所述第1和第1基准电压，
控制所述第1和第2转换电路的选择操作。

8、一种显示装置，其特征在于，包括：

在绝缘基板上沿第1和第2方向排列设置的信号线和扫描线；
15 在信号线和扫描线的各个交叉点附近形成的像素开关元件；
驱动信号线的信号线驱动电路；以及
驱动扫描线的扫描线驱动电路，

所述扫描线驱动电路为了在切断电源的规定期间前，使所有的所述像素开
关元件导通，而驱动扫描线，

20 所述信号线驱动电路，在切断电源的规定期间前，将相同的规定电压施加
到所有的信号线。

9、根据权利要求8记载的液晶显示装置，其特征在于，
所述扫描线驱动电路在各个扫描线具有驱动扫描线的缓冲电路，
包括：当切断电源时，当所述信号线驱动电路的电源电压下降之后，交错
25 时间地使所述缓冲电路的电源电压降低的电源控制电路。

10、根据权利要求9记载的液晶显示装置，其特征在于，包括：

分别对应于所述像素开关元件设置并存储相应于信号线电压的电荷的液晶
电容和辅助电容；

30 连接所述像素开关元件、所述液晶电容和所述辅助电容的各一端子的像素
电极；

在所述辅助电容的各一端子共同连接的辅助电容电源线；以及
在所述像素电极上夹持液晶层而相对配置的相对电极，

在切断电源时，所述电源控制电路在所有的所述像素开关元件处于导通状态下，在使所述液晶电容和所述辅助电容的存储电荷放电后，降低所述缓冲电路的电源电压。

11、根据权利要求8记载的液晶显示装置，其特征在于，包括：

分别对应于所述像素开关元件设置并存储相应于信号线电压的电荷的液晶电容和辅助电容；

在所述辅助电容的各一端子共同连接的辅助电容电源线；以及

10 在使所述像素开关元件导通的时间内、脉冲驱动所述辅助电容电源线的CC驱动电路。

12、根据权利要求8记载的液晶显示装置，其特征在于，包括：

信号线选择电路，设置于多条信号线的每一条，对于从这些多条信号线中选择出来的信号线，供给从所述信号线驱动电路输出的信号线电压，

15 在切断电源时，所述信号线选择电路相对于所有相应的多条信号线、供给从所述信号线驱动电路输出的与相对电极电压大致相等的电压。

13、一种显示装置，其特征在于，包括：

在绝缘基板上沿第1和第2方向排列设置的信号线和扫描线；

在信号线和扫描线的各个交叉点附近形成的像素开关元件；

20 驱动信号线的信号线驱动电路；

驱动扫描线的扫描线驱动电路；

分别对应于所述像素开关元件设置并存储相应于信号线电压的电荷的液晶电容和辅助电容；以及

25 连接所述像素开关元件、所述液晶电容和所述辅助电容的各一个端子的像素电极，

当从所述绝缘基板的外部供给的控制信号为第1逻辑时，所述信号线驱动电路向所有的信号线施加与所述相对电极相同的电压，

当所述控制信号为所述第1逻辑时，所述扫描线驱动电路导通所有所述像素开关元件。

30 14、根据权利要求13记载的显示装置，其特征在于，

电源接通后，直到所述扫描线驱动电路驱动规定帧部分的扫描线为止，所述控制信号为所述第1逻辑。

15、根据权利要求13记载的显示装置，其特征在于，

当电源接通后一旦所述控制信号从所述第1逻辑变化为第2逻辑，所述信号
5 线驱动电路向各信号线顺序供给信号线电压，

当电源接通后一旦所述控制信号从所述第1逻辑变化为第2逻辑，所述扫描线驱动电路顺序驱动各个扫描线。

16、根据权利要求13记载的显示装置，其特征在于，包括：

当切断电源时，所述控制信号变成所述第1逻辑之后，错开时间，使所述信
10 号线驱动电路和所述扫描线驱动电路的电源电压降低的电源控制电路。

17、根据权利要求16记载的显示装置，其特征在于，

在使所述液晶电容和所述辅助电容的存储电荷放电后，所述电源控制电路降低所述信号线驱动电路和所述扫描线驱动电路的电源电压。

18、根据权利要求13记载的显示装置，其特征在于，包括：

当所述控制信号为所述第1逻辑时，对所有的信号线供给与所述相对电极相同电压的电压供给转换电路。
15

19、根据权利要求18记载的显示装置，其特征在于，

在信号线、扫描线和所述像素开关元件形成的显示区域部分的周围，配置向所述电压供给转换电路供给与所述相对电极相同的电压的金属布线。

20、根据权利要求13记载的显示装置，其特征在于，
20 所述第1逻辑为低电平。

液晶显示装置

5 技术领域

本发明涉及一种在绝缘基板上的信号线和扫描线的各个交叉点附近形成显示元件的液晶显示装置。

背景技术

10 由于常常相对于液晶沿同一方向施加电压、会引起液晶的烧结，通常，以一定周期内进行切换液晶层的电压施加极性的极性反转驱动。在极性反转驱动中，存在对每1个像素进行转换极性的点反转驱动、对每1条线进行转换极性的线反转驱动，对每1个帧素进行转换极性的帧反转驱动等。

进行极性反转驱动的情况下，必须使连接信号线电压和辅助电容的辅助电容电源线的电压的极性周期变化。为此，预先准备用于设定辅助电容电源线电压的多个基准电源（参照日本特开2001-255851公报）。

但是，当电源接通时，由于这些基准电源的电压不稳定，就会使辅助电容电源线的电压本身也变得不稳定。其结果就会存在所谓液晶层的施加电压在各个辅助电容电源线发生变化、会观察到横条状亮线的问题。

发明内容

20 本发明鉴于这种观点，其目的在于提供一种在电源接通时不会观察到横条状亮线的液晶显示装置。

根据本发明的一个形态的显示装置，包括：在绝缘基板上沿第1和第2方向排列设置的信号线和扫描线；在信号线和扫描线的各个交叉点附近形成的显示元件；

25 通过上述显示元件存储对应于信号线的电压的电荷的液晶电容和辅助电容；驱动信号线的信号线驱动电路；驱动扫描线的扫描线驱动电路；存储对应于信号线的电压的电荷的液晶电容和辅助电容；与沿上述第2方向配置的多个上述辅助电容的各一个端子共同连接并沿上述第1方向配置的多个辅助容量电源线；与反转驱动上述液晶电容和上述辅助电容极性的周期同步、控制上述辅助电容电
30 源线的电压的辅助电容电源线电压控制电路，在电源接通后的规定期间，上述

辅助电容电源线电压控制电路向所有的上述辅助电容电源线供给相同的第1基准电压。

此外，根据本发明的一个形态的显示装置，包括：在绝缘基板上沿第1和第2方向排列设置的信号线和扫描线；在信号线和扫描线的各个交叉点附近形成的像素开关元件；驱动信号线的信号线驱动电路；驱动扫描线的扫描线驱动电路，上述扫描线驱动电路用于在切断电源的规定期间前使所有的上述像素开关元件导通来驱动扫描线；在切断电源的规定期间前，上述信号线驱动电路将相同的规定电压施加给所有的信号线。

此外，根据本发明的一个形态的显示装置，包括：在绝缘基板上沿第1和第2方向排列设置的信号线和扫描线；在信号线和扫描线的各个交叉点附近形成的像素开关元件；驱动信号线的信号线驱动电路；驱动扫描线的扫描线驱动电路；分别对应于上述像素开关元件设置并存储对应于信号线的电压的电荷的液晶电容和辅助电容；与上述像素开关元件、上述液晶电容和上述辅助电容的各一个端子连接的像素电极；当从上述绝缘基板的外部供给的控制信号为第1逻辑时，上述信号线驱动电路向所有的信号线施加与上述相对电极相同的电压，当上述控制信号为上述第1逻辑时，上述扫描线驱动电路导通所有的上述像素开关元件。

附图的概略说明

图1是表示本发明的液晶显示装置的一个实施形态的概略结构的方框图。

图2是表示辅助电容电源选择电路6的详细结构的电路图。

图3是图2的辅助容量电源选择电路6的工作时序图。

图4是表示本发明的第2实施形态的液晶显示装置的概略结构的方框图。

图5是玻璃基板上的概略布局图。

图6是图4的液晶显示装置的工作时序图。

图7是表示本发明的第3实施形态的液晶显示装置的概略结构的方框图。

图8是表示扫描线驱动电路4内的最后一级的缓冲电路13的一个具体实例的电路图。

图9是玻璃基板上的详细布局图。

图10是电源接通时的工作时序图。

图11是电源截断时的工作时序图。

本发明的最佳实施形态

下面参照附图具体说明有关本发明的液晶显示装置。

(第1实施形态)

图1是表示本发明的第1实施形态的液晶显示装置的概略结构的方框图。图1的液晶显示装置包括：沿玻璃基板上的第1和第2方向排列设置的信号线S1~Sn和扫描线G1~Gn；在信号线和扫描线的各个交叉点附近形成的像素TFT 1（薄膜晶体管）；连接像素TFT 1的漏极端子的辅助电容C 1和像素电极2；在像素电极2与夹持液晶层而相对配置的相对电极3之间形成的液晶电容2；驱动扫描线的扫描线驱动电路4；驱动信号线的源驱动器5；与沿扫描线方向（第2方向）排列的辅助电容C1的一个端子共同连接的辅助电容电源线CS1~CSn；设定辅助电容电源线CS1~CSn的电压的辅助电容电源选择电路6。源驱动器5与设置在玻璃基板的外侧，但安装在玻璃基板上的外部驱动电路7之间进行像素数据和控制信号的交换。由源驱动器5和外部驱动电路7构成信号线驱动电路。

仅沿第1方向的像素部分处设置辅助电容电源线CS1~CSn，分别对应于各个辅助电容电源线CS1~CSn设置辅助电容电源选择电路6。

图2是表示辅助电容电源选择电路6的详细结构的电路图。如图所示，辅助电容电源选择电路6具有选择是否向辅助电容电源线CS1~CSn供给第1基准电压的VcsH的NMOS晶体管8，选择是否向辅助电容电源线CS1~CSn供给上述第2基准电压VscL（<VscH）的PMOS晶体管9，通过扫描线驱动电路4内的AND栅极10来控制这些晶体管8、9的导通、截止。

AND栅极10计算用于控制电源接通时的辅助电容电源线CS1~CSn电压的电源接通时的电源控制信号S1和当用于控制极性反转时的辅助电容电源线CS1~CSn的电压的极性反转时的电源控制信号S2的逻辑积、根据此计算结果来切换晶体管8、9的导通、截止。

图3是图2的辅助容量电源选择电路6的工作时序图。在图3中，示出了源驱动器5用的电源电压、第1和第2基准电压VcsH、VscL、电源接通时的电源控信号、信号线电压、相对电极电压、辅助电容电源线CS1~CSn电压和液晶电容制C2的两端电压的各个波形。

下面参照图3说明图2的辅助电容电源选择电路6的工作。液晶显示装置内的所有辅助电容电源选择电路6与图2的结构相同，用同样的方法驱动所有的辅助电容电源线CS1~CSn。

当处于图3的时刻A时，接通液晶显示装置的电源。如图3中所示，图2的各个电压从电源接通时慢慢地升高。因此，从电源接通时的瞬间，图2的各个电压波形是不稳定的。

在本实施形态中，电源接通时的规定期间内（时刻A-B之间），电源接通时
5 电源控制信号S1为低电平（0V）。由此，图2的辅助电容电源选择电路6内的AND栅极10的输出就为低电平，PMOS晶体管9导通并向辅助电容电源线CS1~CSn供给第1基准电压VscH。

由于第1基准电压VscH比第2基准电压VscL高，因此从电源接通时开始的规定期间内，所有的辅助电容电源线CS1~CSn的电压都会升高。辅助电容电源线
10 CS1~CSn的电压一旦升高，像素电极2的电压也会相应地升高，就降低了液晶电容C2两端的电压（相对电极3的电压和像素电极2的电压的电压差）。由此，例如在常白（未施加信号时为白色显示）的液晶显示装置的情况下，电源接通时也显示为近似白色显示，就不会观察到亮线。

此后，当变为时刻B时，图2的辅助电容电源选择电路6将电源接通时的电
15 源控制信号S1变为高电平。由此，对应于极性反转时电源控制信号S2的逻辑，改变AND栅极10的逻辑，与此相对应，与极性反转驱动的周期同步地改变NMOS晶体管8和PMOS晶体管9的导通、截止。

由此，辅助电容电源线CS1~CSn的电压与极性反转驱动的周期同步，成为第1基准电压VscH或第2基准电压VscL。

20 如此，在本实施形态中，从电源接通时开始的规定期间内，由于将所有的辅助电容电源线CS1~CSn设定为相同的电源电压（第1基准电压），所以没有引起辅助电容电源线CS1~CSn的电压的离散，没有观察到亮线。

此外，在电源接通时的规定期间内，由于降低了辅助电容电源线CS1~CSn的电压和相对电极3的电压之间的电压差，在常白的情况下，在电源接通时的规
25 定时间内也显示为近似白色显示，就不会观察到亮线。

（第2实施形态）

第2实施形态为电源切断时没有显示横条的形态。

图4是表示本发明的第2实施形态的液晶显示装置的概略结构的方框图。在图4中，将与图1相同的结构赋予相同的符号，下面重点说明不同点。

30 图4的液晶显示装置，包括：在玻璃基板上形成的显示区域部11，安装在玻

璃基板20上的源驱动器5，至少可从多条信号线中选择1条的选择信号用的开关12。通过信号选择用开关12向选择的信号线供给源驱动器5的输出信号。在图4的例子中，源驱动器5的一个输出信号通过信号选择用开关12供给到3条信号线。由于设置信号选择用开关12，所以能够削减源驱动器5的输出端子的数量。

- 5 再有，通过信号选择用开关12选择的信号线的数量并不限定为必须是3条，也可以是2条，还可以是4条以上。

显示区域部11具有纵横排列设置的信号线和扫描线；在信号线和扫描线的各个交叉点附近形成的像素TFT 1；连接像素TFT 1的液晶电容C2和辅助电容C1。辅助电容C1的一个端子连接到像素TFT 1，另一个端子连接到辅助电容线CS1。

- 10 在玻璃基板20上COG（玻璃上芯片）安装源驱动器5。在实际中，如图5中所示，在玻璃基板20的端部附近安装源驱动器5。

在常规显示状态下，扫描线驱动电路4按顺序驱动各扫描线。当源驱动器5供给的扫描线控制信号变低时，扫描线驱动电路4内的最后一级的缓冲电路13被强制地升高。由此，导通所有的像素TFT 1。

- 15 当电源切断时，源驱动器5将扫描线控制信号变低。由此，当电源切断时，直到电源电压降低之前，导通所有的像素TFT。

此外，当电源切断时，信号选择用开关12立即导通。此时，源驱动器5全输出地供给相同的电压。此电压是与相对电极电压相等的电压（以下称相对电极电压）。由于信号选择用开关12和像素TFT 1全都导通，因此液晶电容C2一端的

20 电压就成为相对电极电压。

- 含有缓冲器电路13的扫描线驱动电路4内的一部分电路与另一部分电路区分配电源电压。将向另一部分电路供给的电源电压通过图4的电源控制电路14延迟后，供给到含有缓冲器电路13的一部分电路。因此，当电源切断时，含有缓冲器电路13的一部分电路的输出电压的下降时间就会比另一部分电路的下降时间滞后。
- 25

- 在本实施形态中，进行CC（耦合电容驱动Capacitively Coupled Driving）驱动。在CC驱动中，在使像素TFT 1处于导通状态下，将信号线电压供给到信号线，与极性反转的周期同步，通过改变辅助电容线CS1的电位，设定液晶层两端的电压。更具体地，在正极性的情况下，使辅助电容线CS1变高，在负极性的情况下，使辅助电容线CS1变低。再有，使相对电极固定为规定的直流电压。CC
- 30

驱动具有所谓响应性好的特点，特别是进行动态图像显示的情况下的图像质量高。为了进行CC驱动，设置控制辅助电容线CS的电压的CC驱动电路15。

图6是图4的液晶显示装置的工作时序图，示出了电源切断时的工作时序。在时刻t1之前，进行常规显示操作。在时刻t1，扫描线驱动用的驱动信号变为低电平，此外源驱动器5的输出变为相对电极电压。此外，信号选择用开关12全部导通并向所有的信号线供给相对电极电压。

并且，将来自源驱动器5向扫描线驱动电路4供给的扫描线控制信号升高。由此，扫描线驱动电路4内的最后一级的缓冲器电路13就变高。因此，所有的扫描线变高，就导通所用的像素TFT 1。此时，由于向所有的信号线供给相对电极电压，所以液晶电容C2两端的电压大致相等，液晶施加电压就变为0V。

此后，一旦变为时刻t2，扫描线驱动电路4内的最后一级的缓冲器电路13之外的各个电路的电源电压开始下降。伴随此情况，相对电极和辅助电容线CS1的电压也下降，存储在液晶电容C2和辅助电容C1的电荷放电。

此后，一旦变为时刻t3，扫描线驱动电路4内的最后一级的缓冲器电路13的电源电压开始下降。并且，一旦变为时刻t4，所有的电路就变为操作停止的状态。

如此，在第2实施形态中，在电源切断时，一旦向所有的信号线供给相对电极电压，由于液晶施加电压为0V，因此就不会观察到横条状的显示斑点。此外，由于通过使液晶电容C2和辅助电容C1的存储电荷放电，使像素TFT 1导通，也就抑制了因残留电荷引起的显示斑点。

20 (第3实施形态)

第3实施形态是通过自玻璃基板20外部供给的控制信号来抑制控制电源接通时和电源切断时的显示斑点的形态。

图7是表示本发明的第3实施形态的液晶显示装置的概略结构的方框图。在图7中，对于与图1相同的结构部分赋予相同的符号，下面重点说明不同点。

25 图7的液晶显示装置包括玻璃基板20和外部驱动电路7。玻璃基板20和外部驱动电路7通过FPC（柔性印刷电路）等相连接。在玻璃基板20之上，设置有像素TFT 1、液晶电容C2、辅助电容C1、扫描线驱动电路4和源驱动器5，另外，还设置有设定电源接通时和电源切断时的信号线电压的信号线电压控制电路21。源驱动器5是安装在玻璃基板20上的IC。扫描线驱动电路4和信号线电压控制电
30 路21既可以在玻璃基板20之上形成，也可以按IC的形态安装在玻璃基板20之上。

从外部驱动电路7向扫描线驱动电路4供给控制信号FDON。利用此控制信号FDON，在电源接通时和电源切断时进行抑制显示斑点的控制。

图8是表示扫描线驱动电路4内的最后一级的缓冲电路13的一个具体例子的电路图。如图所示，各个扫描线具有NAND电路22、与NAND电路22的输出端子纵向连接的2个反相器23、24。NAND电路22运算扫描线驱动用驱动信号和控制信号FDON的反转逻辑积。例如，当控制信号FDON低时，强制地使NAND电路22的输出变高，扫描线也会变高。因此，连接此扫描线的所有像素TFT 1导通。

由于向扫描线驱动电路4内的所有NAND电路22供给控制信号FDON，当控制信号FDON低时，显示区域部11内的所有像素TFT 1导通。

10 由于外部驱动电路7仅分别在电源接通时和电源切断时的规定时间内使控制信号FDON变低，所以在此之间所有的像素TFT 1导通。

信号线电压控制电路21具有分别连接各个信号线的多个PMOS晶体管。向这些PMOS晶体管的栅极供给控制信号FDON。此外，将与相对电极相同的电压（下面称相对电极电压）施加到这些PMOS晶体管的漏极。

15 控制信号FDON一旦变低，信号线电压控制电路21内的所有PMOS晶体管都导通并向信号线供给相对电极电压。如图9所示，通过配置在显示区域部11四周的遮光用的金属布线26供给施加到各个PMOS晶体管的相对电极电压。如此，由于通过利用事先设置的遮光区域25将相对电极电压施加到PMOS晶体管，不用特别地设置相对电极电压用的布线区域。

20 图10是电源接通时的工作时序图。在时刻A一旦电源接通，源驱动器5和扫描线驱动电路4的电源电压就开始上升。在时刻A的时间点，控制信号FDON变成低。此后，一旦变为时刻B，扫描线驱动电路4就输出扫描线驱动用驱动信号。在此时间点，控制信号FDON仍为低，一旦变为时刻C，控制信号FDON就变高。在控制信号FDON为低的期间，所有的像素TFT 1导通，此外，由于向所有的信号线供给相对电极电压，所以液晶电容C2两端的电压相同，液晶施加电压就为0V。因此，在此期间内，没有观察到横条状的显示斑点。

25 时刻A~C时间为进行从1~多帧的显示更新期间。此后，一旦变为时刻C，控制信号FDON就变高，扫描线驱动电路4就按顺序驱动各条扫描线，此外，源驱动器5向各条信号线供给信号线电压，进行常规显示操作。

30 利用图11的电源控制电路27来控制扫描线驱动电路4和源驱动器5的电源。

图11是电源切断时的工作时序图。切断源驱动器5和扫描线驱动电路4的电源之前，在时刻D首先使控制信号FDON变低，停止扫描线驱动用驱动信号的输出。通过将控制信号FDON变低，使扫描线驱动电路4内的最后一级的缓冲器电路13的输出全部变高，所有的像素TFT1导通。此外，信号线电压控制电路21内的所有PMOS晶体管导通并向所有的信号线供给相对电极电压。由此，使液晶电容C2两端的电压大致相同，液晶施加电压为0V，没有观察到横条状的亮线。

此后，一旦变为时刻E，扫描线驱动电路4和源驱动器5的电源电压就开始下降。由此，同样地相对电极电压和像素电极电压也降低，液晶施加电压保持在0V就没有变化。因此，即使在时刻E之后，也没有观察到横条状的亮线。

10 如此，在第2实施形态中，利用自玻璃基板外部供给的控制信号FDON，就能够控制电源接通时和电源切断时的显示斑点，不会使电路复杂化，也能根据要求对显示斑点进行控制。

15 此外，由于在事先设置遮光区域内配置用于将信号线设定为相对电极电压的相对电极电压线，所以就不必设置相对电极电压用的新配置场所，就能够缩小显示面板的画框面积。

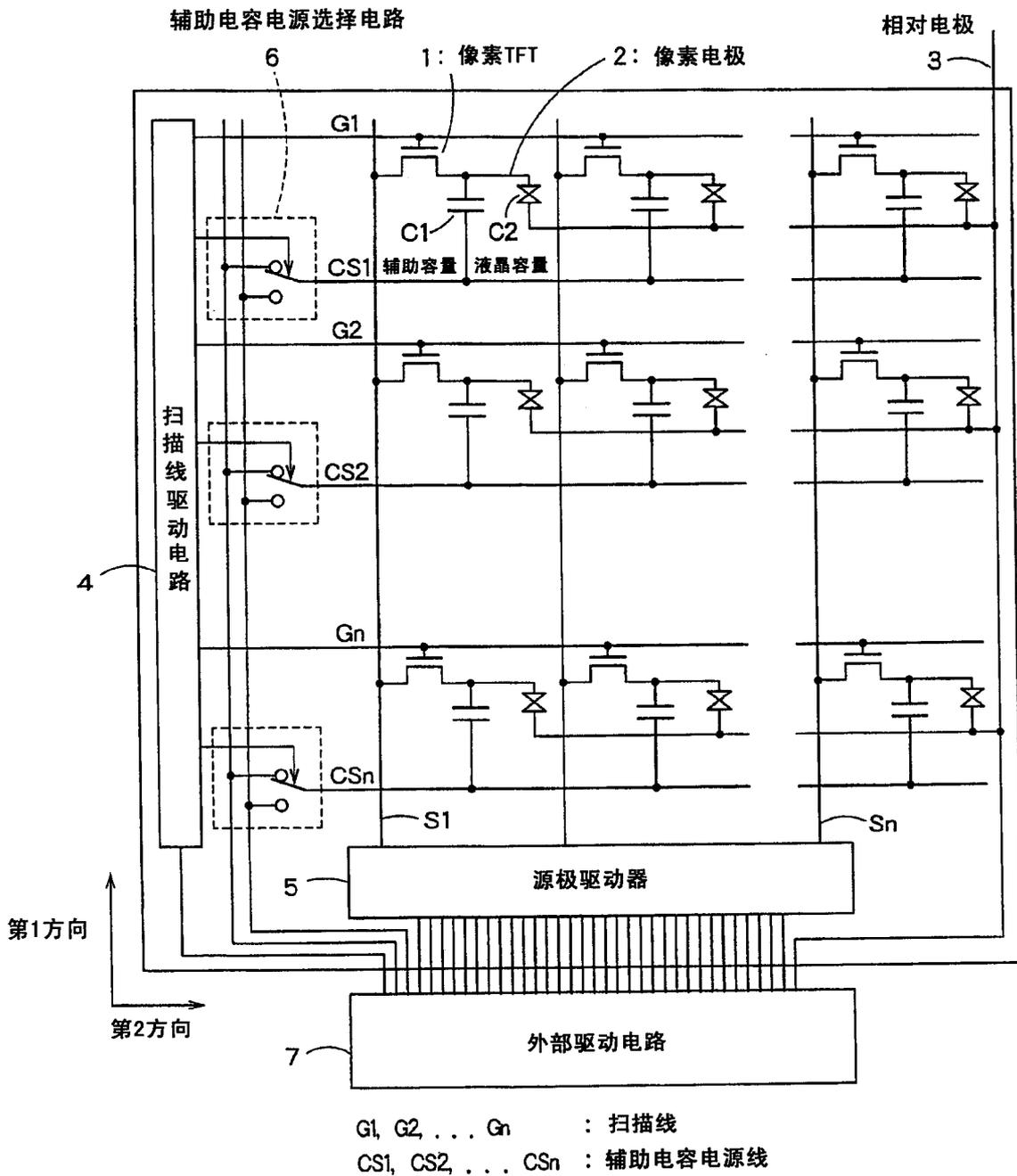


图 1

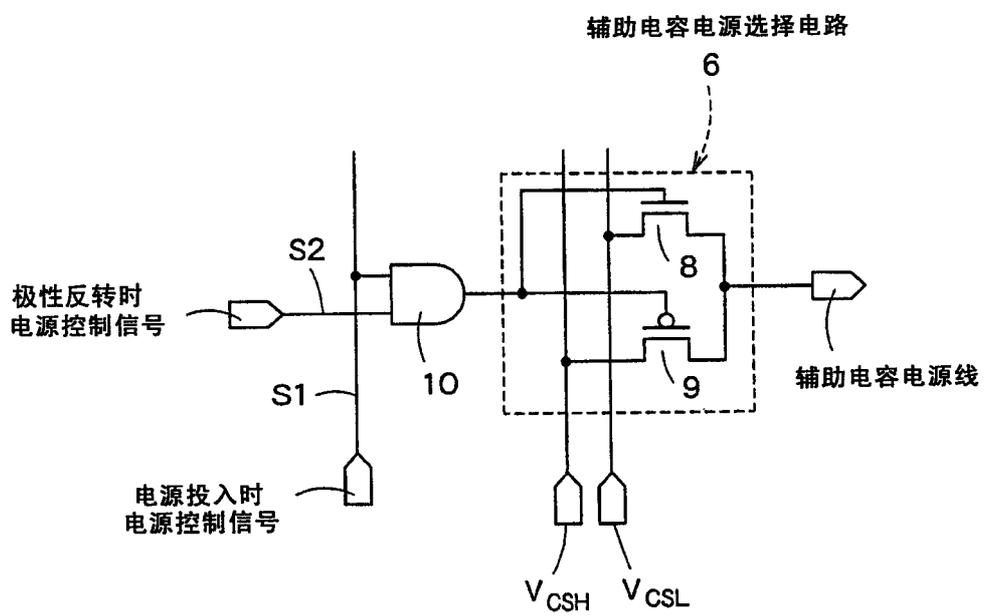


图 2

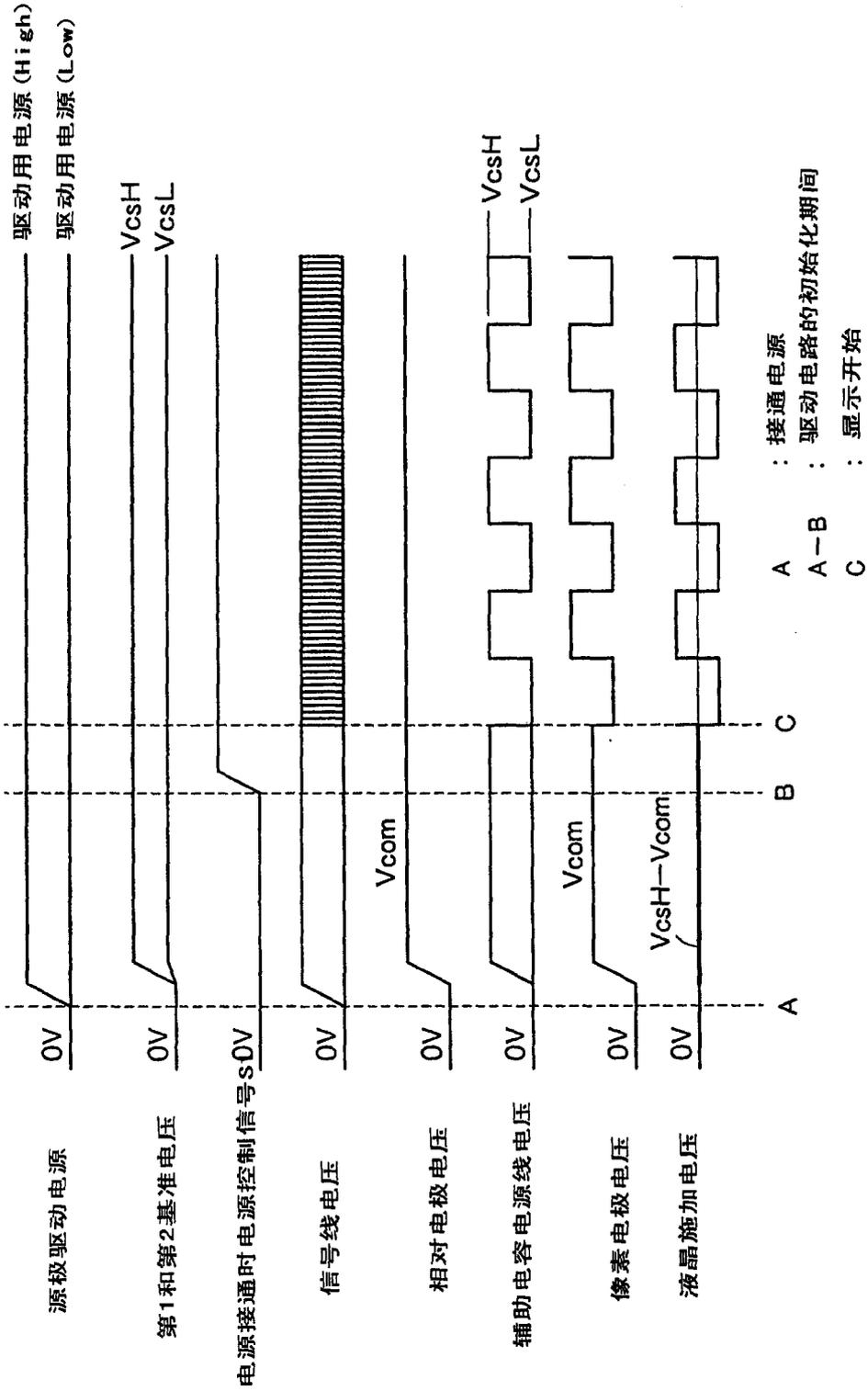


图 3

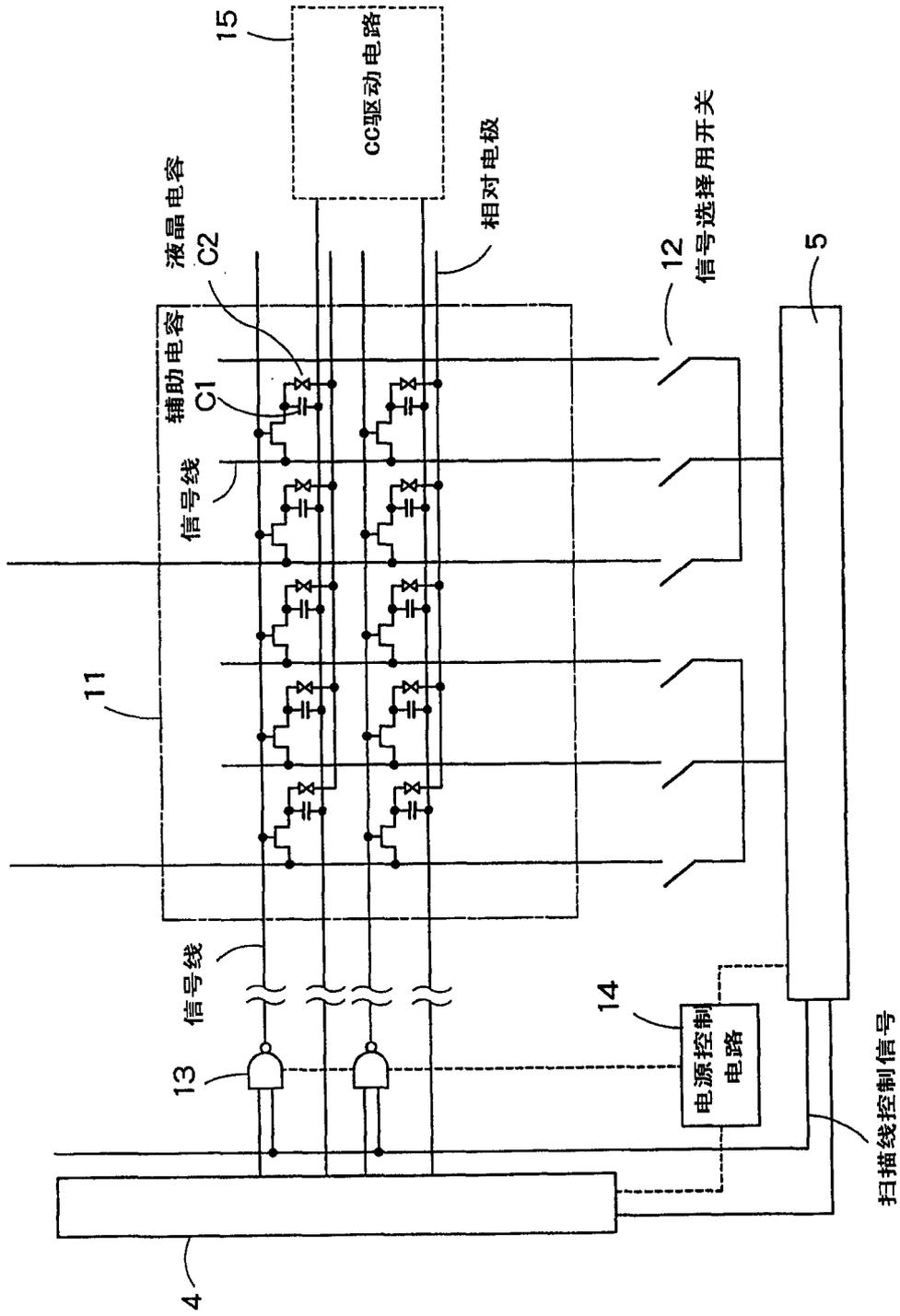


图 4

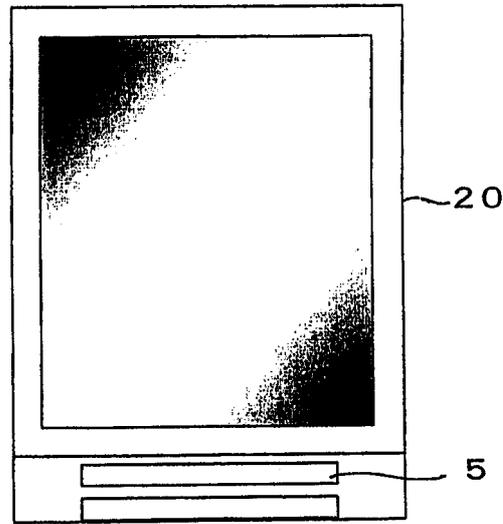


图 5

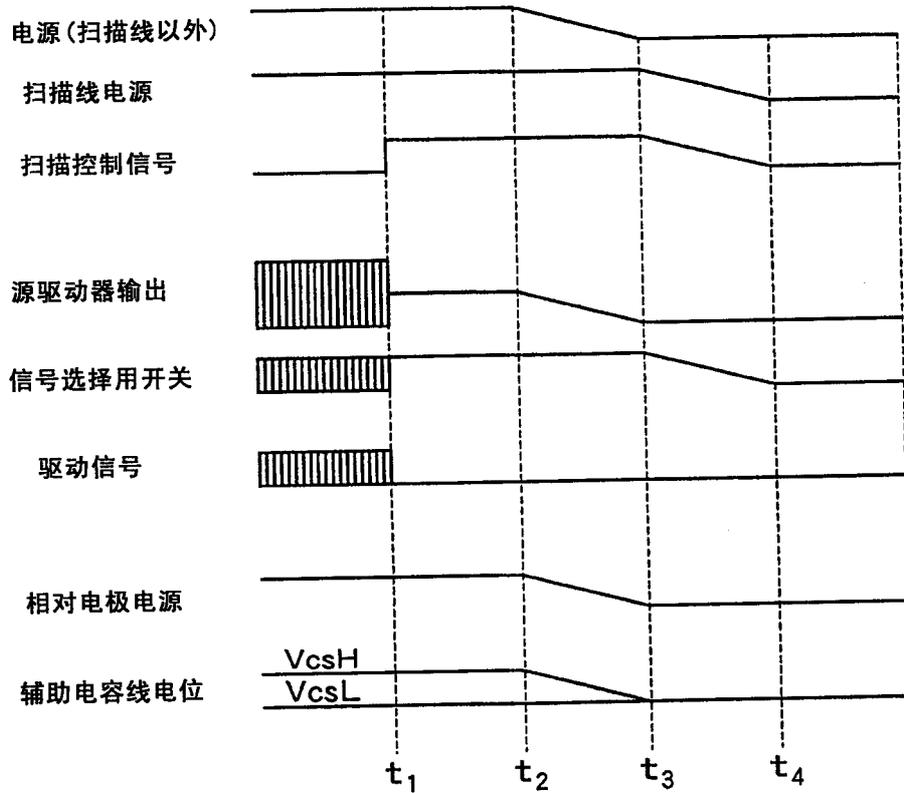


图 6

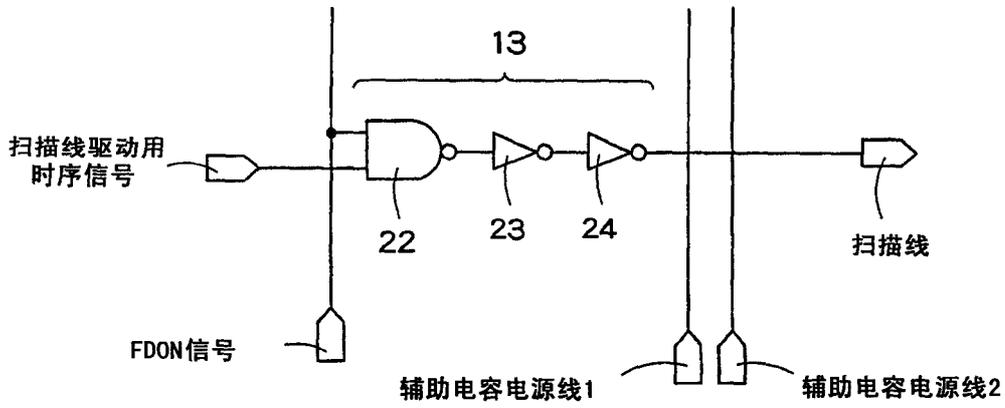


图 8

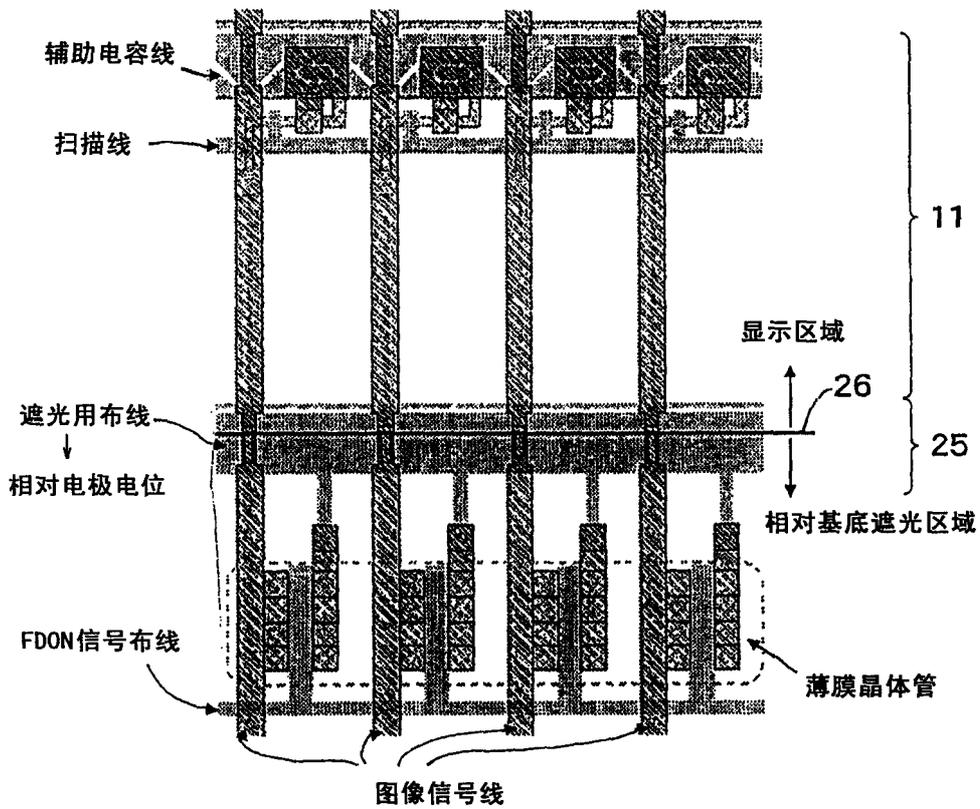


图 9

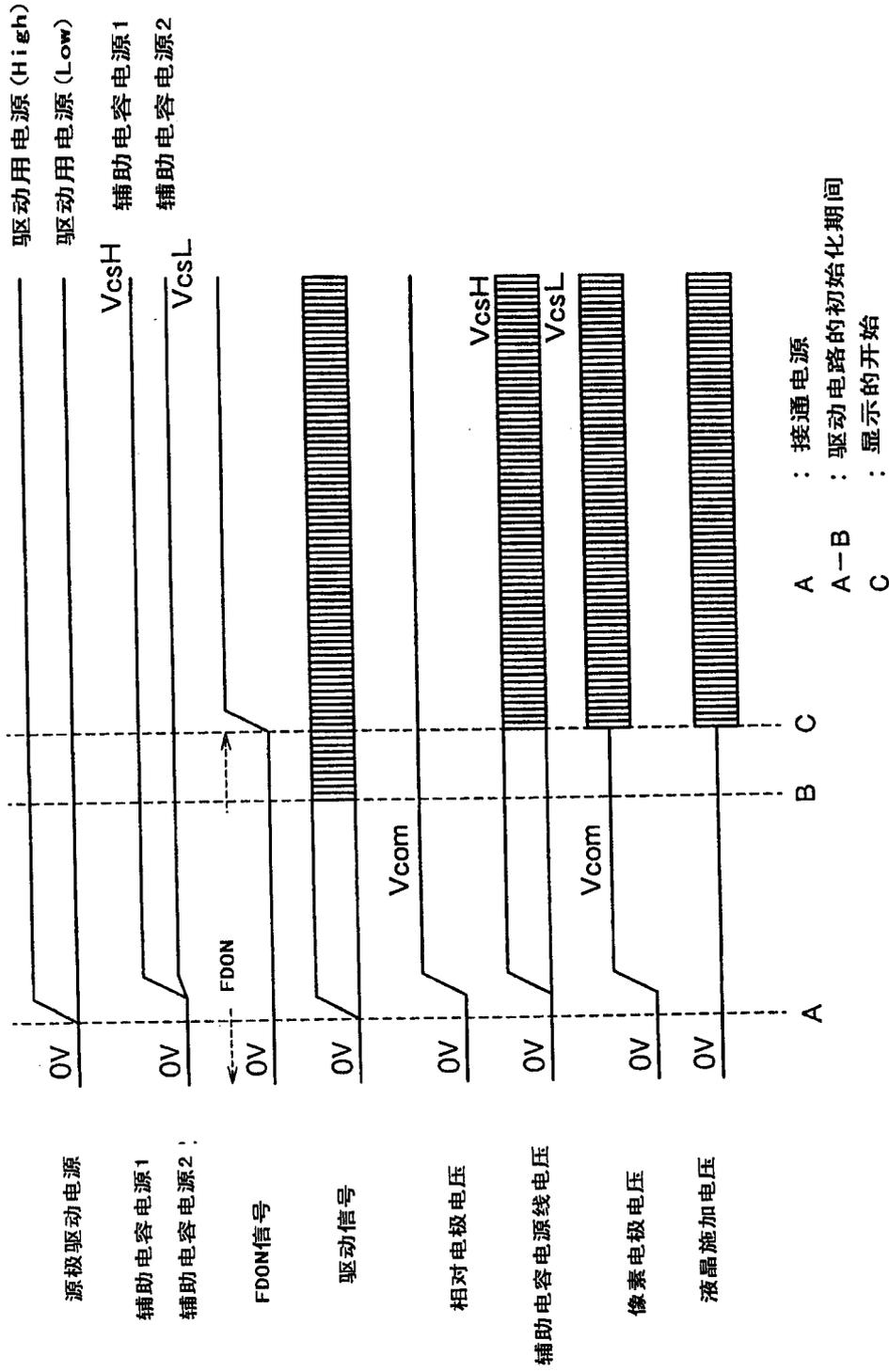


图 10

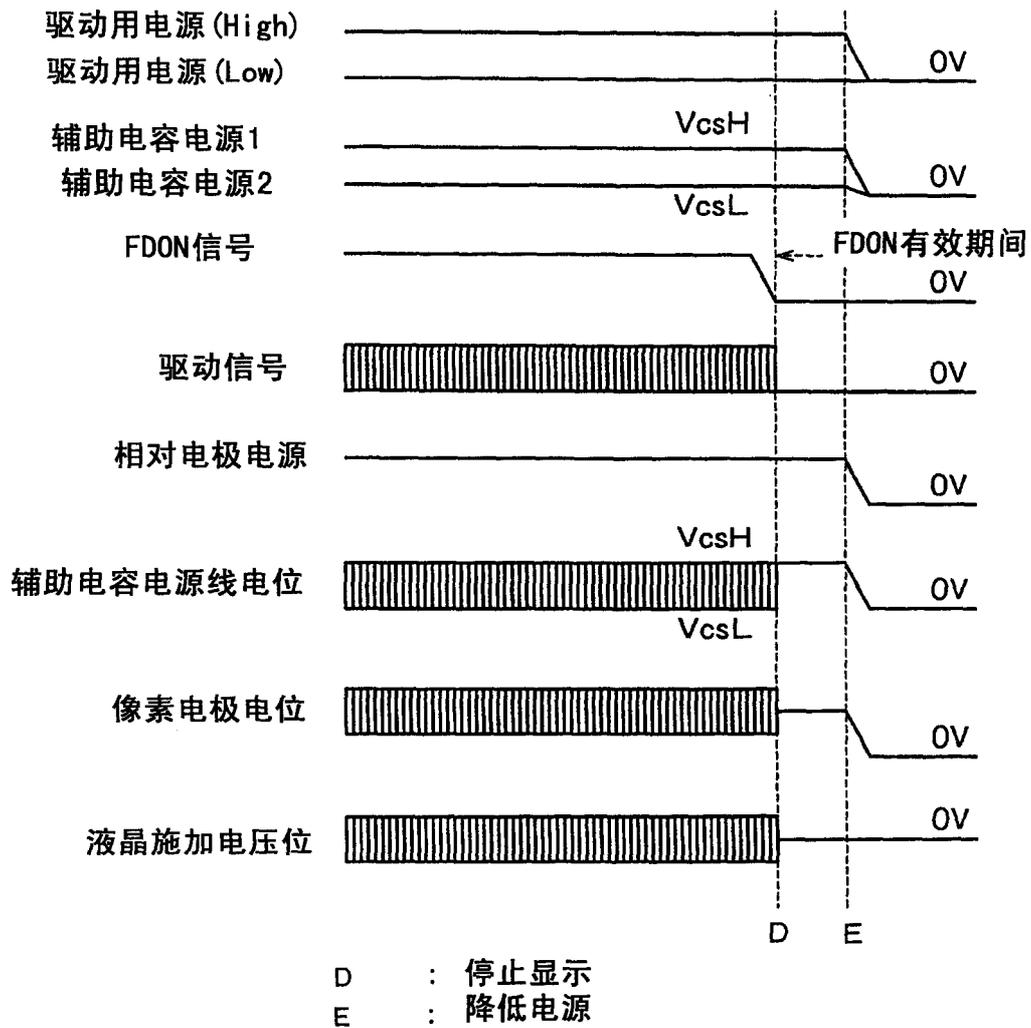


图 11

专利名称(译)	液晶显示装置		
公开(公告)号	CN1576974A	公开(公告)日	2005-02-09
申请号	CN200410055040.2	申请日	2004-07-12
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
当前申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	纲岛贵德 木村裕之 苅部正男 藤原久男		
发明人	纲岛贵德 木村裕之 苅部正男 藤原久男		
IPC分类号	G02F1/133 G02F1/1343 G09G3/20 G09G3/36		
CPC分类号	G09G3/3655 G09G3/3614 G09G2330/02 G09G2300/0876		
优先权	2003195992 2003-07-11 JP		
其他公开文献	CN1332247C		
外部链接	Espacenet SIPO		

摘要(译)

本发明的液晶显示装置包括设定辅助电容电源线CS1~CSn的电压的辅助电容电源选择电路(6)。辅助电容电源选择电路(6)具有：选择是否向辅助电容电源线CS1~CSn供给第1基准电压VcsH的NMOS晶体管(8)、选择是否向辅助电容电源线CS1~CSn供给第2基准电压VcsL(<VcsH)的PMOS晶体管(9)，通过扫描线驱动电路(4)内的AND栅极(10)来控制这些晶体管(8、9)的导通、截止。从电源接通时的规定时间内，由于将所有的辅助电容电源线CS1~CSn设定为同一电源电压(第1基准电压)，所以就不会引起辅助电容电源线CS1~CSn的电压电平的离散，就不会观察到横条状的亮线。

