



(12)发明专利

(10)授权公告号 CN 102754022 B

(45)授权公告日 2016.11.09

(21)申请号 201180010369.5

(22)申请日 2011.02.02

(65)同一申请的已公布的文献号
申请公布号 CN 102754022 A

(43)申请公布日 2012.10.24

(30)优先权数据
2010-042584 2010.02.26 JP

(85)PCT国际申请进入国家阶段日
2012.08.21

(86)PCT国际申请的申请数据
PCT/JP2011/052676 2011.02.02

(87)PCT国际申请的公布数据
W02011/105210 EN 2011.09.01

(73)专利权人 株式会社半导体能源研究所
地址 日本神奈川县厚木市

(72)发明人 今藤敏和 小山润 山崎舜平

(74)专利代理机构 中国专利代理(香港)有限公司 72001

代理人 杨美灵 李浩

(51)Int.Cl.
G02F 1/1368(2006.01)
H01L 29/786(2006.01)

(56)对比文件
JP 平2-137825 A,1990.05.28,
JP 平2-137825 A,1990.05.28,
US 2008/0035920 A1,2008.02.14,
JP 平2-240636 A,1990.09.25,

审查员 李轲

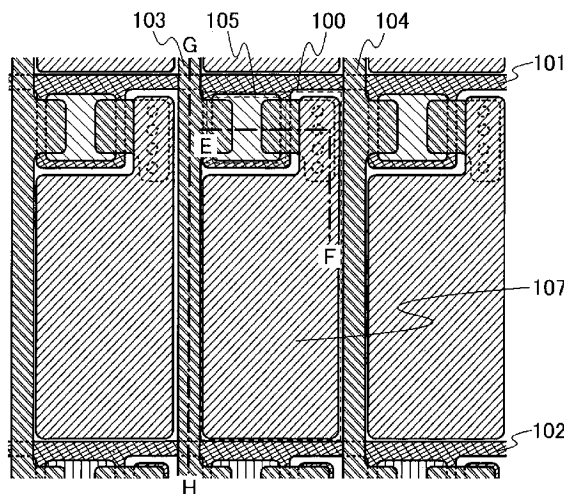
权利要求书2页 说明书18页 附图13页

(54)发明名称

液晶显示装置

(57)摘要

本发明的目的之一是降低液晶显示装置中包括的信号线的寄生电容。使用包括氧化物半导体层的晶体管，作为设置在各像素(100)中的晶体管(105)。注意，该氧化物半导体层是通过彻底去除变成电子给体(供体)的杂质(氢或水等)得到高纯度化的氧化物半导体层。由此，可以降低晶体管(105)处于截止状态时的泄漏电流(截止状态电流)的量。因此，可以保持施加到液晶元件的电压而在各像素中不设置电容器。另外，与此附随可以去除延伸到液晶显示装置的像素部的电容器布线。由此，可以去除信号线(103)与电容器布线彼此立体交叉的区域中的寄生电容。



1. 一种液晶显示装置,包括:
彼此排列为平行或大致平行的第一扫描线及第二扫描线;
信号线;
与所述第一扫描线及所述信号线电连接的晶体管,该晶体管包括栅极、栅极绝缘层及氧化物半导体层;
与所述晶体管电连接的液晶元件;以及
在所述栅极绝缘层之上和所述信号线之下的第一绝缘层,
其中所述信号线与所述第一扫描线立体交叉,由于所述第一扫描线在所述信号线中形成有第一台阶,
其中所述信号线与所述第二扫描线立体交叉,由于所述第二扫描线在所述信号线中形成有第二台阶,
其中所述信号线的整个上表面在所述第一台阶和所述第二台阶之间的区域中位于同一平面上或大致同一平面上,以及
其中所述第一绝缘层在所述区域中接触于所述信号线。
2. 根据权利要求1所述的液晶显示装置,
其中所述氧化物半导体层具有低于 $1 \times 10^{12}/\text{cm}^3$ 的载流子密度。
3. 根据权利要求1所述的液晶显示装置,
其中所述氧化物半导体层包括镓、锌及铟。
4. 根据权利要求1所述的液晶显示装置,
其中所述栅极电连接到所述第一扫描线。
5. 根据权利要求1所述的液晶显示装置,
其中所述晶体管包括源极及漏极,
其中所述源极和所述漏极中的一方电连接到所述信号线,以及
其中所述源极和所述漏极中的另一方电连接到所述液晶元件。
6. 根据权利要求1所述的液晶显示装置,还包括在所述栅极绝缘层和所述第一绝缘层之间的第二氧化物半导体层。
7. 一种液晶显示装置,包括:
彼此排列为平行或大致平行的第一扫描线及第二扫描线;
信号线;
晶体管,该晶体管包括:
栅极;
在所述栅极上的栅极绝缘层;
在所述栅极绝缘层上的氧化物半导体层;
及
在所述氧化物半导体层上并且与所述氧化物半导体层接触的源极及漏极;
与所述晶体管电连接的液晶元件,以及
在所述栅极绝缘层之上和所述信号线之下的第一绝缘层,
其中所述信号线与所述第一扫描线立体交叉,由于所述第一扫描线在所述信号线中形成有第一台阶,

其中所述信号线与所述第二扫描线立体交叉,由于所述第二扫描线在所述信号线中形成有第二台阶,

其中所述信号线的整个上表面在所述第一台阶和所述第二台阶之间的区域中位于同一平面上或大致同一平面上,以及

其中,所述第一绝缘层在所述区域中接触于所述信号线。

8. 根据权利要求7所述的液晶显示装置,

还包括在所述栅极绝缘层和所述第一绝缘层之间的第二氧化物半导体层。

9. 根据权利要求7所述的液晶显示装置,

其中所述栅极绝缘层和所述第一绝缘层夹在所述信号线和所述第一扫描线之间以及所述信号线和所述第二扫描线之间。

10. 根据权利要求7所述的液晶显示装置,

其中所述氧化物半导体层具有低于 $1 \times 10^{12}/\text{cm}^3$ 的载流子密度。

11. 根据权利要求7所述的液晶显示装置,

其中所述氧化物半导体层包括镓、锌及铟。

12. 一种包括多个像素的液晶显示装置,所述多个像素中的至少一个包括:

扫描线;

信号线;

包括栅极、栅极绝缘层、氧化物半导体层、源极及漏极的晶体管,其中所述栅极电连接到所述扫描线,并且所述源极和所述漏极中的一方电连接到所述信号线;

电连接到所述源极和所述漏极中的另一方的液晶元件;以及

在所述栅极绝缘层之上和所述信号线之下的第一绝缘层,

其中所述信号线与所述扫描线立体交叉,由于所述扫描线在所述信号线中形成有台阶,

其中所述信号线的整个上表面在所述台阶和位于相邻的像素的台阶之间的区域中位于同一平面上或大致同一平面上,以及

其中所述第一绝缘层在所述区域中接触于所述信号线。

13. 根据权利要求12所述的液晶显示装置,

其中所述栅极绝缘层和所述第一绝缘层夹在所述信号线和所述扫描线之间。

14. 根据权利要求12所述的液晶显示装置,

还包括在所述栅极绝缘层和所述第一绝缘层之间的第二氧化物半导体层。

15. 根据权利要求12所述的液晶显示装置,

其中所述氧化物半导体层具有低于 $1 \times 10^{12}/\text{cm}^3$ 的载流子密度。

16. 根据权利要求12所述的液晶显示装置,

其中所述氧化物半导体层包括镓、锌及铟。

液晶显示装置

技术领域

[0001] 本发明涉及一种液晶显示装置。

背景技术

[0002] 具有排列为矩阵状的多个像素的有源矩阵型液晶显示装置得到普及。一般而言，该像素包括：其栅极电连接到扫描线并其源极和漏极中的一方电连接到信号线的晶体管；其一方端子电连接到该晶体管的源极和漏极中的另一方并其另一方端子电连接到供给公共电位的布线(以下也称为电容器布线)的电容器；以及其一方端子(像素电极)电连接到该晶体管的源极和漏极中的另一方和电容器的一方端子并其另一方端子(对置电极)电连接到供给对置电位的布线的液晶元件。

[0003] 图13A至图13C示出上述像素的结构例子。图13A是像素的俯视图。注意，图13A至图13C是省略液晶元件的一部分(液晶层、对置电极等)的图(示出所谓的有源矩阵衬底)。图13A所示的像素1000设置在由排列为彼此平行或大致平行的扫描线1001和扫描线1002及排列为正交或大致正交于扫描线1001和1002的信号线1003和信号线1004围绕的区域中。另外，像素1000包括晶体管1005、电容器1006及像素电极层1007。注意，成为电容器1006的一方电极层的导电层(电容器布线1008)以排列为平行或大致平行于扫描线1001和1002，并横过多个像素的方式设置。

[0004] 图13B是沿着图13A中的线A-B取的截面图。晶体管1005包括：设置在衬底1010上的栅极层1011；设置在栅极层1011上的栅极绝缘层1012；设置在栅极绝缘层1012上的半导体层1013；设置在半导体层1013的一端上的源极层和漏极层中的一方1014a；以及设置在半导体层1013的另一端上的源极层和漏极层中的另一方1014b。电容器1006包括：电容器布线1008的一部分；设置在电容器布线1008上的绝缘层(栅极绝缘层1012)；设置在该绝缘层上的源极层和漏极层中的另一方1014b。并且，源极层和漏极层中的另一方1014b在设置在晶体管1005及电容器1006上的绝缘层1015中形成的接触孔1016中，电连接到像素电极层1007。

[0005] 图13C是沿着图13A中的线C-D取的截面图。信号线1003隔着栅极绝缘层1012分别在区域1017a、区域1017b和区域1017c中与扫描线1001、电容器布线1008和扫描线1002立体交叉。因此，信号线1003在区域1017a、1017b以及1017c中，其上表面具有凸面形状。注意，显然信号线1004也具有与信号线1003相同的上表面形状。

[0006] 注意，在图13A至图13C所示的包括像素1000的液晶显示装置中，扫描线1001、1002及电容器布线1008使用相同的导电膜来形成，并将晶体管1005中的栅极绝缘层1012也用作电容器1006中的电介质。就是说，可以说该液晶显示装置是减少制造工序步骤的液晶显示装置。

[0007] 在图13A至图13C所示的像素1000中，晶体管1005具有控制决定施加到液晶元件的电压(施加到像素电极层1007的电位)的数据信号的输入的功能，电容器1006具有保持施加到液晶元件的电压(施加到像素电极层1007的电位)的功能。

[0008] 例如,当由厚度为 $0.1\mu\text{m}$ 的氧化硅膜形成电容器1006的电介质时,其电容值为 0.4pF 的电容器1006的面积大约为 $1160\mu\text{m}^2$ 。在此,当像素的尺寸为 $42\mu\text{m}\times 126\mu\text{m}$ (4英寸VGA的像素)时,对于像素的面积电容器1006所占的比例大约为22%,造成开口率降低。注意,在上述像素结构中,也可以去除电容器1006。因为液晶元件本身具有存储电容,所以即使不有意地设置电容器1006也可以保持一定量的电荷。但是,液晶的相对介电常数当最低时为3左右并具有3至 $4\mu\text{m}$ 的盒间隙(cell gap)。所以静电容量是使用以厚度为 $0.1\mu\text{m}$ 的氧化硅膜为电介质的电容器1006的装置的静电容量的 $1/50$ 左右,所以要求 $58000\mu\text{m}^2$ 左右的液晶元件的面积。因为该尺寸相当于大小为 $140\mu\text{m}\times 420\mu\text{m}$ 的像素,所以分辨率降低为60ppi左右,仅当液晶显示装置具有60ppi以下的分辨率时可以保持电荷。换言之,当以60ppi以上的分辨率形成像素时,要求电容器1006。

[0009] 在液晶显示装置中,通过控制扫描线1001的电位使晶体管1005成为导通状态,而将信号线1003的电位作为对像素1000的数据信号控制。由此,可以将所希望的电压施加到像素1000中所包括的液晶元件。另外,通过电容器1006将该电压保持一定期间,使得可以在各像素中在一定期间中进行所希望的显示。该液晶显示装置对各像素依次进行这种操作,由此在像素部中形成图像(静态图像)。并且,该液晶显示装置使该图像依次变化(例如,一秒钟60次(帧频率为60Hz)),来显示动态图像。

[0010] 如上所述,该动态图像由多个静态图像形成。就是说,严格而言该动态图像不是连续图像。因此,当显示快速移动的动态图像时,很容易在显示中产生余像。尤其是,在液晶显示装置中,从数据信号输入到各像素中到下次的数据信号输入到各像素中,各像素维持显示。由此,余像容易明显化。专利文献1中,公开了减少余像的技术(通常称为“双倍帧速率驱动”)。具体而言,专利文献1中,公开了以下技术:通过在连续显示的两个图像之间形成插值的图像,并将该图像插入到连续显示的两个图像之间,使得减少余像。

[0011] 【参考】

[0012] 【专利文献1】日本专利申请公开 H04-302289号公报。

发明内容

[0013] 可以说,上述技术是增加每单位时间输入到各像素的数据信号数的技术。因此,为了将该技术应用于液晶显示装置,需要以高速操作供给数据信号到各像素的信号线。但是,有可能在延伸到像素部的信号线与延伸到像素部的另一布线之间产生寄生电容,而该寄生电容阻碍信号线的高速操作。

[0014] 由此,本发明的一个实施方式的目的之一是降低液晶显示装置中所包括的信号线的寄生电容。

[0015] 在本发明的一个实施方式的液晶显示装置中,作为设置在各像素中的晶体管,应用包括氧化物半导体层的晶体管。注意,该氧化物半导体层是通过彻底去除成为电子给体(供体)的杂质(氢或水等)得到高纯度化的氧化物半导体层。源于氢或氧缺陷等的载流子极少(近于0),得到高纯度化的氧化物半导体层具有极低的载流子,并且载流子密度为低于 $1\times 10^{12}/\text{cm}^3$ 或低于 $1\times 10^{11}/\text{cm}^3$ 。就是说,将氧化物半导体层中的源于氢或氧缺陷等的载流子密度降低为尽量近于0。因为在氧化物半导体层中,源于氢或氧缺陷等的载流子的数量极小,所以在晶体管处于截止状态时,可以降低晶体管的泄漏电流(截止状态电流)。

[0016] 由此,可以保持施加到液晶元件的电压,而在各像素中不设置电容器。另外,可以去除延伸到液晶显示装置的像素部的电容器布线。因此,在本发明的一个实施方式的液晶显示装置中,不存在信号线和电容器布线彼此立体交叉的区域中产生的寄生电容。相反,在常规的液晶显示装置中,在信号线和扫描线彼此立体交叉的区域及信号线和电容器布线彼此立体交叉的区域中产生寄生电容。就是说,可以降低信号线的寄生电容。

[0017] 具体来说,本发明的一个实施方式是一种液晶显示装置。该液晶显示装置包括:排列为彼此平行或大致平行的第一扫描线及第二扫描线;排列为正交或大致正交于所述第一扫描线及所述第二扫描线的第一信号线及第二信号线;以及其栅极电连接到所述第一扫描线且其源极和漏极中的一方电连接到所述第一信号线且其源极和漏极中的另一方电连接到像素电极层的包括氧化物半导体层的晶体管。所述像素电极层设置在由所述第一扫描线、所述第二扫描线、所述第一信号线及所述第二信号线围绕的区域中。所述第一信号线及所述第二信号线隔着设置在所述第一扫描线及所述第二扫描线上的绝缘层与所述第一扫描线及所述第二扫描线立体交叉。所述第一信号线的上表面在所述第一信号线与所述第一扫描线立体交叉的第一区域中及所述第一信号线与所述第二扫描线立体交叉的第二区域中,具有凸面形状,并在所述第一区域及所述第二区域之间的区域中,具有平面形状或大致平面形状。就是说,所述第一信号线的整个上表面在所述第一区域和第二区域之间的整个区域中,在同一平面上或大致同一平面上存在。

[0018] 在本发明的一个实施方式的液晶显示装置中,作为设置在各像素中的晶体管,使用包括氧化物半导体层的晶体管。由此,可以去除设置在各像素中的电容器。具体而言,即使该液晶显示装置具有60ppi以上的分辨率,也可以保持施加到液晶元件的电压而在各像素中不设置电容器。由此,可以提高各像素的开口率。另外,可以去除延伸到液晶显示装置的像素部的电容器布线。换言之,该液晶显示装置是信号线的寄生电容降低的液晶显示装置。因此,在本发明的一个实施方式的液晶显示装置中,与常规的液晶显示装置中的信号线的驱动频率相比,可以增加信号线的驱动频率。就是说,本发明的一个实施方式的液晶显示装置优选用作进行双倍帧速率或比双倍帧速率更高的速率驱动的液晶显示装置。

附图说明

[0019] 在附图中:

[0020] 图1A至图1C是示出液晶显示装置的像素的结构的一个例子的俯视图和截面图;

[0021] 图2是示出晶体管的特性的图;

[0022] 图3是晶体管的特性评价用电路图;

[0023] 图4是晶体管的特性评价用时序图;

[0024] 图5是示出晶体管的特性的图;

[0025] 图6是示出晶体管的特性的图;

[0026] 图7是示出晶体管的特性的图;

[0027] 图8A至图8C是示出液晶显示装置的像素的结构的一个例子的截面图;

[0028] 图9A至图9C是示出液晶显示装置的像素的结构的一个例子的截面图;

[0029] 图10A和图10B是示出液晶显示装置的像素的结构的一个例子的截面图;

[0030] 图11A至图11D是示出晶体管的制造工序的一个例子的截面图;

[0031] 图12A至图12F是示出电子设备的一个例子的图；

[0032] 图13A至图13C是示出液晶显示装置的像素的结构的一个例子的俯视图和截面图。

具体实施方式

[0033] 下面,将参照附图对本发明的实施方式进行详细说明。注意,本发明不局限于以下说明,并且所属技术领域的普通技术人员可以很容易地理解一个事实就是在不脱离本发明的宗旨及其范围的情况下可以进行各种各样的变化和修改。因此,本发明不应该被解释为仅局限在以下的说明。

[0034] (像素的结构例子)

[0035] 首先,参照图1A至图1C对本发明的一个实施方式的液晶显示装置中所包括的像素的结构例子进行说明。具体而言,参照图1A至图1C对具有通过设置有像素电极的一方衬底及设置有对置电极的另一方衬底夹持液晶材料的结构的液晶显示装置(将垂直电场施加到液晶材料的液晶显示装置)的像素的结构例子进行说明。

[0036] 图1A是像素的俯视图。注意,图1A是省略液晶元件的一部分(液晶层、对置电极等)的图(示出所谓的有源矩阵衬底)。图1A所示的像素100设置在由排列为彼此平行或大致平行的扫描线101和扫描线102及排列为正交或大致正交于扫描线101和102的信号线103和信号线104围绕的区域中。另外,在像素100中,设置有晶体管105和像素电极层107。换言之,图1A所示的像素100具有从图13A所示的像素1000省略电容器1006有关的组件的结构。

[0037] 图1B是沿着图1A所示的线E-F取的截面图。晶体管105包括:设置在衬底110上的栅极层111;设置在栅极层111上的栅极绝缘层112;设置在栅极绝缘层112上的氧化物半导体层113;设置在氧化物半导体层113的一端上的源极层和漏极层中的一方114a;以及设置在氧化物半导体层113的另一端上的源极层和漏极层中的另一方114b。注意,在图1A和图1B所示的晶体管105中,利用扫描线101的突出部分作为栅极,而利用信号线103的突出部分作为源极和漏极中的一方。因此,在图1A和图1B所示的晶体管105中,栅极可以表达为扫描线101的一部分,而源极和漏极中的一方表达为信号线103的一部分。源极层和漏极层中的另一方114b在设置在晶体管105上的绝缘层115中形成的接触孔116中,电连接到像素电极层107。

[0038] 图1C是沿着图1A所示的线G-H取的截面图。信号线103隔着绝缘层(栅极绝缘层112)分别在区域117a和区域117c中与扫描线101,和扫描线102立体交叉。因此,信号线103在区域117a、117c中,其上表面具有凸面形状。再者,信号线103在区域117a和区域117c之间的区域117b中,其上表面具有平面形状或大致平面形状。就是说,信号线103的上表面在区域117a和117c之间的整个区域117b中,在同一平面上或大致同一平面上存在。这是由于在包括像素100的液晶显示装置中不设置电容器布线而引起的。注意,显然信号线104也具有与信号线103相同的上表面形状。

[0039] 如上所述,图1A至图1C所示的晶体管105包括氧化物半导体层113作为半导体层。作为用于氧化物半导体层113的氧化物半导体,可以使用:四元金属氧化物的 $In-Sn-Ga-Zn-O$ 基氧化物半导体;三元金属氧化物的 $In-Ga-Zn-O$ 基氧化物半导体、 $In-Sn-Zn-O$ 基氧化物半导体、 $In-Al-Zn-O$ 基氧化物半导体、 $Sn-Ga-Zn-O$ 基氧化物半导体、 $Al-Ga-Zn-O$ 基氧化物半导体、 $Sn-Al-Zn-O$ 基氧化物半导体;二元金属氧化物的 $In-Zn-O$ 基氧化物半导体、 $Sn-Zn-O$ 基氧化物半导体、 $Al-Zn-O$ 基氧化物半导体、 $Zn-Mg-O$ 基氧化物半导体、 $Sn-Mg-O$ 基氧化物半导体、

In-Mg-O基氧化物半导体;或者单元金属氧化物的In-O基氧化物半导体、Sn-O基氧化物半导体、Zn-O基氧化物半导体。此外,上述氧化物半导体也可以包含SiO₂。在此,例如In-Ga-Zn-O基氧化物半导体是指至少包括In、Ga和Zn的氧化物,且对其组成比没有特别的限制。此外,In-Ga-Zn-O基氧化物半导体也可以包含In、Ga和Zn以外的元素。

[0040] 另外,对于氧化物半导体层113,可以使用以化学式InMO₃(ZnO)_m(m>0)表示的薄膜。在此,M表示选自Ga、Al、Mn及Co中的一种或多种金属元素。例如,M可以是Ga、Ga及Al、Ga及Mn、Ga及Co等。

[0041] 为了抑制电特性变动,上述氧化物半导体通过意图性地去除成为变动因素的氢、水分、羟基或氢化物(也称为氢化合物)等的杂质来得到高纯度化来以电性I型(本征)存在。

[0042] 因此,优选氧化物半导体包含尽可能少的氢。另外,得到高纯度化的氧化物半导体层具有非常少源于氢或氧缺陷等的载流子(近于零),载流子密度为低于 $1 \times 10^{12}/\text{cm}^3$ 或低于 $1 \times 10^{11}/\text{cm}^3$ 。就是说,使得氧化物半导体层中的源于氢或氧缺陷等的载流子密度尽量近于0。因为在氧化物半导体层中,源于氢或氧缺陷等的载流子极少,所以晶体管处于截止状态时,泄漏电流(截止状态电流)的量是小的。优选截止状态电流的量尽可能的小。在包括上述氧化物半导体用作半导体层的晶体管中,每微米沟道宽度(w)的电流值为 $100 \text{ zA}/\mu\text{m}$ (zeptoampere)以下, $10 \text{ zA}/\mu\text{m}$ 以下,或者 $1 \text{ zA}/\mu\text{m}$ 以下。并且,由于没有pn结和热载流子劣化,因此晶体管的电特性不受到负面影响。

[0043] 如上所述将通过彻底去除包含在氧化物半导体层中的氢得到高纯度化的氧化物半导体被用于晶体管的沟道形成区中,由此可以获得极小量的截止电流。就是说,在晶体管处于非导通状态时,可以将氧化物半导体层看作绝缘体而进行电路设计。另一方面,在晶体管处于导通状态时,可以期待比由非晶硅形成的半导体层的电流供应能力高的氧化物半导体层的电流供应能力。

[0044] 作为衬底110,可以使用钡硼硅酸盐玻璃或硼硅酸铝玻璃等的玻璃衬底。

[0045] 在晶体管105中,也可以将成为基底膜的绝缘膜设置在衬底110和栅极层111之间。基底膜具有防止杂质元素从衬底110扩散的功能,并且可以使用由氮化硅膜、氧化硅膜、氮氧化硅膜和氧氮化硅膜中的一种或多种膜来形成以具有叠层结构或单层结构。

[0046] 作为栅极层111,可以使用:选自铝(Al)、铜(Cu)、钛(Ti)、钽(Ta)、钨(W)、钼(Mo)、铬(Cr)、钕(Nd)、钪(Sc)中的元素;包含任何这些元素的合金;或者包含任何这些元素的氮化物。另外,也可以使用这些材料的叠层结构。

[0047] 作为栅极绝缘层112,可以使用如下绝缘体:通过利用等离子体CVD法或溅射法等来形成的氧化硅层、氮化硅层、氧氮化硅层、氮氧化硅层、氧化铝层、氮化铝层、氧氮化铝层、氮氧化铝层或氧化钪层等。作为备选,也可以使用这些绝缘体的叠层结构。例如,通过等离子体CVD法,可以形成厚度为50nm以上且200nm以下的氮化硅层(SiN_y(y>0))作为第一栅极绝缘层,并可以在第一栅极绝缘层上层叠厚度为5nm以上且300nm以下的氧化硅层(SiO_x(x>0))作为第二栅极绝缘层。

[0048] 作为源极层和漏极层中的一方114a、源极层和漏极层中的另一方114b的材料,可以使用:选自铝(Al)、铬(Cr)、铜(Cu)、钽(Ta)、钛(Ti)、钼(Mo)、钨(W)中的元素;包含任何这些元素的合金;或者包含任何这些元素的氮化物。也可以使用这些材料的叠层结构。作为备选,还可以采用在铝(Al)、铜(Cu)等的金属层的下侧和/或上侧层叠钛(Ti)、钼(Mo)、钨(W)

等的高熔点金属层的结构。另外,也可以通过使用添加有防止在铝(Al)膜中产生小丘或晶须的元素(Si、Nd、Sc等)的铝合金,来提高耐热性。

[0049] 注意,在上述液晶显示装置中,源极层和漏极层中的一方114a是信号线103的一部分。因此,从信号线103的高速驱动的观点来看,源极层及漏极层优选使用低电阻导电材料来形成,使得抑制信号的延迟。例如,优选使用铜(Cu)或以铜为主要结构元素的合金等的低电阻导电材料来形成。作为备选,源极层及漏极层可以具有包括铜(Cu)或以铜为主要结构元素的合金的层的叠层结构。

[0050] 注意,在上述液晶显示装置中,在像素100中不设置电容器。因此,从像素100中的数据信号的保持的观点来看,优选将金属氮化物用作源极层及漏极层,以便抑制到氧化物半导体层的载流子的流动。例如,优选使用氮化钛、氮化钨等的氮化物。作为备选,也可以采用如下叠层结构,即接触于氧化物半导体层的层使用氮化钛或氮化钨等的氮化物来形成,并在其上层形成其他导电层。例如,可以采用氮化钨和铜(Cu)等的叠层结构。

[0051] 作为备选,作为成为源极层和漏极层114a和114b(包括使用与这些层114a和114b相同的层形成的布线层)的导电膜,也可以使用导电金属氧化物来形成。作为导电金属氧化物,可以使用氧化铟(In_2O_3)、氧化锡(SnO_2)、氧化锌(ZnO)、氧化铟氧化锡($\text{In}_2\text{O}_3\text{-SnO}_2$,缩写为ITO)、氧化铟氧化锌($\text{In}_2\text{O}_3\text{-ZnO}$)或其中包含氧化硅的金属氧化物中的任何一种。

[0052] 作为绝缘层115,典型地可以使用无机绝缘膜诸如氧化硅膜、氧氮化硅膜、氧化铝膜或氧氮化铝膜等。

[0053] 作为绝缘层115,可以使用无机绝缘膜诸如氮化硅膜、氮化铝膜、氮氧化硅膜、氮氧化铝膜等。

[0054] 可以在绝缘层115上形成平坦化绝缘膜,以便减少起因于晶体管105的表面凹凸。作为平坦化绝缘膜,可以使用聚酰亚胺、丙烯酸树脂、苯并环丁烯基树脂等的有机材料。除了上述有机材料之外,还可能使用低介电常数材料(低k材料)等。注意,也可以通过层叠多个由这些材料形成的绝缘膜来形成平坦化绝缘膜。

[0055] (晶体管105的截止状态电流)

[0056] 接着,对包括得到高纯度化的氧化物半导体层的晶体管的截止状态电流的测量所获得的结果进行说明。

[0057] 首先,考虑到包括得到高纯度化的氧化物半导体层的晶体管的截止状态电流极小的情况,准备其沟道宽度W足够大即1 μm 的晶体管,然后测量截止状态电流。图2示出沟道宽度W为1 μm 的晶体管的截止状态电流的测量所获得结果。在图2中,横轴示出栅极电压 V_G ,并且纵轴示出漏电流 I_D 。当漏极电压 V_D 为+1V或+10V且在栅极电压 V_G 为-5V至-20V的范围内时,发现晶体管的截止状态电流是作为检测限度的 $1 \times 10^{-12}\text{A}$ 以下。此外,发现晶体管的截止状态电流密度(每单位沟道宽度(1 μm))为 $1\text{aA}/\mu\text{m}$ ($1 \times 10^{-18}\text{A}/\mu\text{m}$)以下。

[0058] 接着,对更准确地包括得到高纯度化的氧化物半导体层的晶体管的截止电流的测量所获得的结果进行说明。如上所述,发现包括得到高纯度化的氧化物半导体层的晶体管的截止状态电流时作为测量设备的检测限度的 $1 \times 10^{-12}\text{A}$ 以下。因此,将对制造特性评价用元件和更准确的截止状态电流的测量所获得的结果(上述测量中的测量设备的检测限度以下的值)进行说明。

[0059] 首先,将参照图3对用于电流测量方法中使用的特性评价用元件进行说明。

[0060] 在图3所示的特性评价用元件中,三个测量系统800并联连接。测量系统800包括:电容器802;晶体管804;晶体管805;晶体管806;以及晶体管808。作为晶体管804、晶体管808,使用包括得到高纯度化的氧化物半导体层的晶体管。

[0061] 在测量系统800中,晶体管804的源极和漏极中的一方、电容器802的一方端子、晶体管805的源极和漏极中的一方电连接到电源(施加V2的电源)。此外,晶体管804的源极和漏极中的另一方、晶体管808的源极和漏极中的一方、电容器802的另一方端子、晶体管805的栅极彼此电连接。另外,晶体管808的源极和漏极中的另一方、晶体管806的源极和漏极中的一方、晶体管806的栅极电连接到电源(供应V1的电源)。晶体管805的源极和漏极中的另一方及晶体管806的源极和漏极中的另一方电连接到输出端子。

[0062] 注意,对晶体管804的栅极供给控制晶体管804的导通状态和截止状态的电位 V_{ext_b2} 。对晶体管808的栅极供给控制晶体管808的导通状态和截止状态的电位 V_{ext_b1} 。此外,从输出端子输出电位 V_{out} 。

[0063] 接着,将对使用上述特性评价用元件的电流测量方法进行说明。

[0064] 首先,将对为了测量截止状态电流而应用电位差的初期期间的概况进行说明。在初期期间中,对晶体管808的栅极输入使晶体管808成为导通状态的电位 V_{ext_b1} ,并且对电连接到晶体管804的源极和漏极中的另一方的节点(就是说,电连接到晶体管808的源极和漏极中的一方、电容器802的另一方端子及晶体管805的栅极的节点),即节点A施加电位V1。在此,电位V1例如是高电位。使晶体管804处于截止状态。

[0065] 然后,对晶体管808的栅极输入使晶体管808成为截止状态的电位 V_{ext_b1} ,使晶体管808成为截止状态。在使晶体管808成为截止状态后,将电位V1设为低。仍使晶体管804处于截止状态。电位V2是与电位V1相同的电位。因此,初期期间完成。在初期期间完成的状态下,在节点A及晶体管804的源极和漏极中的一方之间发生电位差,并且,在节点A及晶体管808的源极和漏极中的另一方之间发生电位差。所以电荷很少流经晶体管804及晶体管808。就是说,截止状态电流流动。

[0066] 接着,对截止状态电流的测量期间的概况进行说明。在测量期间中,将晶体管804的源极和漏极中的一方的电位(V2)及晶体管808的源极和漏极中的另一方的电位(V1)设为低并固定。另一方面,在测量期间中,不固定节点A的电位(节点A处于浮动状态)。由此,在晶体管804、晶体管808中流过电荷,并且,随着时间的经过而保持于节点A中的电荷量变化。并且,随着保持于节点A中的电荷量变化,节点A的电位变化。就是说,输出端子的输出电位 V_{out} 也变化。

[0067] 图4示出应用电位差的初期期间及此后的测量期间中的各电位之间的关系的情况(时序图)。

[0068] 在初期期间中,首先,将电位 V_{ext_b2} 设定为使晶体管804成为导通状态的电位(高电位)。由此,节点A的电位成为V2即低电位(V_{SS})。注意,将低电位(V_{SS})施加到节点A不是必须的。然后,将电位 V_{ext_b2} 设定为使晶体管804成为截止状态的电位(低电位),由此使晶体管804成为截止状态。接着,将电位 V_{ext_b1} 设定为使晶体管808成为导通状态的电位(高电位)。由此,节点A的电位成为V1即高电位(V_{DD})。然后,将电位 V_{ext_b1} 设定为使晶体管808成为截止状态的电位。由此,将节点A带入浮动状态,并且初期期间完成。

[0069] 在此后的测量期间中,将电位V1及电位V2各自设定为电荷流过到节点A或从节点A

流出电荷的电位。在此,电位V1及电位V2是低电位(V_{SS})。注意,由于在测量输出电位 V_{out} 的时序中必须要使输出电路工作,所以有时将V1暂时设定为高电位(V_{DD})。将V1设定为高电位(V_{DD})的期间是短的使得不影响到测量。

[0070] 当如上所述产生电位差而开始测量期间时,随着时间的经过而保持于节点A中的电荷量变化,其使得节点A的电位变化。这意味着晶体管805的栅极的电位变化,所以随着时间的经过而输出端子的输出电位 V_{out} 的电位也变化。

[0071] 下面说明基于所获得的输出电位 V_{out} 计算截止状态电流的方法。

[0072] 在计算截止电流之前先获得节点A的电位 V_A 和输出电位 V_{out} 的关系。由此,可以使用输出电位 V_{out} 获得节点A的电位 V_A 。根据上述关系,节点A的电位 V_A 作为输出电位 V_{out} 的函数而可以用如下算式表达。

[0073] [算式1]

$$[0074] \quad V_A = F(V_{out})$$

[0075] 此外,节点A的电荷 Q_A 可利用节点A的电位 V_A 、连接到节点A的电容 C_A 、常数(const)而用如下算式表达。在此,连接到节点A的电容 C_A 是电容器802的电容和其他电容的和。

[0076] [算式2]

$$[0077] \quad Q_A = C_A V_A + const$$

[0078] 因为节点A的电流 I_A 是流到节点A的电荷(或者从节点A流出的电荷)的时间微分,所以节点A的电流 I_A 用如下算式表达。

[0079] [算式3]

$$[0080] \quad I_A = \frac{\Delta Q_A}{\Delta t} = \frac{C_A \cdot \Delta F(V_{out})}{\Delta t}$$

[0081] 如此,根据连接到节点A的电容 C_A 和输出端子的输出电位 V_{out} ,可以获得节点A的电流 I_A 。

[0082] 根据上述方法,可能测量在截止状态下的晶体管的源极和漏极之间流动的泄漏电流(截止状态电流)。

[0083] 在此,使用沟道长度L为 $10\mu\text{m}$ 且沟道宽度W为 $50\mu\text{m}$ 的得到高纯度化的氧化物半导体层来形成晶体管804和808。此外,在并联排列的测量系统800中,分别将电容器802的电容值设定为 100fF , 1pF , 3pF 。

[0084] 注意,在上述测量中, V_{DD} 是5V且 V_{SS} 是0V。在测量期间中,将电位V1基本设定为 V_{SS} ,而只在每10秒至300秒中的100毫秒的期间中将电位V1设定为 V_{DD} 。此外,用于流经元件的电流I的计算中的 Δt 大约是30000秒。

[0085] 图5示出根据上述电流测量的经过时间Time(时间)和输出电位 V_{out} 的关系。根据图5,随着时间的经过而电位变化。

[0086] 图6示出基于上述电流测量来计算的在室温(25°C)的截止状态电流。注意,图6是示出晶体管804或晶体管808的源极-漏极电压V和截止状态电流I之间的关系。根据图6,在源极-漏极电压为4V的条件下截止状态电流大约为 $40\text{zA}/\mu\text{m}$ 。此外,在源极-漏极电压为3.1V的条件下,截止状态电流为 $10\text{zA}/\mu\text{m}$ 以下。注意, 1zA 表示 10^{-21}A 。

[0087] 图7示出基于上述电流测量来计算的在 85°C 的温度环境中的截止状态电流。图7示

出在85℃的温度环境中的晶体管804或晶体管808的源极-漏极电压V和截止状态电流I之间的关系。根据图7,在源极-漏极电压为3.1V的条件下截止状态电流为100zA/μm以下。

[0088] 根据上述结果,确认:在包括得到高纯度化的氧化物半导体层的晶体管中,截止状态电流可足够小。

[0089] (包括像素100的液晶显示装置)

[0090] 在本说明书所公开的液晶显示装置中,作为设置在各像素中的晶体管,使用包括氧化物半导体层的晶体管105。因为该包括氧化物半导体层的晶体管105的截止状态电流小,所以在该液晶显示装置中,可以保持施加到液晶元件的电压而在各像素中不设置电容器。由此,可以提高各像素中的开口率。另外,可以去除延伸到液晶显示装置的像素部的电容器布线。因此,在本说明书所公开的液晶显示装置中,没有起因于电容器布线的寄生电容。具体而言,没有信号线与电容器布线隔着绝缘层立体交叉的区域中提供的电容等寄生电容。结果,在本说明书所公开的液晶显示装置中,可以提高信号线的驱动频率。就是说,本说明书所公开的液晶显示装置优选用作进行双倍帧速率驱动或比双倍帧速率更高的速率驱动的液晶显示装置。

[0091] 当进行双倍帧速率驱动或比双倍帧速率更高的速率驱动时,各像素中的数据信号的重写频率增加。就是说,施加到各像素中的液晶元件的电压的期间变短。因此,可以进一步减少施加到液晶元件的电压的变动(各像素中的显示的劣化(变化))。另外,当本说明书所公开的液晶显示装置通过场序制系统来驱动时也可以获得类似的效果。就是说,对本说明书所公开的液晶显示装置进行通过场序制驱动是优选的。

[0092] 尤其是,本说明书所公开的液晶显示装置作为大型液晶显示装置(例如,尺寸40英寸以上)使用时的效果很大。随着液晶显示装置的尺寸增加,由于布线电阻等的数据信号的延迟等容易出现。与此相反,在本说明书所公开的液晶显示装置中,减少在信号线中产生的寄生电容,使得可以降低数据信号的延迟等。另外,当小型液晶显示装置和大型液晶显示装置中的像素数相同时,大型液晶显示装置中所包括的各像素的尺寸变大。这意味着液晶元件本身的电容值变大。因此,除了在各像素中使用包括氧化物半导体层的晶体管105之外,液晶元件本身的电容值变大,对减少施加到液晶元件的电压的变动有所贡献。

[0093] 另外,本说明书所公开的液晶显示装置作为高清晰度(像素数大)的液晶显示装置(例如,全高清晰度(FHD)、2K4K以上的清晰度)使用时的效果很大。与液晶显示装置的高清晰化(像素数的增加)附随设置在像素部中的布线数增加,使得在信号线中产生的寄生电容容易增加。与此相反,因为在本说明书所公开的液晶显示装置中不设置电容器布线,所以可以降低寄生电容的增加。另外,当在像素数多的液晶显示装置和像素数少的液晶显示装置中,该液晶显示装置的尺寸相等时,前者装置的像素部中的布线密度增加。这意味着各像素的开口率降低。与此相反,在本说明书所公开的液晶显示装置中,在各像素中不设置电容器,所以可以抑制开口率的降低。

[0094] 另外,在常规的液晶显示装置中,各像素的数据信号的保持特性主要根据设置在各像素中设置的晶体管的特性(截止状态电流的值)决定。但是通过将包括得到高纯度化的氧化物半导体层的晶体管105用作设置在各像素中的晶体管,主要根据液晶元件的特性(在液晶元件中流动的电流)决定。换言之,在本说明书所公开的液晶显示装置中,通过液晶元件的电荷的泄漏的影响比通过晶体管105的电荷的泄漏的影响大。因此,作为液晶元件中包

括的液晶材料,优选使用其固有电阻率高的物质。具体地说,在本说明书所公开的液晶显示装置中,液晶材料的固有电阻率为 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上,优选为高于 $1 \times 10^{13} \Omega \cdot \text{cm}$,更优选为高于 $1 \times 10^{14} \Omega \cdot \text{cm}$ 。因为杂质从取向膜或密封材料混入的可能性,所以当使用该液晶材料来形成液晶元件时,液晶元件的电阻率优选为 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上,更优选为高于 $1 \times 10^{12} \Omega \cdot \text{cm}$ 。注意,本说明书中的固有电阻的值是在 20°C 测量的值定义的。

[0095] (像素的结构变形例子)

[0096] 具有上述结构的液晶显示装置是本发明的一个实施方式,本发明还包括在某些点与具有上述结构的液晶显示装置不同的液晶显示装置。

[0097] 虽然,在上述液晶显示装置中,在信号线103和扫描线101之间及信号线103和扫描线102之间只设置栅极绝缘层112(参照图1C),但是也可以在信号线103和栅极绝缘层112之间设置氧化物半导体层201(参照图8A)。就是说,在形成晶体管105中包括的氧化物半导体层113的工序(光刻工序及蚀刻工序)中,也可以在后面形成信号线103的区域中不对氧化物半导体层进行蚀刻的情况下使它残留。因此,通过在信号线103和栅极绝缘层112之间设置氧化物半导体层201,可以进一步降低信号线103和扫描线101之间及信号线103和扫描线102之间的寄生电容。

[0098] 另外,也可以在信号线103和栅极绝缘层112之间选择性地设置氧化物半导体层。例如,可以分别在信号线103与扫描线101彼此立体交叉的区域117a及信号线103与扫描线102彼此立体交叉的区域117c中,选择性地设置氧化物半导体层202a和氧化物半导体层202b(参照图8B)。另外,也可以采用除了区域117a、117c之外,还在区域117b的一部分中选择性地设置氧化物半导体层202a、202b的结构(参照图8C)。注意,在此情况下,由于信号线103和栅极绝缘层112之间的氧化物半导体层,在区域117b中的信号线103的上表面出现台阶,但是在本说明书中,可以将该上表面形状看作大致平面形状。换言之,在夹在扫描线101、扫描线102及氧化物半导体层202a、202b的一部分造成的台阶之间的整个区域中,信号线103和栅极绝缘层112彼此直接接触,并且,在该区域中,信号线103的整个上表面都在同一平面上或大致同一平面上存在。

[0099] 在上述液晶显示装置中,作为设置在各像素中的晶体管,使用作为具有底栅结构的晶体管的一种的沟道蚀刻型晶体管105(参照图1B),但是也可以使用具有其他结构的晶体管。例如,可以使用作为具有底栅结构的晶体管的一种的沟道停止型晶体管210(参照图9A),或者作为具有底栅结构的晶体管的一种的底接触型晶体管220(参照图9B)。

[0100] 具体而言,图9A所示的沟道停止型晶体管210包括:设置在衬底110上的栅极层111;设置在栅极层111上的栅极绝缘层112;设置在栅极绝缘层112上的氧化物半导体层113;设置在氧化物半导体层113的中央部上的用作沟道保护层的绝缘层211;设置在氧化物半导体层113的一端及绝缘层211的一端上的源极层和漏极层中的一方114a;以及设置在氧化物半导体层113的另一端及绝缘层211的另一端上的源极层和漏极层中的另一方114b。注意,绝缘层211可以使用无机绝缘膜诸如氧化硅膜、氮化硅膜、氧化铝膜或氮化铝膜等来形成。

[0101] 图9B所示的底接触型晶体管220包括:设置在衬底110上的栅极层111;设置在栅极层111上的栅极绝缘层112;设置在栅极绝缘层112上的源极层和漏极层中的一方114a及源极层和漏极层中的另一方114b;以及设置在源极层和漏极层中的一方114a的一端上、源极

层和漏极层中的另一方114b的一端上及栅极绝缘层112上的氧化物半导体层113。

[0102] 并且,当设置在各像素中的晶体管为沟道停止型晶体管210时,可以在信号线103和栅极绝缘层112之间设置绝缘层212(参照图9C)。注意,绝缘层212是使用与晶体管210中所包括的用作沟道保护层的绝缘层211相同的材料来形成的绝缘层。另外,也可以在栅极绝缘层112和绝缘层212之间设置氧化物半导体层(未图示)。注意,该氧化物半导体层是使用与晶体管210中所包括的氧化物半导体层113相同的材料来形成的氧化物半导体层。并且,也可以只在扫描线101和扫描线102上选择性地设置该氧化物半导体层及该绝缘层(未图示)。

[0103] 作为备选,也可以使用顶栅型晶体管230(参照图10A)作为晶体管105。具体而言,图10A所示的顶栅型晶体管230包括:设置在衬底110上的基底绝缘层231;设置在基底绝缘层231上的氧化物半导体层113;设置在氧化物半导体层113上的栅极绝缘层112;设置在栅极绝缘层112上的栅极层111;在设置在氧化物半导体层113及栅极层111上的绝缘层232中形成的接触孔233a中接触于氧化物半导体层113的源极层和漏极层中的一方114a;以及在设置在氧化物半导体层113及栅极层111上的绝缘层232中形成的接触孔233b中接触于氧化物半导体层113的源极层和漏极层中的另一方114b。源极层和漏极层中的另一方114b在设置在晶体管230上的绝缘层234中形成的接触孔235中电连接到像素电极层107。在此情况下,信号线103在区域117a和117c中,隔着绝缘层232与扫描线101、102立体交叉(参照图10B)。注意,基底绝缘层231可以形成有使用氮化硅膜、氧化硅膜、氮氧化硅膜和氧氮化硅膜中的一种或多种膜的叠层结构或单层结构。绝缘层232可以形成有使用氧化硅膜、氮化硅膜、氧氮化硅膜、氮氧化硅膜、氧化铝膜、氮化铝膜、氧氮化铝膜、氮氧化铝膜和氧化铪膜等的无机绝缘体中的一种或多种膜的叠层结构或单层结构。注意,绝缘层234可以使用与绝缘层232的无机绝缘体类似的无机绝缘体膜或使用聚酰亚胺、丙烯酸树脂、苯并环丁烯基树脂等的有机材料来形成。

[0104] 虽然,在上述液晶显示装置中,在各像素中设置一个晶体管,但是也可以在各像素中设置两个以上的晶体管。例如,为了垂直定向(Vertical Alignment;VA)方式的液晶显示装置的有关视角的问题,两个晶体管设置在各像素中的情况下,可以使用包括氧化物半导体层的晶体管作为这两个晶体管。在此,该液晶显示装置被视为在各像素中包括通过晶体管的两个漏路径的液晶显示装置。因此,在常规的液晶显示装置中,通过在各像素中设置两个电容器,增大电容器的面积来保持施加到液晶元件的电压。换言之,牺牲开口率而保持施加到液晶元件的电压。与此相反,在本说明书所公开的液晶显示装置中,大大降低通过包括氧化物半导体层的晶体管的电荷的漏泄,使得可以去除电容器本身。就是说,在本说明书所公开的液晶显示装置中,即使在各像素中设置多个晶体管也可以维持高开口率。

[0105] (晶体管的制造方法的具体例子)

[0106] 下面,作为设置在本说明书所公开的液晶显示装置的各像素中的晶体管的一个例子,参照图11A至图11D对作为具有底栅结构的晶体管的一种的沟道蚀刻型晶体管410的制造工序进行说明。虽然在此示出单栅晶体管,但是也可以根据需要形成具有多个沟道形成区的多栅晶体管。

[0107] 下面,参照图11A至图11D,对在衬底400上制造晶体管410的工序进行说明。

[0108] 首先,在具有绝缘表面的衬底400上形成导电膜,并且在其上进行第一光刻工序,

使得形成栅极层411。注意,在该工序中使用的抗蚀剂掩模也可以通过喷墨法来形成。当使用喷墨法来形成抗蚀剂掩模时因为不使用光掩模,所以可以降低制造成本。

[0109] 虽然对可用作具有绝缘表面的衬底400的衬底没有特殊的限制,但是至少必须要求具有能够承受后面的加热处理程度的耐热性。例如,可以使用钡硼硅酸盐玻璃、铝硼硅酸盐玻璃等的玻璃衬底。当使用玻璃衬底并且后面进行的加热处理的温度较高时,优选使用应变点为730℃以上的玻璃衬底。

[0110] 也可以在衬底400和栅极层411之间设置成为基底层的绝缘层。基底层具有防止杂质元素从衬底400扩散的功能,并可以形成有使用氮化硅膜、氧化硅膜、氮氧化硅膜和氧氮化硅膜中的一种或多种膜的叠层结构或单层结构。

[0111] 栅极层411可形成成具有使用钼、钛、铬、钽、钨、铝、铜、钽、或钷等的金属或包含任何这些金属材料作为主要组分的合金的单层结构或叠层结构。

[0112] 例如,作为栅极层411的双层结构,优选的是以下结构:在铝层上层叠钼层的结构;在铜层上层叠钼层的双层结构;在铜层上层叠氮化钛层或氮化钽层的结构;或者层叠氮化钛层和钼层的结构。作为三层结构,优选的是钨层或氮化钨层、铝和硅的合金层或铝和钛的合金层及氮化钛层或钛层的叠层。

[0113] 接着,在栅极层411上形成栅极绝缘层402。

[0114] 栅极绝缘层402可以形成成具有使用通过等离子体CVD法或溅射法等的氧化硅层、氮化硅层、氧氮化硅层、氮氧化硅层和氧化铝层的单层或叠层结构。例如,使用硅烷(SiH_4)、氧及氮并利用等离子体CVD法形成氧氮化硅层,作为沉积气体。此外,可以使用氧化铪(HfO_x)或氧化钽(TaO_x)等高k材料作为栅极绝缘层402。将栅极绝缘层402的厚度形成为100nm以上且500nm以下,当采用例如叠层结构来形成栅极绝缘层402时,层叠厚度为50nm以上且200nm以下的第一栅极绝缘层和厚度为5nm以上且300nm以下的第二栅极绝缘层。

[0115] 这里,通过等离子体CVD法形成氧氮化硅层,作为栅极绝缘层402。

[0116] 作为栅极绝缘层402,可以使用高密度等离子体装置形成氧氮化硅层。这里高密度等离子体装置指的是可实现 $1 \times 10^{11}/\text{cm}^3$ 以上的等离子体密度的装置。例如,施加3kW至6kW的微波功率来产生等离子体使得形成绝缘层。

[0117] 在反应室中,作为原料气体(source gas)引入硅烷(SiH_4)、一氧化二氮(N_2O)及稀有气体。然后在10Pa至30Pa的压力下产生高密度等离子体,并在玻璃衬底等的具有绝缘表面的衬底上形成绝缘层。然后,停止硅烷(SiH_4)的供给,并可以在不使绝缘层暴露于大气的条件下引入一氧化二氮(N_2O)和稀有气体对绝缘层表面进行等离子体处理。通过上述工序过程形成的绝缘层即使其厚度薄也可以对晶体管的高可靠性有所贡献。

[0118] 当形成栅极绝缘层402时,引入到反应室中的硅烷(SiH_4)和一氧化二氮(N_2O)的流量比在1:10至1:200的范围内。作为引入到反应室中的稀有气体,可以使用氦、氩、氦、氙等。尤其,优选使用廉价的氩。

[0119] 由于使用高密度等离子体装置形成的绝缘层可以具有均匀的厚度所以具有优越的台阶覆盖性。另外,利用高密度等离子体装置,可以对薄绝缘膜的厚度进行精密的控制。

[0120] 通过上述工序过程形成的绝缘层与使用常规的平行平板型等离子体CVD装置形成的绝缘层大不一样。当使用相同的蚀刻剂对蚀刻速度进行比较时,通过上述工序过程形成的绝缘层的蚀刻速度比使用常规的平行平板型等离子体CVD装置形成的绝缘膜的蚀刻速度

慢10%以上或20%以上,由此可以说使用高密度等离子体装置形成的绝缘层是致密的膜。

[0121] 后面的工序中变成I型化或实质上I型化的氧化物半导体(被高纯度化的氧化物半导体)对界面能级(interface state)、界面电荷非常敏感;所以与栅极绝缘层之间的界面十分重要。因此,接触于被高纯度化的氧化物半导体的栅极绝缘层需要具有高品质。由此,由于可以形成耐压高的致密且高品质的绝缘膜,所以优选采样利用微波(2.45GHz)的高密度等离子体CVD装置。通过使被高纯度化的氧化物半导体与高品质的栅极绝缘层接触,可以降低界面能级密度并可获得良好的界面特性。重要的是:除了作为栅极绝缘层的膜品质良好以外,栅极绝缘层还具有更低的与氧化物半导体之间的界面能级密度以及良好的界面。

[0122] 接着,在栅极绝缘层402上形成厚度为2nm以上且200nm以下的氧化物半导体膜430。注意,优选的是,在通过溅射法形成氧化物半导体膜430之前,通过引入氩气体并产生等离子体的反溅射,以去除附着到栅极绝缘层402表面的粉状物质(也称为微粒或尘屑)。反溅射是指不对靶材一侧施加电压而使用RF电源在氩气氛中对衬底一侧施加电压,使得在衬底附近形成等离子体以进行表面改性的方法。注意,也可以使用氮气气氛、氦气氛、氧气气氛等代替氩气氛。

[0123] 作为氧化物半导体膜430,使用In-Ga-Zn-O基氧化物半导体膜、In-Sn-O基氧化物半导体膜、In-Sn-Zn-O基氧化物半导体膜、In-Al-Zn-O基氧化物半导体膜、Sn-Ga-Zn-O基氧化物半导体膜、Al-Ga-Zn-O基氧化物半导体膜、Sn-Al-Zn-O基氧化物半导体膜、In-Zn-O基氧化物半导体膜、Sn-Zn-O基氧化物半导体膜、Al-Zn-O基氧化物半导体膜、In-O基氧化物半导体膜、Sn-O基氧化物半导体膜、Zn-O基氧化物半导体膜。这里,利用In-Ga-Zn-O基金属氧化物靶材通过溅射法来形成氧化物半导体膜430。图11A中示出在这个阶段的截面图。作为备选,可以在稀有气体(典型的是氩)气氛中、氧气气氛中或稀有气体(典型的是氩)及氧的混合气氛中通过溅射法形成氧化物半导体膜430。另外,当采用溅射法时,也可以使用包含2wt%以上且10wt%以下的SiO₂的靶材来进行沉积,而使氧化物半导体膜430中包含阻碍晶化的SiO_x(x>0),使得可在后面的工序中用于脱水化或脱氢化的加热处理时抑制晶化。

[0124] 这里,使用包含In、Ga及Zn的金属氧化物靶材(In₂O₃:Ga₂O₃:ZnO=1:1:1[mol],以及In:Ga:Zn=1:1:0.5[atom])进行膜沉积。沉积条件设置如下:衬底和靶材之间的距离是100mm;压力是0.2Pa;直流(DC)功率是0.5kW;以及气氛是氩及氧的混合气氛(氩:氧=30sccm:20sccm,以及氧流量比率是40%)。注意,脉冲直流(DC)电源是优选的,因为可以减少沉积时产生的粉状物质,并且膜厚度可均匀。将In-Ga-Zn-O基膜形成为厚度是2nm以上200nm以下。这里,作为氧化物半导体膜,利用In-Ga-Zn-O基金属氧化物靶材通过溅射法形成厚度为20nm的In-Ga-Zn-O基膜。作为包含In、Ga及Zn的金属氧化物靶材,也可以使用具有In:Ga:Zn=1:1:1[atom]的组成比的金属氧化物靶材或具有In:Ga:Zn=1:1:2[atom]的组成比的靶材。

[0125] 溅射法的例子包括,使用高频电源作为溅射电源的RF溅射法、DC溅射法以及以脉冲方式施加偏压的脉冲DC溅射法。RF溅射法主要用在形成绝缘膜的情况中,而DC溅射法主要用在形成金属膜的情况中。

[0126] 还有可以设置多个材料不同的靶材的多源溅射装置。利用多源溅射装置,可以在同一反应室中层叠形成不同材料的膜,或可以在同一反应室中通过同时放电而形成多种材料的膜。

[0127] 此外,还有在反应室内设有磁石系统并用于磁控管溅射法的溅射装置,以及用于 ECR 溅射法的溅射装置,其中应用在微波的情况下产生的等离子体而不是辉光放电。

[0128] 另外,作为通过溅射法的沉积方法,有如下方法:在沉积期间使靶材物质与溅射气体产生化学反应而形成它们的化合物薄膜的反应溅射法;以及在沉积期间对衬底也施加电压的偏压溅射法。

[0129] 接着,在第二光刻工序中将氧化物半导体膜 430 加工为岛状氧化物半导体层。注意,该工序中使用的抗蚀剂掩模可以通过喷墨法形成。当通过喷墨法形成抗蚀剂掩模时无需光掩模,因此可以降低制造成本。

[0130] 接着,对氧化物半导体层进行脱水化或脱氢化。用于进行脱水化或脱氢化的第一加热处理的温度为 400℃ 以上且 750℃ 以下,优选为 400℃ 以上且低于衬底的应变点。这里,将衬底放入作为加热处理装置之一的电炉中,在氮气氛中以 450℃ 对氧化物半导体层进行 1 小时的加热处理,以及然后为了防止水、氢再次混入到氧化物半导体层,在不使其暴露于大气的情况下进行冷却;由此获得氧化物半导体层 431(参照图 11B)。

[0131] 注意,加热处理装置不局限于电炉而可以包括通过来自电阻发热元件等的发热元件的热传导或热辐射对被处理对象进行加热的装置。例如,可以使用气体快速热退火(Gas Rapid Thermal Anneal:GRTA)装置、灯快速热退火(Lamp Rapid Thermal Anneal:LRTA)装置等的快速热退火(Rapid Thermal Anneal:RTA)装置。LRTA 装置是通过卤素灯、金卤灯、氙弧灯、碳弧灯、高压钠灯或者高压汞灯等的灯发射的光(电磁波)辐射来加热被处理对象的装置。GRTA 装置是使用高温气体进行加热处理的装置。作为气体,使用如氩等的稀有气体或像氮那样的即使进行加热处理也不与被处理对象产生反应的惰性气体。

[0132] 例如,作为第一加热处理,可以进行 GRTA,其中将衬底移动到加热到高温(即 650℃ 至 700℃)的惰性气体中,进行几分钟的加热,然后将衬底从加热到高温的惰性气体中移出。通过使用 GRTA 可以实现短时期的高温加热处理。

[0133] 注意,在第一加热处理中,优选氮或稀有气体(诸如氦、氖或氩)的气氛中不包含水、氢等。优选将引入加热处理装置中的氮或稀有气体(诸如氦、氖或氩)的纯度设定为 6N(99.9999%)以上,更优选设定为 7N(99.99999%)以上(即,杂质浓度为 1ppm 以下,优选为 0.1ppm 以下)。

[0134] 可以对被加工为岛状氧化物半导体层之前的氧化物半导体膜 430 进行氧化物半导体层的第一加热处理。在该情况中,在进行第一加热处理之后,从加热装置取出衬底,并且然后进行第二光刻工序。

[0135] 对氧化物半导体层进行脱水化、脱氢化的加热处理,可以在任何以下时序进行:形成氧化物半导体层之后;在氧化物半导体层上形成源电极层及漏电极层之后;以及在源电极层及漏电极层上形成保护绝缘膜之后。

[0136] 在栅极绝缘层 402 中形成开口部时,形成开口部的工序也可以在对氧化物半导体膜 430 进行脱水化或脱氢化处理之前或者之后进行。

[0137] 注意,氧化物半导体膜 430 的蚀刻不限于湿蚀刻,也可以采用干蚀刻。

[0138] 作为用于干法蚀刻的蚀刻气体,优选使用包括氯的气体(氯基气体,例如氯(Cl_2)、三氯化硼(BCl_3)、四氯化硅(SiCl_4)、四氯化碳(CCl_4)等)。

[0139] 作为备选,还可以使用包含氟的气体(氟基气体,例如四氟化碳(CF_4)、六氟化硫

(SF₆)、三氟化氮(NF₃)、三氟甲烷(CHF₃)等)、溴化氢(HBr)、氧(O₂)或添加了氦(He)或氩(Ar)等的稀有气体的任何这些气体。

[0140] 作为干蚀刻法,可以使用平行平板型反应离子蚀刻(Reactive Ion Etching:RIE)法或感应耦合等离子体(Inductively Coupled Plasma:ICP)蚀刻法。为了将膜蚀刻为所希望的形状,适当地调节蚀刻条件(施加到线圈形电极的电功率的量、施加到衬底一侧的电极的电功率的量、衬底一侧的电极温度等)。

[0141] 作为用于湿蚀刻的蚀刻液,可以使用将磷酸、醋酸以及硝酸混合的溶液等。此外,也可以使用1T007N(日本关东化学公司制造)。

[0142] 通过清洗去除湿蚀刻后的蚀刻液以及被蚀刻掉的材料。也可以对包括被蚀刻掉的材料和蚀刻液的废液进行提纯,可再用该材料。当从该蚀刻后的废液中收集在氧化物半导体层中包括的铟等的材料并对其进行再使用时,可以有效地使用资源并降低成本。

[0143] 根据材料而适当地调节蚀刻条件(蚀刻液、蚀刻时间、温度等),使得可将材料蚀刻成所希望的形状。

[0144] 接着,在栅极绝缘层402及氧化物半导体层431上形成金属导电膜。可通过溅射法或真空蒸镀法形成金属导电膜。作为金属导电膜的材料,可以举出选自铝(Al)、铬(Cr)、铜(Cu)、钽(Ta)、钛(Ti)、钼(Mo)、钨(W)中的元素、包含任何这些元素作为成分的合金或包含任何这些元素组合的合金等。作为备选,也可以使用选自锰(Mn)、镁(Mg)、锆(Zr)、铍(Be)、钇(Y)中的一种或多种材料。另外,金属导电膜可以具有单层结构或两层以上的叠层结构。例如,可以举出以下结构:包括硅的铝膜的单层结构、铜膜或包括铜作为主要成分的膜的单层结构、在铝膜上层叠钛膜的双层结构、在氮化钽膜或氮化铜膜上层叠铜膜的双层结构、在钛膜上层叠铝膜并在铝膜上层叠另一钛膜的三层结构。作为备选,也可以使用:包含铝(Al)与选自钛(Ti)、钽(Ta)、钨(W)、钼(Mo)、铬(Cr)、钕(Nd)和钪(Sc)中的一个或多个元素的膜、合金膜或氮化膜。

[0145] 当在形成金属导电膜之后进行加热处理时,优选金属导电膜具有足以耐受该加热处理的高耐热性。

[0146] 通过第三光刻工序在金属导电膜上形成抗蚀剂掩模,并进行选择性的蚀刻,使得形成源极层415a及漏极层415b。然后去除抗蚀剂掩模(参照图11C)。作为备选,该工序中使用的抗蚀剂掩模可以通过喷墨法形成。通过喷墨法形成抗蚀剂掩模无需光掩模;因此可以降低制造成本。

[0147] 注意,适当地调节材料及蚀刻条件,使得氧化物半导体层431不被金属导电膜的蚀刻去除。

[0148] 这里,将钛膜用作金属导电膜,将In-Ga-Zn-O基氧化物用于氧化物半导体层431,并且使用过氧化氢氨水(氨、水和过氧化氢水的混合液)。

[0149] 注意,在第三光刻工序中,有时氧化物半导体层431被部分蚀刻,由此形成具有槽部(凹部)的氧化物半导体层。

[0150] 为了减少光刻工序中使用的光掩模数及光刻工序数,也可以使用由透过光成为多种强度的曝光掩模的多色调掩模(multi-tone mask)进行蚀刻工序。由于使用多色调掩模形成的抗蚀剂掩模具有多种厚度,且通过进行灰化进一步改变形状,因此可以在多个蚀刻工序使用以提供不同图案。由此,可以通过一个多色调掩模形成至少对应于两种以上的

不同图案的抗蚀剂掩模。由此,可以减少曝光掩模数且还可以减少对应的光刻工序数,由此可以实现工序的简化。

[0151] 接着,进行使用一氧化二氮(N_2O)、氮(N_2)或氩(Ar)等气体的等离子体处理。通过该等离子体处理去除附着在氧化物半导体层的暴露表面上的吸附水等。也可以使用氧和氩的混合气体进行等离子体处理。

[0152] 在进行等离子体处理后,在不使氧化物半导体层暴露于大气的情况下形成与氧化物半导体层的一部分接触的并成为保护绝缘膜的氧化物绝缘层416。

[0153] 可适当地使用溅射法等不会使水、氢等的杂质混入到氧化物绝缘层416的方法形成厚度至少为1nm的氧化物绝缘层416。当氧化物绝缘层416中包含氢时,造成氢进入氧化物半导体层中从而导致氧化物半导体层431的背沟道具有低电阻(成为N型)并因此可能形成寄生沟道。因此,重要的是采用不使用氢的沉积方法,以便使氧化物绝缘层416包含尽可能少的氢。

[0154] 这里,通过溅射法沉积用作氧化物绝缘层416的厚度为200nm的氧化硅膜。沉积时的衬底温度可以是室温以上且300°C以下,在此为100°C。可以在稀有气体(典型的是氩)气氛中、氧气气氛中或稀有气体(典型的是氩)和氧的气氛中,进行通过溅射法形成氧化硅膜。作为靶材,可以使用氧化硅靶材或硅靶材。例如,可以在氧及氮的气氛中通过溅射法使用硅靶材来形成氧化硅膜。

[0155] 接着,在惰性气体气氛中或在氧气体气氛中进行第二加热处理(优选为200°C以上且400°C以下,例如250°C以上且350°C以下)。例如,在氮气氛中以250°C进行1小时的第二加热处理。通过第二加热处理,氧化物半导体层的一部分(沟道形成区)与氧化物绝缘层416接触的状态受到加热。由此,氧化物半导体层的一部分(沟道形成区)被供应氧。另外,通过该加热处理,可以从氧化物半导体层传输氢到氧化物绝缘层416中。

[0156] 通过上述工序,对氧化物半导体层进行了用于脱水化或脱氢化的加热处理,然后选择性地使氧化物半导体层的一部分(沟道形成区)处于氧过剩状态。由此,与栅极层411重叠的沟道形成区413变成I型,并以自对准方式形成与源极层415a重叠的源区414a及与漏极层415b重叠的漏区414b。通过上述工序形成晶体管410。

[0157] 在如栅极偏压-热应力试验(BT试验)中的那些条件的若干条件下(例如,在85°C, 2×10^6 V/cm且时间为12小时),如果在氧化物半导体中存在杂质(氢等),则杂质和氧化物半导体的主要成分之间的键被强电场(B:偏压)和高温(T:温度)切断,使得产生的悬空键导致阈值电压(V_{th})的漂移。另一方面,通过尽可能多地去除氧化物半导体中的杂质,尤其是氢或水等,并使用上述高密度等离子体CVD装置形成耐压性高的致密且高品质的绝缘膜以及绝缘膜与氧化物半导体的良好界面特性,如上所述,由此可以获得即使在严酷的外部环境下也稳定的晶体管。

[0158] 并且还可以在大气中以100°C以上且200°C以下进行1小时以上且30小时以下的附加加热处理。这里,以150°C进行10小时的加热处理。可在固定加热温度进行该加热处理。作为备选,可以反复多次进行加热温度的以下变化:加热温度从室温升到100°C以上且200°C以下的温度然后降到室温。另外,该加热处理还可以在形成氧化物绝缘层416之前在减压下进行。通过在减压下进行加热处理,可以缩短加热时间。

[0159] 通过在与漏极层415b重叠的氧化物半导体层的部分中形成漏区414b,可以提高晶

体管的可靠性。具体而言,通过形成漏区414b,可以获得导电性可从漏极层415b通过漏区414b到沟道形成区413变化的结构。

[0160] 另外,当氧化物半导体层的厚度为15nm以下时,氧化物半导体层中的源区或漏区形成在整个厚度方向上。当氧化物半导体层的厚度为30nm以上且50nm以下时,氧化物半导体层的一部分,即与源极层或漏极层接触的区域以及其附近被低电阻化而形成源区或漏区,可以使氧化物半导体层的接近栅极绝缘层的区域成为1型。

[0161] 还可以在氧化物绝缘层416上形成保护绝缘层。例如,通过RF溅射法形成氮化硅膜。由于RF溅射法具有高量产性,所以它优选用作保护绝缘层的沉积方法。作为保护绝缘层,使用不包括水分、氢离子或OH⁻等的杂质并阻挡这些杂质从外部侵入的无机绝缘膜;例如使用氮化硅膜、氮化铝膜、氮氧化硅膜、氧氮化铝膜等。这里,作为保护绝缘层,使用氮化硅膜形成保护绝缘层403(参照图11D)。

[0162] (安装有液晶显示装置的各种电子装置)

[0163] 下面,参照图12A至12F对本说明书中公开的安装有液晶显示装置的电子装置的例子进行说明。

[0164] 图12A示出膝上型个人计算机,其包括主体2201、框体2202、显示部分2203和键盘2204等。

[0165] 图12B示出个人数字助理(PDA),其包括设置有显示部2213、外部接口2215及操作按钮2214等的主体2211。包括触屏笔(stylus)2212,作为附属部件。

[0166] 图12C示出作为电子纸的一个例子的电子书阅读器2220。电子书阅读器2220包括两个框体,框体2221及框体2223。框体2221及框体2223由轴部2237形成为一体,并且可以以该轴部2237为轴开闭电子书阅读器2220。通过这种结构,电子书阅读器2220可以用作纸质书籍。

[0167] 框体2221中包括显示部2225,并且框体2223中包括显示部2227。显示部2225及显示部2227可以一个图像或不同图像。在显示部显示彼此不同的画面的结构中,例如右边的显示部(图12C中的显示部2225)可以显示文本,而左边的显示部(图12C中的显示部2227)可以显示图像。

[0168] 此外,在图12C中,框体2221设有操作部等。例如,框体2221设有电源开关2231、操作键2233以及扬声器2235等。利用操作键2233可以翻页。注意,还可以在框体的设置显示部的面上设置键盘、定位装置等。另外,也可以在框体的背面或侧面上设置外部连接用端子(耳机端子、USB端子或可与AC适配器及USB缆线等的各种缆线连接的端子等)、记录介质插入部等。此外,电子书阅读器2220可以具有电子词典的功能。

[0169] 电子书阅读器2220可以配置成以无线的方式收发信息。通过无线通信,可从电子书阅读器服务器购买并下载所希望的书籍数据等。

[0170] 注意,电子纸可以应用于显示信息的所有领域的装置。例如,除了电子书阅读器之外还可以将电子纸用于招贴、电车等交通工具中的广告、信用卡等各种卡片中的显示等。

[0171] 图12D示出移动电话。该移动电话包括两个框体,框体2240及框体2241。框体2241设有显示面板2242、扬声器2243、麦克风2244、定位装置2246、影像拍摄装置用透镜2247以及外部连接端子2248等。框体2240设有对该移动电话进行充电的太阳能电池单元2249、外部存储器插槽2250等。框体2241中包括天线。

[0172] 显示面板2242具有触摸面板功能,图12D中使用虚线示出作为图像被显示出来的多个操作键2245。注意,该移动电话包括用来将太阳能电池单元2249输出的电压升压到各电路所需要的电压的升压电路。另外,除了上述结构以外,移动电话还可以包括非接触IC芯片、小型记录装置等。

[0173] 根据应用方式适当地改变显示面板2242的显示方向。另外,在与显示面板2242同一面上设有影像拍摄装置用透镜2247,因此可以用作视频电话。扬声器2243及麦克风2244可以用于视频电话呼叫、录音、播放声音等以及语音呼叫。再者,处于如图12D所示的展开状态的框体2240和框体2241可以滑动使得一个框体与另一框体重合,从而使得移动电话适合于携带。

[0174] 外部连接端子2248能够与AC适配器或USB缆线等各种缆线连接,其使得能够进行移动电话的充电和数据通信。另外,通过将记录介质插入到外部存储器插槽2250,可以保存及移动更大量的数据。另外,除了上述功能之外,还可以设置红外通信功能、电视接收功能等。

[0175] 图12E示出数码相机。该数码相机包括主体2261、显示部(A)2267、取景器2263、操作开关2264、显示部(B)2265及电池2266等。

[0176] 图12F示出电视装置,电视装置2270包括显示部2273,显示部2273被包括在框体2271中。显示部2273可以显示图像。在此,支架2275支撑框体2271。

[0177] 可以通过框体2271的操作开关或单独的遥控器2280操作电视装置2270。通过遥控器2280的操作键2279控制频道及音量,使得可以控制显示部2273上显示的图像。此外,遥控器2280可具有显示从该遥控器2280输出的信息的显示部2277。

[0178] 注意,电视装置2270优选设置有接收器或调制解调器等。通过接收器,可接收一般电视广播。此外,当电视装置经由调制解调器连接到有线或无线的通信网络,可以执行单向(从发送者到接收者)或双向(在发送者与接收者之间或者在接收者之间)的数据通信。

[0179] 本申请基于2010年向日本专利局提交的日本专利申请2010-042584,本文通过引用包括其整体内容。

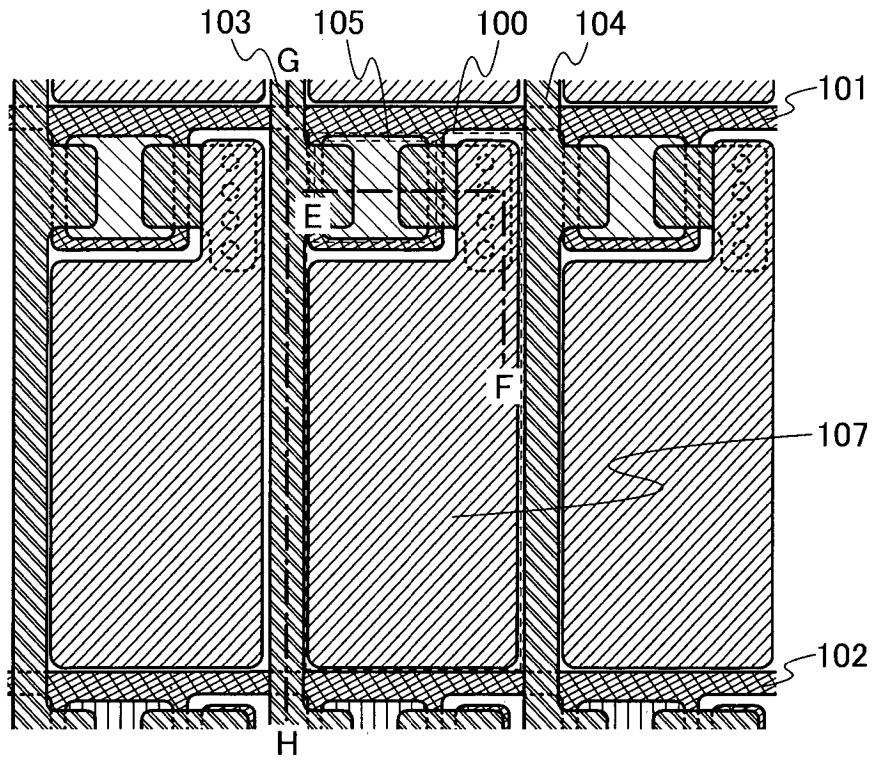


图 1A

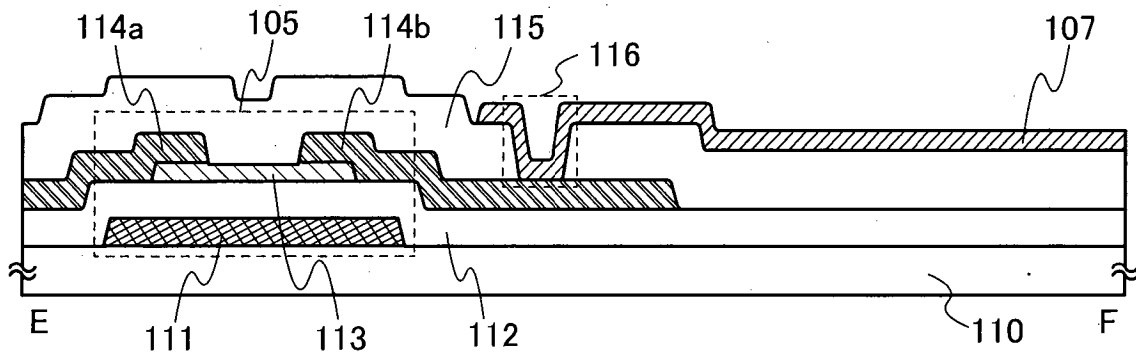


图 1B

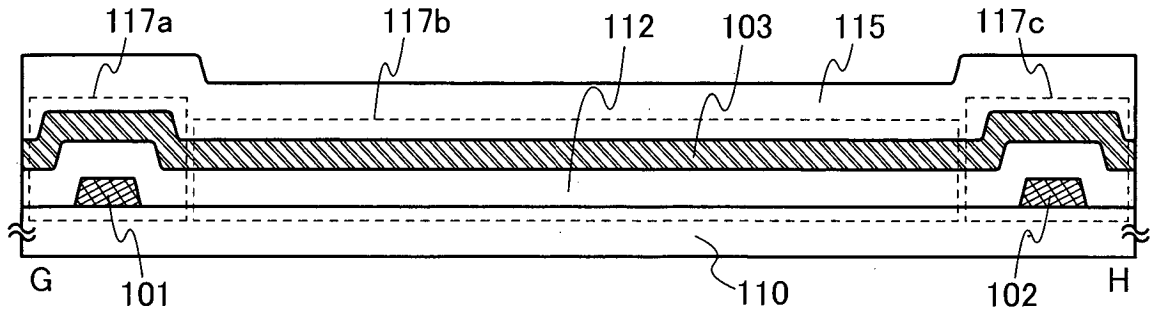


图 1C

I_D - V_G 特性

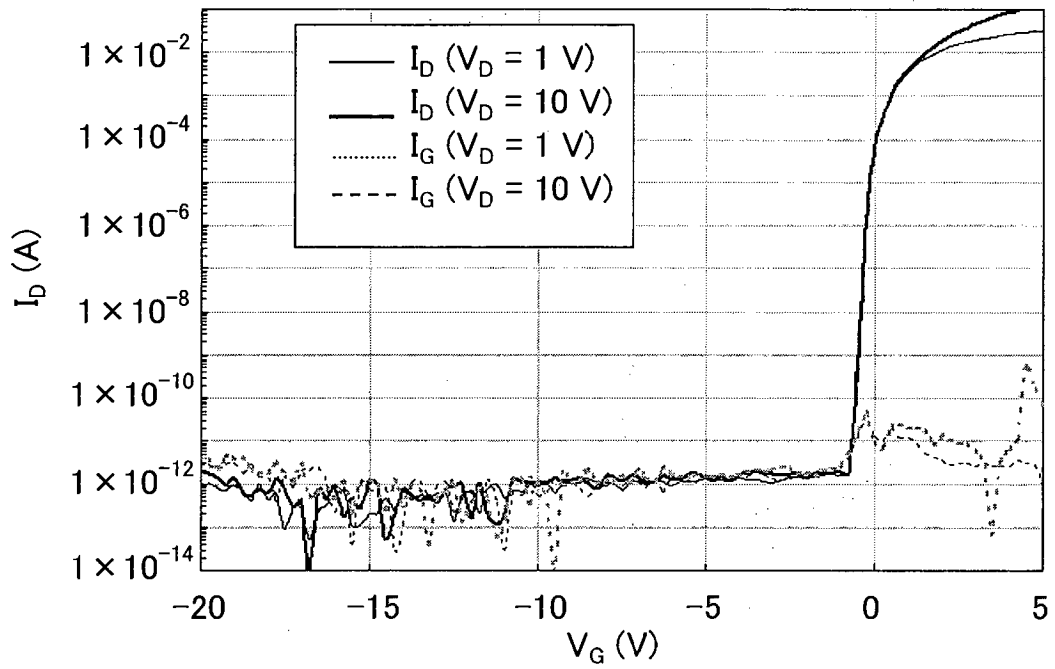


图 2

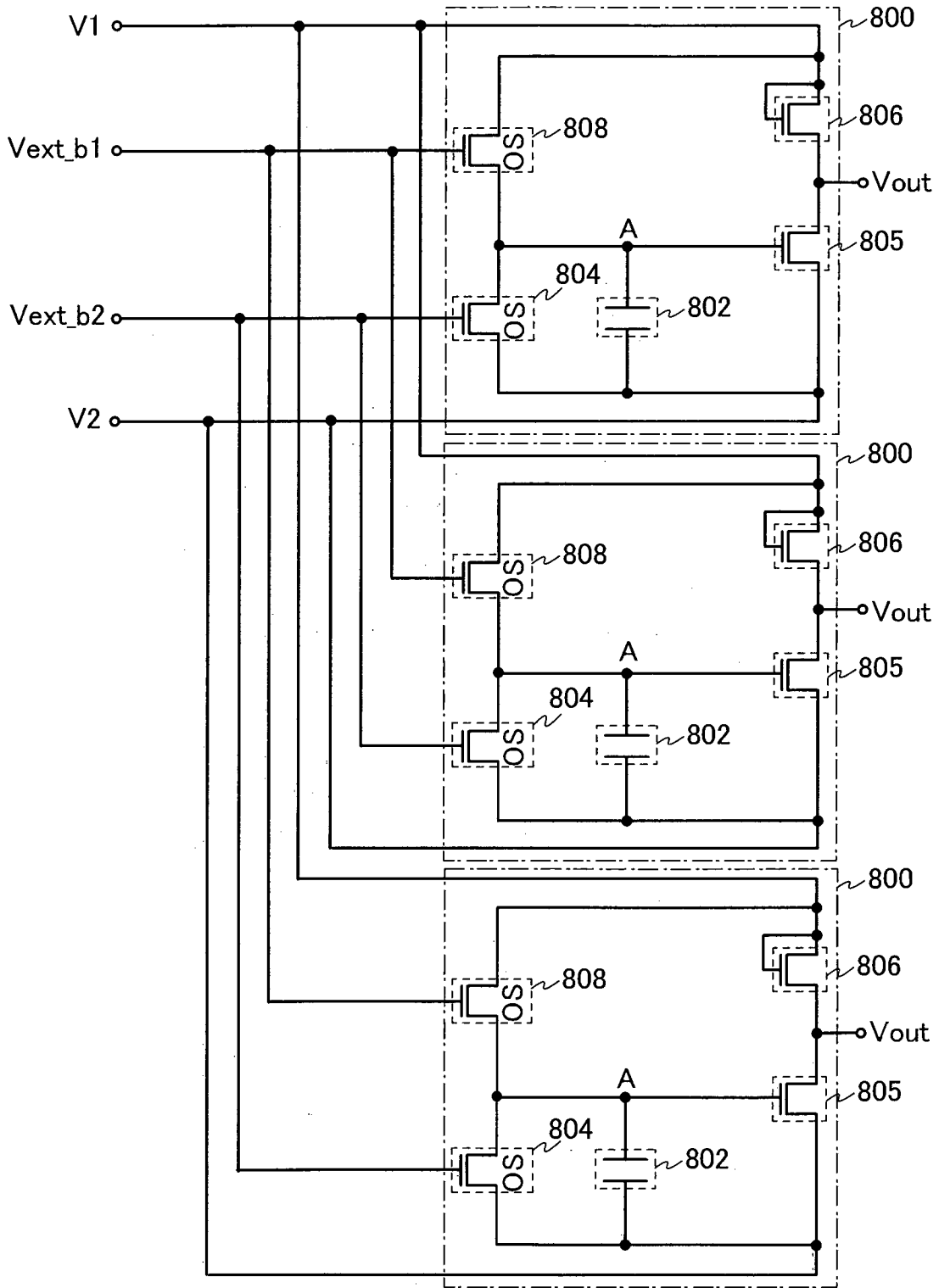


图 3

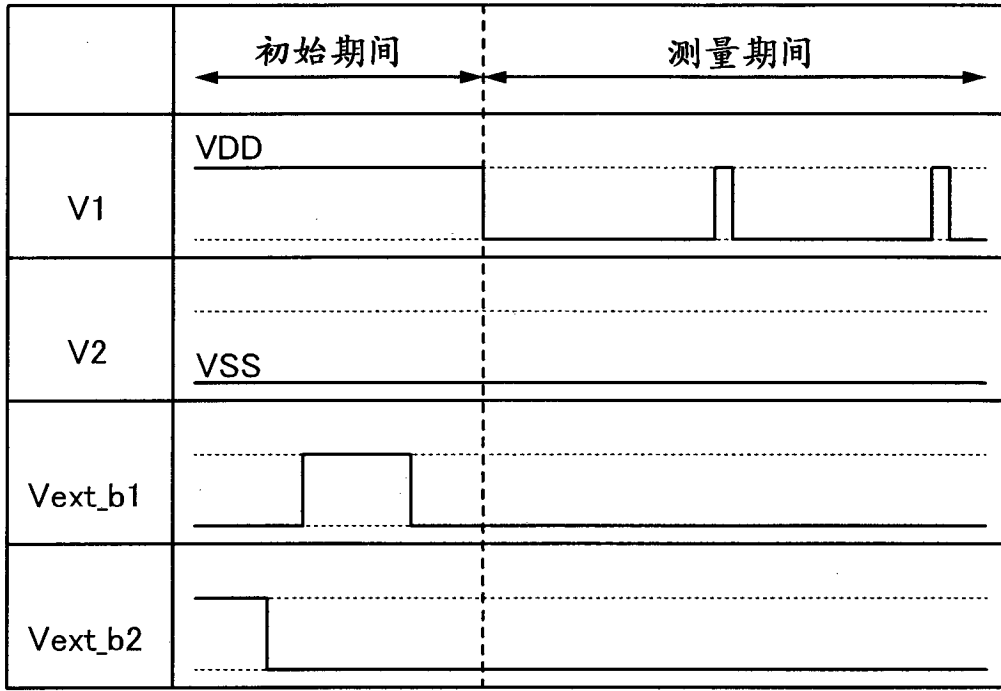


图 4

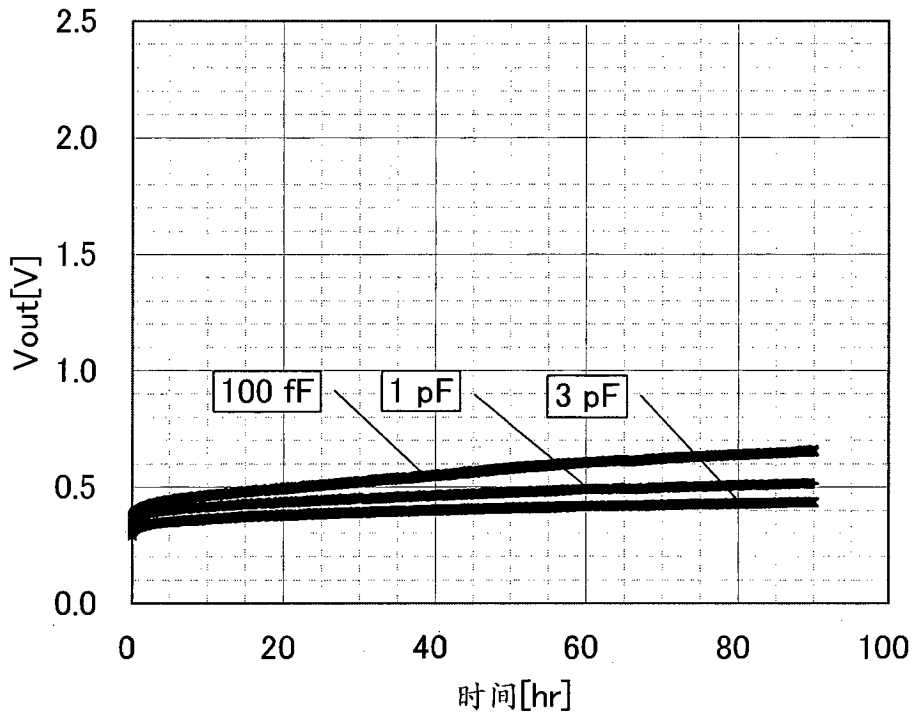


图 5

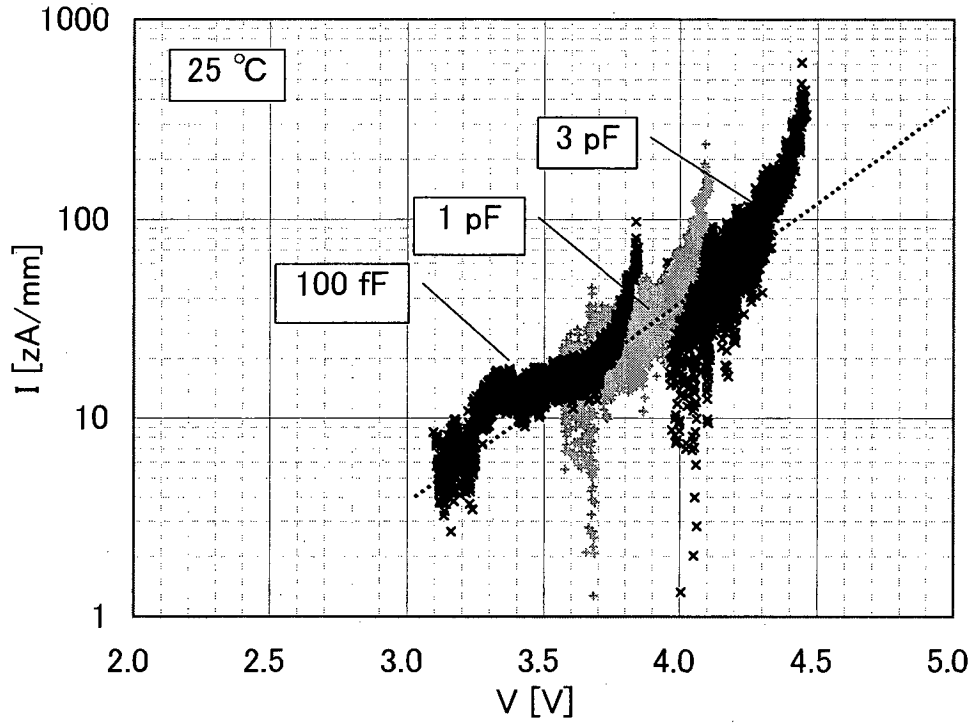


图 6

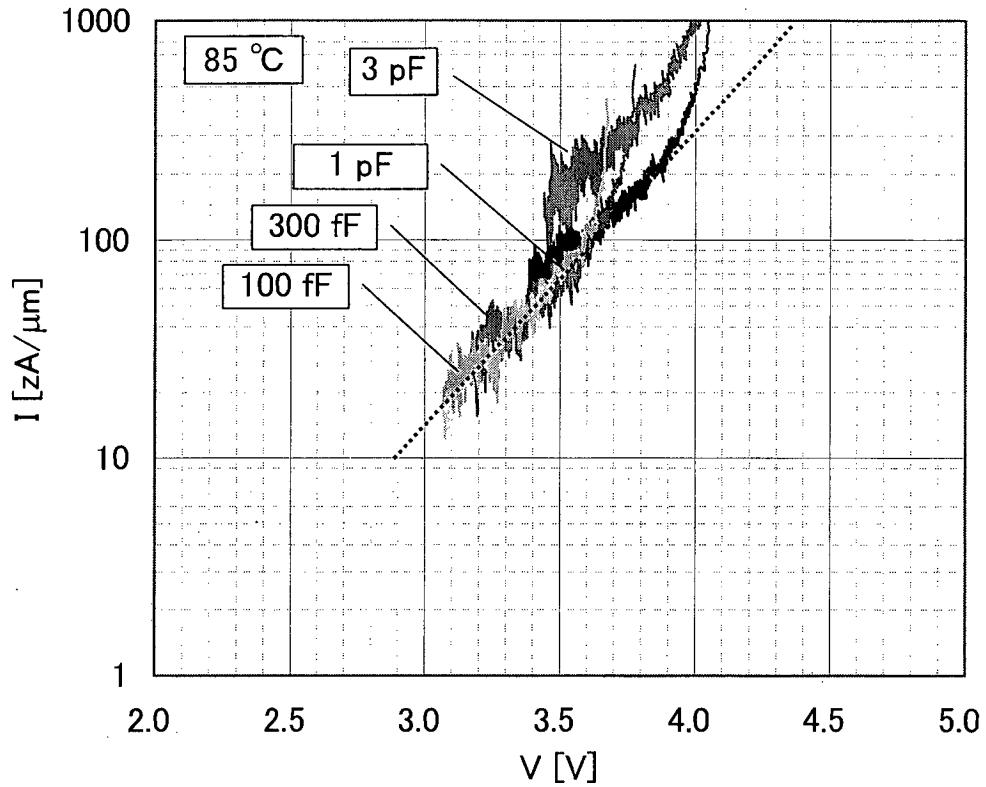


图 7

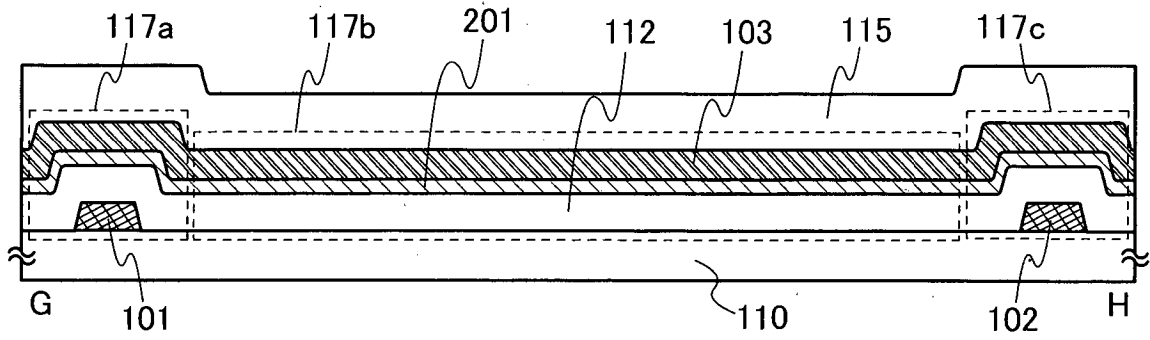


图 8A

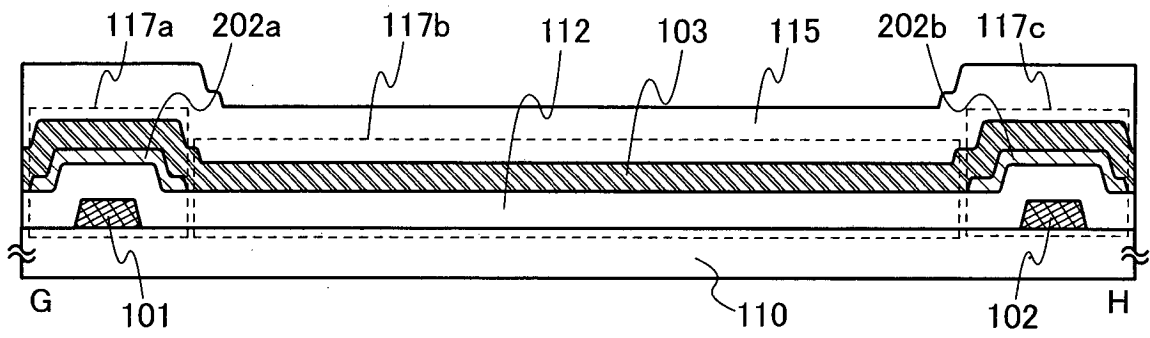


图 8B

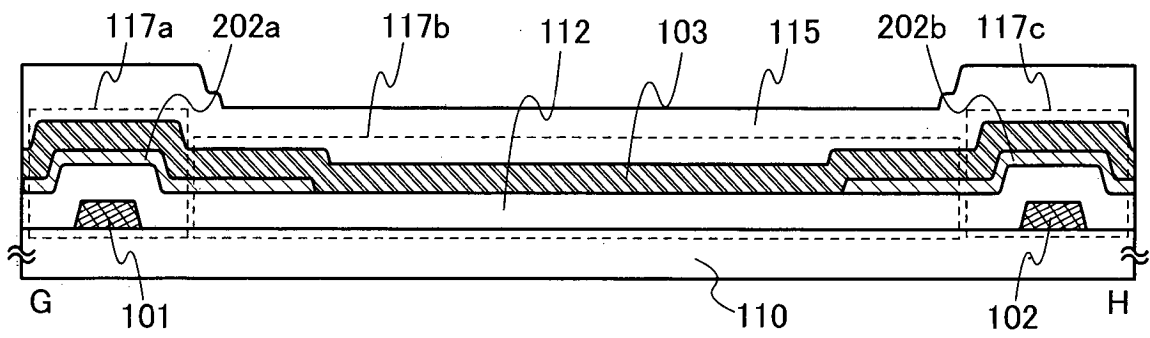


图 8C

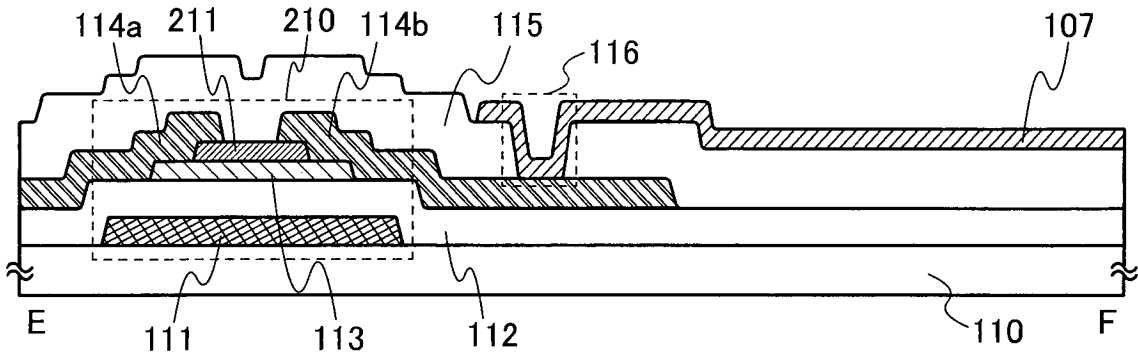


图 9A

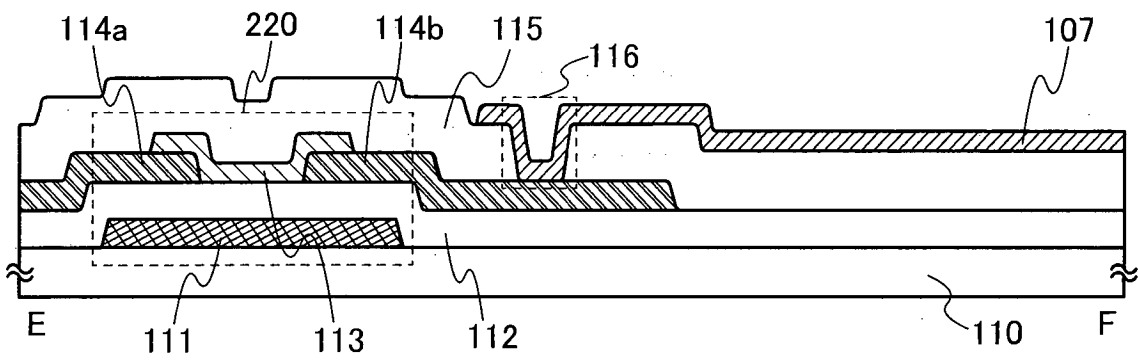


图 9B

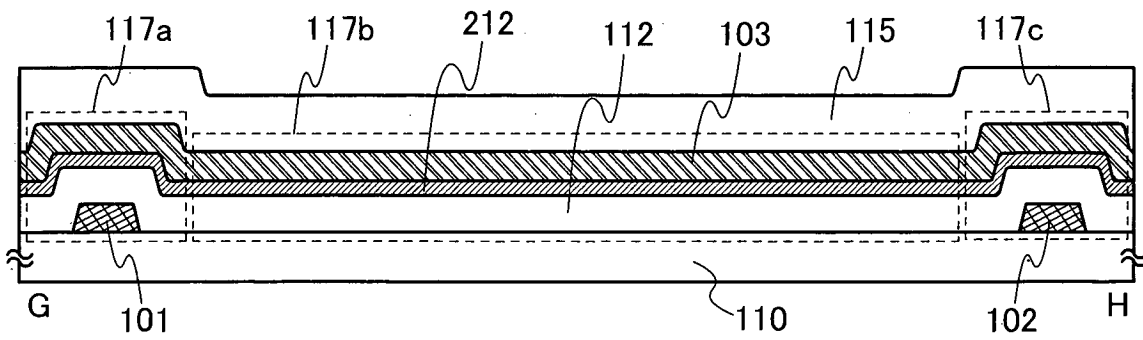


图 9C

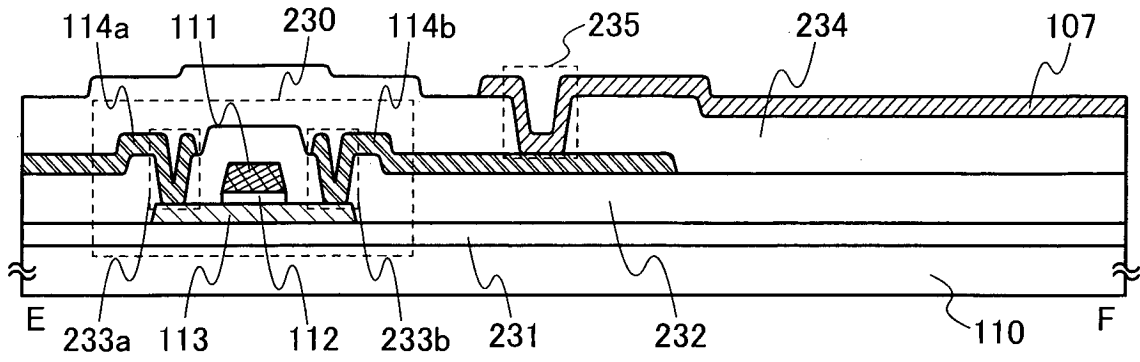


图 10A

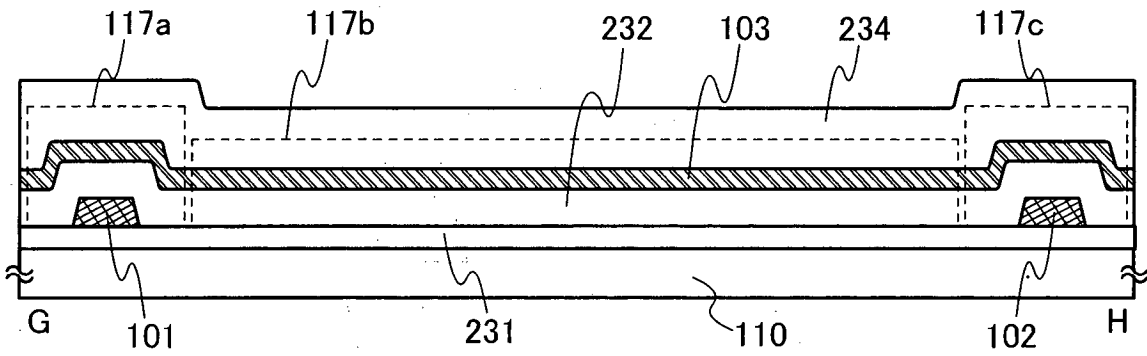


图 10B

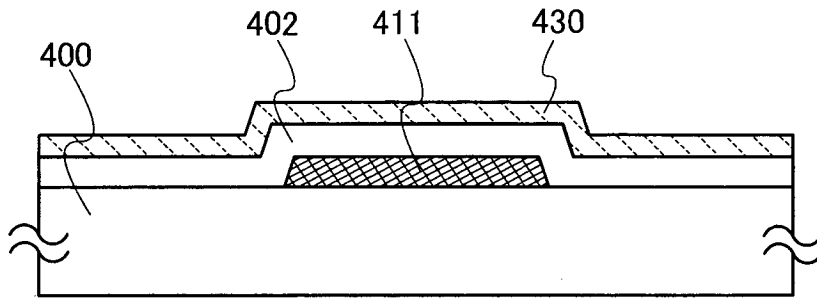


图 11A

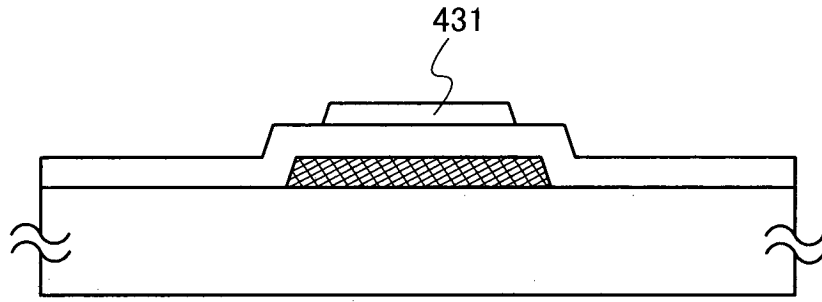


图 11B

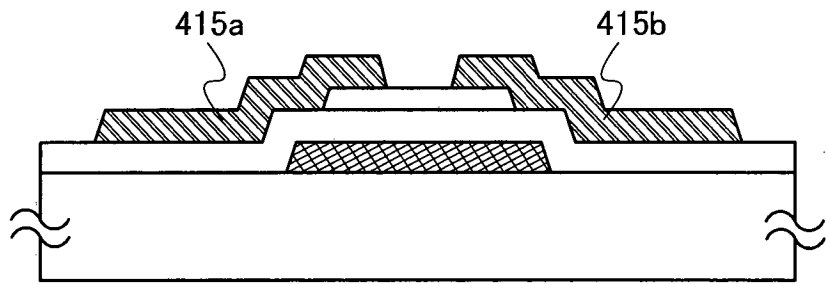


图 11C

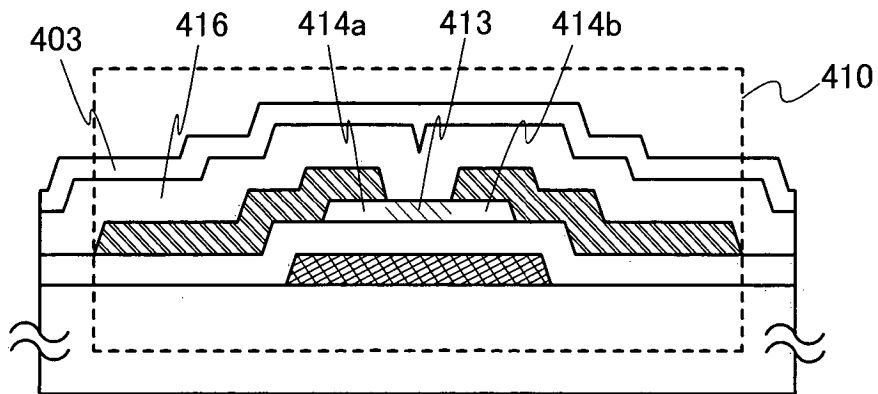


图 11D

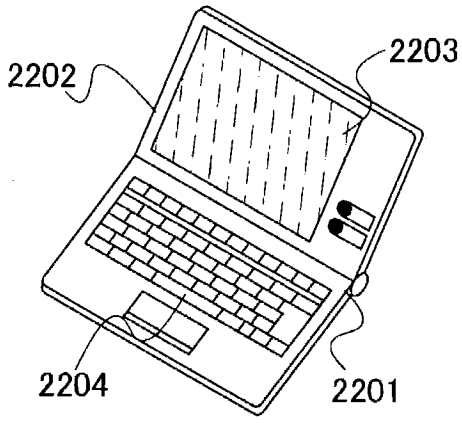


图 12A

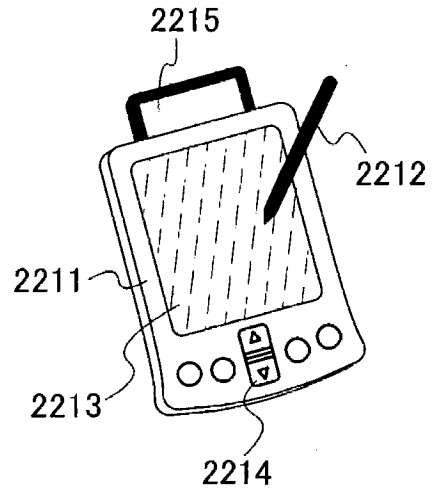


图 12B

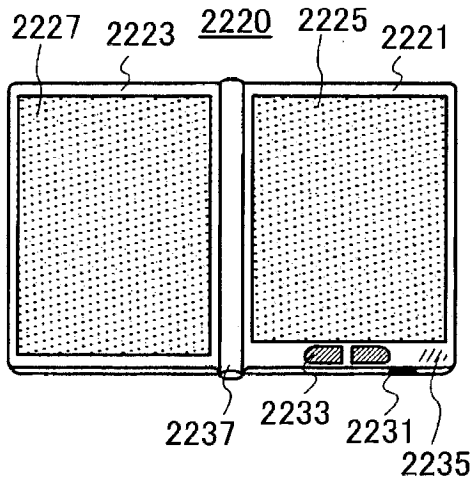


图 12C

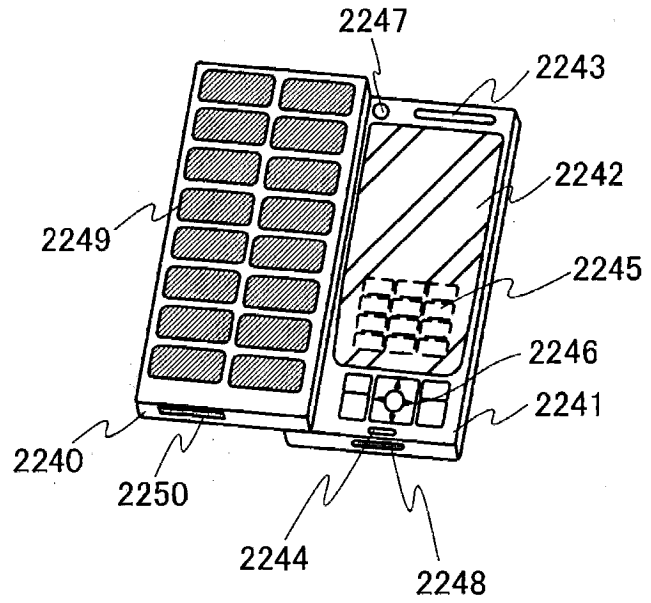


图 12D

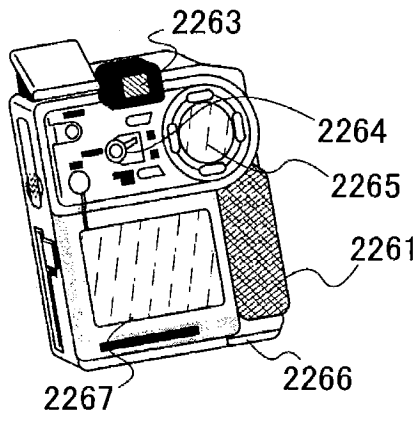


图 12E

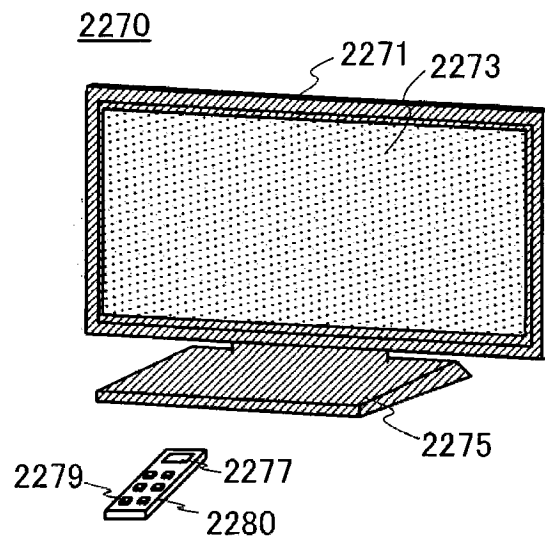


图 12F

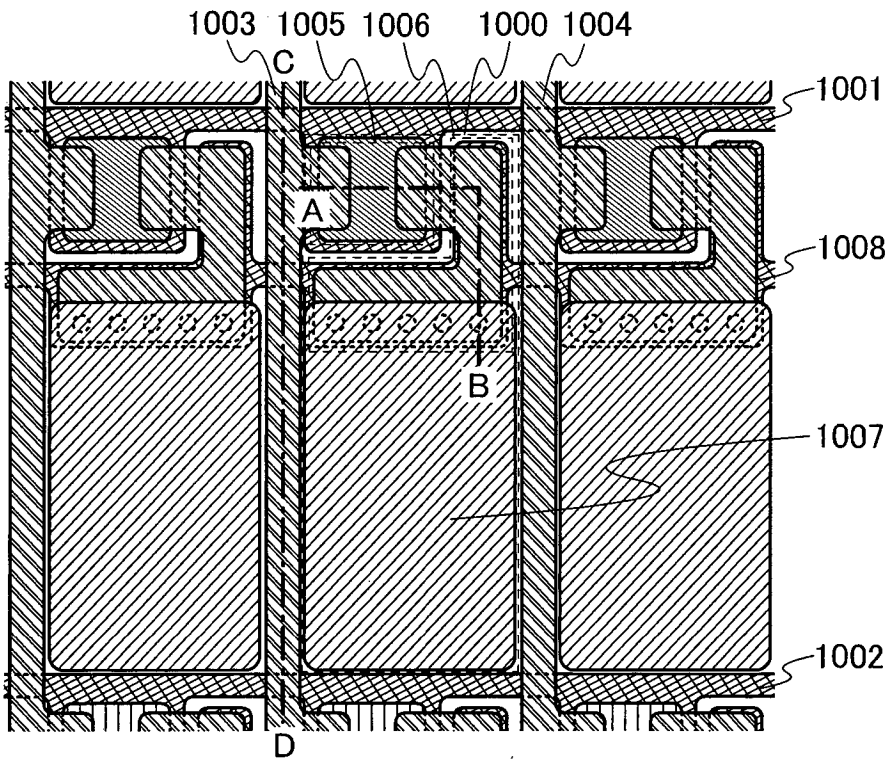


图 13A

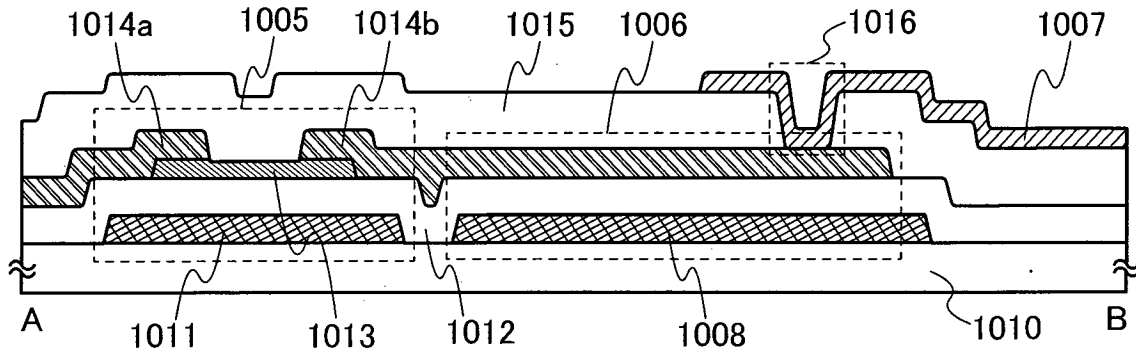


图 13B

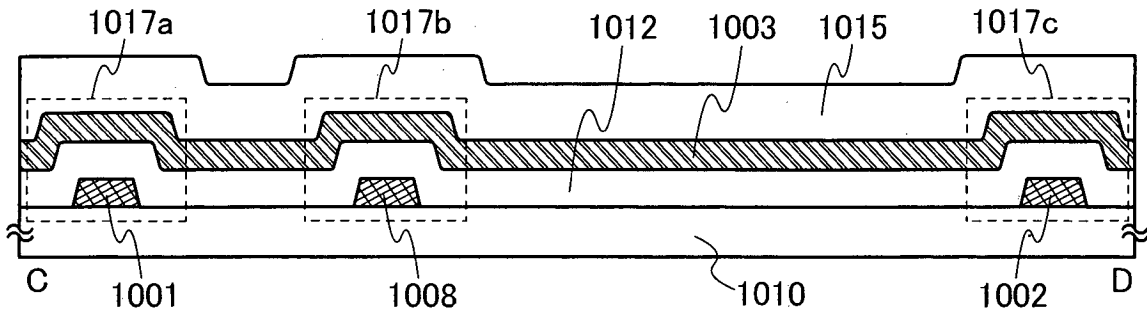


图 13C

符号说明

100: 像素, 101: 扫描线, 102: 扫描线, 103: 信号线, 104: 信号线, 105: 晶体管, 107: 像素电极层, 110: 衬底, 111: 栅极层, 112: 栅极绝缘层, 113: 氧化物半导体层, 114a: 源极层和漏极层中的一方, 114b: 源极层和漏极层中的另一方, 115: 绝缘层, 116: 接触孔, 117a: 区域, 117b: 区域, 117c: 区域, 201: 氧化物半导体层, 202a: 氧化物半导体层, 202b: 氧化物半导体层, 210: 晶体管, 211: 绝缘层, 212: 绝缘层, 220: 晶体管, 230: 晶体管, 231: 基底绝缘层, 232: 绝缘层, 233a: 接触孔, 233b: 接触孔, 234: 绝缘层, 235: 接触孔, 400: 衬底, 402: 栅极绝缘层, 403: 保护绝缘层, 410: 晶体管, 411: 栅极层, 413: 沟道形成区, 414a: 源区, 414b: 漏区, 415a: 源极层, 415b: 漏极层, 416: 氧化物绝缘层, 430: 氧化物半导体膜, 431: 氧化物半导体层, 800: 测量系统, 802: 电容器, 804: 晶体管, 805: 晶体管, 806: 晶体管, 808: 晶体管, 1000: 像素, 1001: 扫描线, 1002: 扫描线, 1003: 信号线, 1004: 信号线, 1005: 晶体管, 1006: 电容器, 1007: 像素电极层, 1008: 电容器布线, 1010: 衬底, 1011: 栅极层, 1012: 栅极绝缘层, 1013: 半导体层, 1014a: 源极层和漏极层中的一方, 1014b: 源极层和漏极层中的另一方, 1015: 绝缘层, 1016: 接触孔, 1017a: 区域, 1017b: 区域, 1017c: 区域, 2201: 主体, 2202: 框体, 2203: 显示部, 2204: 键盘, 2211: 主体, 2212: 触屏笔, 2213: 显示部, 2214: 操作按钮, 2215: 外部接口, 2220: 电子书阅读器, 2221: 框体, 2223: 框体, 2225: 显示部, 2227: 显示部, 2231: 电源, 2233: 操作键, 2235: 扬声器, 2237: 轴部, 2240: 框体, 2241: 框体, 2242: 显示面板, 2243: 扬声器, 2244: 麦克风, 2245: 操作键, 2246: 定位装置, 2247: 影像拍摄装置用透镜, 2248: 外部连接端子, 2249: 太阳能电池单元, 2250: 外部存储器插槽, 2261: 主体, 2263: 取景器, 2264: 操作开关, 2265: 显示部 (B), 2266: 电池, 2267: 显示部 (A), 2270: 电视装置, 2271: 框体, 2273: 显示部, 2275: 支架, 2277: 显示部, 2279: 操作键, 以及 2280: 遥控器。

专利名称(译)	液晶显示装置		
公开(公告)号	CN102754022B	公开(公告)日	2016-11-09
申请号	CN201180010369.5	申请日	2011-02-02
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社半导体能源研究所		
当前申请(专利权)人(译)	株式会社半导体能源研究所		
[标]发明人	今藤敏和 小山润 山崎舜平		
发明人	今藤敏和 小山润 山崎舜平		
IPC分类号	G02F1/1368 H01L29/786		
CPC分类号	G02F1/133345 G02F1/136286 G02F2001/136295 H01L29/786 G02F2001/13606 H01L27/1225 H01L27/1244 H01L29/45 H01L29/7869 G02F1/136227 H01L27/124 G02F1/13624 G02F1/1368 G02F2202/10 G09G3/3622 G09G2300/0426		
代理人(译)	杨美灵 李浩		
审查员(译)	李轲		
优先权	2010042584 2010-02-26 JP		
其他公开文献	CN102754022A		
外部链接	Espacenet SIPO		

摘要(译)

本发明的目的之一是降低液晶显示装置中包括的信号线的寄生电容。使用包括氧化物半导体层的晶体管，作为设置在各像素（100）中的晶体管（105）。注意，该氧化物半导体层是通过彻底去除变成电子给体（供体）的杂质（氢或水等）得到高纯度化的氧化物半导体层。由此，可以降低晶体管（105）处于截止状态时的泄漏电流（截止状态电流）的量。因此，可以保持施加到液晶元件的电压而在各像素中不设置电容器。另外，与此附随可以去除延伸到液晶显示装置的像素部的电容器布线。由此，可以去除信号线（103）与电容器布线彼此立体交叉的区域中的寄生电容。

