



(12) 发明专利申请

(10) 申请公布号 CN 102667910 A

(43) 申请公布日 2012.09.12

(21) 申请号 201080057378.5

代理人 秦晨

(22) 申请日 2010.11.19

(51) Int. Cl.

G09G 3/36(2006.01)

(30) 优先权数据

G02F 1/1345(2006.01)

2009-288312 2009.12.18 JP

G02F 1/1368(2006.01)

2010-092111 2010.04.13 JP

G09G 3/20(2006.01)

(85) PCT申请进入国家阶段日

2012.06.18

(86) PCT申请的申请数据

PCT/JP2010/071192 2010.11.19

(87) PCT申请的公布数据

W02011/074391 EN 2011.06.23

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 山崎舜平

(74) 专利代理机构 中国国际贸易促进委员会专
利商标事务所 11038

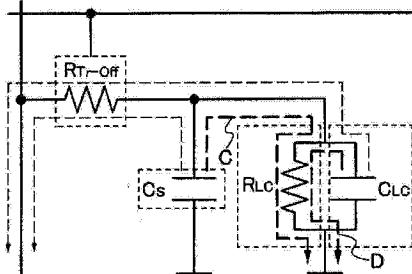
权利要求书 3 页 说明书 18 页 附图 10 页

(54) 发明名称

液晶显示设备和电子设备

(57) 摘要

本发明为了减少液晶显示设备的功耗并且抑制液晶显示设备的显示劣化。为了抑制由诸如温度的外部因素引起的显示劣化。将其沟道形成区是使用氧化物半导体层形成的晶体管用于设置在每个像素中的晶体管。注意，通过利用高纯度氧化物半导体层，该晶体管在室温下的断态电流可以是 $10\text{aA}/\mu\text{m}$ 或更小，并且在 85°C 下的断态电流可以是 $100\text{aA}/\mu\text{m}$ 或更小。结果，可以减少液晶显示设备的功耗并且可以抑制显示劣化。此外，如上所述，该晶体管在高达 85°C 的温度下的断态电流可以是 $100\text{aA}/\mu\text{m}$ 或更小。因此，可以抑制由诸如温度的外部因素引起的液晶显示设备的显示劣化。



1. 一种液晶显示设备,包括:

布置成矩阵形式的多个像素,所述多个像素中的每个像素包括:

晶体管,所述晶体管的开关由扫描线驱动器电路控制;

液晶元件,所述液晶元件包括一个端子和另一个端子,图像信号从信号线驱动器电路经由所述晶体管被输入至所述一个端子,公共电势被供给至所述另一个端子,使得施加对应于所述图像信号的电压;以及

电容器,所述电容器存储施加至所述液晶元件的电压,

其中,包括控制所述扫描线驱动器电路和所述信号线驱动器电路的操作并且选择所述图像信号至每个像素的输入的控制电路,

其中,所述晶体管包括沟道形成区,所述沟道形成区包括氧化物半导体层,并且

其中,在截止状态中所述图像信号经由所述晶体管的泄漏的量小于所述图像信号经由所述液晶元件的泄漏的量。

2. 一种液晶显示设备,包括:

像素部分,所述像素部分包括布置成矩阵形式的多个像素,所述多个像素中的每个像素包括:

晶体管,所述晶体管的开关由扫描线驱动器电路控制;

液晶元件,所述液晶元件包括第一电极和第二电极,图像信号从信号线驱动器电路经由所述晶体管被输入至所述第一电极,公共电势被施加至所述第二电极,使得施加对应于所述图像信号的电压;以及

电容器,所述电容器存储输入至所述第一电极的所述图像信号,

其中,所述像素部分包括:

存储器电路,所述存储器电路存储用于形成第一图像的图像信号至用于形成第 n 个图像的图像信号,其中,n 是大于或等于 2 的自然数;

比较电路,所述比较电路将用于形成第 k 个图像的图像信号和用于形成第 k+1 个图像的图像信号进行比较并且检测所述图像信号之间的差异,其中,k 是小于 n 的自然数;

选择电路,所述选择电路基于所述差异选择所述用于形成第 k+1 个图像的图像信号至所述像素部分的输出;以及

显示控制电路,所述显示控制电路当检测到所述差异时可执行控制信号至所述扫描线驱动器电路和所述信号线驱动器电路的供给,并且当没有检测到所述差异时停止所述控制信号至所述扫描线驱动器电路和所述信号线驱动器电路的供给,

其中,所述晶体管包括沟道形成区,所述沟道形成区包括氧化物半导体层,并且

其中,在截止状态中所述图像信号经由所述晶体管的泄漏的量小于所述图像信号经由所述液晶元件的泄漏的量。

3. 一种液晶显示设备,包括

布置成矩阵形式的多个像素,所述多个像素中的每个像素包括:

晶体管;

液晶元件,所述液晶元件电连接至所述晶体管,所述液晶元件包括被配置为经由所述晶体管将图像信号供给至其的端子;以及

电容器,所述电容器存储施加至所述液晶元件的电压;

其中,所述晶体管包括沟道形成区,所述沟道形成区包括氧化物半导体层,并且

其中,在所述晶体管的截止状态中所述图像信号经由所述晶体管的泄漏的量小于所述图像信号经由所述液晶元件的泄漏的量。

4. 根据权利要求 1 的液晶显示设备,

其中,所述晶体管包括沟道形成区,所述沟道形成区包括基本本征的氧化物半导体层。

5. 根据权利要求 2 的液晶显示设备,

其中,所述晶体管包括沟道形成区,所述沟道形成区包括基本本征的氧化物半导体层。

6. 根据权利要求 3 的液晶显示设备,

其中,所述晶体管包括沟道形成区,所述沟道形成区包括基本本征的氧化物半导体层。

7. 根据权利要求 1 的液晶显示设备,

其中,包括在所述液晶元件中的液晶材料的比电阻率在 $1 \times 10^{14} \Omega \cdot \text{cm}$ 以上。

8. 根据权利要求 2 的液晶显示设备,

其中,包括在所述液晶元件中的液晶材料的比电阻率在 $1 \times 10^{14} \Omega \cdot \text{cm}$ 以上。

9. 根据权利要求 3 的液晶显示设备,

其中,包括在所述液晶元件中的液晶材料的比电阻率在 $1 \times 10^{14} \Omega \cdot \text{cm}$ 以上。

10. 根据权利要求 1 的液晶显示设备,

其中,所述晶体管的断态电流是 $10\text{aA}/\mu\text{m}$ 或更小。

11. 根据权利要求 2 的液晶显示设备,

其中,所述晶体管的断态电流是 $10\text{aA}/\mu\text{m}$ 或更小。

12. 根据权利要求 3 的液晶显示设备,

其中,所述晶体管的断态电流是 $10\text{aA}/\mu\text{m}$ 或更小。

13. 根据权利要求 1 的液晶显示设备,

其中,包括控制所述公共电势至所述液晶元件的供给的开关。

14. 根据权利要求 2 的液晶显示设备,

其中,包括控制所述公共电势至所述液晶元件的供给的开关。

15. 根据权利要求 3 的液晶显示设备,

其中,包括控制所述公共电势至所述液晶元件的供给的开关。

16. 根据权利要求 1 的液晶显示设备,

其中,包括控制所述公共电势至所述液晶元件的供给的开关,并且

其中,所述开关是晶体管,所述晶体管的沟道形成区包括氧化物半导体层。

17. 根据权利要求 2 的液晶显示设备,

其中,包括控制所述公共电势至所述液晶元件的供给的开关,并且

其中,所述开关是晶体管,所述晶体管的沟道形成区包括氧化物半导体层。

18. 根据权利要求 3 的液晶显示设备,

其中,包括控制所述公共电势至所述液晶元件的供给的开关,并且

其中,所述开关是晶体管,所述晶体管的沟道形成区包括氧化物半导体层。

19. 根据权利要求 1 的液晶显示设备,

其中,所述电容器的电容是 1pF 或更大。

20. 根据权利要求 2 的液晶显示设备,

其中,所述电容器的电容是 1pF 或更大。

21. 根据权利要求 3 的液晶显示设备,

其中,所述电容器的电容是 1pF 或更大。

22. 一种电子设备,包括根据权利要求 1 的液晶显示设备。

23. 一种电子设备,包括根据权利要求 2 的液晶显示设备。

24. 一种电子设备,包括根据权利要求 3 的液晶显示设备。

液晶显示设备和电子设备

技术领域

[0001] 本发明涉及液晶显示设备以及包括该液晶显示设备的电子设备。

背景技术

[0002] 液晶显示设备被广泛地用于各种显示设备,从诸如电视机的大型显示设备到诸如移动电话的小型显示设备。因此,对液晶显示设备的研发意图实现成本的降低或者提供高附加值的液晶显示设备。尤其是近些年来,在全球环境中受到日益关注,由此,研发消耗较少功率的液晶显示设备也受到了更多关注。

[0003] 在专利文献 1 中公开了用于减少液晶显示设备中的功耗的方法。具体地,公开了一种液晶显示设备,其中,在全部的扫描线和数据信号线均处于非选择状态的非活动期间中时,所有数据信号线均与数据信号驱动器电分离,从而获得高阻抗状态。

【参考文献】

[0005] 【专利文献 1】日本公开专利申请号 2001-312253。

发明内容

[0006] 液晶显示设备通常包括具有布置成矩阵形式的多个像素的像素部分。像素包括:晶体管,该晶体管控制图像信号的输入;液晶元件,根据图像信号输入向该液晶元件施加电压;以及,辅助电容器,该辅助电容器存储施加至该液晶元件的电压。该液晶元件包括根据施加的电压改变其排列的液晶材料。通过控制液晶材料的排列,可以控制每个像素的显示。

[0007] 在专利文献 1 所公开的液晶显示设备中,在非活动期间,图像信号没有被输入至包括在像素部分中的每个像素。也就是,在图像信号被保持在每个像素中时,用于控制图像信号的输入的晶体管被长时间地保持在截止状态。因此,图像信号经由晶体管的泄漏对每个像素的显示的影响变得明显。具体地,减少了施加至液晶元件的电压,由此包括该液晶元件的像素的显示劣化(改变)变得明显。

[0008] 此外,图像信号经由晶体管的泄漏的量根据该晶体管的操作温度变化。具体地,图像信号经由晶体管的泄漏的量随着操作温度的上升而增加。因此,对于专利文献 1 公开的液晶显示设备来说,当其在环境变化显著的室外使用时,难以保持均匀的显示质量。

[0009] 因此,本发明的实施例的一个目的是减少液晶显示设备的功耗并且抑制显示劣化(显示质量的下降)。

[0010] 本发明的实施例的一个目的是提供一种液晶显示设备,其中,由于诸如温度之类的外部因素所导致的显示劣化(显示质量的下降)得到了抑制。

[0011] 上述问题可以通过使用其沟道形成区是使用氧化物半导体层形成的晶体管作为要提供在每个像素中的晶体管来解决。注意,该氧化物半导体层是通过全面地去除将成为电子提供者(施主)的杂质(氢、水等等)而被高度净化的氧化物半导体层。在具有 $10 \mu m$ 的沟道长度的晶体管中,在室温下,沟道宽度中每微米的断态电流可以是 $10aA$ ($1 \times 10^{-17}A$) 或更少(该值由 $10aA/\mu m$ 表示)。

[0012] 此外,该氧化物半导体层的带隙为2.0eV或更大,优选地为2.5eV或更大,更优选地为3.0eV或更大。而且,提高氧化物半导体层的纯度可以使得该氧化物半导体层的导电类型尽可能地接近于本征。因此,在该氧化物半导体层中,可以抑制由于热激励引起的载流子的产生。由此,可以降低晶体管的断态电流随着操作温度的上升而增加的量。具体地,在具有 $10\mu m$ 的沟道长度的晶体管中,在85°C下,沟道宽度中每微米的断态电流可以是100aA($1\times 10^{-16}A$)或更少(该值由 $100aA/\mu m$ 表示)。

[0013] 具体地,本发明的一个实施例是包括布置成矩阵形式的多个像素的液晶显示设备,并且,每个像素包括:晶体管,该晶体管的开关由扫描线驱动器电路控制;液晶元件,该液晶元件具有图像信号从信号线驱动器电路经由晶体管被输入至其的一个端子以及公共电势被供给至其的另一个端子,使得根据该图像信号施加电压;以及,电容器,该电容器存储施加至液晶元件的电压。液晶显示设备进一步包括控制电路,该控制电路控制扫描线驱动器电路和信号线驱动器电路的操作并且选择图像信号至每个像素的输入。在该液晶显示设备中,晶体管包括沟道形成区,该沟道形成区包括氧化物半导体层。在该液晶显示设备中,在截止状态中图像信号经由晶体管的泄漏的量小于该图像信号经由液晶元件的泄漏的量。

[0014] 在作为本发明的一个实施例的液晶显示设备中,将其沟道形成区是使用氧化物半导体层形成的晶体管用作设置在每个像素中的晶体管。注意,通过使用高纯度的氧化物半导体层,在室温下,晶体管的断态电流可以是 $10aA/\mu m$ 或更少,而在85°C下,断态电流可以是 $100aA/\mu m$ 或更少。因此,可以减少图像信号经由晶体管的泄漏的量,也就是,可以抑制当图像信号至包括在晶体管中的像素的写入频率降低时发生的显示劣化(变化)。由此,可以减少液晶显示设备的功耗并且可以抑制显示劣化(显示质量的下降)。

[0015] 此外,如上所述,在高达85°C的温度下,晶体管的断态电流可以是 $100aA/\mu m$ 或更少。也就是,该晶体管是如下晶体管,其中,伴随着操作温度的上升而出现的断态电流的增加相当细微。因此,通过使用这种晶体管作为提供在液晶显示设备的每个像素中的晶体管,可以降低诸如温度之类的外部因素对像素中图像信号的泄漏的影响。也就是,该液晶显示设备是如下液晶显示设备,其中,即使当该液晶显示设备被用于环境变化显著的室外时,也可以抑制显示劣化(显示质量的下降)。

附图说明

- [0016] 图1A和图1B示出了根据实施例1的液晶显示设备。
- [0017] 图2示出了根据实施例1的液晶显示设备。
- [0018] 图3A至图3C示出了根据实施例1的液晶显示设备。
- [0019] 图4A至图4D示出了根据实施例2的晶体管。
- [0020] 图5A和5B均示出了根据实施例3的液晶显示设备。
- [0021] 图6A至6F均示出了根据实施例4的电子设备。
- [0022] 图7是示出根据示例1的晶体管的初始特性的图表。
- [0023] 图8A和8B是根据示例1的用于晶体管的试验元件的俯视图。
- [0024] 图9A和9B是示出根据示例1的用于晶体管的试验元件的Vg-Id特性的图表。

具体实施例

[0025] 下面参照附图描述本发明的实施例。注意，本发明并不局限于下述描述，并且本领域技术人员可容易地理解，在不脱离本发明的精神和范围的情况下可以做出各种改变和修改。因此，本发明不应该被局限于对下述实施例的描述。

[0026] 注意，取决于晶体管的结构和运行条件等，该晶体管的源极端子和漏极端子是可变化的。因此，在本文件中，作为晶体管的源极和漏极的端子中的一个端子被称为第一端子，而作为晶体管的源极和漏极的端子中的另一个端子被称为第二端子，以进行区分。

[0027] 注意，在某些情况下，出于简洁的目的，附图中或实施例中图示的每个结构的区域或层的尺寸和厚度等被夸大。因此，本发明的实施例不局限于这些比例。此外，在本说明书中，诸如“第一”、“第二”和“第三”之类的序数词被用于避免组成部件之间的混淆，并且这些序数词并没有在数字上限制这些组成部件。

[0028] (实施例 1)

[0029] 在本实施例中，将描述有源矩阵液晶显示设备的示例。具体地，参照图 1A 和 1B，图 2 以及图 3A 至 3C，描述可以选择图像信号至像素部分的输入的有源矩阵液晶显示设备。

[0030] 下面，参照图 1A 和 1B，描述本实施例的液晶显示设备的结构示例。图 1A 和 1B 示出了液晶显示设备的结构示例。图 1A 中示出的液晶显示设备包括控制电路 10、扫描线驱动器电路 11、信号线驱动器电路 12、和像素部分 13。像素部分 13 包括布置成矩阵形式的多个像素 14。图 1B 示出了多个像素 14 中的一个像素的结构示例。图 1B 中示出的像素 14 包括：晶体管 15，该晶体管 15 具有电连接至扫描线驱动器电路 11 的栅极端子和电连接至信号线驱动器电路 12 的第一端子；液晶元件 16，该液晶元件 16 具有电连接至晶体管 15 的第二端子的一个端子以及电连接至供给公共电势(V_{com})的布线的另一个端子；以及，电容器 17，该电容器 17 具有电连接至晶体管 15 的第二端子和液晶元件 16 的所述一个端子的一个端子以及电连接至供给公共电势(V_{com})的布线的另一个端子。

[0031] 在本实施例的液晶显示设备中，晶体管 15 的开关由扫描线驱动器电路 11 控制，并且图像信号从信号线驱动器电路 12 经由晶体管 15 输入至液晶元件 16。注意，液晶元件 16 包括插入在该一个端子和该另一个端子之间的液晶层。将对应于图像信号和公共电势(V_{com})之间的电势差的电压施加至该液晶层。通过该电压，该液晶层的排列状态得到了控制。在本实施例的液晶显示设备中，使用该排列来控制每个像素 14 的显示。注意，提供电容器 17，以存储施加至该液晶元件 16 的电压。

[0032] 此外，在本实施例的液晶显示设备中，扫描线驱动器电路 11 和信号线驱动器电路 12 的操作由控制电路 10 控制，由此可以选择图像信号至像素部分 13 的输入。

[0033] 接下来，将描述本实施例的液晶显示设备的组成部件的具体示例。

[0034] <控制电路 10>

[0035] 图 2 示出了控制电路 10 的结构示例。图 2 示出的控制电路 10 包括信号生成电路 20、存储器电路 21、比较电路 22、选择电路 23、以及显示控制电路 24。

[0036] 信号生成电路 20 是生成用于操作扫描线驱动器电路 11 和信号线驱动器电路 12 的信号以及用于形成像素部分 13 中的图像的信号的电路。具体地，信号生成电路 20 是如下电路，该电路生成并且输出：输入至在像素部分 13 中布置成矩阵形式的多个像素的图像信号(数据，Data)，用于控制扫描线驱动器电路 11 或信号线驱动器电路 12 的操作的信号(例

如,起始脉冲信号(SP)、时钟信号(CK)、等等),作为电源电势的高电源电势(V_{dd})和低电源电势(V_{ss}),等等。在图12示出的控制电路10中,信号生成电路20将图像信号(数据)输出至存储器电路21,并且将用于控制扫描线驱动器电路11或信号线驱动器电路12的操作的信号输出至显示控制电路24。在从信号生成电路20输出至存储器电路21的图像信号(数据)是模拟信号的情况下,可以通过A/D转换器等将该图像信号(数据)转换成数字信号。

[0037] 存储器电路21包括存储从用于在像素部分13中形成第一图像的图像信号至用于在像素部分13中形成第n个(n是大于或等于2的自然数)图像的图像信号的图像信号的多个存储器25。注意,例如,可以使用诸如动态随机存取存储器(DRAM)或静态随机存取存储器(SRAM)之类的存储器元件来形成每个存储器25。没有特别地限制存储器25的数目,只要存储器25为在像素部分13中形成的每个图像存储图像信号即可。此外,存储在多个存储器25中的图像信号由比较电路22和选择电路23选择性地读取。

[0038] 比较电路22是如下电路,该电路选择性地读取存储在存储器电路21中的用于形成第k个图像(k是大于或等于1并且小于n的自然数)的图像信号以及用于形成第(k+1)个图像的图像信号,比较这些图像信号,并且检测这些图像信号之间的差异。注意,第k个图像和第(k+1)个图像是相继地显示在像素部分13中的图像。在通过由比较电路12进行的图像信号之间的比较检测到差异的情况下,则认为要使用这些图像信号形成的两个图像是运动图像。另一方面,在通过由比较电路12进行的图像信号之间的比较没有检测到差异的情况下,则认为要使用这些图像信号形成的两个图像是静止图像。也就是,比较电路22是如下电路:根据由比较电路22进行的差异的检测,确定用于形成相继显示的图像的图像信号是用于显示运动图像的图像信号还是用于显示静止图像的图像信号的电路。注意,可以将比较电路22设置为当差异超过一定水平时检测该差异。

[0039] 选择电路23是基于比较电路22检测的差异选择图像信号至像素部分的输出的电路。具体地,选择电路23是输出比较电路22从其检测到差异的用于形成图像的图像信号但是不输出比较电路22从其没有检测到差异的用于形成图像的图像信号的电路。

[0040] 显示控制电路24是控制诸如起始脉冲信号(SP)、时钟信号(CK)、高电源电势(V_{dd})和低电源电势(V_{ss})之类的控制信号至扫描线驱动器电路11和信号线驱动器电路12的供给的电路。具体地,在图像被比较电路22认为是运动图像的情况下(在检测到相继显示的图像之间的差异的情况下),从选择电路23供给的图像信号(数据)被输出至信号线驱动器电路12,并且控制信号(起始脉冲信号(SP)、时钟信号(CK)、高电源电势(V_{dd})、低电源电势(V_{ss}),等等)被供给至扫描线驱动器电路11和信号线驱动器电路12。另一方面,在图像被比较电路22认为是静止图像的情况下(在没有检测到相继显示的图像之间的差异的情况下),不从选择电路23供给图像信号(数据),并且控制信号(起始脉冲信号(SP)、时钟信号(CK)、高电源电势(V_{dd})、低电源电势(V_{ss}),等等)没有被供给至扫描线驱动器电路11和信号线驱动器电路12。也就是,在图像被比较电路22认为是静止图像的情况下(在没有检测到相继显示的图像之间的差异的情况下),扫描线驱动器电路11和信号线驱动器电路12的操作被完全停止。注意,如果图像被比较电路认为是静止图像的期间较短,则可以继续高电源电势(V_{dd})和低电源电势(V_{ss})的供给。注意,“高电源电势(V_{dd})和低电源电势(V_{ss})的供给”意味着给定布线的电势被固定到高电源电势(V_{dd})或低电源电势(V_{ss})。也就是,该布线的给定电势被改变至高电源电势(V_{dd})或低电源电势(V_{ss})。由于电势的变化伴随着功耗,所以高电

源电势(V_{dd})或低电源电势(V_{ss})的供给的频繁终止和再起动可能会导致功耗的增加。在这种情况下,优选的是,持续地供给高电源电势(V_{dd})和低电源电势(V_{ss})。注意,在前面的描述中,“没有供给信号”意味着不同于预定电势的电势被供给至供给该信号的布线或者该布线处于浮动状态。

[0041] 在控制电路 10 中,如上所述地控制扫描线驱动器电路 11 和信号线驱动器电路 12 的操作。因此,可以减少液晶显示设备的功耗。

[0042] <晶体管 15>

[0043] 晶体管 15 是其沟道形成区是使用氧化物半导体层形成的晶体管。氧化物半导体层是通过有意地去除诸如氢、水、羟基、或氢化物(也被称为氢化合物)之类的引起氧化物半导体层的变化的杂质并且通过供给氧而被高度纯净化且具有电 i 型(本征的)氧化物半导体层,以抑制电特性的变化,所供给的氧是作氧化物半导体的主要成分且在去除杂质的步骤中被减少。注意,氧化物半导体层的带隙为 2eV 或更大,优选地为 2.5eV 或更大,更优选地为 3.0eV 或更大。

[0044] 此外,该高纯度氧化物半导体中的载流子的数目很小(接近于零),并且,载流子密度小于 $1 \times 10^{14}/\text{cm}^3$,优选地小于或等于 $1 \times 10^{12}/\text{cm}^3$ 。也就是,尽可能地降低氧化物半导体层的载流子密度,使其几乎接近于零。由于氧化物半导体层中存在极少的载流子,所以断态电流可以较低。断态电流的量越少,越好。因此,在前面提到的晶体管中,在室温下,每微米沟道宽度(W)的断态电流可以是 $10\text{aA}/\mu\text{m}$ ($1 \times 10^{-17}\text{A}/\mu\text{m}$) 或更小,并且,在 85°C 下,每微米沟道宽度(W)的断态电流可以是 $100\text{aA}/\mu\text{m}$ ($1 \times 10^{-16}\text{A}/\mu\text{m}$) 或更小。通常,在包括非晶硅的晶体管中,室温下的断态电流是 $1 \times 10^{-13}\text{A}/\mu\text{m}$ 或更多。此外,由于不存在 pn 结也不存在热载流子劣化,因此晶体管的电特性没有受到不利的影响。因此,可以延长每个像素 14 的图像信号保持期间。也就是,可以增加静止图像中的图像信号的重写间隔。例如,图像信号的写入间隔可以是 10 秒或更长,优选地是 30 秒或更长,更优选地是一分钟或更长且短于 10 分钟。增加写入间隔使得可以增强抑制功耗的效果。

[0045] 注意,断态电流在晶体管中流动的难度可以被称为断态电阻率。断态电阻率是指当晶体管处于截止状态时沟道形成区的电阻率,并且可以根据断态电流计算断态电阻率。

[0046] 具体地,可以利用欧姆定律根据断态电流和漏电压来计算晶体管处于截止状态时的电阻(断态电阻 R),这将得到断态电阻率 ρ ,即,利用公式 $\rho = \frac{RA}{L}$ (R :断态电阻) 根据沟道形成区的截面面积 A 和沟道形成区的长度 L(该长度对应于源电极和漏电极之间的距离)可以计算该断态电阻率 ρ 。

[0047] 此处,可以根据公式 $A=dW$ (d :沟道形成区的厚度, W :沟道宽度) 获得截面面积 A。另外,沟道形成区的长度 L 是沟道长度 L。以这种方式,可以根据断态电流计算出断态电阻率。

[0048] 本实施例中的包括氧化物半导体层的晶体管的断态电阻率优选地为 $1 \times 10^{11}\Omega \cdot \text{cm}$ 或更大,更优选地为 $1 \times 10^{12}\Omega \cdot \text{cm}$ 或更大。

[0049] 将如上所述的氧化物半导体层(其通过显著地去除包含在该氧化物半导体层中的氢而被高度纯净化)用于晶体管的沟道形成区中,由此可以得到具有极少量的断态电流的晶体管。此外,在电路设计中,当晶体管处于截止状态时,该氧化物半导体层可以被看作是

绝缘体。而且,与包括非晶硅层的晶体管相比,包括氧化物半导体层的晶体管在导通状态下预期具有更高的电流供给能力。

[0050] 当执行设计等时,假定在室温下包括低温多晶硅层的晶体管的断态电流大约是包括氧化物半导体层的晶体管的断态电流的 10000 倍。因此,在将包括氧化物半导体层的晶体管与包括低温多晶硅层的晶体管进行比较的情况下,当它们的存储电容相等或者基本相等(大约为 0.1pF)时,该包括氧化物半导体层的晶体管的电压保持期间大约是该包括低温多晶硅的晶体管的电压保持期间的 10000 倍。作为示例,当每秒 60 帧地显示运动图像时,针对一个信号写入,包括氧化物半导体层的晶体管的保持期间大约为 160 秒,其是包括低温多晶硅层的晶体管的保持期间的 10000 倍。以这种方式,甚至可以通过较少频率的图像信号的写入在显示部分上执行静止图像显示。

[0051] 长保持期间可以使图像信号至像素的供给的频率减少。特别地,对于如上所述的液晶显示设备,使用上述晶体管是非常有效的,其中,可以选择性地将图像信号输入至像素部分。也就是,尽管存在很长时间图像信号没有被输入至液晶显示设备的像素的可能性,但是可以通过将上述晶体管用作用于控制图像信号至像素的输入的晶体管来抑制像素中的显示劣化(变化)。

[0052] 此外,当晶体管用作用于控制图像信号至像素的输入的开关时,可以减小设置在像素中的电容器的尺寸。因此,像素的孔径比较高,并且,例如,可以高速地将图像信号输入至像素。

[0053] <液晶元件 16 和电容器 17>

[0054] 当上述晶体管用作用于控制图像信号的输入的晶体管 15 时,优选的是,使用具有高比电阻率的物质作为包括在液晶元件 16 中的液晶材料。此处,将参照图 3A 至 3C 描述使用具有高比电阻率的物质的原因。图 3A 至 3C 是用于示出设置有包括非晶硅层的晶体管的像素中的泄漏的图像信号的路径和设置有包括上述氧化物半导体层的晶体管的像素中的泄漏的图像信号的路径的示意图。

[0055] 如图 1B 所示,像素包括晶体管 15、液晶元件 16、以及电容器 17。当晶体管 15 处于截止状态时,像素等同于图 3A 中示出的电路。也就是,像素等同于其中晶体管 15 被假定为是电阻器(R_{Tr-off})并且液晶元件 16 被假定为是电阻器(R_{LC})和电容器(C_{LC})的电路。当将图像信号输入至像素时,图像信号被存储在电容器 17 (C_S)和液晶元件 16 的电容器(C_{LC})中。当在此之后使晶体管 15 进入截止状态时,图像信号经由晶体管 15 和液晶元件 16 被泄漏,如图 3B 和 3C 所示。图 3B 是示出在晶体管 15 是包括非晶硅层的晶体管的情况下泄漏的图像信号的示意图,图 3C 是示出在晶体管 15 是包括氧化物半导体层的晶体管的情况下泄漏的图像信号的示意图。包括非晶硅层的晶体管的断态电阻小于液晶元件的电阻。因此,图像信号主要是经由包括非晶硅层的晶体管被泄漏,如图 3B 所示(即,图像信号主要是经由图 3B 中的路径 A 和路径 B 被泄漏)。另一方面,包括高纯度氧化物半导体层的晶体管的断态电阻大于液晶元件的电阻。因此,图像信号主要是经由液晶元件被泄漏,如图 3C 所示(即,图像信号主要是经由图 3C 中的路径 C 和路径 D 被泄漏)。

[0056] 也就是,尽管液晶显示设备的每个像素中的晶体管的特性常规上是每个像素中的图像信号保持特性中的速率控制点,在包括高纯度氧化物半导体层的晶体管被用作每个像素中的晶体管的情况下,其中的速率控制点被转换到液晶元件的电阻。因此,优选的是使用

具有高比电阻率的物质作为包括在液晶元件 16 中的液晶材料。

[0057] 具体地,在其像素设置有包括高纯度氧化物半导体层的晶体管的液晶显示设备中,液晶材料的比电阻率优选地是 $1 \times 10^{12} \Omega \cdot \text{cm}$ 或更大,更优选地是 $1 \times 10^{13} \Omega \cdot \text{cm}$ 以上,再优选地是 $1 \times 10^{14} \Omega \cdot \text{cm}$ 以上。在液晶元件是使用液晶材料形成的情况下,由于杂质从定向膜或密封剂进入的可能性,电阻率是 $1 \times 10^{11} \Omega \cdot \text{cm}$ 或更大,更优选地是 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。在本说明书中,比电阻率的值是在 20°C 下测量的。

[0058] 在静止图像显示的保持期间,液晶元件 16 的另一个端子可以处于浮动状态,而无需将公共电势(V_{com})供给至该端子。具体地,可以在该端子和供给公共电势(V_{com})的电源之间设置开关。可以在写入期间打开该开关,由此可以从电源供给公共电势(V_{com})。于是,可以在剩余保持期间关闭该开关,由此使该端子进入浮动状态。优选的是,也将上述的包括高纯度氧化物半导体层的晶体管用于该开关。通过使液晶元件 16 的另一个端子进入浮动状态,可以降低由于不规则脉冲等引起的像素 14 中的显示劣化(变化)。理由如下所述。当处于截止状态的晶体管 15 的第一端子的电势被不规则脉冲改变时,液晶元件 16 的一个端子的电势也被容性耦合改变。此时,在公共电势(V_{com})被供给至液晶元件 16 的另一个端子的情况下,电势的变化直接关联到施加至液晶元件 16 的电压的变化。另一方面,在液晶元件的另一个端子处于浮动状态的情况下,该液晶元件的另一个端子的电势也被容性耦合改变。结果,即使当晶体管 15 的第一端子的电势被不规则脉冲改变,也可以减少施加至液晶元件 16 的电压的变化。因此,可以降低像素 14 中的显示劣化(变化)。

[0059] 考虑到每个像素中的晶体管的断态电流等,确定电容器 17 (C_s)的电容。但是,在如上所述的包括高纯度氧化物半导体层的晶体管被用于像素中的晶体管的情况下,设计电容器 17 所需的条件被显著地改变。下面使用具体的数值来描述该内容。

[0060] 通常,在包括非晶硅层的晶体管被用于像素中的晶体管的情况下,断态电阻大约是 $1 \times 10^{12} \Omega$,并且液晶元件的电阻大约是 $1 \times 10^{15} \Omega$ 。因此,在包括高纯度氧化物半导体层的晶体管被用于像素中的晶体管的情况下,像素中的图像信号的泄漏的量可以被减少至大约 1/1000。也就是,电容器 17 (C_s)的电容可以被减少至大约 1/1000,或者,像素中静止图像显示中的图像信号的重写频率可以被减少至大约 1/1000。例如,在每秒 60 次地执行图像信号的写入的情况下,写入频率可以被减少至大约每 15 秒一次。此外,通过使用具有大约 50fF 的电容的元件作为电容器 17,可以将图像信号保持在像素中大约 30 秒。作为示例,为了将图像信号保持在每个像素中 5 秒至 5 分钟(包括 5 秒和 5 分钟),电容器 17 (C_s)的电容优选地是 0.5pF 或更大,优选地是 1pF 或更大。注意,上述描述中的各种数值是估计值。

[0061] 注意,实施例 1 的内容或部分内容可以自由地与实施例 2、3 和 4 的内容或部分内容或者示例 1 的内容或部分内容组合。

[0062] (实施例 2)

[0063] 在本实施例中,将参照图 4A 至 4D 描述实施例 1 中的晶体管的示例。

[0064] 图 4A 至 4D 示出了用于制造实施例 1 中的晶体管的方法和具体结构的示例。注意,图 4A 至 4D 中示出的薄膜晶体管 410 具有称为沟道蚀刻型的底栅结构并且也被称为反交错薄膜晶体管。尽管在图 4A 至 4D 中示出了单栅极薄膜晶体管,如果需要也可以形成包括多个沟道形成区的多栅极薄膜晶体管。

[0065] 下面,参照图 4A 至 4D,描述用于在衬底 400 上形成薄膜晶体管 410 的方法。

[0066] 首先,在具有绝缘表面的衬底 400 上形成导电膜,然后,通过第一光刻步骤形成栅电极层 411。注意,可以通过喷墨法形成在该步骤中使用的抗蚀剂掩模。通过喷墨法形成抗蚀剂掩模不需要光掩模;因此,可以降低制造成本。

[0067] 虽然对于能够用作具有绝缘表面的衬底 400 的衬底没有特别的限制,但是该衬底需要具有足够的耐热性以抵抗稍后执行的热处理。例如,可以使用由钡硼硅酸盐玻璃和铝硼硅酸盐玻璃等制成的玻璃衬底。在使用玻璃衬底且稍后执行的热处理温度高的情况下,优选使用其应变点高于或等于 730°C 的玻璃衬底。

[0068] 此外,可以在衬底 400 和栅电极层 411 之间设置用作基膜的绝缘膜。该基膜具有阻止杂质元素从衬底 400 扩散的功能,并且可以使用氮化硅膜、氧化硅膜、氮氧化硅膜和氧氮化硅膜中的一个或多个将该基膜形成为具有单层结构或具有叠层结构。

[0069] 可以使用诸如钼、钛、铬、钽、钨、铝、铜、钕或钪之类的金属材料,或者包含任何这些金属材料作为其主要成分的合金材料将栅电极层 411 形成为具有单层结构或具有叠层结构。

[0070] 例如,作为栅电极层 411 的两层结构,以下结构是优选的:钼层堆叠在铝层上的结构,钼层堆叠在铜层上的结构,氮化钛层或氮化钽层堆叠在铜层上的结构,或堆叠有氮化钛层和钼层的结构。作为三层结构,优选的是,钨层或氮化钨层、铝和硅的合金层或铝和钛的合金层、以及氮化钛层或钛层的三层结构。

[0071] 接下来,在栅电极层 411 上形成栅极绝缘层 402。

[0072] 通过等离子体 CVD 法、溅射法等,使用氧化硅层、氮化硅层、氧氮化硅层、氮氧化硅层、以及氧化铝层中的一个或多个,可以将栅极绝缘层 402 形成为具有单层结构或具有叠层结构。例如,可以通过等离子体 CVD 法使用包含硅烷(SiH₄)、氧气和氢气的沉积气体形成氧氮化硅层。此外,可以将诸如氧化铪(HfO_x)或氧化钽(TaO_x)的高介电材料用作该栅极绝缘层。将栅极绝缘层 402 形成为具有 100nm 至 500nm(包括 100nm 和 500nm)的厚度;在栅极绝缘层 402 被形成为具有叠层结构的情况下,例如,具有 50nm 至 200nm(包括 50nm 和 200nm)的厚度的第一栅极绝缘层和具有 5nm 至 300nm(包括 5nm 和 300nm)的厚度的第二栅极绝缘层堆叠在一起。

[0073] 此处,通过等离子体 CVD 法,形成厚度为 100nm 或更小的氧氮化硅层作为该栅极绝缘层 402。

[0074] 而且,作为栅极绝缘层 402,可以利用高密度等离子体装置形成氧氮化硅膜。此处,高密度等离子体装置是指可以实现大于或等于 $1 \times 10^{11}/\text{cm}^3$ 的等离子体密度的装置。例如,通过施加 3kW 至 6kW 的微波功率生成等离子体,从而形成绝缘膜。

[0075] 硅烷气体(SiH₄)、一氧化二氮气体(N₂O)和稀有气体被引入腔室作为源气体以在 10Pa 至 30Pa 的气压下生成高密度等离子体,并且在具有绝缘表面的衬底(诸如玻璃衬底)上形成绝缘膜。在此之后,停止供应硅烷气体(SiH₄),并且通过在不暴露至空气的情况下引入一氧化二氮气体(N₂O)和稀有气体,对绝缘膜的表面进行等离子体处理。至少在形成绝缘膜之后执行通过引入一氧化二氮气体(N₂O)和稀有气体而在绝缘膜的表面上执行的等离子体处理。通过上述制作工艺形成的绝缘膜具有薄的厚度并且对应于即使其厚度小于 100nm 也能确保其可靠性的绝缘膜。

[0076] 在形成栅极绝缘层 402 的过程中,被引入到腔室中的硅烷气体(SiH₄)与一氧化二

氮气体(N_2O)的流量比在1:10到1:200的范围内。此外,作为引入到腔室中的稀有气体,可以使用氦气、氩气、氖气、氙气等等。尤其是,优选使用较便宜的氩气。

[0077] 此外,由于利用高密度等离子体CVD装置形成的绝缘膜可具有一定的厚度,所以绝缘膜具有很好的阶梯覆盖。而且,对于利用高密度等离子体CVD装置形成的绝缘膜,可以精确地控制薄膜的厚度。

[0078] 通过上述制作工艺形成的绝缘膜与利用传统平行板等离子体CVD装置形成的绝缘膜存在很大的差异。在利用相同的蚀刻剂而比较蚀刻速度的情况下,通过上述制作工艺形成的绝缘膜的蚀刻速度低于利用传统平行板等离子体CVD装置形成的绝缘膜的蚀刻速度10%或更多或20%或更多。因此,可以说,利用高密度等离子体CVD装置形成的绝缘膜是致密膜。

[0079] 在稍后步骤中成为本征的(i型)或者基本本征的氧化物半导体层(高纯度氧化物半导体层)对界面态以及界面电荷极其敏感;由此,氧化物半导体层和栅极绝缘层之间的界面很重要。因此,与高纯度氧化物半导体层接触的栅极绝缘层需要具有更高的质量。因此,由于可以形成具有高耐压和高质量的致密的绝缘膜,所以优选地采用利用微波(2.45GHz)的高密度等离子体CVD装置。当高纯度氧化物半导体层和高质量栅极绝缘层彼此紧密接触时,可以降低界面态密度并且获得有利的界面特性。重要的是,栅极绝缘层和氧化物半导体层之间具有较低的界面态密度,并且栅极绝缘层具有有利的界面以及有利的膜质量。

[0080] 然后,在栅极绝缘层402上形成厚度为2nm至200nm(包括2nm和200nm)的氧化物半导体膜430。注意,在通过溅射法形成氧化物半导体膜430之前,优选地通过反向溅射去除附着在栅极绝缘层402的表面的粉末物质(也被称为颗粒或灰尘),在该反向溅射中,引入氩气体并且产生等离子体。在反向溅射法中,无需将电压施加至靶侧,使用RF电源在氩气气氛中将电压施加至衬底侧,以改变衬底表面。注意,可以使用氮气气氛、氦气气氛、氧气气氛等代替氩气气氛。

[0081] 作为氧化物半导体膜430,可以采用以下膜:基于In-Ga-Zn-O的氧化物半导体膜,基于In-Sn-O的氧化物半导体膜,基于In-Sn-Zn-O的氧化物半导体膜,基于In-Al-Zn-O的氧化物半导体膜,基于Sn-Ga-Zn-O的氧化物半导体膜,基于Al-Ga-Zn-O的氧化物半导体膜,基于Sn-Al-Zn-O的氧化物半导体膜,基于In-Zn-O的氧化物半导体膜,基于Sn-Zn-O的氧化物半导体膜,基于Al-Zn-O的氧化物半导体膜,基于In-O的氧化物半导体膜,基于Sn-O的氧化物半导体膜,或基于Zn-O的氧化物半导体膜。在本实施例中,通过溅射法使用基于In-Ga-Zn-O的金属氧化物靶形成氧化物半导体膜430。图4A示出了该阶段的截面图。或者,可以在稀有气体(典型地,氩气)气氛、氧气气氛或者包含稀有气体(典型地,氩气)和氧气的混合气氛中通过溅射法形成氧化物半导体膜430。注意,在使用溅射法的情况下,可以使用含有大于或等于2wt%并小于或等于10wt%的 SiO_2 的靶来执行沉积,并且使氧化物半导体膜430包括抑制结晶的 SiO_x ($X>0$),使得在执行热处理用于稍后过程中执行的脱氢或脱水时可以抑制结晶。

[0082] 此处,使用包含In、Ga和Zn($In_2O_3:Ga_2O_3:ZnO=1:1:1$ (摩尔比), $In:Ga:Zn=1:1:0.5$ (原子比))的金属氧化物靶,执行膜沉积。沉积条件设定如下:衬底和靶之间的距离为100mm,气压为0.2Pa,直流(DC)电功率为0.5kW,并且,气氛为氧气和氩气的混合气氛(氩气:氧气=30sccm:20sccm并且氧气的流速是40%)。注意,脉冲直流(DC)电源是优选的,

因为可以减少沉积时形成的粉末物质并且可以使膜厚度均匀。基于 In-Ga-Zn-O 的膜被形成为具有 5nm 至 200nm 的厚度(包括 5nm 和 200nm 在内)。在本实施例中,作为氧化物半导体膜,通过溅射法使用基于 In-Ga-Zn-O 的金属氧化物靶,形成厚度为 20nm 的基于 In-Ga-Zn-O 的膜。对于包含 In, Ga 和 Zn 的金属氧化物靶,可以使用具有 In:Ga:Zn=1:1:1 (原子比) 或 In:Ga:Zn=1:1:2 (原子比) 的组成成分比的靶。

[0083] 溅射法的示例包括:使用高频电源作为溅射电源的 RF 溅射法, DC 溅射法, 以及以脉冲的方式施加偏压的脉冲 DC 溅射法。RF 溅射法主要用于形成绝缘膜的情况, 而 DC 溅射法主要用于形成金属膜的情况。

[0084] 此外,还存在多源溅射装置,在该装置中设置了多个不同材料的靶。利用该多源溅射装置,可以形成多个堆叠在同一腔室中的不同材料的膜,或者可以在同一腔室中通过放电同时形成一层不同种材料的膜。

[0085] 而且,还存在具有设置在腔室内的磁体系统的溅射装置,该溅射装置用于磁控溅射法;或者还存在用于 ECR 溅射的溅射装置,其中,在不使用辉光放电的情况下使用利用微波产生的等离子体。

[0086] 更进一步地,作为使用溅射法的沉积法,还存在反应溅射法,在该反应溅射法中,靶物质和溅射气体成分在沉积期间相互发生化学反应,从而形成它们的化合物薄膜;以及偏压溅射法,在该偏压溅射法中,在沉积期间也向衬底施加电压。

[0087] 接下来,通过第二光刻步骤,将氧化物半导体膜 430 加工成岛状氧化物半导体层。注意,可通过喷墨法形成在该步骤中使用的抗蚀剂掩模。通过喷墨法形成抗蚀剂掩模不需要光掩模;因此,可以降低制造成本。

[0088] 接下来,使氧化物半导体层脱水或脱氢。用于脱水或脱氢的第一热处理的温度高于或等于 400°C 并且低于或等于 750°C, 优选地高于或等于 400°C 并且低于衬底的应变点。此处,衬底被放入电炉中,该电炉是一种热处理装置,在氮气气氛中在 450°C 下对氧化物半导体层执行热处理 1 小时,然后,使氧化物半导体层不暴露至空气中,从而阻止了水和氢进入氧化物半导体层;因此,获得了氧化物半导体层 431 (参见图 4B)。

[0089] 注意,热处理装置不限于电炉,其可以包括通过来自诸如电阻加热元件的加热元件的热传导或热辐射来加热待加工对象的设备。例如,可以使用诸如 GRTA (气体快速热退火) 装置或 LRTA (灯快速热退火) 装置的 RTA (快速热退火) 装置。LRTA 装置是一种用于通过诸如碘钨灯、金属卤化灯、氘弧灯、炭弧灯、高压钠汽灯或高压汞灯发射的光的辐射(电磁波) 来加热待加工对象的装置。GRTA 装置是一种用于使用高温气体的热处理的装置。对于该气体,可以使用通过热处理不会和待加工对象发生反应的惰性气体,例如氮气或者诸如氩气之类的稀有气体。

[0090] 例如,对于第一热处理,可以执行 GRTA: 将衬底移入至已经加热至 650°C – 700°C 温度的惰性气体中,加热几分钟,并从已加热至高温的惰性气体中移出。通过 GRTA,能够实现短时间的高温热处理。

[0091] 注意,在第一热处理中,优选的是,在氮气气氛或者诸如氦、氖或氩之类的稀有气体气氛中不包含水和氢等。优选的是,将引入到热处理装置中的氮或诸如氦、氖或氩之类的稀有气体的纯度设置为 6N (99.9999%) 或更高,优选地为 7N (99.99999%) 或更高(即,杂质浓度为 1ppm 或更低,优选地 0.1ppm 或更低)。

[0092] 可以在还未被加工成岛状氧化物半导体层的氧化物半导体膜上执行第一热处理。在这种情况下,在第一热处理之后,将衬底从热处理装置中抽出,然后进行第二光刻步骤。

[0093] 可以在以下任何一个时刻执行用于使氧化物半导体层脱水或脱氢的热处理:形成氧化物半导体层之后;在氧化物半导体层上形成源电极层和漏电极层之后;以及,在源电极层和漏电极层上形成保护性绝缘膜之后。

[0094] 此外,当在栅极绝缘层 402 中形成开口部分时,可以在使氧化物半导体膜 430 经受脱水或脱氢处理之前或之后,执行形成该开口部分的步骤。

[0095] 注意,氧化物半导体膜 430 的蚀刻不局限于湿蚀刻,也可以使用干蚀刻。

[0096] 对于用于干蚀刻的蚀刻气体,优选地可以使用包含氯(基于氯的气体,诸如氯气(Cl_2),氯化硼(BCl_3),氯化硅(SiCl_4),或者四氯化碳(CCl_4))的气体。

[0097] 或者,可以使用包含氟(基于氟的气体,诸如,四氟化碳(CF_4),六氟化硫(SF_6),三氟化氮(NF_3)或三氟甲烷(CHF_3))的气体、溴化氢(HBr)、氧(O_2)或者添加了诸如氦(He)或氩(Ar)的稀有气体的任何这些气体等。

[0098] 作为干蚀刻法,可以使用平行板反应离子蚀刻(RIE)法或感应耦合等离子体(ICP)蚀刻法。为了将膜蚀刻成期望的形状,适当地调整蚀刻条件(施加到线圈状电极的电功率的量,施加到衬底侧的电极的电功率的量,衬底侧的电极的温度等)。

[0099] 作为用于湿蚀刻的蚀刻剂,可以使用磷酸、乙酸和硝酸的混合溶液等。或者,可以使用(KANTO CHEMICAL CO., INC. 生产的)IT007N。

[0100] 湿蚀刻后的蚀刻剂连同被蚀刻的材料一起通过清洗被去除。包含蚀刻剂和蚀刻掉的材料的废液可以被纯净化并且材料可以被重新使用。当包含在氧化物半导体层中的诸如铟之类的材料在蚀刻后从废液中被收集并被重新使用时,可以有效地使用资源并降低成本。

[0101] 根据材料适当地调整蚀刻条件(诸如蚀刻剂、蚀刻时间和温度)使得可以将材料蚀刻成期望的形状。

[0102] 接下来,在栅极绝缘层 402 和氧化物半导体层 431 上形成金属导电膜。该金属导电膜可以通过溅射法或真空蒸发法来形成。作为金属导电膜的材料,给出了如下示例:从铝(A1)、铬(Cr)、铜(Cu)、钽(Ta)、钛(Ti)、钼(Mo)和钨(W)中选取的元素;包含任何这些元素作为其成分的合金;包含任何这些元素的组合的合金,等等。或者,可以使用从锰(Mn)、镁(Mg)、锆(Zr)、铍(Be)和钇(Y)中选取的一个或多个材料。此外,该金属导电膜可以具有单层结构或者具有包括两个或多个层的叠层结构。例如,可以给出如下示例:包括硅的铝膜的单层结构,铜膜的单层结构,或包括铜作为主要成分的膜,其中钛膜堆叠在铝膜之上的两层结构,其中铜膜形成在氮化钽膜或氮化铜膜上的两层结构,以及,其中铝膜堆叠在钛膜上并且另一钛膜又堆叠在该铝膜上的三层结构,等等。或者,可以使用包含铝(A1)以及从钛(Ti)、钽(Ta)、钨(W)、钼(Mo)、铬(Cr)、钕(Nd)和钪(Sc)中选择的一种或多种元素的膜、合金膜或氮化物膜。

[0103] 如果在形成金属导电膜之后执行热处理,则优选的是该金属导电膜具有足以抵抗热处理的耐热性。

[0104] 执行第三光刻步骤。在金属导电膜上形成抗蚀剂掩模并且选择性地执行蚀刻,使得形成源电极层 415a 和漏电极层 415b。然后,去除抗蚀剂掩模(参见图 4C)。

[0105] 注意,适当地调节材料和蚀刻条件使得氧化物半导体层 431 没有被金属导电膜的蚀刻去除。

[0106] 注意,在第三光刻步骤中,在某些情况下,仅蚀刻部分氧化物半导体层 431,由此形成具有槽(凹陷部分)的氧化物半导体层。或者,可以通过喷墨法形成在该步骤中使用的抗蚀剂掩模。通过溅射法形成抗蚀剂掩模不需要光掩模;因此,可以降低制造成本。

[0107] 为了减少光刻步骤中使用的光掩模的数量并且减少光刻步骤的数量,可以利用多色调掩模来执行蚀刻步骤,该多色调掩模是曝光掩模,光可透射通过该曝光掩模,从而具有多个强度。由于利用多色调掩模形成的抗蚀剂掩模具有多个厚度并且可以通过执行灰化而进一步地改变该抗蚀剂掩模的形状,因此可以在多个蚀刻步骤中使用该抗蚀剂掩模以提供不同的图案。因此,通过使用一个多色调掩模就可以形成对应于至少两种或多种不同图案的抗蚀剂掩模。由此,可以减少曝光掩模的数量,并且也可以减少对应的光刻步骤的数量,从而可以实现过程的简化。

[0108] 接下来,使用诸如一氧化二氮(N_2O)、氮气(N_2)、或氩气(Ar)的气体执行等离子体处理。通过该等离子体处理,吸附在氧化物半导体层的暴露的表面上的水等被去除。可以使用氧气和氩气的混合气体执行该等离子体处理。

[0109] 在该等离子体处理之后,形成氧化物绝缘层 416 而不被暴露至空气,该氧化物绝缘层 416 用作保护性绝缘膜并与部分氧化物半导体层接触。

[0110] 适当地通过溅射法等可以将氧化物绝缘层 416 形成为具有至少 1nm 或更大的厚度,通过该方法,诸如水或氢的杂质不会混入氧化物绝缘层 416 中。当氧化物绝缘层 416 中包含氢时,导致氢进入该氧化物半导体层,从而使氧化物半导体层 431 的背沟道具有较低的电阻(具有 n 型传导率)并且形成寄生沟道。因此,重要的是,采用其中未使用氢的形成方法,以形成含有尽可能少的氢的氧化物绝缘层 416。

[0111] 在此,通过溅射法沉积厚度为 200nm 的氧化硅膜作为氧化物绝缘层 416。沉积中的衬底温度可以高于或等于室温且低于或等于 300°C,并且在该实施例中该温度为 100°C。可以在稀有气体(典型地,氩气)气氛、氧气气氛或稀有气体(典型地,氩气)和氧气的气氛中执行通过溅射法的氧化硅膜的形成。作为靶,可以使用氧化硅靶或硅靶。例如,可以在包括氧气和氮气的气氛中,使用硅靶,通过溅射法来形成氧化硅膜。

[0112] 接下来,优选地在惰性气体气氛中或在氧气气氛中执行第二热处理(优选地在高于或等于 200°C 且低于或等于 400°C 的温度下,例如在高于或等于 250°C 且低于或等于 350°C 的温度下)。例如,在氮气气氛中在 250°C 下执行第二热处理 1 小时。通过第二热处理,在部分氧化物半导体层(沟道形成区)与氧化物绝缘层 416 相接触时加热该部分氧化物半导体层。由此,氧气被供给至该部分氧化物半导体层(沟道形成区)。

[0113] 通过上述步骤,氧化物半导体层经受用于脱水或脱氢的热处理,然后,选择性地使部分氧化物半导体层(沟道形成区)处于氧过量的状态。结果,与栅电极层 411 重叠的沟道形成区 413 成为 i 型,并且与源电极层 415a 重叠的源区 414a 以及与漏电极层 415b 重叠的漏区 414b 按照自对准的方式被形成。相应地,形成薄膜晶体管 410。

[0114] 在 85°C 下 $2 \times 10^6 V/cm$ 的 12 个小时的栅偏压 - 温度应力测试(BT 测试)中,如果杂质被添加到氧化物半导体,杂质和氧化物半导体的主要成分之间的键被高电场(B: 偏压)和高温度(T: 温度)断开,并且生成的悬空键引起阈值电压(V_{th})的偏离。另一方面,通过尽可

能多地去除氧化物半导体中的杂质(尤其是氢和水等等)并且使用高密度等离子体 CVD 装置,可以获得如上所述的高耐压的高质量致密绝缘膜并且实现氧化物半导体膜和栅极绝缘膜之间的良好界面特性;因此,可以获得即使在 BT 测试中也稳定的晶体管。

[0115] 此外,可以在空气中在 100℃到 200℃(包括 100℃和 200℃)的温度下执行热处理一个小时到三十个小时(包括一个小时和三十个小时)。此处,可以在 150℃下执行该热处理十个小时。可以在固定的加热温度下执行该热处理。或者,可以重复地多次执行如下加热温度的变化:加热温度从室温增加至 100℃到 200℃的温度,然后下降至室温。又或者,可以在降低的气压下形成氧化物绝缘膜之前执行该热处理。当在降低的气压下执行热处理时,可以缩短热处理的时间。通过该热处理,在氧化物绝缘层中从氧化物半导体层取出氢。

[0116] 通过在氧化物半导体层的与漏电极层 415b 重叠的部分中形成漏区 414b,可以增强薄膜晶体管的可靠性。具体地,通过形成漏区 414b,可以实现如下结构,在该结构中,从漏电极层 415b 经由漏区 414b 到沟道形成区 413 改变传导率。

[0117] 此外,在氧化物半导体层的厚度为 15nm 或更小的情况下,在整个厚度方向形成氧化物半导体层中的源区或漏区。在氧化物半导体层的厚度为 30nm 至 50nm(包括 30nm 和 50nm)的情况下,在部分氧化物半导体层中,即,在氧化物半导体层的与源电极层或漏电极层相接触的区域以及在该区域的附近,降低电阻并且形成源区或漏区,同时可以使氧化物半导体层中接近栅极绝缘层的区域成为 i 型区域。

[0118] 可以在氧化物绝缘层 416 上进一步形成保护性绝缘层。例如,通过 RF 溅射法形成氮化硅膜。由于 RF 溅射法具有高生产率,因此优选地将该 RF 溅射法用作保护性绝缘层的膜形成法。作为保护性绝缘层,利用不包含诸如水气、氢离子和 OH⁻的杂质且阻挡这些杂质自外部进入的无机绝缘膜;例如,使用氮化硅膜、氮化铝膜、氮氧化硅膜、氧氮化铝膜等。在本实施例中,作为保护性绝缘层,利用氮化硅膜形成保护性绝缘层 403(参见图 4D)。

[0119] 注意,实施例 2 的内容或部分内容可以自由地与实施例 1、3 和 4 的内容或部分内容或者示例 1 的内容或部分内容组合。

[0120] (实施例 3)

[0121] 在本实施例中,参照图 5A 和 5B,描述具有触摸面板功能的在实施例 1 中描述的液晶显示设备的结构。

[0122] 图 5A 是本实施例的液晶显示设备的示意图。图 5A 示出了如下结构,在该结构中,触摸面板单元 502 堆叠在液晶显示设备 501 上,并且两者通过壳体 503 而附接在一起,其中液晶显示设备 501 是实施例 1 中的液晶显示设备。作为触摸面板单元 502,适当地可以使用电阻式触摸传感器、表面电容式触摸传感器、投射电容式触摸传感器、等等。

[0123] 单独地制造液晶显示面板 501 和触摸面板单元 502 并且如图 5A 所示地堆叠二者,由此可以降低具有触摸面板功能的液晶显示设备的制造成本。

[0124] 图 5B 示出了具有触摸面板功能的液晶显示设备的结构,其不同于图 5A 中所示出的。图 5B 所示出的液晶显示设备 504 包括多个像素 505,该多个像素 505 每一个均包括光传感器 506 和液晶元件 507。因此,没有必要堆叠触摸面板单元 502,这不同于图 5A 所示出的。由此,可以使液晶显示设备变薄。而且,可以在相同的衬底上制造扫描线驱动器电路 508、信号线驱动器电路 509、和光传感器电路 510,作为像素 505。因此,也可以减小液晶显示设备的尺寸。注意,可以使用非晶硅形成该光传感器 506,并且将该光传感器堆叠在包括

氧化物半导体的晶体管上。

[0125] 包括氧化物半导体层的晶体管被用在具有触摸面板功能的液晶显示设备中,由此可以改善静止图像中的图像保持特性。此外,可以通过停止静止图像显示中的驱动器电路部分的操作来降低功耗。

[0126] 注意,实施例 3 的内容或部分内容可以自由地与实施例 1、2 和 4 的内容或部分内容或者示例 1 的内容或部分内容组合。

[0127] (实施例 4)

[0128] 在实施例 4 中,参照图 6A 至 6F,描述其上安装有实施例 1 的液晶显示设备的电子设备的示例。注意,根据实施例 1 的液晶显示设备被用于电子设备的显示部分。

[0129] 图 6A 示出了便携式计算机,该便携式计算机包括主体 2201、壳体 2202、显示部分 2203、键盘 2204、等等。将实施例 1 中的液晶显示设备用于便携式计算机的显示部分不仅对减少功耗具有深远的影响,而且对缓解由长期使用所引起的视觉疲累也具有深远的影响,理由如下。便携式计算机的显示主要是通过用户的操作来改变。也就是,在用户的多个操作之间的间隔期间,便携式计算机显示静止图像。此外,通常,在液晶显示设备中执行反转驱动,以抑制液晶材料的劣化。如果该反转驱动是在显示静止图像的期间被执行,则用户会识别到图像的闪烁。该闪烁加重了用户的视觉疲累。但是,通过使用如实施例 1 中所描述的液晶显示设备,可以在每个像素中较长时间地保持图像信号,由此可以减少在静止图像显示期间用户所识别到的闪烁。因此,可以说,将实施例 1 中描述的液晶显示设备用于便携式计算机等对缓解用户的视觉疲累具有深远的影响。

[0130] 图 6B 示出了个人数字助理(PDA),该个人数字助理(PDA)包括具有显示部分 2213、外部接口 2215、操作按钮 2214 等等的主体 2211。包括用于操作的触笔 2212 作为附件。

[0131] 图 6C 示出了作为电子纸的示例的电子书阅读器 2220。该电子书阅读器 2220 包括两个壳体,即,壳体 2221 和壳体 2223。壳体 2221 和壳体 2223 通过轴部分 2237 彼此连接在一起,其中电子书阅读器 2220 可以沿着该轴部分 2237 打开和合上。利用该结构,可以如同纸质书一样地使用该电子书阅读器 2220。

[0132] 显示部分 2225 并入在壳体 2221 中,而显示部分 2227 并入在壳体 2223 中。显示部分 2225 和显示部分 2227 可以显示一个图像或者显示不同的图像。在其中显示部分彼此显示不同的图像的结构中,例如,右侧显示部分(图 6C 中的显示部分 2225)可以显示文本,而左侧显示部分(图 6C 中的显示部分 2227)可以显示图像。

[0133] 此外,在图 6C 中,壳体 2221 设置有操作部分等。例如,壳体 2221 设置有电源 2231、操作键 2233、扬声器 2235、等等。利用操作键 2233,可以翻页。注意,也可以在壳体的其上设置有显示部分的表面上设置键盘、指示设备、等等。而且,也可以在壳体的后表面或侧表面上设置外部连接端子(耳机端子、USB 端子、可以连接至诸如 AC 适配器和 USB 电缆之类的各种电缆的端子)、记录介质插入部分、等等。此外,电子书阅读器 2220 可以具有电子词典的功能。

[0134] 电子书阅读器 2220 可以被配置为无线接收和发射数据。通过无线通信,可以从电子书服务商购买并下载需要的书籍数据等。

[0135] 注意,电子纸可以用于各个领域中的电子设备,只要它们显示信息即可。例如,除了电子书阅读器,电子纸还可以用于诸如火车之类的交通工具中的海报和广告、诸如信用

卡之类的各种卡上的显示、等等。

[0136] 图 6D 示出了移动电话。该移动电话包括两个壳体，即，壳体 2240 和壳体 2241。壳体 2241 设置有显示面板 2242、扬声器 2243、麦克风 2244、指示设备 2246、相机镜头 2247、外部连接端子 2248、等等。壳体 2240 设置有对移动电话进行充电的太阳能电池 2249、外部存储卡槽 2250、等等。天线并入壳体 2241 中。

[0137] 显示面板 2242 具有触摸面板功能。在图 6D 中，用虚线示出了多个操作键 2245，该多个操作键 2245 被显示为图像。注意，移动电话包括升压电路，用于将太阳能电池 2249 输出的电压增大至每个电路所需要的电压。此外，除了上述结构，移动电话还可以包括非接触式 IC 芯片、小型记录设备、等等。

[0138] 显示面板 2242 的显示方向根据应用模式适当地改变。此外，相机镜头 2247 和显示面板 2242 设置在同一个表面上，因此，其可以用作视讯电话。扬声器 2243 和麦克风 2244 可以用于视频电话、录音、播放声音、等等，以及语音电话。此外，可以滑动处于图 6D 示出的状态中的壳体 2240 和壳体 2241，使得壳体 2240 和壳体 2241 彼此重叠；因此，可以减少便携式电话的尺寸，这使得便携式电话适合于携带。

[0139] 外部连接端子 2248 可以连接至 AC 适配器或者诸如 USB 电缆的各种电缆，这可以实现对移动电话进行充电，并且可以实现数据通信。此外，通过将记录介质插入外部存储卡槽 2250，可以保存并且移动大量数据。此外，除了上述功能，还可以提供红外通信功能、电视接收功能、等等。

[0140] 图 6E 示出了数字照相机，该数字照相机包括主体 2261、显示部分 (A) 2267、目镜 2263、操作开关 2264、显示部分 (B) 2265、电池 2266、等等。

[0141] 图 6F 示出了电视机 2270，该电视机包括并入在壳体 2271 中的显示部分 2273。显示部分 2273 可以显示图像。此处，壳体 2271 由架子 2275 支撑。

[0142] 可以通过壳体 2271 的操作开关或者单独的遥控器 2280 操作电视机 2270。利用遥控器 2280 的操作键 2279 来控制频道和音量，使得可以控制显示在显示部分 2273 上的图像。此外，遥控器 2280 可以具有显示部分 2227，在该显示部分 2227 中，显示从遥控器 2280 输出的信息。

[0143] 注意，电视机 2270 优选地设置有接收器、调制解调器、等等。利用该接收器，可以接收一般的电视广播。此外，当电视机经由调制解调器通过有线或无线连接至通信网络时，可以执行单向（从发射器到接收器）数据通信或者双向（在发射器和接收器之间）数据通信。

[0144] 注意，实施例 4 的内容或部分内容可以自由地与实施例 1、2 和 3 的内容或部分内容或者示例 1 的内容或部分内容组合。

[0145] （示例 1）

[0146] 在本示例中，下面将描述使用试验元件组（也被称为 TEG）的断态电流的测量的值。

[0147] 图 7 示出了具有 $L/W = 3 \mu m / 10000 \mu m$ 的晶体管的初始特性，其中，均具有 $L/W = 3 \mu m / 50 \mu m$ 的 200 个晶体管并联连接。此外，图 8A 示出了俯视图，而图 8B 示出了部分放大的俯视图。图 8B 中的点线所包围的区域是具有 $L/W = 3 \mu m / 50 \mu m$ 且 $L_{ov} = 1.5 \mu m$ 的一个级的晶体管。此处， L_{ov} 表示在沟道长度方向中源极或漏极与氧化物半导体层重叠的区域的长度。为了测量晶体管的初始特性，在如下条件，即，衬底温度设定为室温，源极和漏极之间的电压（此后，漏极电压或 V_d ）设定为 10V，并且源极和栅极之间的电压（此后，栅极电压或

V_g)从 $-20V$ 变化到 $+20V$,测量源极—漏极电流(此后被称为漏极电流或 I_d)的变化特性,即 V_g - I_d 特性。注意,图7示出了在 $-20V$ 至 $+5V$ 范围内的 V_g 。

[0148] 如图7中所示,具有 $10000\mu m$ 的沟道宽度W的晶体管在 V_d 是 $1V$ 和 $10V$ 处具有 $1 \times 10^{-13}A$ 或更低的断态电流,其小于或等于测量设备(半导体参数分析器,由Agilent Technologies Inc.制造的Agilent4156C)的分辨率($100fA$)。也就是说,在沟道长度为 $3\mu m$ 的情况下,沟道宽度中晶体管的每微米的估计断态电流是 $10aA/\mu m$ 或更小。此外,在沟道长度为 $3\mu m$ 或更大的情况下,晶体管的估计断态电流是 $10aA/\mu m$ 或更小

[0149] 描述制造用于测量的晶体管的方法。

[0150] 首先,通过CVD法在玻璃衬底上形成氮化硅层,作为基膜,并且,在该氮化硅层上形成氧氮化硅层。通过溅射法在该氧氮化硅层上形成钨层,作为栅电极层。此处,选择性地将该钨层蚀刻成栅电极层。

[0151] 然后,通过CVD法在栅电极层上形成厚度为 $100nm$ 的氧氮化硅层作为栅极绝缘层。

[0152] 然后,使用基于In-Ga-Zn-O的金属氧化物靶($In_2O_3:Ga_2O_3:ZnO$ 的摩尔比率是 $1:1:2$)通过溅射法在栅极绝缘层上形成厚度为 $50nm$ 的氧化物半导体层。此处,选择性地将该氧化物半导体层蚀刻成岛状氧化物半导体层。

[0153] 然后,在氮气气氛中,在 $450^{\circ}C$ 下,在干净的烤炉中,对氧化物半导体层执行第一热处理一个小时。

[0154] 然后,通过溅射法在氧化物半导体层上形成钛层(厚度为 $150nm$)作为源电极层和漏电极层。此处,选择性地蚀刻该源电极层和该漏电极层,使得均具有 $3\mu m$ 的沟道长度L和 $50\mu m$ 的沟道宽度W的200个晶体管并联连接,从而获得具有 $L/W = 3\mu m/10000\mu m$ 的晶体管。

[0155] 接下来,通过反应溅射法形成厚度为 $300nm$ 的氧化硅层作为保护性绝缘层,以与氧化物半导体层接触。此处,充当保护性层的氧化硅层被选择性地蚀刻,以在栅电极层、源电极层和漏电极层上形成开口。在此之后,在氮气气氛中,在 $250^{\circ}C$ 下,执行第二热处理一个小时。

[0156] 然后,在测量 V_g - I_d 特性之前,在 $150^{\circ}C$ 下,执行热处理10个小时。

[0157] 通过上述过程,制造了底栅型晶体管。

[0158] 如图7所示,晶体管具有大约 $1 \times 10^{-13}A$ 的断态电流的原因是:在上述过程中,可以充分地降低氧化物半导体层中氢的浓度。氧化物半导体层中的氢的浓度是 $1 \times 10^{16}/cm^3$ 或更低。注意,该氧化物半导体层中的氢的浓度是通过二次离子质谱法(SIMS)测量的。

[0159] 尽管描述了使用基于In-Ga-Zn-O的氧化物半导体的示例,但是示例1并不局限于此。也可以采用其它氧化物半导体材料,诸如:基于In-Sn-Zn-O的氧化物半导体,基于Sn-Ga-Zn-O的氧化物半导体,基于Al-Ga-Zn-O的氧化物半导体,基于Sn-Al-Zn-O的氧化物半导体,基于In-Zn-O的氧化物半导体,基于In-Sn-O的氧化物半导体,基于Sn-Zn-O的氧化物半导体,基于Al-Zn-O的氧化物半导体,基于In-O的氧化物半导体,基于Sn-O的氧化物半导体,或基于Zn-O的氧化物半导体。此外,作为氧化物半导体材料,也可以使用混合有 $2.5wt\%$ 至 $10wt\%$ 的 AlO_x 的基于In-Al-Zn-O的氧化物半导体或者混合有 $2.5wt\%$ 至 $10wt\%$ 的 SiO_x 的基于In-Zn-O的氧化物半导体。

[0160] 载流子测量设备所测量的氧化物半导体层的载流子浓度小于 $1 \times 10^{14}/cm^3$ 或更低,

优选地小于 $1 \times 10^{12}/\text{cm}^3$ 或更低。换句话说,可以使氧化物半导体层的载流子浓度尽可能地接近零。

[0161] 晶体管还可以具有大于或等于 10nm 且小于或等于 1000nm 的沟道长度 L, 这使得电路运行速度提高;并且断态电路极低,这又使得功耗被进一步地降低。

[0162] 此外,在电路设计中,当晶体管处于截止状态时,氧化物半导体层可以被看作是绝缘体。

[0163] 在此之后,评估本示例中制造的晶体管的断态电流的温度特性。考虑到使用了薄膜晶体管的终端产品的环境阻力和性能维护等,温度特性是重要的。应该理解,少量的变化是优选的,这增大了产品设计的自由度。

[0164] 对于温度特性,在如下条件下使用恒温腔室获得 V_g - I_d 特性,该条件是:设置有晶体管的衬底保持在 -30°C 、 0°C 、 25°C 、 40°C 、 60°C 、 80°C 、 100°C 、以及 120°C 的各个恒温下,漏极电压设定为 6V ,并且栅极电压从 -20V 变化到 $+20\text{V}$ 。

[0165] 图 9A 示出在上述温度下测量的且彼此重叠的 V_g - I_d 特性,而图 9B 示出了图 9A 中点线所包围的断态电流的范围的放大视图。图表中箭头所示的最右侧曲线是在 -30°C 处获得的曲线;最左侧曲线是在 120°C 处获得的曲线;并且,在其它温度处获得的曲线位于这两条曲线之间。难以观察到开态电流的温度依赖性。另一方面,如在图 9B 的放大视图中清楚示出的,除了在 -20V 的栅极电压附近,断态电流在所有温度处均低于或等于 $1 \times 10^{-12}\text{A}$ (接近测量设备的分辨率),并且没有观察到其温度依赖性。换句话说,即使是在 120°C 的高温处,也将断态电流保持为低于或等于 $1 \times 10^{-12}\text{A}$,并且,如果沟道宽度 W 是 $10000\mu\text{m}$,可以看出断态电流相当小。也就是说,在沟道长度为 $3\mu\text{m}$ 的情况下,沟道宽度中晶体管的每微米的估计断态电流是 $100\text{aA}/\mu\text{m}$ 或更小。此外,在沟道长度为 $3\mu\text{m}$ 或更大的情况下,晶体管的估计断态电流是 $100\text{aA}/\mu\text{m}$ 或更小。此外,图 9A 和图 9B 中的数据显示在 -30°C 至 120°C (包括 -30°C 和 120°C) 处根据本示例制造的晶体管的断态电流是 $100\text{aA}/\mu\text{m}$ 或更小。此外,自然地估计出在 85°C 处的断态电流是 $100\text{aA}/\mu\text{m}$ 。也就是说,图 9A 和图 9B 中的数据显示:在对其中在本示例中制造的晶体被用作每个像素中的晶体管的液晶显示设备执行在 85°C 处的恒温保存试验(preservation test)的情况下,减少了像素中的图像信号的泄漏并且抑制了显示劣化(变化)。

[0166] 如上所述的包括纯净化的氧化物半导体(纯净化的 OS)的晶体管几乎没有显示断态电流对温度的依赖性。可以说,当氧化物半导体被纯净化时,该氧化物半导体不显示温度依赖性,因为导电类型变得极其接近于本征型并且费米能级位于禁带的中间。这也是源于以下实事,即,氧化物半导体具有较大的能隙并且包括很少量的热激励的载流子。此外,源区和漏区处于退化的状态,这也是没有显示温度依赖性的因素。晶体管主要是由从退化的源区注入到氧化物半导体的载流子操作,并且上述特性(断态电流对温度的依赖性)可以通过载流子浓度对温度的依赖性来解释。

[0167] 上述结果显示,在其载流子密度小于 $1 \times 10^{14}/\text{cm}^3$,优选地小于或等于 $1 \times 10^{12}/\text{cm}^3$ 的晶体管中,室温下的断态电流是 $10\text{aA}/\mu\text{m}$ 或更小,在 85°C 处的断态电流是 $100\text{aA}/\mu\text{m}$ 或更小。此外,该结果还显示,通过使用该晶体管作为在液晶显示设备的每个像素中所包括的晶体管,可以减少液晶显示设备的功耗并且可以抑制液晶显示设备的显示劣化(显示质量的下降)。此外,该结果还显示,可以提供其中由诸如温度之类的外部因素引起的显示劣化

(变化) 被减少的液晶显示设备。

[0168] 本申请基于 2009 年 12 月 18 日向日本专利局提交的日本专利申请序列号 2009 — 288312 以及 2010 年 4 月 13 日向日本专利局提交的日本专利申请序列号 2010-092111, 其全部内容通过引用结合于此。

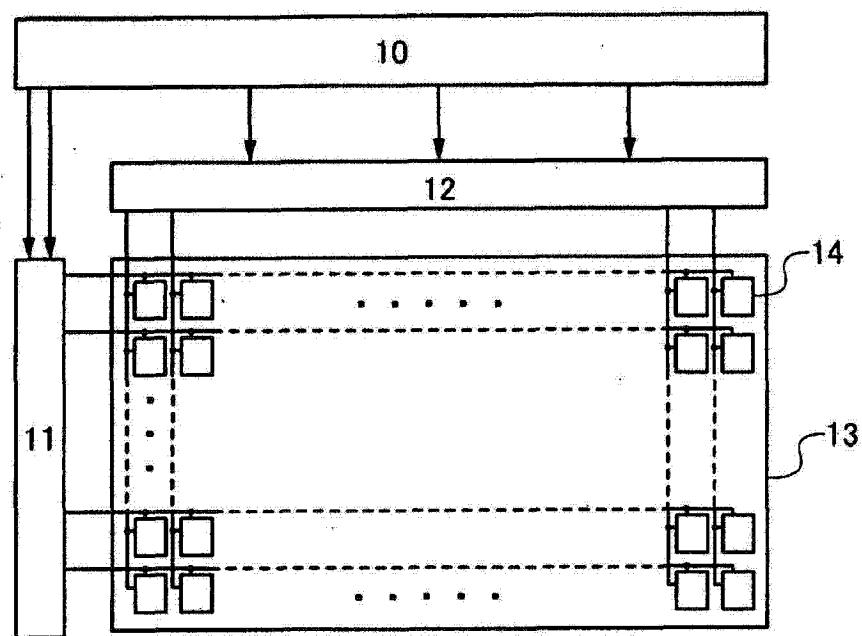


图 1A

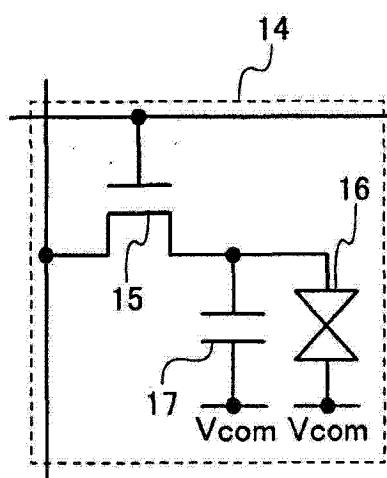


图 1B

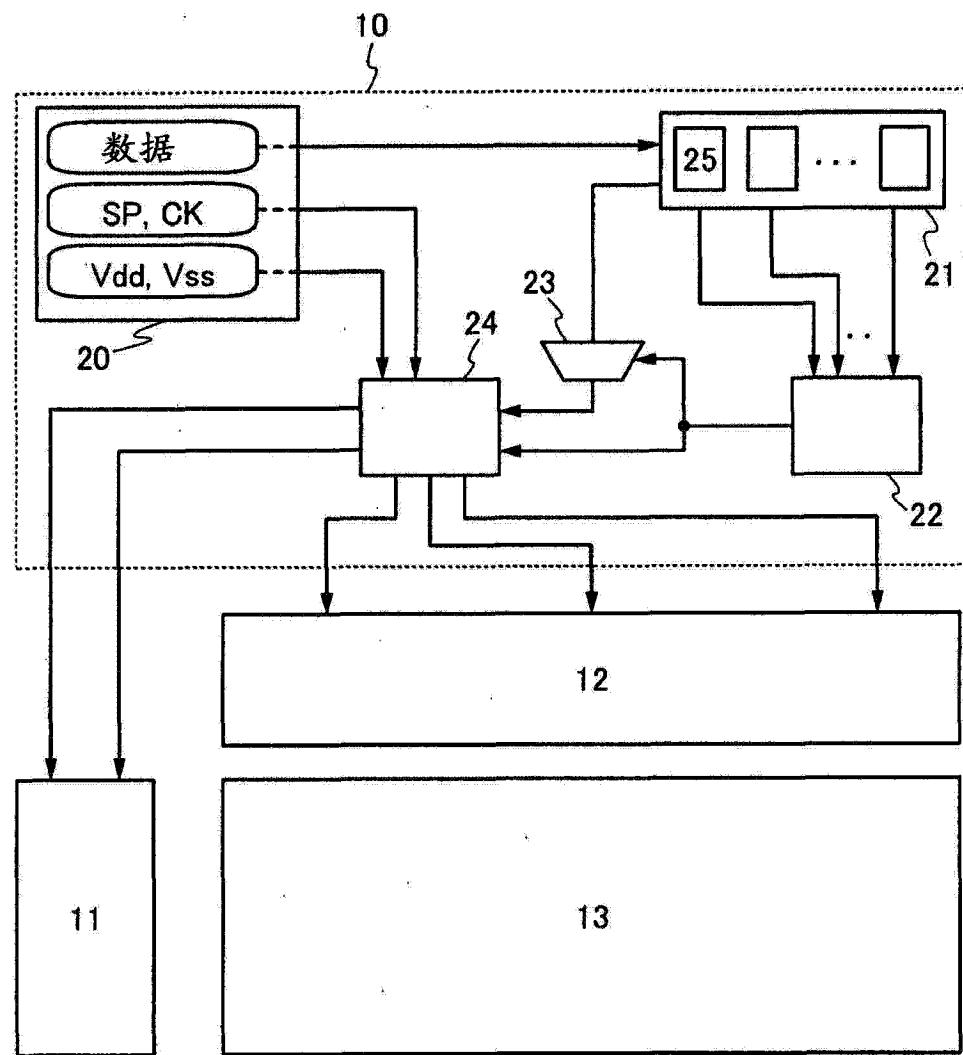


图 2

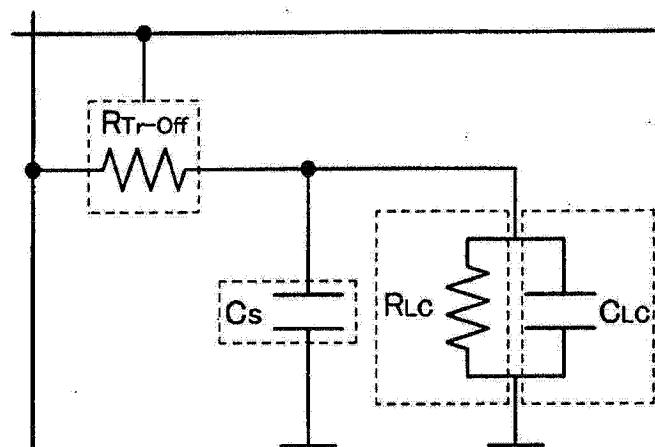


图 3A

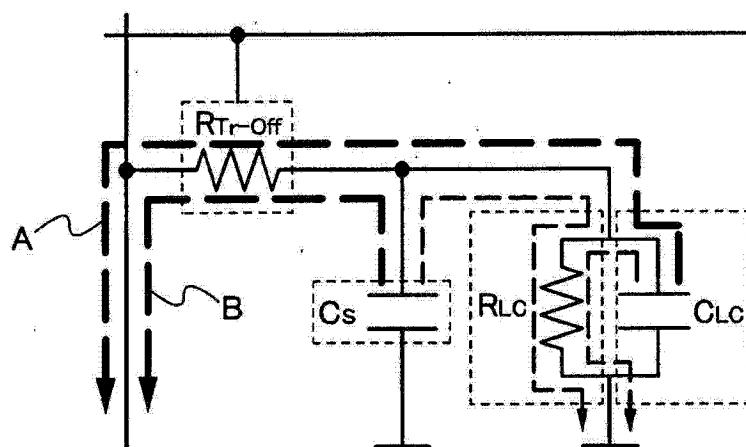


图 3B

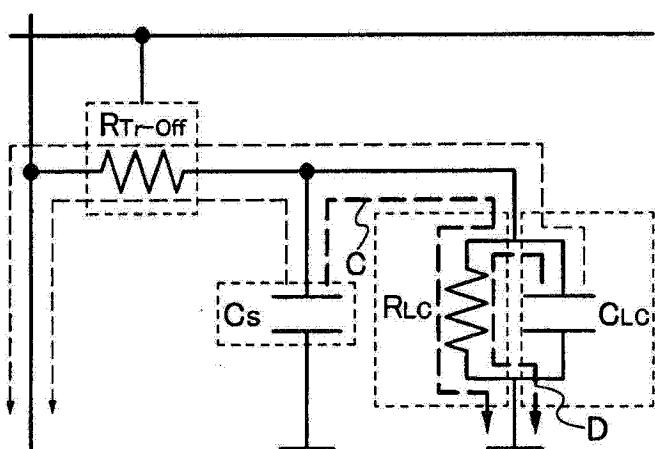


图 3C

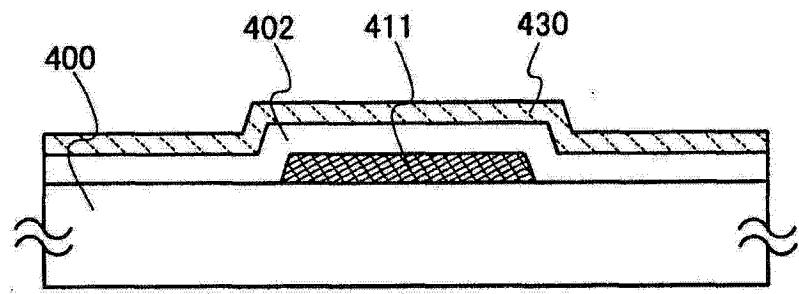


图 4A

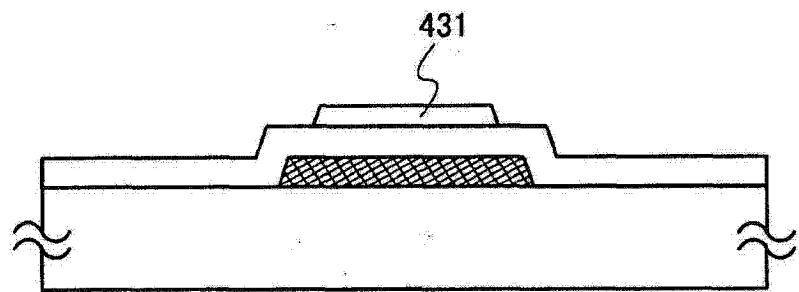


图 4B

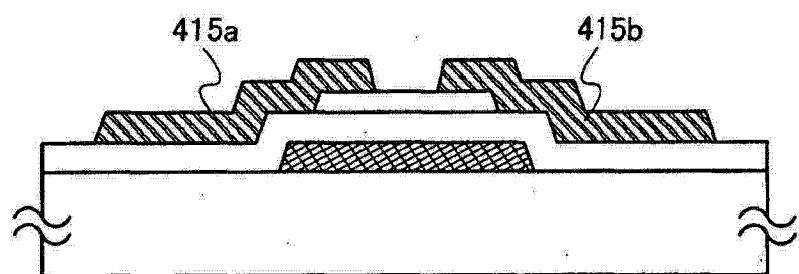


图 4C

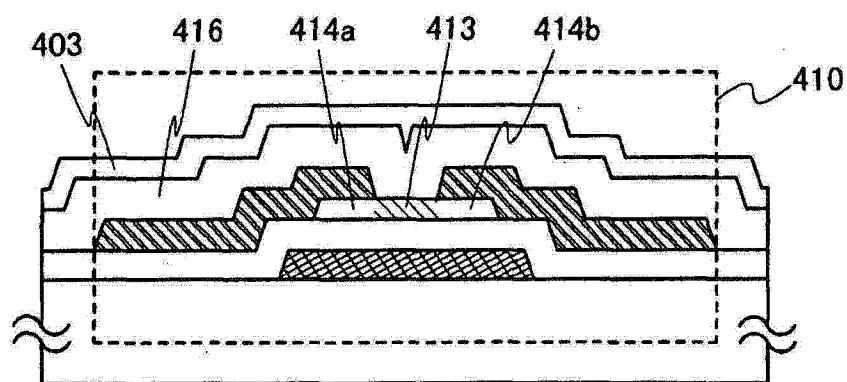


图 4D

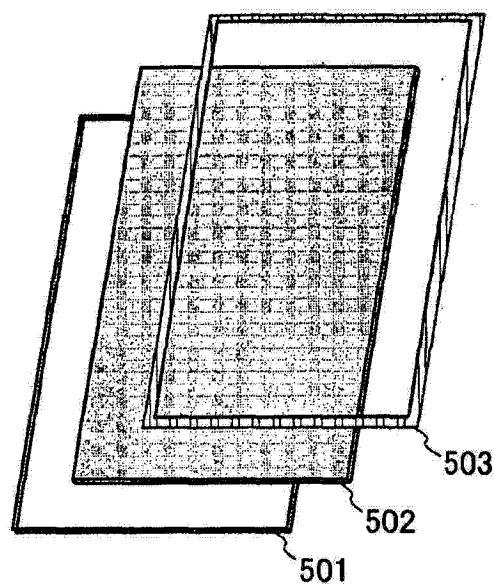


图 5A

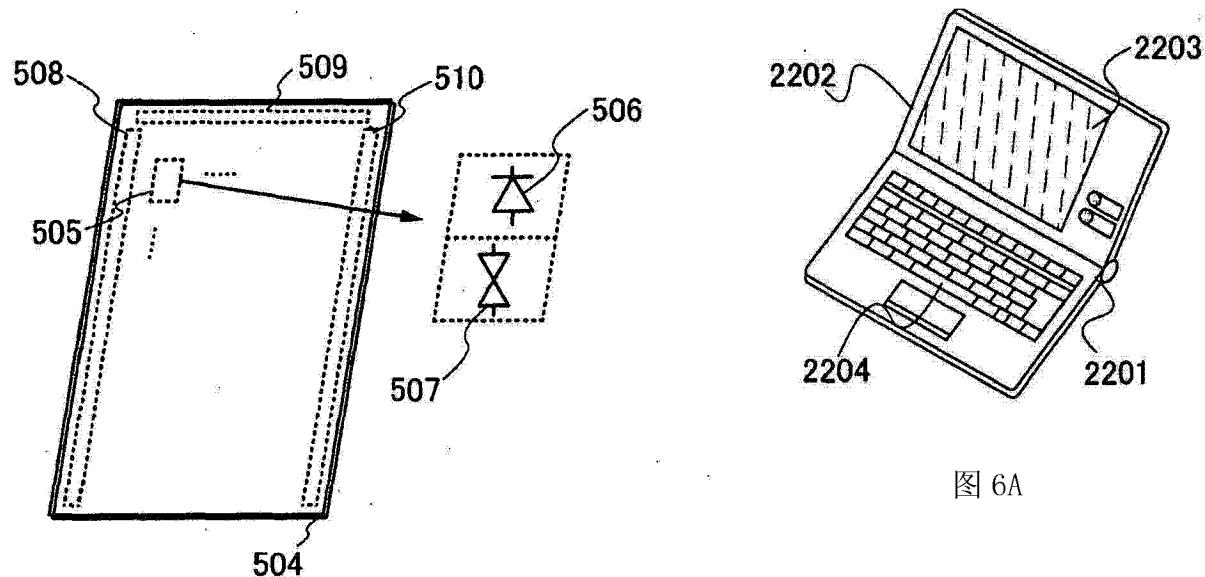


图 6A

图 5B

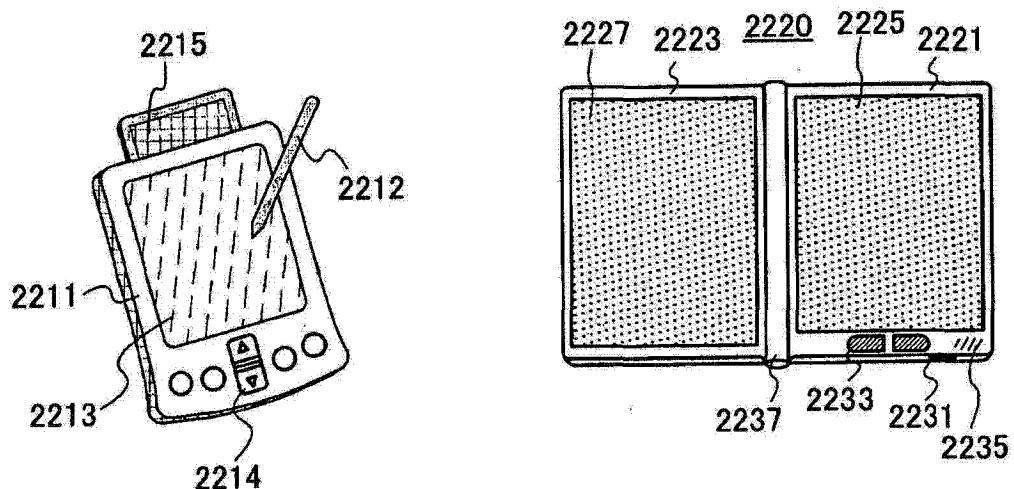


图 6B

图 6C

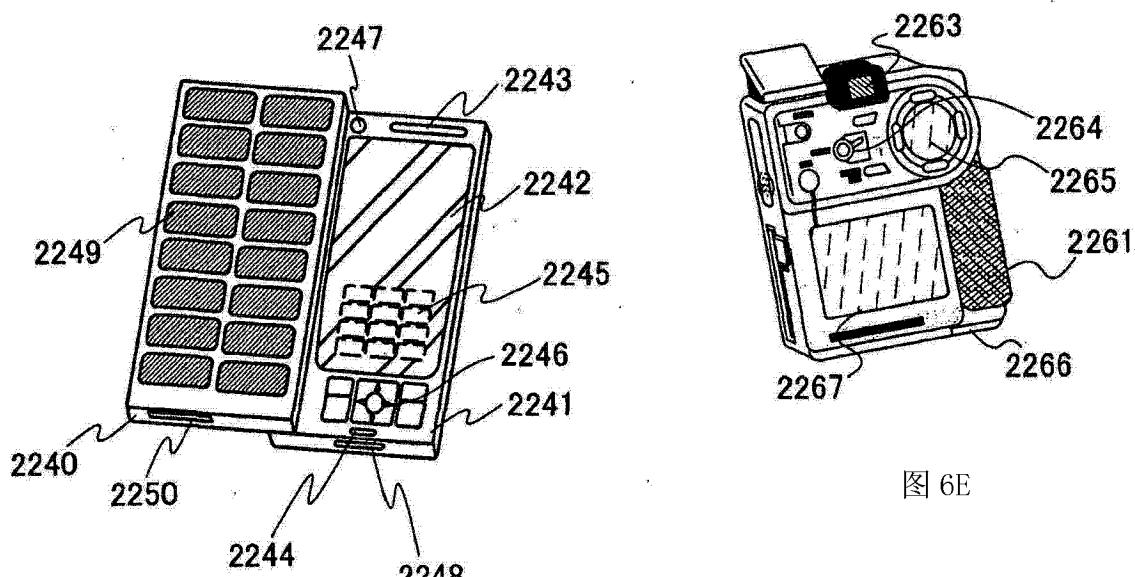


图 6D

图 6E

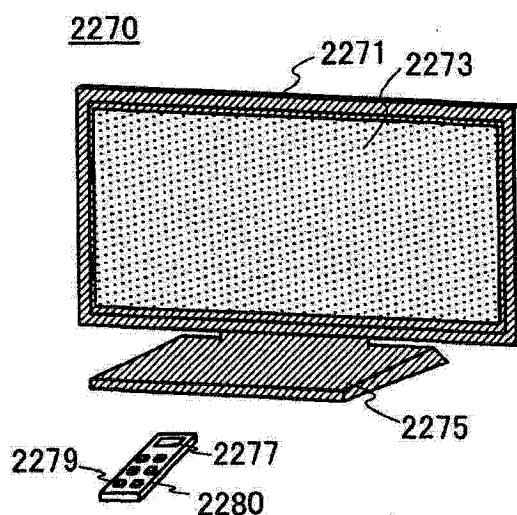


图 6F

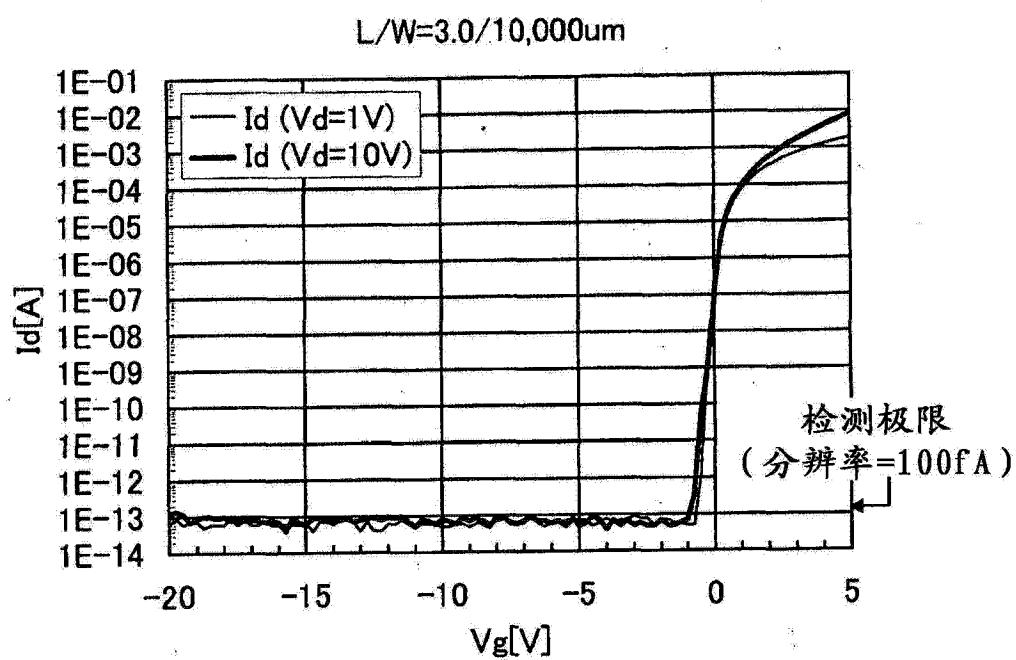


图 7

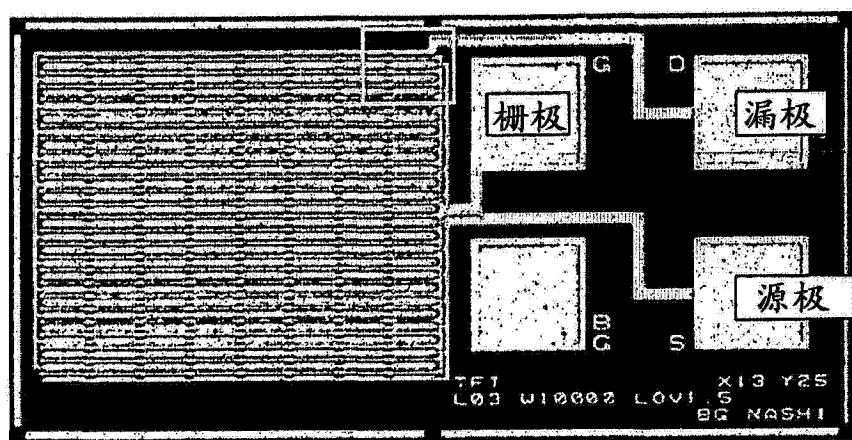


图 8A

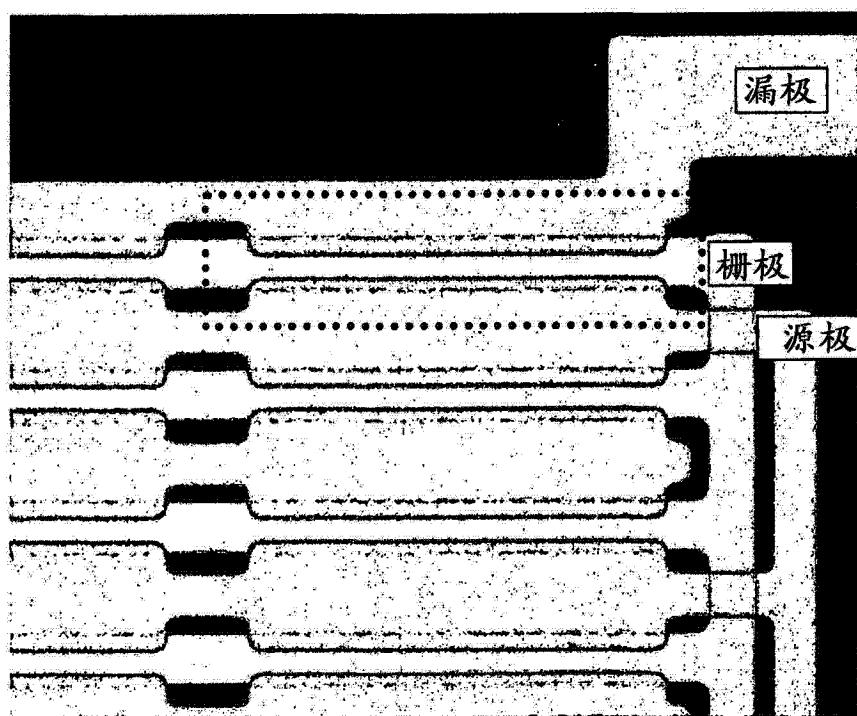


图 8B

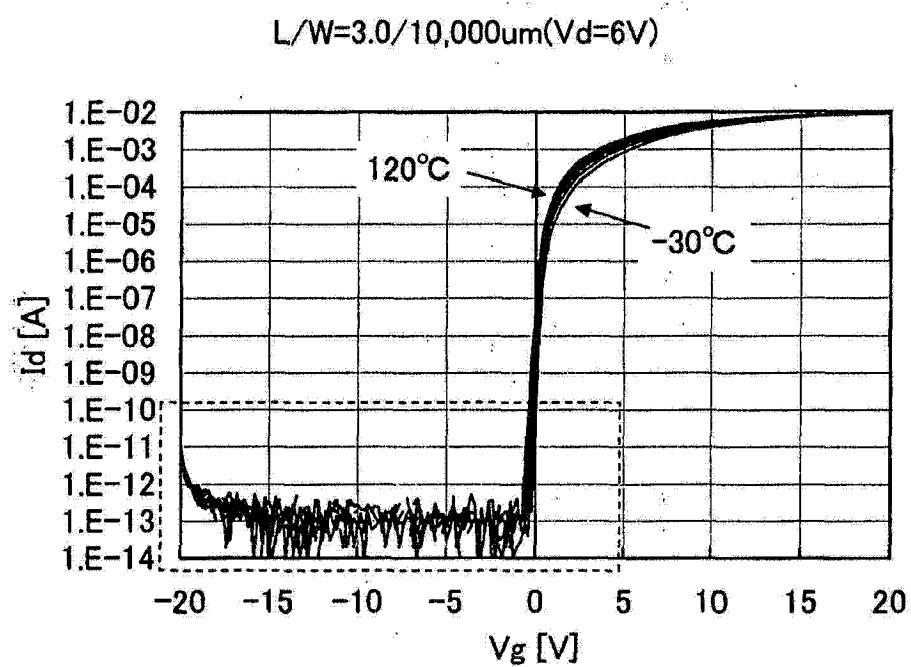


图 9A

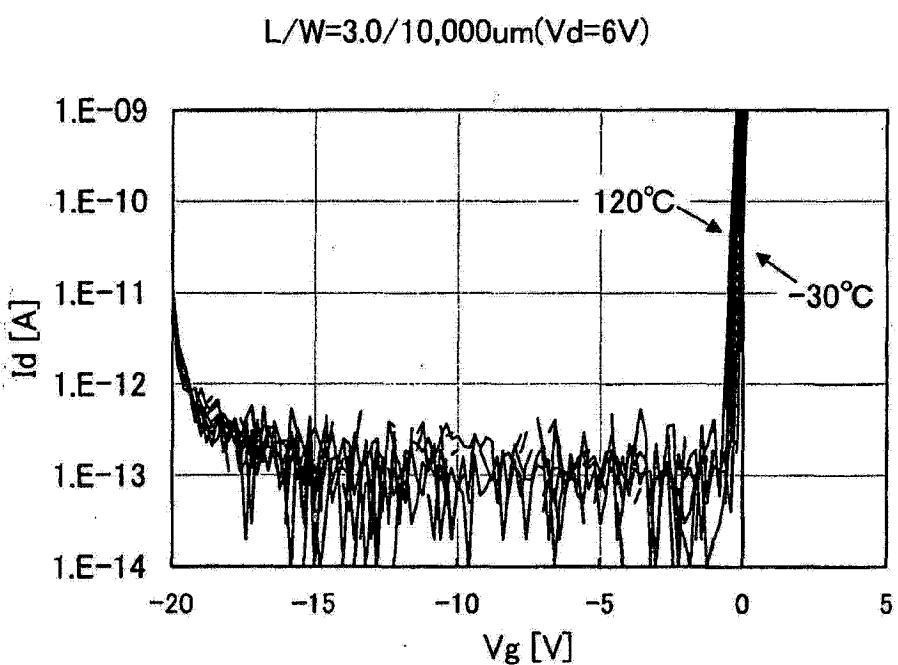


图 9B

附图标记说明

10: 控制电路, 11: 扫描线驱动器电路, 12: 信号线驱动器电路, 13: 像素部分, 14: 像素, 15: 晶体管, 16: 液晶元件, 17: 电容器, 20: 信号生成电路, 21: 存储器电路, 22: 比较电路, 23: 选择电路, 24: 显示控制电路, 25: 存储器, 400: 衬底, 402: 栅极绝缘层, 403: 保护性绝缘层, 410: 薄膜晶体管, 411: 栅电极层, 413: 沟道形成区, 414a: 源区, 414b: 漏区, 415a: 源电极层, 415b: 漏电极层, 416: 氧化物绝缘层, 430: 氧化物半导体膜, 431: 氧化物半导体层, 501: 液晶显示面板, 502: 触摸面板单元, 503: 壳体, 504: 液晶显示设备, 505: 像素, 506: 光传感器, 507: 液晶元件, 508: 扫描线驱动器电路, 509: 信号线驱动器电路, 510: 光传感器驱动器电路, 2201: 主体, 2202: 壳体, 2203: 显示部分, 2204: 键盘, 2211: 主体, 2212: 触笔, 2213: 显示部分, 2214: 操作按钮, 2215: 外部接口, 2220: 电子书阅读器, 2221: 壳体, 2223: 壳体, 2225: 显示部分, 2227: 显示部分, 2231: 电源, 2233: 操作键, 2235: 扬声器, 2237: 轴部分, 2240: 壳体, 2241: 壳体, 2242: 显示面板, 2243: 扬声器, 2244: 麦克风, 2245: 操作键, 2246: 指示设备, 2247: 相机镜头, 2248: 外部连接端子, 2249: 太阳能电池, 2250: 外部存储卡槽; 2261: 主体, 2263: 目镜, 2264: 操作开关, 2265: 显示部分(B), 2266: 电池, 2267: 显示部分(A), 2270: 电视机, 2271: 壳体, 2273: 显示部分, 2275: 架子, 2277: 显示部分, 2279: 操作键, 2280: 遥控器

专利名称(译)	液晶显示设备和电子设备		
公开(公告)号	CN102667910A	公开(公告)日	2012-09-12
申请号	CN201080057378.5	申请日	2010-11-19
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社半导体能源研究所		
当前申请(专利权)人(译)	株式会社半导体能源研究所		
[标]发明人	山崎舜平		
发明人	山崎舜平		
IPC分类号	G09G3/36 G02F1/1345 G02F1/1368 G09G3/20		
CPC分类号	G09G3/3648 G09G2310/04 G09G2320/0214 G09G2320/103 H01L27/1225 H01L29/7869 G02F1/1368 G06F3/044 H01L29/78609 G02F1/13338 G02F1/136286 G06F3/0412 G06F3/045 G09G3/3677 G09G2300/0426 G09G2310/08 G09G2320/0247 G09G2320/043 G09G2330/021 H01L21/02483 H01L27/1255		
代理人(译)	秦晨		
优先权	2009288312 2009-12-18 JP 2010092111 2010-04-13 JP		
其他公开文献	CN102667910B		
外部链接	Espacenet Sipo		

摘要(译)

本发明为了减少液晶显示设备的功耗并且抑制液晶显示设备的显示劣化。为了抑制由诸如温度的外部因素引起的显示劣化。将其沟道形成区是使用氧化物半导体层形成的晶体管用于设置在每个像素中的晶体管。注意，通过利用高纯度氧化物半导体层，该晶体管在室温下的断态电流可以是 $10\text{aA}/\mu\text{m}$ 或更小，并且在 85°C 下的断态电流可以是 $100\text{aA}/\mu\text{m}$ 或更小。结果，可以减少液晶显示设备的功耗并且可以抑制显示劣化。此外，如上所述，该晶体管在高达 85°C 的温度下的断态电流可以是 $100\text{aA}/\mu\text{m}$ 或更小。因此，可以抑制由诸如温度的外部因素引起的液晶显示设备的显示劣化。

