



(12) 发明专利申请

(10) 申请公布号 CN 102436097 A

(43) 申请公布日 2012. 05. 02

(21) 申请号 201110415099. 8

G02F 1/133(2006. 01)

(22) 申请日 2005. 09. 19

(62) 分案原申请数据

200510106385. 0 2005. 09. 19

(71) 申请人 奇美电子股份有限公司

地址 中国台湾新竹科学工业园区苗栗县竹南镇科学路 160 号

(72) 发明人 许哲铭 谢明峰 谢志勇 陈建宏

(74) 专利代理机构 上海专利商标事务所有限公司 31100

代理人 陈亮

(51) Int. Cl.

G02F 1/1337(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

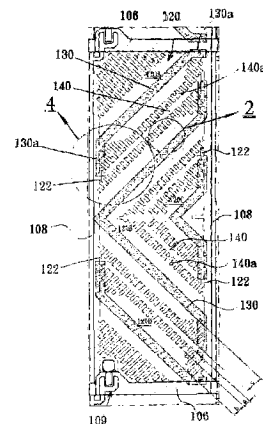
权利要求书 2 页 说明书 10 页 附图 14 页

(54) 发明名称

液晶显示器

(57) 摘要

一种液晶显示器,包含经垂直配向处理的第一基板及第二基板;一个液晶层夹设于第一及第二基板之间,液晶层包含当大致无电场施加于液晶层时大致垂直于第一基板的主要表面的液晶分子;多条闸线路与数据线路设于第二基板上,闸线路与数据线路配置以形成多个矩阵排列的像素区域,每一个像素区域是由两相邻闸线路以及两相邻数据线路所界定;多个像素电极设于像素区域,像素电极具有靠近闸线路的第一边以及靠近数据线路的第二边;多个阵列排列的突起设于第一基板;以及多个阵列排列的狭缝设于像素电极,狭缝与突起彼此交错排列。



1. 一种液晶显示器,其包含:

经垂直配向处理的第一基板及第二基板;

一个液晶层夹设于所述第一及第二基板之间,所述液晶层包含当大致无电场施加于所述液晶层时大致垂直于所述第一基板的主要表面的液晶分子;

多条闸线路与数据线路设于所述第二基板上,所述闸线路与数据线路配置以形成多个矩阵排列的像素区域,所述每一个像素区域是由两相邻闸线路以及两相邻数据线路所界定;

多个像素电极设于所述像素区域,所述像素电极具有靠近闸线路的第一边以及靠近数据线路的第二边;

多个阵列排列的突起设于所述第一基板;以及

多个阵列排列的狭缝设于所述像素电极,所述狭缝与所述突起彼此交错排列,其中夹设于两相邻突起的狭缝被弯折成“之”字形;

每一个所述像素电极被所述狭缝分隔成多个部分电极,每一个所述部分电极具有多个突出部,所述突出部的延伸方向垂直于所述突起的延伸方向;

所述突起在正对所述像素电极第二边的位置并未设有任何分岔部。

2. 一种液晶显示器,其包含:

经垂直配向处理的第一基板及第二基板;

一个液晶层夹设于所述第一及第二基板之间,所述液晶层包含当大致无电场施加于所述液晶层时大致垂直于所述第一基板的主要表面的液晶分子;

多条闸线路与数据线路设于所述第二基板上,所述闸线路与数据线路配置以形成多个矩阵排列的像素区域,所述每一个像素区域由两相邻闸线路以及两相邻数据线路所界定;

多个像素电极设于所述像素区域;

多个阵列排列的狭缝设于所述像素电极使得每一个所述像素电极具有一个十字形主体以及多个突出部由所述十字形主体延伸而出;以及

多个电容电极分别设于相对应的像素区域,每一个所述电容电极具有一个十字形中央部份以及两个侧部分,所述十字形中央部份大致形成在正对相应像素电极的所述十字形主体的位置,所述两个侧部分通过所述十字形中央部份互相连接,所述两个侧部分分别设在相对应像素区域中邻近数据线路的位置,

其中所述电容电极与所述像素电极形成一个储存电容单元。

3. 一种液晶显示器,其包含:

经垂直配向处理的第一基板及第二基板;

一个液晶层夹设于所述第一及第二基板之间,所述液晶层包含当大致无电场施加于所述液晶层时大致垂直于所述第一基板的主要表面的液晶分子;

多条闸线路与数据线路设于所述第二基板上,所述闸线路与数据线路配置以形成多个矩阵排列的像素区域,所述每一个像素区域由两相邻闸线路以及两相邻数据线路所界定;

多个像素电极设于所述像素区域;

第一构件以及第二构件分别设于所述第一基板以及第二基板上用以调整所述液晶层的方位使得当电压施加时所述液晶分子被倾斜配向而使所述方位包含多个方向,所述第一构件以及第二构件大致上平行且交错排列;

多条电容电极线,设置在两条所述闸线路间,与所述像素电极形成一储存电容单元;以及

至少一条导体线,设置于所述像素电极与相对应的所述数据线路之间,所述导体线与所述像素电极部分重叠,并与所述电容电极线为一体成形。

4. 根据权利要求3所述的液晶显示器,其中所述第一构件包含多个阵列排列的突起设于所述第一基板,并且所述第二构件包含多个阵列排列的突起设于所述第二基板。

5. 根据权利要求3所述的液晶显示器,其中所述第一构件包含多个阵列排列的突起设于所述第一基板,并且所述第二构件包含多个阵列排列的狭缝设于所述像素电极。

6. 根据权利要求3所述的液晶显示器,其中所述第一构件包含多个阵列排列的狭缝设于所述第一基板,并且所述第二构件包含多个阵列排列的突起设于所述第二基板。

7. 根据权利要求3所述的液晶显示器,其中所述第一构件包含多个阵列排列的狭缝设于所述第一基板,并且所述第二构件包含多个阵列排列的狭缝设于所述像素电极。

液晶显示器

[0001] 分案申请说明

[0002] 本申请是申请人于 2005 年 9 月 19 日提出的申请号为 200510106385.0 的专利申请“液晶显示器”的分案申请。

技术领域

[0003] 本发明涉及一种液晶显示器 (Liquid Crystal Display), 尤其涉及一种多区域垂直配向型 (Multi-domain Vertically Aligned, MVA) 液晶显示器。

背景技术

[0004] 液晶显示器主要包含一个液晶显示器单元具有两块玻璃基板彼此对置而将一个液晶层夹设于其间。垂直配向 (Vertical Aligned, VA) 型液晶显示器是一种使用负型液晶材料以及垂直配向薄膜的类型 (mode)。当无电压供应时, 液晶分子排列在一垂直方向, 因入射光线无法穿透该液晶显示器单元而出现黑屏幕显示 (black display)。当供给一预先设定的电压时, 液晶分子排列在一水平方向, 因入射光线可以穿透该液晶显示器单元而出现白屏幕显示 (white display)。

[0005] 然而, 当观看角度并非垂直于屏幕平面时, 该垂直配向型液晶显示器会有对比下降或对比反转 (contrast reversal) 的问题。这是光与液晶显示器单元内液晶分子相互作用的结果。当光以非垂直的入射角通过液晶显示器单元时, 其与液晶分子相互作用的方式不同于当光以垂直的入射角通过液晶显示器单元。因此, 在光穿透状态 (白) 以及非穿透状态 (黑) 之间的对比在非垂直角度时明显下降, 因而使这些显示器在许多应用 (例如平面电视屏幕以及大型电脑屏幕) 皆无法令人满意。

[0006] 已知多区域垂直配向型液晶显示器的视野角度 (viewing angle) 表现, 可通过将像素内液晶分子的方位 (orientation) 设定为多个互为不同的方向而加以改善。欧洲专利公告第 0884626-A2 号揭示一个多区域垂直配向型 (multi-domain vertically aligned, MVA) 液晶显示器, 其具有多个区域调整构件用以改善其视野角度的表现。典型地, 该区域调整构件通过在薄膜晶体管基板的像素电极上设多个狭缝 (slit) 并且在彩色滤光基板的共同电极上设多个突起 (protrusion) 而实现, 其中这些突起与狭缝彼此交错排列。而液晶分子的排列的方位是由突起 (protrusion) 与狭缝 (slit) 的图案 (pattern) 产生的边场效应 (fringe field) 所决定。

[0007] 在前述液晶显示器的驱动上, 其必须通过外加电压来使每一个像素 (pixel) 内所对应的液晶分子发生转动 (rotation), 并且通过液晶分子的转动来改变各个像素的透光率, 所以该液晶显示器为了适应液晶分子的转动会显示不同的亮度 (brightness)。

[0008] 对于大多数的液晶显示器而言, 在初始电压固定时, 当外加电压越高时, 反应时间会越快, 然而, 对于一些液晶显示器而言, 并不完全适用。

[0009] 例如, 在 2004 年于 SID 发表的 "DCCII: Novel Method for Fast Response in PVA Mode" 一文中即指出, 以图案化垂直配向 (Patterned Vertical Alignment; PVA) 为显示模

式的液晶显示器,在某些条件下,当外加一高电压时,反应时间相反地越慢。类似的情形也发生在以多区域垂直配向作为显示模式的液晶显示器。

[0010] 图 9A 显示传统多域垂直配向液晶显示器在像素区的突起与狭缝的配置图,图 9B 显示图 9A 沿 A-A 线的剖面图。请先参照 9A 图,液晶显示器的像素区 400 是利用一条闸线路 402 与一条数据线 404 交叉而定义,像素区 400 具有一个薄膜晶体管 406 与闸线路 402、数据线 404 连接,并配置一个与薄膜晶体管 406 连接的像素电极 408。请再参照第 9B 图,配置于像素区 400 的突起 410 与狭缝 412 分别形成在彩色滤光片基板 414 以及薄膜晶体管基板 416。其中,突起 410 与狭缝 412 的配置使液晶分子的方位与上下偏光板(未图示)的穿透轴均呈 45 度角,使光线在通过多域垂直配向液晶显示器时,得呈现最大的灰阶亮度,而一旦液晶分子与上下偏光板(未图示)在突起 410 与狭缝 412 的调节(regulate)下仍无法呈 45 度角方位时,即称液晶分子的排列产生异常,此时当光线通过液晶显示器时,无法呈现最大灰阶亮度。

[0011] 图 10A 至图 10E 模拟图 9A 区域 418 的液晶分子在相同观察时间,不同外加电压下因突起(protrusion)与狭缝(slit)的图案(pattern)产生的边场效应而引起的转动排列(switching),其中第 10A-10E 图的横轴与纵轴分别对应至图 9A 的 A-A 及 A-B 方向。如图 10A 与图 10B 所示,当外加电压分别在 5V 与 5.5V 时,区域 418 的液晶分子是依边场效应的配列呈现正常排列的结果;然而,如图 10C 至图 10E 所示,当外加电压增加至 5.75V、6.0V 及 6.5V 时,区域 418 中的部分液晶分子 420a、420b 不受边场效应的配列而呈现异常排列(disclination),尤其如图 10E 所显示的部分液晶分子 420a、420b 异常排列最为严重。

[0012] 目前所知,造成多域垂直液晶分子排列异常的可能原因之一是当突起 410 与狭缝 412 距离变大时,突起 410 与狭缝 412 中间液晶分子 420a、420b 需耗费较长的时间才得以随着邻近的液晶分子倾倒(tilt)而配列,如此不仅使得液晶分子的反应时间增加,再加上突起 410 与狭缝 412 中间的液晶分子所受边场效应较弱,且施加的垂直电场可能使多域垂直液晶以任意的方向倾倒的情况下,使得倾倒方向不受控制,而造成异常排列。

[0013] 另外,异常排列的成因也可能因为瞬间施加高电压,突起 410 与狭缝 412 中间的液晶分子 420a、420b 在尚未受邻近液晶分子的倾倒而配列前,先受施加的垂直电场影响,使液晶以任意方向倾倒,而在倾倒方向不受边场效应控制的情况下,异常排列也因而产生,造成如图 10C 至图 10E 所示,突起 410 与狭缝 412 中间的液晶分子 420a、420b 异常排列,而图 10E 中异常排列的液晶分子 420a、420b 在光学显微镜观察下将呈现暗点(gray spot)或黑点(black spot)420a、420b,如第 11 图所示。

[0014] 上述灰点或黑点的产生是因任意方向倾倒的液晶分子未与上下偏光片的穿透轴呈 45 度角方位所致,异常排列的液晶分子随后可能受邻近液晶分子的影响而欲重倒(retilt)回与上下偏光片穿透轴成 45 度角的正确角度时,则需花费更长的时间,因此造成反应时间增加,尤有甚者,当邻近液晶分子的带动已无法使异常排列的液晶分子重倒时,液晶分子将呈现灰点或黑点而无法恢复该有的亮度。

[0015] 由此可知在多区域垂直配向型液晶显示器在驱动时有一个临界电压,当外加电压超过此临界电压时就会产生前述液晶分子异常排列的问题,所以在传统显示器设计上必须限制驱动偏压不能超过此临界电压,以免造成反应时间的增加。并且在传统显示器设计上,突起与狭缝的间距也需小于一定程度,来避免异常排列问题,以此可以提高临界电压值以

增加驱动电压可使用的范围。但由于突起与狭缝的间距变小,导致单一像素内所设置的突起与狭缝数量增加,且突起与狭缝皆为不能控制液晶进行正常操作的区域,因而导致像素区的开口率 (aperture ratio) 降低,致使液晶显示器的亮度下降。

[0016] 在美国公开专利 US2002/0159018 所揭示的多区域垂直配向型液晶显示器,其像素电极在狭缝处更具有锯齿状的凹口 (jagged),可以加快液晶的反应时间,虽然可以因此略为增加突起与狭缝的间距,但液晶分子异常排列的问题并无法完全排除,所以其间距仍是必须维持在一定值以下,使得开口率的增加程度有限。

发明内容

[0017] 本发明的主要目的之一是提供一种高开口率的多区域垂直配向型液晶显示器,其可克服或至少改善前述背景技术的问题。

[0018] 根据本发明的液晶显示器,其主要包含经垂直配向处理的第一基板及第二基板,一个液晶层夹设于该第一及第二基板之间,以及分别设于该第一基板以及第二基板上的第一构件与第二构件。该液晶层所包含的液晶分子在大致无电场施加于该液晶层时大致垂直于该第一基板的主要表面。该第一构件与第二构件用以调整该液晶层的方位 (orientation) 使得当电压施加时该液晶分子被倾斜配向而使该方位包含多个方向。

[0019] 前述的第一构件可通过将多个阵列排列的突起设于该第一基板而实现,而前述的第二构件可通过将多个阵列排列的狭缝设于像素电极而实现。此外,根据本发明的第一构件与第二构件也可以下述的结构实现:例如第一构件是为狭缝(例如设于该第一基板的共同电极上)搭配第二构件为突起(设于该第二基板上)的结构,或是第一构件与第二构件皆为突起或皆为狭缝的结构。该第一构件与第二构件大致上彼此平行且交错排列。

[0020] 当采用申请人于 2004 年 8 月 20 日申请的中国台湾第 93123879 号专利申请发明所揭示的驱动方法时,该第一构件与第二构件之间的部分的 (partial) 间距可设计为大于或等于 $25\ \mu\text{m}$ 而不会发生液晶排列异常的问题。前述驱动方法主要是以分阶段提供偏压的方式来使像素的驱动电压突破临界电压值(初始电压值加上临界偏压)的限制,而达到较高的目标电压值。

[0021] 前述的狭缝较佳设有多个排列成锯齿状的凹口。本发明发明人经研究后发现当使用前述以分阶段提供偏压的驱动方法时,这些突起以及这些设有凹口的狭缝之间的部分的 (partial) 间距可设计为 $30\ \mu\text{m}$ 至 $50\ \mu\text{m}$ 而不会发生液晶排列异常的问题。

[0022] 在所述的多区域垂直配向型液晶显示器中,由于突起与狭缝可以配置成具有较大的间距,因此有效减少这些突起与狭缝的分布密度,藉此有效增加开口率 (aperture ratio) (也即可透光区域的比例) 使得液晶显示器的亮度提升。

[0023] 每个突起较佳是设有多个分岔部 (branch), 这些分岔部设在正对这些像素电极的边缘的位置。每个像素电极被这些狭缝分隔成多个部分电极,每两个相邻的部分电极由一个连接部接合在一起。每个连接部具有一个第一部份以及一个第二部分,该第一部份的延伸方向大致垂直于这些突起的延伸方向,该第二部份的延伸方向大致平行于这些数据线路,其中每个连接部的第二部分完全与该突起的分岔部重叠。

[0024] 前述的液晶显示器较佳另包含多个“H”形电容电极分别设于相对应的像素区域。该电容电极具有通过一个中央部份互相连接的两个侧部分。每个电容电极的该两个侧部分

分别设在相对应像素区域中邻近数据线路的位置。这些电容电极与这些像素电极形成一个储存电容单元。

附图说明

[0025] 为了让本发明的上述和其他目的、特征、和优点能更明显，下文特举本发明实施例，并配合所附图示，作详细说明如下。

[0026] 图 1 至图 4 :其是用以说明根据本发明一个实施例的多区域垂直配向型液晶显示器；

[0027] 图 5 :根据本发明另一个实施例的多区域垂直配向型液晶显示器的像素部分的部分平面图；

[0028] 图 6 :根据本发明另一个实施例的多区域垂直配向型液晶显示器的像素部分的平面图；

[0029] 图 7 :根据本发明另一个实施例的多区域垂直配向型液晶显示器的像素部分的平面图；

[0030] 图 8 :根据本发明一个较佳实施例的垂直配向型液晶显示器的部分剖视图；

[0031] 图 9A :传统多域垂直配向液晶显示器于像素区的突起与狭缝的配置图；

[0032] 图 9B :图 9A 的液晶显示器沿 A-A 线的剖面图；

[0033] 图 10A 至图 10E :其是模拟图 9A 区域 418 的液晶分子在相同观察时间，不同外加电压下因突起与狭缝图案产生的边场效应而引起的转动排列 (switching) 的示意图，其中图 10A-10E 的横轴与纵轴分别对应至图 9A 的 A-A 及 A-B 方向；以及

[0034] 图 11 :第 10E 图所示的液晶分子在光学显微镜下的观察结果。

[0035] 图号说明：

[0036]

102	基板	102a	彩色滤光片
102b	共同电极	104	基板
106	闸线路	108	数据线路
109	薄膜晶体管	120	像素电极
120a、120b	液晶分子		
130	突起	130a	分岔部
140	狭缝	140a	凹口
150	电容电极	150a	侧部分
150b	中央部份		
120A、120B、120C、120D	部分电极		
122	连接部	122a	第一部份
122b	第二部分	220	像素电极
230	突起	240	狭缝
220A、220B、220C	部分电极		
224	突出部	320	像素电极
320a	十字形主体	320b	突出部
340	狭缝	350	电容电极
350a	中央部份	350b	侧部分
400	像素区	402	闸线路
404	数据线路	406	薄膜晶体管
408	像素电极	410	突起
412	狭缝	414	彩色滤光片基板
416	薄膜晶体管基板	418	区域
[0037]	420a、420b		液晶分子
	a	b	最小深度
	c	d	间距
	e		宽度

具体实施方式

[0038] 虽然本发明可表现为不同形式的实施例,但附图所示及于下文中说明是本发明的

实施例, 并请了解本文所揭示者为本发明的一个范例, 且并非意图用以将本发明限制于图示及 / 或所描述的特定实施例中。

[0039] 本发明有关于一种多区域垂直配向型液晶显示器, 其主要包含经垂直配向处理的第一基板及第二基板, 一个液晶层夹设于该第一及第二基板之间, 以及分别设于该第一基板以及第二基板上的第一构件与第二构件。该液晶层所包含的液晶分子在大致无电场施加于该液晶层时大致垂直于该第一基板的主要表面。该第一构件与第二构件用以调整该液晶层内液晶分子的方位 (orientation) 使得当电压施加时该液晶分子被倾斜配向而使该方位包含多个方向。因此, 根据本发明的多区域垂直配向型液晶显示器的视野角度表现, 可通过将像素内液晶分子的方位 (orientation) 设定为多个互为不同的方向而加以改善。

[0040] 本发明的液晶显示器例如是一种薄膜晶体管液晶显示器 (Thin film transistor liquid crystal display; TFT LCD)。参照图 8, 第一基板 102 可设有一个光遮蔽阵列例如遮光层 (BM) (未示于图 8 中); 多个彩色滤光片 102a 以及一个共同电极 102b。

[0041] 图 1 所示为根据本发明一个实施例的设置在前述的第二基板 104 (104 未见于图 1) 的像素部分, 其中设有多条彼此平行的闸线路 (gate line) 106; 多条彼此平行的数据线路 (data line) 108, 其垂直于该闸线路 106; 及多个薄膜晶体管 109 与像素电极 120。该薄膜晶体管 109 及像素电极 120 一般成矩阵式排列于该闸线路 106 与数据线路 108 的交叉部分。一般而言, 该第一基板 102 因为其设有彩色滤光片可称为彩色滤光基板, 而该第二基板 104 可称为薄膜晶体管基板。第一基板 102 与第二基板 104 间一般设有间隔件 (spacer) (未示于图中) 用以界定该基板之间的间隔 (gap)。

[0042] 参见图 1, 像素电极 120 设于由两相邻闸线路 106 以及两相邻数据线路 108 所界定的像素区域内。在此实施例中, 前述的第一构件例如通过将多个阵列排列的突起 130 设于该第一基板而实现, 而前述的第二构件例如通过将多个阵列排列的狭缝 140 设于像素电极 120 而实现。突起 130 以及狭缝 140 大致上彼此平行且交错排列。

[0043] 参见图 1, 每个狭缝 140 设有多个排列成锯齿状的凹口 (jagged) 140a。两相邻的突起 130 以及狭缝 140 之间的间距标示为 c , 且该间距 c 等于这些凹口 140a 的最小深度 a 再加上具有最小深度的这些凹口 140a 与突起 130 之间的距离 b 。当这些狭缝 140 未设有这些凹口 140a 且使用传统驱动方法液晶显示器时, 这些突起 130 与这些狭缝 140 之间的间距 c 需小于 $25 \mu\text{m}$, 否则位于相邻突起与狭缝所夹区域中间的液晶分子很容易因为驱动电压的瞬间变化 (偏压) 过大而出现液晶分子异常排列的情形而导致像素的反应时间增加或使显示画面产生影像滞留 (image retention) 的问题。

[0044] 当采用申请人于 2004 年年 8 月 20 日申请的中国台湾第 93123879 号专利申请发明所揭示的驱动方法, 以分阶段提供偏压的方式来使像素的驱动电压突破临界电压值 (初始电压值加上临界偏压) 的限制, 而达到较高的目标电压值。具体地说, 前述驱动方法在图框时间 t_1 时, 提供一个小于临界偏压的第一偏压, 使得原有的初始电压值在加上第一偏压之后上升至一个中间电压值。接着, 在图框时间 t_2 时, 再提供一个第二偏压, 使得驱动电压进一步由中间电压值上升至目标电压值。由于此驱动方法可以突破临界电压的限制以解决前述液晶分子异常排列的问题, 因而这些突起 130 以及这些狭缝 140 之间的间距 c 不需要再限制在小于 $25 \mu\text{m}$, 部分的 (partial) 间距可以设计为大于或等于 $25 \mu\text{m}$, 且不会发生液晶排列异常的问题。

[0045] 由于这些突起 130 以及这些狭缝 140 之间的间距 c 可以设计为大于或等于 $25\ \mu\text{m}$ ，因而单一像素区的突起 130 以及狭缝 140 的数目可以减少，藉此有效增加开口率，而使亮度的显示品质显著提升。

[0046] 此外，当这些狭缝 140 设有这些凹口 140a 且液晶显示器使用传统驱动方法时，由于反应时间较快，所以这些突起 130 以及这些狭缝 140 之间的间距 c 一般设计为小于 $30\ \mu\text{m}$ 以避免发生液晶排列异常的问题。相对地，本发明发明人经研究后发现当使用前述以分阶段提供偏压的驱动方法时，这些突起 130 以及这些设有凹口 140a 的狭缝 140 之间部分的 (partial) 间距 c 可设计为大于或等于 $30\ \mu\text{m}$ 而不会发生液晶排列异常的问题。

[0047] 此外，当这些狭缝 140 设有这些凹口 140a 时，这些突起 130 以及这些狭缝 140 之间的间距 c 最多可设计为 $50\ \mu\text{m}$ 而不会发生液晶排列异常的问题。

[0048] 本发明发明人另研究这些凹口 140a 的间距 d 以及宽度 e (参见第 2 图) 与穿透率 (transmittance) 之间的关系，其结果如下表一 (间距 c 设定为 $35\ \mu\text{m}$ ，最小深度 a 设定为 $14\ \mu\text{m}$) 所示。

[0049] 表一

[0050]

$d\ (\mu\text{m})$	$e\ (\mu\text{m})$	Transmittance	$d/(d+e)$	$(d+e)$
4.5	2.5	◎	64.3%	7.0
4	3	◎	57.1%	7.0
3.75	3.25	◎	53.6%	7.0
4	3.5	○	53.3%	7.5
4	4	○	50.0%	8.0
4.5	4	○	52.9%	8.5
5	4	○	55.6%	9.0

[0051] ◎优 ○:佳

[0052] 由表一可知，这些凹口 140a 较佳设计成其间距 d 以及宽度 e 相加等于 $7\sim 9\ \mu\text{m}$ ，皆可获得不错的穿透率。

[0053] 本发明发明人另研究这些凹口 140a 的间距 d 以及宽度 e (参见第 2 图) 与以传统驱动方法所得到的反应时间 (response time) 之间的关系，其结果如下表二 (间距 c 设定为 $35\ \mu\text{m}$ ，最小深度 a 设定为 $14\ \mu\text{m}$) 所示。

[0054] 表二

[0055]

$d\ (\mu\text{m})$	$e\ (\mu\text{m})$	反应时间
4.5	2.5	○

4	3	◎
3.75	3.25	◎
4	3.5	◎
4	4	◎
4.5	4	◎
5	4	△

[0056] ◎ :优 ○ :佳 △ :劣

[0057] 由表二可知,这些凹口 140a 的间距 d 较佳设计成不大于 $4.5 \mu\text{m}$,并且这些凹口 140a 的宽度 e 较佳设计成不小于 $3 \mu\text{m}$,藉此获得较佳的反应时间。

[0058] 更进一步同时考量穿透率与反应时间两项因素可知,这些凹口 140a 较佳设计成其间距 d 以及宽度 e 相加等于 $7 \sim 8.5 \mu\text{m}$ 。

[0059] 图 3 所示为根据本发明另一实施例的多区域垂直配向型液晶显示器的像素部分,其所例示的液晶显示器的每一个像素区域较佳设有“H”形电容电极 (storage capacitance electrode) 150,电容电极 150 具有两个侧部分 150a 通过一个中央部份 150b 互相连接。如图 3 所示,该电容电极 150 的两个侧部分 150a 设在像素区域中邻近数据线路 108 的位置。相对于传统液晶显示器的电容电极一般设计成仅具有前述的中央部份 150b,该电容电极 150 的两个侧部分 150a 与像素电极 120 相重叠处可提供额外的储存电容。该电容电极 150 一般是与闸线路 106 及闸电极一起由一闸金属层图案化而成。因此,在图 3 中,该电容电极 150 与闸线路 106 以阴影表示以帮助了解。由于闸金属层一般是以不透光的导电金属例如铝 (aluminum)、铬 (chromium)、钽 (tantalum) 或钼 (molybdenum) 形成,因此该电容电极 150 的两个侧部分 150a 可作为一辅助光遮蔽层而用来遮蔽漏光。

[0060] 图 1 所例示的液晶显示器的每个突起 130 具有多个分岔部 130a 设于正对像素电极 120 的边缘的位置。由于液晶分子的长轴会沿着分岔部 130a 与狭缝 140 的垂直方向排列,因此将该分岔部 130a 与狭缝 140 的夹角保持在小于或等于 45° ,藉此使得在分岔部 130a 与狭缝 140 交界附近的液晶分子的长轴的排列方向差异大幅降低至最多 45° 。这有效抑制异常排列 (disclination) 发生在狭缝 140 与像素电极 120 的边缘交界的邻近区域。然而由于突起 130 以及像素电极 120 分别形成在不同基板上,因此不同基板间的对位误差常常会造成分岔部 130a 无法准确设于正对像素电极 120 的边缘,反而导致液晶分子异常排列的变暗区域出现在狭缝 140 与像素电极边缘交界的邻近区域。

[0061] 如图 1 及图 4 所示,该像素电极 120 被这些狭缝 140 分隔成四个部分电极 120A、120B、120C 以及 120D。每两个相邻的部分电极至少为一个连接部 122 接合在一起。每一个连接部 122 具有一个第一部份 122a 以及一个第二部分 122b (参见图 4),该第一部份 122a 的延伸方向垂直于这些突起 130 的延伸方向,该第二部分 122b 的延伸方向平行于这些数据线路 108。在此实施例中,每个连接部 122 的第二部分 122b 并未完全与该突起 130 的分岔部 130a 重叠 (也即该第二部分 122b 与该分岔部 130a 并未完全垂直投影在基板平面上相

同的区域)。本发明发明人经研究后发现在前述第二部分 122b 未与该分岔部 130a 重叠的区域会呈现变暗 (darkened) 的状况。而在该呈现黑暗的区域,其已发现当施以电压时液晶分子的方位改变得很慢。这将降低对比以及反应时间,因而使显示品质恶化。并且若两基板对位产生误差,使得该第二部分 122b 与该分岔部 130a 产生错位而未重叠在一起,其错位区域也会产生变暗的状况。

[0062] 图 5 所示为根据本发明另一个实施例的多区域垂直配向型液晶显示器的像素部分。除了每个连接部 122 的第二部分 122b 完全与该突起 130 的分岔部 130a 重叠(也即该第二部分 122b 与该分岔部 130a 垂直投影在基板平面上相同的区域)之外,图 5 所示的液晶显示器大致与图 1 及图 4 所示的液晶显示器相同。本发明发明人经研究后发现此实施例的设计可有效缩小前述呈现变暗的区域。且当两基板产生在图 5 中上下方向的对位异常时,如此设计也可以有效减少产生变暗的区域。

[0063] 图 6 所示为根据本发明另一个实施例的多区域垂直配向型液晶显示器的像素部分。在此实施例中,前述的第一构件通过将多个阵列排列的突起 230 设于该第一基板而实现,而前述的第二构件通过将多个阵列排列的狭缝 240 设于该像素电极 220 而实现。这些突起 230 以及这些狭缝 240 大致上彼此交错排列,其中夹设于两相邻突起 230 的狭缝 240 被弯折成“之”字形。如图所示,该像素电极 220 被这些狭缝 240 分隔成三个部分电极 220A、220B 以及 220C。每两个相邻的部分电极至少为一连接部接合在一起。这些部分电极 220A、220B 以及 220C 各具有多个突出部 224,这些突出部 224 的延伸方向垂直于这些突起 230 的延伸方向。值得注意的是,这些突起 230 在正对该像素电极靠近数据线路的边缘的位置并未设置有任何平行数据线路的分岔部 (branch),因此可有效减少分岔部对位误差所造成的变暗区域。

[0064] 图 7 所示为根据本发明另一个实施例的多区域垂直配向型液晶显示器的像素部分。相较于图 1-6 所例示的多区域垂直配向型液晶显示器,图 7 所示的显示器仅设有由多个阵列排列的狭缝 340 所构成的第二构件,而不需在第一基板设置前述的第一构件即可达到改善视野角度表现的目的。如图所示,该像素电极 320 具有一个十字形主体 (cross-shaped main body) 320a 以及多个突出部 320b 由该十字形主体 320a 延伸而出。在图 7 所示的显示器中,每一个像素包含四个区域 (domain) A、B、C 以及 D,其中的液晶分子的方位 (orientation) 分别被设定为四个互为不同的方向,藉此有效改善液晶显示器的视野角度表现。

[0065] 在图 7 所示的液晶显示器中,每一个像素区域较佳设有一个具有一十字形中央部份 350a 以及两个侧部分 350b 的电容电极 350。该十字形中央部份 350a 大致形成在正对该像素电极 320 的该十字形主体 320a 的位置。该两个侧部分 350b 通过该十字形中央部份 350a 互相连接,且该两个侧部分 350b 分别设在像素区域中邻近数据线路 108 的位置。相对于传统液晶显示器的电容电极一般设计成仅具有前述的十字形中央部份 350a 的横向部分,该电容电极 350 的中央部份 350a 的纵向部分以及两个侧部分 350b 可提供额外的储存电容。该电容电极 350 一般与闸线路 106 及闸电极一起由一闸金属层图案化而成。因此,在图 7 中,该电容电极 350 与闸线路 106 以阴影表示以帮助了解。由于闸金属层一般是以不透光的导电金属例如铝、铬、钽或钼形成,因此该电容电极 350 的中央部份 350a 的纵向部分以及两个侧部分 350b 可作为一辅助光遮蔽层而用来遮蔽漏光。

[0066] 虽然在图 1-6 所示的显示器中,该第一构件通过将多个阵列排列的突起设于该第一基板而实现,且第二构件通过将多个阵列排列的狭缝设于该像素电极而实现,然而根据本发明的第一构件与第二构件也可以下述的结构实现。例如第一构件是狭缝(例如设于该第一基板的共同电极上)搭配第二构件是突起(设于该第二基板上)的结构,或是第一构件与第二构件皆为突起或皆为狭缝的结构。接着,用以形成这些突起的制程叙述如下。当这些突起要形成在彩色滤光基板时,先将一光阻涂布于彩色滤光基板表面,转移一预先设定图案(参照图 1-7 所示的突起图案),然后显影而形成这些突起。该制程可通过传统技术而轻易实施。此外,这些狭缝可利用传统像素电极形成步骤而与像素电极一起形成。

[0067] 虽然本发明已以前述实施例揭示,然其并非用以限定本发明,任何本领域普通技术人员在不脱离本发明的精神和范围内,当可作各种更动与修改。因此本发明的保护范围当视后附的权利要求范围所界定者为准。

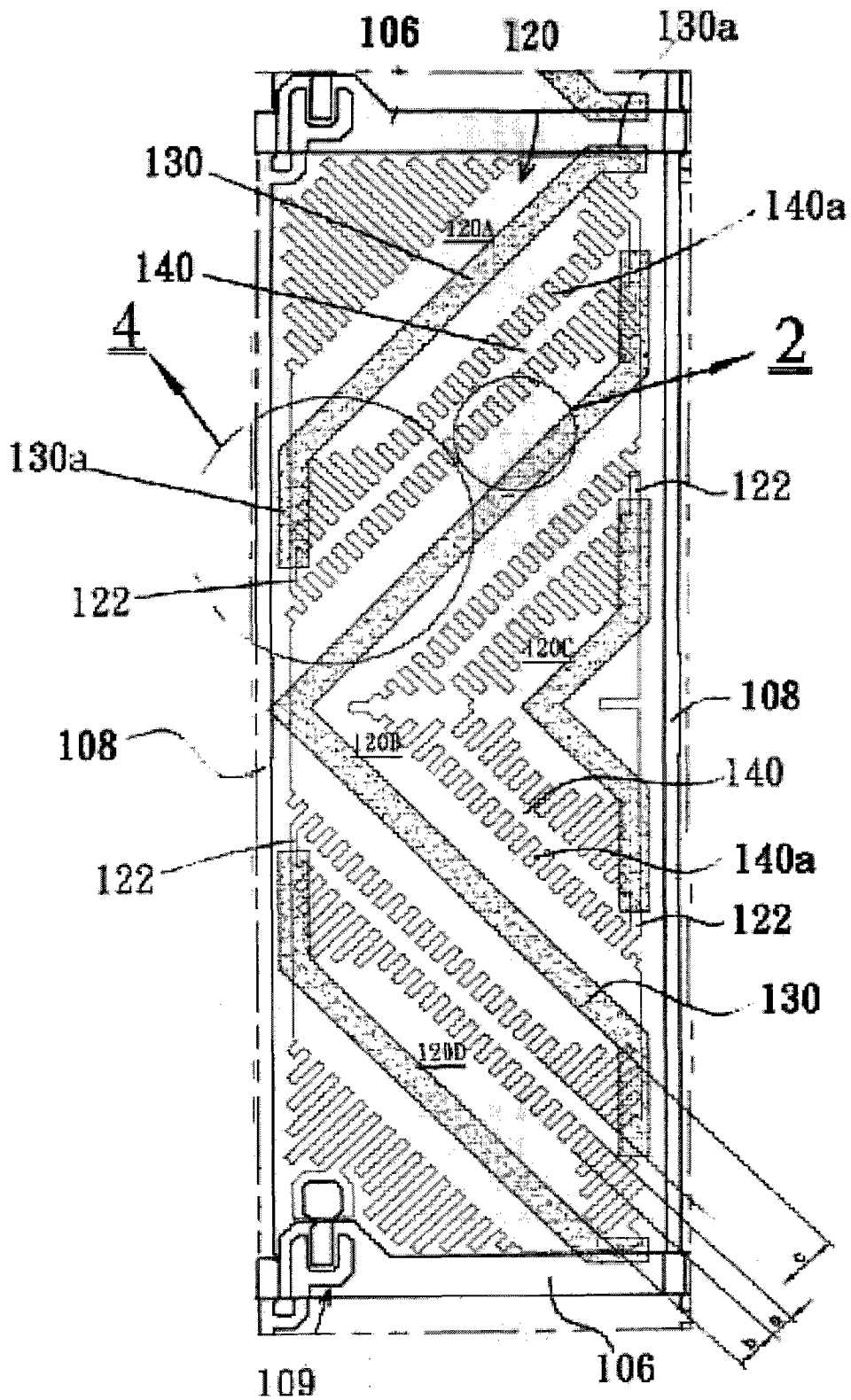
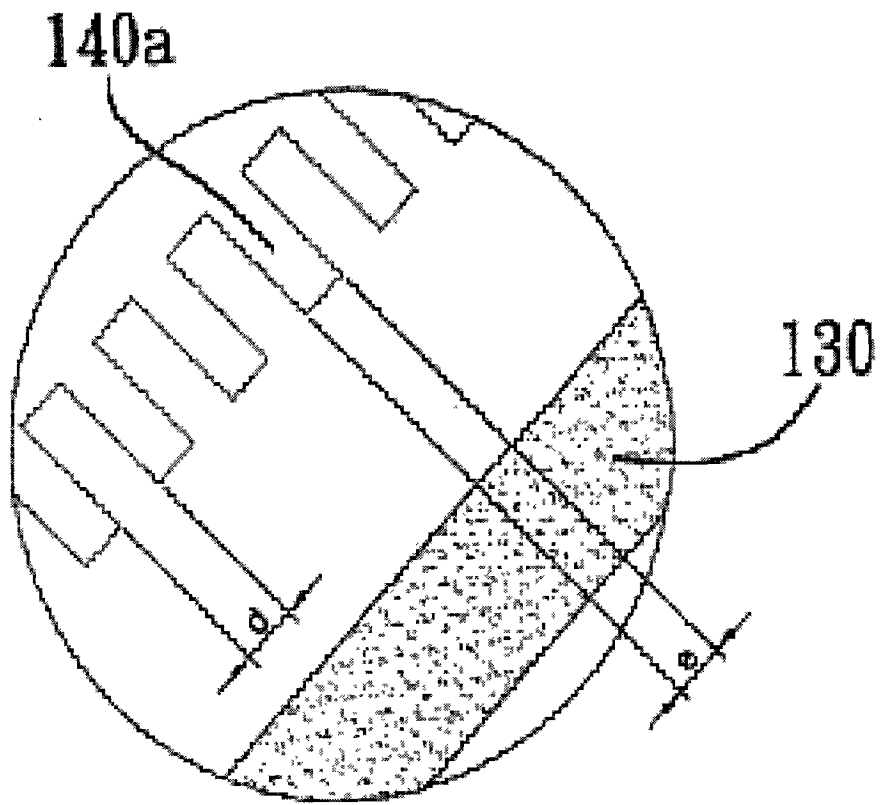


图 1



2

图 2

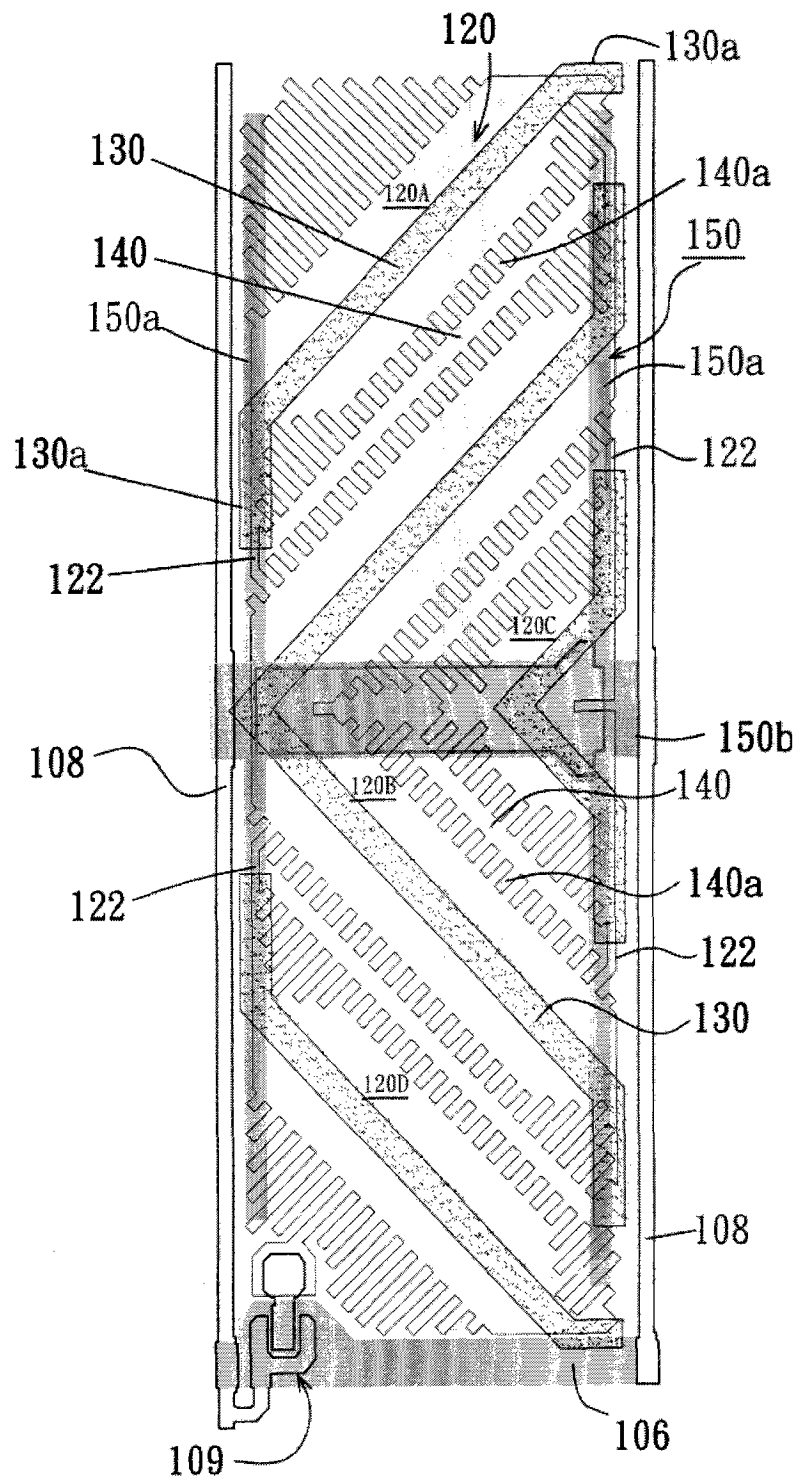


图 3

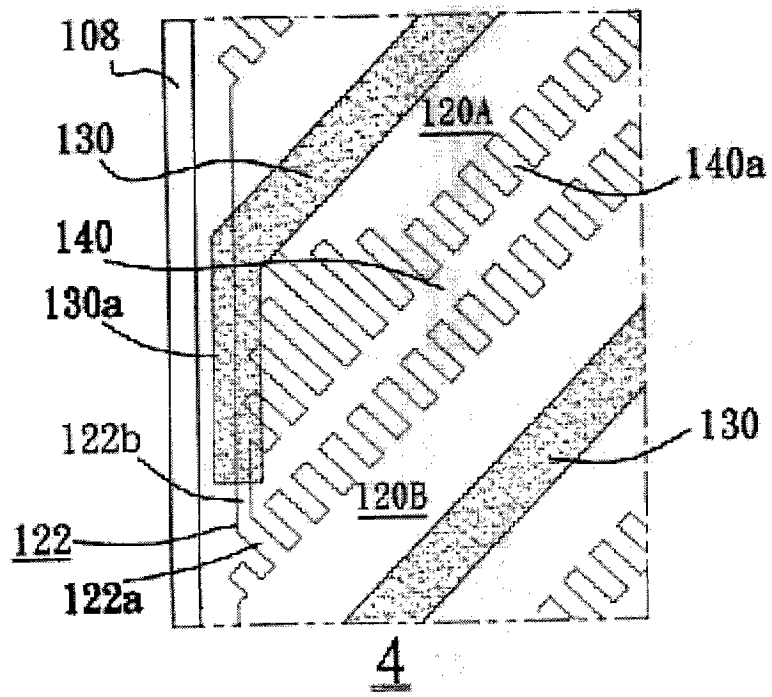


图 4

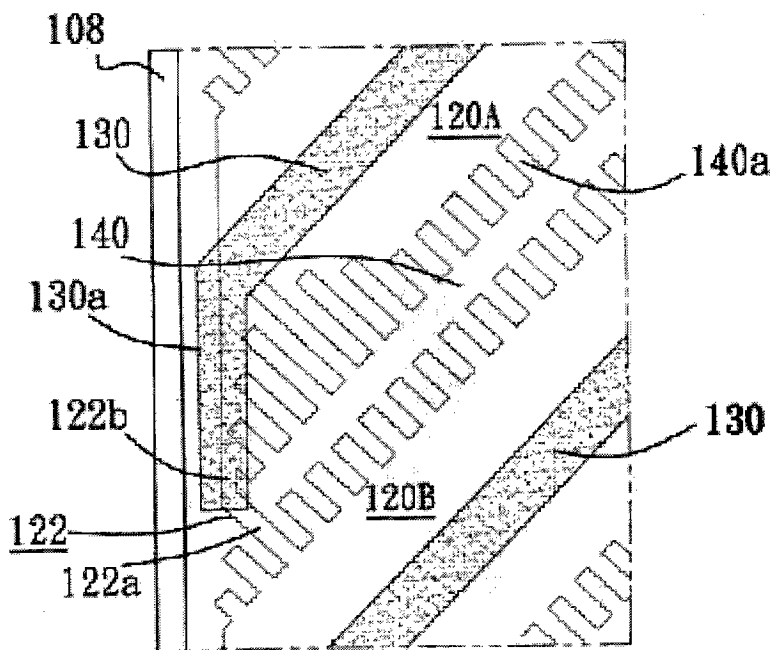


图 5

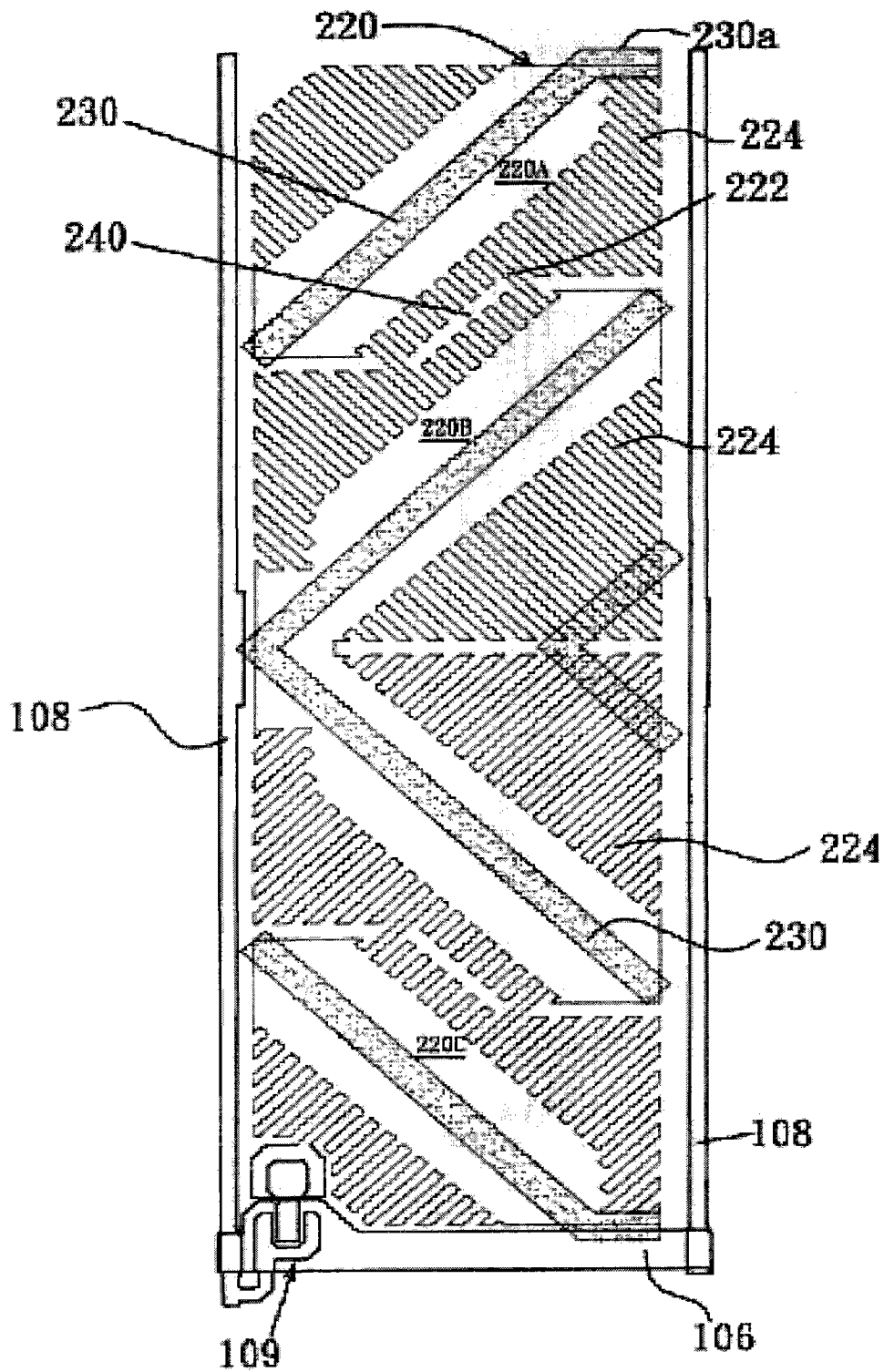


图 6

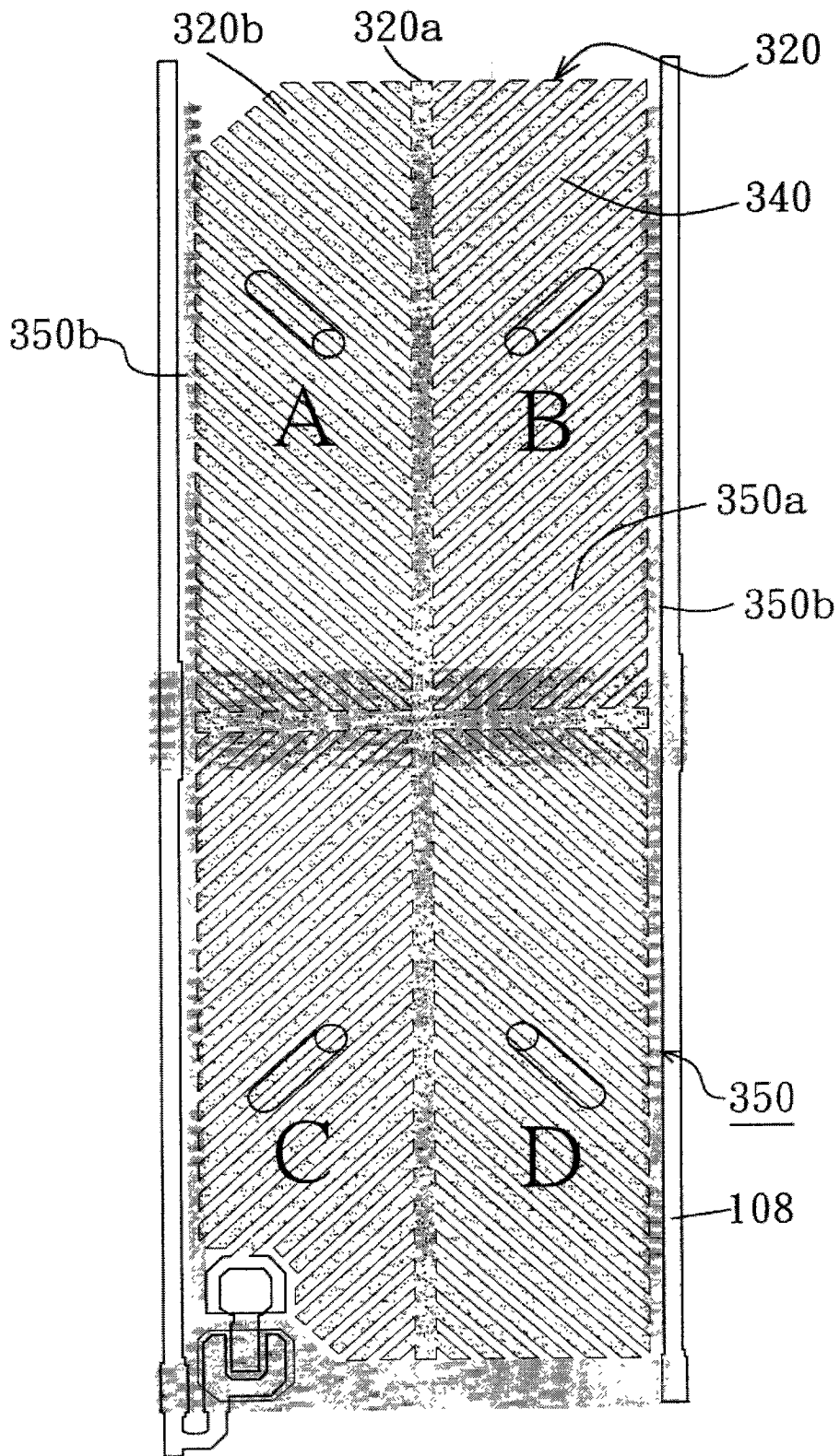


图 7

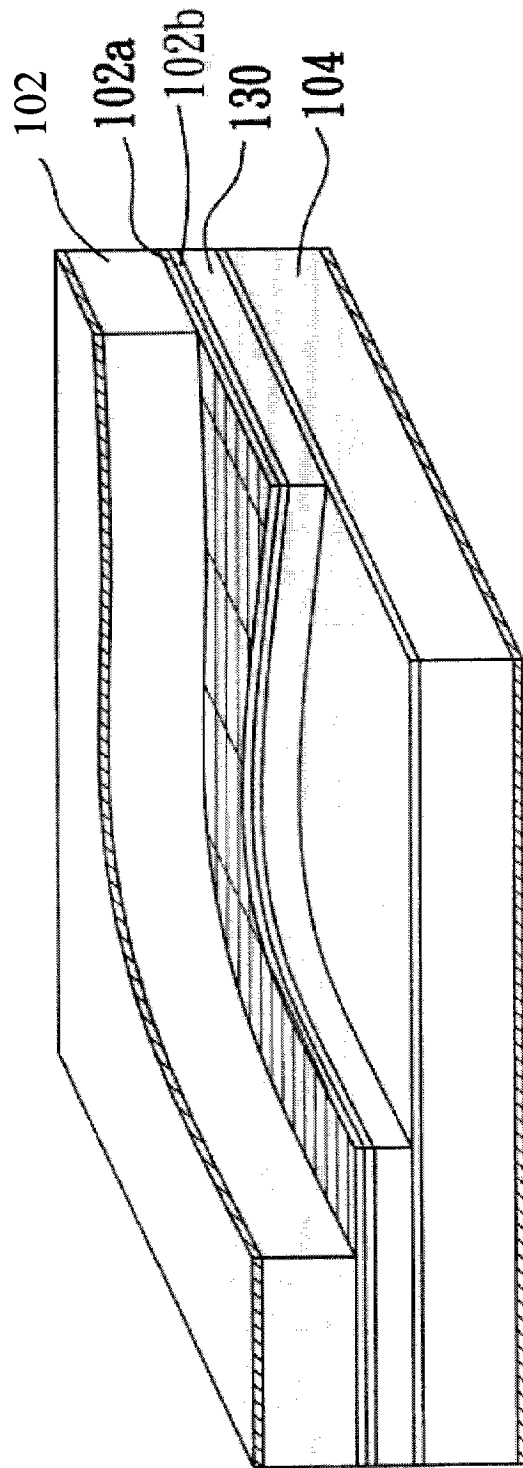


图 8

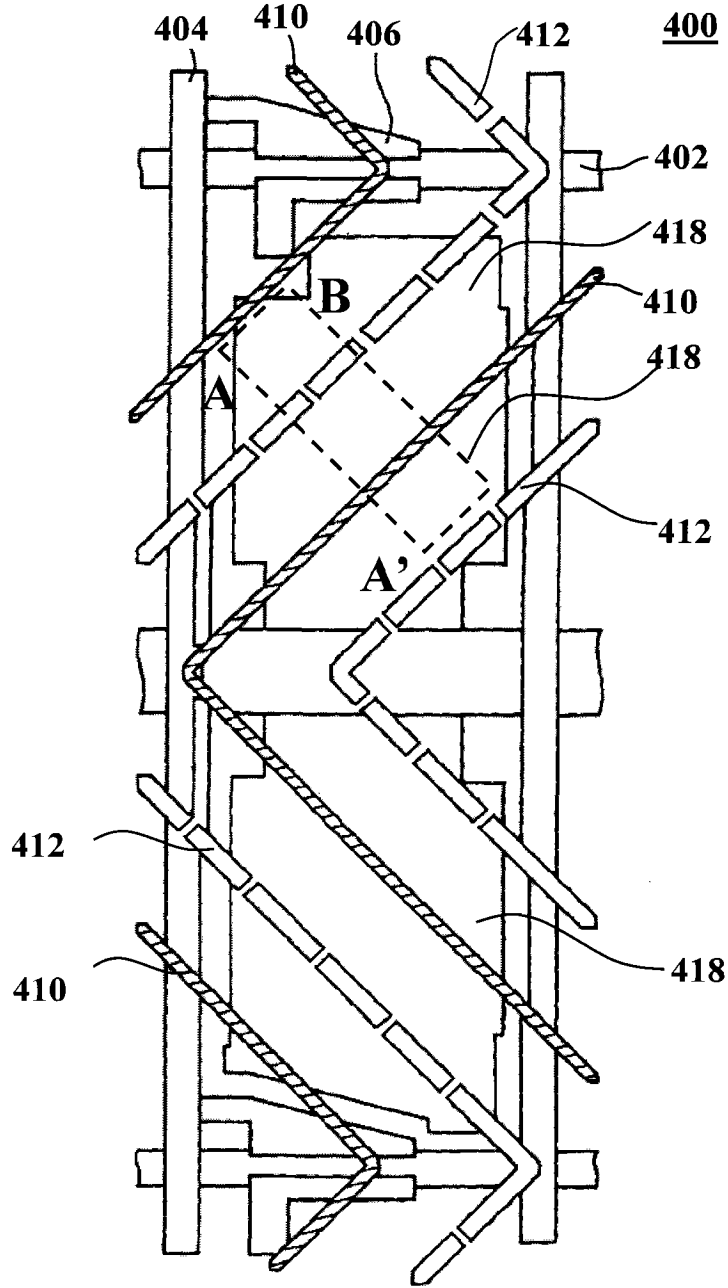


图 9A

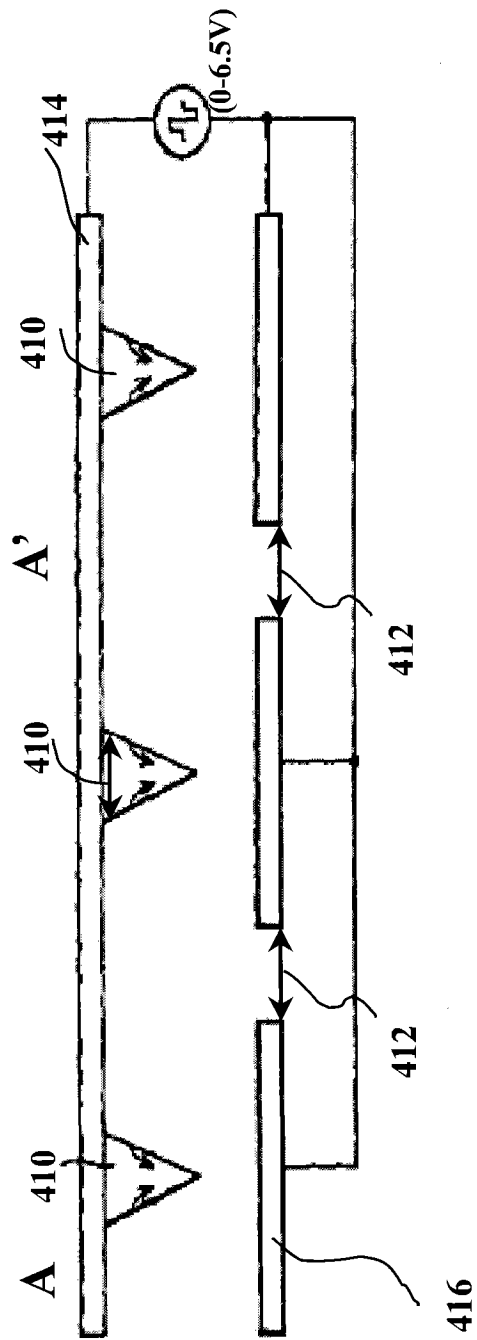


图 9B

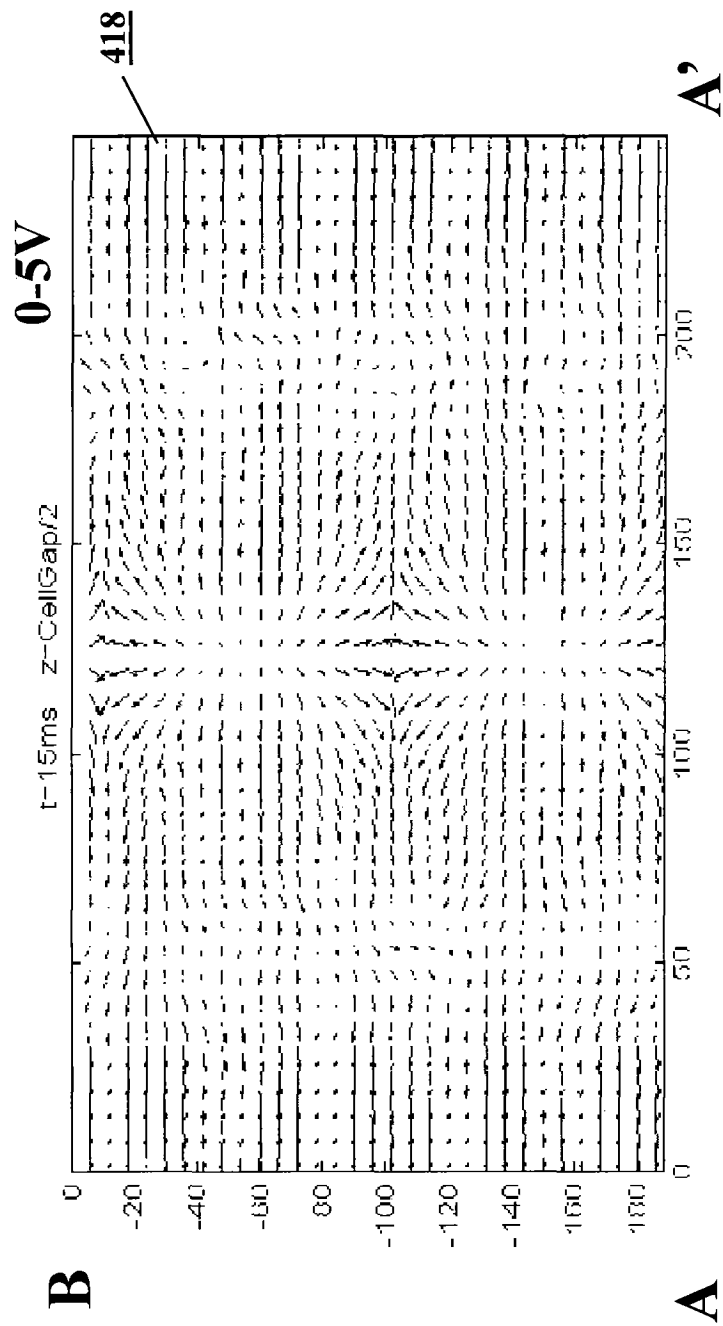


图 10A

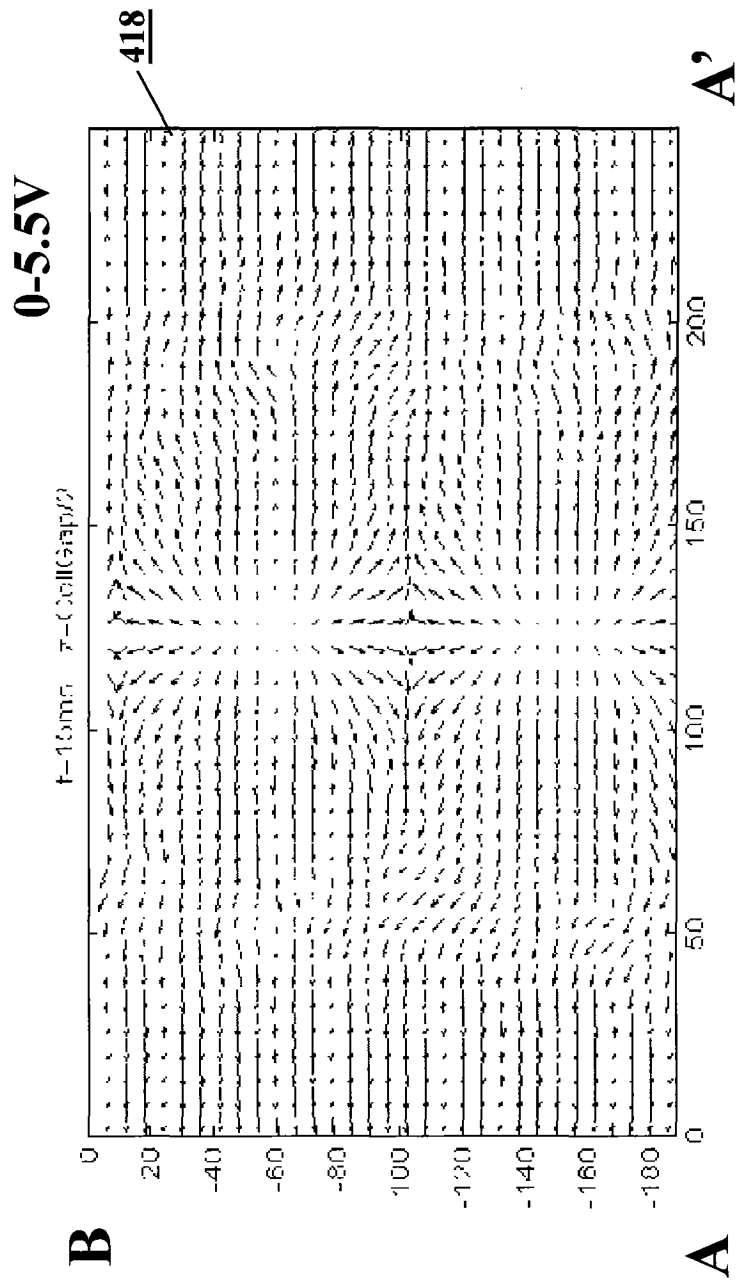


图 10B

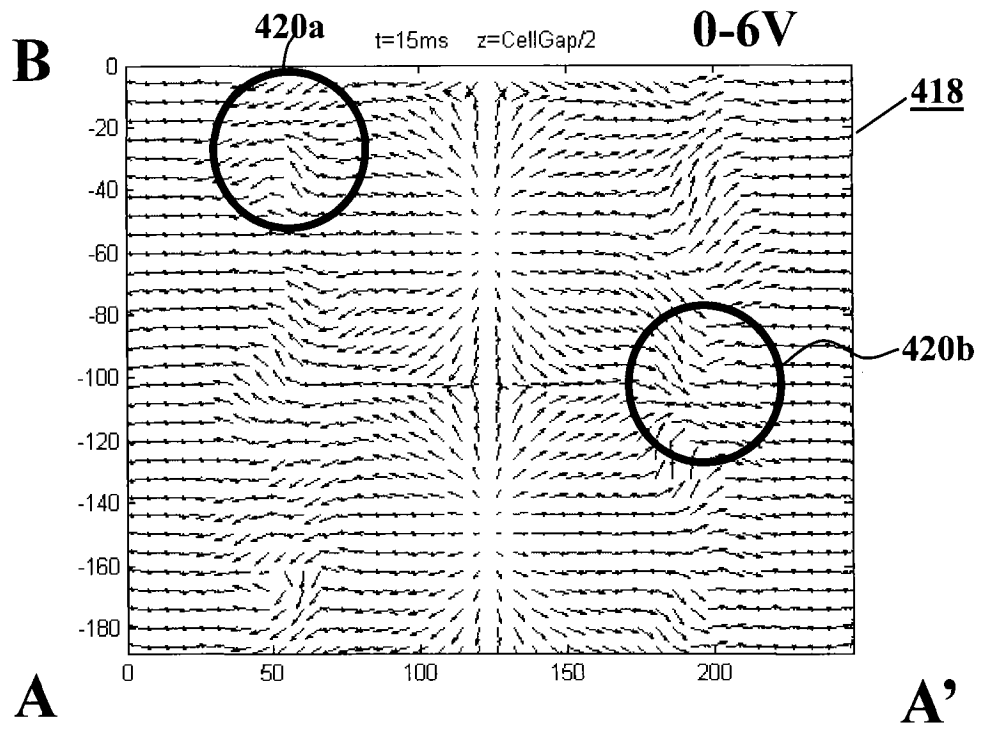


图 10D

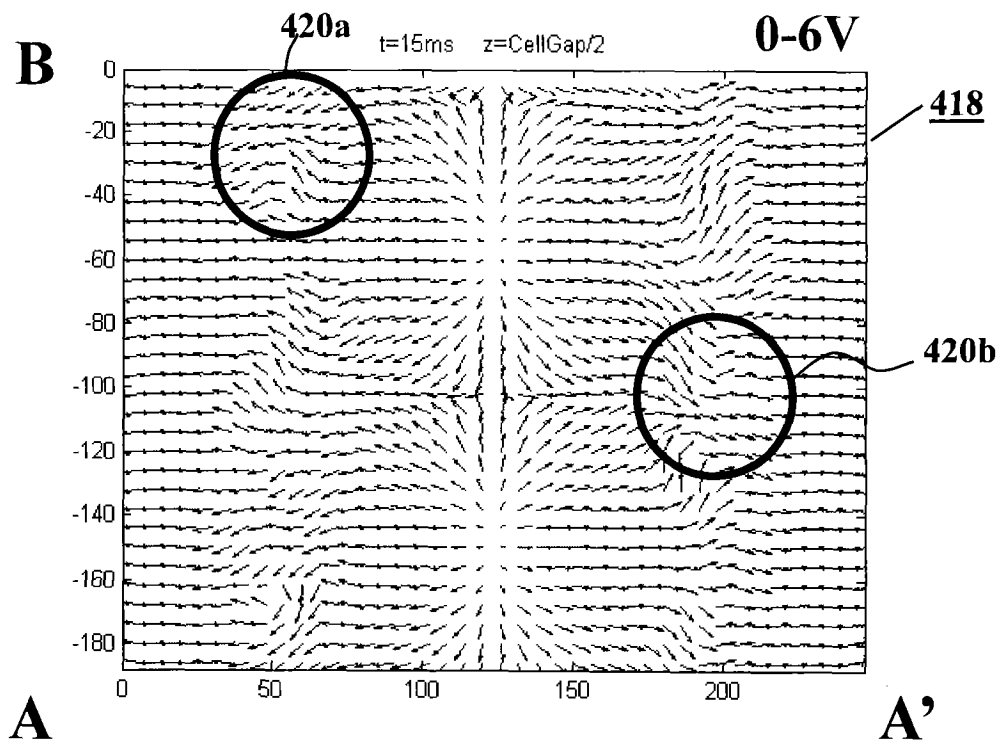


图 10E

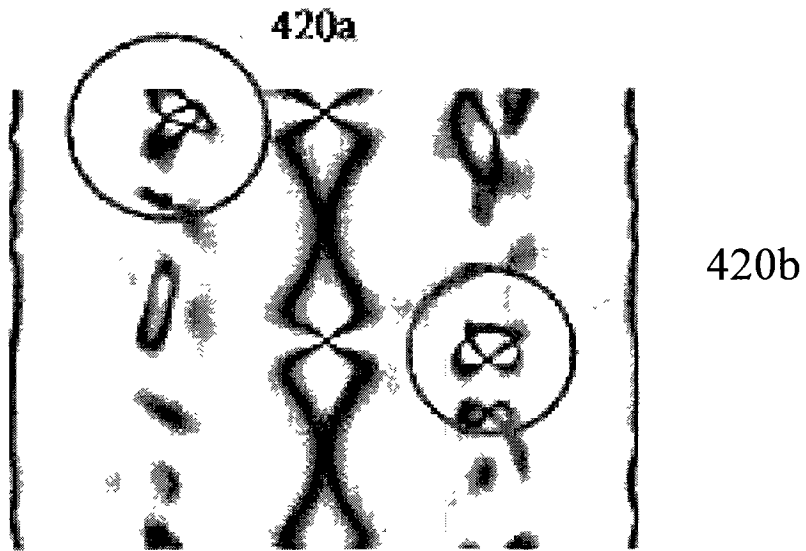


图 11

专利名称(译)	液晶显示器		
公开(公告)号	CN102436097A	公开(公告)日	2012-05-02
申请号	CN201110415099.8	申请日	2005-09-19
[标]申请(专利权)人(译)	群创光电股份有限公司		
申请(专利权)人(译)	奇美电子股份有限公司		
当前申请(专利权)人(译)	奇美电子股份有限公司		
[标]发明人	许哲铭 谢明峰 谢志勇 陈建宏		
发明人	许哲铭 谢明峰 谢志勇 陈建宏		
IPC分类号	G02F1/1337 G02F1/1362 G02F1/1368 G02F1/133		
代理人(译)	陈亮		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器，包含经垂直配向处理的第一基板及第二基板；一个液晶层夹设于第一及第二基板之间，液晶层包含当大致无电场施加于液晶层时大致垂直于第一基板的主要表面的液晶分子；多条闸线路与数据线路设于第二基板上，闸线路与数据线路配置以形成多个矩阵排列的像素区域，每一个像素区域是由两相邻闸线路以及两相邻数据线路所界定；多个像素电极设于像素区域，像素电极具有靠近闸线路的第一边以及靠近数据线路的第二边；多个阵列排列的突起设于第一基板；以及多个阵列排列的狭缝设于像素电极，狭缝与突起彼此交错排列。

