



(12) 发明专利

(10) 授权公告号 CN 102209930 B

(45) 授权公告日 2014. 07. 16

(21) 申请号 200980144675. 0

(22) 申请日 2009. 07. 23

(30) 优先权数据

2008-314685 2008. 12. 10 JP

(85) PCT国际申请进入国家阶段日

2011. 05. 09

(86) PCT国际申请的申请数据

PCT/JP2009/063207 2009. 07. 23

(87) PCT国际申请的公布数据

W02010/067639 JA 2010. 06. 17

(73) 专利权人 夏普株式会社

地址 日本大阪府

(72) 发明人 津幡俊英

(74) 专利代理机构 北京市隆安律师事务所

11323

代理人 权鲜枝

(51) Int. Cl.

G02F 1/1343 (2006. 01)

G02F 1/1368 (2006. 01)

(56) 对比文件

JP 特开平 6-102537 A, 1994. 04. 15,

WO 02/065203 A1, 2002. 08. 22,

US 2006/0023137 A1, 2006. 02. 02,

US 2005/0162599 A1, 2005. 07. 28,

审查员 郭栋

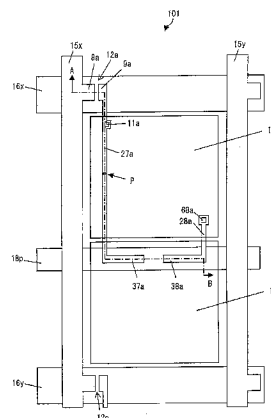
权利要求书5页 说明书33页 附图45页

(54) 发明名称

有源矩阵基板、有源矩阵基板的制造方法、液晶面板、液晶面板的制造方法、液晶显示装置、液晶显示单元、电视接收机

(57) 摘要

本发明的用于液晶面板的有源矩阵基板具备:扫描信号线(16x)、数据信号线(15x)以及连接到扫描信号线(16x)和数据信号线(15x)的晶体管(12a),在1个像素(101)中设有2个像素电极(17a、17b),一方像素电极(17a)经过晶体管(12a)连接到数据信号线(15x),并且上述有源矩阵基板具备电连接到该像素电极(17a)的电容电极(37a、38a),在这些电容电极(37a、38a)与另一方像素电极(17b)之间分别形成电容。由此,能在电容耦合型的像素分割方式的有源矩阵基板和具备该有源矩阵基板的液晶面板中提高其制造成品率。



1. 一种有源矩阵基板,其特征在于:

具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在1个像素区域中设有第1像素电极和第2像素电极,

上述第1像素电极经过上述晶体管连接到上述数据信号线,

上述有源矩阵基板具备电连接到上述第1像素电极和第2像素电极中的一方像素电极的第1电容电极和第2电容电极,

在上述第1像素电极和第2像素电极中的另一方像素电极与上述第1电容电极之间形成电容,在该另一方像素电极与上述第2电容电极之间形成电容,

上述第1电容电极的至少一部分隔着覆盖上述晶体管的沟道的层间绝缘膜与上述另一方像素电极重叠,上述第2电容电极的至少一部分隔着上述层间绝缘膜与上述另一方像素电极重叠,

上述层间绝缘膜包括无机绝缘膜和比该无机绝缘膜厚的有机绝缘膜,在与上述第1电容电极重叠的部分的至少一部分和与上述第2电容电极重叠的部分的至少一部分除去了有机绝缘膜,

上述层间绝缘膜具有除去了上述有机绝缘膜而成的薄膜部,所述薄膜部包括与上述第1电容电极的一部分和上述第2电容电极的一部分重叠的区域,

上述第1电容电极和第2电容电极在扫描信号线的延伸方向上排列配置,并且

上述第1电容电极跨越上述薄膜部的1边,上述第2电容电极跨越与该1边相对的边。

2. 根据权利要求1所述的有源矩阵基板,其特征在于:

上述晶体管的一个导通电极、上述第1电容电极和上述第2电容电极形成于同层。

3. 根据权利要求1或2所述的有源矩阵基板,其特征在于:

上述第1像素电极和第2像素电极的外周包括多个边,并且上述第1像素电极的一边与上述第2像素电极的一边相邻,上述第1电容电极和第2电容电极分别配置为与该相邻的2个边的间隙、上述第1像素电极和上述第2像素电极重叠。

4. 根据权利要求1或2所述的有源矩阵基板,其特征在于:

上述晶体管的一个导通电极经过接触孔连接到上述第1像素电极,并且该导通电极经过从该导通电极引出的引出配线连接到上述第1电容电极,

上述第1像素电极和上述第2电容电极经过接触孔连接。

5. 根据权利要求1或2所述的有源矩阵基板,其特征在于:

上述晶体管的一个导通电极和上述第1像素电极经过接触孔连接,并且上述第1像素电极和上述第1电容电极经过接触孔连接,

上述第1像素电极和上述第2电容电极经过接触孔连接。

6. 根据权利要求1或2所述的有源矩阵基板,其特征在于:

上述晶体管的一个导通电极经过接触孔连接到上述第1像素电极,

上述第2像素电极和上述第1电容电极经过接触孔连接,并且上述第2像素电极和上述第2电容电极经过接触孔连接。

7. 根据权利要求1或2所述的有源矩阵基板,其特征在于:

以扫描信号线的延伸方向为行方向,上述第1像素电极和第2像素电极在列方向上排列。

8. 根据权利要求 7 所述的有源矩阵基板,其特征在于:

在行方向上相邻的 2 个像素区域中,其一方像素区域中的上述第 1 像素电极与另一方像素区域中的上述第 2 像素电极在行方向上相邻。

9. 根据权利要求 1 或 2 所述的有源矩阵基板,其特征在于:

上述第 1 像素电极包围上述第 2 像素电极。

10. 根据权利要求 1 或 2 所述的有源矩阵基板,其特征在于:

上述第 2 像素电极包围上述第 1 像素电极。

11. 根据权利要求 1 或 2 所述的有源矩阵基板,其特征在于:

还具备保持电容配线,所述保持电容配线与上述第 1 像素电极或电连接到该第 1 像素电极的导电体形成电容,并且与上述第 2 像素电极或电连接到该第 2 像素电极的导电体形成电容。

12. 根据权利要求 11 所述的有源矩阵基板,其特征在于:

上述保持电容配线以横穿上述像素区域的中央的方式与上述扫描信号线在相同的方向上延伸。

13. 根据权利要求 11 所述的有源矩阵基板,其特征在于:

上述第 1 电容电极和上述第 2 电容电极分别与上述保持电容配线形成电容。

14. 根据权利要求 1 或 2 所述的有源矩阵基板,其特征在于:

上述薄膜部与上述第 1 像素电极和第 2 像素电极中的任一方重叠。

15. 根据权利要求 1 或 2 所述的有源矩阵基板,其特征在于:

上述第 1 像素电极包围上述第 2 像素电极,

上述第 2 像素电极的外周包括相互平行的 2 个边,并且上述第 1 像素电极的外周包括隔着第 1 间隙与上述 2 个边中的一方相对的边和隔着第 2 间隙与另一方相对的边,

上述第 1 电容电极与上述第 1 像素电极、上述第 1 间隙和上述第 2 像素电极重叠配置,并且上述第 2 电容电极与上述第 2 像素电极、上述第 2 间隙和上述第 1 像素电极重叠配置。

16. 一种有源矩阵基板,其特征在于:

具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在 1 个像素区域中设有第 1 像素电极、第 2 像素电极和第 3 像素电极,

上述第 1 像素电极经过上述晶体管连接到上述数据信号线,

上述第 3 像素电极电连接到上述第 1 像素电极,

上述有源矩阵基板具备电连接到上述第 1 像素电极的第 1 电容电极和电连接到上述第 3 像素电极的第 2 电容电极,

在上述第 1 电容电极和上述第 2 像素电极之间形成电容,在上述第 2 电容电极和上述第 2 像素电极之间形成电容。

17. 一种有源矩阵基板,其特征在于:

具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在 1 个像素区域中设有第 1 像素电极、第 2 像素电极和第 3 像素电极,

上述第 1 像素电极经过上述晶体管连接到上述数据信号线,

上述第 3 像素电极电连接到上述第 1 像素电极,

上述有源矩阵基板具备电连接到上述第 2 像素电极的第 1 电容电极和第 2 电容电极,

在上述第 1 电容电极和上述第 1 像素电极之间形成电容,在上述第 2 电容电极和上述第 3 像素电极之间形成电容。

18. 一种有源矩阵基板,其特征在于:

具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在 1 个像素区域中设有第 1 像素电极、第 2 像素电极和第 3 像素电极,

上述第 2 像素电极经过上述晶体管连接到上述数据信号线,

上述有源矩阵基板具备电连接到上述第 2 像素电极的第 1 电容电极和第 2 电容电极,

在上述第 1 电容电极和上述第 1 像素电极之间形成电容,在上述第 2 电容电极和上述第 3 像素电极之间形成电容。

19. 一种有源矩阵基板,其特征在于:

具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在 1 个像素区域中设有第 1 像素电极、第 2 像素电极和第 3 像素电极,

上述第 2 像素电极经过上述晶体管连接到上述数据信号线,

上述有源矩阵基板具备电连接到上述第 1 像素电极的第 1 电容电极和电连接到上述第 3 像素电极的第 2 电容电极,

在上述第 1 电容电极和上述第 2 像素电极之间形成电容,在上述第 2 电容电极和上述第 2 像素电极之间形成电容。

20. 根据权利要求 16 ~ 19 中的任一项所述的有源矩阵基板,其特征在于:

在上述像素区域还具备第 1 保持电容配线 and 第 2 保持电容配线,

上述第 1 电容电极与上述第 1 保持电容配线形成电容,上述第 2 电容电极与上述第 2 保持电容配线形成电容。

21. 一种有源矩阵基板的制造方法,其特征在于:

所述有源矩阵基板具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在 1 个像素区域中设有第 1 像素电极和第 2 像素电极,上述第 1 像素电极经过上述晶体管连接到上述数据信号线,

所述有源矩阵基板的制造方法包括如下工序:

形成第 1 电容电极和第 2 电容电极,该第 1 电容电极电连接到上述第 1 像素电极和第 2 像素电极中的一方像素电极,并且与另一方像素电极形成电容,该第 2 电容电极电连接到上述一方像素电极,并且与上述另一方像素电极形成电容;

检测上述第 1 电容电极与上述另一方像素电极的短路和上述第 2 电容电极与上述另一方像素电极的短路中的至少一方;以及

在检测出上述第 1 电容电极与上述另一方像素电极的短路的情况下,将上述第 1 电容电极在与上述一方像素电极的连接位置和短路位置之间切断,在检测出上述第 2 电容电极与上述另一方像素电极的短路的情况下,将上述第 2 电容电极在与上述一方像素电极的连接位置和短路位置之间切断。

22. 一种有源矩阵基板的制造方法,其特征在于:

所述有源矩阵基板具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在 1 个像素区域中设有第 1 像素电极和第 2 像素电极,上述第 1 像素电极经过上述晶体管连接到上述数据信号线,

所述有源矩阵基板的制造方法包括如下工序：

形成第 1 电容电极和第 2 电容电极，该第 1 电容电极电连接到上述第 1 像素电极和第 2 像素电极中的一方像素电极，并且与另一方像素电极和保持电容配线形成电容，该第 2 电容电极电连接到上述一方像素电极，并且与上述另一方像素电极和上述保持电容配线形成电容；

检测上述第 1 电容电极与上述另一方像素电极的短路、上述第 2 电容电极与上述另一方像素电极的短路、上述第 1 电容电极与上述保持电容配线的短路、上述第 2 电容电极与上述保持电容配线的短路中的至少一方；以及

在检测出上述第 1 电容电极与上述另一方像素电极的短路或者上述第 1 电容电极与上述保持电容配线的短路的情况下，将上述第 1 电容电极在与上述一方像素电极的连接位置和短路位置之间切断，在检测出上述第 2 电容电极与上述另一方像素电极的短路或者上述第 2 电容电极与上述保持电容配线的短路的情况下，将上述第 2 电容电极在与上述一方像素电极的连接位置和短路位置之间切断。

23. 一种液晶面板的制造方法，其特征在于：

所述液晶面板具备：扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管，在 1 个像素区域中设有第 1 像素电极和第 2 像素电极，上述第 1 像素电极经过上述晶体管连接到上述数据信号线，

所述液晶面板的制造方法包括如下工序：

形成第 1 电容电极和第 2 电容电极，该第 1 电容电极电连接到上述第 1 像素电极和第 2 像素电极中的一方像素电极，并且与另一方像素电极形成电容，该第 2 电容电极电连接到上述一方像素电极，并且与上述另一方像素电极形成电容；

检测上述第 1 电容电极与上述另一方像素电极的短路以及上述第 2 电容电极与上述另一方像素电极的短路中的至少一方；以及

在检测出上述第 1 电容电极与上述另一方像素电极的短路的情况下，将上述第 1 电容电极在与上述一方像素电极的连接位置和短路位置之间切断，在检测出上述第 2 电容电极与上述另一方像素电极的短路的情况下，将上述第 2 电容电极在与上述一方像素电极的连接位置和短路位置之间切断。

24. 一种液晶面板的制造方法，其特征在于：

所述液晶面板具备：扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管，在 1 个像素区域中设有第 1 像素电极和第 2 像素电极，上述第 1 像素电极经过上述晶体管连接到上述数据信号线，

所述液晶面板的制造方法包括如下工序：

形成第 1 电容电极和第 2 电容电极，该第 1 电容电极电连接到上述第 1 像素电极和第 2 像素电极中的一方像素电极，并且与另一方像素电极和保持电容配线形成电容，该第 2 电容电极电连接到上述一方像素电极，并且与上述另一方像素电极和上述保持电容配线形成电容；

检测上述第 1 电容电极与上述另一方像素电极的短路、上述第 2 电容电极与上述另一方像素电极的短路、上述第 1 电容电极与上述保持电容配线的短路、上述第 2 电容电极与上述保持电容配线的短路中的至少一方；以及

在检测出上述第 1 电容电极与上述另一方像素电极的短路或者上述第 1 电容电极与上述保持电容配线的短路的情况下,将上述第 1 电容电极在与上述一方像素电极的连接位置和短路位置之间切断,在检测出上述第 2 电容电极与上述另一方像素电极的短路或者上述第 2 电容电极与上述保持电容配线的短路的情况下,将上述第 2 电容电极在与上述一方像素电极的连接位置和短路位置之间切断。

25. 一种液晶面板,具备权利要求 1 ~ 20 中的任一项所述的有源矩阵基板。

26. 一种液晶显示单元,其特征在于:

具备权利要求 25 所述的液晶面板和驱动器。

27. 一种液晶显示装置,其特征在于:

具备权利要求 26 所述的液晶显示单元和光源装置。

28. 一种电视接收机,其特征在于:

具备权利要求 27 所述的液晶显示装置和接收电视广播的调谐器部。

有源矩阵基板、有源矩阵基板的制造方法、液晶面板、液晶面板的制造方法、液晶显示装置、液晶显示单元、电视接收机

技术领域

[0001] 本发明涉及在 1 像素区域设有多个像素电极的有源矩阵基板和使用该有源矩阵基板的液晶显示装置（像素分割方式）。

背景技术

[0002] 为了提高液晶显示装置的 γ 特性的视场角依赖性（例如抑制画面泛白等），提出了如下液晶显示装置（像素分割方式，例如参照专利文献 1）：将设于 1 像素的多个子像素控制为不同的亮度，利用这些子像素的面积灰度级来显示中间灰度级。

[0003] 在专利文献 1 记载的有源矩阵基板中，如图 47 所示，3 个像素电极 121a ~ 121c 在 1 个像素区域中沿着数据信号线 115 排列，晶体管 116 的源极电极 116s 连结到接触电极 117a，接触电极 117a 和控制电极 118 经过引出配线 119 连接，控制电极 118 和接触电极 117b 经过引出配线 126 连接，接触电极 117a 和像素电极 121a 经过接触孔 120a 连接，接触电极 117b 和像素电极 121c 经过接触孔 120b 连接，电漂浮的像素电极 121b 隔着绝缘层与控制电极 118 重叠，像素电极 121b 与像素电极 121a、121c 分别电容耦合（电容耦合型的像素分割方式）。另外，在控制电极 118 与电容配线 113 的重叠部分形成保持电容。在采用该有源矩阵基板的液晶显示装置中，能使与像素电极 121a、121c 对应的子像素分别为亮子像素，使与像素电极 121b 对应的子像素为暗子像素，能利用这些亮子像素（2 个）、暗子像素（1 个）的面积灰度级来显示中间灰度级。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献 1：日本国公开专利公报“特开 2006-39290 号公报（公开日：2006 年 2 月 9 日）”

发明内容

[0007] 发明要解决的问题

[0008] 然而，在图 47 的有源矩阵基板中，例如，在控制电极 118 与像素电极 121b 发生短路的情况下，虽然能通过切断引出配线 119 来避免从数据信号线对像素电极 121b 写入信号电位，然而像素电极 121b 就失去了与像素电极 121a 的电容耦合。

[0009] 这样，在以往的有源矩阵基板中，与像素电极 121b 对应的子像素（暗子像素）容易成为缺陷，有可能降低成品率。

[0010] 鉴于上述课题，在本发明中，提出了在电容耦合型的像素分割方式的有源矩阵基板中提高其成品率的结构。

[0011] 用于解决问题的方案

[0012] 本有源矩阵基板具备：扫描信号线、数据信号线以及连接到扫描信号线和数据信

号线的晶体管,在 1 个像素区域中设有第 1 像素电极和第 2 像素电极,上述第 1 像素电极经过上述晶体管连接到上述数据信号线,上述有源矩阵基板具备电连接到上述第 1 像素电极和第 2 像素电极中的一方像素电极的第 1 电容电极和第 2 电容电极,在上述第 1 像素电极和第 2 像素电极中的另一方像素电极与上述第 1 电容电极之间形成电容,在该另一方像素电极与上述第 2 电容电极之间形成电容,上述第 1 电容电极的至少一部分隔着覆盖上述晶体管的沟道的层间绝缘膜与上述另一方像素电极重叠,上述第 2 电容电极的至少一部分隔着上述层间绝缘膜与上述另一方像素电极重叠,上述层间绝缘膜包括无机绝缘膜和比该无机绝缘膜厚的有机绝缘膜,在与上述第 1 电容电极重叠的部分的至少一部分和与上述第 2 电容电极重叠的部分的至少一部分除去了有机绝缘膜,上述层间绝缘膜具有除去了上述有机绝缘膜而成的薄膜部,所述薄膜部包括与上述第 1 电容电极的一部分和上述第 2 电容电极的一部分重叠的区域,上述第 1 电容电极和第 2 电容电极在扫描信号线的延伸方向上排列配置,并且上述第 1 电容电极跨越上述薄膜部的 1 边,上述第 2 电容电极跨越与该 1 边相对的边。

[0013] 上述结构是在电容耦合型的像素分割方式的有源矩阵基板中,将设于 1 像素区域的第 1 像素电极和第 2 像素电极经过 2 个电容(耦合电容)连接的结构。由此,在制造工序等中,即使在一方电容产生问题,也能利用另一方电容维持第 1 像素电极和第 2 像素电极的电容耦合。例如,在将第 1 电容电极和第 2 电容电极电连接到第 1 像素电极、并且在第 1 电容电极和第 2 像素电极之间形成电容、在第 2 电容电极和第 2 像素电极之间形成电容的结构中,即使在第 1 电容电极与第 2 像素电极发生短路的情况下,将第 1 电容电极在与第 1 像素电极的连接位置和短路位置之间切断,由此能利用形成于第 2 电容电极与第 2 像素电极之间的电容(耦合电容)维持第 1 像素电极和第 2 像素电极的电容耦合。由此,能提高本有源矩阵基板和具备该有源矩阵基板的液晶面板的制造成品率。

[0014] 在本有源矩阵基板中,也能构成为上述晶体管的一个导通电极、上述第 1 电容电极和上述第 2 电容电极形成于同层。由此,能使有源矩阵基板的层(layer)构造和制造工序简化。

[0015] 在本有源矩阵基板中,也能构成为上述第 1 电容电极的至少一部分隔着覆盖上述晶体管的沟道的层间绝缘膜与上述另一方像素电极重叠,上述第 2 电容电极的至少一部分隔着上述层间绝缘膜与上述另一方像素电极重叠。

[0016] 在本有源矩阵基板中,也能构成为上述第 1 像素电极和第 2 像素电极的外周包括多个边,并且上述第 1 像素电极的一边与上述第 2 像素电极的一边相邻,上述第 1 电容电极和第 2 电容电极分别配置为与该相邻的 2 个边的间隙、上述第 1 像素电极和上述第 2 像素电极重叠。

[0017] 在本有源矩阵基板中,也能构成为上述晶体管的一个导通电极经过接触孔连接到上述第 1 像素电极,并且该导通电极经过从该导通电极引出的引出配线连接到上述第 1 电容电极,上述第 1 像素电极和上述第 2 电容电极经过接触孔连接。

[0018] 在本有源矩阵基板中,也能构成为上述晶体管的一个导通电极和上述第 1 像素电极经过接触孔连接,并且上述第 1 像素电极和上述第 1 电容电极经过接触孔连接,上述第 1 像素电极和上述第 2 电容电极经过接触孔连接。

[0019] 在本有源矩阵基板中,也能构成为上述晶体管的一个导通电极经过接触孔连接到

上述第 1 像素电极,上述第 2 像素电极和上述第 1 电容电极经过接触孔连接,并且上述第 2 像素电极和上述第 2 电容电极经过接触孔连接。

[0020] 在本有源矩阵基板中,也能构成为以扫描信号线的延伸方向为行方向,上述第 1 像素电极和第 2 像素电极在列方向上排列。

[0021] 在本有源矩阵基板中,也能构成为在行方向上相邻的 2 个像素区域中,其一方像素区域中的上述第 1 像素电极与另一方像素区域中的上述第 2 像素电极在行方向上相邻。

[0022] 在本有源矩阵基板中,也能构成为上述第 1 像素电极包围上述第 2 像素电极。

[0023] 在本有源矩阵基板中,也能构成为上述第 2 像素电极包围上述第 1 像素电极。

[0024] 在本有源矩阵基板中,也能构成为还具备保持电容配线,所述保持电容配线与上述第 1 像素电极或电连接到该第 1 像素电极的导电体形成电容,并且与上述第 2 像素电极或电连接到该第 2 像素电极的导电体形成电容。在这种情况下,也能构成为上述保持电容配线以横穿上述像素区域的中央的方式与上述扫描信号线在相同的方向上延伸。另外,也能构成为上述第 1 电容电极和上述第 2 电容电极分别与上述保持电容配线形成电容。

[0025] 在本有源矩阵基板中,也能构成为上述保持电容配线以横穿上述像素区域的中央的方式与上述扫描信号线在相同的方向上延伸。

[0026] 在本有源矩阵基板中,也能构成为上述第 1 电容电极和上述第 2 电容电极分别与上述保持电容配线形成电容。

[0027] 在本有源矩阵基板中,也能构成为上述层间绝缘膜包括无机绝缘膜和比该无机绝缘膜厚的有机绝缘膜,在与上述第 1 电容电极重叠的部分的至少一部分和与上述第 2 电容电极重叠的部分的至少一部分除去了有机绝缘膜。

[0028] 在本有源矩阵基板中,也能构成为上述层间绝缘膜具有除去了上述有机绝缘膜而成的薄膜部,所述薄膜部包括与上述第 1 电容电极的一部分和上述第 2 电容电极的一部分重叠的区域,上述第 1 电容电极和第 2 电容电极在扫描信号线的延伸方向上排列配置,并且上述第 1 电容电极跨越上述薄膜部的 1 边,上述第 2 电容电极跨越与该 1 边相对的边。

[0029] 由此,例如在第 1 电容电极和第 2 电容电极与第 2 像素电极之间形成耦合电容的结构中,在第 1 电容电极和第 2 电容电极在行方向上错开的情况下,第 1 电容电极和第 2 像素电极的重叠面积与第 2 电容电极和第 2 像素电极的重叠面积相补偿,能得到 2 个电容(耦合电容)的总量不易变化的效果。

[0030] 在本有源矩阵基板中,也能构成为上述薄膜部与上述第 1 像素电极和第 2 像素电极中的任一方重叠。

[0031] 由此,例如在第 1 电容电极和第 2 电容电极与第 2 像素电极之间形成耦合电容的结构的情况下,除了能得到上述效果以外,还能得到能减少第 1 电容电极和第 2 电容电极与第 2 像素电极的短路的可能性的效果。

[0032] 在本有源矩阵基板中,也能构成为上述第 1 像素电极和第 2 像素电极的间隙发挥取向限制构造物的功能。

[0033] 在本有源矩阵基板中,也能构成为上述第 1 像素电极包围上述第 2 像素电极,上述第 2 像素电极的外周包括相互平行的 2 个边,并且上述第 1 像素电极的外周包括隔着第 1 间隙与上述 2 个边中的一方相对的边和隔着第 2 间隙与另一方相对的边,上述第 1 电容电极与上述第 1 像素电极、上述第 1 间隙和上述第 2 像素电极重叠配置,并且上述第 2 电容电

极与上述第 2 像素电极、上述第 2 间隙和上述第 1 像素电极重叠配置。

[0034] 由此,在第 1 像素电极和第 2 像素电极的对准相对于第 1 电容电极和第 2 电容电极在与上述间隙正交的方向上错开的情况下,第 1 电容电极和第 2 像素电极的重叠面积与第 2 电容电极和第 2 像素电极的重叠面积也会相补偿,具有 2 个电容(耦合电容)的总量不易变化的优点。在这种情况下,第 1 电容电极和第 2 电容电极也能构成为平行于第 1 间隙和第 2 间隙并且以通过两个间隙之间的中心的线为轴成线对称。

[0035] 本有源矩阵基板的特征在于:具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在 1 个像素区域中设有第 1 像素电极、第 2 像素电极和第 3 像素电极,上述第 1 像素电极经过上述晶体管连接到上述数据信号线,上述第 3 像素电极电连接到上述第 1 像素电极,上述有源矩阵基板具备电连接到上述第 1 像素电极的第 1 电容电极和电连接到上述第 3 像素电极的第 2 电容电极,在上述第 1 电容电极和上述第 2 像素电极之间形成电容,在上述第 2 电容电极和上述第 2 像素电极之间形成电容。

[0036] 本有源矩阵基板的特征在于:具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在 1 个像素区域中设有第 1 像素电极、第 2 像素电极和第 3 像素电极,上述第 1 像素电极经过上述晶体管连接到上述数据信号线,上述第 3 像素电极电连接到上述第 1 像素电极,上述有源矩阵基板具备电连接到上述第 2 像素电极的第 1 电容电极和第 2 电容电极,在上述第 1 电容电极和上述第 1 像素电极之间形成电容,在上述第 2 电容电极和上述第 3 像素电极之间形成电容。

[0037] 本有源矩阵基板的特征在于:具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在 1 个像素区域中设有第 1 像素电极、第 2 像素电极和第 3 像素电极,上述第 2 像素电极经过上述晶体管连接到上述数据信号线,上述有源矩阵基板具备电连接到上述第 2 像素电极的第 1 电容电极和第 2 电容电极,在上述第 1 电容电极和上述第 1 像素电极之间形成电容,在上述第 2 电容电极和上述第 3 像素电极之间形成电容。

[0038] 本有源矩阵基板的特征在于:具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在 1 个像素区域中设有第 1 像素电极、第 2 像素电极和第 3 像素电极,上述第 2 像素电极经过上述晶体管连接到上述数据信号线,上述有源矩阵基板具备电连接到上述第 1 像素电极的第 1 电容电极和电连接到上述第 3 像素电极的第 2 电容电极,在上述第 1 电容电极和上述第 2 像素电极之间形成电容,在上述第 2 电容电极和上述第 2 像素电极之间形成电容。

[0039] 本有源矩阵基板也能构成为:在上述像素区域还具备第 1 保持电容配线 and 第 2 保持电容配线,上述第 1 电容电极与上述第 1 保持电容配线形成电容,上述第 2 电容电极与上述第 2 保持电容配线形成电容。

[0040] 本有源矩阵基板的制造方法的特征在于:所述有源矩阵基板具备:扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管,在 1 个像素区域中设有第 1 像素电极和第 2 像素电极,上述第 1 像素电极经过上述晶体管连接到上述数据信号线,所述有源矩阵基板的制造方法包括如下工序:形成第 1 电容电极和第 2 电容电极,该第 1 电容电极电连接到上述第 1 像素电极和第 2 像素电极中的一方像素电极,并且与另一方像素电极形成电容,该第 2 电容电极电连接到上述一方像素电极,并且与上述另一方像素电极形成电容;检测上述第 1 电容电极与上述另一方像素电极的短路和上述第 2 电容电极与上述另

一方像素电极的短路中的至少一方；以及在检测出上述第 1 电容电极与上述另一方像素电极的短路的情况下，将上述第 1 电容电极在与上述一方像素电极的连接位置和短路位置之间切断，在检测出上述第 2 电容电极与上述另一方像素电极的短路的情况下，将上述第 2 电容电极在与上述一方像素电极的连接位置和短路位置之间切断。

[0041] 本有源矩阵基板的制造方法的特征在于：所述有源矩阵基板具备：扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管，在 1 个像素区域中设有第 1 像素电极和第 2 像素电极，上述第 1 像素电极经过上述晶体管连接到上述数据信号线，所述有源矩阵基板的制造方法包括如下工序：形成第 1 电容电极和第 2 电容电极，该第 1 电容电极电连接到上述第 1 像素电极和第 2 像素电极中的一方像素电极，并且与另一方像素电极和保持电容配线形成电容，该第 2 电容电极电连接到上述一方像素电极，并且与上述另一方像素电极和上述保持电容配线形成电容；检测上述第 1 电容电极与上述另一方像素电极的短路、上述第 2 电容电极与上述另一方像素电极的短路、上述第 1 电容电极与上述保持电容配线的短路、上述第 2 电容电极与上述保持电容配线的短路中的至少一方；以及在检测出上述第 1 电容电极与上述另一方像素电极的短路或者上述第 1 电容电极与上述保持电容配线的短路的情况下，将上述第 1 电容电极在与上述一方像素电极的连接位置和短路位置之间切断，在检测出上述第 2 电容电极与上述另一方像素电极的短路或者上述第 2 电容电极与上述保持电容配线的短路的情况下，将上述第 2 电容电极在与上述一方像素电极的连接位置和短路位置之间切断。

[0042] 本液晶面板的制造方法的特征在于：所述液晶面板具备：扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管，在 1 个像素中设有第 1 像素电极和第 2 像素电极，上述第 1 像素电极经过上述晶体管连接到上述数据信号线，所述液晶面板的制造方法包括如下工序：形成第 1 电容电极和第 2 电容电极，该第 1 电容电极电连接到上述第 1 像素电极和第 2 像素电极中的一方像素电极，并且与另一方像素电极形成电容，该第 2 电容电极电连接到上述一方像素电极，并且与上述另一方像素电极形成电容；检测上述第 1 电容电极与上述另一方像素电极的短路以及上述第 2 电容电极与上述另一方像素电极的短路中的至少一方；以及在检测出上述第 1 电容电极与上述另一方像素电极的短路的情况下，将上述第 1 电容电极在与上述一方像素电极的连接位置和短路位置之间切断，在检测出上述第 2 电容电极与上述另一方像素电极的短路的情况下，将上述第 2 电容电极在与上述一方像素电极的连接位置和短路位置之间切断。

[0043] 本液晶面板的制造方法的特征在于：所述液晶面板具备：扫描信号线、数据信号线以及连接到扫描信号线和数据信号线的晶体管，在 1 个像素中设有第 1 像素电极和第 2 像素电极，上述第 1 像素电极经过上述晶体管连接到上述数据信号线，所述液晶面板的制造方法包括如下工序：形成第 1 电容电极和第 2 电容电极，该第 1 电容电极电连接到上述第 1 像素电极和第 2 像素电极中的一方像素电极，并且与另一方像素电极和保持电容配线形成电容，该第 2 电容电极电连接到上述一方像素电极，并且与上述另一方像素电极和上述保持电容配线形成电容；检测上述第 1 电容电极与上述另一方像素电极的短路、上述第 2 电容电极与上述另一方像素电极的短路、上述第 1 电容电极与上述保持电容配线的短路、上述第 2 电容电极与上述保持电容配线的短路中的至少一方；以及在检测出上述第 1 电容电极与上述另一方像素电极的短路或者上述第 1 电容电极与上述保持电容配线的短路的

情况下,将上述第 1 电容电极在与上述一方像素电极的连接位置和短路位置之间切断,在检测出上述第 2 电容电极与 上述另一方像素电极的短路或者上述第 2 电容电极与上述保持电容配线的短路的情况下,将上述第 2 电容电极在与上述一方像素电极的连接位置和短路位置之间切断。

[0044] 本液晶面板的特征在于:具备上述有源矩阵基板。另外,本液晶显示单元的特征在于:具备上述液晶面板和驱动器。另外,本液晶显示装置的特征在于:具备上述液晶显示单元和光源装置。另外,本电视接收机的特征在于:具备上述液晶显示装置和接收电视广播的调谐器部。

[0045] 发明效果

[0046] 如上所述,本发明是在电容耦合型的像素分割方式的有源矩阵基板中,将设于 1 个像素区域的第 1 像素电极和第 2 像素电极经过并联的 2 个电容(耦合电容)连接的方案。这样,在制造工序等中,一方电容产生问题也能利用另一方电容维持第 1 像素电极和第 2 像素电极的电容耦合,因此能提高本有源矩阵基板的制造成品率。

附图说明

[0047] 图 1 是表示本实施方式 1 的液晶面板的结构的电路图。

[0048] 图 2 是表示图 1 的液晶面板的一个具体例的平面图。

[0049] 图 3 是图 2 的 A-B 向视截面图。

[0050] 图 4 是图 2 的变形结构中的 A-B 向视截面图。

[0051] 图 5 是表示具备图 1 的液晶面板的液晶显示装置的驱动方法的时序图。

[0052] 图 6 是表示采用图 5 的驱动方法的情况下的每帧的显示状态的示意图。

[0053] 图 7 是表示图 1 示出的液晶面板的其它具体例的平面图。

[0054] 图 8 是表示图 2 的液晶面板的修正方法的平面图。

[0055] 图 9 是表示图 1 示出的液晶面板的其它具体例的平面图。

[0056] 图 10 是表示图 9 的液晶面板的修正方法的平面图。

[0057] 图 11 是表示图 1 示出的液晶面板的其它具体例的平面图。

[0058] 图 12 是表示本实施方式 1 的液晶面板的其它结构的电路图。

[0059] 图 13 是表示图 12 示出的液晶面板的具体例的平面图。

[0060] 图 14 是表示本实施方式 1 的液晶面板的其它结构的电路图。

[0061] 图 15 是表示对具备图 14 的液晶面板的液晶显示装置采用图 5 的驱动方法的情况下的每帧的显示状态的示意图。

[0062] 图 16 是表示图 14 示出的液晶面板的具体例的平面图。

[0063] 图 17 是表示本实施方式 1 的液晶面板的其它结构的电路图。

[0064] 图 18 是表示图 17 示出的液晶面板的具体例的平面图。

[0065] 图 19 是表示本实施方式 2 的液晶面板的结构的电路图。

[0066] 图 20 是表示图 19 示出的液晶面板的具体例的平面图。

[0067] 图 21 是表示图 19 示出的液晶面板的其它具体例的平面图。

[0068] 图 22 是表示图 19 示出的液晶面板的其它具体例的平面图。

[0069] 图 23 是表示图 19 示出的液晶面板的其它具体例的平面图。

- [0070] 图 24 是表示图 19 示出的液晶面板的其它具体例的平面图。
- [0071] 图 25 是表示图 19 示出的液晶面板的其它具体例的平面图。
- [0072] 图 26 是表示本实施方式 2 的液晶面板的其它结构的电路图。
- [0073] 图 27 是表示图 26 示出的液晶面板的具体例的平面图。
- [0074] 图 28 是表示本实施方式 2 的液晶面板的其它结构的电路图。
- [0075] 图 29 是表示图 28 示出的液晶面板的具体例的平面图。
- [0076] 图 30 是表示图 28 示出的液晶面板的其它具体例的平面图。
- [0077] 图 31 是表示本实施方式 3 的液晶面板的结构电路图。
- [0078] 图 32 是表示图 31 示出的液晶面板的具体例的平面图。
- [0079] 图 33 是表示图 31 示出的液晶面板的其它具体例的平面图。
- [0080] 图 34 是表示图 31 示出的液晶面板的其它具体例的平面图。
- [0081] 图 35 是表示图 31 示出的液晶面板的其它具体例的平面图。
- [0082] 图 36 是表示本实施方式 4 的液晶面板的其它结构的电路图。
- [0083] 图 37 是表示图 36 示出的液晶面板的具体例的平面图。
- [0084] 图 38 是表示图 36 示出的液晶面板的其它具体例的平面图。
- [0085] 图 39 是表示图 36 示出的液晶面板的变形例的平面图。
- [0086] 图 40 是表示本液晶显示单元和本液晶显示装置的结构的示意图, (a) 表示本液晶显示单元的结构, (b) 表示本液晶显示装置的结构。
- [0087] 图 41 是说明本液晶显示装置的整体结构的框图。
- [0088] 图 42 是说明本液晶显示装置的功能的框图。
- [0089] 图 43 是说明本电视接收机的功能的框图。
- [0090] 图 44 是表示本电视接收机的结构的分解立体图。
- [0091] 图 45 是表示图 1 示出的液晶面板的其它具体例的平面图。
- [0092] 图 46 是表示图 28 示出的液晶面板的其它具体例的平面图。
- [0093] 图 47 是表示以往的液晶面板的结构平面图。

具体实施方式

[0094] 如下利用附图说明本发明的实施方式的例子。此外, 为了便于说明, 以下以扫描信号线的延伸方向为行方向。其中, 在具备本液晶面板 (或者用于该液晶面板的有源矩阵基板) 的液晶显示装置的利用 (视听) 状态下, 该扫描信号线当然可以横向延伸也可以纵向延伸。另外, 适当地省略记载形成于液晶面板的取向限制用构造物。

[0095] (实施方式 1)

[0096] 图 1 是表示实施方式 1 的液晶面板的一部分的等效电路图。如图 1 所示, 本液晶面板具备: 在列方向 (图中上下方向) 上延伸的数据信号线 (15x、15y)、在行方向 (图中左右方向) 上延伸的扫描信号线 (16x、16y)、在行和列方向上排列的像素 (101 ~ 104)、保持电容配线 (18p、18q) 以及共用电极 (相对电极) com, 各像素的构造是相同的。此外, 包括像素 101、102 的像素列与包括像素 103、104 的像素列相邻, 包括像素 101、103 的像素行与包括像素 102、104 的像素行相邻。

[0097] 在本液晶面板中, 与 1 个像素对应设有 1 个数据信号线和 1 个扫描信号线。对 1

个像素在列方向上排列设有 2 个像素电极,设于像素 101 的 2 个像素电极 17a、17b 和设于像素 102 的 2 个像素电极 17c、17d 配置为一列,并且设于像素 103 的 2 个像素电极 17A、17B 和设于像素 104 的 2 个像素电极 17C、17D 配置为一列,像素电极 17a 和 17A、像素电极 17b 和 17B、像素电极 17c 和 17C、像素电极 17d 和 17D 分别在行方向上相邻。另外,保持电容配线 18p 分别横穿过像素 101、103,保持电容配线 18q 分别横穿过像素 102、104。

[0098] 在像素 101 中,像素电极 17a、17b 经过并联配置的耦合电容 Cab1、Cab2 连接,像素电极 17a 经过连接到扫描信号线 16x 的晶体管 12a 连接到数据信号线 15x,在像素电极 17a 与保持电容配线 18p 之间形成保持电容 Cha (Cha1、Cha2),在像素电极 17b 与保持电容配线 18p 之间形成保持电容 Chb,在像素电极 17a 与共用电极 com 间形成液晶电容 C1a,在像素电极 17b 与共用电极 com 间形成液晶电容 C1b。

[0099] 另外,在列方向上与像素 101 相邻的像素 102 中,像素电极 17c、17d 经过并联配置的耦合电容 Ccd1、Ccd2 连接,像素电极 17c 经过连接到扫描信号线 16y 的晶体管 12c 连接到数据信号线 15x,在像素电极 17c 与保持电容配线 18q 之间形成保持电容 Chc (Chc1、Chc2),在像素电极 17d 与保持电容配线 18q 之间形成保持电容 Chd,在像素电极 17c 与共用电极 com 间形成液晶电容 C1c,在像素电极 17d 与共用电极 com 间形成液晶电容 C1d。

[0100] 另外,在行方向上与像素 101 相邻的像素 103 中,像素电极 17A、17B 经过并联配置的耦合电容 CAB1、CAB2 连接,像素电极 17A 经过连接到扫描信号线 16x 的晶体管 12A 连接到数据信号线 15y,在像素电极 17A 与保持电容配线 18p 之间形成保持电容 ChA (ChA1、ChA2),在像素电极 17B 与保持电容配线 18p 之间形成保持电容 ChB,在像素电极 17A 与共用电极 com 间形成液晶电容 C1A,在像素电极 17B 与共用电极 com 间形成液晶电容 C1B。

[0101] 在具备本液晶面板的液晶显示装置中,依次进行扫描,依次选择扫描信号线 16x、16y。例如,在选择了扫描信号线 16x 的情况下,像素电极 17a (经过晶体管 12a) 连接到数据信号线 15x,像素电极 17a 和像素电极 17b 经过耦合电容 Cab1、Cab2 进行电容耦合,因此设 C1a 的电容值 = C1b 的电容值 = C1, Cha 的电容值 = Chb 的电容值 = Ch, Cab1 的电容值 = C1, Cab2 的电容值 = C2,设晶体管 12a 截止后的像素电极 17a 的电位为 Va,晶体管 12b 截止后的像素电极 17b 的电位为 Vb,则为 $Vb = Va \times ((C1+C2)/(C1+Ch+C1+C2))$ 。即, $|Va| \geq |Vb|$ (此外,例如 $|Va|$ 意味着 Va 与 com 电位 = Vcom 的电位差),因此在中间灰度级显示时,使包括像素电极 17a 的子像素为亮子像素,使包括像素电极 17b 的子像素为暗子像素,能利用这些亮、暗子像素的面积灰度级来进行显示。由此,能提高上述液晶显示装置的视场角特性。

[0102] 图 2 示出图 1 的像素 101 的具体例。如该图所示,在数据信号线 15x 和扫描信号线 16x 的交叉部附近配置有晶体管 12a,在由两个信号线 (15x、16x) 划分的像素区域中,长方形形状的像素电极 17a 和长方形形状的像素电极 17b 在列方向排列,成为第 1 像素电极的外周的 4 边中的 1 边与成为第 2 像素电极的外周的 4 边中的 1 边相邻。在行方向上延伸的保持电容配线 18p 与像素电极 17b 重叠配置。并且,电容电极 37a、38a 分别与保持电容配线 18p 和像素电极 17b 重叠配置。

[0103] 更详细地说,电容电极 37a 在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17b 重叠。电容电极 38a 与电容电极 37a 在行方向 (上述延伸方向) 上排列配置,在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容

配线 18p 和像素电极 17b 重叠。

[0104] 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a, 源极电极 8a 连接到数据信号线 15x。漏极电极 9a 连接到漏极引出配线 27a, 漏极引出配线 27a 与形成于同层的电容电极 37a 连结, 并且经过接触孔 11a 连接到像素电极 17a, 电容电极 37a 隔着层间绝缘膜与像素电极 17b 重叠, 在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab1 (参照图 1)。另外, 电容电极 38a 经过接触孔 68a 连接到像素电极 17a, 并且隔着层间绝缘膜与像素电极 17b 重叠, 在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab2 (参照图 1)。而且, 电容电极 37a 隔着栅极绝缘膜与保持电容配线 18p 重叠, 在两者的重叠部分形成保持电容 Cha1 (参照图 1), 电容电极 38a 隔着栅极绝缘膜与保持电容配线 18p 重叠, 在两者的重叠部分形成保持电容 Cha2 (参照图 1)。并且, 像素电极 17b 与保持电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠, 在两者的重叠部分形成保持电容 Chb (参照图 1)。

[0105] 图 3 是图 2 的 A-B 向视截面图。如该图所示, 本液晶面板具备: 有源矩阵基板 3、与该有源矩阵基板 3 相对的彩色滤光片基板 30 以及配置在两基板 (3、30) 间的液晶层 40。

[0106] 在有源矩阵基板 3 中, 在玻璃基板 31 上形成有扫描信号线 16x 和保持电容配线 18p, 覆盖它们形成有无机栅极绝缘膜 22。在无机栅极绝缘膜 22 的上层, 形成有半导体层 24 (i 层和 n+ 层)、与 n+ 层相接的源极电极 8a 和漏极电极 9a、漏极引出配线 27a 以及电容电极 37a、38a, 覆盖它们形成有无机层间绝缘膜 25。在无机层间绝缘膜 25 上形成有像素电极 17a、17b, 而且覆盖它们 (像素电极 17a、17b) 形成有取向膜 (未图示)。在此, 用接触孔 11a 贯通无机层间绝缘膜 25, 由此连接像素电极 17a 和漏极引出配线 27a。同样, 用接触孔 (未图示) 贯通无机层间绝缘膜 25, 由此连接像素电极 17a 和电容电极 38a。另外, 在同一层与漏极引出配线 27a 连结的电容电极 37a 隔着无机层间绝缘膜 25 与像素电极 17b 重叠, 由此形成耦合电容 Cab1 (参照图 1), 电容电极 38a 隔着无机层间绝缘膜 25 与像素电极 17b 重叠, 由此形成耦合电容 Cab2 (参照图 1)。另外, 电容电极 37a 隔着无机栅极绝缘膜 22 与保持电容配线 18p 重叠, 由此形成保持电容 Cha1 (参照图 1), 电容电极 38a 隔着无机栅极绝缘膜 22 与保持电容配线 18p 重叠, 由此形成保持电容 Cha2 (参照图 1)。另外, 像素电极 17b 与保持电容配线 18p 隔着无机层间绝缘膜 25 和无机栅极绝缘膜 22 重叠, 由此形成保持电容 Chb (参照图 1)。

[0107] 另一方面, 在彩色滤光片基板 30 中, 在玻璃基板 32 上形成有着色层 14, 在其上层形成有共用电极 (com) 28, 再覆盖它形成有取向膜 (未图示)。

[0108] 图 5 是表示具备图 1 和图 2 示出的液晶面板的本液晶显示装置 (常黑模式的液晶显示装置) 的驱动方法的时序图。此外, Sv 和 SV 表示分别提供给相邻的 2 个数据信号线 (例如, 15x、15y) 的信号电位, Gx、Gy 表示提供给扫描信号线 16x、16y 的栅极导通脉冲信号, Va、Vb、VA、VB、Vc、Vd 分别表示像素电极 17a、17b、17A、17B、17c、17d 的电位。

[0109] 如图 5 所示, 在该驱动方法中, 依次选择扫描信号线, 使提供给数据信号线的信号电位的极性按 1 个水平扫描期间 (1H) 反转, 并且使在各帧中的相同序位的水平扫描期间供给的信号电位的极性以 1 帧为单位反转, 并且在相同水平扫描期间对相邻的 2 个数据信号线供给相反极性的信号电位。

[0110] 具体地说, 在连续的帧 F1、F2 中, 在 F1 中依次选择扫描信号线 (例如, 按顺序选择

扫描信号线 16x、16y), 对相邻的 2 个数据信号线中的一方 (例如数据信号线 15x), 在第 1 个水平扫描期间 (例如包括像素电极 17a 的写入期间) 供给正极性的信号电位, 在第 2 个水平扫描期间 (例如包括像素电极 17c 的写入期间) 供给负极性的信号电位, 对上述 2 个数据信号线中的另一方 (例如数据信号线 15y), 在第 1 个水平扫描期间 (例如包括像素电极 17A 的写入期间) 供给负极性的信号电位, 在第 2 个水平扫描期间 (例如包括像素电极 17C 的写入期间) 供给正极性的信号电位。由此, 如图 5 所示, 为 $|V_a| \geq |V_b|$, $|V_c| \geq |V_d|$, $|V_A| \geq |V_B|$, 包括像素电极 17a (正极性) 的子像素为亮子像素 (以下为“亮”), 包括像素电极 17b (正极性) 的子像素为暗子像素 (以下为“暗”), 包括像素电极 17c (负极性) 的子像素为“亮”, 包括像素电极 17d (负极性) 的子像素为“暗”, 包括像素电极 17A (负极性) 的子像素为“亮”, 包括像素电极 17B (负极性) 的子像素为“暗”, 作为整体如图 6(a) 那样。

[0111] 另外, 在 F2 中, 依次选择扫描信号线 (例如按顺序选择扫描信号线 16x、16y), 对相邻的 2 个数据信号线中的一方 (例如数据信号线 15x), 在第 1 个水平扫描期间 (例如包括像素电极 17a 的写入期间) 供给负极性的信号电位, 在第 2 个水平扫描期间 (例如包括像素电极 17c 的写入期间) 供给正极性的信号电位, 对上述 2 个数据信号线中的另一方 (例如数据信号线 15y), 在第 1 个水平扫描期间 (例如包括像素电极 17A 的写入期间) 供给正极性的信号电位, 在第 2 个水平扫描期间 (例如包括像素电极 17C 的写入期间) 供给负极性的信号电位。由此, 如图 5 所示, 为 $|V_a| \geq |V_b|$, $|V_c| \geq |V_d|$, $|V_A| \geq |V_B|$, 包括像素电极 17a (负) 的子像素为“亮”, 包括像素电极 17b (负) 的子像素为“暗”, 包括像素电极 17c (正极性) 的子像素为“亮”, 包括像素电极 17d (正极性) 的子像素为“暗”, 包括像素电极 17A (正极性) 的子像素为“亮”, 包括像素电极 17B (正极性) 的子像素为“暗”, 作为整体如图 6(b) 那样。

[0112] 此外, 在图 2 中省略了取向限制用构造物的记载, 例如在 MVA (multidomain vertical alignment: 多区域垂直排列) 方式的液晶面板中, 例如如图 7 所示, 在像素电极 17a 中设有取向限制用的狭缝 S1 ~ S4, 在彩色滤光片基板的像素电极 17a 所对应的部分设有取向限制用的肋 L1、L2, 在像素电极 17b 中设有取向限制用的狭缝 S5 ~ S8, 在彩色滤光片基板的像素电极 17b 所对应的部分设有取向限制用的肋 L3、L4。此外, 也可以在彩色滤光片基板的共用电极中设置取向限制用的狭缝来代替设置上述取向限制用的肋。

[0113] 在图 2 的液晶面板中, 使像素电极 17a 和像素电极 17b 利用并联的 2 个耦合电容 (Cab1、Cab2) 连接 (电容耦合), 因此例如在图 2 的 P 处漏极引出配线 27a (在制造工序等) 发生断线, 也能利用电容电极 38a 维持像素电极 17a、17b 的电容耦合。另外, 在电容电极 37a 与保持电容配线 18p 或者像素电极 17b (在制造工序等) 发生短路的情况下, 也能进行将漏极引出配线 27a 在接触孔 11a 以后的部分切断, 或者将电容电极 37a 在与像素电极 17a 的连接位置和短路位置之间用激光切断的修正工序, 由此维持像素电极 17a、17b 的电容耦合。另外, 在电容电极 38a 与保持电容配线 18p 或者像素电极 17b 发生短路的情况下, 将电容电极 38a 在接触孔 68a 和短路位置之间用激光切断即可。

[0114] 在有源矩阵基板的阶段进行上述修正工序的情况下, 从有源矩阵基板的里面 (玻璃基板侧) 对漏极引出配线 27a (接触孔 11a 以后的部分) 照射激光将其切断 (参照图 8), 或者从有源矩阵基板的表面 (与玻璃基板相反的一侧) 经过像素电极 17a、17b 的间隙对漏极引出配线 27a 照射激光将其切断。另外, 在液晶面板阶段进行上述修正工序的情况下, 从

液晶面板里面（有源矩阵基板的玻璃基板侧）对漏极引出配线 27a（接触孔 11a 以后的部分）照射激光将其切断。

[0115] 由上所述,根据本实施方式,能提高液晶面板、该液晶面板所用的有源矩阵基板的制造成品率。此外,在图 47 示出的以往的有源矩阵基板（参照）中,当引出配线 119 发生断线时,无法进行像素电极 121b 的电位控制。另外,在控制电极 118 与电容配线 113 发生短路的情况下,虽然能通过切断引出配线 119 来对像素电极 121a 写入信号电位,但是像素电极 121b 会失去与像素电极 121a、121c 的电容耦合。

[0116] 另外,在图 2 的液晶面板中,电容电极 37a、38a 分别与像素电极 17b 和保持电容配线 18p 重叠。这样,能使为形成耦合电容而设置的电容电极 37a、38a 也发挥用于形成保持电容的电极的功能,从而提高开口率。

[0117] 下面说明本液晶面板的制造方法。液晶面板的制造方法包括:有源矩阵基板制造工序、彩色滤光片基板制造工序以及使两个基板粘合而填充液晶的组装工序。另外,在有源矩阵基板制造工序和组装工序中的至少一方的中途或者之后进行检查工序,在检查工序中检测出像素（子像素）缺陷的情况下,增加用于对其进行修正的修正工序。

[0118] 下面说明有源矩阵基板制造工序。

[0119] 首先,在玻璃、塑料等的基板上利用溅射法形成钛、铬、铝、钼、钽、钨、铜等的金属膜、它们的合金膜或者它们的层叠膜（厚度 $1000 \text{ \AA} \sim 3000 \text{ \AA}$ ）,然后利用光刻技术（Photo Engraving Process,以下称为“PEP 技术”）进行图案化,形成扫描信号线、晶体管的栅极电极（有时扫描信号线也兼作栅极电极）和保持电容配线。

[0120] 然后,对形成有扫描信号线等的基板整体利用 CVD（Chemical Vapor Deposition:化学气相沉积）法形成氮化硅、氧化硅等的无机绝缘膜（厚度 $3000 \text{ \AA} \sim 5000 \text{ \AA}$ 的程度）,形成栅极绝缘膜。

[0121] 接着,在栅极绝缘膜上（基板整体）,利用 CVD 法连续形成本征非晶硅膜（厚度 $1000 \text{ \AA} \sim 3000 \text{ \AA}$ ）和掺杂有磷的 n+ 非晶硅膜（厚度 $400 \text{ \AA} \sim 700 \text{ \AA}$ ）,然后,利用 PEP 技术进行图案化,在栅极电极上 岛状地形成包括本征非晶硅层和 n+ 非晶硅层的硅层叠体。

[0122] 接着,对形成有硅层叠体的基板整体,利用溅射法形成钛、铬、铝、钼、钽、钨、铜等的金属膜、它们的合金膜或者它们的层叠膜（厚度 $1000 \text{ \AA} \sim 3000 \text{ \AA}$ ）,然后利用 PEP 技术进行图案化,形成数据信号线、晶体管的源极电极、漏极电极、漏极引出配线和电容电极。

[0123] 进而,以源极电极和漏极电极作为掩模,蚀刻除去构成硅层叠体的 n+ 非晶硅层,形成晶体管的沟道。在此,半导体层可以如上述那样利用非晶硅膜形成,也可以形成多晶硅膜,另外,也可以对非晶硅膜和多晶硅膜进行激光退火处理来提高结晶性。由此,半导体层内的电子的移动速度变快,能提高晶体管（TFT）的特性。

[0124] 然后,对形成有数据信号线等的基板整体,利用 CVD 法形成氮化硅、氧化硅等的无机绝缘膜（厚度 $2000 \text{ \AA} \sim 5000 \text{ \AA}$ ）,形成无机层间绝缘膜。

[0125] 然后,利用 PEP 技术蚀刻除去层间绝缘膜,形成接触孔。接着,对形成有接触孔的层间绝缘膜上的基板整体,利用溅射法形成包括 ITO（Indium Tin Oxide:铟锡氧化物）、IZO（Indium Zinc Oxide:铟锌氧化物）、氧化锌、氧化锡等的透明导电膜（厚度 $1000 \text{ \AA} \sim 2000 \text{ \AA}$ ）,然后利用 PEP 技术进行图案化,形成各像素电极。

[0126] 最后,对像素电极上的基板整体,以厚度 $500 \text{ \AA} \sim 1000 \text{ \AA}$ 印刷聚酰亚胺树脂,然后进行焙烧,用旋转布在 1 个方向上进行摩擦处理,形成取向膜。由以上工序制造有源矩阵基板。

[0127] 下面说明彩色滤光片基板制造工序。

[0128] 首先,对玻璃、塑料等的基板上(基板整体)形成铬薄膜或者含有黑色颜料的树脂膜后,利用 PEP 技术进行图案化,形成黑矩阵。然后,对黑矩阵的间隙用颜料分散法等形成红色、绿色和蓝色的彩色滤光片层(厚度 $2 \mu\text{m}$ 的程度)的图案。

[0129] 接着,对彩色滤光片层上的基板整体形成包括 ITO、IZO、氧化锌、氧化锡等的透明导电膜(厚度 $1000 \text{ \AA}$ 的程度),形成共用电极(com)。

[0130] 最后,对共用电极上的基板整体以厚度 $500 \text{ \AA} \sim 1000 \text{ \AA}$ 印刷聚酰亚胺树脂,然后进行焙烧,用旋转布在 1 个方向上进行摩擦处理,形成取向膜。能如上述那样制造彩色滤光片基板。

[0131] 下面说明组装工序。

[0132] 首先,对有源矩阵基板和彩色滤光片基板中的一方,利用网版印刷将包括热固化性环氧树脂等的密封材料涂敷成留出液晶注入口的部分的框状图案,在另一方基板上撒布球状的隔离物,所述球状的隔离物具有与液晶层的厚度相当的直径,包括塑料或者二氧化硅。

[0133] 然后,使有源矩阵基板和彩色滤光片基板贴合,使密封材料固化。

[0134] 最后,对由有源矩阵基板和彩色滤光片基板以及密封材料围起的空间,利用减压法注入液晶材料之后,对液晶注入口涂敷 UV 固化树脂,利用 UV 照射密封液晶材料来形成液晶层。如上这样制造液晶面板。

[0135] 下面说明在有源矩阵基板制造工序的中途(例如在像素电极形成后、取向膜形成之前)或者在有源矩阵基板制造工序后进行的第 1 检查工序。在第 1 检查工序中,对有源矩阵基板进行外观检查、电气光学检查等,由此检测短路产生位置(短路部)。短路中有例如电容电极与保持电容配线的短路、电容电极与像素电极的短路。此外,所谓外观检查,是指利用 CCD 照相机等对配线图案进行光学检查,所谓电气光学检查,是与有源矩阵基板相对地设置调制器(modulator)(电气光学元件)之后,在有源矩阵基板和调制器之间施加电压并且使光射入,用 CCD 照相机捕捉该光的亮度变化来对配线图案进行电气光学检查。

[0136] 在检测出短路位置的情况下,进行对短路的电容电极或者与它连接的导电体部分(例如漏极引出配线)用激光切断的修正工序。该激光切断例如采用 YAG(Yttrium Aluminium Garnet:钇铝石榴石)激光的四次谐波(波长 266nm)。这样能提高切断精度。另外,在检测出短路位置的情况下,在经过接触孔连接到短路的电容电极的像素电极中,有时要进行利用激光等进行除去(trimming:修整)该接触孔内的部分的修正工序。此外,在第 1 检查工序后进行的修正工序中,通常能从有源矩阵基板的表面(像素电极侧)或者里面(基板侧)照射激光。

[0137] 此外,第 1 检查工序和修正工序除了在像素电极的形成后,也可以在电容电极的形成后或者晶体管的沟道形成后进行。这样,能在制造工序的早期阶段修正缺陷,能提高有源矩阵基板的制造成品率。

[0138] 下面说明在组装工序之后进行的第 2 检查工序。在该第 2 检查工序中,对液晶面

板进行点亮检查,由此检测短路位置。短路中有例如电容电极与保持电容配线的短路、电容电极与像素电极的短路。具体地说,例如对各扫描信号线输入偏置电压为 -10V 、周期为 16.7msec 、脉冲宽度为 $50\mu\text{sec}$ 的 $+15\text{V}$ 的脉冲电压的栅极检查信号,使全部的TFT成为导通状态。再对各数据信号线输入每 16.7msec 极性发生反转的 $\pm 2\text{V}$ 的电位的源极检查信号,经过各TFT的源极电极和漏极电极对像素电极写入与 $\pm 2\text{V}$ 对应的信号电位。同时,对共用电极(com)和保持电容配线以直流输入 -1V 的电位的共用电极检查信号。此时,对在像素电极与共用电极之间构成的液晶电容和在保持电容配线与电容电极之间构成的保持电容施加电压,由该像素电极构成的子像素成为点亮状态。然后在短路位置该像素电极与保持电容配线导通,成为黑点(常黑)。由此,检测出短路位置。

[0139] 在检测出短路位置的情况下,进行将短路的电容电极或者与它连接的导体部分(例如漏极引出配线)用激光切断的修正工序。此外,在第2检查工序后进行的修正工序中,通常从有源矩阵基板的里面(有源矩阵基板的基板侧)进行激光照射。

[0140] 另外,也能使图2的A-B截面构成为图4那样。即,在玻璃基板31上形成厚的有机栅极绝缘膜21和薄的无机栅极绝缘膜22,在像素电极的下层形成薄的无机层间绝缘膜25和厚的有机层间绝缘膜26。这样,能得到减少各种寄生电容、防止配线彼此短路以及减少平坦化造成像素电极开裂等的效果。此外,在这种情况下,如图4所示,优选将有机栅极绝缘膜21位于电容电极37a、38a下的部分贯通,将有机层间绝缘膜26位于电容电极37a、38a上的部分贯通。这样,能充分确保耦合电容(Cab1、Cab2)的电容值和保持电容(Cha1、Cha2、Chb)的电容值,并且能得到上述效果。

[0141] 另外,进一步优选有机层间绝缘膜26的贯通部分(薄膜部51a)为用图45的虚线部分所示的区域。具体地说,如图45所示,薄膜部51a由第1边(J1)~第4边(J4)形成矩形,电容电极37a跨越第1边(J1),与电容电极37a在行方向上排列配置的电容电极38a跨越与第1边(J1)相对的第3边(J3)。由此,在电容电极37a、38a在行方向上错开的情况下,电容电极37a和像素电极17b的重叠面积与电容电极38a和像素电极17b的重叠面积也会相补偿,能得到2个电容(耦合电容)的总量不易变化的效果。此外,该结构当然也能应用于本实施方式中后述的各液晶面板。

[0142] 图4的无机层间绝缘膜25、有机层间绝缘膜26和接触孔11a、11b能例如如下那样形成。即,在形成晶体管(TFT)、数据信号线之后,使用 SiH_4 气体、 NH_3 气体以及 N_2 气体的混合气体,以CVD覆盖基板整个面地形成包括厚度约 $3000\text{\AA}$ 的 SiN_x 的无机层间绝缘膜25(钝化膜)。然后,用旋涂法、模具涂敷法形成厚度约为 $3\mu\text{m}$ 的包括正型感光性丙烯酸树脂的有机层间绝缘膜26。接着,进行光刻来形成有机层间绝缘膜26的贯通部分和各种接触用图案,再以图案化的有机层间绝缘膜26为掩模,用 CF_4 气体和 O_2 气体的混合气体对无机层间绝缘膜25进行干式蚀刻。具体地说,例如用光刻工序对有机层间绝缘膜的贯通部分进行半曝光,从而在显影结束时残留薄的有机层间绝缘膜,另一方面在上述光刻工序中对接触孔部分进行全曝光,从而在显影结束时不残留有机层间绝缘膜。在此,如果用 CF_4 气体和 O_2 气体的混合气体进行干式蚀刻,会对有机层间绝缘膜的贯通部分除去(有机层间绝缘膜的)残膜,对接触孔部分除去有机层间绝缘膜下的无机层间绝缘膜。此外,有机栅极绝缘膜21、有机层间绝缘膜26也可以是例如包括SOG(旋涂玻璃)材料的绝缘膜,另外,有机栅极绝缘膜21、有机层间绝缘膜26也可以包含丙烯酸树脂、环氧树脂、聚酰亚胺树脂、聚氨酯

树脂、酚醛树脂和硅氧烷树脂中的至少 1 个。

[0143] 也可以将图 2 的像素 101 变形为图 9 那样。在图 9 的结构中,将晶体管 12a 的漏极电极 9a 经过接触孔 11a 连接到像素电极 17a,将像素电极 17a 和电容电极 37a 经过接触孔 67a 连接。这样能缩短连接漏极电极 9a 和电容电极 37a 的漏极引出配线,能提高开口率。另外,在图 9 的液晶面板中,利用并联的 2 个耦合电容 (Cab1、Cab2) 连接 (电容耦合) 像素电极 17a 和像素电极 17b,因此在制造工序等中接触孔 67a 形成得不合格的情况下,也能维持像素电极 17a、17b 的电容耦合。另外,在电容电极 37a 与保持电容配线 18p 或者像素电极 17b (在制造工序等中) 发生短路的情况下,如图 10 所示,也能利用激光等除去 (修整) 像素电极 17a 中的接触孔 67a 内的部分,将像素电极 17a 和电容电极 37a 电分离,由此能维持像素电极 17a、17b 的电容耦合。

[0144] 在此,从可靠性的观点出发,保持电容 Chb 的电容值越大越好。因此,保持电容 Chb 也可以利用图 11 示出的结构形成。即,如图 11 所示,与电容电极 37a、38a 形成于同层的保持电容电极 39b 经过接触孔 69b 连接到像素电极 17b,由此在保持电容电极 39b 和保持电容配线 18p 之间形成保持电容 Chb。在该结构的情况下,与图 2 那样在像素电极 17b 和保持电容配线 18p 之间形成保持电容 Chb 的情况相比,能使它们之间夹着的绝缘膜变少 (薄),因此能获得保持电容值。另外,能使形成保持电容 Chb 的绝缘膜变薄,因此不改变保持电容值的大小就能使保持电容配线 18p 的宽度变窄,也能得到不降低可靠性而实现提高开口率的效果。

[0145] 在此,在图 1 的液晶面板中,设于 1 个像素的 2 个像素电极中接近晶体管的像素电极连接到该晶体管,但是不限于此。也可以如图 12 那样,使设于 1 个像素的 2 个像素电极中远离晶体管的像素电极连接到该晶体管。图 13 示出图 12 的像素 101 的具体例。在图 13 的液晶面板中,晶体管 12a 配置在数据信号线 15x 和扫描信号线 16x 的交叉部附近,在由两个信号线 (15x、16x) 划分的像素区域中,长方形形状的像素电极 17a 和长方形形状的像素电极 17b 在列方向上排列,成为第 1 像素电极的外周的 4 边中的 1 边与成为第 2 像素电极的外周的 4 边中的 1 边相邻。在行方向上延伸的保持电容配线 18p 与像素电极 17a 重叠配置。并且,电容电极 37b、38b 分别与保持电容配线 18p 和像素电极 17a 重叠配置。

[0146] 更详细地说,电容电极 37b 在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17a 重叠。电容电极 38b 与电容电极 37b 在行方向 (上述延伸方向) 上排列配置,在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17a 重叠。

[0147] 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a,源极电极 8a 连接到数据信号线 15x。漏极电极 9a 连接到漏极引出配线 27a,漏极引出配线 27a 与形成于同层的电容电极 37b 连结,并且经过接触孔 11b 连接到像素电极 17b,电容电极 37b 隔着层间绝缘膜与像素电极 17a 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab1 (参照图 12)。另外,电容电极 38b 经过接触孔 68b 连接到像素电极 17b,并且隔着层间绝缘膜与像素电极 17a 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab2 (参照图 12)。而且,电容电极 37b 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Chb1 (参照图 12),电容电极 38b 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Chb2 (参照图 12)。另外,像素电极 17a 和保持

电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Cha(参照图 12)。

[0148] 在图 13 的液晶面板中,包括像素电极 17a 的子像素为“暗”,包括像素电极 17b 的子像素为“亮”。

[0149] 在图 13 的液晶面板中,利用并联的 2 个耦合电容 (Cab1、Cab2) 连接 (电容耦合) 像素电极 17a 和像素电极 17b,因此例如在图 13 的 P 处电容电极 37b 与像素电极 17a (在制造工序等中) 发生短路的情况下,进行将电容电极 37b 在接触孔 11b 和短路位置之间用激光切断的修正工序,由此能维持像素电极 17a、17b 的电容耦合。另外,在电容电极 38b 与像素电极 17a 短路的情况下,只要将电容电极 38b 在接触孔 68b 和短路位置之间用激光切断即可。

[0150] 也可以使图 1 的液晶面板成为图 14 示出的结构。在图 14 中,在行方向上相邻的 2 个像素中的一方,将接近晶体管的一方像素电极连接到该晶体管,在另一方将远离晶体管的一方像素电极连接到该晶体管。

[0151] 在具备图 14 的液晶面板的液晶显示装置中,当如图 5 那样驱动数据信号线 15x、15y 时,在帧 F1 中,包括像素电极 17a (正极性) 的子像素为“亮”,包括像素电极 17b (正极性) 的子像素为“暗”,包括像素电极 17c (负极性) 的子像素为“亮”,包括像素电极 17d (负极性) 的子像素为“暗”,包括像素电极 17A (负极性) 的子像素为“暗”,包括像素电极 17B (负极性) 的子像素为“亮”,作为整体如图 15(a) 那样。另外,在帧 F2 中,包括像素电极 17a (负极性) 的子像素为“亮”,包括像素电极 17b (负极性) 的子像素为“暗”,包括像素电极 17c (正极性) 的子像素为“亮”,包括像素电极 17d (正极性) 的子像素为“暗”,包括像素电极 17A (正极性) 的子像素为“暗”,包括像素电极 17B (正极性) 的子像素为“亮”,作为整体成为图 15(b) 那样。

[0152] 根据图 14 的液晶面板,没有亮子像素彼此在行方向上排列或暗子像素彼此在行方向上排列的情况,因此能减少行方向的条状不均。

[0153] 图 16 示出图 14 的像素 101、103 的具体例。如该图所示,在像素 101 中,晶体管 12a 配置在数据信号线 15x 和扫描信号线 16x 的交叉部附近,在由两个信号线 (15x、16x) 划分的像素区域,长方形形状的像素电极 17a 和长方形形状的像素电极 17b 在列方向上排列,成为第 1 像素电极的外周的 4 边中的 1 边与成为第 2 像素电极的外周的 4 边中的 1 边相邻。另外,在行方向上延伸的保持电容配线 18p 与该相邻的 2 个边的间隙 (像素电极 17a、17b 的间隙) 整体重叠配置。并且,电容电极 37a、38a 分别与保持电容配线 18p 和像素电极 17b 重叠配置。

[0154] 更详细地说,电容电极 37a 在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17b 重叠。电容电极 38a 与电容电极 37a 在行方向 (上述延伸方向) 上排列配置,在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17b 重叠。

[0155] 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a,源极电极 8a 连接到数据信号线 15x。漏极电极 9a 连接到漏极引出配线 27a,漏极引出配线 27a 与形成于同层的电容电极 37a 连结,并且经过接触孔 11a 连接到像素电极 17a,电容电极 37a 隔着层间绝缘膜与像素电极 17b 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电

容 Cab1(参照图 14)。另外,电容电极 38a 经过接触孔 68a 连接到像素电极 17a,并且隔着层间绝缘膜与像素电极 17b 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab2(参照图 14)。而且,电容电极 37a 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Cha1(参照图 14)的大部分,电容电极 38a 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Cha2(参照图 14)的大部分。另外,像素电极 17b 和保持电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Chb(参照图 14)。

[0156] 另一方面,在像素 103 中,晶体管 12A 配置在数据信号线 15y 和扫描信号线 16x 的交叉部附近,在由两个信号线(15y、16x)划分的像素区域中,长方形形状的像素电极 17A 和长方形形状的像素电极 17B 在列方向上排列,成为第 1 像素电极的外周的 4 边中的 1 边与成为第 2 像素电极的外周的 4 边中的 1 边相邻。另外,在行方向上延伸的保持电容配线 18p 与该相邻的 2 个边的间隙(像素电极 17A、17B 的间隙)整体重叠配置。并且,电容电极 37B、38B 分别与保持电容配线 18p 和像素电极 17A 重叠配置。

[0157] 更详细地说,电容电极 37B 在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17A 重叠。电容电极 38B 与电容电极 37B 在行方向(上述延伸方向)上排列配置,在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17A 重叠。

[0158] 在扫描信号线 16x 上形成有晶体管 12A 的源极电极 8A 和漏极电极 9A,源极电极 8A 连接到数据信号线 15y。漏极电极 9A 连接到漏极引出配线 27A,漏极引出配线 27A 与形成于同层的电容电极 37B 连结,并且经过接触孔 11B 连接到像素电极 17B,电容电极 37B 隔着层间绝缘膜与像素电极 17A 重叠,在两者的重叠部分形成像素电极 17A、17B 间的耦合电容 CAB1(参照图 14)。另外,电容电极 38B 经过接触孔 68B 连接到像素电极 17B,并且隔着层间绝缘膜与像素电极 17A 重叠,在两者的重叠部分形成像素电极 17A、17B 间的耦合电容 CAB2(参照图 14)。而且,电容电极 37B 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 ChB1(参照图 14)的大部分,电容电极 38B 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 ChB2(参照图 14)的大部分。并且,像素电极 17A 与保持电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 ChA(参照图 14)。

[0159] 在此,在上述各液晶面板中,构成为电容电极电连接到与成为亮子像素的子像素对应的像素电极,但是不限于此。本液晶面板也可以如图 17 那样,构成为电容电极电连接到与成为暗子像素的子像素对应的像素电极。图 18 示出了图 17 的像素的具体例 101。

[0160] 在图 18 的液晶面板中,晶体管 12a 配置在数据信号线 15x 和扫描信号线 16x 的交叉部附近,在由两个信号线(15x、16x)划分的像素区域中,长方形形状的像素电极 17a 和长方形形状的像素电极 17b 在列方向上排列,成为第 1 像素电极的外周的 4 边中的 1 边与成为第 2 像素电极的外周的 4 边中的 1 边相邻。在行方向上延伸的保持电容配线 18p 与像素电极 17a 重叠配置。并且,电容电极 37b、38b 分别与保持电容配线 18p 和像素电极 17a 重叠配置。

[0161] 更详细地说,电容电极 37b 在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17a 重叠。电容电极 38b 与电容电极 37b 在行方向(上述

延伸方向)上排列配置,在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17a 重叠。

[0162] 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a,源极电极 8a 连接到数据信号线 15x。漏极电极 9a 连接到漏极引出配线 27a,漏极引出配线 27a 经过接触孔 11a 连接到像素电极 17a。另外,电容电极 37b 经过接触孔 67b 连接到像素电极 17b,并且隔着层间绝缘膜与像素电极 17a 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab1(参照图 17)。另外,电容电极 38b 经过接触孔 68b 连接到像素电极 17b,并且隔着层间绝缘膜与像素电极 17a 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab2(参照图 17)。另外,电容电极 37b 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Chb1(参照图 17),电容电极 38b 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Chb2(参照图 17)。另外,像素电极 17a 与保持电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Cha(参照图 17)。

[0163] 在图 18 的液晶面板中,包括像素电极 17a 的子像素为“亮”,包括像素电极 17b 的子像素为“暗”。

[0164] 在图 18 的液晶面板中,利用并联的 2 个耦合电容 (Cab1、Cab2) 连接(电容耦合)像素电极 17a 和像素电极 17b,因此例如在图 18 的 P 处,电容电极 37b 与像素电极 17a(在制造工序等中)发生短路的情况下,进行将电容电极 37b 在接触孔 67b 和短路位置之间用激光切断的修正工序,由此能维持像素电极 17a、17b 的电容耦合。另外,在电容电极 38b 与像素电极 17a 发生短路的情况下,只要将电容电极 38b 在接触孔 68b 和短路位置之间用激光切断即可。

[0165] 此外,图 17 所示的将电容电极电连接到与成为暗子像素的子像素对应的像素电极的结构当然也能应用于上述各液晶面板。

[0166] (实施方式 2)

[0167] 图 19 是表示实施方式 2 的液晶面板的一部分的等效电路图。如图 19 所示,在本液晶面板中具备:在列方向(图中上下方向)上延伸的数据信号线(15x、15y)、在行方向(图中左右方向)上延伸的扫描信号线(16x、16y)、在行和列方向上排列的像素(101~104)、保持电容配线(18p、18q)和共用电极(相对电极)com,各像素的构造是相同的。此外,包括像素 101、102 的像素列与包括像素 103、104 的像素列相邻,包括像素 101、103 的像素行与包括像素 102、104 的像素行相邻。

[0168] 在本液晶面板中,与 1 个像素对应设有 1 个数据信号线和 1 个扫描信号线。另外,在 1 个像素中,2 个像素电极设置为其一方包围另一方,在像素 101 中,设有像素电极 17b 和包围该像素电极 17b 的像素电极 17a,在像素 102 中,设有像素电极 17d 和包围该像素电极 17d 的像素电极 17c,在像素 103 中,设有像素电极 17B 和包围该像素电极 17B 的像素电极 17A,在像素 104 中,设有像素电极 17D 和包围该像素电极 17D 的像素电极 17C。

[0169] 图 20 示出图 19 的像素 101 的具体例。如该图所示,晶体管 12a 配置在数据信号线 15x 和扫描信号线 16x 的交叉部附近,在由两个信号线(15x、16x)划分的像素区域中,配置有在行方向上看去为 V 字形状的像素电极 17b 和包围该像素电极 17b 的像素电极 17a,保持电容配线 18p 横穿像素中央在行方向上延伸。具体地说,像素电极 17b 具备:位于保持

电容配线 18p 上相对于行方向大致成 90° 的第 1 边、从第 1 边的一端相对于行方向成大致 45° 延伸的第 2 边、从第 1 边的另一端相对于行方向成大致 315° 延伸的第 3 边、在保持电容配线 18p 上具有一端且平行于第 2 边并且比第 2 边短的第 4 边、连接到第 4 边的一端且平行于第 3 边并且比第 3 边短的第 5 边、与第 2 和第 4 边连结的第 6 边以及与第 3 和第 5 边连结的第 7 边,像素电极 17a 的内周包括与上述第 1 ~ 第 7 边相对的 7 个边。

[0170] 此外,像素电极 17b 的第 1 边和与第 1 边相对的像素电极 17a 的内周的一边的间隙为第 1 间隙 K1,像素电极 17b 的第 2 边和与第 2 边相对的像素电极 17a 的内周的一边的间隙为第 2 间隙 K2,像素电极 17b 的第 3 边和与第 3 边相对的像素电极 17a 的内周的一边的间隙为第 3 间隙 K3,像素电极 17b 的第 4 边和与第 4 边相对的像素电极 17a 的内周的一边的间隙为第 4 间隙 K4,像素电极 17b 的第 5 边和与第 5 边相对的像素电极 17a 的内周的一边的间隙为第 5 间隙 K5。并且,电容电极 37a、38a 分别与第 1 间隙 K1、像素电极 17a 以及像素电极 17b 重叠配置。更详细地说,电容电极 37a、38a 都是与第 1 间隙 K1 交叉地在行方向上延伸的形状,分别与保持电容配线 18p 重叠地在列方向上排列。

[0171] 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a,源极电极 8a 连接到数据信号线 15x。漏极电极 9a 连接到漏极引出配线 27a,漏极引出配线 27a 经过接触孔 11a 连接到像素电极 17a。另外,电容电极 37a 经过接触孔 67a 连接到像素电极 17a,并且隔着层间绝缘膜与像素电极 17b 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab1(参照图 19)。另外,电容电极 38a 经过接触孔 68a 连接到像素电极 17a,并且隔着层间绝缘膜与像素电极 17b 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab2(参照图 19)。而且,电容电极 37a 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Cha1(参照图 19)的大部分,电容电极 38a 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Cha2(参照图 19)的大部分。并且,像素电极 17b 与保持电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Chb(参照图 19)。

[0172] 在图 20 的液晶面板中,利用并联的 2 个耦合电容 (Cab1、Cab2) 连接(电容耦合)像素电极 17a 和像素电极 17b,因此例如在电容电极 37a 与保持电容配线 18p 或者像素电极 17b(在制造工序等中)发生短路的情况下,进行将电容电极 37a 在接触孔 67a 和短路位置之间用激光切断的修正工序,由此能维持像素电极 17a、17b 的电容耦合。而且,在制造工序等中接触孔 67a 形成得不合格的情况下,也能维持像素电极 17a、17b 的电容耦合。此外,在电容电极 38a 与保持电容配线 18p 或者像素电极 17b 发生短路的情况下,只要将电容电极 38a 在接触孔 68a 和短路位置之间用激光切断即可。

[0173] 在进行上述修正工序的情况下,从有源矩阵基板的表面(玻璃基板的相反的一侧)经过像素电极 17a、17b 的间隙对电容电极 37a 照射激光来将其切断。只是在这种情况下,有可能在电容电极 37a 和保持电容配线 18p 间产生新的短路。为了消除该可能性,保持电容配线 18p 形成有与第 1 间隙 K1 重叠的开口部。

[0174] 此外,在电容电极 37a 与保持电容配线 18p 或者像素电极 17b 发生短路的情况下,利用激光等除去(修整)像素电极 17a 中的接触孔 67a 内的部分来使像素电极 17a 与电容电极 37a 电分离,由此也能维持像素电极 17a、17b 的电容耦合。

[0175] 如上所述,根据本实施方式,能提高液晶面板、该液晶面板所用的有源矩阵基板的

制造成品率。

[0176] 另外,在图 20 的液晶面板中,电容电极 37a 与像素电极 17b 和保持电容配线 18p 重叠,电容电极 38a 与像素电极 17b 和保持电容配线 18p 重叠。这样,使为了形成耦合电容而设置的电容电极 37a、38a 也发挥用于形成保持电容的电极的功能,由此能提高开口率。

[0177] 另外,在图 20 的液晶面板中,像素电极 17a 包围处于电漂浮的像素电极 17b,因此该像素电极 17a 发挥保护电极的功能,能抑制电荷飞入像素电极 17b 等。由此,能抑制包括像素电极 17b 的子像素(暗子像素)的残影。

[0178] 此外,在图 20 中省略了取向限制用构造物的记载,例如在 MVA(multidomain vertical alignment:多区域垂直排列)方式的液晶面板中,例如如图 21 所示,像素电极 17a、17b 的间隙 K2 ~ K5 发挥取向限制用构造物的功能,在彩色滤光片基板的与像素电极 17b 对应的部分设有与间隙 K2、K4 平行的肋 L3 和与间隙 K3、K5 平行的肋 L4,在彩色滤光片基板的与像素电极 17a 对应的部分设有与间隙 K2、K4 平行的肋 L1、L5 和与间隙 K3、K5 平行的肋 L2、L6。此外,也可以在彩色滤光片基板的共用电极中设置取向限制用的狭缝来代替上述取向限制用的肋。

[0179] 也可以将图 20 的像素 101 变形为图 22 那样。在图 22 的结构中,电容电极 37a、38a 是与第 3 间隙 K3 交叉地相对于行方向成 315° 延伸的形状,都不与保持电容配线 18p 重叠。

[0180] 此外,晶体管 12a 的漏极电极 9a 连接到漏极引出配线 27a,漏极引出配线 27a 经过接触孔 11a 连接到像素电极 17a。另外,电容电极 37a 经过接触孔 67a 连接到像素电极 17a,并且隔着层间绝缘膜与像素电极 17b 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab1(参照图 19)。另外,电容电极 38a 经过接触孔 68a 连接到像素电极 17a,并且电容电极 38a 隔着层间绝缘膜与像素电极 17b 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab2(参照图 19)。另外,像素电极 17a 的一部分隔着栅极绝缘膜和层间绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Cha(相当于图 19 的 Cha1、Cha2)。另外,像素电极 17b 的一部分隔着栅极绝缘膜和层间绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Chb(参照图 19)。

[0181] 在图 22 的液晶面板中,在电容电极 37a 与像素电极 17b(在制造工序等中)发生短路的情况下,能从有源矩阵基板的表面(与玻璃基板相反的一侧)经过第 3 间隙 K3 对(不与保持电容配线 18p 重叠的)电容电极 37a 照射激光,将其切断。此外,也可以利用激光等除去(修整)像素电极 17a 中的接触孔 67a 内的部分,使像素电极 17a 和电容电极 37a 电分离。

[0182] 也可以将图 22 的像素 101 变形为图 23 那样。在图 23 的结构中设有:保持电容配线延伸部 18x,其从保持电容配线 18p 与像素电极 17b 的第 1 边、第 2 边、第 6 边和第 4 边重叠地延伸,再次与保持电容配线 18p 汇合;以及保持电容配线延伸部 18y,其从保持电容配线 18p 与像素电极 17b 的第 1 边、第 3 边、第 7 边和第 5 边重叠地延伸,再次与保持电容配线 18p 汇合。

[0183] 在图 23 的液晶面板中,包围电漂浮的像素电极 17b 的保持电容配线延伸部 18x、18y 发挥像素电极 17b 的保护电极的功能,因此能更有效地抑制电荷飞入像素电极 17b 等。由此,能抑制包括像素电极 17b 的子像素(暗子像素)的残影。

[0184] 图 24 示出图 19 的像素 101 的其它具体例。如该图所示,晶体管 12a 配置在数据信号线 15x 和扫描信号线 16x 的交叉部附近,在由两个信号线 (15x、16x) 划分的像素区域中,配置有在行方向看去为梯形形状的像素电极 17b 和包围该像素电极 17b 的像素电极 17a,保持电容配线 18p 横穿像素中央在行方向上延伸。具体地说,像素电极 17b 具备:与保持电容配线 18p 交叉且相对于行方向成大致 90° 的第 1 边、平行于第 1 边地与保持电容配线 18p 交叉的第 2 边、从第 1 边的一端相对于行方向成大致 45° 延伸的第 3 边以及从第 1 边的另一端相对于行方向成大致 315° 延伸的第 4 边,像素电极 17a 的内周包括与上述第 1~第 4 边相对的 4 个边,像素电极 17a 的外周是长方形形状。

[0185] 此外,像素电极 17b 的第 1 边和与其相对的像素电极 17a 的内周的一边的间隙为第 1 间隙 K1,像素电极 17b 的第 2 边和与其相对的像素电极 17a 的内周的一边的间隙为第 2 间隙 K2,电容电极 37a 与像素电极 17a、第 1 间隙 K1 和像素电极 17b 重叠配置,电容电极 38a 与像素电极 17a、第 2 间隙 K2 和像素电极 17b 重叠配置。

[0186] 更详细地说,电容电极 37a 是与第 1 间隙 K1 交叉地在行方向上延伸的形状,并且电容电极 38a 是与第 2 间隙 K2 交叉地在行方向上延伸的形状,分别与保持电容配线 18p 重叠地在行方向上排列。另外,电容电极 37a、38a 配置为将电容电极 37a 以像素 101 中的保持电容配线 18p 上的点为中心旋转 180° 时与电容电极 37b 大致一致。即,电容电极 37a、38a 以与第 1 间隙 K1 和第 2 间隙 K2 平行并且通过两个间隙之间的中心的线为轴成线对称。

[0187] 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a,源极电极 8a 连接到数据信号线 15x。漏极电极 9a 连接到漏极引出配线 27a,漏极引出配线 27a 经过接触孔 11a 连接到像素电极 17a。另外,电容电极 37a 经过接触孔 67a 连接到像素电极 17a,并且经过层间绝缘膜与像素电极 17b 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab1 (参照图 19)。另外,电容电极 38a 经过接触孔 68a 连接到像素电极 17a,并且电容电极 38a 隔着层间绝缘膜与像素电极 17b 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab2 (参照图 19)。而且,电容电极 37a 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Cha1 (参照图 19) 的大部分,电容电极 38a 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Cha2 (参照图 19) 的大部分。并且,像素电极 17b 与保持电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Chb (参照图 19)。

[0188] 在图 24 的液晶面板中,利用并联的 2 个耦合电容 (Cab1、Cab2) 连接 (电容耦合) 像素电极 17a 和像素电极 17b,因此例如在电容电极 37a 与保持电容配线 18p 或者像素电极 17b (在制造工序等中) 发生短路的情况下,能进行将电容电极 37a 在接触孔 67a 和短路位置之间用激光切断的修正工序,由此维持像素电极 17a、17b 的电容耦合。另外,在电容电极 38a 与保持电容配线 18p 或者像素电极 17b 发生短路的情况下,只要将电容电极 38a 在接触孔 68a 和短路位置之间用激光切断即可。

[0189] 在进行上述修正工序的情况下,从有源矩阵基板的表面 (与玻璃基板相反的一侧) 经过第 1 间隙 K1 对电容电极 37a 照射激光来将其切断。但是在这种情况下,有可能在电容电极 37a 和保持电容配线 18p 间产生新的短路。为了消除该可能性,只要在保持电容配线 18p 中形成与第 1 间隙 K1 重叠的开口部即可。

[0190] 此外,在电容电极 37a 与保持电容配线 18p 或者像素电极 17b 发生短路的情况下,

用激光等除去（修整）像素电极 17a 中的接触孔 67a 内的部分，使像素电极 17a 和电容电极 37a 电分离，由此也能维持像素电极 17a、17b 的电容耦合。

[0191] 如上所述，根据本实施方式，能提高液晶面板、该液晶面板所用的有源矩阵基板的制造成品率。

[0192] 另外，在图 24 的液晶面板中，电容电极 37a、38a 与保持电容配线 18p 重叠地在保持电容配线 18p 的延伸方向（行方向）上排列配置。另外，电容电极 37a、38a 以与第 1 间隙 K1 和第 2 间隙 K2 平行并且通过两个间隙之间的中心的线为轴成线对称。因此，在像素电极 17a、17b 的对准相对于电容电极 37a、38a 在行方向上错开的情况下，电容电极 37a 和像素电极 17b 的重叠面积与电容电极 38a 和像素电极 17b 的重叠面积会相补偿，具有 2 个耦合电容（Cab1、Cab2）的总量 不易变化的优点。

[0193] 另外，在图 24 的液晶面板中，电容电极 37a、38a 分别与像素电极 17b 和保持电容配线 18p 重叠。这样，使为了形成耦合电容而设置的电容电极 37a、38a 也发挥用于形成保持电容的电极的功能，由此能提高开口率。

[0194] 而且，使电容电极 37a、38a 为在行方向上延伸的形状，并且使它们与保持电容配线 18p 重叠地在行方向上排列，因此能使保持电容配线 18p 的线宽度变小。由此，能进一步提高开口率。

[0195] 此外，从可靠性的观点出发，保持电容 Chb 的电容值越大越好。因此，保持电容 Chb 也可以利用图 25 示出的结构形成。即，如图 25 所示，与电容电极 37a、38a 形成于同层的保持电容电极 39b 经过接触孔 69b 连接到像素电极 17b，由此在保持电容电极 39b 与保持电容配线 18p 之间形成保持电容 Chb。在该结构的情况下，与如图 24 那样在像素电极 17b 与保持电容配线 18p 之间形成保持电容 Chb 的情况相比，能使它们之间夹着的绝缘膜变少（薄），因此能获得保持电容值。另外，能使形成保持电容 Chb 的绝缘膜变薄，因此不改变保持电容值的大小也能使保持电容配线 18p 的宽度变窄，也能得到不降低可靠性而实现提高开口率的效果。

[0196] 在此，在图 19 中，设于 1 个像素中的 2 个像素电极中的一方包围另一方，使该包围的一方像素电极连接到晶体管，但是不限于此。如图 26 所示，也可以是设于 1 个像素中的 2 个像素电极中的一方包围另一方，使该被包围的一方像素电极连接到晶体管。

[0197] 图 27 示出图 26 的像素 101 的具体例。如该图所示，像素电极 17a、17b 和保持电容配线 18p 的形状和配置与图 20 相同。电容电极 37b、38b 均与第 2 间隙 K2、像素电极 17a 以及像素电极 17b 重叠配置。

[0198] 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a，源极电极 8a 连接到数据信号线 15x。漏极电极 9a 经过漏极引出配线 27a 和接触孔 11b 连接到像素电极 17b。电容电极 37b 经过接触孔 67b 连接到像素电极 17b，电容电极 37b 的一部分隔着层间绝缘膜与像素电极 17a 重叠，在两者的重叠部分形成耦合电容 Cab1（参照图 26）。另外，电容电极 38b 经过接触孔 68b 连接到像素电极 17b，电容电极 38b 的一部分隔着层间绝缘膜与像素电极 17a 重叠，在两者的重叠部分形成耦合电容 Cab2（参照图 26）。另外，像素电极 17a 的一部分隔着栅极绝缘膜和层间绝缘膜与保持电容配线 18p 重叠，在两者的重叠部分形成保持电容 Cha（参照图 26）。另外，像素电极 17b 的一部分隔着栅极绝缘膜和层间绝缘膜与保持电容配线 18p 重叠，在两者的重叠部分形成保持电容 Chb（参照图 26）。

[0199] 在图 27 的液晶面板中,包括像素电极 17a 的子像素为“暗”,包括像素电极 17b 的子像素为“亮”。

[0200] 在图 27 的液晶面板中,利用并联的 2 个耦合电容 (Cab1、Cab2) 连接 (电容耦合) 像素电极 17a 和像素电极 17b,因此例如在电容电极 37b 与像素电极 17a (在制造工序等中) 发生短路的情况下,进行将电容电极 37b 在接触孔 67b 和短路位置之间用激光切断的修正工序,由此能维持像素电极 17a、17b 的电容耦合。而且,在制造工序等中接触孔 67b 形成得不合格的情况下,也能维持像素电极 17a、17b 的电容耦合。此外,在电容电极 38b 与像素电极 17a 发生短路的情况下,只要将电容电极 38b 在接触孔 68b 和短路位置之间用激光切断即可。

[0201] 在进行上述修正工序的情况下,从有源矩阵基板的表面 (与玻璃基板相反的一侧) 经过第 2 间隙 K2 对电容电极 37b 照射激光来将其切断。如上所述,根据本实施方式,能提高液晶面板、该液晶面板所用的有源矩阵基板的制造成品率。

[0202] 另外,在图 27 的液晶面板中,构成为与暗子像素对应的像素电极 17a 包围与亮子像素对应的像素电极 17b,因此具有能鲜明地显示空间频率高的视频的效果。

[0203] 在此,在上述各液晶面板中,构成为电容电极电连接到与成为亮子像素的子像素对应的像素电极,但是不限于此。本液晶面板也可以如图 28 那样,构成为电容电极电连接到与成为暗子像素的子像素对应的像素电极。图 29 示出图 28 的像素的具体例 101。

[0204] 在图 29 的液晶面板中,与图 24 的液晶面板同样,晶体管 12a 配置在数据信号线 15x 和扫描信号线 16x 的交叉部附近,在由两个信号线 (15x、16x) 划分的像素区域中,配置有在行方向上看上去为梯形形状的像素电极 17b 和包围该像素电极 17b 的像素电极 17a,保持电容配线 18p 横穿像素中央在行方向上延伸。

[0205] 更详细地说,电容电极 37b 是与第 1 间隙 K1 交叉地在行方向上延伸的形状,并且电容电极 38b 是与第 2 间隙 K2 交叉地在行方向上延伸的形状,分别与保持电容配线 18p 重叠地在行方向上排列。另外,电容电极 37b、38b 配置为使电容电极 37b 以像素 101 中的保持电容配线 18p 上的点为中心旋转 180° 时与电容电极 38b 大致一致。即,电容电极 37b、38b 以与第 1 间隙 K1 和第 2 间隙 K2 平行并且通过两个间隙之间的中心的线为轴成线对称。

[0206] 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a,源极电极 8a 连接到数据信号线 15x。漏极电极 9a 连接到漏极引出配线 27a,漏极引出配线 27a 经过接触孔 11a 连接到像素电极 17a。另外,电容电极 37b 经过接触孔 67b 连接到像素电极 17b,并且隔着层间绝缘膜与像素电极 17a 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab1 (参照图 28)。另外,电容电极 38b 经过接触孔 68b 连接到像素电极 17b,并且隔着层间绝缘膜与像素电极 17a 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab2 (参照图 28)。而且,电容电极 37b 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Chb1 (参照图 28) 的大部分,电容电极 38b 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Chb2 (参照图 28) 的大部分。另外,像素电极 17a 与保持电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Cha (参照图 28)。

[0207] 由此,包括像素电极 17a 的子像素为“亮”,包括像素电极 17b 的子像素为“暗”。

[0208] 在图 29 的液晶面板中,利用并联的 2 个耦合电容 (Cab1、Cab2) 连接 (电容耦合)

像素电极 17a 和像素电极 17b, 因此例如在图 29 的 P 处电容电极 37b 与像素电极 17a (在制造工序等中) 发生短路的情况下, 进行将电容电极 37b 在接触孔 67b 和短路位置之间用激光切断的修正工序, 由此能维持像素电极 17a、17b 的电容耦合。另外, 在电容电极 38b 和像素电极 17a 发生短路的情况下, 只要将电容电极 38b 在接触孔 68b 和短路位置之间用激光切断即可。

[0209] 在图 29 的液晶面板中, 与图 24 的液晶面板同样, 电容电极 37b、38b 与保持电容配线 18p 重叠地在保持电容配线 18p 的延伸方向 (行方向) 上排列配置, 电容电极 37b、38b 以与第 1 间隙 K1 和第 2 间隙 K2 平行并且通过两个间隙之间的中心的线为轴成线对称。因此, 在像素电极 17a、17b 的对准相对于电容电极 37b、38b 在行方向上错开的情况下, 电容电极 37b 和像素电极 17a 的重叠面积与电容电极 38b 和像素电极 17a 的重叠面积也会相补偿, 具有 2 个耦合电容 (Cab1、Cab2) 的总量不易变化的优点。

[0210] 此外, 如图 29 所示的将电容电极电连接到与成为暗子像素的子像素对应的像素电极的结构当然也能应用于上述各液晶面板。

[0211] 另外, 在本实施方式 2 的液晶面板中, 也与实施方式 1 的液晶面板 (参照图 4) 同样, 也可以在玻璃基板 31 上形成厚的有机栅极绝缘膜 21 和薄的无机栅极绝缘膜 22, 在像素电极的下层形成薄的无机层间绝缘膜 25 和厚的有机层间绝缘膜 26。这样, 能得到减少各种寄生电容、防止配线彼此短路以及减少平坦化造成像素电极开裂等的效果。此外, 在这种情况下, 例如在图 30 的用虚线部分表示的区域中, 如图 4 所示, 优选对有机栅极绝缘膜 21 贯通位于电容电极 37a、38a 下的部分, 对有机层间绝缘膜 26 贯通位于电容电极 37a、38a 上的部分。这样, 能充分确保耦合电容 (Cab1、Cab2) 的电容值和保持电容 (Cha1、Cha2、Chb) 的电容值, 并且能得到上述效果。

[0212] 另外, 如图 45 所示, 图 30 中的有机层间绝缘膜 26 的贯通部 (薄膜部 51a) 利用第 1 边 (J1) ~ 第 4 边 (J4) 形成为矩形状, 电容电极 37a 跨越第 1 边 (J1), 与电容电极 37a 在行方向上排列配置的电容电极 38a 跨越与第 1 边 (J1) 相对的第 3 边 (J3), 因此在电容电极 37a、38a 在行方向上错开的情况下, 电容电极 37a 和像素电极 17b 的重叠面积与电容电极 38a 和像素电极 17b 的重叠面积也会相补偿, 能得到 2 个电容 (耦合电容) 的总量不易变化的效果。

[0213] 另外, 如图 46 所示, 图 30 的薄膜部 51a 也可以仅与像素电极 17b 重叠地形成于像素电极 17b 的区域内。即, 构成为使形成矩形状的薄膜部 51a 的第 1 边 (J1) ~ 第 4 边 (J4) 位于像素电极 17b 的区域内。由此, 除了得到利用上述图 30 的结构能得到的效果 (2 个电容的总量不易变化) 以外, 电容电极 37a、38a 与像素电极 17b 的重叠面积变少, 因此能得到减少电容电极 37a、38a 与像素电极 17b 的短路的可能性的效果。

[0214] (实施方式 3)

[0215] 图 31 是表示实施方式 3 的液晶面板的一部分的等效电路图。如图 31 所示, 在本液晶面板中, 具备: 在列方向 (图中上下方向) 上延伸的数据信号线 (15x、15y)、在行方向 (图中左右方向) 上延伸的扫描信号线 (16x、16y)、在行和列方向上排列的像素 (101 ~ 104)、保持电容配线 (18p ~ 18s) 以及共用电极 (相对电极) com, 各像素的构造相同。此外, 包括像素 101、102 的像素列与包括像素 103、104 的像素列相邻, 包括像素 101、103 的像素行与包括像素 102、104 的像素行相邻。

[0216] 在本液晶面板中,与1个像素对应设有1个数据信号线、1个扫描信号线以及2个保持电容配线。另外,在1个像素中设有3个像素电极,在像素101中设有像素电极17a、17b、17a',在像素102中设有像素电极17c、17d、17c',在像素103中设有像素电极17A、17B、17A',在像素104中设有像素电极17C、17D、17C'。

[0217] 图32示出图31的像素101的具体例。如该图所示,晶体管12a配置在数据信号线15x和扫描信号线16x的交叉部附近,在由两个信号线(15x、16x)划分的像素区域中,具有:成梯形形状的像素电极17a;成梯形形状的像素电极17a',其位于相对于保持电容配线18p的行方向大致315°的位置,与将像素电极17a旋转180°的状态的形状大致一致;以及像素电极17b,其配置在除了这些像素电极17a、17a'以外的区域中,与像素电极17a、17a'的形状对应(吻合)。另外,保持电容配线18p、18r相互平行配置,保持电容配线18p横穿像素电极17a、17b在行方向上延伸,保持电容配线18r横穿像素电极17b、17a'在行方向上延伸。

[0218] 根据这种结构,像素电极17a、17b、17a'分别如下配置:像素电极17a的一部分接近扫描信号线16x,像素电极17a'的一部分接近扫描信号线16y,像素电极17b的一方端部接近扫描信号线16x,并且另一方端部接近扫描信号线16y。换言之,像素电极17a、17a'各自的至少一部分分别接近扫描信号线16x、16y配置,并且像素电极17b在列方向上延伸配置,使扫描信号线16x、16y彼此连结。电容电极37a与保持电容配线18p和像素电极17a、17b重叠配置,电容电极38a与保持电容配线18r和像素电极17b、17a'重叠配置。

[0219] 更详细地说,电容电极37a在与保持电容配线18p的延伸方向相同的方向上延伸,与保持电容配线18p和像素电极17a、17b重叠。电容电极38a成与将电容电极37a旋转180°的状态的形状大致一致的形状,与电容电极37a平行配置,在与保持电容配线18r的延伸方向相同的方向上延伸,与保持电容配线18r和像素电极17b、17a'重叠。

[0220] 在扫描信号线16x上形成有晶体管12a的源极电极8a和漏极电极9a,源极电极8a连接到数据信号线15x。漏极电极9a连接到漏极引出配线27a,漏极引出配线27a经过接触孔11a连接到像素电极17a。像素电极17a经过接触孔111a连接着中继配线110a,中继配线110a经过接触孔112a连接到像素电极17a'。另外,电容电极37a经过接触孔67a连接到像素电极17a,并且隔着层间绝缘膜与像素电极17b重叠,在两者的重叠部分形成像素电极17a、17b间的耦合电容Cab1(参照图31)。另外,电容电极38a经过接触孔68a连接到像素电极17a',并且隔着层间绝缘膜与像素电极17b重叠,在两者的重叠部分形成像素电极17a'、17b间的耦合电容Cab2(参照图31)。另外,电容电极37a隔着栅极绝缘膜与保持电容配线18p重叠,在两者的重叠部分形成保持电容Cha1(参照图31)的大部分,电容电极38a隔着栅极绝缘膜与保持电容配线18r重叠,在两者的重叠部分形成保持电容Cha2(参照图31)的大部分。另外,像素电极17b与保持电容配线18p隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容Chb1(参照图31)的大部分,像素电极17b与保持电容配线18r隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容Chb2(参照图31)。

[0221] 在图32的液晶面板中,包括像素电极17a、17a'的子像素为“亮”,包括像素电极17b的子像素为“暗”。

[0222] 在图32的液晶面板中,利用并联的2个耦合电容(Cab1、Cab2)连接(电容耦合)

像素电极 17a、17a' 和像素电极 17b, 因此例如在图 32 的 P 处电容电极 37a 与像素电极 17b(在制造工序等中)发生短路的情况下, 进行将电容电极 37a 在接触孔 67a 和短路位置之间用激光切断的修正工序, 由此能维持像素电极 17a、17b、17a' 的电容耦合。而且, 在制造工序等中接触孔 67a 形成得不合格的情况下, 也能维持像素电极 17a、17b、17a' 的电容耦合。此外, 在电容电极 38a 与像素电极 17b 发生短路的情况下, 只要将电容电极 38a 在接触孔 68a 和短路位置之间用激光切断即可。

[0223] 此外, 在电容电极 37a 与保持电容配线 18p 或者像素电极 17b 发生短路的情况下, 利用激光等除去(修整)像素电极 17a 中的接触孔 67a 内的部分来使像素电极 17a 与电容电极 37a 电分离, 由此也能维持像素电极 17a、17b、17a' 的电容耦合。

[0224] 如上所述, 根据本实施方式, 能提高液晶面板、该液晶面板所用的有源矩阵基板的制造成品率。

[0225] 另外, 在图 32 的液晶面板中, 电容电极 37a 在与保持电容配线 18p 的延伸方向相同的方向上延伸, 与保持电容配线 18p 和像素电极 17a、17b 重叠, 电容电极 38a 成与将电容电极 37a 旋转 180° 的状态的形状大致一致的形状, 在与保持电容配线 18r 的延伸方向相同的方向上延伸, 与保持电容配线 18r 和像素电极 17b、17a' 重叠。因此, 在像素电极 17a、17b、17a' 的对准相对于电容电极 37a、38a 在行方向上错开的情况下, 电容电极 37a 和像素电极 17b 的重叠面积与电容电极 38a 和像素电极 17b 的重叠面积也会相补偿, 具有 2 个耦合电容 (Cab1、Cab2) 的总量不易变化的优点。

[0226] 另外, 在图 32 的液晶面板中, 电容电极 37a 与像素电极 17b 和保持电容配线 18p 重叠, 电容电极 38a 与像素电极 17b' 和保持电容配线 18r 重叠。这样, 能使为了形成耦合电容而设置的电容电极 37a、38a 也发挥用于形成保持电容的电极的功能, 从而能提高开口率。

[0227] 而且, 使电容电极 37a、38a 为在行方向上延伸的形状, 并且使它们与保持电容配线 18p、18r 重叠配置, 因此能使保持电容配线 18p、18r 的线宽度变小。由此, 能进一步提高开口率。

[0228] 也可以将图 32 的像素 101 变形为图 33 那样。在图 33 的结构中, 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a, 源极电极 8a 连接到数据信号线 15x。漏极电极 9a 连接到漏极引出配线 27a, 漏极引出配线 27a 经过接触孔 11a 连接到像素电极 17a。电容电极 37a 的一端经过接触孔 67a 连接到像素电极 17a, 并且另一端经过接触孔 112a 连接到像素电极 17a'。另外, 电容电极 37a 隔着层间绝缘膜与像素电极 17b 重叠, 在两者的重叠部分形成像素电极 17a、17a' 和像素电极 17b 间的耦合电容 Cab1、Cab2(参照图 31)。电容电极 38a 的一端经过接触孔 111a 连接到像素电极 17a, 并且另一端经过接触孔 68a 连接到像素电极 17a'。另外, 电容电极 38a 隔着层间绝缘膜与像素电极 17b 重叠, 在两者的重叠部分形成像素电极 17a、17a' 和 17b 间的耦合电容 Cab1、Cab2(参照图 31)。而且, 电容电极 37a 隔着栅极绝缘膜与保持电容配线 18p 重叠, 在两者的重叠部分形成保持电容 Cha1(参照图 31)的大部分, 电容电极 38a 隔着栅极绝缘膜与保持电容配线 18r 重叠, 在两者的重叠部分形成保持电容 Cha2(参照图 31)的大部分。另外, 像素电极 17b 与保持电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠, 在两者的重叠部分形成保持电容 Chb1(参照图 31)的大部分, 像素电极 17b 与保持电容配线 18r 隔着层间绝缘膜和栅极绝缘膜重叠,

在两者的重叠部分形成保持电容 Chb2(参照图 31)。

[0229] 也可以将图 32 的像素 101 变形为图 34 那样。在图 34 的结构中,图 32 的像素电极 17a、17a' 彼此在像素电极 17b 的外周区域经过包括 IT0 等的连接部 17aa 相互连接。即,设为由像素电极 17a、17a' 一体地形成的像素电极包围像素电极 17b。由此,不需要图 32 示出的用于将像素电极 17a、17a' 彼此连接的接触孔 111a、112a 和中继配线 110a,因此能提高开口率。

[0230] 另外,像素电极 17a、17a' 包围处于电漂浮的像素电极 17b,因此像素电极 17a、17a' 发挥保护电极的功能,能抑制电荷飞入像素电极 17b 等。由此,能抑制包括像素电极 17b 的子像素(暗子像素)的残影。

[0231] 在此,在上述液晶面板中,构成为电容电极电连接到与成为亮子像素的子像素对应的像素电极,但是不限于此。本液晶面板也可以构成为电容电极电连接到与成为暗子像素的子像素对应的像素电极。图 35 示出该结构的像素的具体例 101。

[0232] 在图 35 的液晶面板中,晶体管 12a 配置在数据信号线 15x 和扫描信号线 16x 的交叉部附近,在由两个信号线(15x、16x)划分的像素区域中具有:成梯形形状的像素电极 17a;成梯形形状的像素电极 17a',其在相对于保持电容配线 18p 的行方向大致 315° 的位置,与将像素电极 17a 旋转 180° 的状态的形状大致一致;以及像素电极 17b,其配置在除这些像素电极 17a、17a' 以外的区域中,与像素电极 17a、17a' 的形状对应(吻合)。另外,保持电容配线 18p、18r 相互平行配置,保持电容配线 18p 横穿像素电极 17a、17b 在行方向上延伸,保持电容配线 18r 横穿像素电极 17b、17a' 在行方向上延伸。

[0233] 根据这种结构,像素电极 17a、17b、17a' 分别如下配置:像素电极 17a 的一部分接近扫描信号线 16x,像素电极 17a' 的一部分接近扫描信号线 16y,像素电极 17b 的一方端部接近扫描信号线 16x,并且另一方端部接近扫描信号线 16y。换言之,像素电极 17a、17a' 各自的至少一部分分别接近各扫描信号线 16x、16y 配置,并且像素电极 17b 在列方向上延伸配置,使得扫描信号线 16x、16y 彼此连结。电容电极 37b 与保持电容配线 18p 和像素电极 17a、17b 重叠配置,电容电极 38b 与保持电容配线 18r 和像素电极 17b、17a' 重叠配置。更详细地说,电容电极 37b 在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17a、17b 重叠。电容电极 38b 成与将电容电极 37b 旋转 180° 的状态的形状大致一致的形状,与电容电极 37b 平行配置,在与保持电容配线 18r 的延伸方向相同的方向上延伸,与保持电容配线 18r 和像素电极 17b、17a' 重叠。

[0234] 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a,源极电极 8a 连接到数据信号线 15x。漏极电极 9a 连接到漏极引出配线 27a,漏极引出配线 27a 经过接触孔 11a 连接到像素电极 17a。像素电极 17a 经过接触孔 111a 与中继配线 110a 连接,中继配线 110a 经过接触孔 112a 连接到像素电极 17a' 连接。另外,电容电极 37b 经过接触孔 67b 连接到像素电极 17b,并且隔着层间绝缘膜与像素电极 17a 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab1(参照图 31)。另外,电容电极 38b 经过接触孔 68b 连接到像素电极 17b,并且隔着层间绝缘膜与像素电极 17a' 重叠,在两者的重叠部分形成像素电极 17a'、17b 间的耦合电容 Cab2(参照图 31)。另外,电容电极 37b 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Chb1(参照图 31)的大部分,电容电极 38b 隔着栅极绝缘膜与保持电容配线 18r 重叠,在两者的重叠部分形成保持电容

Chb2(参照图 31)的大部分。另外,像素电极 17a 与保持电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Cha1(图 31 照),像素电极 17a' 与保持电容配线 18r 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Cha2(参照图 31)。

[0235] 在图 35 的液晶面板中,包括像素电极 17a、17a' 的子像素为“亮”,包括像素电极 17b 的子像素为“暗”。

[0236] 在图 35 的液晶面板中,利用并联的 2 个耦合电容 (Cab1、Cab2) 连接 (电容耦合) 像素电极 17a 和像素电极 17b,因此例如在图 35 的 P 处电容电极 37b 与像素电极 17a (在制造工序等中) 发生短路的情况下,进行将电容电极 37b 在接触孔 67b 和短路位置之间用激光切断的修正工序,由此能维持像素电极 17a、17b、17a' 电容耦合。另外,在电容电极 38b 与像素电极 17a' 发生短路的情况下,只要将 电容电极 38b 在接触孔 68b 和短路位置之间用激光切断即可。

[0237] 此外,也可以将如图 35 所述的将电容电极电连接到与成为暗子像素的子像素对应的像素电极的结构应用于上述各液晶面板。

[0238] (实施方式 4)

[0239] 图 36 是表示实施方式 4 的液晶面板的一部分的等效电路图。如图 36 所示,在本液晶面板中,具备:在列方向(图中上下方向)上延伸的数据信号线(15x、15y)、在行方向(图中左右方向)上延伸的扫描信号线(16x、16y)、在行和列方向上排列的像素(101 ~ 104)、保持电容配线(18p ~ 18s)以及共用电极(相对电极)com,各像素的构造相同。此外,包括像素 101、102 的像素列与包括像素 103、104 的像素列相邻,包括像素 101、103 的像素行与包括像素 102、104 的像素行相邻。

[0240] 在本液晶面板中,与 1 个像素对应设有 1 个数据信号线、1 个扫描信号线以及 2 个保持电容配线。另外,在 1 个像素中设有 3 个像素电极,在像素 101 中设有像素电极 17b、17a、17b', 在像素 102 中设有像素电极 17d、17c、17d', 在像素 103 中设有像素电极 17B、17A、17B', 在像素 104 中设有像素电极 17D、17C、17D' 。

[0241] 图 37 示出图 36 的像素 101 的具体例。如该图所示,晶体管 12a 配置在数据信号线 15x 和扫描信号线 16x 的交叉部附近,在由两个信号线(15x、16x)划分的像素区域中具有:成梯形形状的像素电极 17b;成梯形形状的像素电极 17b', 其在相对于保持电容配线 18p 的行方向大致 315° 的位置,与将像素电极 17b 旋转 180° 的状态的形状大致一致;以及像素电极 17a,其配置在除这些像素电极 17b、17b' 以外的区域中,与像素电极 17b、17b' 的形状对应(吻合)。另外,保持电容配线 18p、18r 相互平行配置,保持电容配线 18p 横穿像素电极 17a、17b 在行方向上延伸,保持电容配线 18r 横穿像素电极 17a、17b' 在行方向上延伸。

[0242] 根据这种结构,像素电极 17b、17a、17b' 分别如下配置:像素电极 17b 的一部分接近扫描信号线 16x,像素电极 17b' 的一部分接近扫描信号线 16y,像素电极 17a 的一方端部接近扫描信号线 16x, 并且另一方端部接近扫描信号线 16y。换言之,像素电极 17b、17b' 各自的至少一部分分别接近各扫描信号线 16x、16y 配置,并且像素电极 17a 在列方向上延伸配置,使得扫描信号线 16x、16y 彼此连结。电容电极 37a 与保持电容配线 18p 和像素电极 17a、17b 重叠配置,电容电极 38a 与保持电容配线 18r 和像素电极 17a、17b' 重叠配置。

更详细地说,电容电极 37a 在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17a、17b 重叠。电容电极 38a 成与将电容电极 37a 旋转 180° 的状态的形状大致一致的形状,与电容电极 37a 平行配置,在与保持电容配线 18r 的延伸方向相同的方向上延伸,与保持电容配线 18r 和像素电极 17a、17b' 重叠。

[0243] 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a,源极电极 8a 连接到数据信号线 15x。漏极电极 9a 连接到漏极引出配线 27a,漏极引出配线 27a 经过接触孔 11a 连接到像素电极 17a。另外,电容电极 37a 经过接触孔 67a 连接到像素电极 17a,并且隔着层间绝缘膜与像素电极 17b 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab1(参照图 36)。另外,电容电极 38a 经过接触孔 68a 连接到像素电极 17a,并且隔着层间绝缘膜与像素电极 17b' 重叠,在两者的重叠部分形成像素电极 17a、17b' 间的耦合电容 Cab2(参照图 36)。另外,电容电极 37a 隔着栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Cha1(参照图 36)的大部分,电容电极 38a 隔着栅极绝缘膜与保持电容配线 18r 重叠,在两者的重叠部分形成保持电容 Cha2(参照图 36)的大部分。另外,像素电极 17b 与保持电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Chb1(参照图 36),像素电极 17b' 与保持电容配线 18r 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Chb2(参照图 36)。

[0244] 在图 37 的液晶面板中,包括像素电极 17a 的子像素为“亮”,包括像素电极 17b、17b' 的子像素为“暗”。

[0245] 在图 37 的液晶面板中,利用并联的 2 个耦合电容 (Cab1、Cab2) 连接(电容耦合)像素电极 17a 和像素电极 17b、17b', 因此例如 在图 37 的 P 处电容电极 37a 与像素电极 17b(在制造工序等中)发生短路的情况下,进行将电容电极 37a 在接触孔 67a 和短路位置之间用激光切断的修正工序,由此能维持像素电极 17b、17a、17b' 的电容耦合。而且,在制造工序等中接触孔 67a 形成得不合格的情况下,也能维持像素电极 17b、17a、17b' 的电容耦合。此外,在电容电极 38a 与像素电极 17b' 发生短路的情况下,只要将电容电极 38a 在接触孔 68a 和短路位置之间用激光切断即可。

[0246] 此外,在电容电极 37a 与保持电容配线 18p 或者像素电极 17b 发生短路的情况下,利用激光等除去(修整)像素电极 17a 中的接触孔 67a 内的部分来使像素电极 17a 和电容电极 37a 电分离,由此能维持像素电极 17b、17a、17b' 的电容耦合。

[0247] 如上所述,根据本实施方式,能提高液晶面板、液晶面板所用的有源矩阵基板的制造成品率。

[0248] 另外,在图 37 的液晶面板中,电容电极 37a 在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17a、17b 重叠,电容电极 38a 成与将电容电极 37a 旋转 180° 的状态的形状大致一致的形状,在与保持电容配线 18r 的延伸方向相同的方向上延伸,与保持电容配线 18r 和像素电极 17a、17b' 重叠。

[0249] 另外,在图 37 的液晶面板中,电容电极 37a 与像素电极 17b 和保持电容配线 18p 重叠,电容电极 38a 与像素电极 17b' 和保持电容配线 18r 重叠。这样,使为了形成耦合电容而设置的电容电极 37a、38a 也发挥用于形成保持电容的电极的功能,由此能提高开口率。

[0250] 而且,使电容电极 37a、38a 为在行方向上延伸的形状,并且使它们与保持电容配线 18p、18r 重叠配置,因此能使保持电容配线 18p、18r 的线宽度变小。由此,能进一步提高

开口率。

[0251] 此外,从可靠性的观点出发,保持电容 Chb1、Chb2 的电容值越大越好。因此,也可以利用图 38 示出的结构形成保持电容 Chb1、Chb2。即,如图 38 所示,与电容电极 37a 形成于同层的保持电容电极 39b 经过接触孔 69b 连接到像素电极 17b,由此在保持电容电极 39b 与保持电容配线 18p 之间形成保持电容 Chb1,与电容电极 38a 形成于同层的保持电容电极 39b' 经过接触孔 69b' 连接到像素电极 17b',由此在保持电容电极 39b' 与保持电容配线 18r 之间形成保持电容 Chb2。在该结构的情况下,与如图 37 那样在像素电极 17b、17' 与保持电容配线 18p、18r 之间形成保持电容 Chb1、Chb2 的情况相比,能使在它们之间夹着的绝缘膜变少(薄),因此能获得保持电容值。另外,能使形成保持电容 Chb1、Chb2 的绝缘膜变薄,因此不改变保持电容值的大小也能使保持电容配线 18p、18r 的宽度变窄,能得到不降低可靠性也能实现提高开口率的效果。

[0252] 在此,在上述液晶面板中,构成为电容电极电连接到与成为亮子像素的子像素对应的像素电极的结构,但是不限于此。本液晶面板也可以构成为电容电极电连接到与成为暗子像素的子像素对应的像素电极。图 39 示出该结构的像素的具体例 101。

[0253] 在图 39 的液晶面板中,晶体管 12a 配置在数据信号线 15x 和扫描信号线 16x 的交叉部附近,在由两个信号线(15x、16x)划分的像素区域中具有:成梯形形状的像素电极 17b;成梯形形状的像素电极 17b',其在相对于保持电容配线 18p 的行方向大致 315° 的位置,与将像素电极 17b 旋转 180° 的状态的形状大致一致;以及像素电极 17a,其配置在除这些像素电极 17b、17b' 以外的区域中,与像素电极 17b、17b' 的形状对应(吻合)。另外,保持电容配线 18p、18r 相互平行配置,保持电容配线 18p 横穿像素电极 17a、17b 在行方向上延伸,保持电容配线 18r 横穿像素电极 17a、17b' 在行方向上延伸。

[0254] 根据这种结构,像素电极 17b、17a、17b' 分别如下配置:像素电极 17b 的一部分接近扫描信号线 16x,像素电极 17b' 的一部分接近扫描信号线 16y,像素电极 17a 的一方端部接近扫描信号线 16x,并且另一方端部接近扫描信号线 16y。换言之,像素电极 17b、17b' 各自的至少一部分分别接近各扫描信号线 16x、16y 配置,并且像素电极 17a 在列方向上延伸配置,使得扫描信号线 16x、16y 彼此连结。电容电极 37b 与保持电容配线 18p 和像素电极 17a、17b 重叠配置,电容电极 38b 与保持电容配线 18r 和像素电极 17a、17b' 重叠配置。更详细地说,电容电极 37b 在与保持电容配线 18p 的延伸方向相同的方向上延伸,与保持电容配线 18p 和像素电极 17a、17b 重叠。电容电极 38b 成与将电容电极 37b 旋转 180° 的状态的形状大致一致的形状,与电容电极 37b 平行配置,在与保持电容配线 18r 的延伸方向相同的方向上延伸,与保持电容配线 18r 和像素电极 17a、17b' 重叠。

[0255] 在扫描信号线 16x 上形成有晶体管 12a 的源极电极 8a 和漏极电极 9a,源极电极 8a 连接到数据信号线 15x。漏极电极 9a 连接到漏极引出配线 27a,漏极引出配线 27a 经过接触孔 11a 连接到像素电极 17a。另外,电容电极 37b 经过接触孔 67b 连接到像素电极 17b,并且隔着层间绝缘膜与像素电极 17a 重叠,在两者的重叠部分形成像素电极 17a、17b 间的耦合电容 Cab1(参照图 36)。另外,电容电极 38b 经过接触孔 68b 连接到像素电极 17b',并且隔着层间绝缘膜与像素电极 17a 重叠,在两者的重叠部分形成像素电极 17a、17b' 间的耦合电容 Cab2(参照图 36)。另外,电容电极 37b 经过栅极绝缘膜与保持电容配线 18p 重叠,在两者的重叠部分形成保持电容 Chb1(参照图 36)的大部分,电容电极 38b 隔着栅极绝

缘膜与保持电容配线 18r 重叠,在两者的重叠部分形成保持电容 Chb2(参照图 36)的大部分。另外,像素电极 17a 与保持电容配线 18p 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Cha1(图 36 照),像素电极 17a 与保持电容配线 18r 隔着层间绝缘膜和栅极绝缘膜重叠,在两者的重叠部分形成保持电容 Cha2(参照图 36)。

[0256] 在图 39 的液晶面板中,由此,包括像素电极 17a 的子像素为“亮”,包括像素电极 17b、17b' 的子像素为“暗”。

[0257] 在图 39 的液晶面板,利用并联的 2 个耦合电容 (Cab1、Cab2) 连接 (电容耦合) 像素电极 17a 和像素电极 17b、17b', 因此例如在图 39 的 P 处电容电极 37b 与像素电极 17a(在制造工序等中)发生短路的情况下,进行将电容电极 37b 在接触孔 67b 和短路位置之间用激光切断的修正工序,由此能维持像素电极 17b、17a、17b' 的电容耦合。另外,在电容电极 38b 与像素电极 17a 发生短路的情况下,只要将电容电极 38 在接触孔 68b 和短路位置之间用激光切断即可。

[0258] 此外,当然也可以将如图 39 所示的将电容电极电连接到与成为暗子像素的子像素对应的像素电极的结构应用于上述各液晶面板。

[0259] 最后,说明本发明的液晶显示单元和液晶显示装置的结构例。在上述各实施方式中,如下构成本液晶显示单元和液晶显示装置。即,在本液晶面板的两面贴附 2 个偏光板 A、B,使得偏光板 A 的偏光轴与偏光板 B 的偏光轴相互正交。此外,也可以根据需要对偏光板层叠光学补偿片等。然后,如图 40(a) 所示,连接驱动器 (栅极驱动器 202、源极驱动器 201)。在此,作为一个例子说明利用 TCP(Tape Carrier Package:卷带式封装)方式连接驱动器。首先,将 ACF(Anisotropic Conductive Film:各向异性导电膜)临时压接到液晶面板的端子部。然后,从卷带冲切出载有驱动器的 TCP,将其与面板端子电极对准位置,进行加热、主压接。然后,用 ACF 连接用于将驱动器 TCP 彼此连结的电路基板 203(PWB:Printed Wiring Board:印刷线路板)和 TCP 的输入端子。由此,完成液晶显示单元 200。然后,如图 40(b) 所示,经过电路基板 203 将显示控制电路 209 连接到液晶显示单元的各驱动器 (201、202),与照明装置 (背光源单元) 204 成为一体,由此成为液晶显示装置 210。

[0260] 此外,本申请所说的“电位的极性”,是指在成为基准的电位以上 (正) 或者在成为基准的电位以下 (负)。在此,成为基准的电位可以是作为共用电极 (相对电极) 的电位的 Vcom(公共电位)也可以是其它任意电位。

[0261] 图 41 是表示本液晶显示装置的结构框图。如该图所示,本液晶显示装置具备:显示部 (液晶面板)、源极驱动器 (SD)、栅极驱动器 (GD) 以及显示控制电路。源极驱动器驱动数据信号线,栅极驱动器驱动扫描信号线,显示控制电路控制源极驱动器和栅极驱动器。

[0262] 显示控制电路从外部的信号源 (例如调谐器) 接受表示要显示的图像的数字视频信号 Dv、与该数字视频信号 Dv 对应的水平同步信号 HSY 和垂直同步信号 VSY 以及用于控制显示动作的控制信号 Dc。另外,显示控制电路根据接受的这些信号 Dv、HSY、VSY、Dc,作为用于使该数字视频信号 Dv 所表示的图像显示于显示部的信号而生成:数据开始脉冲信号 SSP、数据时钟信号 SCK、电荷共享 (charge share) 信号 sh、表示要显示的图像的数字图像信号 DA (与视频信号 Dv 对应的信号)、栅极开始脉冲信号 GSP、栅极时钟信号 GCK 以及栅极驱动器输出控制信号 (扫描信号输出控制信号) GOE,输出它们。

[0263] 更详细地说,根据需要对视频信号 Dv 用内部存储器进行定时调整等之后,作为数

字图像信号 DA 从显示控制电路输出,作为包括与该数字图像信号 DA 所表示的图像的各像素对应的脉冲的信号生成数据时钟信号 SCK,根据水平同步信号 HSY 作为按 1 水平扫描期间在规定期间成为高电平(H 电平)的信号生成数据开始脉冲信号 SSP,根据垂直同步信号 VSY 作为按 1 帧期间(1 垂直扫描期间)在规定期间成为 H 电平的信号生成栅极开始脉冲信号 GSP,根据水平同步信号 HSY 生成栅极时钟信号 GCK,根据水平同步信号 HSY 和控制信号 Dc 生成电荷共享信号 sh 以及栅极驱动器输出控制信号 GOE。

[0264] 如上述那样在显示控制电路中生成的信号中,数字图像信号 DA、电荷共享信号 sh、控制信号电位(数据信号电位)的极性的信号 POL、数据开始脉冲信号 SSP 以及数据时钟信号 SCK 被输入源极驱动器,栅极开始脉冲信号 GSP、栅极时钟信号 GCK 以及栅极驱动器输出控制信号 GOE 被输入栅极驱动器。

[0265] 源极驱动器根据数字图像信号 DA、数据时钟信号 SCK、电荷共享信号 sh、数据开始脉冲信号 SSP 以及极性反转信号 POL 按 1 水平扫描期间依次生成与数字图像信号 DA 所表示的图像的各扫描信号线中的像素值相当的模拟电位(信号电位),将这些数据信号输出到数据信号线(例如 15x、15X)。

[0266] 栅极驱动器根据栅极开始脉冲信号 GSP 和栅极时钟信号 GCK 以及栅极驱动器输出控制信号 GOE 生成栅极导通脉冲信号,将它们输出到扫描信号线,由此选择地驱动扫描信号线。

[0267] 如上述那样利用源极驱动器和栅极驱动器驱动显示部(液晶面板)的数据信号线和扫描信号线,由此经过连接到所选择的扫描信号线的晶体管(TFT)从数据信号线对像素电极写入信号电位。由此对各子像素的液晶层施加电压,由此控制来自背光源的光的透过量,使各子像素显示数字视频信号 Dv 所表示的图像。

[0268] 下面说明将本液晶显示装置应用于电视接收机时的一个结构例。图 42 是表示电视接收机用的液晶显示装置 800 的结构框图。液晶显示装置 800 具备:液晶显示单元 84、Y/C 分离电路 80、视频色度电路 81、A/D 转换器 82、液晶控制器 83、背光源驱动电路 85、背光源 86、微机(微型计算机)87 以及灰度级电路 88。此外,液晶显示单元 84 包括液晶面板和用于驱动液晶面板的源极驱动器和栅极驱动器。

[0269] 在上述结构的液晶显示装置 800 中,首先,从外部对 Y/C 分离电路 80 输入作为电视信号的复合彩色视频信号 Scv,从而分离为亮度信号和色度信号。这些亮度信号和色度信号由视频色度电路 81 变换为与光的 3 原色对应的模拟 RGB 信号,而且该模拟 RGB 信号利用 A/D 转换器 82 变换为数字 RGB 信号。该数字 RGB 信号被输入液晶控制器 83。另外,在 Y/C 分离电路 80 中,还从由外部输入的复合彩色视频信号 Scv 取出水平和垂直同步信号,这些同步信号也经过微机 87 输入液晶控制器 83。

[0270] 在规定的定时将来自液晶控制器 83 的数字 RGB 信号和基于上述同步信号的定时信号一起输入液晶显示单元 84。另外,在灰度级电路 88 中生成彩色显示的 3 原色 R、G、B 各自的灰度级电位,这些灰度级电位也被提供给液晶显示单元 84。在液晶显示单元 84 中,根据这些 RGB 信号、定时信号和灰度级电位利用内部的源极驱动器、栅极驱动器等生成驱动用信号(数据信号=信号电位、扫描信号等),根据这些驱动用信号在内部的液晶面板显示彩色图像。此外,在利用该液晶显示单元 84 显示图像时,需要从液晶显示单元内的液晶面板的后方照射光,在该液晶显示装置 800 中,在微机 87 的控制下背光源驱动电路 85 驱动背

光源 86,由此对液晶面板的里面照射光。包括上述处理,微机 87 进行系统整体的控制。此外,作为从外部输入 的视频信号(复合彩色视频信号),不仅能使用基于电视广播的视频信号,也能使用利用照相机拍摄的视频信号、经过互联网线路供给的视频信号等,在该液晶显示装置 800 中,能进行基于各种视频信号的图像显示。

[0271] 在用液晶显示装置 800 进行基于电视广播的图像显示的情况下,如图 43 所示,液晶显示装置 800 连接着调谐器部 90 来构成本电视接收机 601。该调谐器部 90 从由天线(不图示)接收的接收波(高频信号)中抽出要接收的频道的信号,变换为中频信号,对该中频进行检波来取出作为电视信号的复合彩色视频信号 Scv。该复合彩色视频信号 Scv 如上所述输入液晶显示装置 800,利用该液晶显示装置 800 显示基于该复合彩色视频信号 Scv 的图像。

[0272] 图 44 是表示本电视接收机的一个结构例的分解立体图。如该图所示,本电视接收机 601 作为其结构要素除了液晶显示装置 800 以外还具有第 1 箱体 801 和第 2 箱体 806,构成为用第 1 箱体 801 和第 2 箱体 806 包入并夹持液晶显示装置 800。在第 1 箱体 801 中形成有使由液晶显示装置 800 显示的图像透过的开口部 801a。另外,第 2 箱体 806 覆盖液晶显示装置 800 的背面侧,设有用于操作该显示装置 800 的操作电路 805,并且在下方安装有支撑用部件 808。

[0273] 本发明不限于上述实施方式,根据技术常识将上述实施方式适当地变更、组合得到的方案仍包含于本发明的实施方式。

[0274] 工业实用性

[0275] 本发明的有源矩阵基板和具备该有源矩阵基板的液晶面板例如适用于液晶电视。

[0276] 附图标记说明:

- [0277] 101 ~ 104 像素
- [0278] 12a、12c、12A、12C 晶体管
- [0279] 15x、15y、15z 数据信号线
- [0280] 16x、16y 扫描信号线
- [0281] 17a、17b、17c、17d 像素电极
- [0282] 17A、17B、17C、17D 像素电极
- [0283] 17a'、17b'、17c'、17d' 像素电极
- [0284] 17A'、17B'、17C'、17D' 像素电极
- [0285] 18p、18q、18r、18s 保持电容配线
- [0286] 21 有机栅极绝缘膜
- [0287] 22 无机栅极绝缘膜
- [0288] 24 半导体层
- [0289] 25 无机层间绝缘膜
- [0290] 26 有机层间绝缘膜
- [0291] 27a 漏极引出配线
- [0292] 37a、37b、38a、38b 电容电极
- [0293] 39b、39b' 保持电容电极
- [0294] 51a 薄膜部

- [0295] 84 液晶显示单元
- [0296] 601 电视接收机
- [0297] 800 液晶显示装置

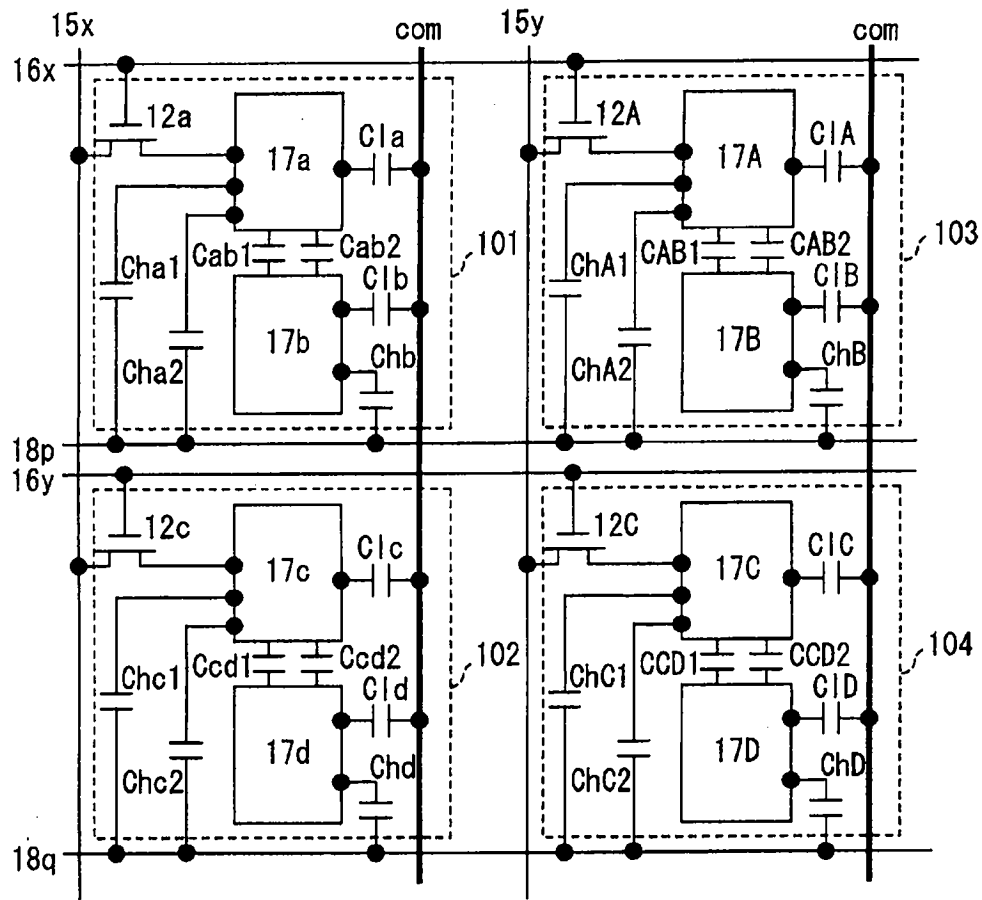


图 1

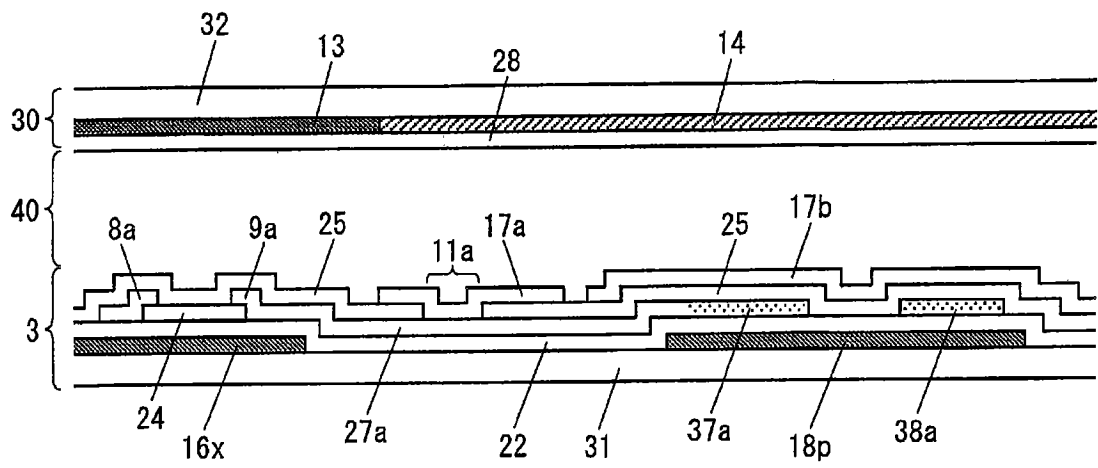


图 3

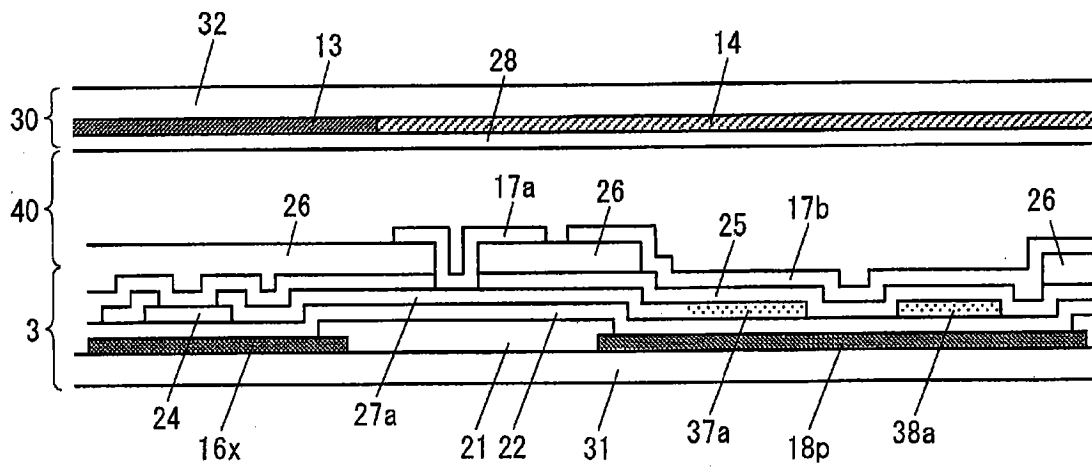


图 4

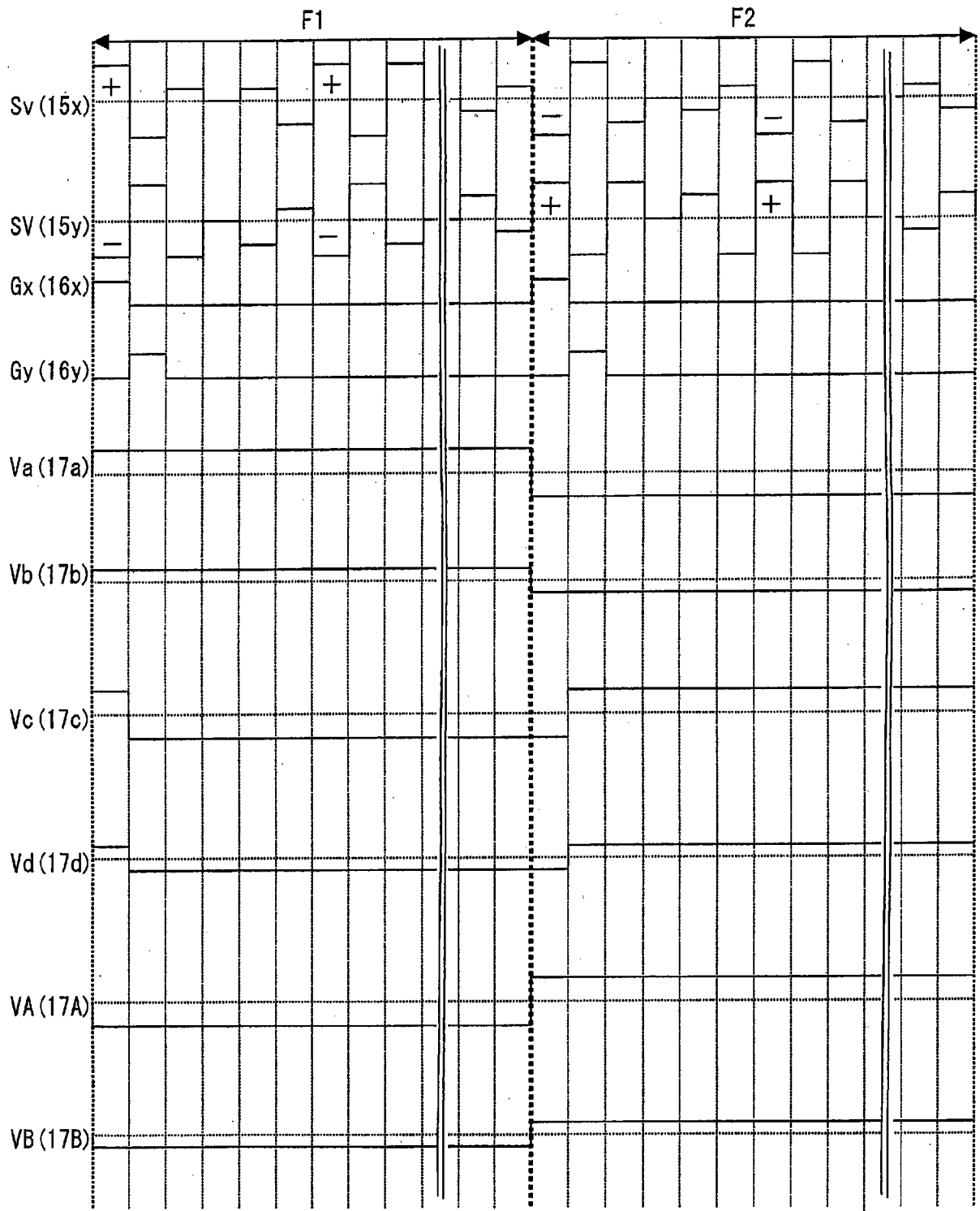


图 5

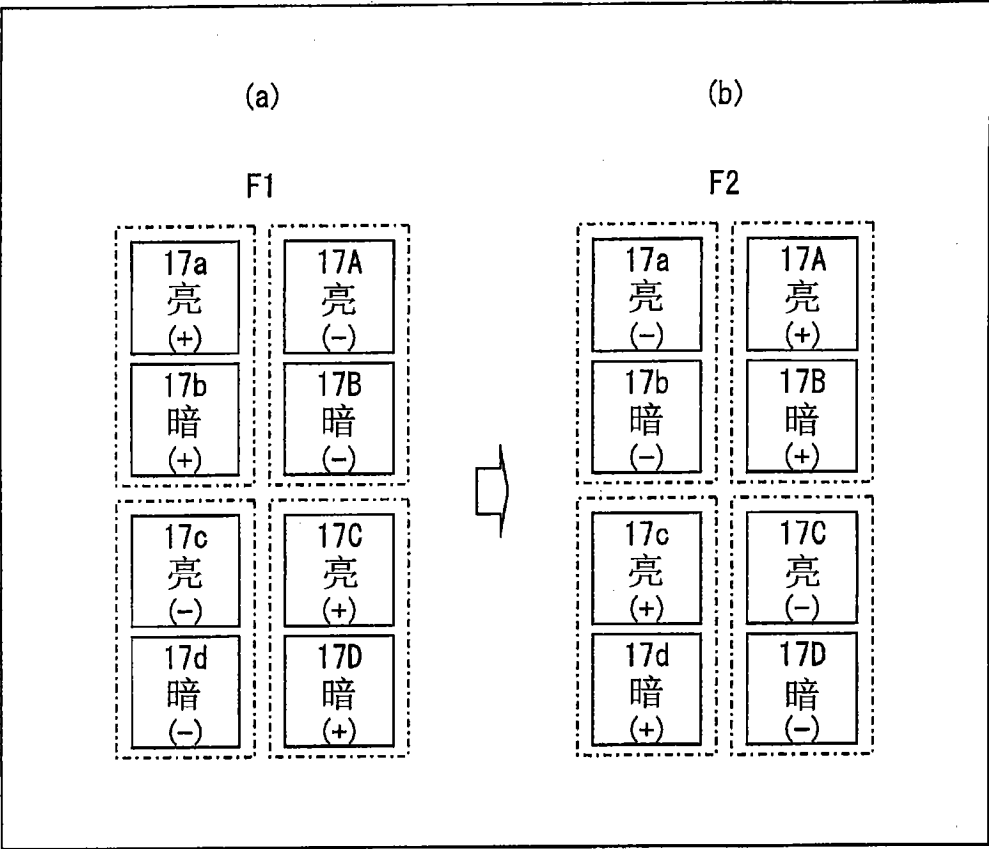


图 6

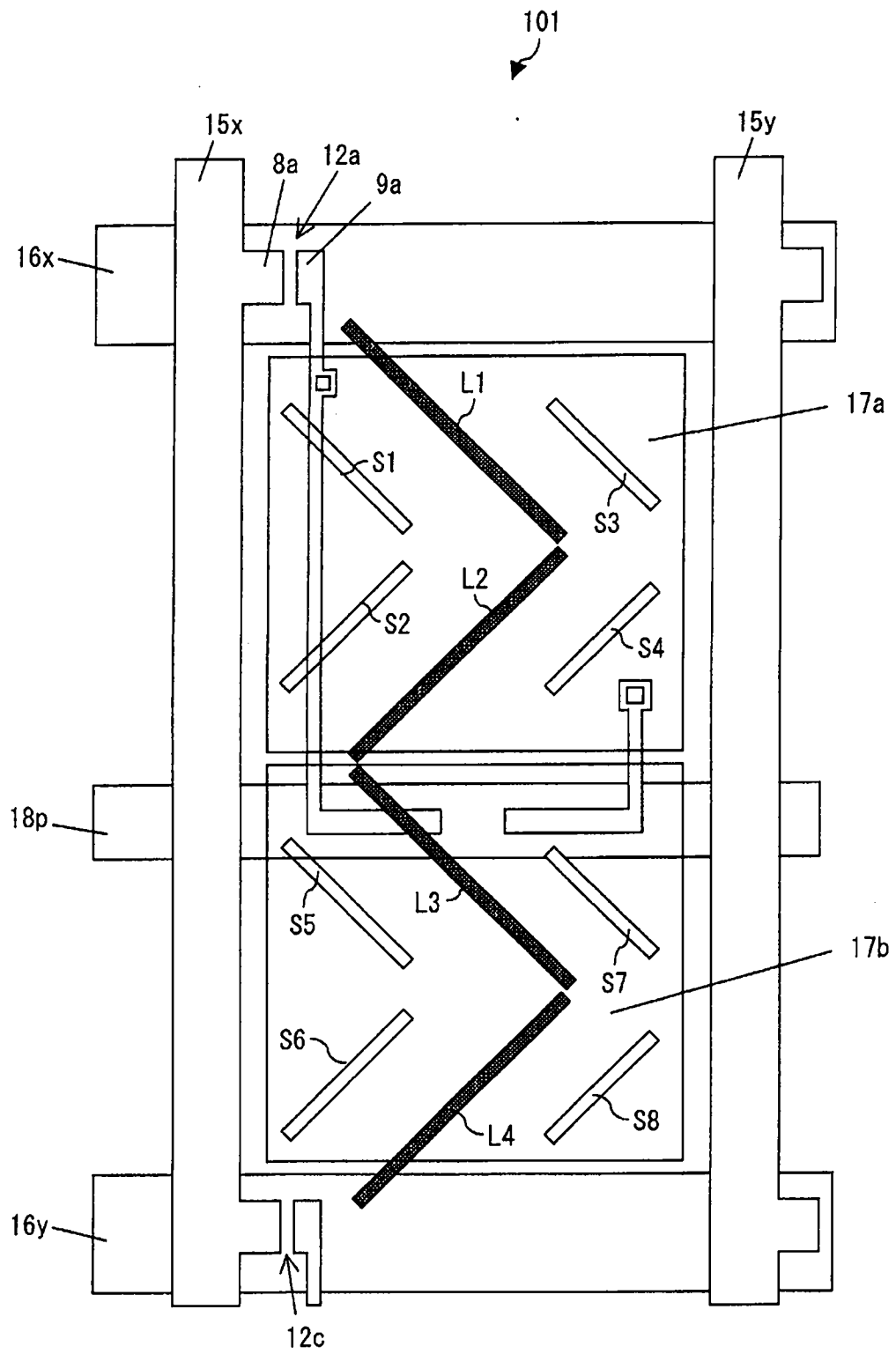


图 7

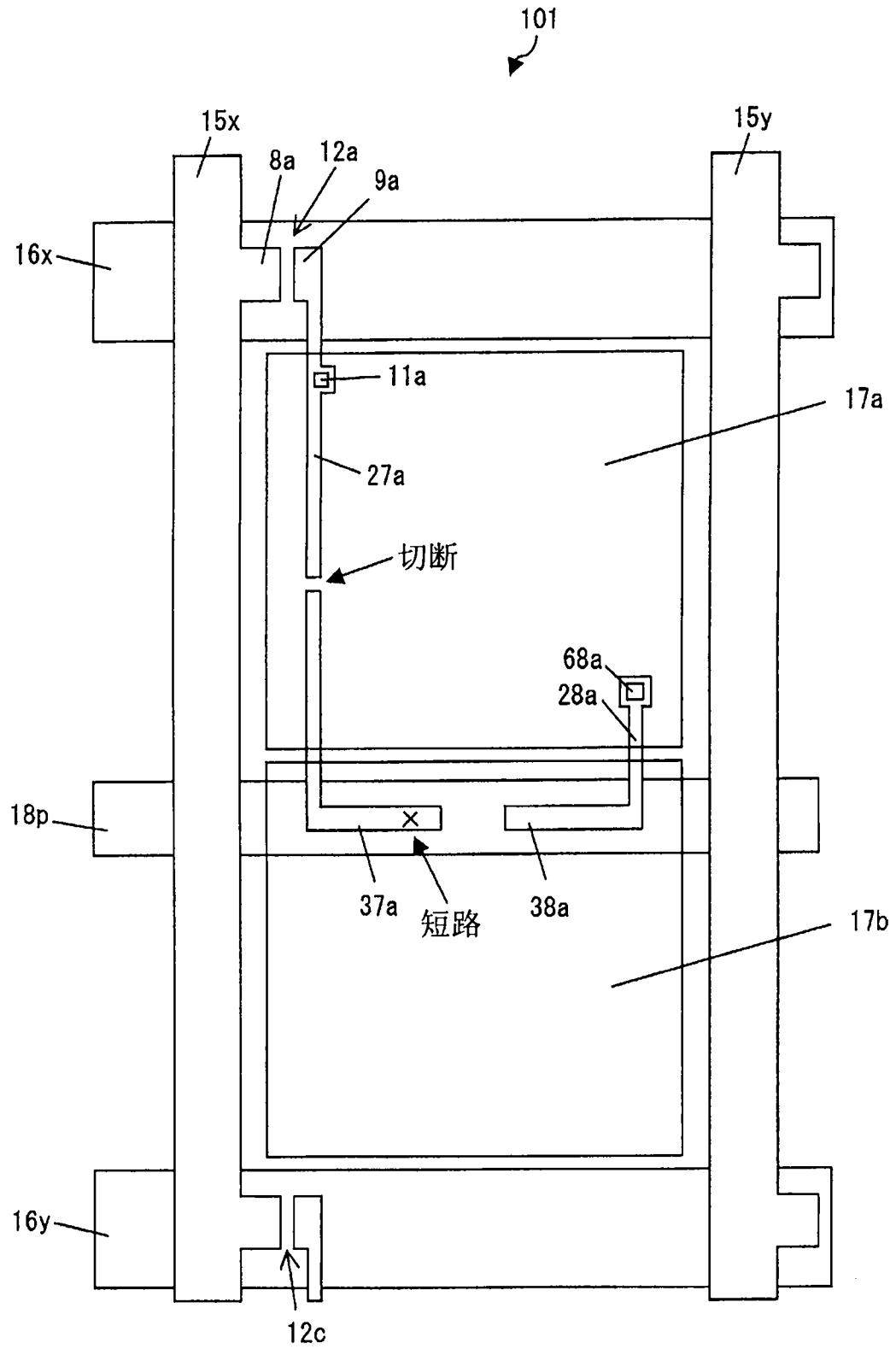


图 8

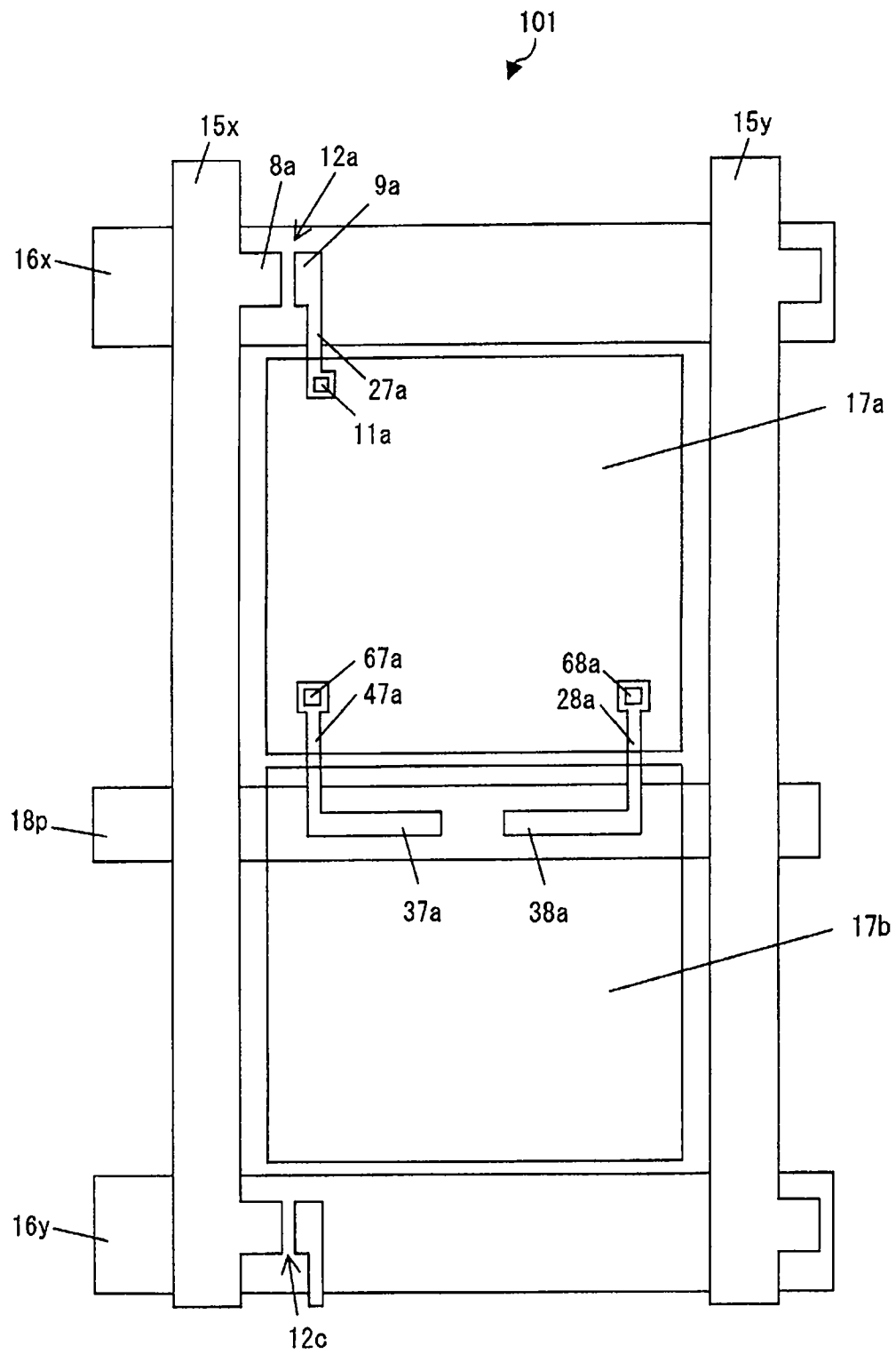


图 9

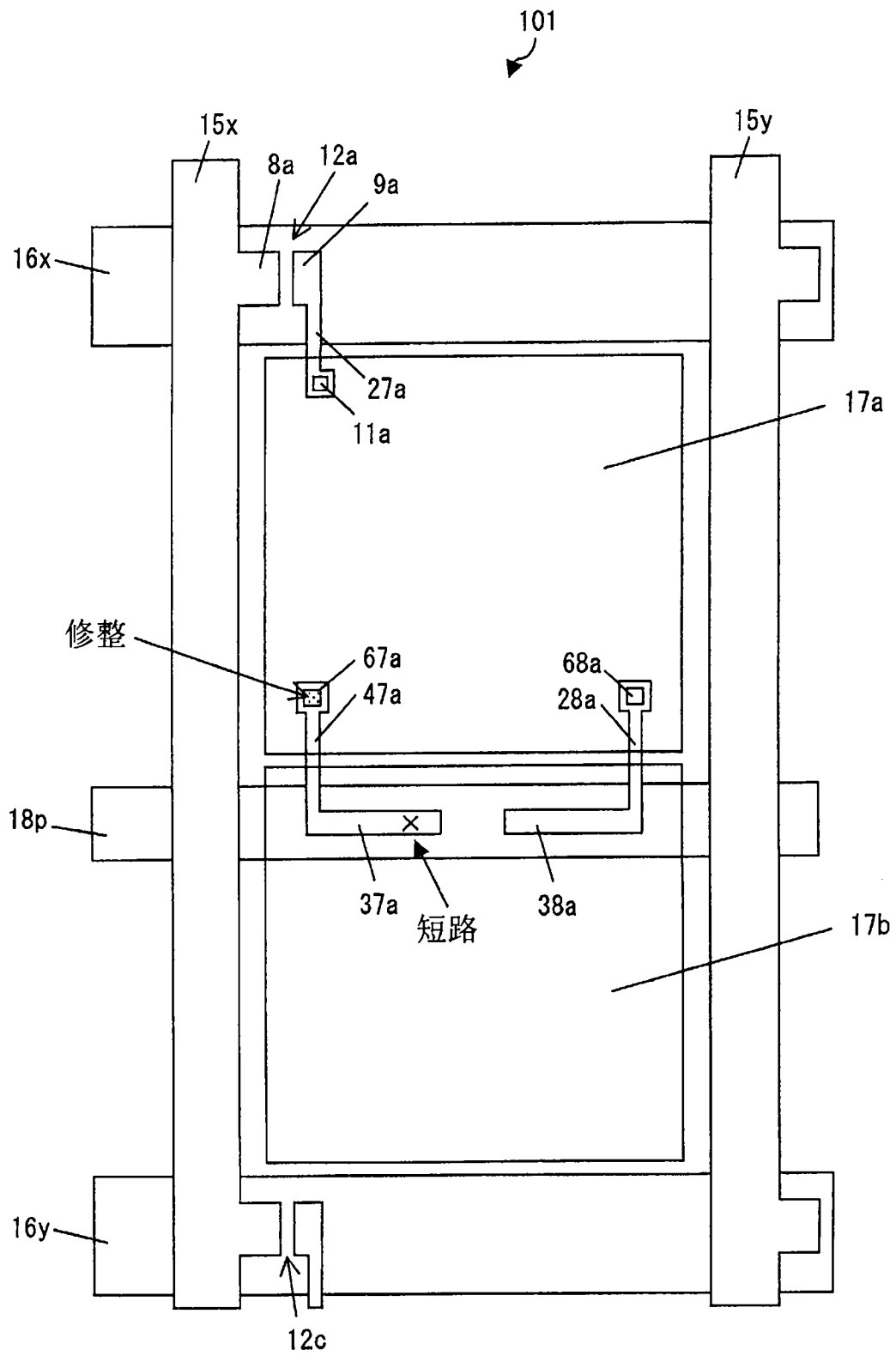


图 10

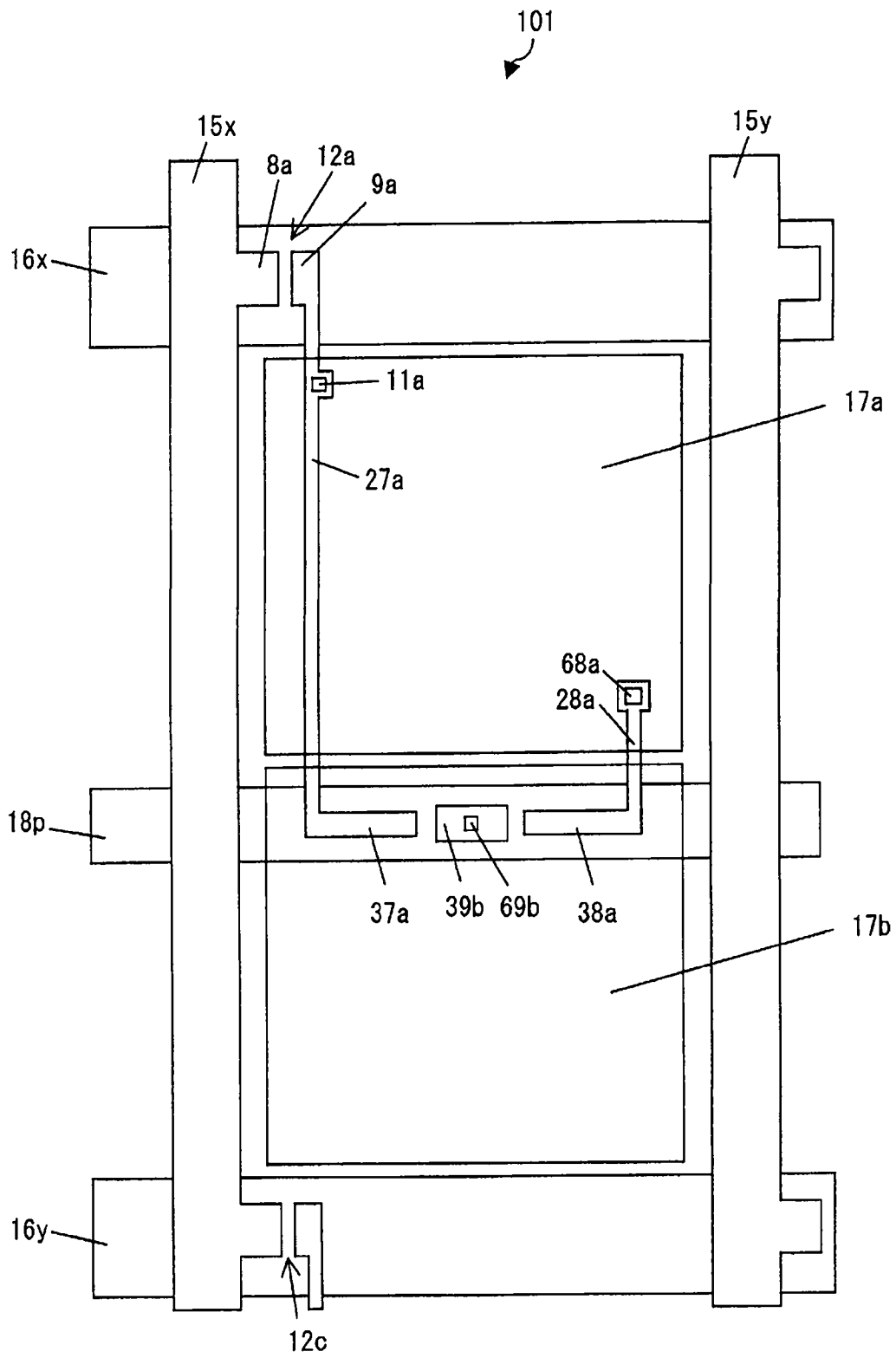


图 11

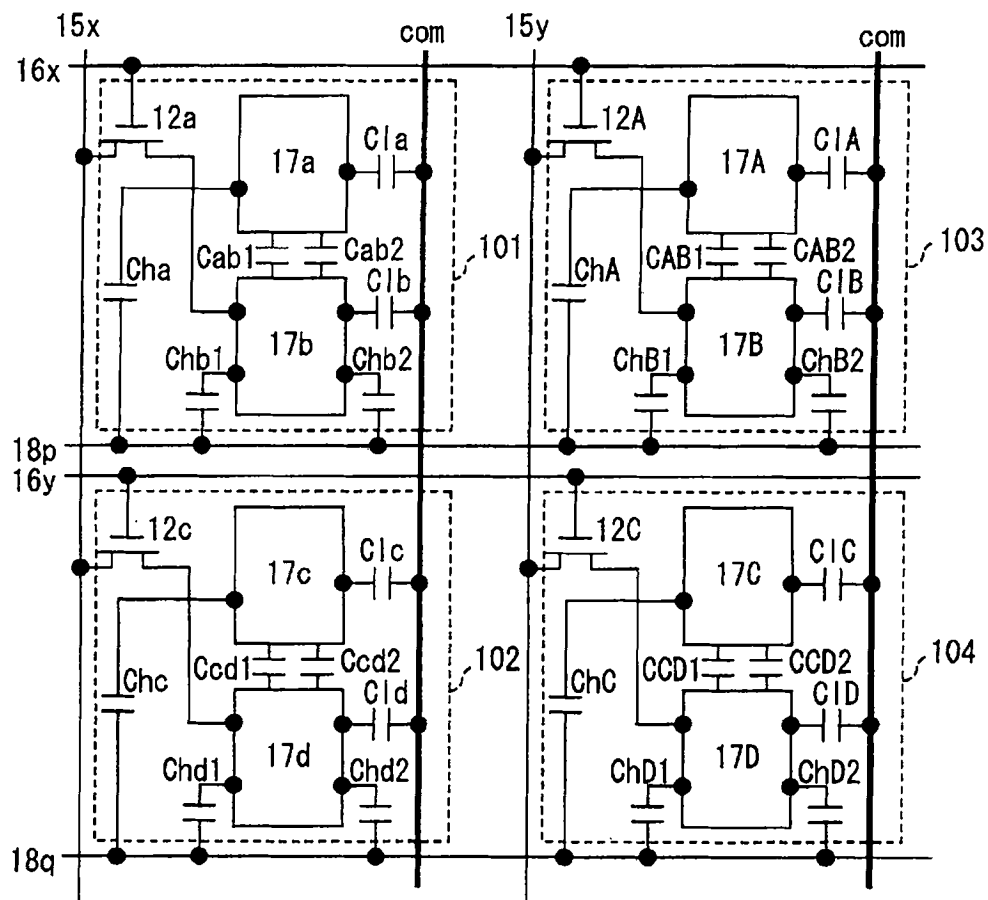


图 12

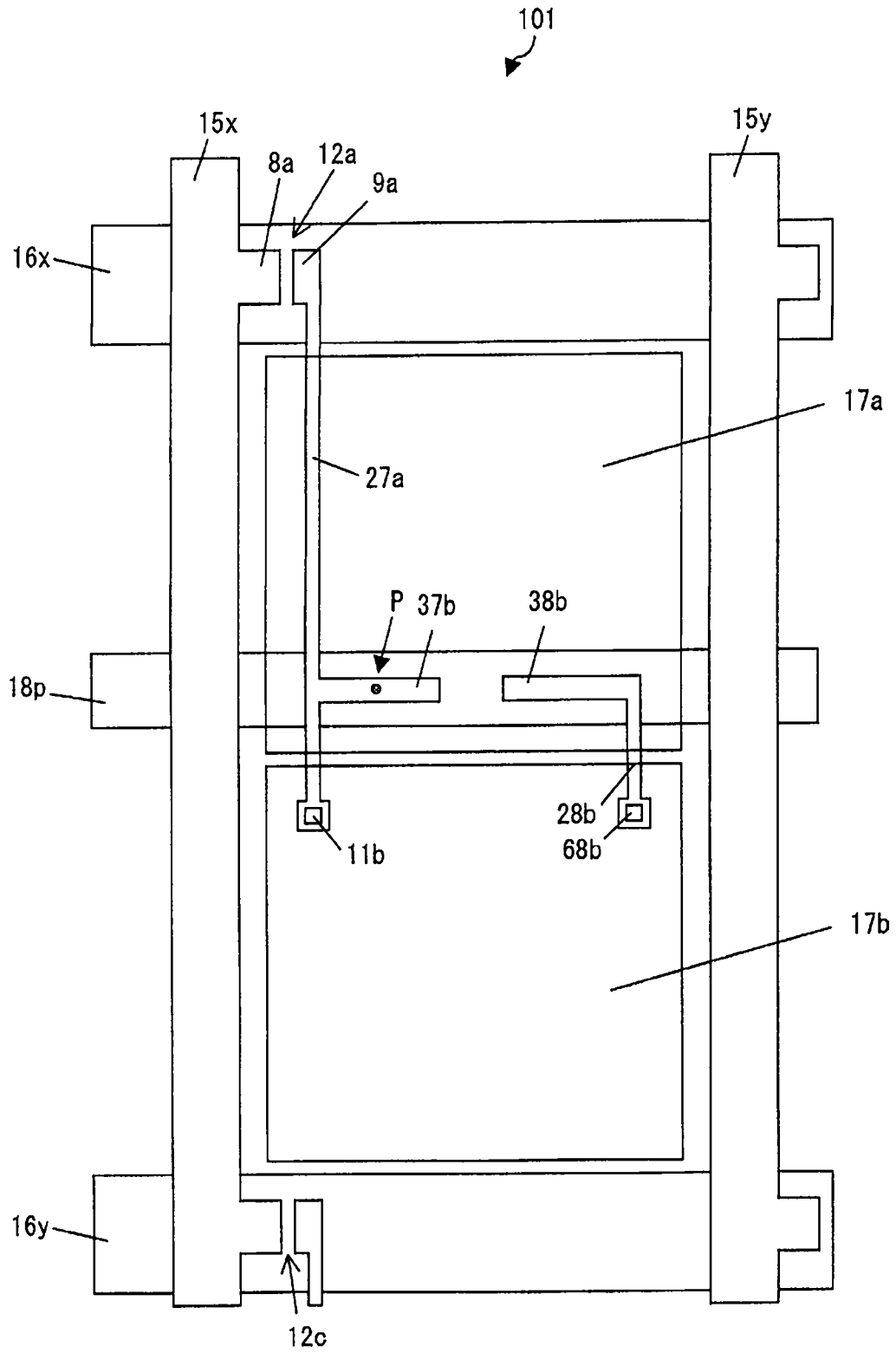


图 13

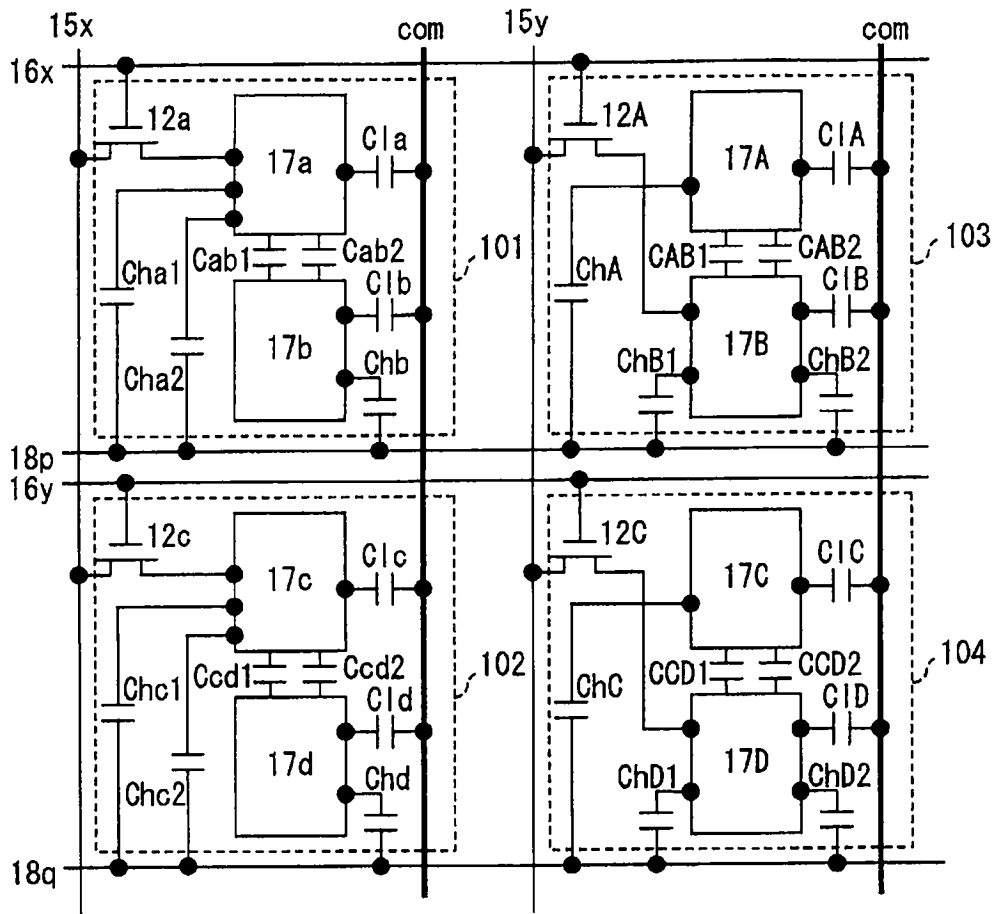


图 14

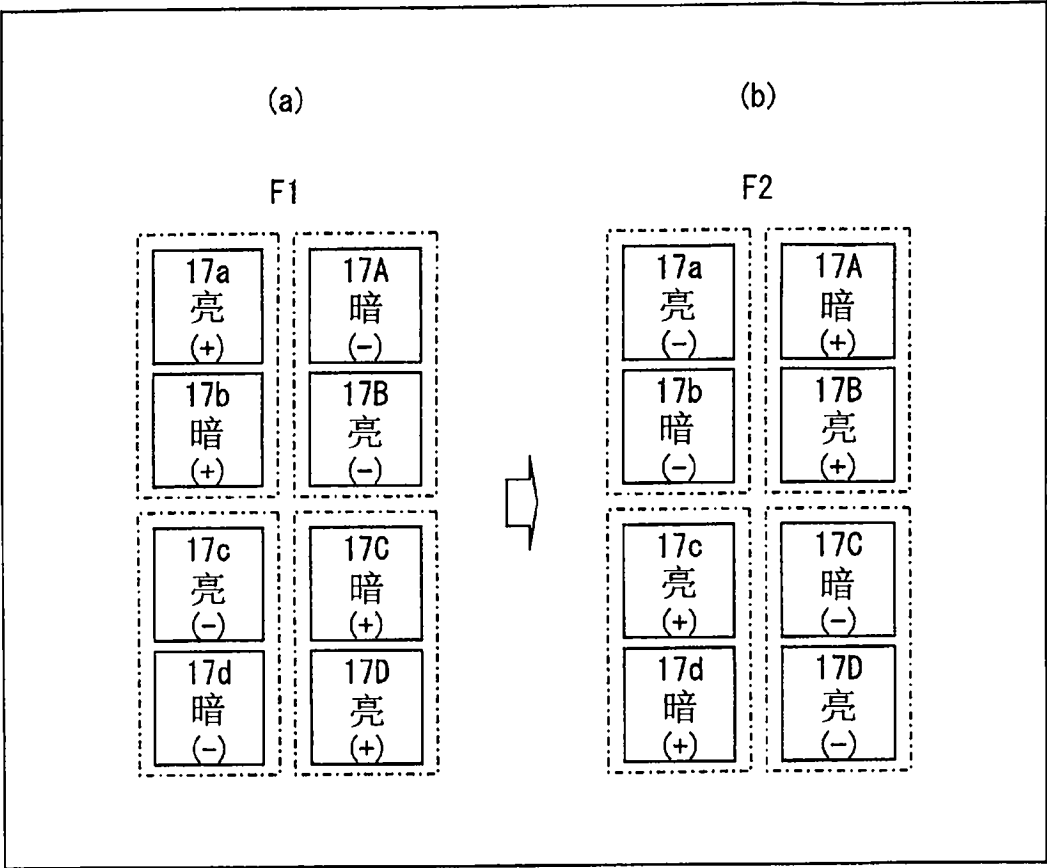


图 15

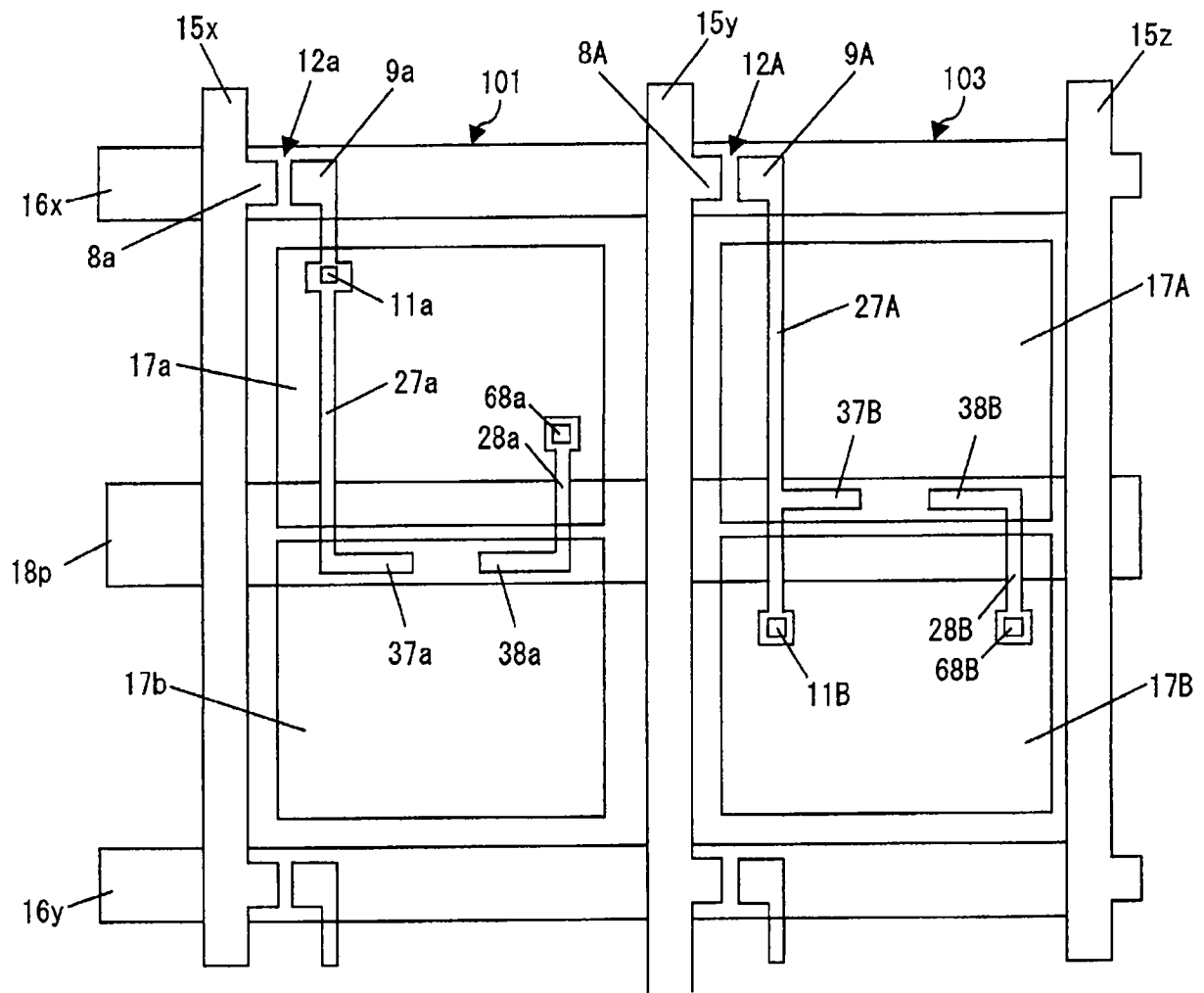


图 16

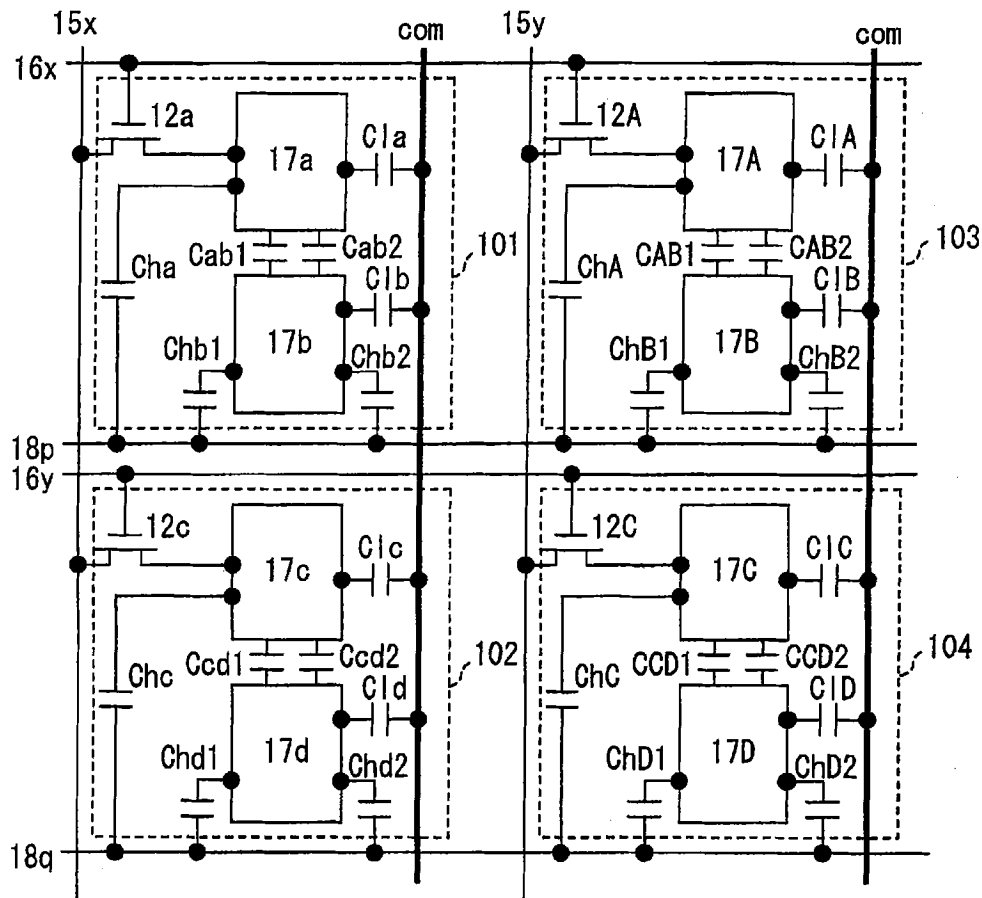


图 17

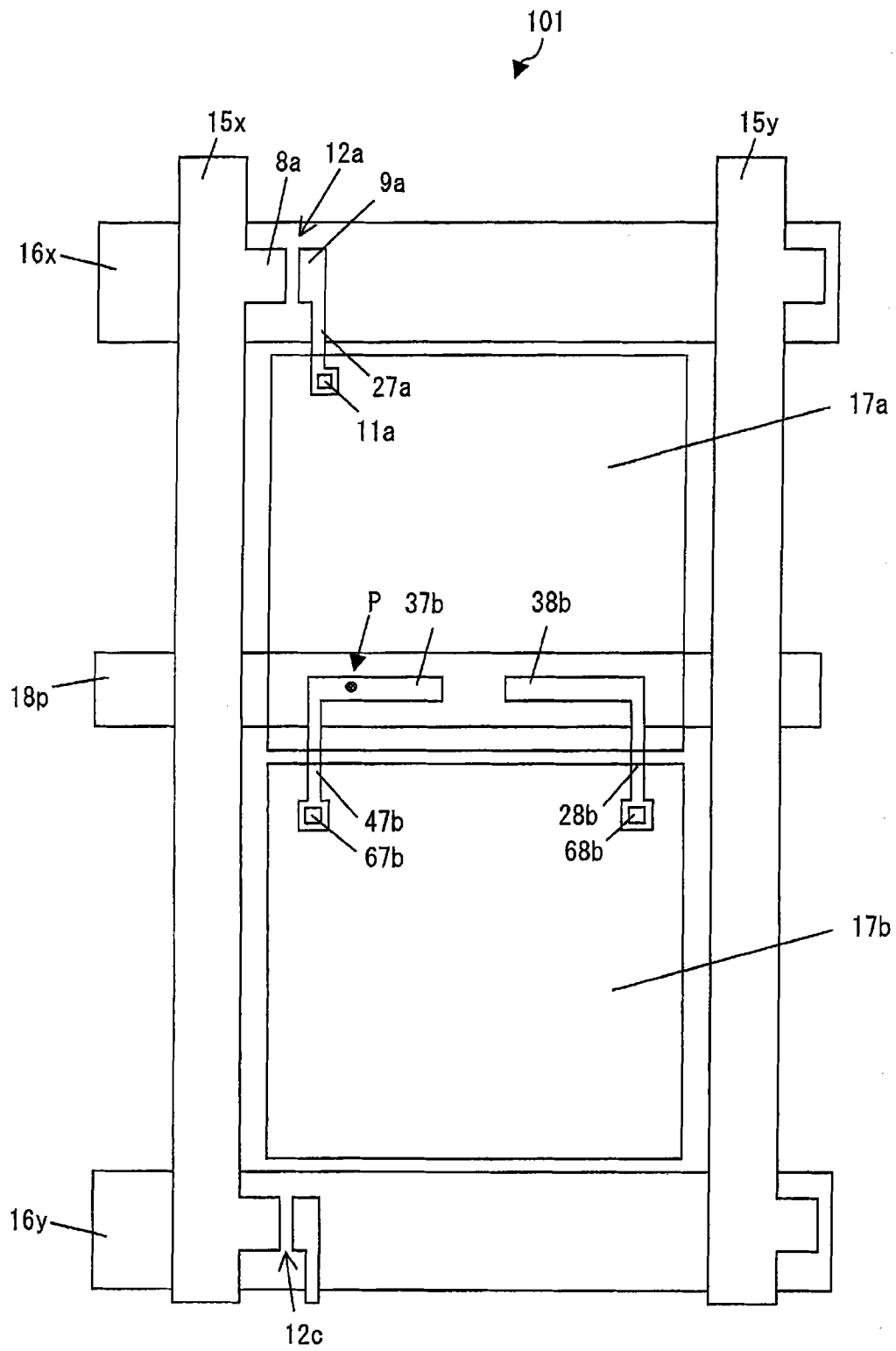


图 18

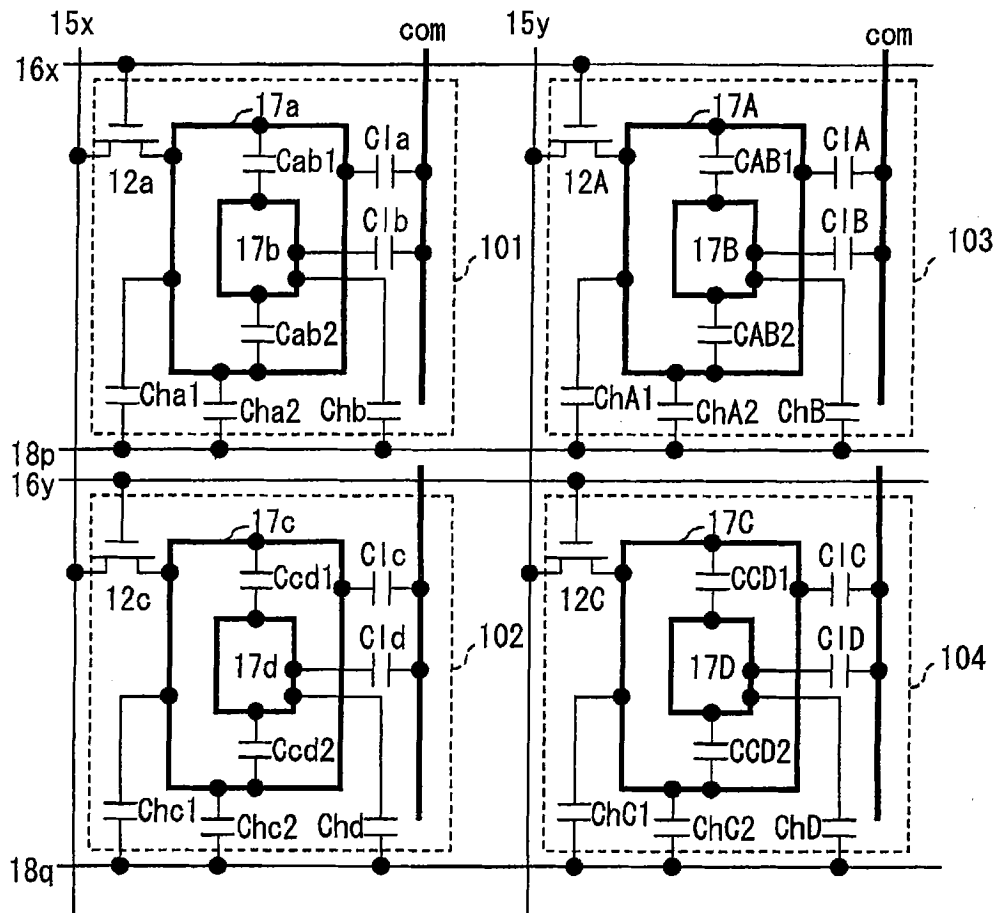


图 19

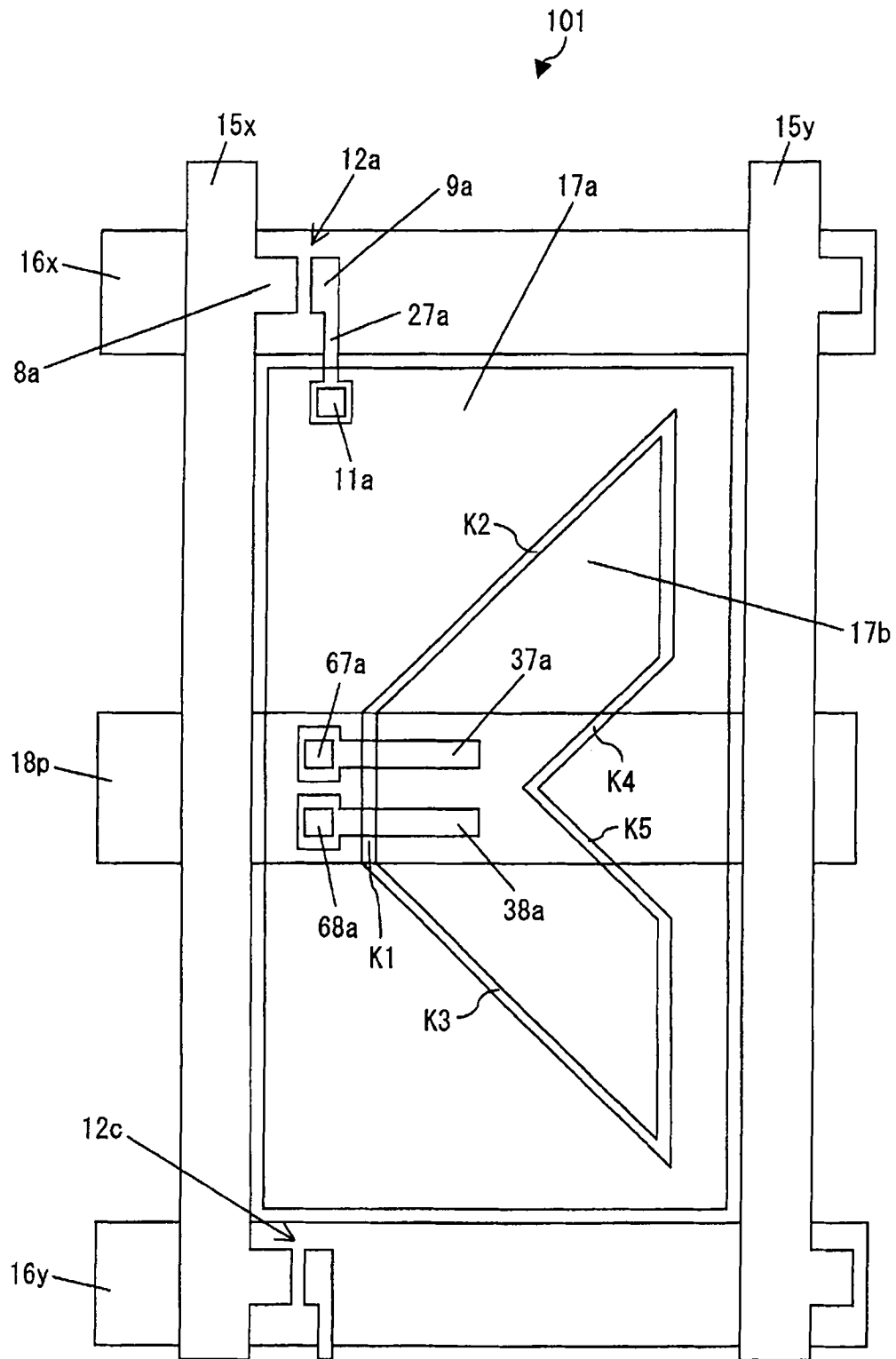


图 20

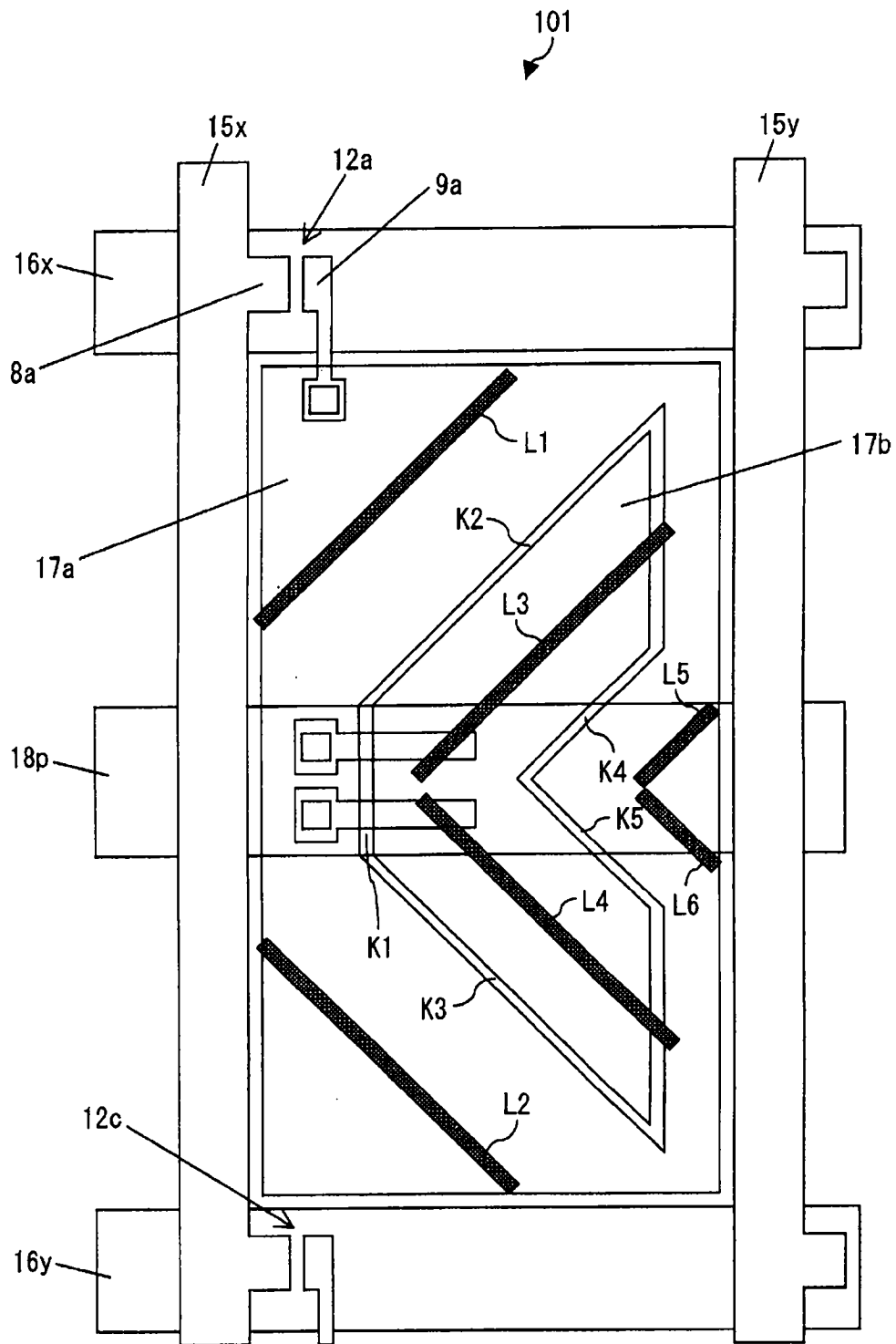


图 21

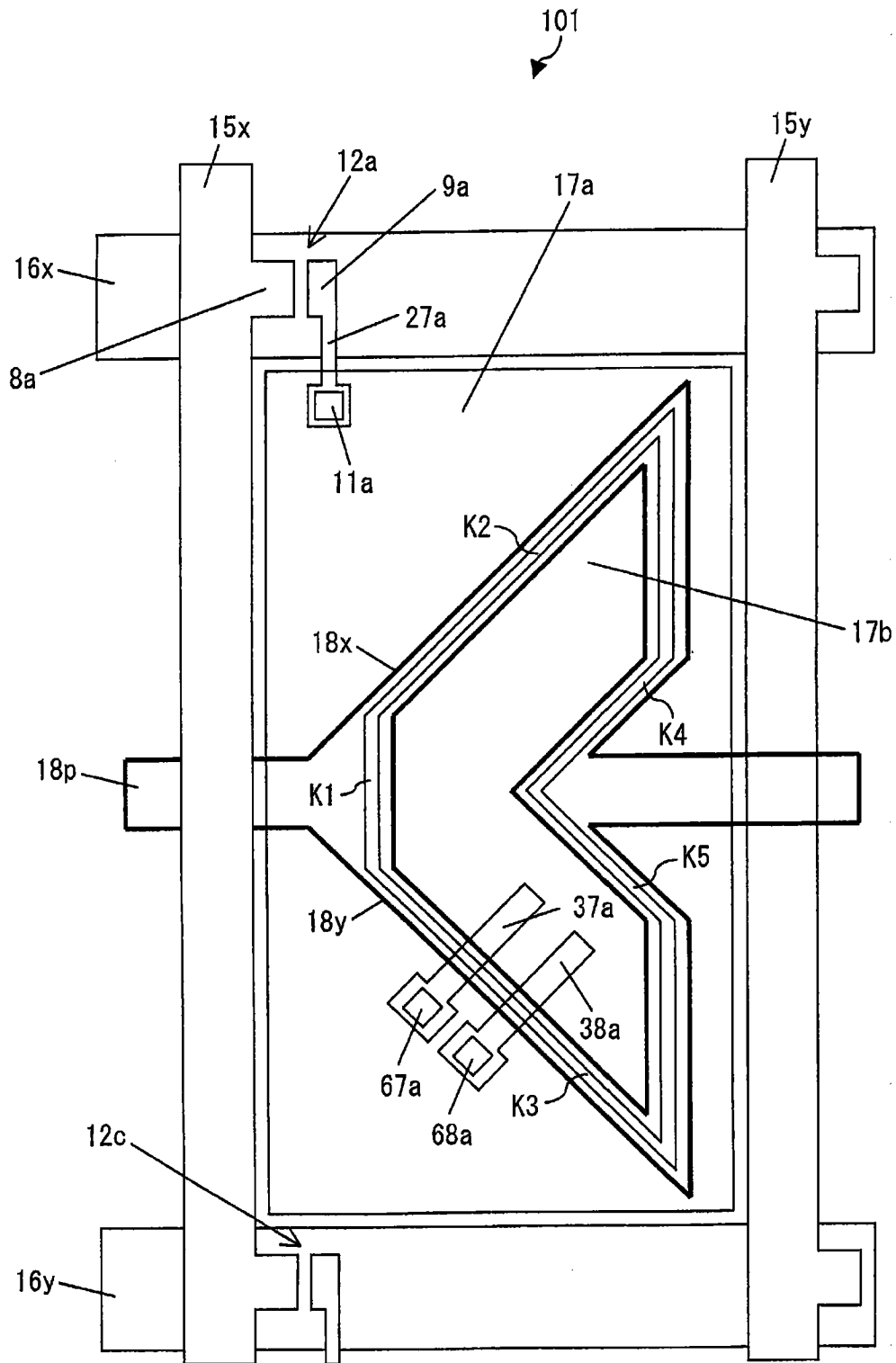


图 23

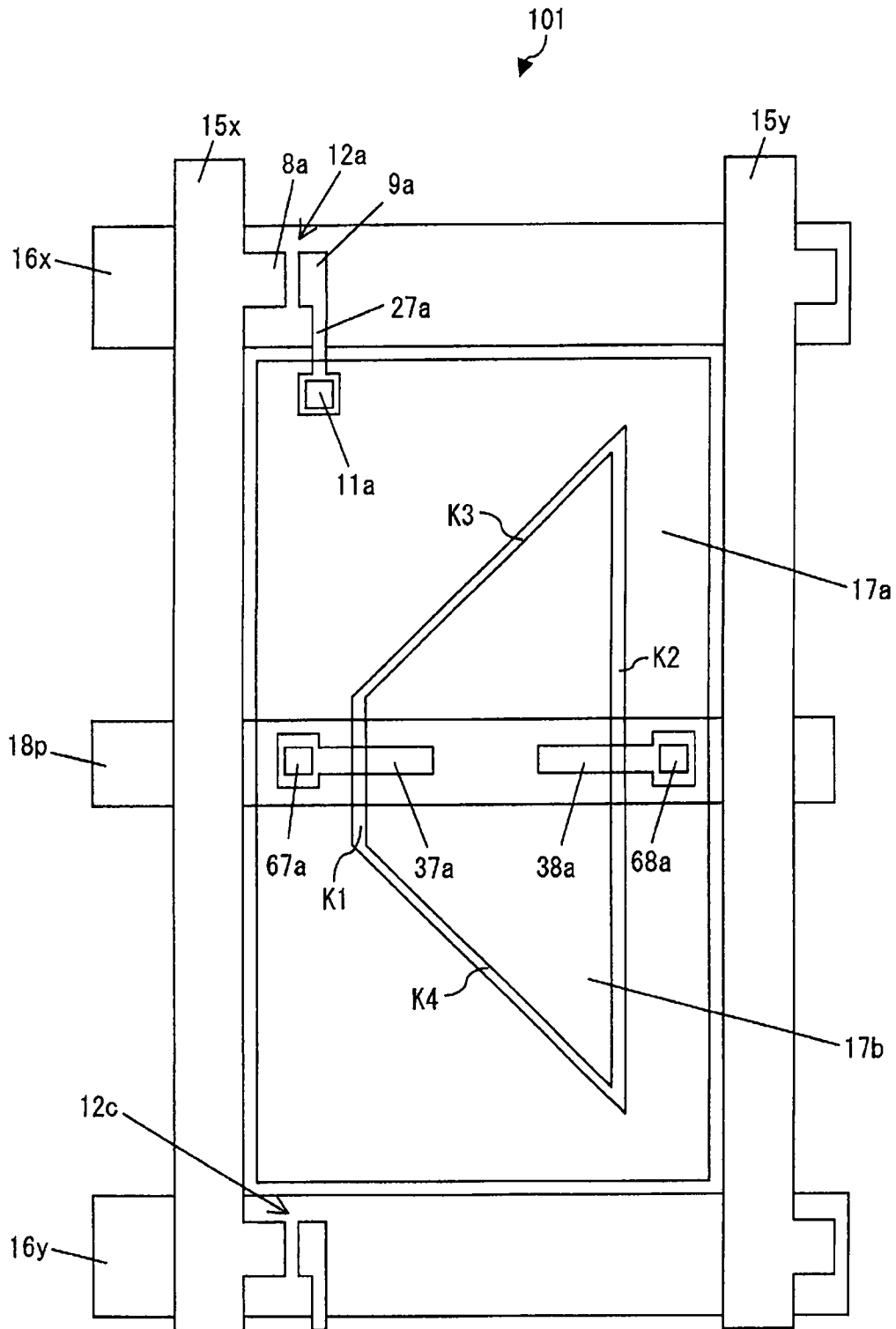


图 24

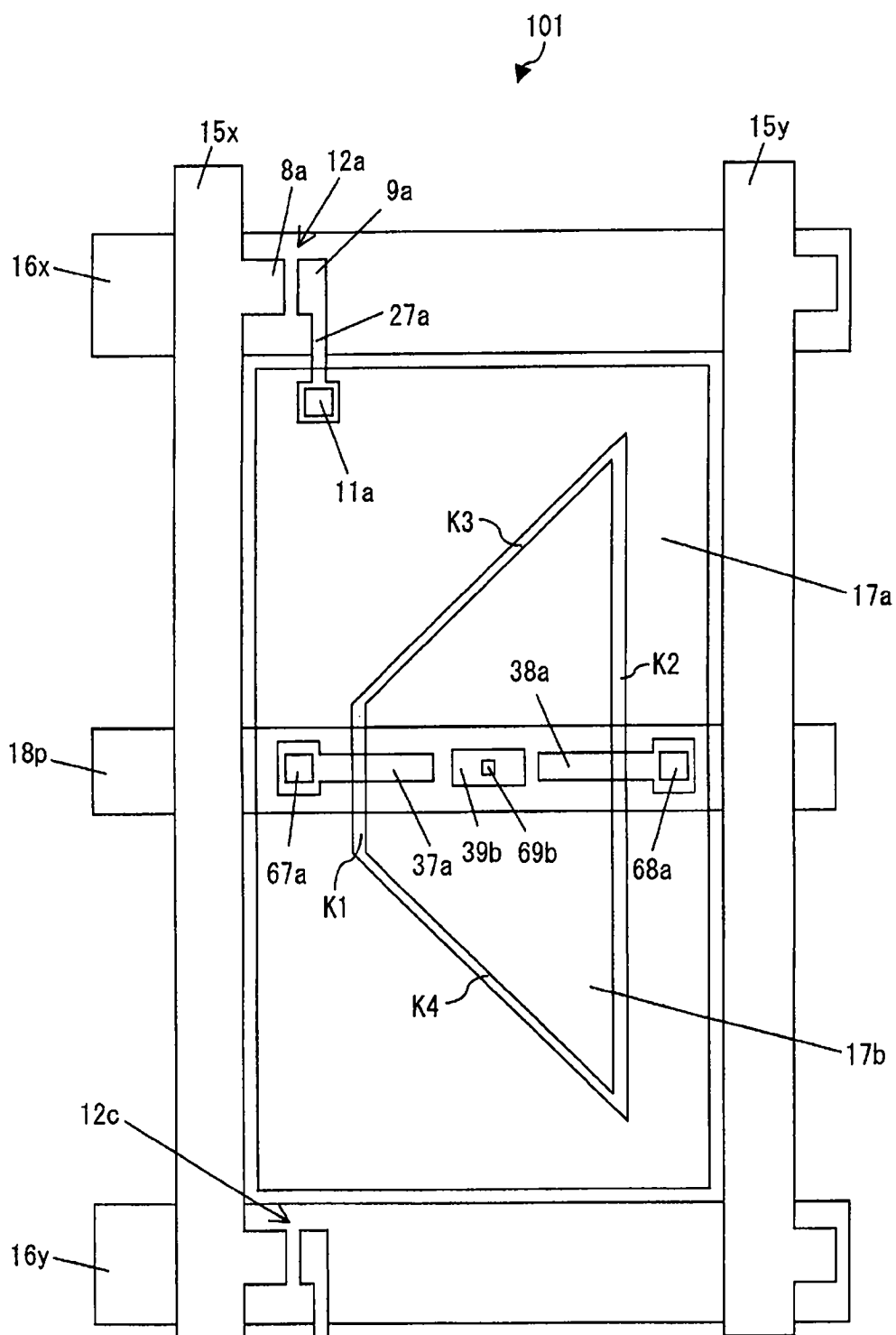


图 25

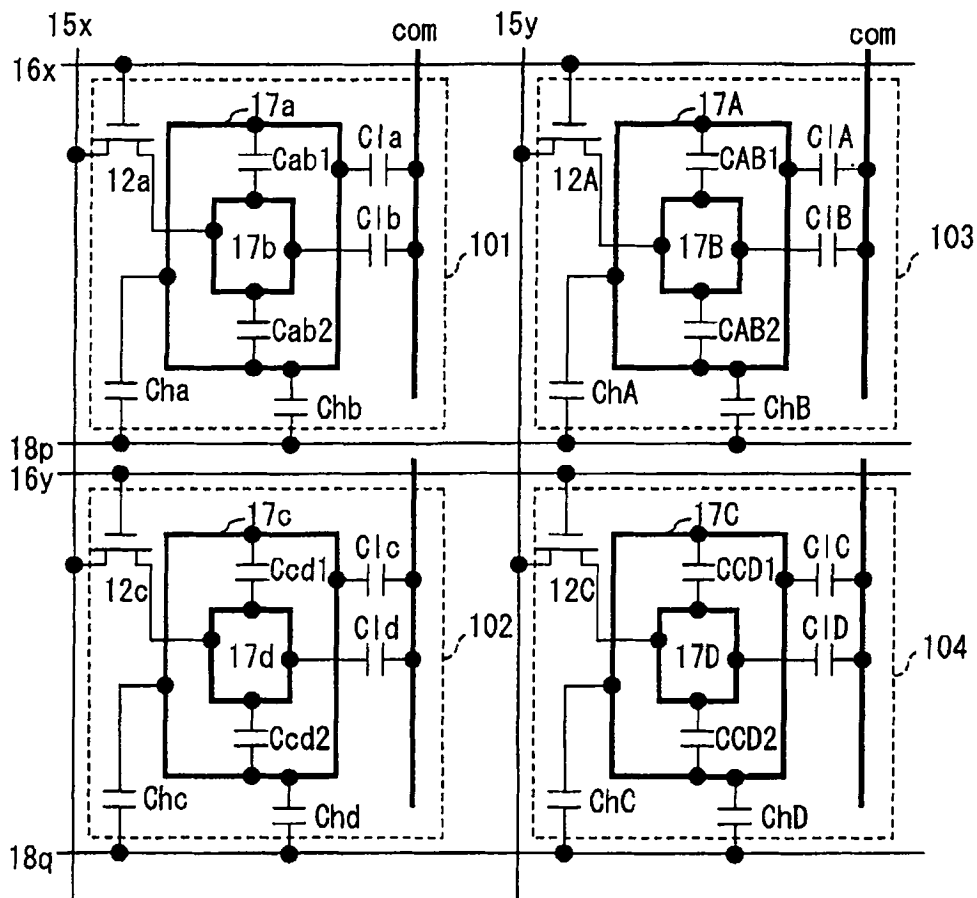


图 26

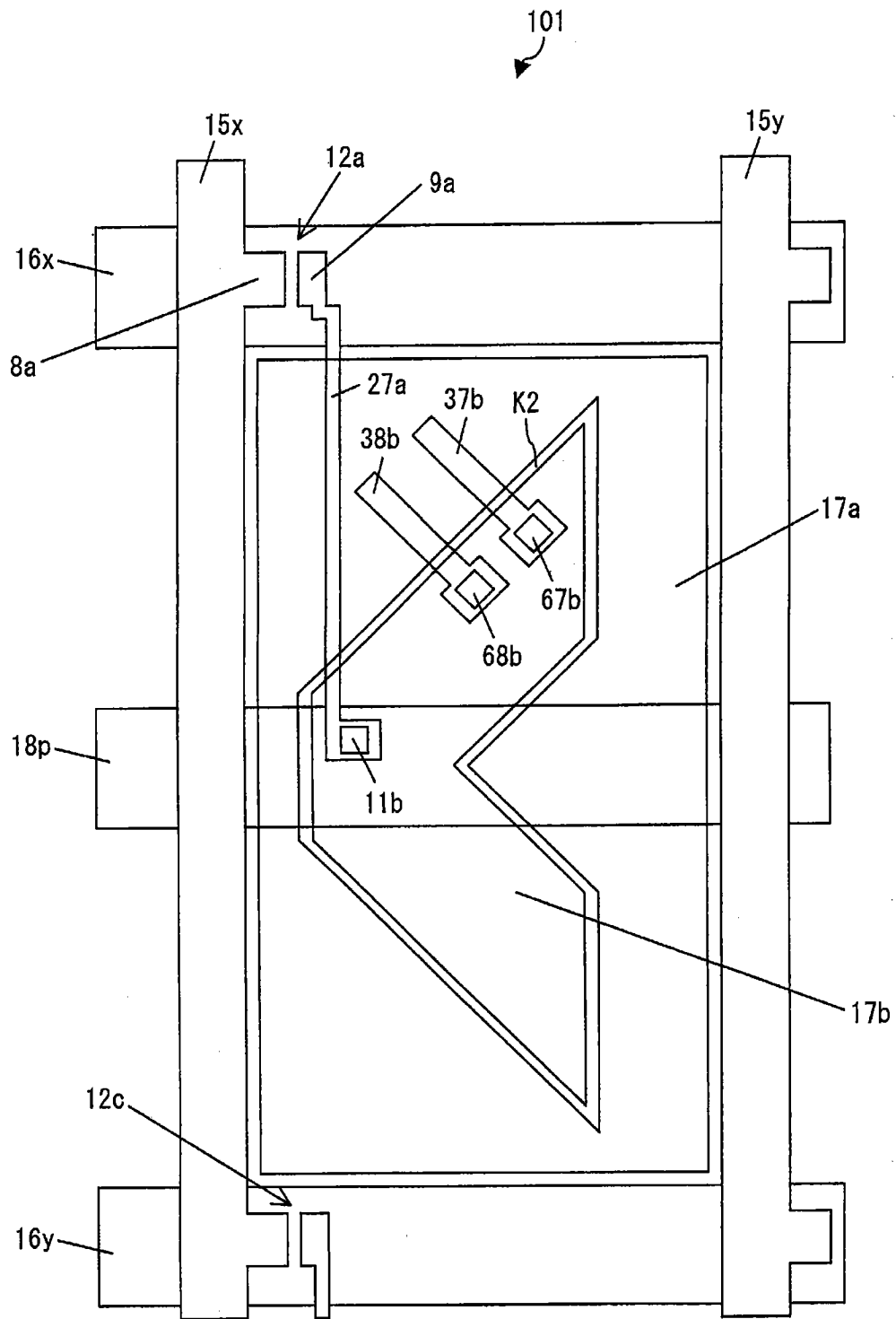


图 27

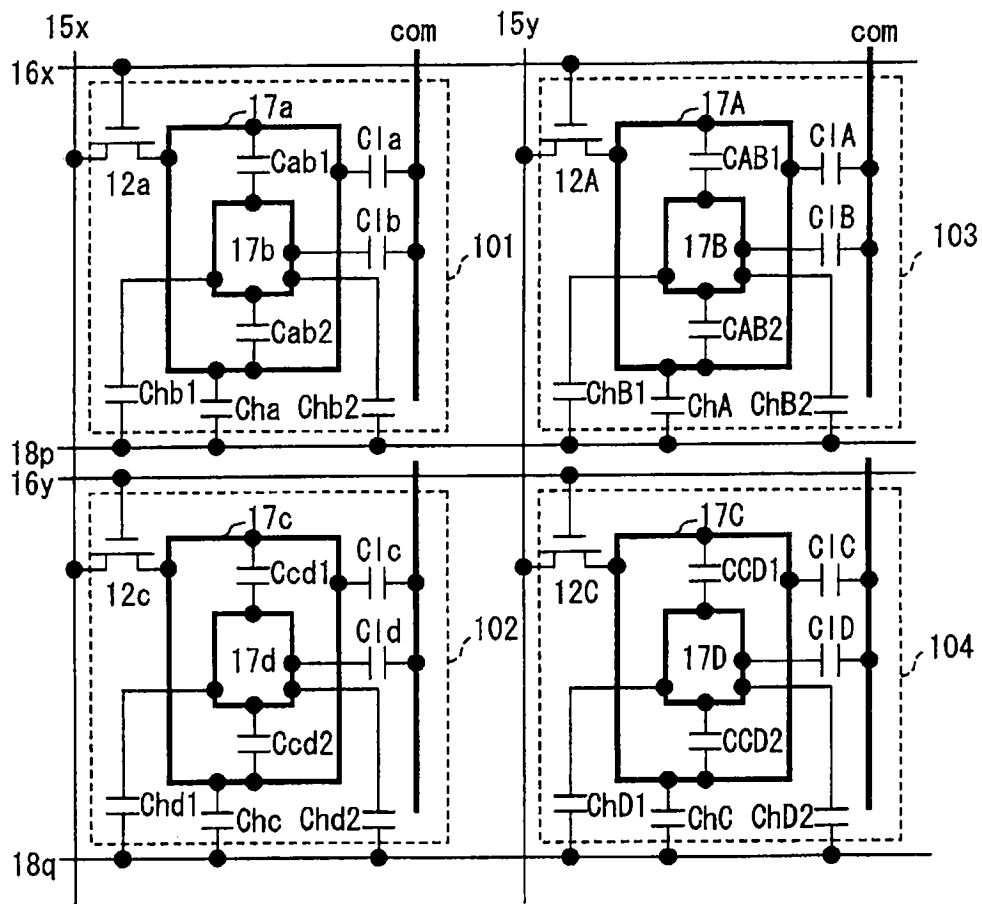


图 28

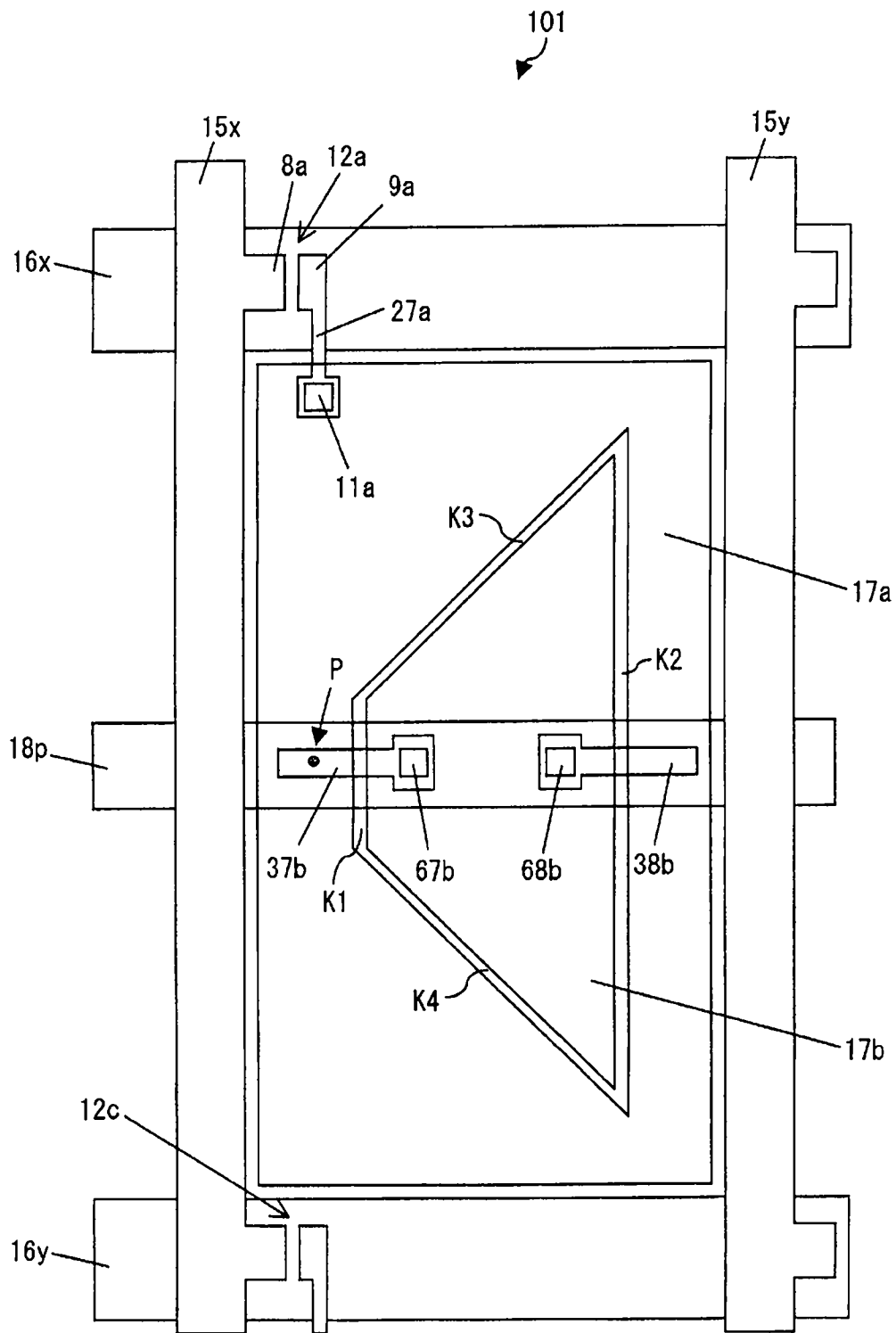


图 29

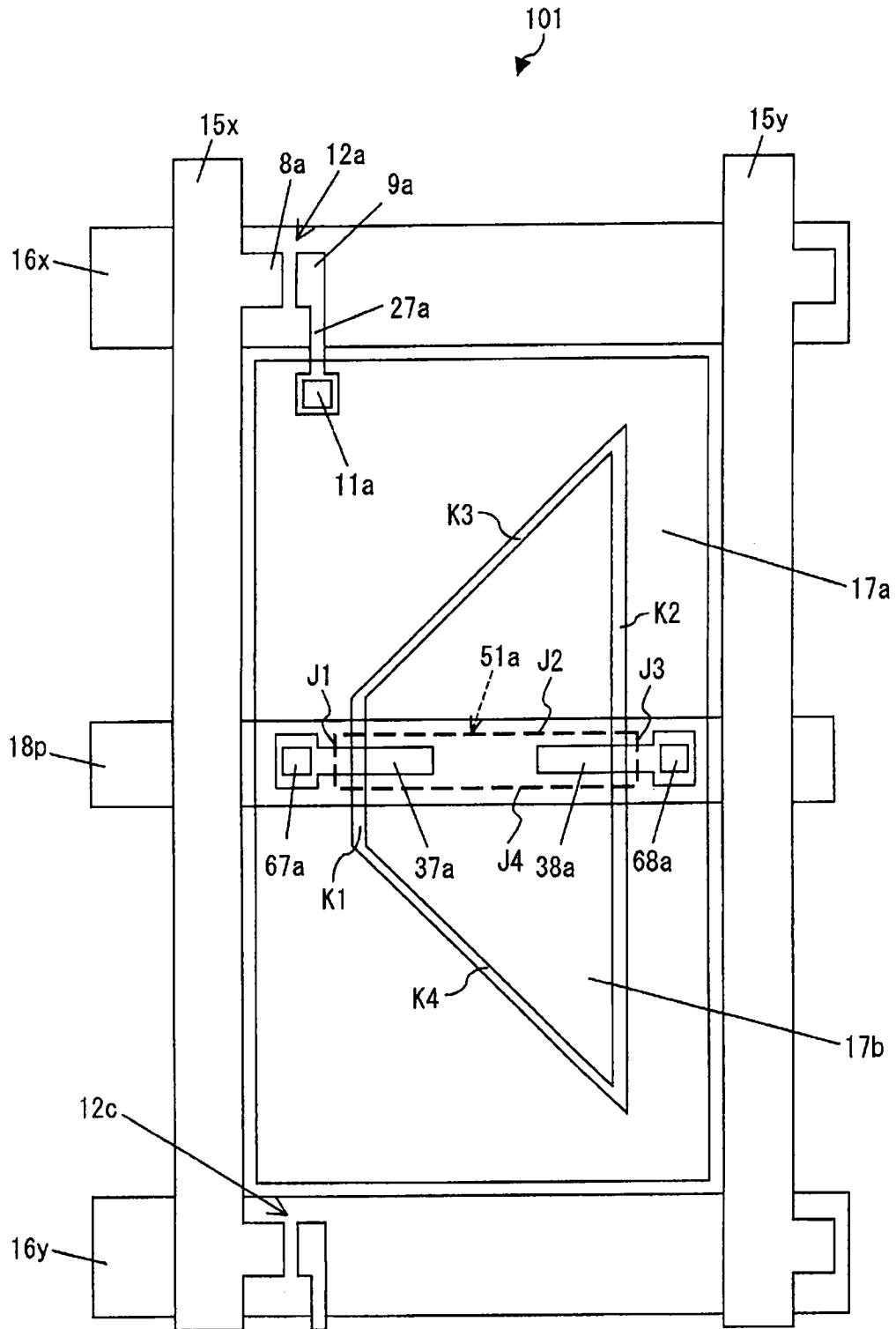


图 30

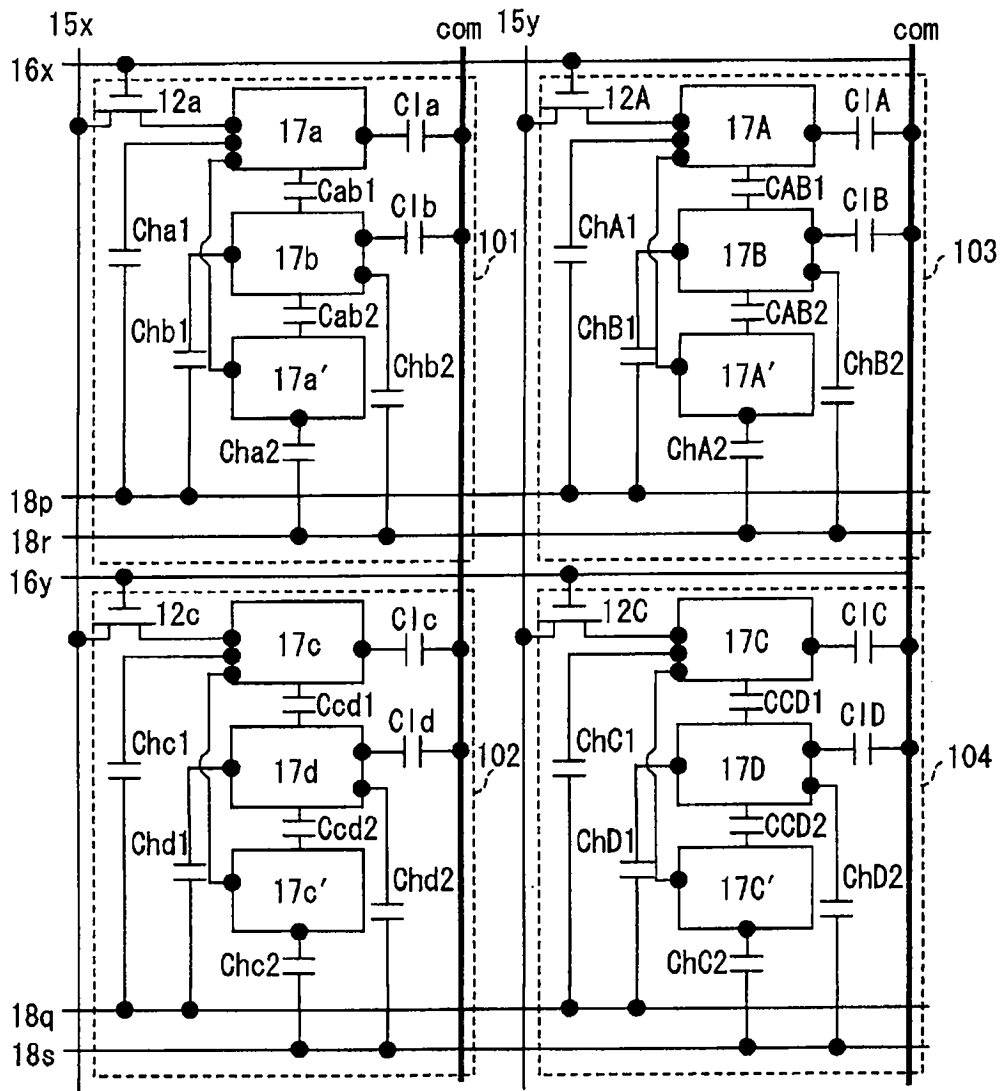


图 31

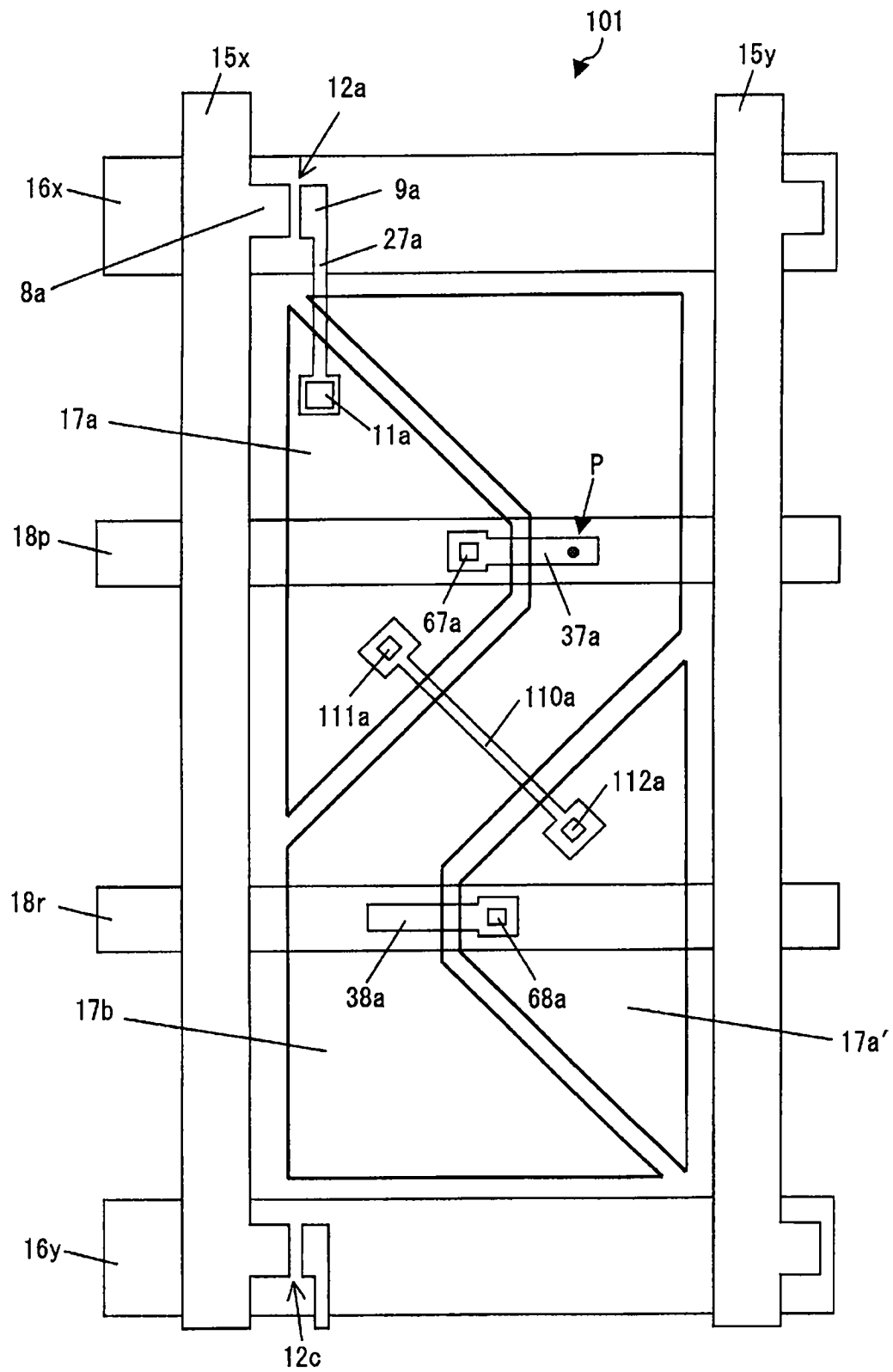


图 32

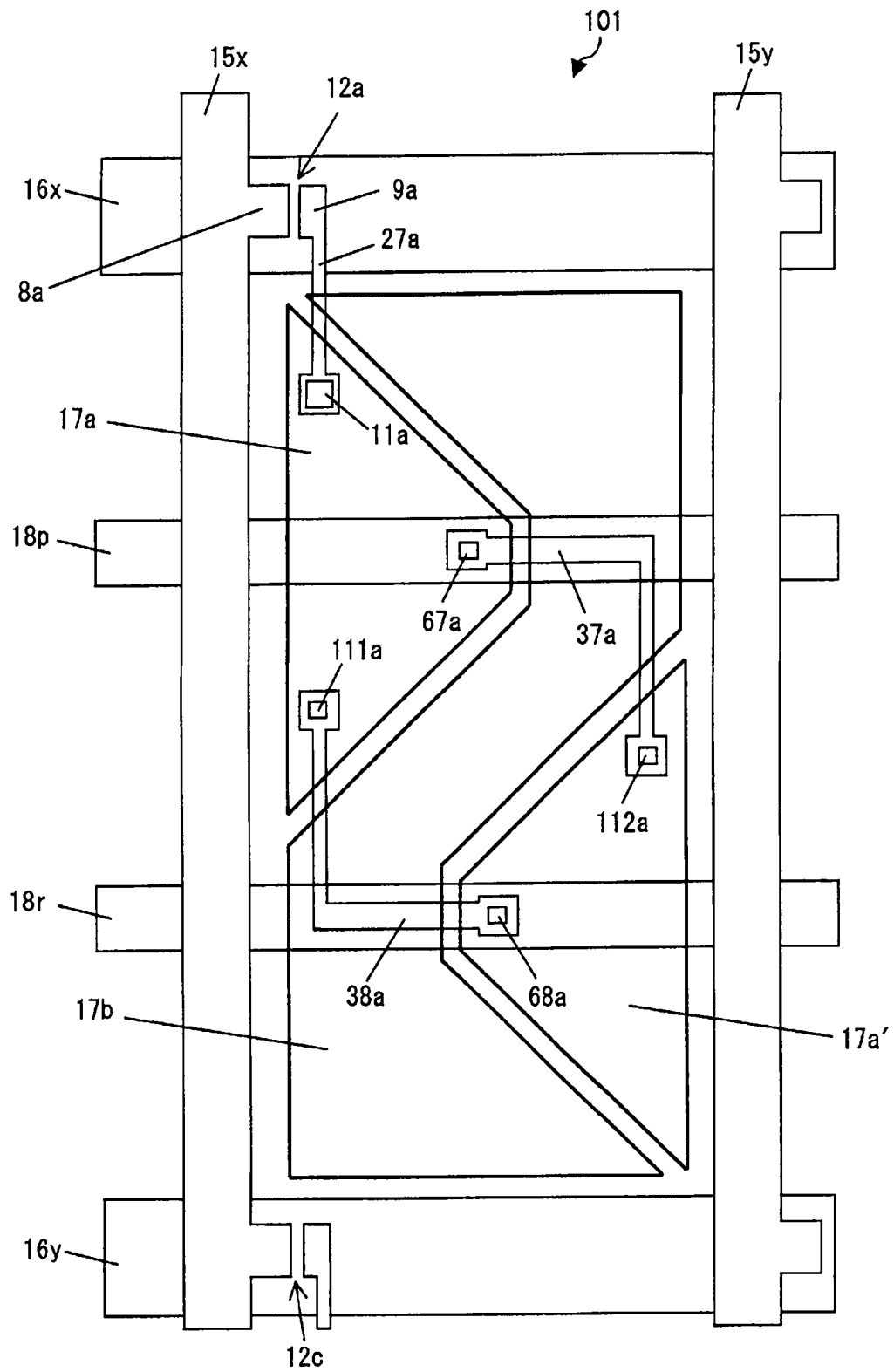


图 33

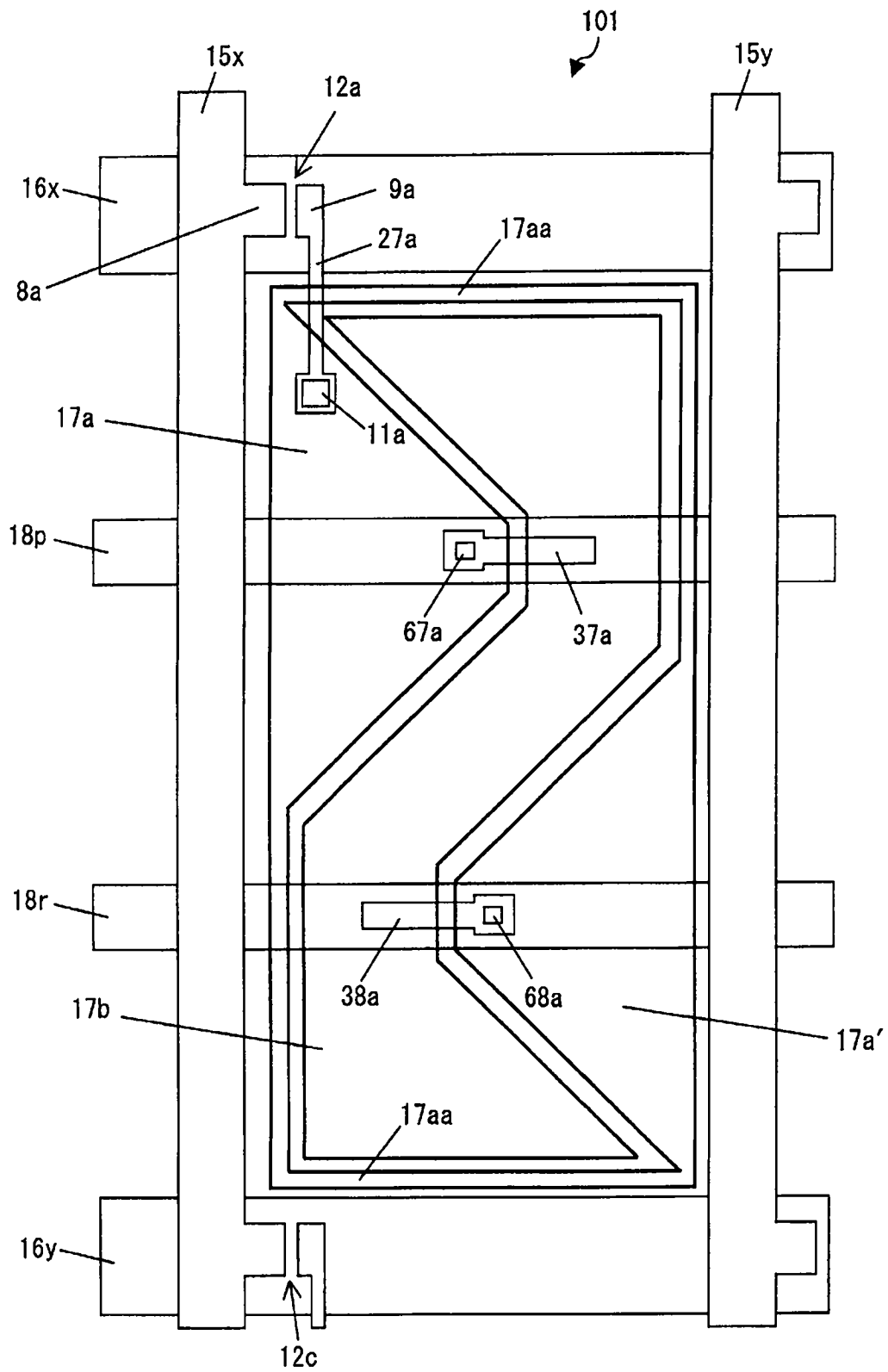


图 34

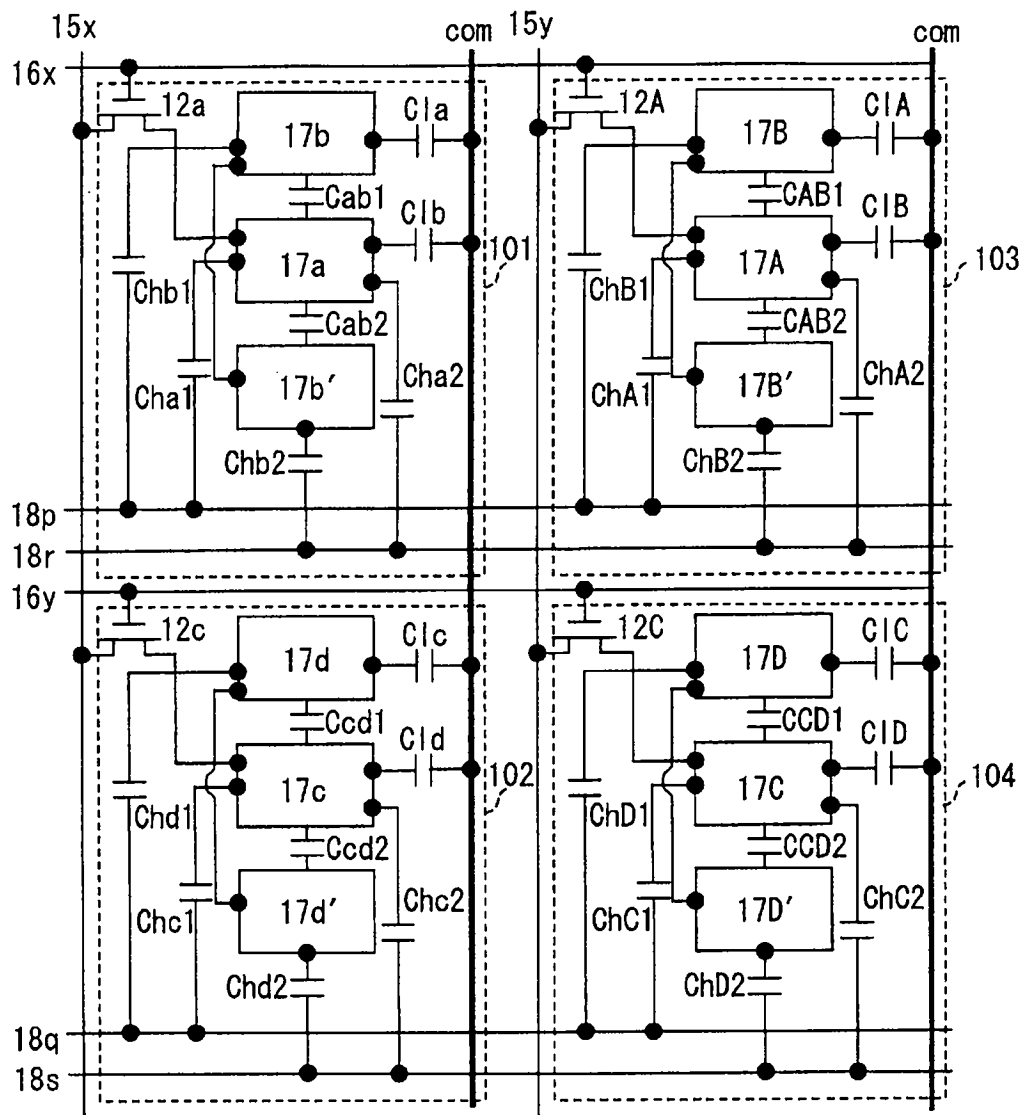


图 36

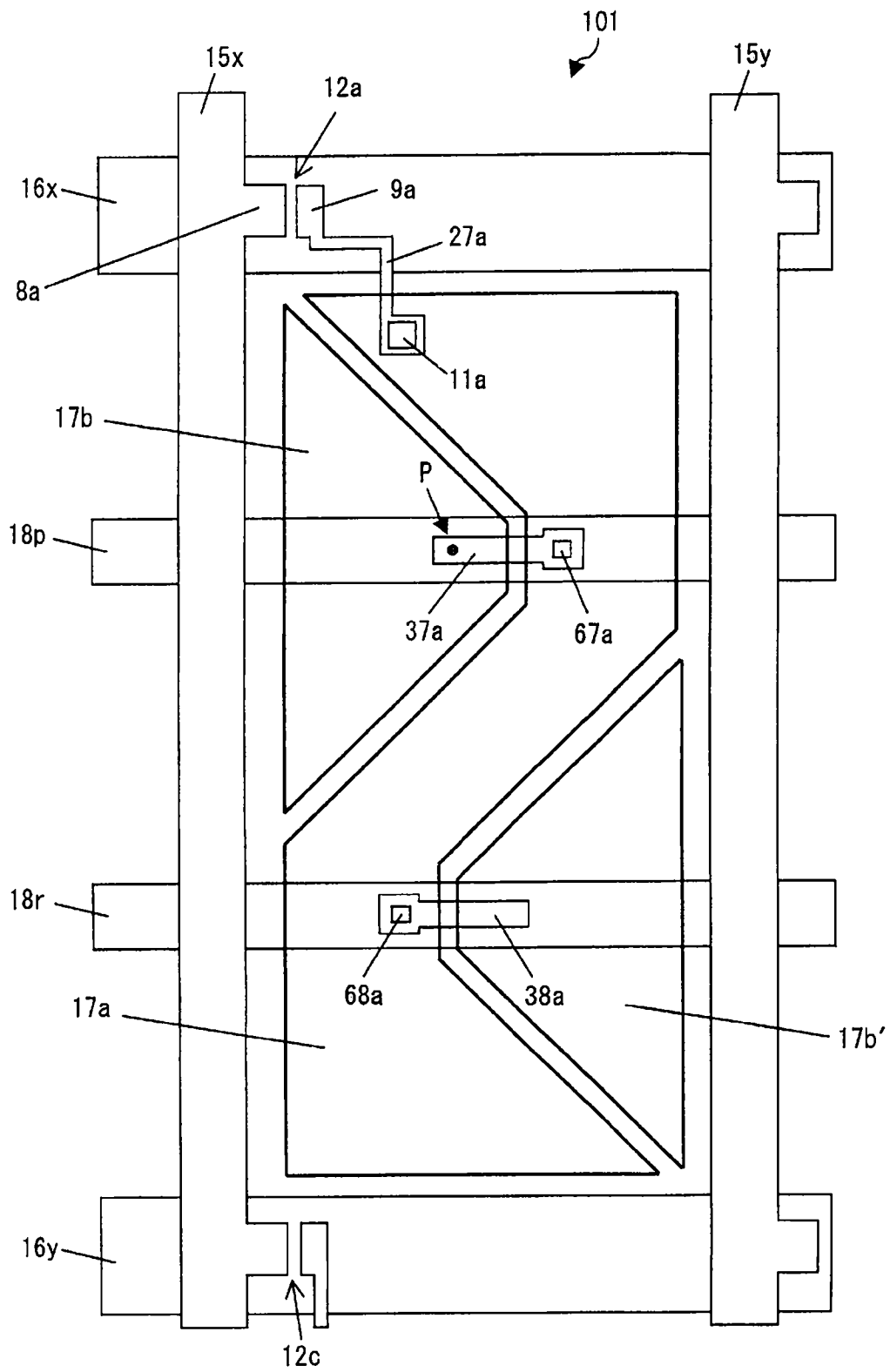


图 37

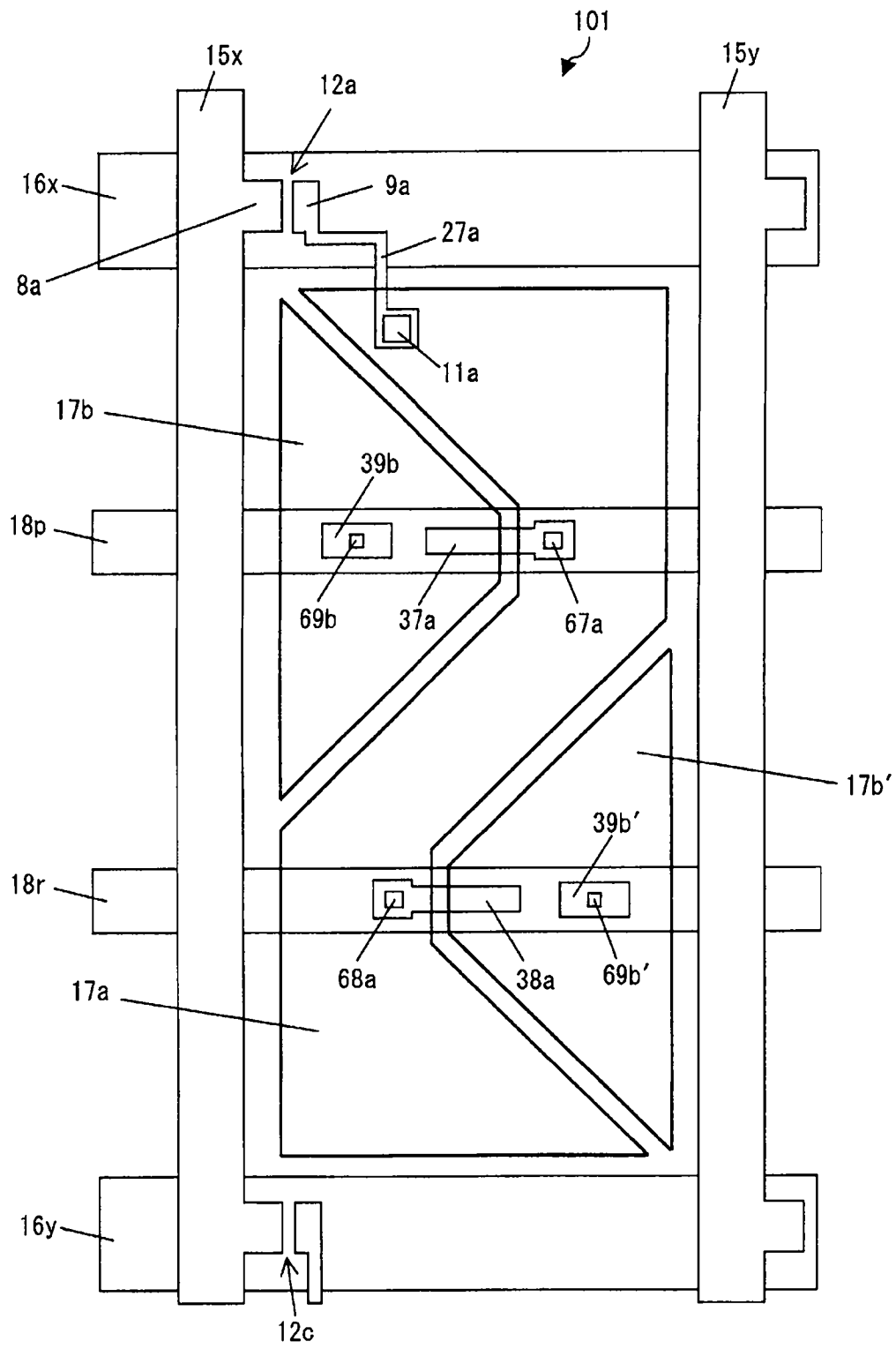


图 38

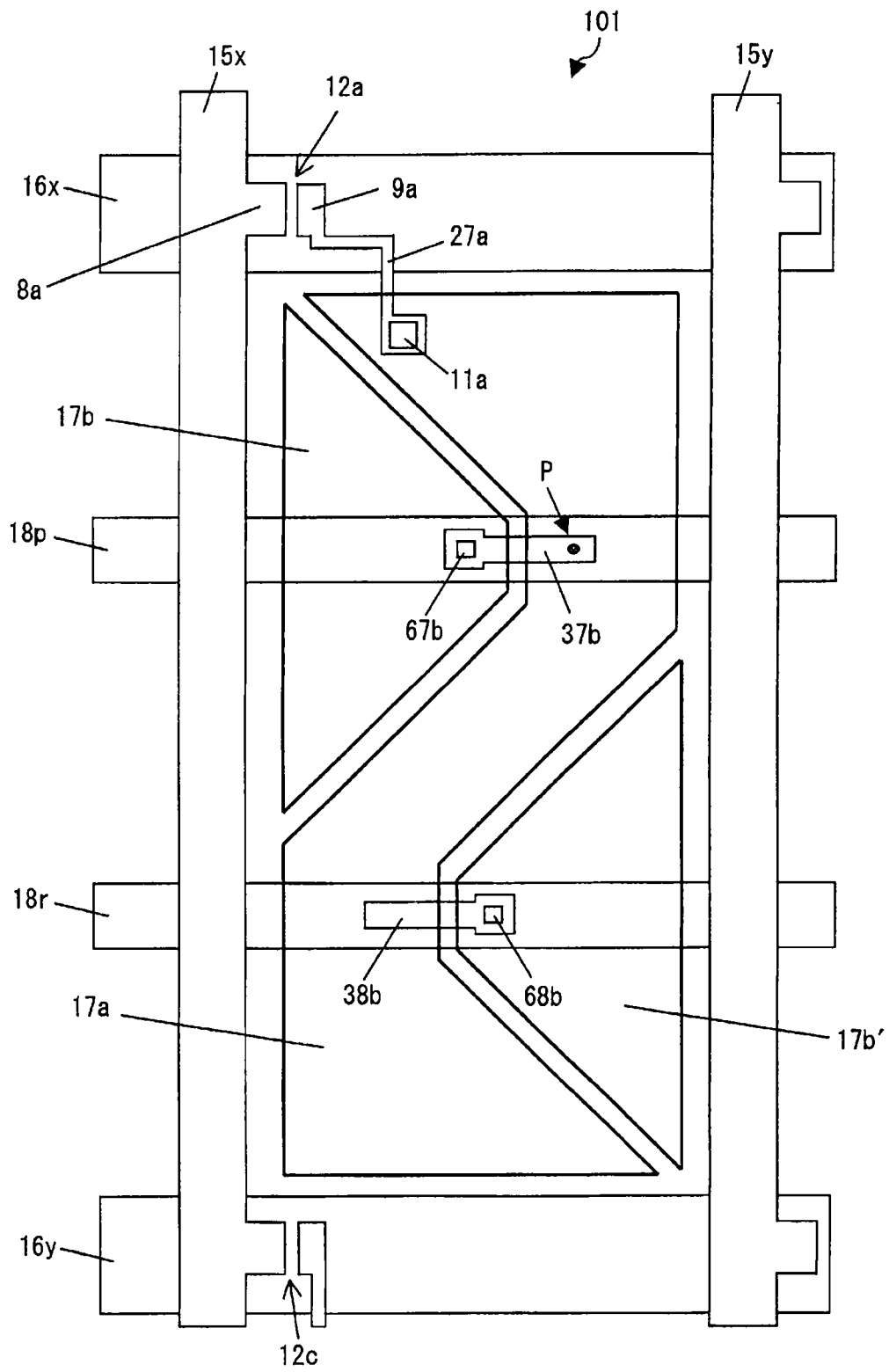


图 39

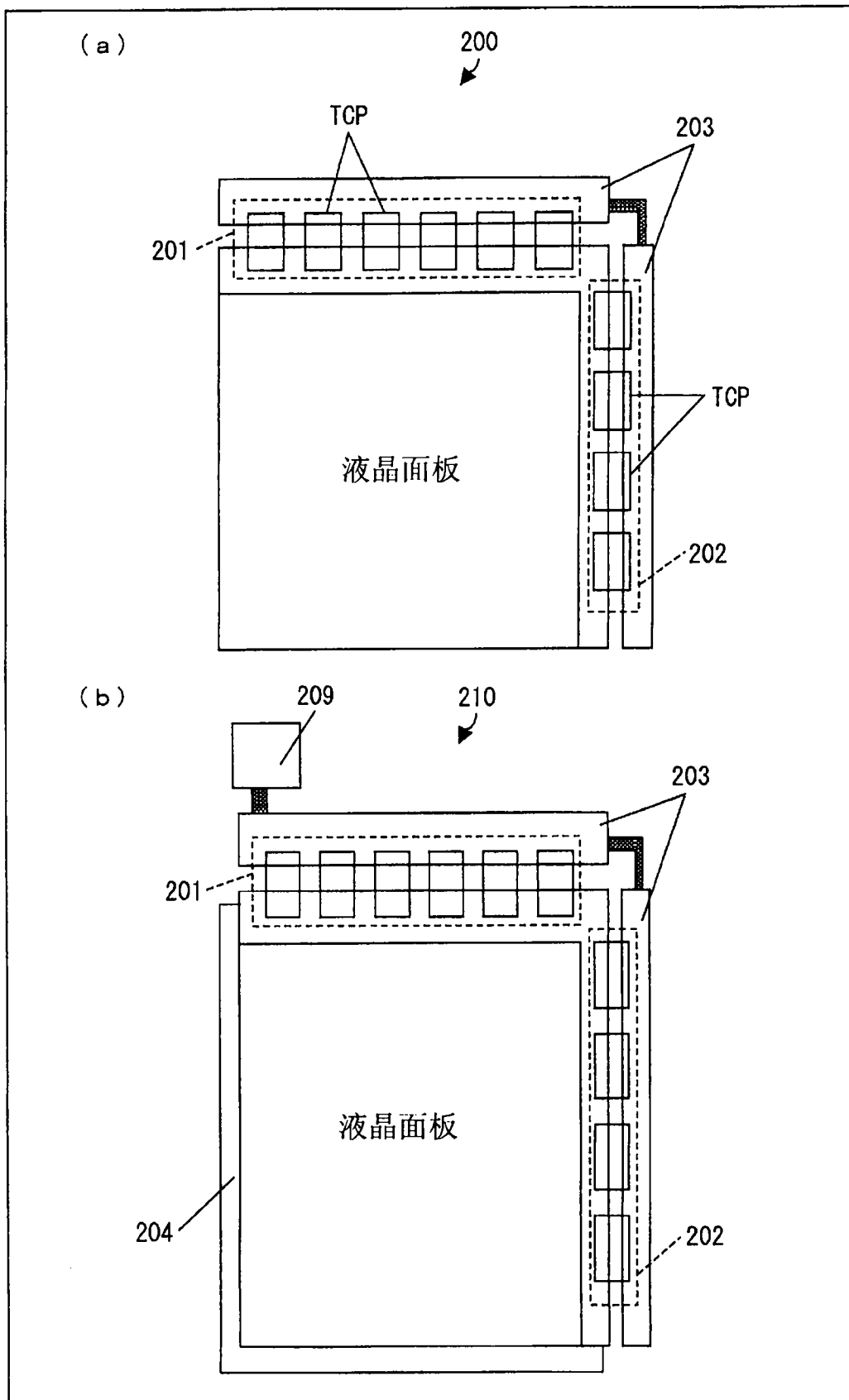


图 40

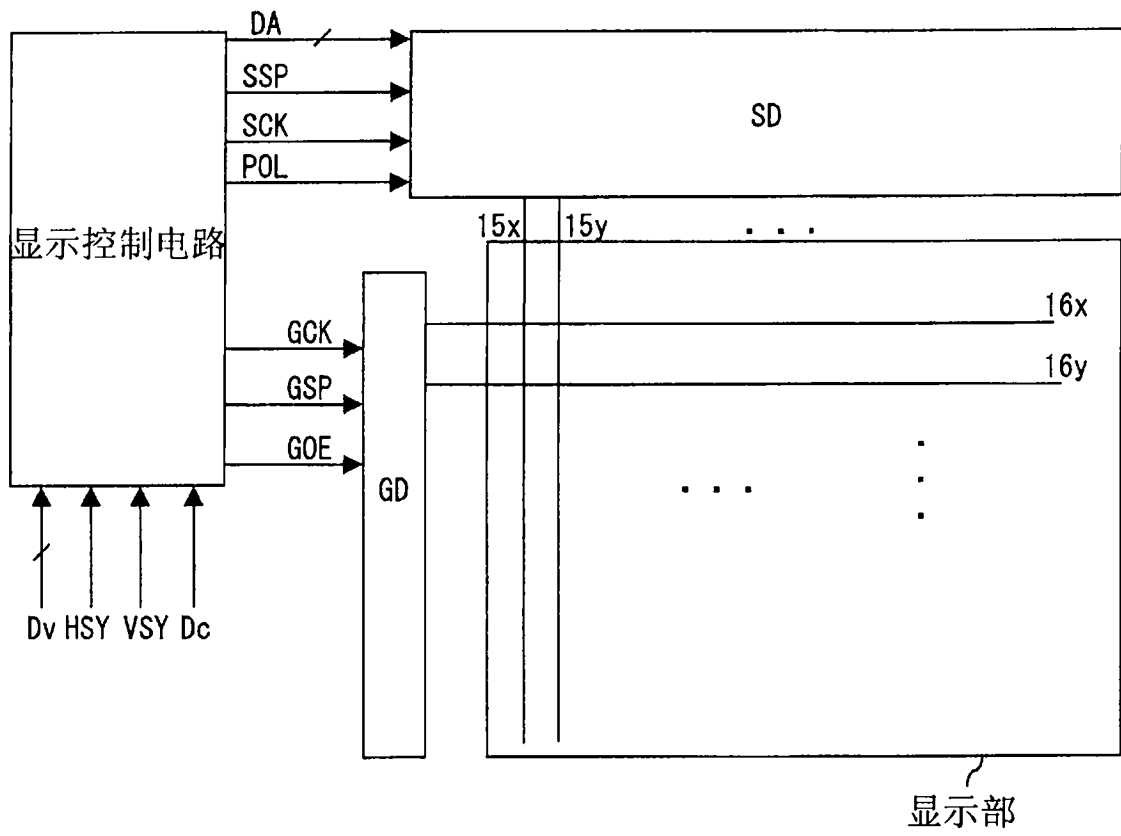


图 41

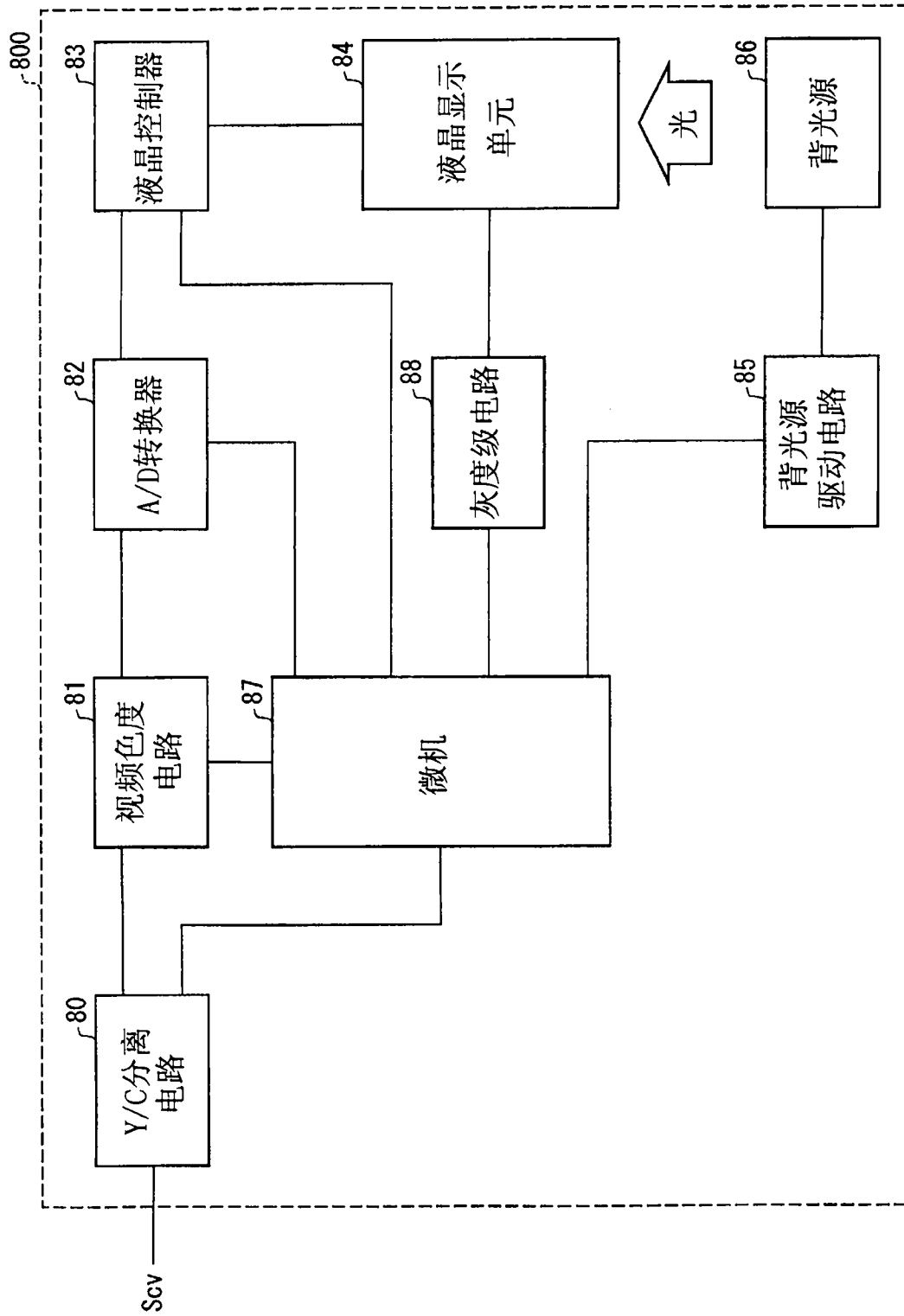


图 42

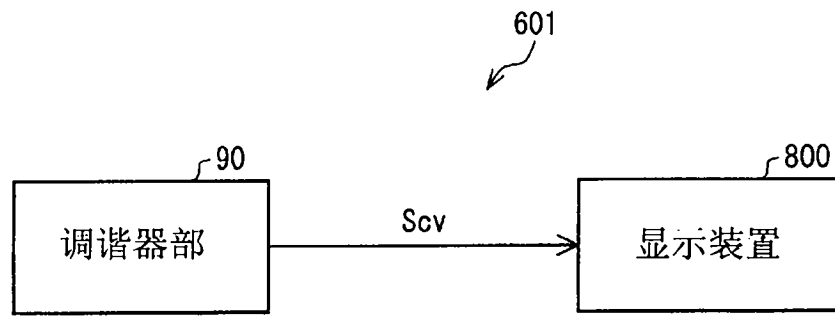


图 43

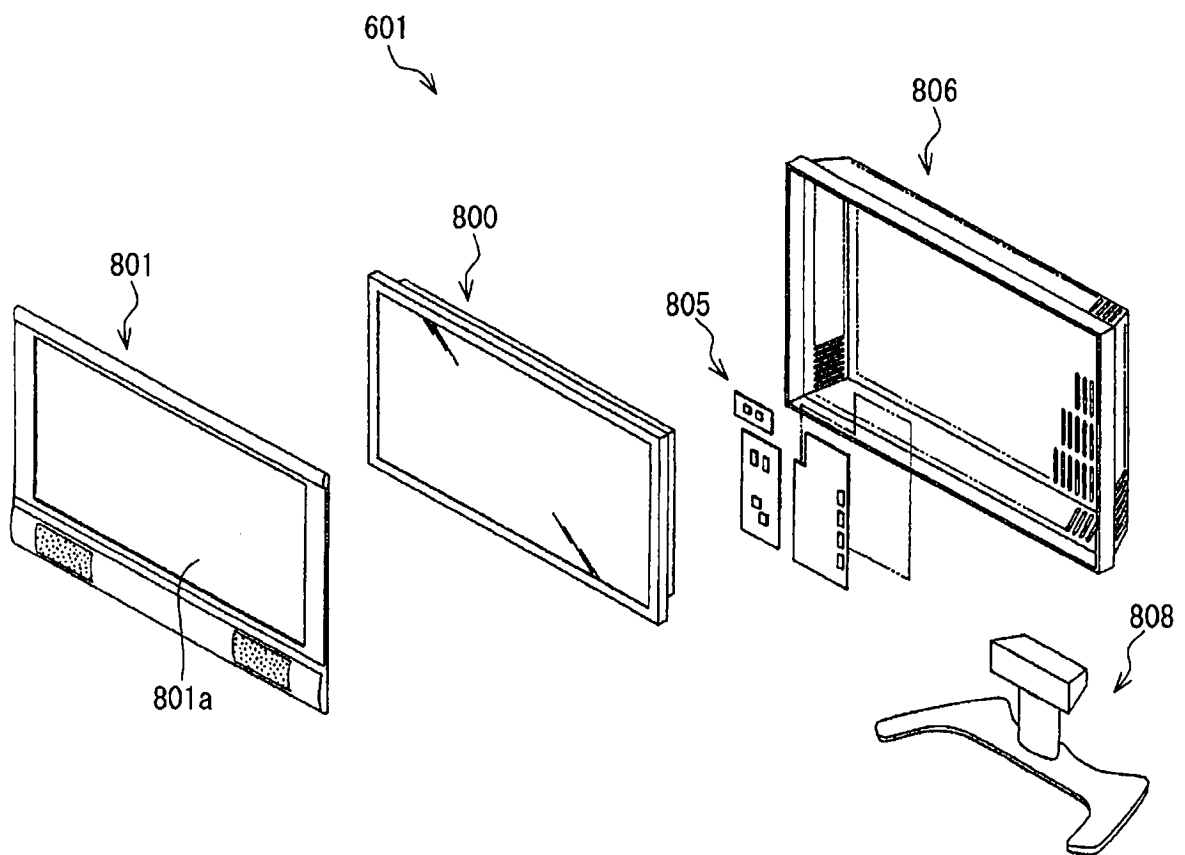


图 44

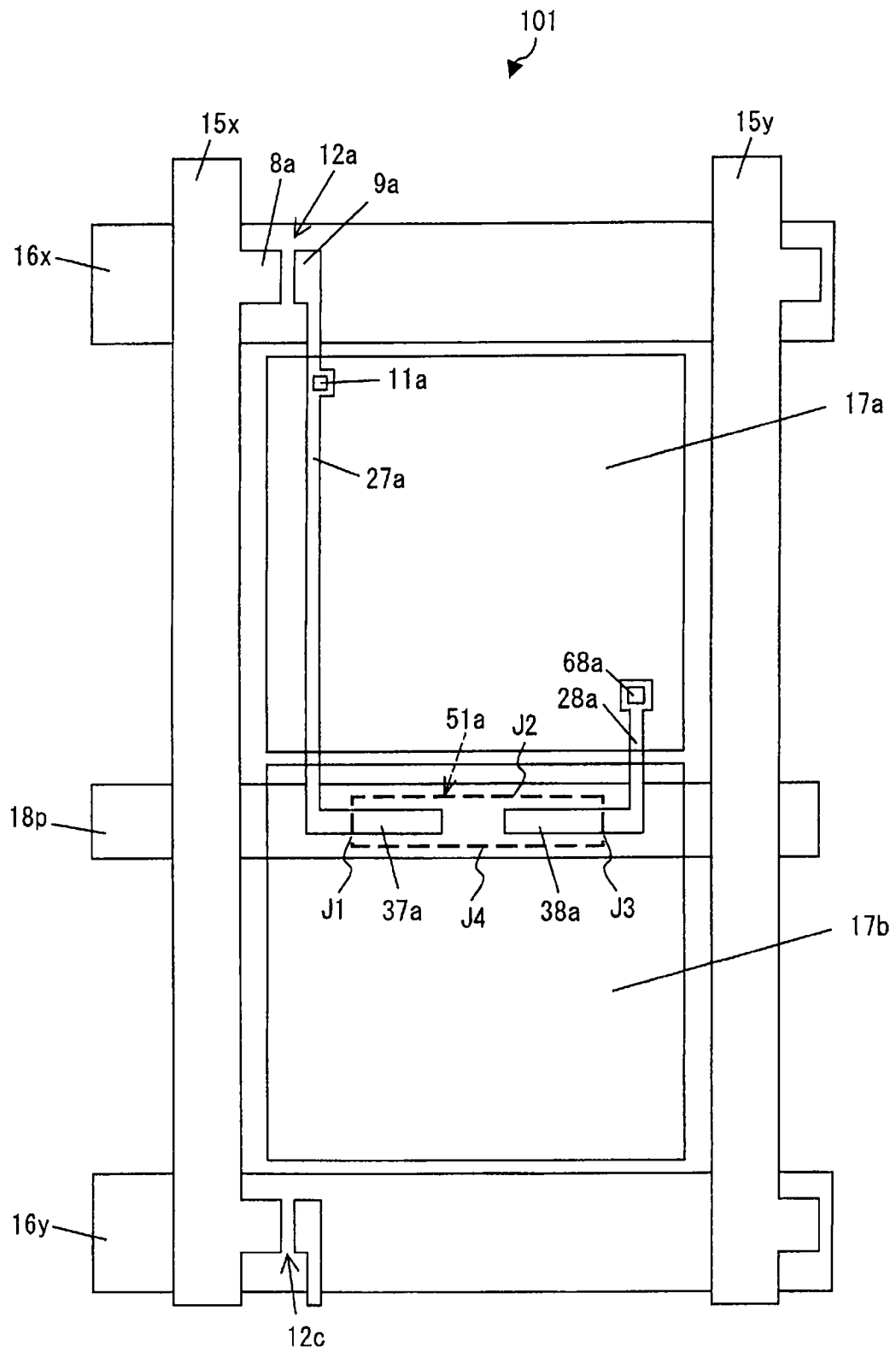


图 45

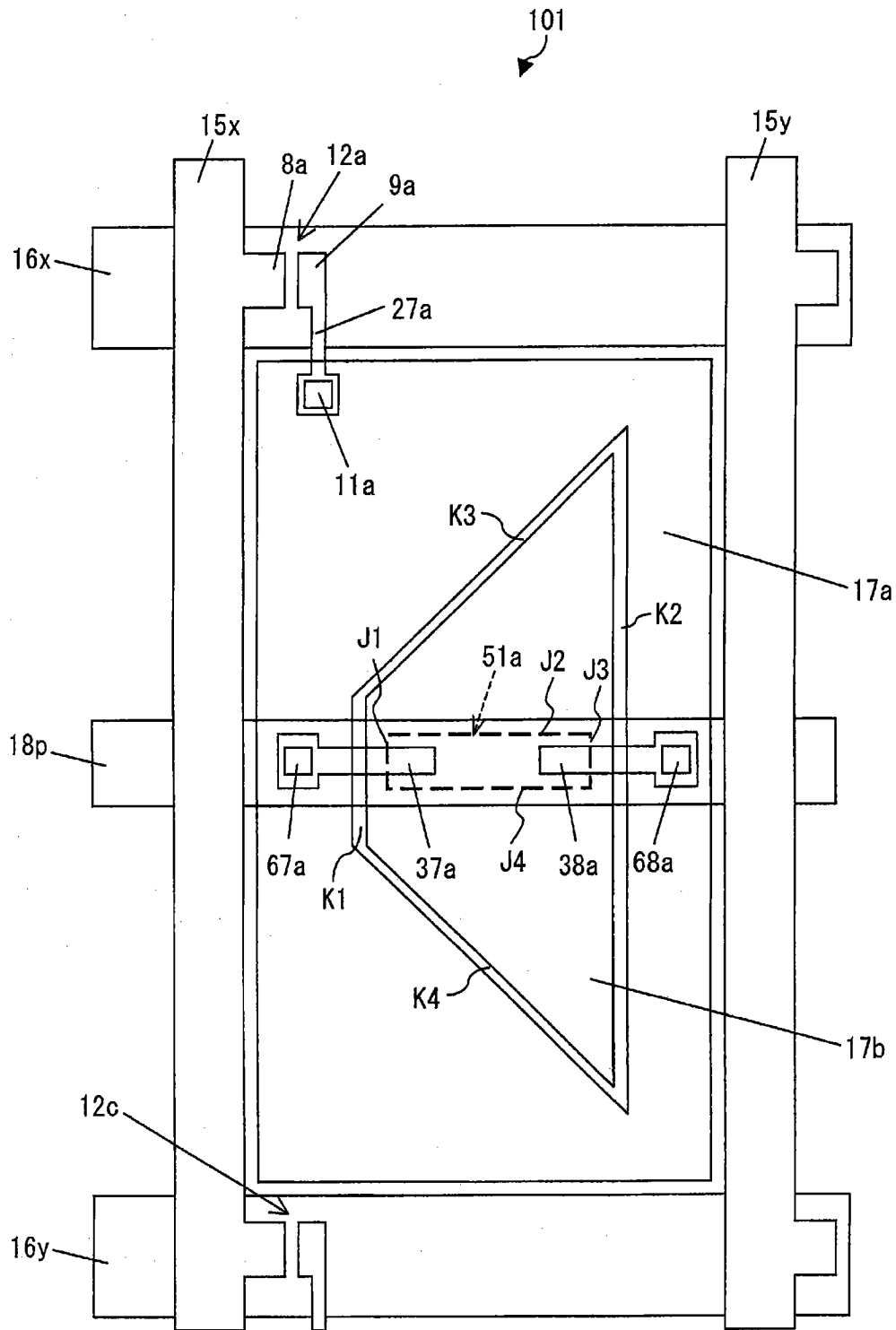


图 46

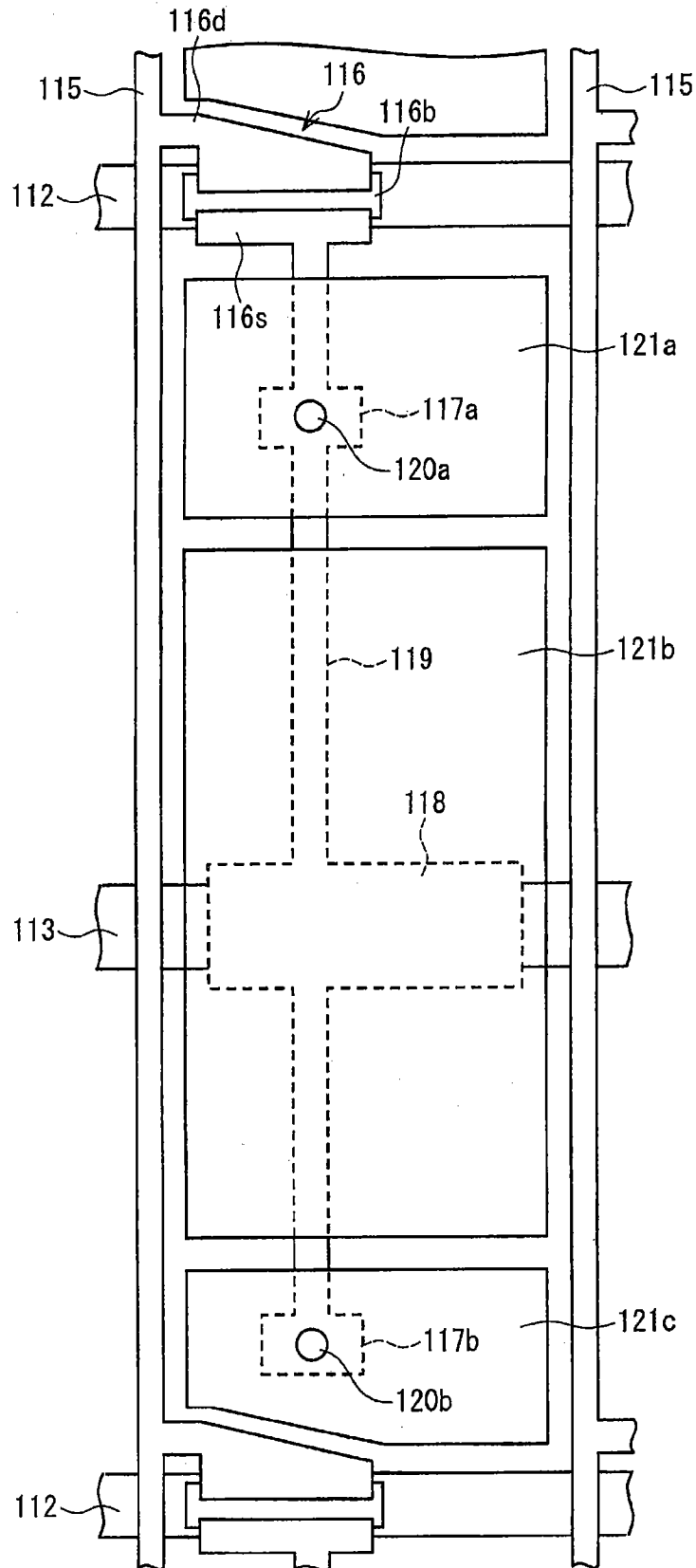


图 47

专利名称(译)	有源矩阵基板、有源矩阵基板的制造方法、液晶面板、液晶面板的制造方法、液晶显示装置、液晶显示单元、电视接收机		
公开(公告)号	CN102209930B	公开(公告)日	2014-07-16
申请号	CN200980144675.0	申请日	2009-07-23
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	津幡俊英		
发明人	津幡俊英		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F2001/134345 G02F1/136213 G02F1/136259		
审查员(译)	郭栋		
优先权	2008314685 2008-12-10 JP		
其他公开文献	CN102209930A		
外部链接	Espacenet SIPO		

摘要(译)

本发明的用于液晶面板的有源矩阵基板具备：扫描信号线(16x)、数据信号线(15x)以及连接到扫描信号线(16x)和数据信号线(15x)的晶体管(12a)，在1个像素(101)中设有2个像素电极(17a、17b)，一方像素电极(17a)经过晶体管(12a)连接到数据信号线(15x)，并且上述有源矩阵基板具备电连接到该像素电极(17a)的电容电极(37a、38a)，在这些电容电极(37a、38a)与另一方像素电极(17b)之间分别形成电容。由此，能在电容耦合型的像素分割方式的有源矩阵基板和具备该有源矩阵基板的液晶面板中提高其制造成品率。

