



(12) 发明专利

(10) 授权公告号 CN 101726894 B

(45) 授权公告日 2012.05.16

(21) 申请号 200910167066.9

(22) 申请日 2009.08.19

(30) 优先权数据

10-2008-0107355 2008.10.30 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 李载钧 吴载映 申东秀 崔大正

崔相训

(74) 专利代理机构 北京三友知识产权代理有限公司

公司 11127

代理人 李辉

(51) Int. Cl.

G02F 1/133(2006.01)

G02F 1/1362(2006.01)

G02F 1/1368(2006.01)

G09G 3/36(2006.01)

(56) 对比文件

KR 20080055192 A, 2008.06.19, 全文.

US 2004032557 A1, 2004.02.19, 全文.

CN 1637561 A, 2005.07.13, 全文.

CN 101364019 A, 2009.02.11, 附图 1-5 及说明书第 4 页第 12 行至第 9 页第 9 行.

审查员 商爱学

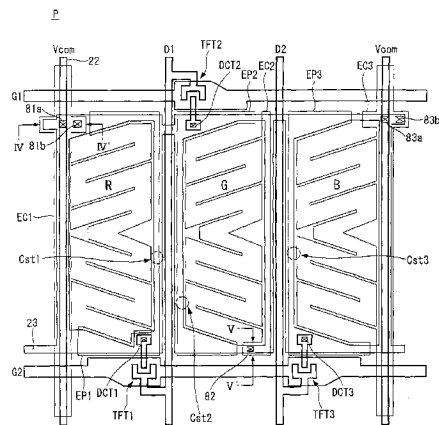
权利要求书 4 页 说明书 12 页 附图 16 页

(54) 发明名称

液晶显示器

(57) 摘要

本发明提供了一种液晶显示器。在该液晶显示器中,公共线包括边缘公共线、多个像素公共线图案、以及多条纵向公共线,其中,该边缘公共线形成在液晶显示面板的显示区域之外的非显示区域内,以通过多个输入单元接收公共电压;所述多个像素公共线图案沿各个子像素的边缘形成,以彼此电连接;所述多条纵向公共线电连接至所述边缘公共线,以将所述公共电压施加到像素公共线图案上。各个像素公共线图案具有网状结构,且连接至子像素的公共电极上。各条纵向公共线沿平行于数据线的方向形成在两个水平相邻的像素之间。



CN 101726894 B

1. 一种液晶显示器,该液晶显示器包括:

液晶显示面板,其包括显示区域,在该显示区域中以矩阵形式排列有像素,且多条数据线和多条选通线彼此交叉地形成;

边缘公共线,其形成在所述显示区域之外的非显示区域内以通过多个输入单元接收公共电压;

多个像素公共线图案,其沿构成各个像素的各个子像素的边缘形成且彼此电连接,各个像素公共线图案具有网状结构,所述像素公共线图案连接至所述子像素的公共电极;以及

多条纵向公共线,其电连接至所述边缘公共线以将所述公共电压施加到所述像素公共线图案上,各条纵向公共线沿与所述数据线平行的方向形成在两个水平相邻的像素之间。

2. 根据权利要求1所述的液晶显示器,该液晶显示器还包括用于驱动所述数据线的多个数据驱动集成电路,

其中,所述多个输入单元包括连接至各个数据驱动集成电路的虚通道的多个公共电压输入焊盘。

3. 根据权利要求2所述的液晶显示器,其中,将两条选通线和两条数据线分配给各个像素。

4. 根据权利要求3所述的液晶显示器,其中,所述像素包括:

位于第一选通线和与所述第一选通线垂直相邻的第二选通线之间的第一像素,所述第一像素包括以之字形连接至所述第一和第二选通线上的第一颜色子像素、第二颜色子像素、以及第三颜色子像素;以及

位于与所述第二选通线垂直相邻的第三选通线和与所述第三选通线垂直相邻的第四选通线之间的第二像素,所述第二像素包括以之字形连接至所述第三和第四选通线上的第一颜色子像素、第二颜色子像素、以及第三颜色子像素,所述第二像素与所述第一像素垂直相邻,

其中,分配给各个像素的所述两条数据线中的第一数据线形成在所述第一像素的第一颜色子像素和第二颜色子像素之间、以及所述第二像素的第一颜色子像素和第二颜色子像素之间,并且所述两条数据线中的第二数据线形成在所述第一像素的第二颜色子像素和第三颜色子像素之间、以及所述第二像素的第二颜色子像素和第三颜色子像素之间。

5. 根据权利要求4所述的液晶显示器,其中,所述第一像素的第一颜色子像素和第三颜色子像素连接至所述第二选通线上,且所述第一像素的所述第二颜色子像素连接至所述第一选通线上,

其中,所述第二像素的第一颜色子像素和第三颜色子像素连接至所述第三选通线上,且所述第二像素的第二颜色子像素连接至所述第四选通线上。

6. 根据权利要求5所述的液晶显示器,其中,所述第一和第二像素中的每一个的第一颜色子像素包括:

第一公共电极,其包括多个第一指状部和第一连接部,所述多个第一指状部向所述数据线倾斜,所述第一连接部与所述多条纵向公共线中的第一纵向公共线和所述像素公共线图案部分地交叠,以使所述第一指状部彼此连接;以及

第一像素电极,其包括多个第二指状部和第二连接部,所述多个第二指状部向所述数

据线倾斜且与所述第一指状部相对并与其位于同一平面内,所述第二连接部与所述像素公共线图案部分地交叠,以使所述第二指状部彼此连接,

其中,所述第一公共电极通过第一公共电极接触孔连接至所述第一纵向公共线,且通过第二公共电极接触孔连接至所述像素公共线图案。

7. 根据权利要求 6 所述的液晶显示器,其中,所述第一和第二像素中的每一个的第二颜色子像素包括:

第二公共电极,其包括多个第三指状部和第三连接部,所述多个第三指状部向所述数据线倾斜,所述第三连接部与所述像素公共线图案部分地交叠,以使所述第三指状部彼此连接;以及

第二像素电极,其包括多个第四指状部和第四连接部,所述多个第四指状部向所述数据线倾斜且与所述第三指状部相对并与其位于同一平面上,所述第四连接部与所述像素公共线图案部分地交叠,以使所述第四指状部彼此连接,

其中,所述第二公共电极通过第三公共电极接触孔连接至所述像素公共线图案。

8. 根据权利要求 7 所述的液晶显示器,其中,所述第一和第二像素中的每一个的第三颜色子像素包括:

第三公共电极,其包括多个第五指状部和第五连接部,所述多个第五指状部向所述数据线倾斜,所述第五连接部与所述多条纵向公共线中的第二纵向公共线和所述像素公共线图案部分地交叠,以使所述第五指状部彼此连接;以及

第三像素电极,其包括多个第六指状部和第六连接部,所述多个第六指状部向所述数据线倾斜且与所述第五指状部相对并与其位于同一平面上,所述第六连接部与所述像素公共线图案部分地交叠,以使所述第六指状部彼此连接,

其中,所述第三公共电极通过第四公共电极接触孔连接至所述第二纵向公共线,且通过第五公共电极接触孔连接至所述像素公共线图案。

9. 根据权利要求 5 所述的液晶显示器,其中,所述第一和第二像素中的每一个的第一颜色子像素包括:

第一公共电极,其包括多个第一指状部和第一连接部,所述多个第一指状部与所述数据线平行,所述第一连接部与所述多条纵向公共线中的第一纵向公共线和所述像素公共线图案部分地交叠,以使所述第一指状部彼此连接;以及

第一像素电极,其包括多个第二指状部和第二连接部,所述多个第二指状部与所述数据线平行地形成且与所述第一指状部相对并与其位于同一平面内,所述第二连接部与所述像素公共线图案部分地交叠,以使所述第二指状部彼此连接,

其中,所述第一公共电极通过第一公共电极接触孔连接至所述第一纵向公共线,且通过第二公共电极接触孔连接至所述像素公共线图案。

10. 根据权利要求 9 所述的液晶显示器,其中,所述第一和第二像素中的每一个的第二颜色子像素包括:

第二公共电极,其包括多个第三指状部和第三连接部,所述多个第三指状部与所述数据线平行,所述第三连接部与所述像素公共线图案部分地交叠,以使所述第三指状部彼此连接;以及

第二像素电极,其包括多个第四指状部和第四连接部,所述多个第四指状部与所述数

据线平行地形成且与所述第三指状部相对并与其位于同一平面上,所述第四连接部与所述像素公共线图案部分地交叠,以使所述第四指状部彼此连接,

其中,所述第二公共电极通过第三公共电极接触孔连接至所述像素公共线图案。

11. 根据权利要求 10 所述的液晶显示器,其中,所述第一和第二像素中的每一个的第三颜色子像素包括:

第三公共电极,其包括多个第五指状部和第五连接部,所述多个第五指状部与所述数据线平行,所述第五连接部与所述多条纵向公共线中的第二纵向公共线和所述像素公共线图案部分地交叠,以使所述第五指状部彼此连接;以及

第三像素电极,其包括多个第六指状部和第六连接部,所述多个第六指状部与所述数据线平行地形成且与所述第五指状部相对并与其位于同一平面上,所述第六连接部与所述像素公共线图案部分地交叠,以使所述第六指状部彼此连接,

其中,所述第三公共电极通过第四公共电极接触孔连接至所述第二纵向公共线,且通过第五公共电极接触孔连接至所述像素公共线图案。

12. 根据权利要求 11 所述的液晶显示器,其中,所述第一和第二像素中的每一个的第一颜色子像素还包括第一透明电极图案,该第一透明电极图案通过露出所述第一纵向公共线的第一公共线接触孔和露出所述像素公共线图案的第二公共线接触孔将所述第一纵向公共线电连接至所述像素公共线图案,

其中,所述第一和第二像素中的每一个的第三颜色子像素还包括第二透明电极图案,该第二透明电极图案通过露出所述第二纵向公共线的第三公共线接触孔和露出所述像素公共线图案的第四公共线接触孔将所述第二纵向公共线电连接至所述像素公共线图案。

13. 根据权利要求 5 所述的液晶显示器,其中,各具有一半水平周期的宽度的扫描脉冲顺序生成,且被提供给所述选通线,

其中,各个数据驱动集成电路与所述扫描脉冲的生成同步地将提供给所述数据线的数据电压的极性反转。

14. 根据权利要求 5 所述的液晶显示器,其中,各具有一半水平周期的宽度的扫描脉冲顺序生成,且在第一半帧周期内被提供给所述选通线中的奇数选通线,各具有一半水平周期的宽度的扫描脉冲顺序生成,且在第二半帧周期内被提供给所述选通线中的偶数选通线,

其中,各个数据驱动集成电路与提供给所述奇数选通线的扫描脉冲中的第一扫描脉冲的生成以及提供给所述偶数选通线的扫描脉冲中的第一扫描脉冲的生成同步地将提供给所述数据线的数据电压的极性反转。

15. 根据权利要求 1 所述的液晶显示器,其中,所述纵向公共线具有与所述数据线相同的金属图案。

16. 根据权利要求 1 所述的液晶显示器,其中,所述纵向公共线包括多条第一纵向公共线和多条第二纵向公共线,其中,所述第一和第二纵向公共线交替形成在第一像素和与该第一像素水平相邻的第二像素之间。

17. 根据权利要求 16 所述的液晶显示器,其中,各条第一纵向公共线通过第一和第二公共线接触孔电连接至所述边缘公共线。

18. 根据权利要求 17 所述的液晶显示器,其中,在所述第一公共线接触孔中,不与所述

第一纵向公共线交叠的所述边缘公共线的一部分连接至第一连接图案；在所述第二公共线接触孔中，与所述边缘公共线交叠的所述第一纵向公共线的一部分连接至所述第一连接图案。

19. 根据权利要求 18 所述的液晶显示器，其中，各条第二纵向公共线通过第三和第四公共线接触孔电连接至所述边缘公共线。

20. 根据权利要求 19 所述的液晶显示器，其中，在所述第三公共线接触孔中，不与所述第二纵向公共线交叠的所述边缘公共线的一部分连接至第二连接图案；在所述第四公共线接触孔中，不与所述边缘公共线交叠的所述第二纵向公共线的一部分连接至所述第二连接图案。

21. 根据权利要求 1 所述的液晶显示器，其中，所述边缘公共线的宽度大于所述纵向公共线的宽度。

22. 根据权利要求 1 所述的液晶显示器，其中，各条纵向公共线的宽度小于各条数据线的宽度。

液晶显示器

技术领域

[0001] 本发明的实施方式涉及能够减小公共电压的失真的液晶显示器。

背景技术

[0002] 本申请要求 2008 年 10 月 30 日提交的韩国专利申请 No. 10-2008-0107355 的优先权, 此处以引证的方式并入其全部内容, 就像在此进行了完整阐述一样。

[0003] 有源矩阵型液晶显示器利用薄膜晶体管 (TFT) 作为开关元件来显示运动画面。由于有源矩阵型液晶显示器的薄外型, 所以有源矩阵型液晶显示器已经应用在电视中, 以及应用在例如办公设备和计算机的便携式设备中的显示设备中。因此, 阴极射线管 (CRT) 正在迅速地被有源矩阵型液晶显示器所代替。

[0004] 在有源矩阵型液晶显示器中, 数据电压施加到像素电极上, 并且公共电压施加到与该像素电极相对的公共电极上。公共电极并联连接至公共线。通过施加到像素电极和公共电极上的电压来驱动液晶单元。

[0005] 然而, 取决于公共线的结构, 由于公共线的电阻或者公共电压在液晶显示面板的整个表面上的偏离, 公共电压很容易失真。例如, 在具有与水平线 (即, 垂直分辨率) 的数量相同的公共线与选通线平行形成的液晶显示器中, 由于通过提供扫描脉冲而将数据电压同时施加到 1 条水平线的像素上, 因此增加了与该像素相对的公共线的负载。由于公共线的负载取决于由公共线的电阻和寄生电容的乘积所定义的 RC 延迟量, 所以必须减少公共线的电阻, 以减小 RC 延迟量。然而, 如图 1 所示, 由于相关技术的液晶显示器的结构为通过仅仅两个输入单元接收公共电压 V_{com} , 所以公共线的电阻的减少是有限的。结果, 在相关技术的液晶显示器中, 如图 2A 所示, 公共电压 V_{com} 并非保持不变, 而是受扫描脉冲 SP 或数据电压 V_{data} 的影响。因此, 在公共电压 V_{com} 中发生纹波现象 (ripple phenomenon)。如图 3A 所示, 当特定数据图案显示在屏幕上时, 公共电压 V_{com} 的纹波是产生水平串扰的主要原因。

[0006] 在相关技术的液晶显示器中, 随着公共线从液晶显示面板的右侧及左侧到中部, 由于如图 1 所示的公共线的结构, 公共线的电阻增加。因此, 如图 2B 所示, 就会造成公共电压 V_{com} 在液晶显示面板的整个表面上的偏离。如图 3B 所示, 公共电压 V_{com} 的偏离造成液晶显示面板的上部和下部之间的亮度差异以及闪烁, 并且在面板内积累 DC 分量而造成图像残留。在大多数液晶显示器中, 在面板的边缘 (即, 像素阵列之外的非显示区域) 形成的公共线具有比较大的宽度, 从而减小公共线的电阻。但是, 由于非显示区域有限的尺寸, 所以公共线的电阻的减少是有限的。而且, 取决于公共线的位置的公共线的电阻当中存在相对较大的偏离。

[0007] 而且, 由于在相关技术的液晶显示器中需要与水平线的数量相同的公共线, 所以通过增大像素阵列的孔径比来增加亮度是有限的。

发明内容

[0008] 本发明的实施方式提供一种能够通过最佳设置公共线来减小公共电压失真的液晶显示器。

[0009] 本发明的实施方式还提供一种能够通过最佳设置公共线来增加像素阵列的孔径比的液晶显示器。

[0010] 本发明的附加特征和优点将在下面的描述中进行说明且通过下面的描述会变得明显,或可以通过本发明的实践来了解。通过书面的说明书及其权利要求以及附图中特别指出的结构可以实现和获得本发明的目的和其他优点。

[0011] 在一个方面,提供了一种液晶显示器,该液晶显示器包括:液晶显示面板,其包括显示区域,在该显示区域中以矩阵形式排列有像素,且多条数据线和多条选通线彼此交叉形成;边缘公共线,其形成在所述显示区域之外的非显示区域内以通过多个输入单元接收公共电压;多个像素公共线图案,其沿构成各个像素的各个子像素的边缘形成且彼此电连接,各个像素公共线图案具有网状结构,所述像素公共线图案连接至所述子像素的公共电极;以及多条纵向公共线,其电连接至所述边缘公共线以将所述公共电压施加到所述像素公共线图案上,各条纵向公共线沿与所述数据线平行的方向形成在两个水平相邻的像素之间。

[0012] 该液晶显示器还包括用于驱动数据线的多个数据驱动集成电路 IC,其中,所述多个输入单元包括连接至各个数据驱动 IC 的虚通道的多个公共电压输入焊盘。

[0013] 将两条选通线和两条数据线分配给各个像素。

[0014] 所述像素包括:位于第一选通线和与所述第一选通线垂直相邻的第二选通线之间的第一像素,所述第一像素包括以之字形连接至所述第一和第二选通线上的第一颜色子像素、第二颜色子像素、以及第三颜色子像素;以及位于与所述第二选通线垂直相邻的第三选通线和与所述第三选通线垂直相邻的第四选通线之间的第二像素,所述第二像素包括以之字形连接至所述第三和第四选通线上的第一颜色子像素、第二颜色子像素、以及第三颜色子像素,所述第二像素与所述第一像素垂直相邻,其中,分配给各个像素的所述两条数据线中的第一数据线形成在所述第一像素的第一颜色子像素和第二颜色子像素之间、以及所述第二像素的第一颜色子像素和第二颜色子像素之间,并且所述两条数据线中的第二数据线形成在所述第一像素的第二颜色子像素和第三颜色子像素之间、以及所述第二像素的第二颜色子像素和第三颜色子像素之间。

[0015] 所述第一像素的第一颜色子像素和第三颜色子像素连接至所述第二选通线上,且所述第一像素的所述第二颜色子像素连接至所述第一选通线上。所述第二像素的第一颜色子像素和第三颜色子像素连接至所述第三选通线上,且所述第二像素的第二颜色子像素连接至所述第四选通线上。

[0016] 所述第一和第二像素中的每一个的第一颜色子像素包括:第一公共电极,其包括多个第一指状部和第一连接部,所述多个第一指状部向所述数据线倾斜,所述第一连接部与第一纵向公共线和所述像素公共线图案部分地交叠,以使所述第一指状部彼此连接;以及第一像素电极,其包括多个第二指状部和第二连接部,所述多个第二指状部向所述数据线倾斜且与所述第一指状部相对并与其位于同一平面内,所述第二连接部与所述像素公共线图案部分地交叠,以使所述第二指状部彼此连接。所述第一公共电极通过第一公共电极接触孔连接至所述第一纵向公共线,且通过第二公共电极接触孔连接至所述像素公共线图

案。

[0017] 所述第一和第二像素中的每一个的第二颜色子像素包括：第二公共电极，其包括多个第三指状部和第三连接部，所述多个第三指状部向所述数据线倾斜，所述第三连接部与所述像素公共线图案部分地交叠，以使所述第三指状部彼此连接；以及第二像素电极，其包括多个第四指状部和第四连接部，所述多个第四指状部向所述数据线倾斜且与所述第三指状部相对并与其位于同一平面上，所述第四连接部与所述像素公共线图案部分地交叠，以使所述第四指状部彼此连接。所述第二公共电极通过第三公共电极接触孔连接至所述像素公共线图案。

[0018] 所述第一和第二像素中的每一个的第三颜色子像素包括：第三公共电极，其包括多个第五指状部和第五连接部，所述多个第五指状部向所述数据线倾斜，所述第五连接部与第二纵向公共线和所述像素公共线图案部分地交叠，以使所述第五指状部彼此连接；以及第三像素电极，其包括多个第六指状部和第六连接部，所述多个第六指状部向所述数据线倾斜且与所述第五指状部相对并与其位于同一平面上，所述第六连接部与所述像素公共线图案部分地交叠，以使所述第六指状部彼此连接。所述第三公共电极通过第四公共电极接触孔连接至所述第二纵向公共线，且通过第五公共电极接触孔连接至所述像素公共线图案。

[0019] 所述第一和第二像素中的每一个的第一颜色子像素包括：第一公共电极，其包括多个第一指状部和第一连接部，所述多个第一指状部与所述数据线平行，所述第一连接部与第一纵向公共线和所述像素公共线图案部分地交叠，以使所述第一指状部彼此连接；以及第一像素电极，其包括多个第二指状部和第二连接部，所述多个第二指状部与所述数据线平行形成且与所述第一指状部相对并与其位于同一平面内，所述第二连接部与所述像素公共线图案部分地交叠，以使所述第二指状部彼此连接。所述第一公共电极通过第一公共电极接触孔连接至所述第一纵向公共线，且通过第二公共电极接触孔连接至所述像素公共线图案。

[0020] 所述第一和第二像素中的每一个的第二颜色子像素包括：第二公共电极，其包括多个第三指状部和第三连接部，所述多个第三指状部与所述数据线平行，所述第三连接部与所述像素公共线图案部分地交叠，以使所述第三指状部彼此连接；以及第二像素电极，其包括多个第四指状部和第四连接部，所述多个第四指状部与所述数据线平行形成且与所述第三指状部相对并与其位于同一平面上，所述第四连接部与所述像素公共线图案部分地交叠，以使所述第四指状部彼此连接。所述第二公共电极通过第三公共电极接触孔连接至所述像素公共线图案。

[0021] 所述第一和第二像素中的每一个的第三颜色子像素包括：第三公共电极，其包括多个第五指状部和第五连接部，所述多个第五指状部与所述数据线平行，所述第五连接部与第二纵向公共线和所述像素公共线图案部分地交叠，以使所述第五指状部彼此连接；以及第三像素电极，其包括多个第六指状部和第六连接部，所述多个第六指状部与所述数据线平行形成且与所述第五指状部相对并与其位于同一平面上，所述第六连接部与所述像素公共线图案部分地交叠，以使所述第六指状部彼此连接。所述第三公共电极通过第四公共电极接触孔连接至所述第二纵向公共线，且通过第五公共电极接触孔连接至所述像素公共线图案。

[0022] 所述第一和第二像素中的每一个的第一颜色子像素还包括第一透明电极图案,该第一透明电极图案通过露出所述第一纵向公共线的第一公共线接触孔和露出所述像素公共线图案的第二公共线接触孔将所述第一纵向公共线电连接至所述像素公共线图案。所述第一和第二像素中的每一个的第三颜色子像素还包括第二透明电极图案,该第二透明电极图案通过露出所述第二纵向公共线的第三公共线接触孔和露出所述像素公共线图案的第四公共线接触孔将所述第二纵向公共线电连接至所述像素公共线图案。

[0023] 各具有有一半水平周期的宽度的扫描脉冲顺序生成,且被提供给所述选通线。所述数据驱动 IC 与所述扫描脉冲的生成同步地将提供给所述数据线的电压的极性反转。

[0024] 各具有有一半水平周期的宽度的扫描脉冲顺序生成,且在第一半帧周期内被提供给所述选通线中的奇数选通线,各具有有一半水平周期的宽度的扫描脉冲顺序生成,且在第二半帧周期内被提供给所述选通线中的偶数选通线。所述数据驱动 IC 与提供给所述奇数选通线的扫描脉冲中的第一扫描脉冲的生成以及提供给所述偶数选通线的扫描脉冲中的第一扫描脉冲的生成同步地将提供给所述数据线的电压的极性反转。

[0025] 其中,所述纵向公共线具有与所述数据线相同的金属图案。

[0026] 所述纵向公共线包括多条第一纵向公共线和多条第二纵向公共线,其中,所述第一和第二纵向公共线交替形成在第一像素和与该第一像素水平相邻的第二像素之间。

[0027] 各条第一纵向公共线通过第一和第二公共线接触孔电连接至所述边缘公共线。

[0028] 在所述第一公共线接触孔中,不与所述第一纵向公共线交叠的所述边缘公共线的一部分连接至第一连接图案;在所述第二公共线接触孔中,与所述边缘公共线交叠的所述第一纵向公共线的一部分连接至所述第一连接图案。

[0029] 各条第二纵向公共线通过所述第三和第四公共线接触孔电连接至所述边缘公共线。

[0030] 在所述第三公共线接触孔中,不与所述第二纵向公共线交叠的所述边缘公共线的一部分连接至第二连接图案;在所述第四公共线接触孔中,不与所述边缘公共线交叠的所述第二纵向公共线的一部分连接至所述第二连接图案。

[0031] 所述边缘公共线的宽度大于所述纵向公共线的宽度。

[0032] 各条纵向公共线的宽度小于各条数据线的宽度。

[0033] 应当理解,本发明的上述一般描述和下述详细描述是示例性和说明性的,且旨在提供所要求保护的本发明的进一步解释。

附图说明

[0034] 附图被包括在本发明中以提供对本发明的进一步理解,并结合到本说明书中且构成本说明书的一部分,附图示出了本发明的实施方式,且与说明书一起用于解释本发明的原理。附图中:

[0035] 图 1 示出了相关技术的公共线的连接结构;

[0036] 图 2A 示出了相关技术的公共线的电阻引起的纹波现象;

[0037] 图 2B 示出了公共电压在相关技术的液晶显示面板的整个表面上的偏离;

[0038] 图 3A 示出了相关技术的液晶显示器中公共电压的不稳定性引起的串扰现象;

[0039] 图 3B 示出了相关技术的液晶显示器中公共电压的不稳定性引起的亮度差异;

- [0040] 图 4 是根据本发明的实施方式的液晶显示器的示例性结构的框图；
- [0041] 图 5 是根据本发明的示例性实施方式的公共线的平面图；
- [0042] 图 6 是示出公共线和数据线的平面图；
- [0043] 图 7 是沿图 6 中所示的 I-I', II-II' 和 III-III' 线提取的公共线的截面图；
- [0044] 图 8 示意性地示出了其上形成有纵向公共线和像素公共线图案的液晶显示面板；
- [0045] 图 9 示出了水平共面切换 (IPS) 模式中图 8 中所示的像素的示例性操作；
- [0046] 图 10 示出了沿图 9 中所示的 IV-IV' 和 V-V' 线提取的各个子像素中的纵向公共线, 像素公共线图案以及公共电极之间的连接结构；
- [0047] 图 11 示出了超级 IPS 模式中图 8 中所示的像素的示例性操作；
- [0048] 图 12 示出了沿图 11 中所示的 VI-VI', VII-VII', VIII-VIII', IX-IX' 和 X-X' 线提取的各个子像素中的纵向公共线, 像素公共线图案以及公共电极之间的连接结构；
- [0049] 图 13 示出了图 8 中所示的液晶显示面板的示例性驱动；
- [0050] 图 14 示出了图 13 中所示的驱动中所需的扫描脉冲的驱动定时以及与扫描脉冲同步的提供给数据线的电压的极性变化；
- [0051] 图 15 示出了图 8 中所示的液晶显示面板的另一示例性驱动；
- [0052] 图 16 示出了选通驱动电路的示例性结构；以及
- [0053] 图 17 示出了图 15 中所示的驱动中所需的扫描脉冲的驱动定时以及与扫描脉冲同步的提供给数据线的电压的极性变化。

具体实施方式

- [0054] 下面将详细描述本发明的实施方式, 在附图中例示出了其示例。
- [0055] 图 4 是示出根据本发明的实施方式的液晶显示器的示例性结构的框图。
- [0056] 如图 4 所示, 根据本发明的实施方式的液晶显示器包括液晶显示面板 10, 定时控制器 11, 数据驱动电路 12, 选通驱动电路 13, 以及公共电压生成单元 14。
- [0057] 液晶显示面板 10 包括上玻璃基板、下玻璃基板以及位于上玻璃基板和下玻璃基板之间的液晶层。液晶显示面板 10 包括 $m \times n$ 个液晶单元 $C1c$ (即, $m \times n$ 个子像素) (m 和 n 为正整数), 该液晶单元以矩阵的形式设置在 $2m/3$ 条数据线 $D1$ 至 $D(2m/3)$ 和 $2n$ 条选通线 $G1$ 至 $G2n$ 的各个交叉处。两条选通线和两条数据线被分配给各个像素, 从而驱动其每一个都包括在水平方向上相邻定位的 R 子像素, G 子像素和 B 子像素的像素。
- [0058] 数据线 $D1$ 至 $D(2m/3)$ 、选通线 $G1$ 至 $G2n$ 、薄膜晶体管 (TFT)、连接至 TFT 上的且由像素电极 1 和公共电极 2 之间的电场驱动的液晶单元 $C1c$ 、以及存储电容器 Cst 等形成在液晶显示面板 10 的下玻璃基板上。公共线包括边缘公共线, 纵向公共线以及像素公共线图案, 其中, 该边缘公共线沿下玻璃基板的边缘 (即, 非显示区域) 形成; 该纵向公共线在与数据线 $D1$ 至 $D(2m/3)$ 平行的方向上形成, 且连接至边缘公共线; 该像素公共线图案沿各个子像素的边缘形成以具有网状结构, 且连接至纵向公共线上。公共线电连接至公共电压生成单元 14 的输出端, 且公共电极 2 电连接至公共线上。公共线可以在像素阵列中形成共同存储式 (storage-on-common manner) 的存储电容器 Cst 。这种情况下, 公共线可使位于下玻璃基板上的像素电极 1 与夹在公共线和像素电极 1 之间的绝缘层交叠。
- [0059] 黑底, 滤色器和公共电极 2 形成在液晶显示面板 10 的上玻璃基板上。

[0060] 以诸如扭曲向列 (TN) 模式和垂直对准 (VA) 模式的垂直电驱动方式在上玻璃基板上形成公共电极 2。以诸如共面切换 (IPS) 模式和边缘场切换 (FFS) 模式的水平电驱动方式在下玻璃基板上形成公共电极 2 和像素电极 1。

[0061] 多个偏振板分别附接到上玻璃基板和下玻璃基板,其中,各个偏振板具有以直角相交的光轴。配向层分别形成在上玻璃基板和下玻璃基板上,其中,配向层用于在与液晶接触的界面中设置液晶的预倾角。

[0062] 定时控制器 11 接收如水平和垂直同步信号 Hsync 和 Vsync 的定时信号、数据使能信号 DE 以及点时钟信号 DCLK,以生成用于控制数据驱动电路 12 的操作定时的数据定时控制信号 DDC 以及用于控制选通驱动电路 13 的操作定时的选通定时控制信号 GDC。选通定时控制信号 GDC 包括选通起始脉冲 GSP、选通移位时钟信号 GSC、选通输出使能信号 GOE、等等。选通起始脉冲 GSP 指示扫描操作的扫描起始线。选通移位时钟信号 GSC 控制选通驱动电路 13 的输出,使得选通驱动电路 13 顺序地移位选通起始脉冲 GSP。选通输出使能信号 GOE 控制选通驱动电路 13 的输出。数据定时控制信号 DDC 包括源起始脉冲 SSP,源采样时钟信号 SSC,源输出使能信号 SOE,极性控制信号 POL 等。源起始脉冲 SSP 指示将显示数据的一条水平线中的起始子像素。源采样时钟信号 SSC 基于上升沿或下降沿来指示数据驱动电路 12 内部的数据的锁存操作。极性控制信号 POL 控制由数据驱动电路 12 输出的模拟视频数据电压的极性。源输出使能信号 SOE 控制源驱动集成电路 (IC) 的输出。

[0063] 数据驱动电路 12 包括多个数据驱动 IC。各个数据驱动 IC 在定时控制器 11 的控制下锁存数字视频数据 RGB,然后将该数字视频数据 RGB 转换成模拟正数据电压或模拟负数据电压,并将该模拟正数据电压 / 模拟负数据电压提供给数据线 D1 至 D(2m/3)。各个数据驱动 IC 将由公共电压生成单元 14 生成的公共电压 Vcom 提供给使用各个数据驱动 IC 的虚通道 (dummy channel) 的公共线。

[0064] 选通驱动电路 13 包括多个选通驱动 IC。该选通驱动 IC 在定时控制器 11 的控制下将扫描脉冲提供给选通线 G1 至 G2n。

[0065] 公共电压生成单元 14 生成公共电压 Vcom。公共电压 Vcom 通过各个数据驱动 IC 而施加到公共线上。

[0066] 图 5 是根据本发明的实施方式的公共线的平面图。图 6 是示出了公共线的一部分和数据线的一部分的平面图。图 7 是沿图 6 中所示的 I-I', II-II' 和 III-III' 线提取的公共线的截面图。在图 7 中,标号 41 表示下玻璃基板,43 表示栅绝缘层,且 47 表示保护层。

[0067] 如图 5-7 所示,公共线 20 包括边缘公共线 21,多条纵向公共线 22,以及多个像素公共线图案,其中,该边缘公共线 21 在基板的边缘具有相对较大的宽度;该多条纵向公共线 22 沿纵向延伸;且该多个像素公共线图案被形成为在各个子像素中具有网状结构,并彼此连接。后面将参照图 8-12 描述像素公共线图案。

[0068] 纵向公共线 22 包括多条第一纵向公共线 22a 和 多条第二纵向公共线 22b。纵向公共线 22a 和 22b 沿与数据线平行的方向形成。纵向公共线 22a 和 22b 在包括彼此水平相邻的 R, G 和 B 子像素的像素之间交替形成,以增加像素阵列中的孔径比。

[0069] 各条第一纵向公共线 22a 连接至 Vcom 焊盘 24。各条第一纵向公共线 22a 通过第一和第二公共线接触孔 50a 和 50b 电连接至边缘公共线 21。在第一公共线接触孔 50a 中,不与第一纵向公共线 22a 交叠的边缘公共线 21 的一部分连接至第一连接图案 49a。在第二

公共线接触孔 50b 中,与边缘公共线 21 交叠的第一纵向公共线 22a 的一部分连接至第一连接图案 49a。第一连接图案 49a 可以由透明电极材料形成。

[0070] 各条第二纵向公共线 22b 通过第三和第四公共线接触孔 51a 和 51b 电连接至边缘公共线 21。在第三公共线接触孔 51a 中,不与第二纵向公共线 22b 交叠的边缘公共线 21 的一部分连接至第二连接图案 49b。在第四公共线接触孔 51b 中,不与边缘公共线 21 交叠的第二纵向公共线 22b 的一部分连接至第二连接图案 49b。第二连接图案 49b 可以由透明电极材料形成。

[0071] Vcom 焊盘 24 通过 Vcom 接触孔 25 连接至第一纵向公共线 22a 上。在 Vcom 接触孔 25 中,第一纵向公共线 22a 连接至第三连接图案 49c 上。第三连接图案 49c 可以由透明电极材料形成。

[0072] 两个 Vcom 焊盘 24 被分配给各个数据驱动 IC D-IC,使得 Vcom 焊盘 24 分别连接至设置于各个数据驱动 IC D-IC 的两个虚通道。Vcom 焊盘 24 将通过数据驱动 IC D-IC 提供的公共电压 Vcom 传输给公共线 20。Vcom 焊盘 24 可连接至公共电压生成单元 14 的输出端,以将公共电压 Vcom 从公共电压生成单元 14 传输至公共线 20,而无需通过数据驱动 ICD-IC。由于与相关技术中的用于提供公共电压的两个输入单元相比,该示例性实施方式中的 Vcom 焊盘 24 的数量大大增加,所以可显著减小公共电压在液晶显示面板 10 的整个表面上的偏移。而且,可显著减小公共线 20 的电阻。

[0073] 边缘公共线 21 的宽度 W1 大于纵向公共线 22 的宽度 W2,从而减小公共线 20 的电阻。优选的是,各条纵向公共线 22 的宽度 W2 小于各条数据线的宽度,从而防止像素阵列中的孔径比的减小。

[0074] 如上所述,由于根据本发明的实施方式的液晶显示器包括公共线 20,该公共线 20 包括具有相对较大的宽度的边缘公共线 21,以及连接至边缘公共线 21 且沿平行于数据线的方向延伸的纵向公共线 22,所以可以分摊 (distribute) 公共线 20 的负载,并且可以减小公共线 20 的失真。例如,在相关技术中,由于公共线沿与选通线平行的方向形成,当扫描脉冲扫描一条水平线时,施加到该一条水平线上的所有子像素上的数据电压会影响一条公共线。然而,在本发明的实施方式中,当扫描脉冲扫描一条水平线时,只有施加到三个子像素上的数据电压会影响纵向公共线 22。因此,可以大大分摊公共线 20 的负载。

[0075] 而且,在根据本发明的实施方式的液晶显示器中,由于用于将公共电压 Vcom 施加到公共线 20 上的输入单元的数量增加,所以可显著减小公共电压 Vcom 在液晶显示面板 10 的整个表面上的偏移。而且,也可显著减小公共线 20 的电阻。

[0076] 考虑到孔径比的减小,各条纵向公共线 22 形成在像素之间而非液晶单元之间,且施加到纵向公共线 22 上的公共电压 Vcom 被施加到在各个子像素中具有网状结构的像素公共线图案上。

[0077] 图 8 示意性地示出了其上形成有纵向公共线 22 和像素公共线图案 23 的液晶显示面板 10。

[0078] 如图 8 所示,根据本发明的实施方式的液晶显示器使用两条数据线和两条选通线来驱动包括 R, G 和 B 子像素的各个像素 P,从而通过减少数据线的数量来减少数据驱动 IC 的数量。

[0079] 更具体的,奇数水平线的各个像素 P 使用分配给各个像素 P 的两条数据线中的第

一数据线作为公共数据线,且偶数水平线的各个像素 P 使用分配给各个像素 P 的两条数据线中的第二数据线作为公共数据线。例如,在第一水平线上的第一像素的 R 和 G 子像素共用第一数据线 D1,且在第二水平线上与该第一像素垂直相邻的第二像素的 G 和 B 子像素共用第二数据线 D2。分别连接至任意像素的 R、G 和 B 子像素的 TFT 以之字形连接在两条选通线之间。因此,在第一水平线上的第一像素中,响应于来自第一选通线 G1 的扫描脉冲, G 子像素从第一数据线 D1 被充入第一数据电压,响应于来自第二选通线 G2 的扫描脉冲, R 子像素从第一数据线 D1 被充入第二数据电压,响应于来自第二选通线 G2 的扫描脉冲, B 子像素从第二数据线 D2 被充入第三数据电压。而且,在第二水平线上与该第一像素垂直相邻的第二像素中,响应于来自第三选通线 G3 的扫描脉冲, R 子像素从第一数据线 D1 被充入第四数据电压,响应于来自第三选通线 G3 的扫描脉冲, B 子像素从第二数据线 D2 被充入第五数据电压,响应于来自第四选通线 G4 的扫描脉冲, G 子像素从第二数据线 D2 被充入第六数据电压。

[0080] 各条纵向公共线 22 具有与数据线相同的金属图案,且每隔两条数据线设置一条纵向公共线。像素公共线图案 23 沿各个子像素的边缘形成。因此,像素公共线图案 23 在各个子像素中具有网状结构。像素公共线图案 23 将公共电压 V_{com} 从纵向公共线 22 提供给各个子像素的公共电极。为此,像素公共线图案 23 通过接触孔连接至公共电极和纵向公共线 22。

[0081] 图 9 示出了水平共面切换 (IPS) 模式中的图 8 中所示的像素 P 的示例性操作。图 10 示出了沿图 9 中所示 IV-IV' 和 V-V' 线提取的各个子像素中的纵向公共线 22,像素公共线图案 23 以及公共电极之间的连接结构。在图 10 中,标号 41 表示下玻璃基板,43 表示栅绝缘层,且 47 表示保护层。

[0082] 如图 9 和 10 所示,各个子像素包括具有网状结构的像素公共线图案 23,且由公共电极和像素电极之间的电压差驱动,其中,公共电极和像素电极在水平方向上彼此相对。

[0083] 更具体的,在 R 子像素中, R 子像素的公共电极 Ec1 包括多个第一指状部 (finger) 和第一连接部,其中,多个第一指状部向数据线倾斜;该第一连接部与纵向公共线 22 和像素公共线图案 23 交叠,且与数据线平行形成以使第一指状部彼此连接。R 子像素的像素电极 Ep1 包括多个第二指状部和第二连接部,其中,该多个第二指状部向数据线倾斜且与第一指状部相对并与其位于同一平面内;该第二连接部与像素公共线图案 23 部分地交叠以使第二指状部彼此连接。公共电极 Ec1 通过第一公共电极接触孔 81a 连接至纵向公共线 22,且通过第二公共电极接触孔 81b 连接至像素公共线图案 23。像素电极 Ep1 通过第一漏极接触孔 DCT1 连接至第一 TFT TFT1。响应于来自第二选通线 G2 的扫描脉冲,第一 TFT TFT1 将来自第一数据线 D1 的第二数据电压提供给像素电极 Ep1。第一存储电容器 Cst1 形成在第二连接部和像素公共线图案 23 的交叠区域中,以将一个帧内的电压保持在第二数据电压。

[0084] 在 G 子像素中, G 子像素的公共电极 Ec2 包括多个第三指状部和第三连接部,其中,多个第三指状部向数据线倾斜;第三连接部与像素公共线图案 23 交叠,且与数据线平行形成以使第三指状部彼此连接。G 子像素的像素电极 Ep2 包括多个第四指状部和第四连接部,其中,该多个第四指状部向数据线倾斜且与第三指状部相对并与其位于同一平面内;第四连接部与像素公共线图案 23 部分地交叠以使第四指状部彼此连接。公共电极 Ec2 通过第三公共电极接触孔 82 连接至像素公共线图案 23。像素电极 Ep2 通过第二漏极接触孔 DCT2

连接至第二 TFT TFT2。响应于来自第一选通线 G1 的扫描脉冲,第二 TFT TFT2 将来自第一数据线 D1 的第一数据电压提供给像素电极 Ep2。第二存储电容器 Cst2 形成在第四连接部和像素公共线图案 23 的交叠区域,以将一个帧内的电压保持在第一数据电压。

[0085] 在 B 子像素中,B 子像素的公共电极 Ec3 包括多个第五指状部和第五连接部,其中,多个第五指状部向数据线倾斜;第五连接部与纵向公共线 22 和像素公共线图案 23 交叠,且与数据线平行形成以使第五指状部彼此连接。B 子像素的像素电极 Ep3 包括多个第六指状部和第六连接部,其中,该多个第六指状部向数据线倾斜且与第五指状部相对并与其位于同一平面内;第六连接部与像素公共线图案 23 部分地交叠以使第六指状部彼此连接。公共电极 Ec3 通过第四公共电极接触孔 83a 连接至纵向公共线 22,且通过第五公共电极接触孔 83b 连接至像素公共线图案 23。第四公共电极接触孔 83a 和第五公共电极接触孔 83b 分别与第一公共电极接触孔 81a 和第二公共电极接触孔 81b 具有基本相同的结构。像素电极 Ep3 通过第三漏极接触孔 DCT3 连接至第三 TFT TFT3。响应于来自第二选通线 G2 的扫描脉冲,第三 TFT TFT3 将来自第二数据线 D2 的第三数据电压提供给像素电极 Ep3。第三存储电容器 Cst3 形成在第六连接部和像素公共线图案 23 的交叠区域,以将一个帧内的电压保持在第三数据电压。

[0086] 图 11 示出了超级 IPS 模式中的图 8 中所示的像素 P 的示例性操作。图 12 示出了沿图 11 中所示的 VI-VI', VII-VII', VIII-VIII', IX-IX' 和 X-X' 线提取的各个子像素中的纵向公共线 22,像素公共线图案 23 以及公共电极之间的连接结构。在图 12 中,标号 41 表示下玻璃基板,43 表示栅绝缘层,47 表示保护层,且 ACT 表示半导体层。

[0087] 如图 11 和 12 所示,各个子像素包括具有网状结构的像素公共线图案 23 且由公共电极和像素电极之间的电压差驱动,其中,公共电极和像素电极在水平方向上彼此相对。

[0088] 更具体的,在 R 子像素中,R 子像素的公共电极 Ec1 包括多个第一指状部和第一连接部,其中,多个第一指状部与数据线平行;第一连接部与纵向公共线 22 和像素公共线图案 23 部分地交叠,且与选通线平行形成以使第一指状部彼此连接。R 子像素的像素电极 Ep1 包括多个第二指状部和第二连接部,其中,该多个第二指状部与数据线平行形成且与第一指状部相对并与其位于同一平面内;第二连接部与像素公共线图案 23 部分地交叠以使第二指状部彼此连接。公共电极 Ec1 通过第一公共电极接触孔 101 连接至纵向公共线 22,且通过第二公共电极接触孔 102 连接至像素公共线图案 23。像素公共线图案 23 再次通过第一和第二公共线接触孔 103a 和 103b 以及第一透明电极图案 104 连接至纵向公共线 22,以更稳定地接收公共电压 Vcom。像素电极 Ep1 通过第一漏极接触孔 DCT1 连接至第一 TFT TFT1。响应于来自第二选通线 G2 的扫描脉冲,第一 TFT TFT1 将来自第一数据线 D1 的第二数据电压提供给像素电极 Ep1。第一存储电容器 Cst1 形成在第二连接部和像素公共线图案 23 的交叠区域,以将一个帧内的电压保持在第二数据电压。

[0089] 在 G 子像素中,G 子像素的公共电极 Ec2 包括多个第三指状部和第三连接部,其中,多个第三指状部与数据线平行;第三连接部与像素公共线图案 23 部分地交叠,且与选通线平行形成以使第三指状部彼此连接。G 子像素的像素电极 Ep2 包括多个第四指状部和第四连接部,其中,该多个第四指状部与数据线平行形成且与第三指状部相对并与其位于同一平面内;第四连接部与像素公共线图案 23 部分地交叠以使第四指状部彼此连接。公共电极 Ec2 通过第三公共电极接触孔 105 连接至像素公共线图案 23。像素电极 Ep2 通过第二漏极

接触孔 DCT2 连接至第二 TFT TFT2。响应于来自第一选通线 G1 的扫描脉冲,第二 TFT TFT2 将来自第一数据线 D1 的第一数据电压提供给像素电极 Ep2。第二存储电容器 Cst2 形成在第四连接部和像素公共线图案 23 的交叠区域,以将一个帧内的电压保持在第一数据电压。

[0090] 在 B 子像素中,B 子像素的公共电极 Ec3 包括多个第五指状部和第五连接部,其中,多个第五指状部与数据线平行;第五连接部与纵向公共线 22 和像素公共线图案 23 部分地交叠,且与选通线平行形成以使第五指状部彼此连接。B 子像素的像素电极 Ep3 包括多个第六指状部和第六连接部,其中,该多个第六指状部与数据线平行形成且与第五指状部相对并与其位于同一平面内;第六连接部与像素公共线图案 23 部分地交叠以使第六指状部彼此连接。公共电极 Ec3 通过第四公共电极接触孔 106 连接至纵向公共线 22,且通过第五公共电极接触孔 107 连接至像素公共线图案 23。第四公共电极接触孔 106 和第五公共电极接触孔 107 分别与第一公共电极接触孔 101 和第二公共电极接触孔 102 具有基本相同的结构。像素公共线图案 23 再次通过第三和第四公共线接触孔 108a 和 108b 以及第二透明电极图案 109 连接至纵向公共线 22,以更稳定地接收公共电压 Vcom。第三和第四公共线接触孔 108a 和 108b 分别与第一和第二公共线接触孔 103a 和 103b 具有基本相同的结构。第二透明电极图案 109 具有与第一透明电极图案 104 基本相同的结构。像素电极 Ep3 通过第三漏极接触孔 DCT3 连接至第三 TFT TFT3。响应于来自第二选通线 G2 的扫描脉冲,第三 TFT TFT3 将来自第二数据线 D2 的第三数据电压提供至像素电极 Ep3。第三存储电容器 Cst3 形成在第六连接部和像素公共线图案 23 的交叠区域,以将一个帧内的电压保持在第三数据电压。

[0091] 包括图 11 和 12 中所示的像素的液晶显示面板中的存储电容器的形成区域比包括图 9 和 10 中所示的像素的液晶显示面板中的存储电容器的形成区域宽。因此,如果将包括图 9 和 10 中所示的像素的液晶显示面板应用到如监视器的小尺寸液晶显示器上,那么包括图 11 和 12 中所示的像素的液晶显示面板可应用到如 TV 的大尺寸液晶显示器上。

[0092] 图 13 示出了图 8 所示的液晶显示面板 10 的示例性驱动。图 14 示出了图 13 中的驱动所需的扫描脉冲的驱动定时,以及与扫描脉冲同步的提供给数据线的电压的极性变化。

[0093] 如图 13 和 14 所示,各具有大约 $1/2$ 水平周期 $(1/2)H$ 的宽度的扫描脉冲 SP1 至 SP8 顺序生成且提供给第一至第八选通线 G1 至 G8。在点反转方案中,该数据驱动 IC 将数据电压的极性反转,该数据电压与扫描脉冲 SP1 至 SP8 的生成同步,且在每大约 $1/2$ 水平周期 $(1/2)H$ 提供给第一至第四数据线 D1 至 D4。假设由数据驱动 IC 同时生成的数据电压具有第一极性图案 (++-),那么提供给第一至第四数据线 D1 至 D4 的数据电压的极性在奇数扫描脉冲 SP1, SP3, SP5 和 SP7 的生成周期中具有第一极性图案,且在偶数扫描脉冲 SP2, SP4, SP6 和 SP8 的生成周期中具有与第一极性图案相反的第二极性图案 (-++)。因此,显示在液晶显示面板 10 上的数据电压的极性通过以之字形连接的 TFT 在水平相邻的子像素和垂直相邻的子像素之间反转。

[0094] 图 15 示出了图 8 所示的液晶显示面板 10 的另一个示例性驱动。图 16 示出了选通驱动电路 13 的示例性结构。图 17 示出了图 15 中的驱动所需的扫描脉冲的驱动定时,以及与扫描脉冲同步的提供给数据线的电压的极性变化。

[0095] 如图 15-17 所示,各具有大约 $1/2$ 水平周期 $(1/2)H$ 的宽度的扫描脉冲 SP1, SP3,

SP5 和 SP7 顺序生成,且在第一半帧周期内提供给奇数选通线 G1, G3, G5 和 G7。随后,各具有大约 $1/2$ 水平周期 ($1/2$)H 的宽度的扫描脉冲 SP2, SP4, SP6 和 SP8 顺序生成,且在第二半帧周期内提供给偶数选通线 G2, G4, G6 和 G8。为此,选通驱动电路 13 可包括形成在液晶显示面板 10 的非显示区域的右侧和左侧的第一和第二选通驱动 IC 13a 和 13b。第一和第二选通驱动 IC 13a 和 13b 中的每一个由移位寄存器阵列组成,该移位寄存器阵列以板内栅极 (gate-in-panel) (GIP) 的方式通过与液晶显示面板 10 内部的 TFT 相同的工序来形成。构成第一和第二选通驱动 IC 13a 和 13b 中的每一个的移位寄存器阵列包括生成扫描脉冲的第一至第八级 S1 至 S8。级联奇数级 S1, S3, S5 和 S7 响应于来自定时控制器 11 的选通起始脉冲而顺序操作,然后级联偶数级 S2, S4, S6 和 S8 响应于来自奇数级的最后一级 S7 的输出而顺序操作,从而顺序生成奇数扫描脉冲 SP1, SP3, SP5 和 SP7,然后顺序生成偶数脉冲 SP2, SP4, SP6 和 SP8。

[0096] 在帧反转方案中,数据驱动 IC 与第一奇数扫描脉冲 SP1 和第一偶数扫描脉冲 SP2 的生成同步地将数据电压的极性在每半个帧周期反转,该数据电压被提供给第一至第四数据线 D1 至 D4。假设由数据驱动 IC 同时生成的数据电压具有第一极性图案 (++-),那么提供给第一至第四数据线 D1 至 D4 的数据电压的极性在奇数扫描脉冲 SP1, SP3, SP5 和 SP7 的生成周期 (即,第一半帧周期) 内具有第一极性图案,且在偶数扫描脉冲 SP2, SP4, SP6 和 SP8 的生成周期 (即,第二半帧周期) 内具有与第一极性图案相反的第二极性图案 (-+-)。因此,显示在液晶显示面板 10 上的数据电压的极性通过以之字形连接的 TFT 在水平相邻的子像素和垂直相邻的子像素之间反转。

[0097] 图 15-17 中所示的液晶显示面板 10 的驱动中的数据驱动 IC 内部生成的数据电压的极性的变化的数量可以减小至图 13 和 14 中所示的液晶显示面板 10 的驱动中的数据驱动 IC 内部生成的数据电压的极性的变化的数量的一半。因此,可以减少数据驱动 IC 的负载,且可以降低热量生成和能耗。

[0098] 如上所述,在根据本发明的实施方式的液晶显示器中,用于提供公共电压的输入单元的数量增加,且形成了包括纵向公共线和像素公共线图案的公共线。因此,可以实现公共电压在液晶显示面板的整个表面上的偏移的减少和公共线的电阻的减少。而且,通过分配公共线的负载可以避免由公共电压的失真造成的诸如串扰、闪烁、DC 图像残留的图像质量的降低。

[0099] 而且,在根据本发明的实施方式的液晶显示器中,因为接收公共电压的各条纵向公共线形成在像素之间而非子像素之间,并且相邻的子像素共用纵向公共线,因此,与相关技术的横向的公共线相比,孔径比增加 10% 或更多。因此,可以显著提高亮度。

[0100] 而且,在根据本发明的实施方式的液晶显示器中,由于通过将两条数据线和两条选通线分配给一个像素而将数据线的数量减少至相关技术的数据线数量的 $2/3$,所以可以减少数据驱动 IC 的数量。因此,可以显著降低制造成本。

[0101] 而且,在根据本发明的实施方式的液晶显示器中,即使数据驱动 IC 在每半帧周期将数据电压的极性反转,当数据电压显示在液晶显示面板上时,通过使用在第一半帧周期内顺序驱动的奇数扫描线和在第二半帧周期内顺序驱动的偶数扫描线也可在点反转方案中反转数据电压的极性。因此,减小了数据驱动 IC 内部生成的数据电压的极性变化的数量,由此可以通过减小取决于变化数量的数据驱动 IC 的负载来显著减少热量生成和能耗。

[0102] 本说明书中“一个实施方式”、“实施方式”、“示例实施方式”等是指与该实施方式相关地描述的具体特征、结构、或特性包括在本发明的至少一个实施方式中。这些词语在说明书中不同位置的出现不一定全部指代相同的实施方式。另外,当与任何实施方式相关地描述具体特征、结构、或特性时,认为结合其他实施方式实现该特征、结构、或特性是在本领域技术人员的考虑范围内。

[0103] 尽管参照多个示例性实施方式描述了实施方式,应理解的是本领域技术人员可建议落入本公开的原理的精神和范围内的许多其他修改和实施方式。更具体地,在本公开、附图以及所附的权利要求的范围内,在主题组合设置的组成部分和 / 或设置中可以做出各种变型和修改。除了组成部分和 / 或设置中的变型和修改之外,替换使用对于本领域技术人员也是明显的。

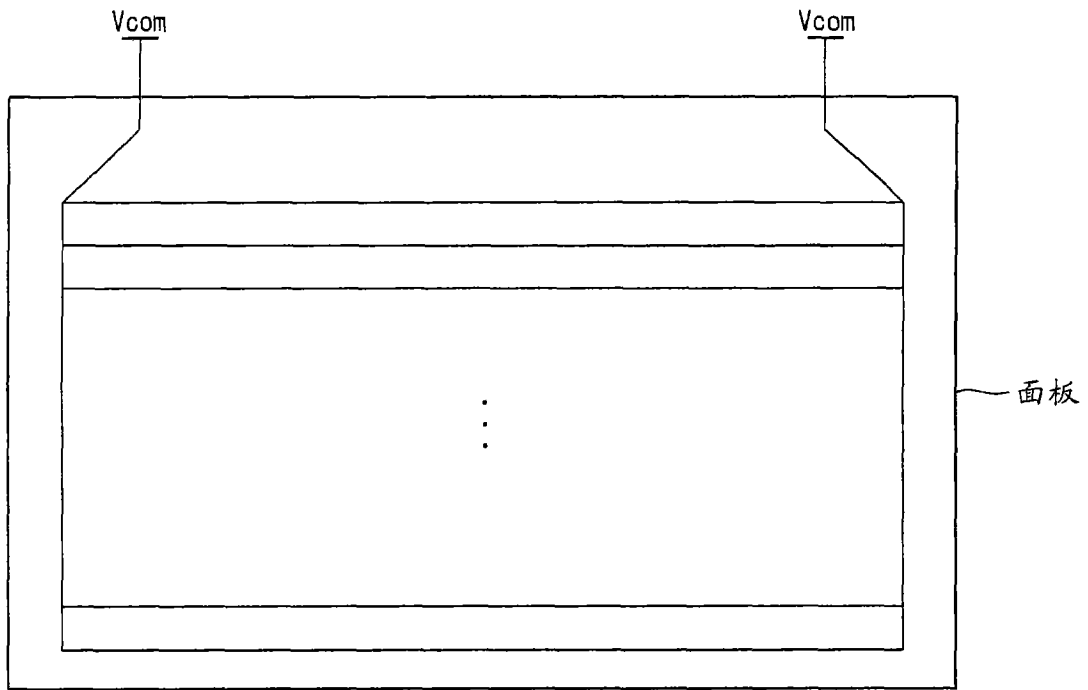


图 1

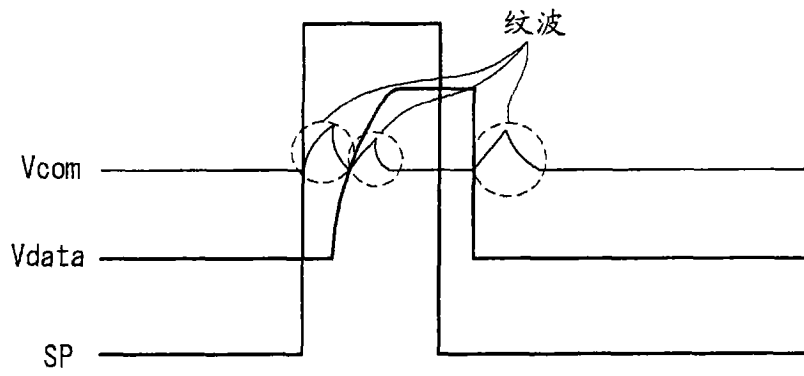


图 2A

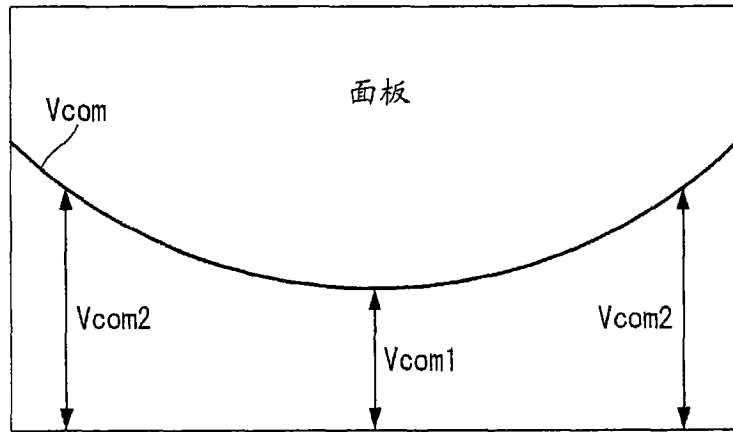


图 2B

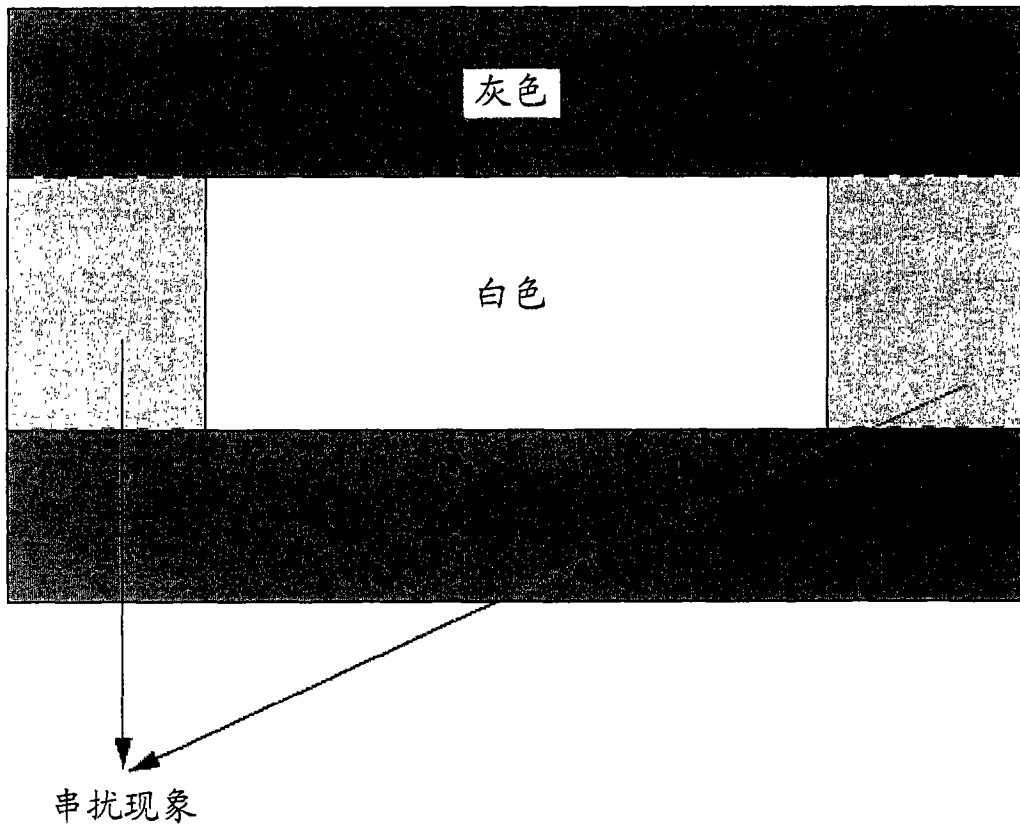


图 3A

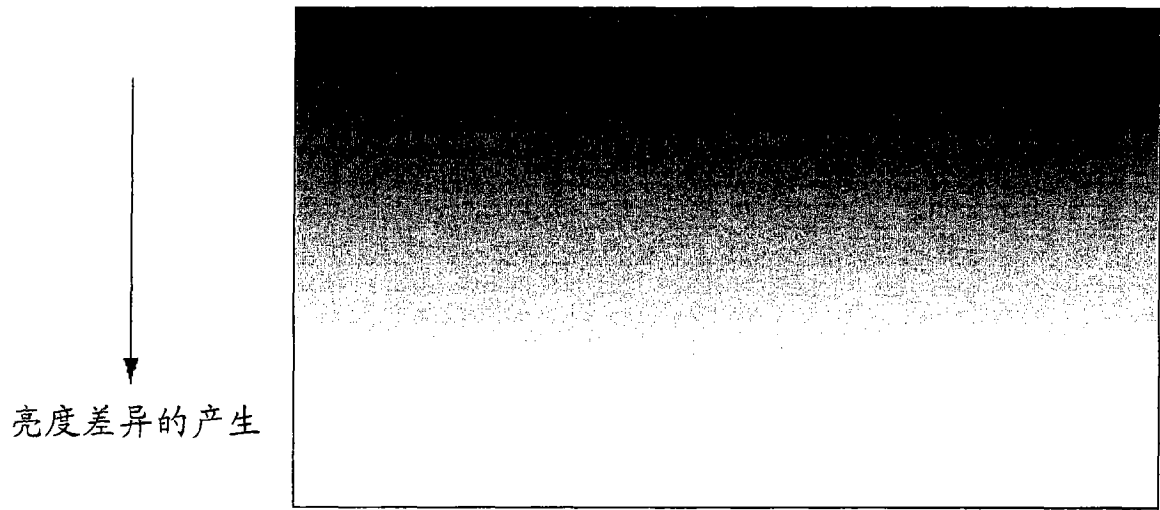


图 3B

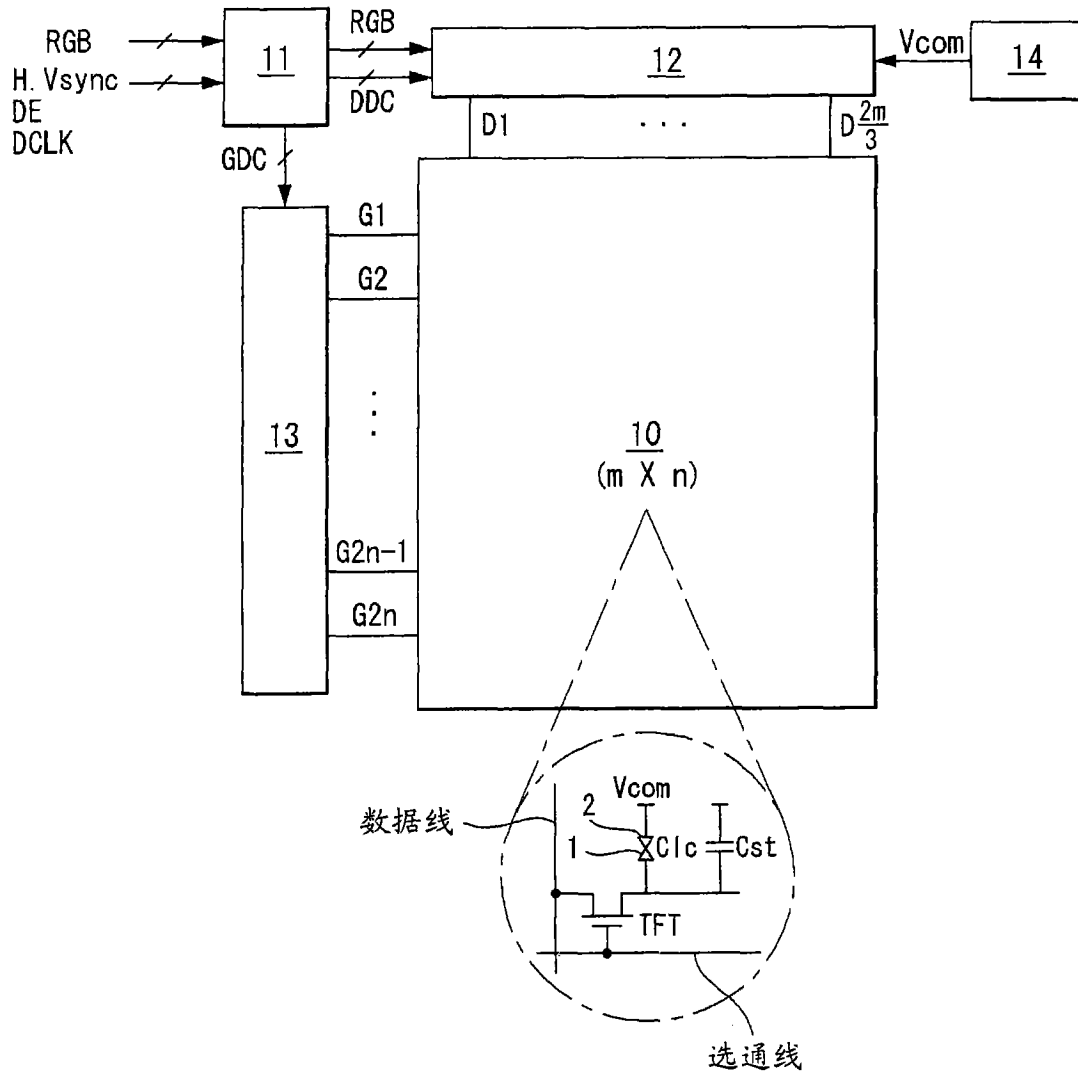


图 4

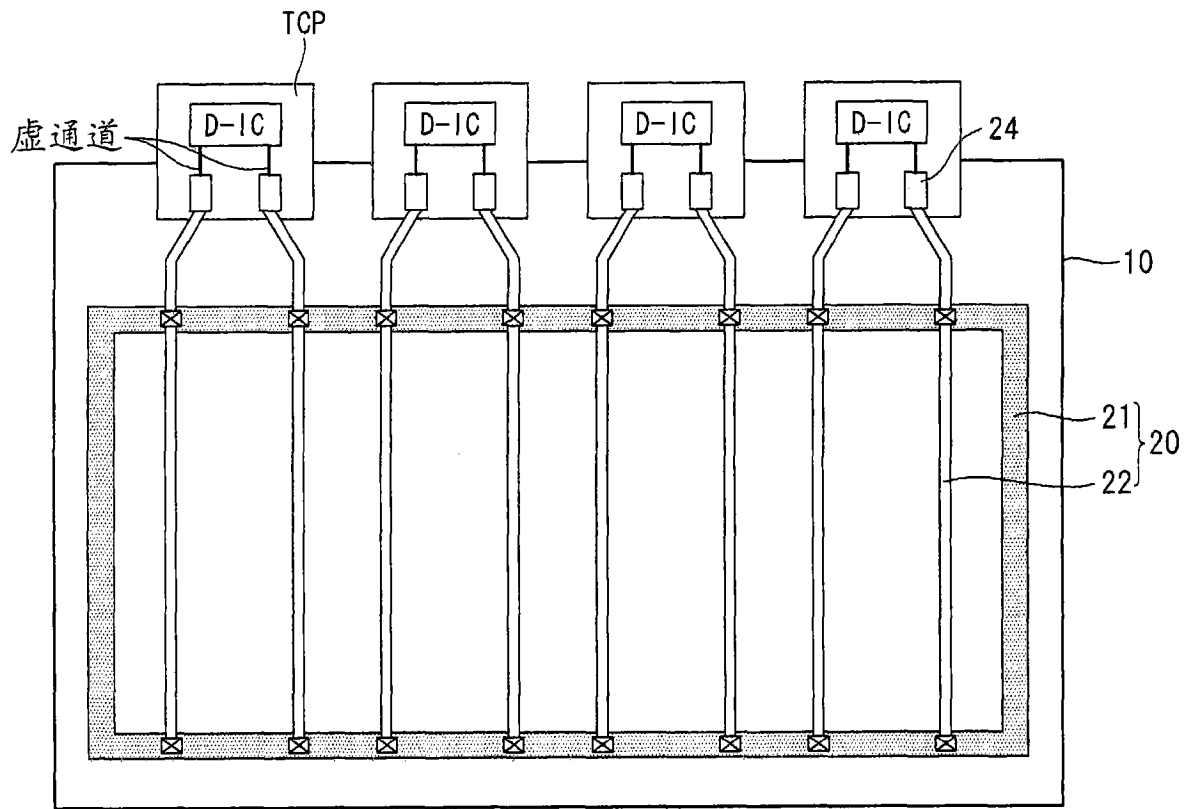


图 5

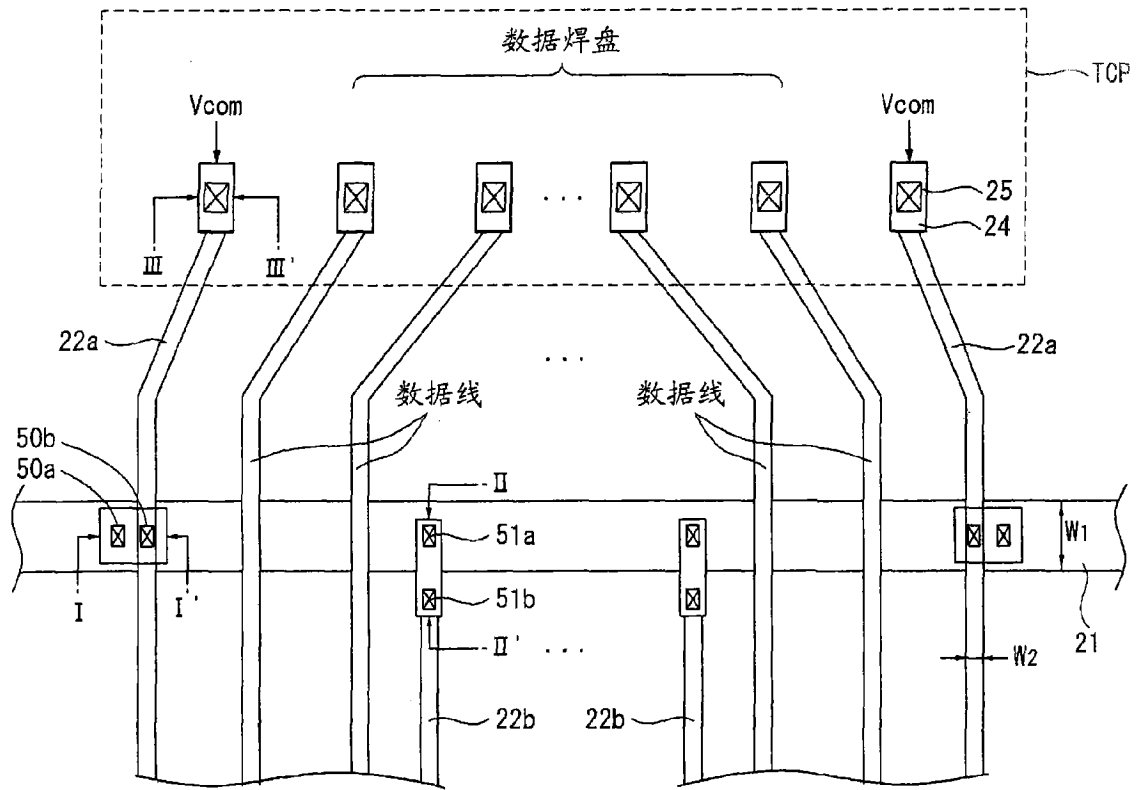


图 6

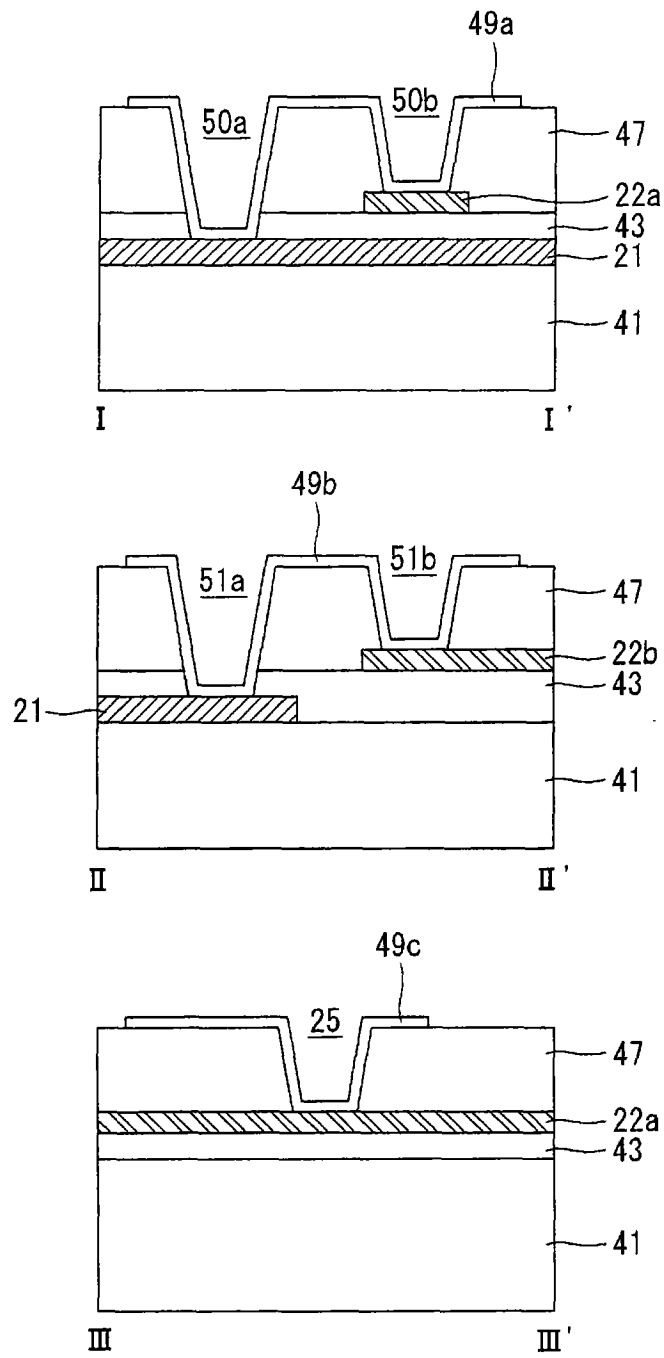


图 7

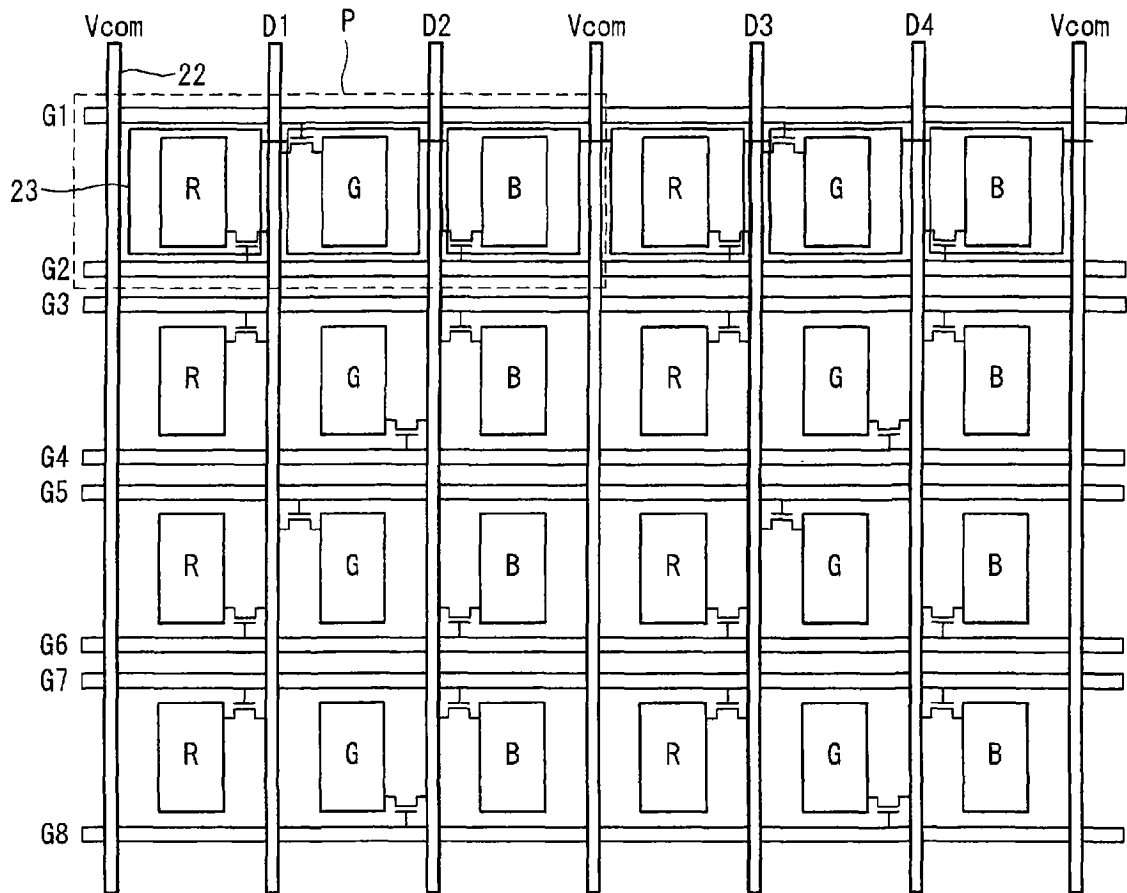


图 8

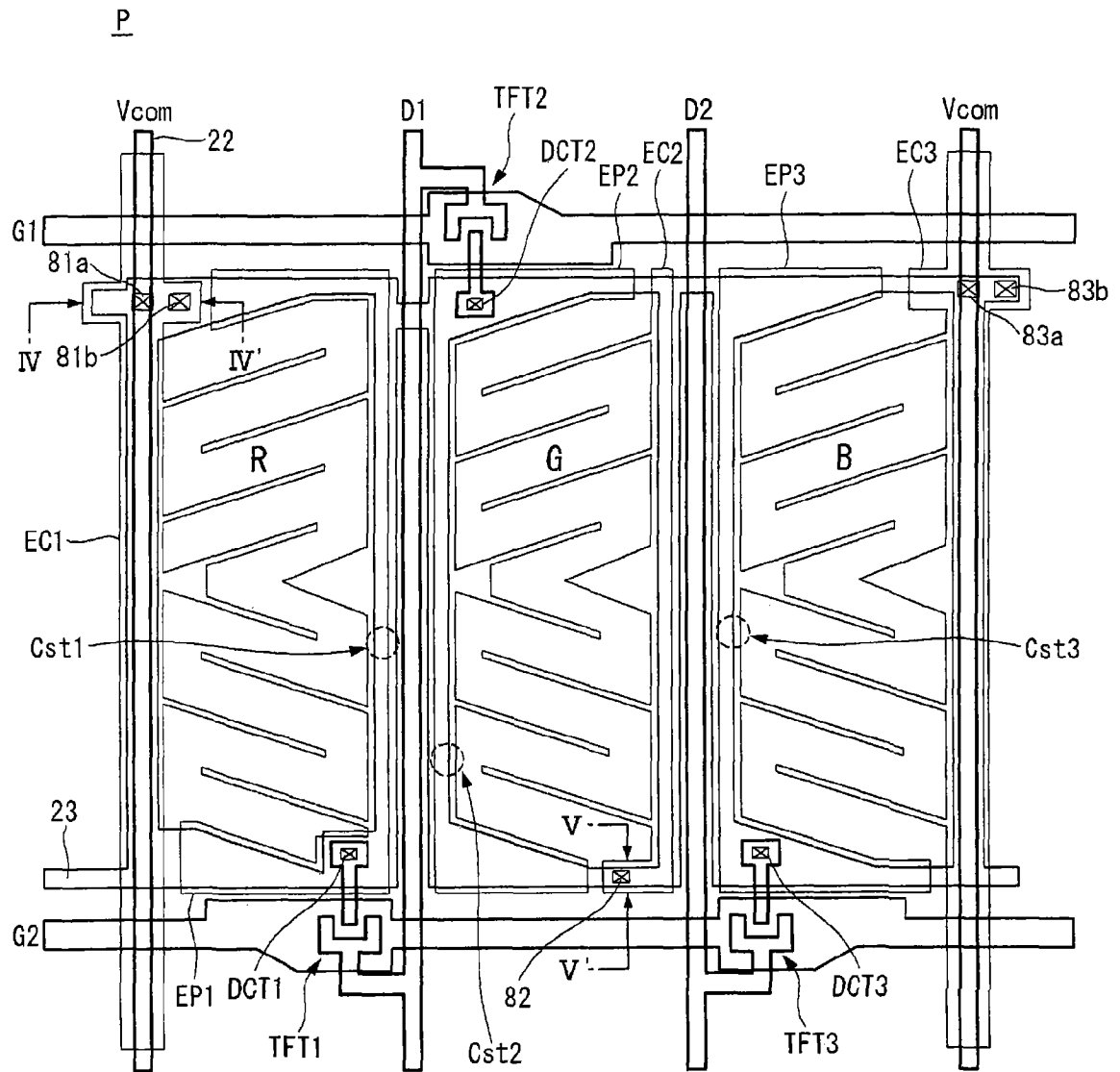


图 9

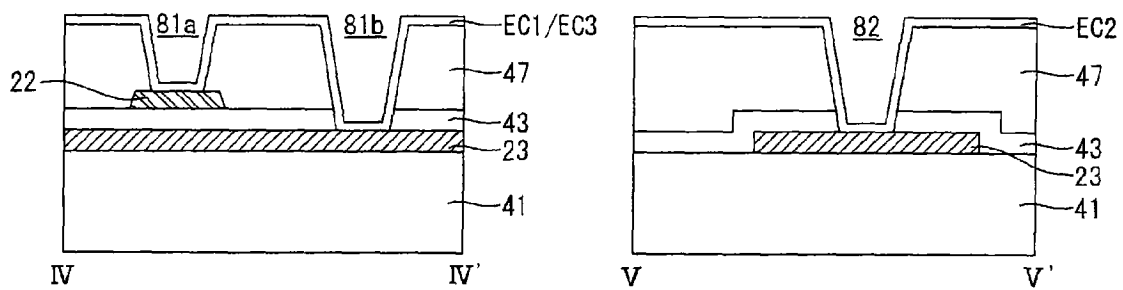


图 10

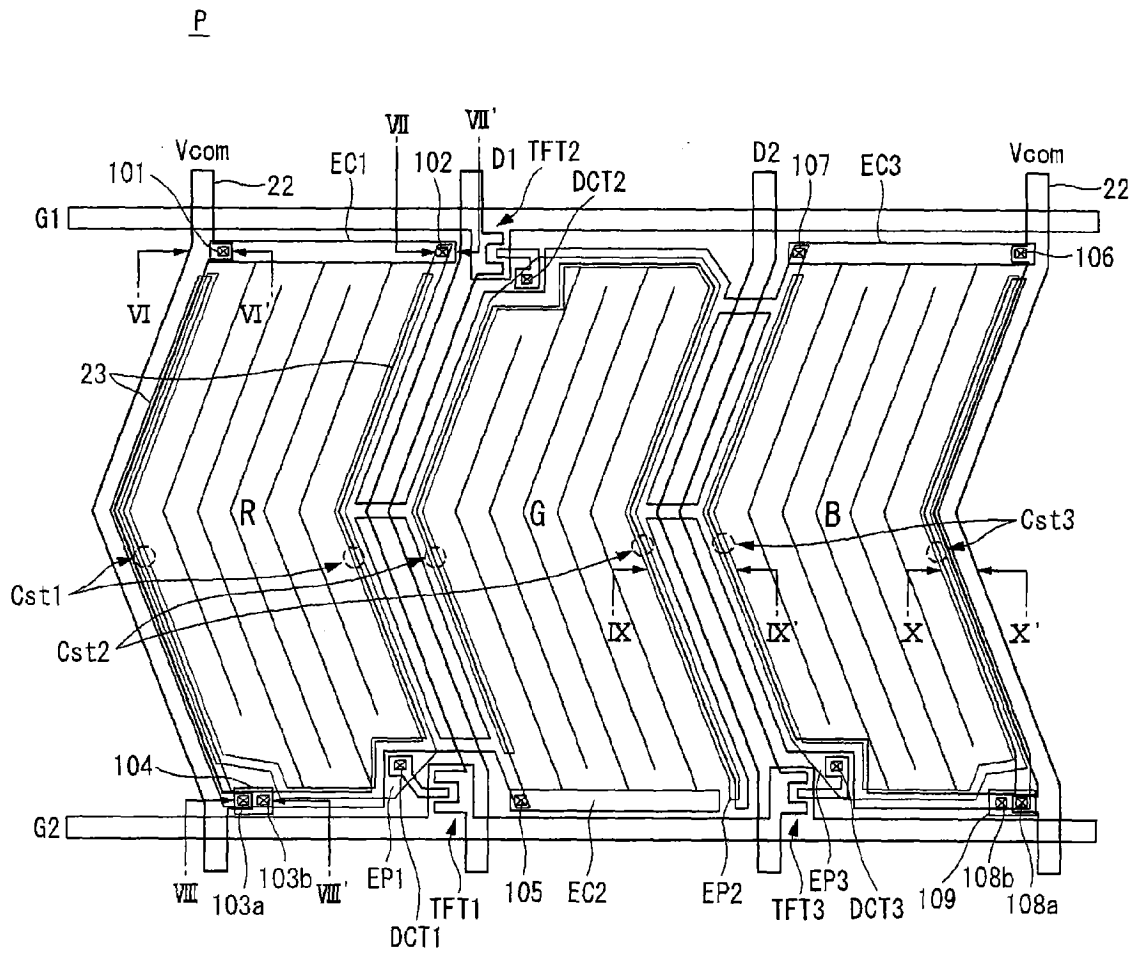


图 11

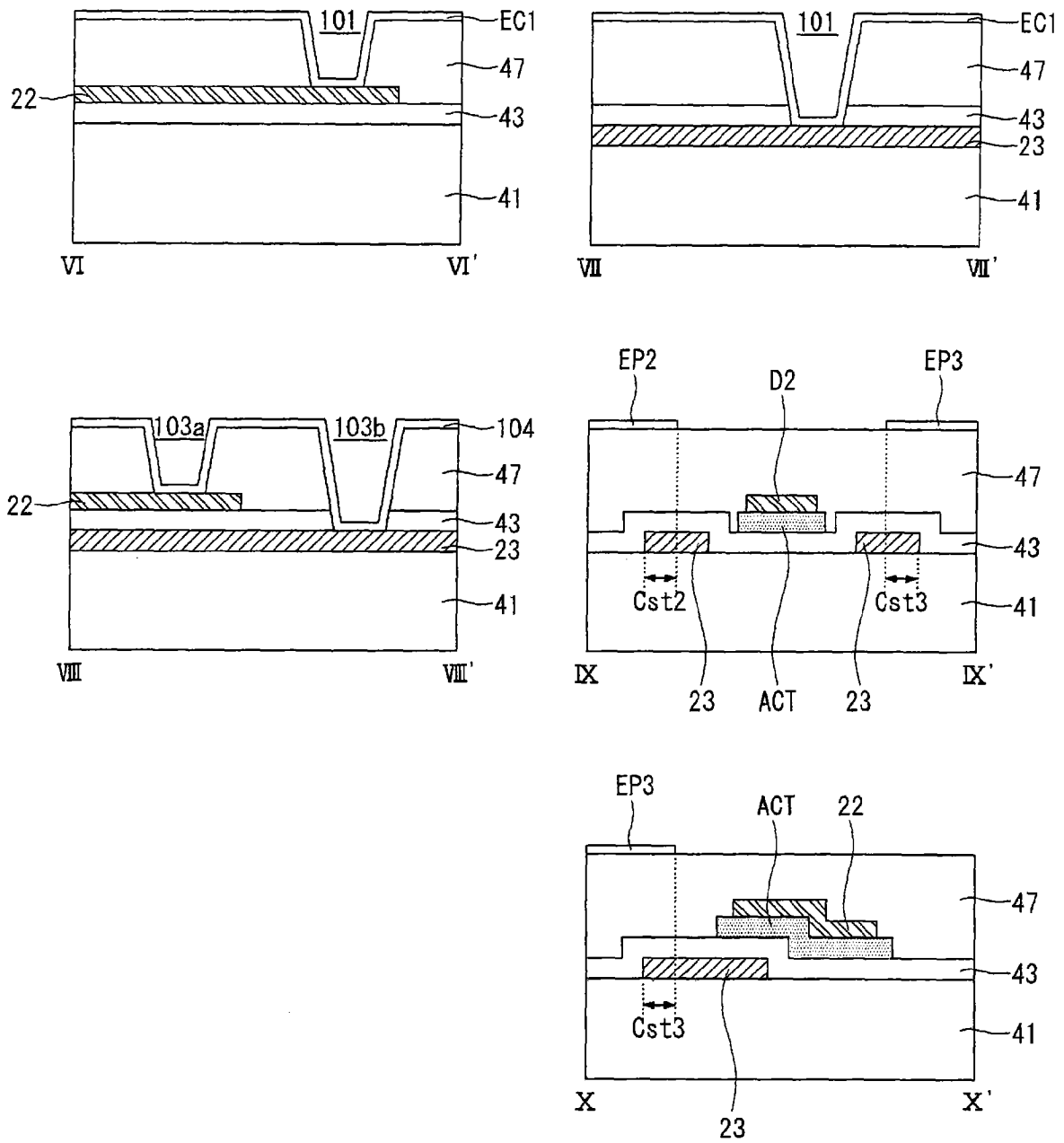


图 12

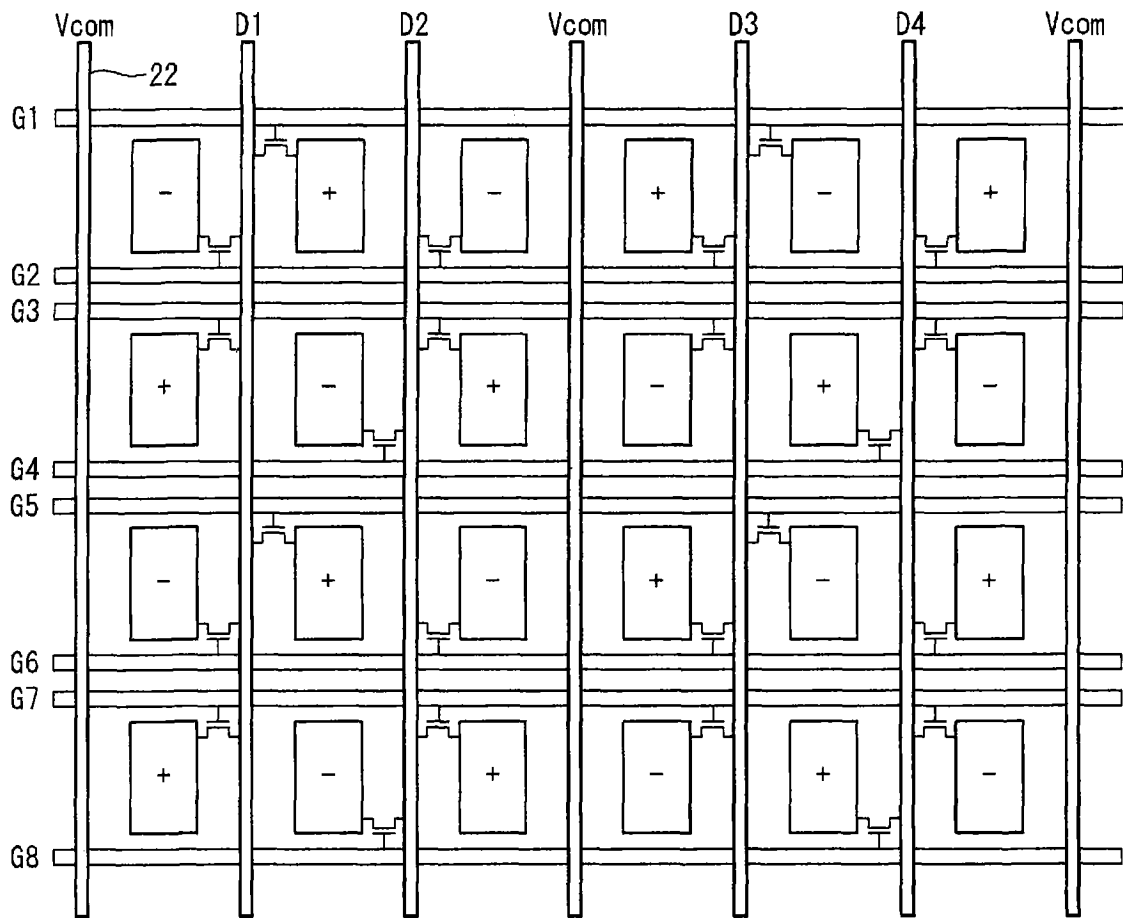


图 13

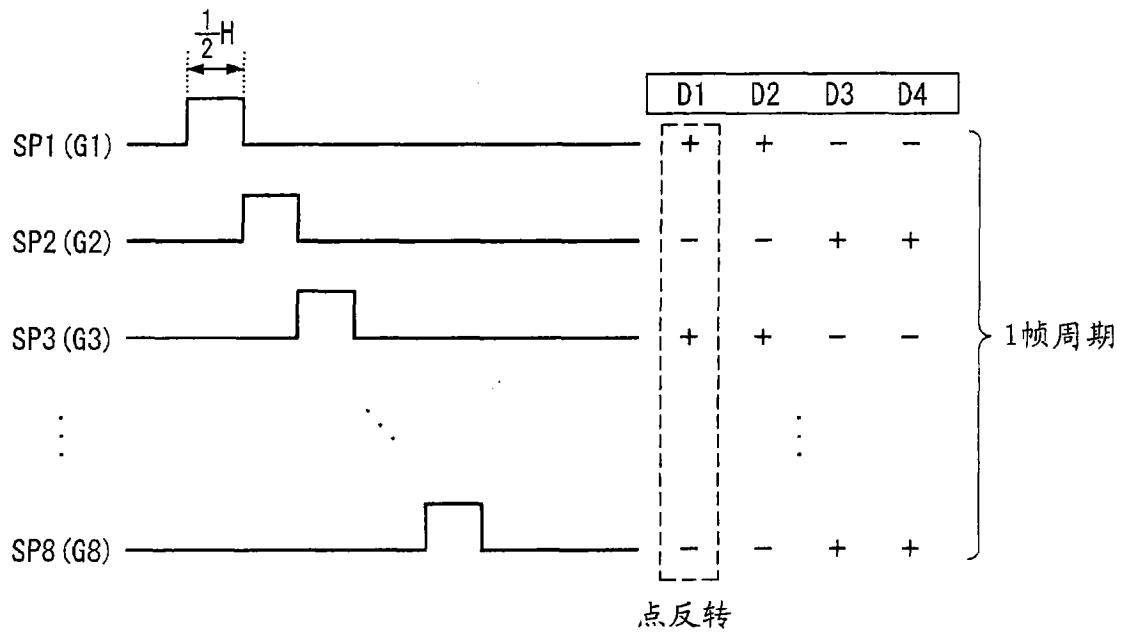


图 14

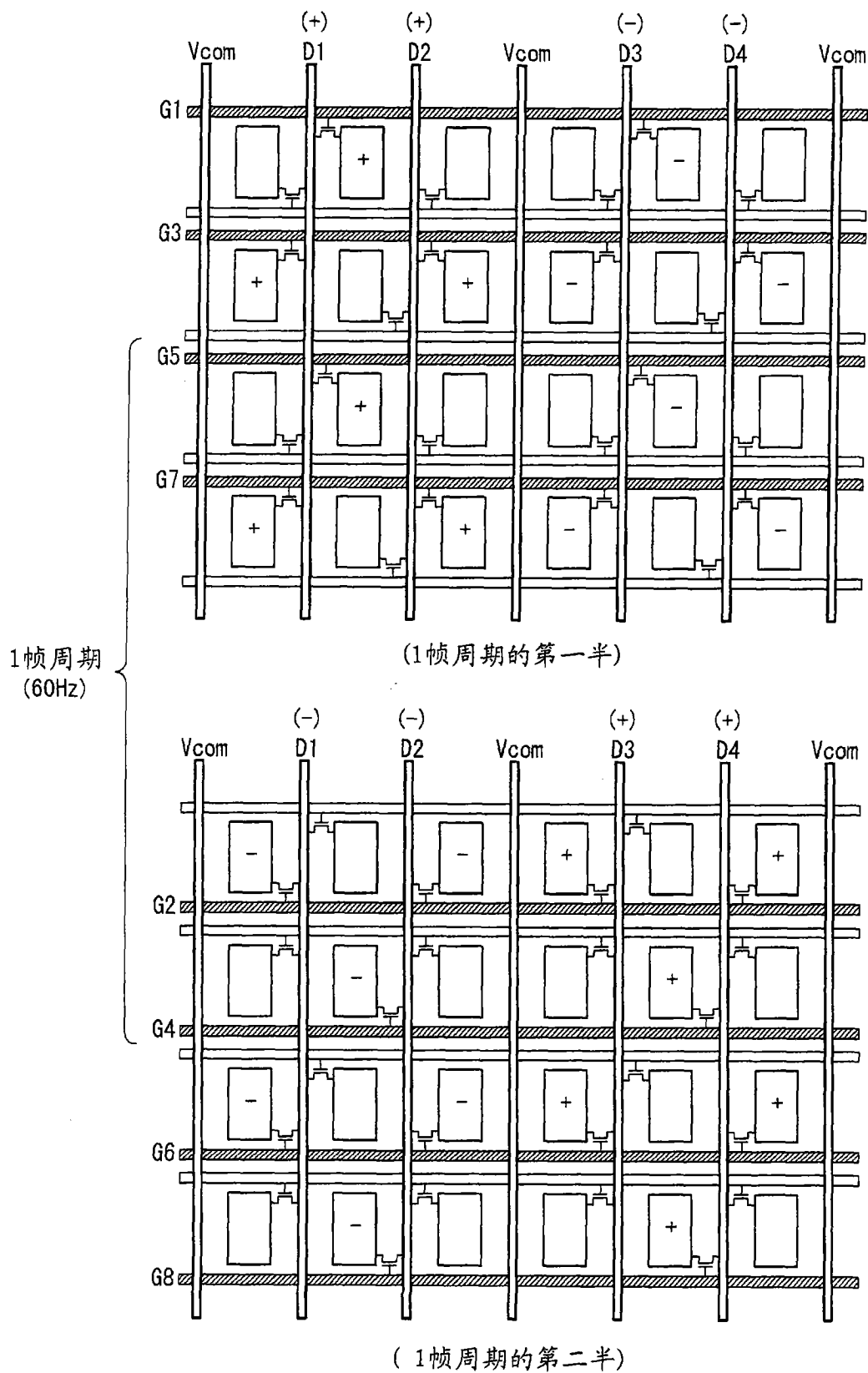


图 15

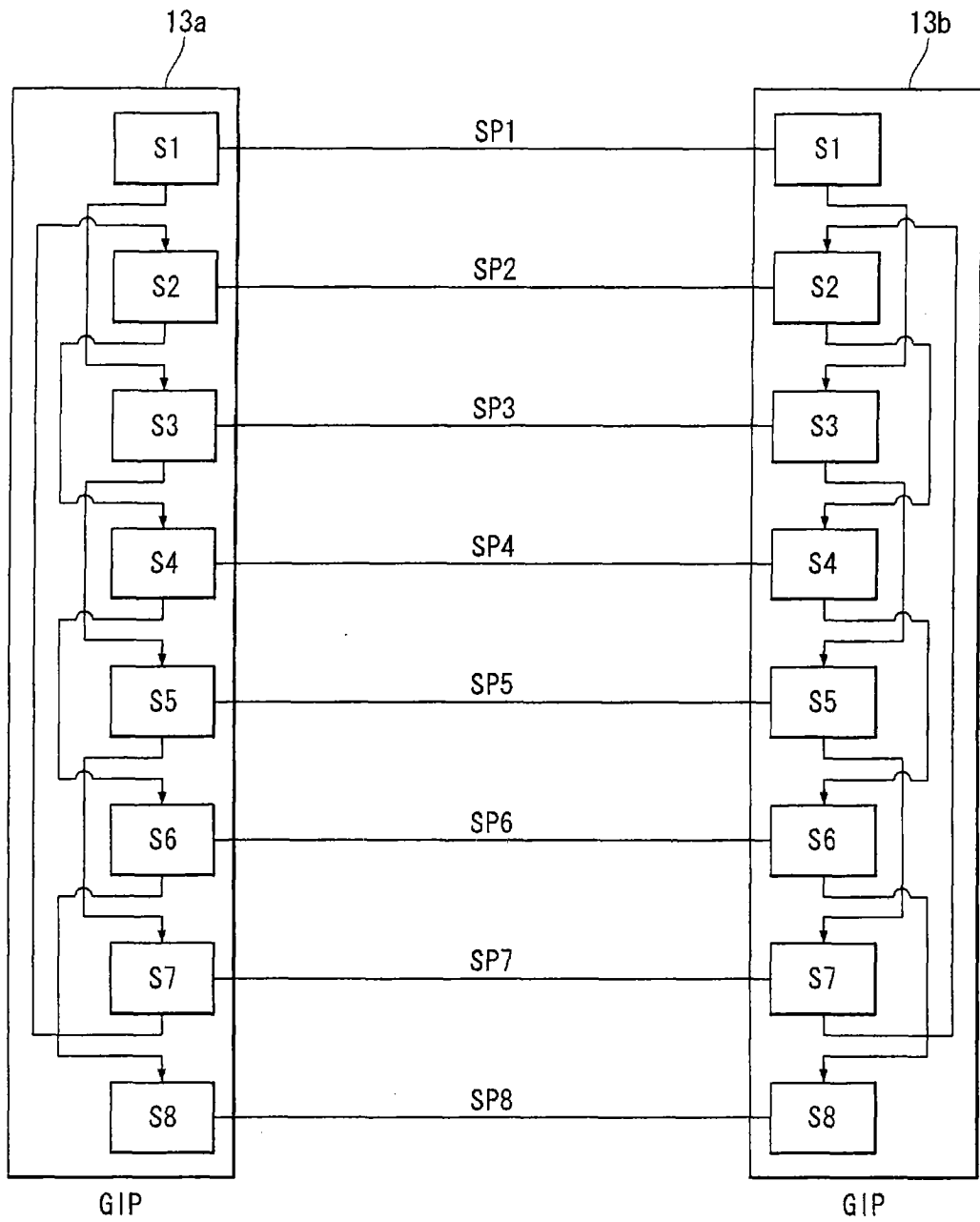


图 16

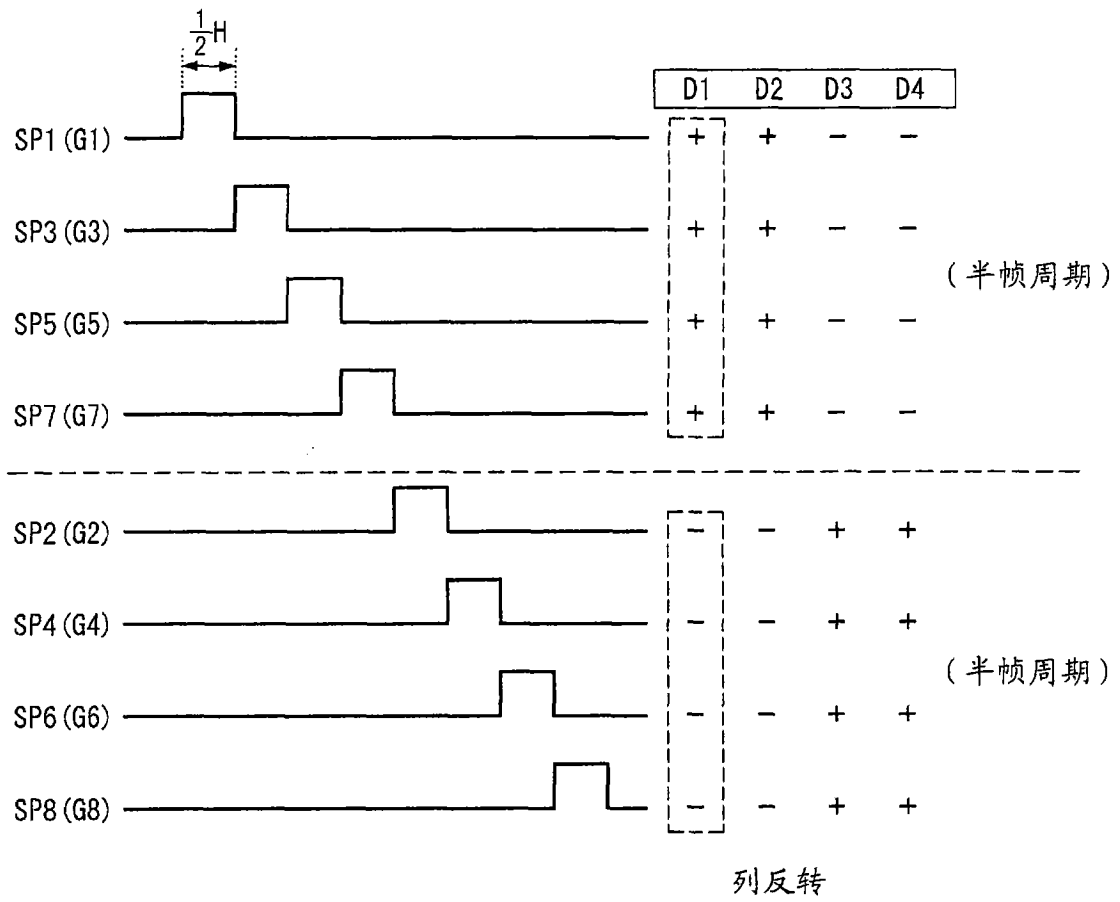


图 17

专利名称(译)	液晶显示器		
公开(公告)号	CN101726894B	公开(公告)日	2012-05-16
申请号	CN200910167066.9	申请日	2009-08-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	李载钧 吴载映 申东秀 崔大正 崔相训		
发明人	李载钧 吴载映 申东秀 崔大正 崔相训		
IPC分类号	G02F1/133 G02F1/1362 G02F1/1368 G09G3/36		
CPC分类号	G09G2300/0439 G02F1/136286 G02F1/134363 G02F1/1345 G09G3/3614 G02F2201/121 G09G2300/0426		
代理人(译)	李辉		
优先权	1020080107355 2008-10-30 KR		
其他公开文献	CN101726894A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种液晶显示器。在该液晶显示器中，公共线包括边缘公共线、多个像素公共线图案、以及多条纵向公共线，其中，该边缘公共线形成在液晶显示面板的显示区域之外的非显示区域内，以通过多个输入单元接收公共电压；所述多个像素公共线图案沿各个子像素的边缘形成，以彼此电连接；所述多条纵向公共线电连接至所述边缘公共线，以将所述公共电压施加到像素公共线图案上。各个像素公共线图案具有网状结构，且连接至子像素的公共电极上。各条纵向公共线沿平行于数据线的方向形成在两个水平相邻的像素之间。

