



(12) 发明专利

(10) 授权公告号 CN 101063778 B

(45) 授权公告日 2010.06.02

(21) 申请号 200710097922.9

(22) 申请日 2007.04.18

(30) 优先权数据

10-2006-0038297 2006.04.27 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 崔相好 朴锤振

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国 祁建国

(51) Int. Cl.

G02F 1/1343 (2006.01)

G02F 1/1362 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)

(56) 对比文件

CN 1537255 A, 2004.10.13, 全文.

JP 特开 2000-214465 A, 2000.08.04, 说明

书第 0017-0022 段, 第 0029-0033 段, 0039-0052 段、附图 1b, 2-4, 6, 8.

CN 1448762 A, 2003.10.15, 全文.

US 6285428 B1, 2001.09.04, 全文.

US 6097465 A, 2000.08.01, 全文.

审查员 佟晓惠

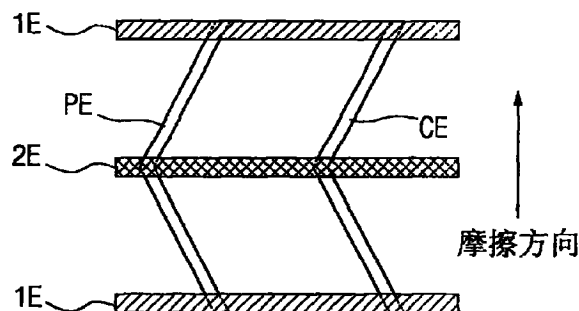
权利要求书 1 页 说明书 6 页 附图 5 页

(54) 发明名称

共平面开关型液晶显示器件的阵列基板及该器件驱动方法

(57) 摘要

一种用于共平面开关型液晶显示器件的阵列基板包括: 栅线, 设置在具有像素区的基板上; 数据线, 与该栅线交叉限定像素区; 像素电极, 设置在像素区中; 公共电极, 设置在像素区中, 与该像素电极相互平行且交替排列; 第一电极, 设置在像素区中, 并与该像素电极和公共电极交叉设置; 以及第二电极, 设置在像素区中, 该第二电极与该第一电极相互平行且交替排列。



1. 一种用于共平面开关型液晶显示器件的阵列基板,包括:
栅线,设置在具有像素区的基板上;
数据线,与该栅线交叉以限定该像素区;
像素电极,设置于该像素区中;
公共电极,设置在该像素区中,该公共电极平行于该像素电极,并与该像素电极交替排列;
第一电极,设置在像素区中,并与像素电极和公共电极交叉;
第二电极,设置在像素区中,该第二电极与该第一电极平行且相互交替排列;以及
第三电极,设置在像素区中,该第三电极与所述第一电极平行,其中,所述第二电极设置在所述第一电极和所述第三电极之间。
2. 根据权利要求1所述的基板,其特征在于,该第一电极和第二电极包括透明导电材料和金属材料之一。
3. 根据权利要求2所述的基板,其特征在于,该透明导电材料包括氧化铟锡和氧化铟锌之一。
4. 根据权利要求1所述的基板,其特征在于,像素电极和公共电极为Z字形。
5. 根据权利要求1所述的基板,其特征在于,像素电极和公共电极与该第一电极和第二电极的夹角约为45度。
6. 根据权利要求1所述的基板,其特征在于,该第一电极和第二电极平行于栅线。
7. 根据权利要求1所述的基板,其特征在于,该公共电极和第二电极接收相同的电压。
8. 根据权利要求1所述的基板,其特征在于,该像素电极和第一电极接收不同的电压。
9. 根据权利要求1所述的基板,其特征在于,该像素电极和公共电极分别形成于第一层和第二层上,该第一电极和第二电极分别形成于第三层和第四层上,其中,该第三层和第四层的每个均形成于与该第一层和第二层不同的层。
10. 根据权利要求9所述的基板,其特征在于,该第一层和第二层为同一层。
11. 根据权利要求9所述的基板,其特征在于,该第三层和第四层为同一层。

共平面开关型液晶显示器件的阵列基板及该器件驱动方法

[0001] 本申请要求享有 2006 年 4 月 27 日在韩国递交的申请号为 2006-0038297 的申请的权益,在此引用其全部内容作为参考。

技术领域

[0002] 本发明涉及一种液晶显示 (LCD) 器件,尤其涉及一种用于共平面开关型 (IPS) 的 LCD 器件的阵列基板,该 LCD 器件可以用改善的响应速度显示高质量的图像。

背景技术

[0003] 通常,在扭曲向列 (TN) 型 LCD 器件中,像素电极和公共电极分别形成于不同的基板上,其中通过该像素电极和公共电极感应驱动液晶 (LC) 层的垂直电场。

[0004] 另一方面,在 IPS 型 LCD 器件中,像素电极和公共电极形成于同一基板上。在像素电极和公共电极之间感应一水平电场,该水平电场驱动 LC 层,从而比 TN 型 LCD 器件具有更宽的视角。

[0005] 图 1 为根据现有技术的用于 IPS 型 LCD 器件的阵列基板的示意图。

[0006] 如图 1 所示,显示区 DA 和非显示区 NA 被限定在基板 10 上。非显示区 NA 包围显示区 DA。图像在显示区 DA 中显示。多个数据驱动器 30 和多个栅驱动器 40 形成于非显示区 NA 中的多个带载封装 (TCP) 20 上。多个数据驱动器 30 产生图像信号以显示图像,多个栅驱动器 40 产生栅信号以控制数据信号。TCP 20 和显示区 DA 通过多条电线 (未示出) 相连。多个数据驱动器 30 设置在基板 10 的一侧,多个栅驱动器 40 设置在基板 10 的另一侧。

[0007] 在显示区 DA 中形成有多条数据线 D_{m-1} 、 D_m 和 D_{m+1} 和多条栅线 G_n 。该多条数据线 D_{m-1} 、 D_m 和 D_{m+1} 和多条栅线 G_n 相互交叉以限定多个像素区 P。多条数据线 D_{m-1} 、 D_m 和 D_{m+1} 连接到多个数据驱动器 30,多条栅线 G_n 连接到多个栅驱动器 40。每个像素区 P 显示具有红色“R”、绿色“G”和蓝色“B”之一的图像。

[0008] 在基板 10 上的每个像素区 P 中形成有公共电极 CE 和像素电极 PE。在公共电极 CE 和像素电极 PE 之间感应一水平电场。该公共电极 CE 和像素电极 PE 与数据线 D_{m-1} 、 D_m 和 D_{m+1} 的夹角可以小于约 45 度,该公共电极 CE 和像素电极 PE 可以平行于数据线 D_{m-1} 、 D_m 和 D_{m+1} 并相互交替设置。LCD 层形成于该公共电极 CE 和像素电极 PE 之上。根据图 1 中箭头所示方向对 LCD 层进行一摩擦工序,以在对公共电极 CE 和像素电极 PE 加压时显示黑色图像。该黑色图像可以称为常黑模式。

[0009] 图 2A 和 2B 为用于说明根据现有技术的 IPS 型 LCD 器件的 LC 分子的排列的透视图。

[0010] 如图 2A 所示,当对像素电极 PE 和公共电极 CE 没有加压时,该 LC 分子“LC”沿初始排列方向排列。

[0011] 如图 2B 所示,当电压如 7V 和 0V 被分别施加到像素电极 PE 和公共电极 CE 时,在该公共电极 CE 和像素电极 PE 之间产生一水平电场,LC 分子“LC”沿该水平电场的方向排列。根据电场强度的大小,LC 分子“LC”具有不同的透光率。这可以称为一上升步骤。

[0012] 当在该上升步骤后去除公共电极 CE 和像素电极 PE 之间的电场时,LC 分子“LC”沿初始排列方向重新排列。这可以称为一下降步骤。

[0013] LC 分子的运动如上升步骤和下降步骤,不仅出现在 IPS 型 LCD 器件中,也出现在其它类型的显示器件中。

[0014] 在上升步骤中,LC 分子“LC”响应该电场从而使其快速地沿电场的方向排列。然而在下降步骤中,LC 分子“LC”的响应速度要小于上升步骤中的响应速度。这是因为 LC 分子“LC”根据该 LC 分子和定向层的特性沿初始排列方向重新排列,这些特性例如弹性系数、旋转粘度、定向力等。

[0015] 由于 LC 分子“LC”在下降步骤中重新排列的速度慢,在下一帧中,LC 分子“LC”具有不期望的排列,并且 LCD 器件无法显示所需的图像。

发明内容

[0016] 因此,本发明致力于提供一种用于 IPS 型 LCD 器件的阵列基板及具有该阵列基板的显示器件的驱动方法,其可以消除由于现有技术的限制和缺点所产生的一个或多个问题。

[0017] 本发明的一个目的在于提供一种能够显示高质量图像的用于 IPS 型 LCD 器件的阵列基板及具有该阵列基板的 IPS 型 LCD 器件的驱动方法。

[0018] 本发明的附加优点和特征将在后面的描述中得以阐明,通过以下描述,将使它们对于本领域普通技术人员在某种程度上显而易见,或者可通过实践本发明来认识它们。本发明的这些和其他优点可通过书面描述及其权利要求以及附图中具体指出的结构来实现和得到。

[0019] 为了实现这些和其它的优点,根据本发明的目的,作为具体和广义的描述,一种用于共平面开关型液晶显示器件的阵列基板包括:栅线,设置在具有像素区的基板上;数据线,与该栅线交叉以限定该像素区;像素电极,设置于该像素区中;公共电极,设置在该像素区中,该公共电极平行于该像素电极,且两者交替排列;第一电极,设置在像素区中,并与像素电极和公共电极交叉;以及第二电极,设置在像素区中,该第二电极与该第一电极平行且两者相互交替排列,以及第三电极,设置在像素区中,该第三电极与所述第一电极平行,其中,所述第二电极设置在所述第一电极和所述第三电极之间。

[0020] 本发明的另一方面,一种用于共平面开关型液晶显示器件的阵列基板包括:第一栅线 and 第二栅线,沿具有像素区的基板上的第一方向设置;数据线,沿基板上的第二方向设置,该第二方向不同于该第一方向,该数据线与第一栅线 and 第二栅线之一交叉限定像素区;像素电极,沿像素区中的第三方向设置;公共电极,沿像素区中的第三方向设置,并与该像素电极间隔;第一电极,沿像素区中的第四方向设置,其中,该第四方向不同于该第三方向;第二电极,沿像素区中的第四方向设置,并与该第一电极间隔;第一开关元件,连接到第一栅线 and 像素电极;第二开关元件,连接到第一开关元件 and 第一电极;第三开关元件,连接到第二栅线 and 第一电极;以及公共线,连接到公共电极 and 第二电极。

[0021] 本发明的再一方面,一种共平面开关型液晶显示器件的驱动方法,其中该共平面开关型液晶显示器件包括:像素电极,设置在第一基板上;公共电极,设置在第一基板上,与该像素电极相互平行且两者交替排列;第一电极,设置在第一基板上,并与该像素电极和

公共电极交叉；第二电极，设置在第一基板上，且与第一电极相互平行且两者交替排列；以及第二基板，与该第一基板相对设置。该驱动方法包括：在第一周期内向像素电极和公共电极分别施加第一电压和第二电压；以及在向像素电极和公共电极分别施加第一电压和第二电压之后，在第二周期内向第一电极和第二电极分别施加第三电压和第四电压，其中，该第三电压不同于该第四电压。

[0022] 应该理解，上面的概括性描述和下面的详细描述都是示意性和解释性的，意欲对本发明的权利要求提供进一步的解释。

附图说明

[0023] 本申请所包括的附图用于提供对本发明的进一步理解，并且包括在该申请中并且作为本申请的一部分，示出了本发明的实施方式并且连同说明书一起用于解释本发明的原理。

[0024] 图 1 为根据现有技术的用于 IPS 型 LCD 器件的阵列基板的示意图；

[0025] 图 2A 和图 2B 为根据现有技术的 IPS 型 LCD 器件的 LC 分子的排列的平面示意图；

[0026] 图 3 为根据本发明的第一示例性实施方式的用于 IPS 型 LCD 器件的阵列基板的像素区的平面示意图；

[0027] 图 4 为根据本发明的第一示例性实施方式的 IPS 型 LCD 器件的驱动方法的时序图；

[0028] 图 5A 至图 5C 为根据本发明的第一示例性实施方式的 IPS 型 LCD 器件的 LC 分子的排列的平面示意图；

[0029] 图 6 为根据本发明的第二示例性实施方式的 IPS 型 LCD 器件的阵列基板的像素区的示意图；

[0030] 图 7 为根据本发明的第二示例性实施方式的 IPS 型 LCD 器件的驱动方法的时序图；以及

[0031] 图 8A 和图 8B 为根据本发明的第二示例性实施方式的 IPS 型 LCD 器件的 LC 分子的排列的平面示意图。

具体实施方式

[0032] 现在具体描述本发明的优选实施方式，它们的实施例示于附图中。

[0033] 图 3 为根据本发明的第一示例性实施方式的用于 IPS 型 LCD 器件的阵列基板的像素区的平面示意图。

[0034] 如图 3 所示，在像素区中，不仅形成了公共电极 CE 和像素电极 PE，还形成了第一电极 1E 和第二电极 2E。公共电极 CE 和像素电极 PE 相互分开且平行。虽然在图 3 中公共电极 CE 和像素电极 PE 为 Z 字形，但公共电极 CE 和像素电极 PE 也可以具有其它形状，如线性条状。第一电极 1E 和第二电极 2E 与公共电极 CE 和像素电极 PE 交叉，该第一电极 1E 和第二电极 2E 相互平行且交替排列。第二电极 2E 可以设置在两个第一电极 1E 之间。第一电极 1E、第二电极 2E、公共电极 CE 和像素电极 PE 由透明导电材料和金属材料之一形成，其中，该透明导电材料可以是例如氧化铟锡 (ITO) 和氧化铟锌 (IZO)。第一电极 1E 和第二电极 2E 形成于与公共电极 CE、像素电极 PE 相同的基板上。该第一电极 1E 和第二电极 2E 可

以由与公共电极 CE、像素电极 PE 不同的层形成,从而该第一电极 1E、第二电极 2E 和公共电极 CE、像素电极 PE 之间电性断开。

[0035] 在公共电极 CE 和像素电极 PE 之间感应第一电场。在上升步骤中,LC 分子沿该第一电场排列。在该第一电极 1E 和第二电极 2E 之间感应与 LC 分子的初始排列方向相平行的第二电场。在下降步骤中,由于第一电极 1E 和第二电极 2E 之间的第二电场,LC 分子被快速地重新排列成 LC 分子的初始排列状态。虽然在图 3 中公共电极 CE 和像素电极 PE 由相同的层形成,但是公共电极和像素电极也可以由不同的层构成。前者可以称为 IPS 型,后者可以称为边缘电场开关 (FFS) 型。

[0036] 虽然图 3 中未示出,相互交叉的栅线 and 数据线限定一像素区。在每个像素区中都形成有公共电极 CE、像素电极 PE、第一电极 1E 和第二电极 2E。薄膜晶体管 (TFT) 形成于每个像素区中且电性连接到栅线和数据线。该 TFT 通过栅线由一栅信号导通,且像素电压通过该数据线被施加到像素电极 PE 上。像素电极 PE 和公共电极 CE 可以与该栅线倾斜,且其倾斜角度小于约 45 度。

[0037] 通过时序控制器 (未示出) 和附加电路单元之一向第一电极 1E 和第二电极 2E 施加电压。该电压以预定的周期和预订的时间施加到该第一电极 1E 和第二电极 2E 上。

[0038] 图 4 为根据本发明的第一示例性实施方式的 IPS 型 LCD 器件的驱动方法的时序图,图 5A 至图 5C 为根据本发明的第一示例性实施方式的 IPS 型 LCD 器件的 LC 分子的排列的平面示意图。图 5A 至图 5C 分别示出了图像显示步骤、第 N 帧的复位步骤和第 (N-1) 帧的图像显示步骤的 LC 分子的排列。一帧包括图像显示步骤和复位步骤。

[0039] 在第 N 帧的图像显示步骤中,当栅信号通过栅线施加到 TFT 时,然后一第一像素电压被施加到该像素电极 PE 上。同时,公共电压被施加到公共电极 CE 上。公共电极 CE 保持该公共电压。例如,为了产生一白色图像,7V 的第一像素电压被施加到像素电极 PE 上,0V 的公共电压被施加到该公共电极 CE 上。这种情况下,LC 分子“LC”沿第一电场的方向排列,从而产生白色图像,其中,如图 5 所示,该第一电场位于像素电极 PE 和公共电极 CE 之间。这个步骤称为上升步骤。在图像显示步骤,在第一电极 1E 和第二电极 2E 之间没有感应电场。

[0040] 下面,在图像显示步骤之后执行复位步骤。在复位步骤中,在该第一电极 1E 和第二电极 2E 之间感应第二电场,以快速地将 LC 分子重新排列成初始排列状态。即,为了去除公共电极 CE 和像素电极 PE 之间的第一电场,第二像素电压被施加到该像素电极 PE 上,其中,该第二像素电压可以与该公共电压相同。此外,第一电压和第二电压分别施加到该第一电极 1E 和第二电极 2E 上,以在该第一电极 1E 和第二电极 2E 之间感应第二电场。该第一电压介于 5V 和 50V 之间。在图 4 中,第一电压和第二电压分别为 10V 和 0V。第二电极 2E 可以保持该第二电压。第一电压和第二电压可以利用时序控制器施加到第一电极 1E 和第二电极 2E 上。此外,第一电压和第二电压还可以利用附加 TFT 和电路施加到该第一电极 1E 和第二电极 2E 上。

[0041] 因此,如图 5B 所示,第二电场产生于第一电极 1E 和第二电极 2E 之间,LC 分子“LC”被快速重新排列成初始排列状态。这称为下降步骤。这种情况下,复位步骤占用的时间约为一帧的周期的 1/20 至 1/2。复位步骤的周期根据 LC 分子和定向层的特性是不同的。

[0042] 下面,在第 (N+1) 帧的施加步骤中,第三像素电压被施加到像素电极 PE 上,其中,该第三像素电压可以是 3V。由于公共电极 CE 保持 0V 的公共电压,在该像素电极 PE 和公共

电极 CE 之间产生第三电场。如图 5C 所示, LC 分子“LC”沿第三电场排列。这种情况下, 第一电极 1E 和第二电极 2E 不产生电场。因为 LC 分子“LC”由于复位步骤而返回到初始排列状态, LC 分子“LC”响应第三电场以产生所需图像。在第 (N+1) 帧的图像显示步骤后, 同样需要执行复位步骤。

[0043] 图 6 为根据本发明的第二示例性实施方式的 IPS 型 LCD 器件的阵列基板的像素区的示意图。

[0044] 如图 6 所示, 数据线 DL 与第一栅线 GL1 和第二栅线 GL2 交叉。通过数据线 DL 与第一栅线 GL1 和第二栅线 GL2 之一之间交叉限定像素区 P。公共电极 CE、像素电极 PE、第一电极 1E 和第二电极 2E 形成于该像素区 P 中。排列公共电极 CE、像素电极 PE、第一电极 1E 和第二电极 2E, 使其形成一方形。其中, 公共电极 CE 与像素电极 PE 相对, 第一电极 1E 与第二电极 2E 相对。

[0045] 第一至第四开关元件 T1、T2、T3 和 T4 形成于像素区 P 中。第一至第四开关元件 T1、T2、T3 和 T4 可以是 TFT。例如, TFT 的第一开关元件 T1 包括栅线、半导体层、源极和漏极。栅极从栅线延伸, 源极从数据线延伸。漏极与源极相互分开。

[0046] 第一开关元件 T1 连接到数据线 DL 和第一栅线 GL1, 第一开关元件 T1 根据第一栅信号被导通, 并随后像素电压 V_{px} 通过数据线 DL 和第一 TFT T1 被施加到像素电极 PE 上, 其中, 该第一栅信号通过第一栅线 GL1 施加到该第一开关元件 T1 上。

[0047] 第二开关元件 T2 连接到第一开关元件 T1 和第一电极 1E 上。第二开关元件 T2 根据该第一栅信号被导通, 并随后像素电压 V_{px} 被施加到第一电极 1E 上。

[0048] 第三开关元件 T3 连接到第二栅线 GL2 和第一电极 1E 上。第三开关元件 T3 根据第二栅信号被导通, 并随后复位电压 V_r 施加到第一电极 1E 上, 其中第二栅信号通过第二栅线 GL2 被施加到第三开关元件 T3 上。

[0049] 第四开关元件 T4 连接到第一栅线 GL1 和公共电极 CE 上。第四开关元件 T4 根据第一栅信号被导通, 并随后直接施加到第二电极 2E 上的公共电压 V_{com} 被施加到公共电极 2E 上。该公共电压 V_{com} 可以不通过第四开关元件 T4 而被直接施加到公共电极 CE 上。

[0050] 下面参照图 7、图 8A 和图 8B 说明具有上述阵列基板的 IPS 型 LCD 器件的驱动方法。图 7 为根据本发明的第二示例性实施方式的 IPS 型 LCD 器件的驱动方法的时序图, 图 8A 和图 8B 为根据本发明的第二示例性实施方式的 IPS 型 LCD 器件的 LC 分子的排列的平面示意图。

[0051] IPS 型 LCD 器件在第 N 帧显示第一图像并在第 (N+1) 帧显示第二图像。第 N 帧和第 (N+1) 帧的每个分别包括图像显示步骤和复位步骤。复位步骤设置在第 N 帧和第 (N+1) 帧的图像显示步骤之间。图 8A 和图 8B 分别示出了图像显示步骤和复位步骤中的 LC 分子的排列。

[0052] 在图像显示步骤中, 电压被施加到电极上。为了显示白色图像, 第一开关元件 T1 (参见图 6) 通过第一栅信号被导通, 并随后第一像素电压被施加到像素电极 PE 上。同时, 第二开关元件 T2 (参见图 6) 也通过第一栅信号被导通, 并随后第一像素电压被施加到第一电极 1E 上。此外, 第四开关元件 T4 (参见图 6) 也通过第一栅信号被导通, 并随后公共电压 V_{com} 被施加到公共电极 CE 上。不管第四开关元件 T4 (参见图 6) 被导通还是断开, 公共电压 V_{com} 都被施加到第二电极 2E 上。第一像素电压和公共电压 V_{com} 可以分别为 7V 和

0V。

[0053] 即,像素电极 PE 和第一电极 1E 具有相同的电压,并且公共电极 CE 和第二电极 2E 具有相同的电压。因此,像素电极 PE 和第一电极 1E 作为一个电极使用,公共电极 CE 和第二电极 2E 作为另一个电极使用。在该电极和另一电极之间产生第一电场,使得 LC 分子“LC”沿第一电场排列,如图 8A 所示。

[0054] 下面,在复位步骤中,在第一电极 1E 和第二电极 2E 之间产生第二电场,而不是在像素电极 PE 和公共电极 CE 之间产生,从而快速地将 LC 分子“LC”排列成初始排列状态。

[0055] 更详细地,为了去除像素电极 PE 和公共电极 CE 之间的第一电场,一“断开”状态产生在像素电极 PE 和公共电极 CE 之间。即,第二像素电压被施加到像素电极 PE 和公共电极 CE 上,且在像素电极 PE 和公共电极 CE 之间不产生电场,其中,该第二像素电压与公共电压相同。此外,第三开关元件 T3 通过第二栅信号被导通,并随后复位电压 V_r (参见图 6) 被施加到第一电极 1E 上。复位电压 V_r (参见图 6) 可以介于 5V 至 50V 之间。由于第二电极 2E 保持与复位电压不同的公共电压 V_{com} ,在第一电极 1E 和第二电极 2E 之间产生第二电场。随后,LC 分子“LC”沿第二电场排列。如图 8B 所示,第二电场可以平行于 LC 分子“LC”的初始排列。这种情况下,复位步骤所占用的时间可以介于一帧周期的 $1/20$ 和 $1/2$ 之间。根据 LC 分子和定向层的特性,复位步骤的周期是不同的。

[0056] 在复位步骤之后,执行第 (N+1) 帧的图像显示步骤。在第 (N+1) 帧的图像显示步骤中,第三像素电压被施加到像素电极 PE 和第一电极 1E 上。与第 N 帧的图像显示步骤类似,像素电极 PE 和第一电极 1E 具有相同的电压,公共电极 CE 和第二电极 2E 具有相同的电压。在像素电极 PE 和第一电极 1E 以及公共电极 CE 和第二电极 2E 之间产生第三电场,LC 分子“LC”沿该第三电场排列。由于 LC 分子“LC”在复位步骤中被排列成 LC 分子“LC”的初始排列状态,IPS 型 LCD 可以显示需要的图像。

[0057] 在第 (N+1) 帧的图像显示步骤之后,同样执行复位步骤。

[0058] 在不背离本发明的精神或范围的前提下,本发明的有机电致发光器件及其制造方法的各种修改和变形对本领域的技术人员来说是显而易见的。因此,如果这些修改和变形包含在权利要求书及其等同物中,本发明同样保护这些修改和变形。

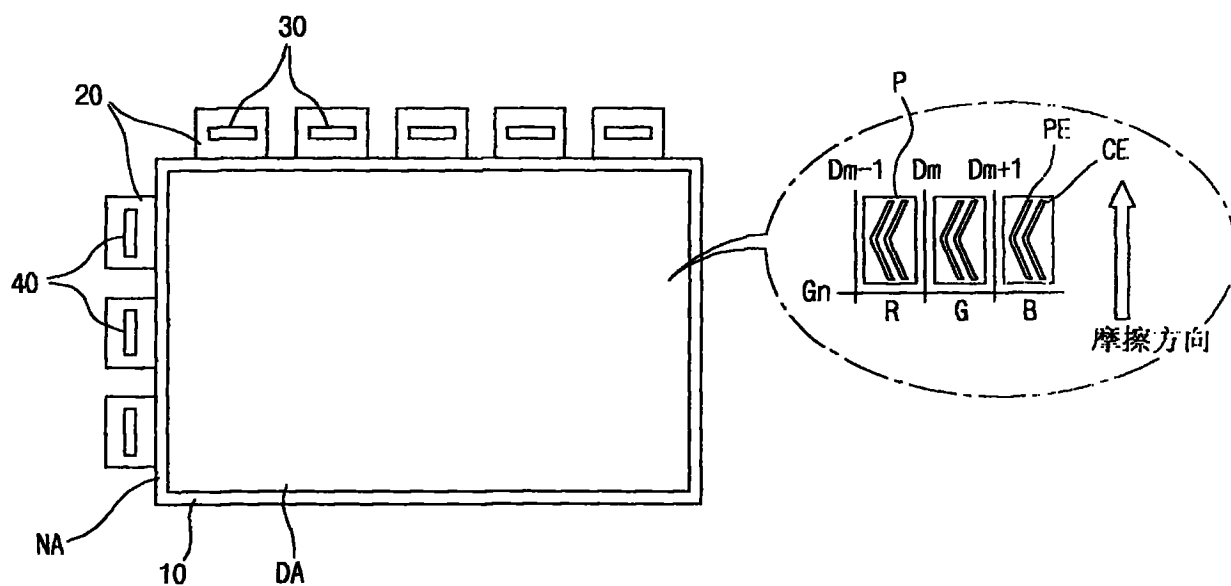


图 1

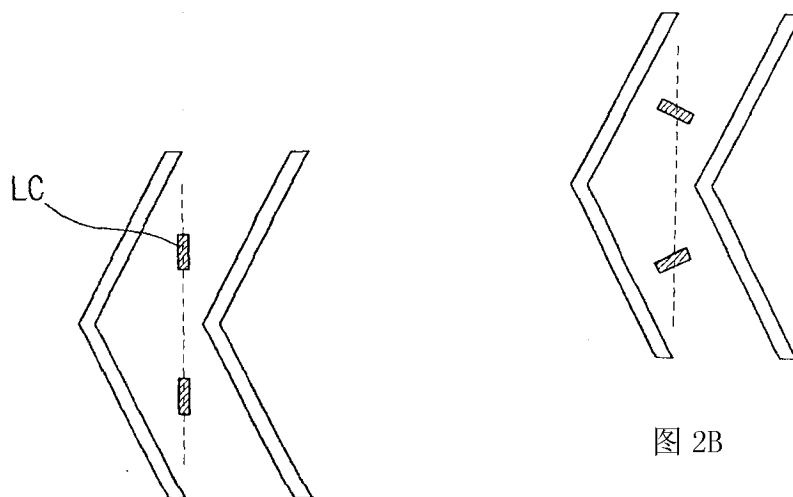


图 2B

图 2A

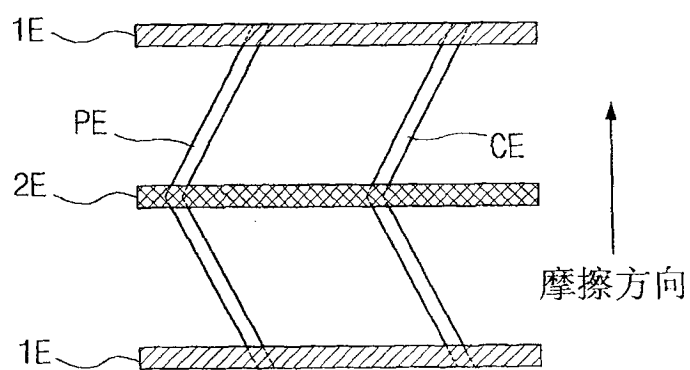


图 3

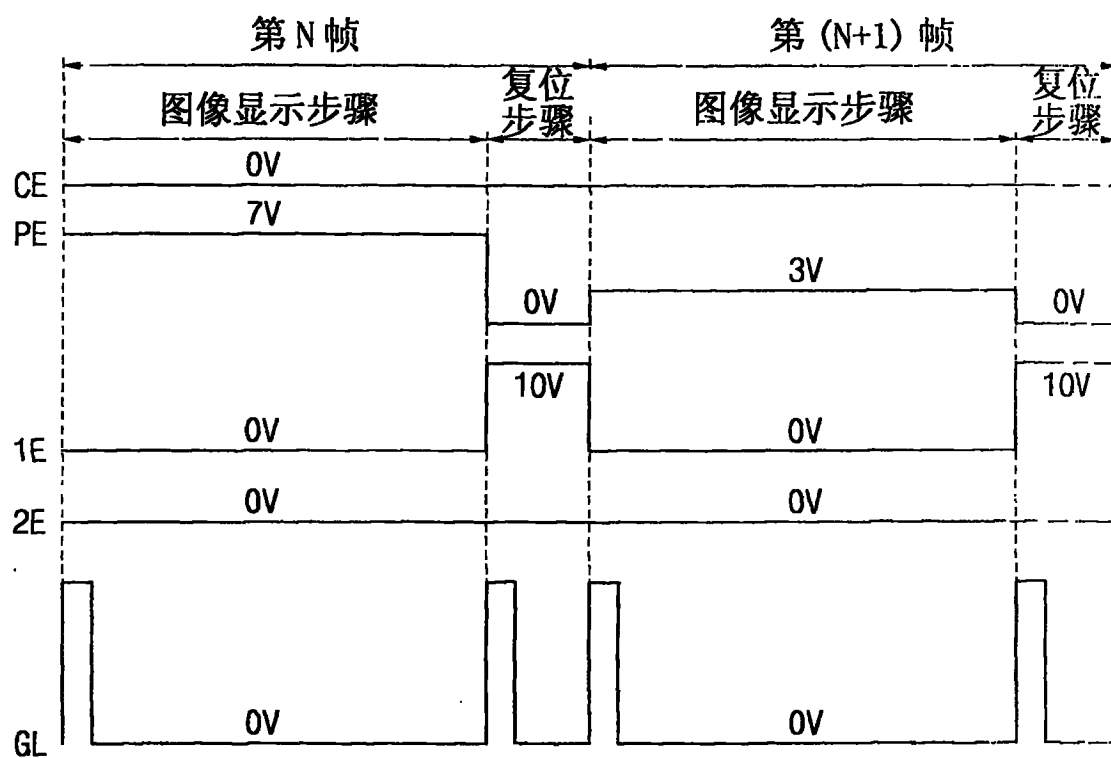


图 4

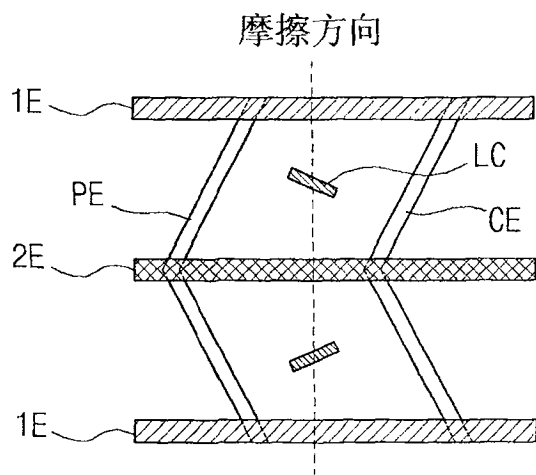


图 5A

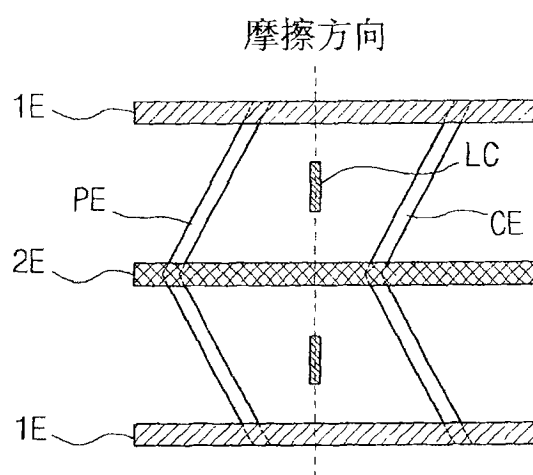


图 5B

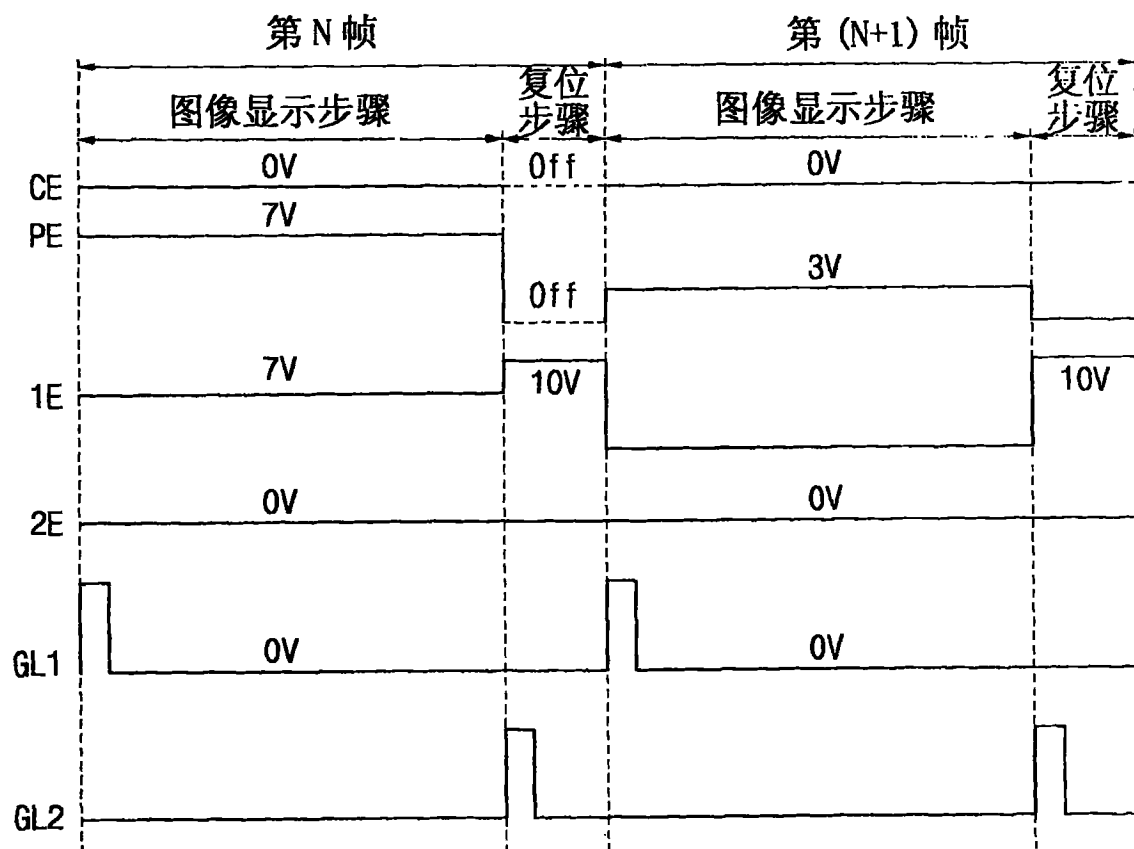


图 7

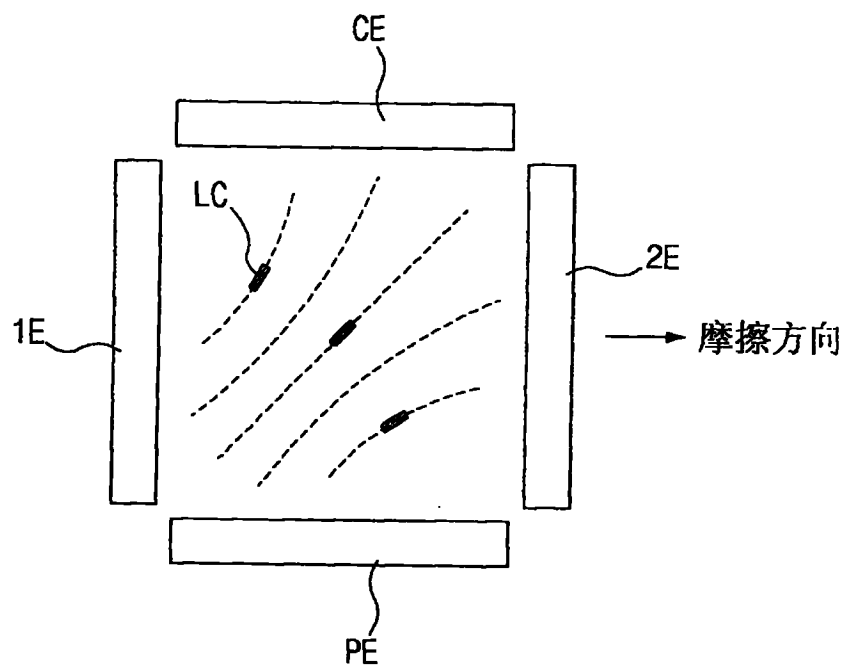


图 8A

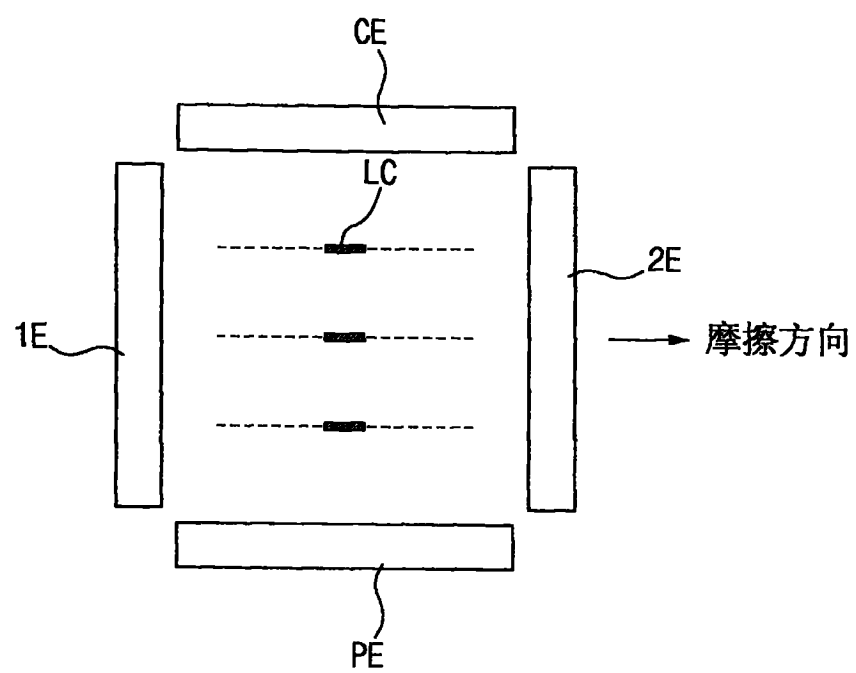


图 8B

专利名称(译)	共平面开关型液晶显示器件的阵列基板及该器件驱动方法		
公开(公告)号	CN101063778B	公开(公告)日	2010-06-02
申请号	CN200710097922.9	申请日	2007-04-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.菲利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	崔相好 朴鍾振		
发明人	崔相好 朴鍾振		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/133 G09G3/36		
CPC分类号	G09G3/3659 G09G2310/06 G02F1/134363 G02F2201/122		
代理人(译)	徐金国		
优先权	1020060038297 2006-04-27 KR		
其他公开文献	CN101063778A		
外部链接	Espacenet SIPO		

摘要(译)

一种用于共平面开关型液晶显示器件的阵列基板包括：栅线，设置在具有像素区的基板上；数据线，与该栅线交叉限定像素区；像素电极，设置在像素区中；公共电极，设置在像素区中，与该像素电极相互平行且交替排列；第电极，设置在像素区中，并与该像素电极和公共电极交叉设置；以及第二电极，设置在像素区中，该第二电极与该第一电极相互平行且交替排列。

