

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200510099087.3

[43] 公开日 2006年3月8日

[11] 公开号 CN 1744190A

[22] 申请日 2005.9.2

[21] 申请号 200510099087.3

[30] 优先权

[32] 2004.9.3 [33] JP [31] 256726/04

[71] 申请人 三菱电机株式会社

地址 日本东京都

[72] 发明人 河越尚司

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 杨凯 叶恺东

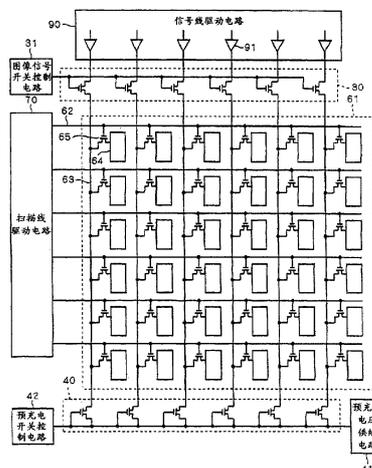
权利要求书7页 说明书20页 附图16页

[54] 发明名称

液晶显示装置及其驱动方法

[57] 摘要

本发明提供一种液晶显示装置及其驱动方法，该液晶显示装置在水平扫描期间不将信号分割为图像信号和黑信号，而在一帧周期内在写入图像信号之后允许写入黑信号。该液晶显示装置包括像素(64)、连接信号线(63)和信号线驱动电路(90)的图像信号开关(30)、连接扫描线(62)和预充电电压供给电路(41)的预充电开关(40)以及依次向各扫描线提供在一帧周期内包含第一信号和第二信号的扫描线信号的扫描线驱动电路(70)。在扫描线驱动电路(70)提供第一信号期间，图像信号开关(31)成为ON状态，将图像信号写入像素，在提供第二信号期间，只有预充电开关(40)成为ON状态，将预充电电压写入像素。



1. 一种液晶显示装置，其特征在于，设有：
液晶面板，像素在其上矩阵状排列；
- 5 扫描线，有选择地扫描位于所述液晶面板上同一行方向的像素群；
信号线，向所述液晶面板上同一列方向上的像素群提供图像信号；
信号线驱动电路，向所述信号线输出所述图像信号；
- 10 图像信号开关，连接在所述信号线和所述信号线驱动电路之间；
图像信号线开关控制电路，控制所述图像信号开关；
预充电电压供给电路，向所述信号线提供与黑信号相当的所述预充电电压；
预充电开关，连接在所述信号线和所述预充电电压供给电路之间；
- 15 预充电开关控制电路，控制所述预充电开关；以及
扫描线驱动电路，依次向所述各扫描线提供在一帧周期内包含第一信号和第二信号的扫描线信号，
在所述扫描线驱动电路提供所述第一信号期间，所述图像信号开关处于 ON 状态，从而将所述图像信号写入所述像素，在提供所述第二信号期间，只有所述预充电开关处于 ON 状态，从而将所述预充电电压写入所述像素。
2. 权利要求 1 所记载的液晶显示装置，其特征在于，
所述扫描线驱动电路设有：
- 25 第一移位寄存器，生成所述第一信号；
第二移位寄存器，生成所述第二信号；
计数器，生成提供给所述第二移位寄存器的定时信号，用以使所述第二移位寄存器的驱动相对于所述第一移位寄存器的驱动延迟预

定的时间;

第一逻辑电路,对所述预充电开关控制信号的输出和所述第二移位寄存器的输出进行逻辑运算;

5 第二逻辑电路,对所述第一移位寄存器的输出和所述第一逻辑电路的输出进行逻辑运算; 以及

驱动电路,向各所述扫描线提供所述第二逻辑电路的输出。

3. 权利要求1所记载的液晶显示装置,其特征在于,

所述扫描线驱动电路设有:

第一移位寄存器,生成所述第一信号;

10 触发器电路,生成所述第二信号;

计数器,生成提供给所述第一移位寄存器及所述触发器电路的定时信号;

第一逻辑电路,对所述预充电开关控制电路的输出和所述第一移位寄存器的输出进行逻辑运算;

15 第二逻辑电路,输入所述第一移位寄存器的输出和所述触发器电路的输出;

第三逻辑电路,对所述第一逻辑电路的输出和所述第二逻辑电路的输出进行逻辑运算; 以及

驱动电路,向各所述扫描线提供所述第三逻辑电路的输出,

20 所述第一移位寄存器和所述触发器电路,被输入垂直同步信号和相对于所述垂直同步信号延迟一段与扫描线总条数的 $1/2$ 对应的预定时间的定时信号,

所述触发器电路向设置在前半所述扫描线的所述第二逻辑电路和设置在后半所述扫描线的所述第一逻辑电路提供输出,并向设置在后半所述扫描线上的所述第二逻辑电路和设置在前半所述扫描线上的第一逻辑电路提供反相的输出。

25 4. 权利要求1所记载的液晶显示装置,其特征在于,
所述扫描线驱动电路设有:

- 第一移位寄存器,生成所述第一信号;
- 触发器电路;
- 计数器,生成提供给所述第一移位寄存器和所述触发器电路的定时信号;
- 5 第一逻辑电路,对所述预充电开关控制电路的输出和所述第一移位寄存器的输出进行逻辑运算;
- 开关,基于所述触发器电路的输出,切换所述第一移位寄存器的输出和所述第一逻辑电路的输出; 以及
- 驱动电路,向各所述扫描线提供所述开关的输出,
- 10 所述第一移位寄存器和所述触发器电路,输入垂直同步信号和相对于所述垂直同步信号延迟一段与扫描线总条数的 $1/2$ 对应的预定时间的所述定时信号,
- 所述触发器电路,向设置在前半所述扫描线上的所述开关提供输出,并向设置在后半所述扫描线上的所述开关提供反相的输出。
- 15 5. 一种液晶显示装置,其特征在于,设有:
- 液晶面板,像素在其上矩阵状排列;
- 扫描线,有选择地扫描位于所述液晶面板上同一行方向的像素群;
- 信号线,向位于所述液晶面板上同一列方向的像素群提供图像信
- 20 号;
- 信号线驱动电路,向所述信号线输出所述图像信号;
- 扫描线驱动电路,依次向所述各所述扫描线提供一帧周期内包含第一信号和第二信号的扫描线信号; 以及
- 门阵列,向所述信号线驱动电路提供在水平扫描期间分割为图像
- 25 显示和黑信号而构成的所述图像信号,向所述扫描线驱动电路提供控制水平扫描期间所述图像信号的显示定时的图像周期控制信号和控制所述黑信号的显示定时的黑周期控制信号,
- 所述扫描线驱动电路设有:

第一移位寄存器,生成将所述图像信号写入所述像素的所述第一信号;

第二移位寄存器,生成将所述黑信号写入所述像素的所述第二信号;

- 5 计数器,生成提供给所述第二移位寄存器的定时信号,用以使所述第二移位寄存器的驱动相对于所述第一移位寄存器的驱动延迟预定的时间;

第一逻辑电路,对所述图像周期控制信号和所述第一移位寄存器的输出进行逻辑运算;

- 10 第二逻辑电路,对所述黑周期控制信号和所述第二移位寄存器的输出进行逻辑运算;

第三逻辑电路,对所述第一逻辑电路的输出和所述第二逻辑电路的输出进行逻辑运算; 以及

驱动电路,向各所述扫描线提供所述第三逻辑电路的输出。

- 15 6. 一种液晶显示装置,其特征在于,设有:

液晶面板,像素在其上矩阵状排列;

扫描线,有选择地扫描位于所述液晶面板上同一行方向的像素群;

- 20 信号线,向位于所述液晶面板上同一列方向的像素群提供图像信号;

信号线驱动电路,向所述信号线输出所述图像信号;

扫描线驱动电路,依次向各所述扫描线提供一帧周期内包含第一信号和第二信号的扫描线信号; 以及

- 25 门阵列,向所述信号线驱动电路提供在水平扫描期间分割为图像显示和黑信号而构成的所述图像信号,并向所述扫描线驱动电路提供控制水平扫描期间所述图像信号的显示定时的图像周期控制信号和控制所述黑信号的显示定时的黑周期控制信号,

所述扫描线驱动电路设有:

第一移位寄存器,生成将所述图像信号写入所述像素的所述第一信号;

触发器电路,生成将所述黑信号写入所述像素的所述第二信号;

5 计数器,生成提供给所述第一移位寄存器和所述触发器电路的定时信号;

第一逻辑电路,对所述图像周期控制信号和所述第一移位寄存器的输出进行逻辑运算;

第二逻辑电路,对所述黑周期控制信号和所述第一移位寄存器的输出进行逻辑运算;

10 第三逻辑电路,对所述第一逻辑电路的输出和所述第二逻辑电路的输出进行逻辑运算; 以及

驱动电路,向各所述扫描线提供所述第三逻辑电路的输出,

15 所述第一移位寄存器和所述触发器电路输入垂直同步信号和相对于所述垂直同步信号延迟一段与扫描线总条数的 $1/2$ 对应的预定时间的所述定时信号,

所述触发器电路向设置在前半所述扫描线上的所述第一逻辑电路和设置在后半所述扫描线上的所述第二逻辑电路提供输出,并向设置在后半所述扫描线上的所述第二逻辑电路和设置在前半所述扫描线上的所述第一逻辑电路提供反相的输出。

20 7. 一种液晶显示装置,其特征在于,设有:

液晶面板,像素在其上矩阵状排列;

扫描线,有选择地扫描位于所述液晶面板上同一行方向的像素群;

25 信号线,向位于所述液晶面板上同一列方向的像素群提供图像信号;

信号线驱动电路,向所述信号线输出所述图像信号;

扫描线驱动电路,依次向各所述扫描线提供一帧周期内包含第一信号和第二信号的扫描线信号; 以及

门阵列,向所述信号线驱动电路提供在水平扫描期间分割为图像显示信号和黑信号而构成的所述图像信号,向所述扫描线驱动电路提供控制水平扫描期间所述图像信号的显示定时的图像周期控制信号和控制所述黑信号的显示定时的黑周期控制信号,

5 所述扫描线驱动电路设有:

第一移位寄存器,生成将所述图像信号写入所述像素的所述第一信号;

触发器电路;

10 计数器,生成提供给所述第一移位寄存器和所述触发器电路的定时信号;

第一逻辑电路,对所述图像周期控制信号和所述第一移位寄存器的输出进行逻辑运算;

第二逻辑电路,对所述黑周期控制信号和所述第一移位寄存器的输出进行逻辑运算;

15 开关,基于所述触发器电路的输出,切换所述第一逻辑电路的输出和所述第二逻辑电路的输出; 以及

驱动电路,向各所述扫描线提供所述开关的输出,

20 所述第一移位寄存器和所述触发器电路输入垂直同步信号和相对于所述垂直同步信号延迟一段与扫描线总条数的 $1/2$ 对应的预定时间的所述定时信号,

所述触发器电路,向设置在前半所述扫描线上的所述开关提供输出,向设置在后半所述扫描线上的所述开关提供反相的输出。

8. 一种液晶显示装置驱动方法,其特征在于,

所述液晶显示装置设有:

25 液晶面板,像素在其上矩阵状排列;

扫描线,有选择地扫描位于所述液晶面板上同一行方向的像素群;

信号线,向位于所述液晶面板上同一列方向的像素群提供图像信

- 号;
- 信号线驱动电路, 向所述信号线输出所述图像信号;
- 图像信号开关, 连接在所述信号线和所述信号线驱动电路之间;
- 图像信号开关控制电路, 控制所述图像信号开关;
- 5 预充电电压供给电路, 向所述信号线提供与黑信号相当的预充电电压;
- 预充电开关, 连接在所述信号线和所述预充电电压供给电路之间;
- 预充电开关控制电路, 控制所述预充电开关; 以及
- 10 扫描线驱动电路, 依次向各所述扫描线提供一帧周期内包含第一信号和第二信号的扫描线信号,
- 所述驱动方法包括以下步骤:
- 所述扫描线驱动电路提供所述第一信号, 且在所述图像信号开关成为 ON 的期间, 将所述图像信号写入所述像素; 以及
- 15 所述扫描线驱动电路提供所述第二信号, 且在所述预充电开关成为 ON 的期间, 将所述预充电电压写入所述像素。

液晶显示装置及其驱动方法

5 技术领域

本发明是液晶显示装置及其驱动方法的发明，特别是，主要涉及显示动态图像的液晶显示装置及其驱动方法。

背景技术

10 以前的图像显示装置，大致分成脉冲型显示装置和保持型显示装置两类，脉冲型显示装置只在相对帧周期而言十分短暂的时间内显示图像（例如，CRT），而保持型显示装置直至进行新的图像写入为止，一直保持前一帧图像显示（例如，液晶显示装置）。

15 脉冲型显示装置与保持型显示装置相比，特别是在保持型显示装置上，显示动态图像时有产生残留图像的问题。这是由于眼球跟随性运动和积分效应造成的。也就是由于眼球跟随性运动，在对象物运动方向上连续运动，于是在此期间通过视线来自对象物的光刺激累积响应造成的。但是，即便眼球随着对象物移动，在同一帧周期内图像不变化的保持型显示装置上，也是对象物运动越快，动态分辨率的下降越显著。

20 为了解决上述保持型显示装置的问题，研究了专利文献1所描述的液晶显示装置。在该专利文献1中提出了这样一种驱动方法，即在一帧周期内设有显示图像的周期和写入黑信号、显示黑图像的周期，尽管仍旧是保持型显示装置，但却接近脉冲型显示驱动的驱动方法。

25 [专利文献1]特开2002-41002号公报

专利文献1中，由于在一帧周期内设有显示图像的周期和写入黑信号、显示黑图像的周期，所以由门阵列提供的图像信号是一帧周期在水平扫描周期内分成图像信号部分和黑信号部分，这些部分交替地

周期地反复进行的信号。因此，在专利文献1中，必须向图像提供一个与用一般的液晶显示装置只有图像信号的信号不同的信号，必须使用与一般的液晶显示装置不同的门阵列，从而造成成本上升问题。

5 另外，在水平扫描周期内，有时要构造一种向像素提供分割为图像信号部分和黑信号部分的信号的液晶显示装置，在专利文献1中写入图像信号的扫描线信号(第一信号)和写入黑信号的扫描线信号(第二信号)，相位是错开的，所以用简单的移位寄存器构成的扫描线驱动电路上无法生成。因此，在专利文献1上，必须采取与以前的电路结构不同的扫描线驱动电路，造成成本上升的问题。

10 这里，本发明旨在提供一种不将图像信号分割为图像信号和黑信号，而是在一帧周期内写入图像信号后使写入黑信号成为可能的液晶显示装置及其驱动方法。另外，本发明旨在提供一种不采用特殊的电路结构而能产生具有不同相位差的扫描线信号的扫描线驱动电路的液晶显示装置。

15

发明内容

本发明解决问题的手段，是一种液晶显示装置，包括：液晶面板，其上液晶显示元件构成的像素排列成矩阵；扫描线，有选择地扫描位于液晶面板同一行位置的像素群；信号线，向液晶面板上同一列位置
20 上像素群提供图像信号；信号线驱动电路，向信号线输出图像信号；图像信号开关，连接信号线和信号线驱动电路；图像信号线开关控制电路，控制图像信号开关；预充电电压供给电路，向信号线提供相当于黑信号的预充电电压；预充电开关，连接信号线和预充电电压供给电路；预充电开关控制电路，控制预充电开关；以及扫描线驱动电路，
25 在一帧周期内依次分别向各扫描线提供包含第一信号和第二信号的扫描线信号。从扫描线驱动电路提供第一信号期间，图像信号开关处于ON(通)状态，以此向像素写入图像信号，在提供第二信号期间，只有预充电开关处于ON状态，以此向像素写入预充电电压。

在本发明的液晶显示装置中,在从扫描线驱动电路提供第一信号期间,图像信号开关成为 ON 状态, 以此向像素写入图像信号,在提供第二信号期间,只有预充电开关成为 ON 状态,以此向像素写入预充电电压,由于采取这样的结构,在水平扫描信号周期内,不必将信号分割为图像信号和黑信号,故可以使用一般的图像信号,不必采用特殊的门阵列,故可抑制成本上升。

附图说明

- 图 1 是本发明实施例 1 的液晶显示装置的结构图;
- 10 图 2 是本发明实施例 1 的液晶显示装置的信号波形图;
- 图 3 是本发明实施例 2 的扫描线驱动电路的结构图;
- 图 4 是本发明实施例 2 的扫描线驱动电路的信号波形图;
- 图 5 是本发明实施例 2 变形例的扫描线驱动电路的结构图;
- 图 6 是本发明实施例 3 的扫描线驱动电路的结构图;
- 15 图 7 是本发明实施例 3 的扫描线驱动电路的信号波形图;
- 图 8 是本发明实施例 3 变形例的扫描线驱动电路的结构图;
- 图 9 是本发明实施例 4 的扫描线驱动电路的结构图;
- 图 10 是本发明实施例 4 的扫描线驱动电路的信号波形图;
- 图 11 是本发明实施例 4 变形例的扫描线驱动电路的结构图;
- 20 图 12 是本发明实施例 5 的扫描线驱动电路的结构图;
- 图 13 是本发明实施例 5 变形例的扫描线驱动电路的结构图;
- 图 14 是作为本发明的液晶显示装置的结构图;
- 图 15 是作为本发明的液晶显示装置的信号波形图;
- 图 16 是显示本发明液晶显示装置显示实例的图。

25 符号说明

- | | | |
|-----------|---------------|------------|
| 1 液晶显示装置 | 10 门阵列 | 20 动作判定处理部 |
| 30 图像信号开关 | 31 图像信号开关控制电路 | |
| 40 预充电开关 | 41 预充电电压供给电路 | |

- 42 预充电开关控制电路 60 液晶模块 61 液晶面板
 62 扫描线 63 信号线 64 像素 65 TFT
 70 扫描线驱动电路 71 第一移位寄存器 72 第二移位寄存器
 73 计数器 74, 80, 82, 83, 84, 85 AND 电路
 5 75, 79 OR 电路 76 栅极电平驱动器 77, 81 开关
 78 触发器电路 90 信号线驱动电路 91 源极电平驱动器

具体实施方式

(实施例 1)

10 首先, 向像素提供的信号, 在水平扫描周期内, 分为图像信号部分和黑信号部分时的液晶显示装置的结构示于图 14。图 14 所示的液晶显示装置 1 中设有门阵列 10、动作判定处理部 20 和液晶模块 60。而且, 液晶模块 60 由液晶面板 61、扫描线驱动电路 70 和信号线驱动电路 90 构成。另外, 液晶面板 61 上有多条扫描线 62、与该多条
 15 扫描线 62 交叉的多条信号线 63、矩阵状排列的像素 64 和与像素 62 对应设置的 TFT (薄膜晶体管) 65。

这里, TFT 65 的栅电极连接扫描线 62。TFT 65 的源电极连接信号线 63, TFT 65 的漏电极连接像素 64。这样, 通过控制扫描线 62 的电压, 连接在该扫描线 62 上的 TFT 65, 从信号线 63 向像素 64 送出
 20 图像信号 64, 如此以开关元件的方式动作。

并且, 动作判定处理部 20 基于图像信号和同步信号, 在规定时间内读入一帧图像, 并对连续读入的两帧图像进行相关分析, 判别该两帧图像是静止图像还是动态图像。该判别结果包含在显示方式指示信号中, 送往门阵列 10。门阵列 10 上, 基于从外部送来的图像
 25 信号和同步信号、从动作判定处理部 20 送来的显示方式指示信号, 生成图像信号、扫描线信号和输出控制信号。

这里, 图像信号提供给信号线驱动电路 90, 扫描线信号和输出控制信号提供给扫描线驱动电路 70。然后, 液晶面板 61 由扫描线驱

动电路 70 和信号线驱动电路 90 驱动。扫描线驱动电路 70 含有图中没有示出的移位寄存器,扫描线信号由该移位寄存器依次移位在移位寄存器内传输。再有,扫描线驱动电路 70 用输出控制信号控制输出。

接着说明在图 14 所示的液晶显示装置 1 中,进行 50%占空比的黑写入的驱动方法。首先,图 15 中示出了该驱动方法的信号波形。图 15(a)所示的提供给信号线 63 的信号,是一个在水平扫描周期内分成图像信号和黑信号的信号。另外,图 15 所示的信号波形中,写入像素 64 的电压变处于无电压状态时成为黑显示,所以液晶显示装置 1 是常黑的。

接着,图 15(b), (c) 示出了扫描线驱动电路 70 向液晶面板 61 第一行和第二行的扫描线 62 输出的扫描线信号。连接第一行和第二行的扫描线 62 的像素 64,由扫描线信号的第一信号写入图像信号,使第一行和第二行的像素显示。设液晶面板 61 上扫描线的总线数为 G_{a11} 。于是,在图 15(d)所示的信号波形中,向画面一半的第 $G_{a11}/2$ 条扫描线 62 提供扫描线信号的第一信号。此刻,以图 15(b)所示的信号波形,向第一行扫描线 62 提供扫描线信号的第二信号。图 15(a)所示的黑信号写入与第一行扫描线 62 相连的像素群。此时,液晶显示装置 1 上显示图 16(a)上所示的图像。图 16(a)上,到第画面 $G_{a11}/2$ 行为止,写入图像,但第一行的像素 64 被写入黑。

同样的,提供给第 $(G_{a11}/2)+1$ 行的扫描线 62 的扫描线信号的信号波形示于图 15(e)。连接在第 $(G_{a11}/2)+1$ 行扫描线 62 的像素,由扫描线信号的第一信号写入图像信号。一方面,与此同时,向第二行的扫描线 62 提供图 15(b)所示的扫描线信号的第二信号,第二行的像素 64 由第二信号写入黑信号。此时,液晶显示装置 1 所显示的图像如图 16(b)所示。在图 16(b)中,到画面第 $(G_{a11}/2)+1$ 行为止,写入图像,但是到第二行为止的像素 64 写入黑。以后同样,对于到第 G_{a11} 行为止的扫描线 62,提供扫描线信号。

在图 16(c)中表示第 G_{a11} 行扫描线 62 提供扫描线信号的第一

信号，同时向第 $(Ga11/2)-1$ 行的扫描线 62 提供扫描线信号的第二信号时所显示的图像。接着，在图 16(d)中表示向第一行扫描线 62 提供扫描线信号的第一信号，同时向第 $(Ga11/2)$ 行的扫描线提供扫描线信号的第二信号时所显示的图像。另外，在图 16(e)中表示向第 5 $(Ga11/2)$ 行提供扫描线信号的第一信号，同时向 $Ga11$ 行扫描线 62 提供扫描线信号的第二信号时所显示的图像。如上所述，如形成图 16(a)-(e)的画面显示那样反复进行驱动，便可在液晶显示装置 1 上进行接近脉冲显示的显示。

进行上述驱动时，连接到各扫描线的像素的电压波形，成为如图 10 15(f)、(g)所示。图 15(f)是连接第一行的扫描线 62 的像素的电压波形，第一信号从第一行起到第 $Ga11/2$ 行为止进行扫描期间，显示图像。第一信号从第 $Ga11/2+1$ 行起到第 $Ga11$ 行为止进行扫描期间，成为黑显示。同样地，图 15(g)是连接第 $Ga11/2+1$ 行的扫描线 62 的像素的电压波形，第一信号从第一行起到第 $Ga11/2$ 行为止进行扫描期间，成为黑显示。第一信号从第 $Ga11/2+1$ 行起到第 $Ga11$ 行为止进行扫描期间，显示图像。再有，在图 16(f)中，表示 100%占空比的静止图像的示例，在这种情况下不进行黑显示。

图 15，图 16 说明 50%占空比的情况，但是通过改变写入第二信号的定时，从 $(100/Ga11)\%$ 起到 100%为止，以 $(100/Ga11)\%$ 的间隔，20 可以任意改变占空比。通过上述一系列动作，液晶显示装置 1 在一帧周期期间，用扫描线信号的第一信号写入图像信号，其后用扫描线信号的第二信号写入黑信号，一个画面内的写入和消除可以同时进行，尽管还是保持型显示装置，但可以进行接近脉冲显示的显示。

接着，就提供给像素的信号在水平扫描周期期间不分割为图像信号部分和黑信号部分的本实施例的液晶显示装置进行说明。首先，图 25 1 表示本实施例的液晶显示装置的结构。图 1 所示的液晶显示装置，是具有预充电电路的液晶显示装置。另外，与图 14 相当的部分，均采用相同的附图标记。其中，向扫描线驱动电路 90 提供的图像信号，

如图 15(a) 所示, 不是在水平扫描周期期间分割为图像信号部分和黑信号部分的信号, 而提供是只图像信号部分的信号。

图 1 所示的图像信号开关 30 分别设置在液晶面板 61 的信号线 63 和信号线驱动电路 90 之间, 控制信号线 63 与信号线驱动电路的连接。此外, 图像信号开关控制电路 31 控制图像信号开关 30, 使得在预充电周期以外的周期期间, 连接信号线驱动电路 90 和信号线 63, 从信号线驱动电路 90 的源极电平驱动器 91 输出的图像信号被供给信号线 63。

另外, 在本实施例的液晶显示装置上, 设置预充电电压供给电路 41。在该预充电电压供给电路 41 与液晶面板 61 的信号线 63 之间设有预充电开关 40, 控制信号线 63 与预充电电压供给电路 41 的连接。另外, 预充电开关 40 连接预充电开关控制电路 42。该预充电开关控制电路 42 控制预充电开关 40, 使得只在预充电周期期间, 才连接预充电电压供给电路 41 和信号线 63, 以向信号线 63 提供预充电电压供给电路输出的预充电电压。

图 2 是本实施例的液晶显示装置的信号波形图。另外, 按图 2 所示的信号波形驱动, 进行 50% 占空比的黑写入。而且, 本实施例中, 如图 15(a) 的信号波形所示, 图像信号在水平扫描周期期间内不分割 (图中没有示出)。因此, 在本实施例中, 可以说明这样一种驱动的方法, 它与液晶面板的种类 (常黑、常白) 及驱动方式 (反转驱动) 无关, 所以在不考虑图像信号的情况下, 只用扫描线驱动电路 70 输出的扫描线信号的信号波形进行驱动。

接着, 图 2(a) 是预充电开关控制信号的信号波形, 在水平扫描周期内的预充电周期内预充电开关 40 动作。图 2(b) 是图像信号开关控制信号的信号波形, 在水平扫描周期内的预充电周期以外的周期 (图像信号周期) 内图像信号开关 30 动作。另外, 图 2(c) 表示第一行扫描线驱动电路 70 的扫描线信号, 图 2(d) 表示第二行扫描线驱动电路 70 的扫描线信号。图 2(c) 和图 2(d) 所示的扫描线信号的波形

中,有在一个水平扫描周期期间具有脉冲宽度的第一信号,该第一信号使 TFT 65 成为 ON。

在 TFT 65 为 ON 的一个水平扫描周期内,必定分别存在预充电周期和图像信号周期。在该预充电周期期间,图 2(a)所示的预充电开关控制信号从预充电开关控制电路 42 发出,使预充电开关 40 为 ON。由于预充电开关成为 ON,预充电电压供给电路 41 输出的预充电电压提供 5 供给像素群 64,像素群 64 成为黑显示。接着,在预充电结束后的图像信号周期内,图 2(b)所示的图像信号开关控制信号从图像信号开关控制电路 31 发出,使图像信号开关 30 为 ON。由于图像信号开关 30 成为 ON,从信号线驱动电路 90 输出的图像信号提供 10 供给像素群 64,在像素群 64 上显示图像。

从图 2(c)和图 2(d)可知,扫描线信号的第一信号,使第一行和第二行互不重叠地,依次错开定时提供给 TFT 65。第二行以后,扫描线信号的第一信号同样地依次错开定时,提供给 TFT 65,在一帧 15 期间将扫描线信号的第一信号提供给所有扫描线(行)。这样,由扫描线驱动电路 70 选择全部扫描线 62。

若设扫描线总条数(总行数)为 G_{a11} ,则本实施例中,在第 $(G_{a11}/2)+1$ 行上,如图 2(e)所示,扫描线信号的第一信号提供给第 $(G_{a11}/2)+1$ 行的 TFT 65。与此同时,如图 2(c)所示,向第一行的 TFT 65 提供该扫描线信号的第二信号。该扫描线信号的第二信号具有一个预充电周期的脉冲宽度,且与预充电开关控制信号同步。因此,预充电电压被提供给第一行和第 $(G_{a11}/2)+1$ 行的扫描线 62,与该扫描线连接的像素群 64 成为黑显示。 20

在此后的图像信号期间,向第 $(G_{a11}/2)+1$ 行的扫描线提供扫描线信号的第一信号,所以图像信号被写入第 $(G_{a11}/2)+1$ 行的像素群 64。但是,由于向第一行扫描线 62 供给了扫描线信号的第二信号,所以在图像信号期间第一行的 TFT 65 成为 OFF,不向像素群 64 写入 25 图像信号。对于各扫描线 62 也作同样的处理,如图 2(f)所示,通过

向第 Ga11 行提供扫描线信号而结束一个画面的显示。

本实施例中，通过这一连串动作，在一帧期间向各扫描线 62 提供用以写入预充电电压和图像信号的扫描线信号的第一信号，以及用以此后只写入预充电电压的扫描线信号的第二信号。这样，在本实施例的液晶显示装置上，即使不使用分割为图像信号部分和黑信号部分

5 的信号，也能同时进行一个画面的图像写入和消除，进行接近脉冲显示的显示，使残留图像的发生得以抑制。

总之，如图 2(g) 所示，第一行的像素群 64 的显示状态，在从扫描线信号的第一信号和图像信号开关控制信号的 ON 的信号都被提供

10 后到提供扫描线信号的第二信号的期间显示图像，此后成为黑显示。第二行以后也一样，图像显示期间依次错开地显示。图 2(h) 表示第二行像素群 64 的显示状态，图 2(i) 表示第 $(Ga11/2)$ 行的像素群 64 的显示状态，图 2(j) 表示第 Ga11 行的像素群 64 的显示状态。

如上所述，利用本实施例的液晶显示装置及其驱动方法，用预充电

15 电路，设置图像显示之后的黑显示周期，这样，在水平扫描期间，信号即使不分割为图像信号和黑信号，也可进行接近脉冲显示的显示，从而能够防止动态图像的图像残留。

再有，用图 2 所示的信号波形，就 50% 占空比的黑写入的情况进行了说明，但是本实施例的液晶显示装置中，当然可以通过改变只进行预充电的第二信号的定时来设定任意的占空比。另外，在图 1 所示

20 的液晶显示装置中，图像信号开关 30 和预充电开关 40 配置在信号线 63 的两端，但是，当然也可将这两个开关设置在信号线 63 的一端，将两个开关合成一个电路构成。

此外，在本实施例的液晶显示装置中，图像信号开关 30 和信号

25 线 63 一对一地构成，但是，当然也可采用 2 对 1 或 3 对 1 等的多路开关结构。另外，在图 1 所示的液晶显示装置中，图像信号开关 30 和预充电开关 40 等的电路部分与液晶面板 61 分开构成并相互连接，当然也可将该电路部分形成在液晶面板 61 上。

(实施例2)

接着,就实施例2进行说明。在本实施例中,具有实施例1所示的液晶显示装置上的扫描线驱动电路70具体结构。首先,本实施例的扫描线驱动电路70具有两个移位寄存器的结构,以输出具有水平扫描期间脉冲宽度的和预充电期间脉冲宽度的两个扫描线信号(第一信号和第二信号)。

接着,图3示出了本实施例的扫描线驱动电路70的结构。在图3所示的扫描线驱动电路70中,设有以垂直同步信号STV的定时锁存的第一移位寄存器71。该第一移位寄存器71,设置数目与扫描线62条数相等的触发器电路(FF),生成向各扫描线62提供的扫描线信号的第一信号。而且,在图3所示的扫描线驱动电路70中设有输出定时信号的计数器73和以计数器73输出的定时锁存的第二移位寄存器72。再有,定时信号是由计数器73基于扫描线条数设定信号,将水平扫描周期相对于垂直同步信号STV按照预定的扫描线条数错开的定时信号。并且,第二移位寄存器72中设有与扫描线62的条数相同的触发器电路,生成供给各扫描线62的扫描线信号即第二信号。

而且,图3所示的扫描线驱动电路70设有:AND电路74,对第二移位寄存器72的输出和来自预充电开关控制电路42的预充电开关控制信号进行逻辑运算,生成1个预充电周期的脉冲宽度的第二信号;OR电路75,对第一移位寄存器71的输出和AND电路74的输出进行OR逻辑运算;以及栅极电平驱动电路76,调整OR电路75输出信号的电平。再有,AND电路74、OR电路75和栅极电平驱动电路76也按扫描线62的条数设置。

本实施例的扫描线驱动电路70上的信号波形示于图4。现参照图4,具体说明其动作。首先,在图4(a)中,表示按垂直同步信号STV定时锁存的第一移位寄存器71的第一段输出信号(扫描线信号的第一信号)。垂直同步信号STV也被输入到计数器73。计数器73

基于扫描线条数设定信号，向第二移位寄存器 72 提供水平扫描周期相对于垂直同步信号 STV 按预定的扫描线条数错开的定时信号。

然后，第二移位寄存器 72 用计数器 73 的定时信号锁存。在图 4(b) 中，表示被计数器 73 输出的定时信号锁存的第二移位寄存器 72 的第一级的输出信号。由于扫描线信号的第二信号具有一个预充电周期的脉冲宽度，需要将具有一个水平扫描周期的脉冲宽度的第二移位寄存器 72 的输出信号设为一个预充电周期的脉冲宽度。因此，第二移位寄存器 72 的输出信号，在 AND 电路 74 中与预充电开关控制信号进行 AND 运算。图 4(c) 表示预充电开关控制信号。另外，图 4(d) 表示第二移位寄存器 72 的输出信号和预充电开关控制信号作了 AND 运算后的信号。

另外，第一移位寄存器 71 的输出信号和 AND 电路 74 的输出信号在 OR 电路 75 中进行 OR 运算，从栅极电平驱动电路 76 输出，从而成为图 4(e) 所示的输出波形。总之，图 4(e) 所示扫描线驱动电路 70 的输出波形，在一帧周期内，包含能将预充电电压及图像信号写入 TFT 65 的扫描线信号的第一信号，以及此后只能写入预充电电压的扫描线信号的第二信号。再有，图 4 中只说明了第一行的扫描线信号，但不言而喻，在如图 3 所示实施例 1 中，所有扫描线信号都逐个依次进行同样的处理，生成输出信号。

如上所述，依据本实施例的扫描线驱动电路 70，不必在水平扫描周期期间将信号分割为图像信号个黑信号，即可在一帧周期内在图像信号写入之后写入黑信号，然后，实现可根据提供给计数器 73 的扫描线条数设定信号以任意占空比进行预充电的扫描线驱动电路。

(变形例)

再有，图 5 表示本实施例的扫描线驱动电路 70 的变形例。在图 5 所示的扫描线驱动电路 70 中不用计数器 73，而代之以开关 77，在这一点上与图 3 所示的扫描线驱动电路 70 不同。就是说，与图 3 所示的计数器 73 输出的扫描线条数设定信号对应的定时信号，用第一

移位寄存器 71 的输出信号代替, 因此代替计数器 73 设置了图 5 所示的开关 77。该开关 77 可切换成这样, 例如, 将第一移位寄存器 71 的位于第 $Ga11/2+1$ 列的触发器电路的输出信号作为定时信号提供给第二移位寄存器 72。在该结构中, 尽管存在布线数量随着占空比设定数增加而增加的问题, 但若设定数少, 则与图 3 的扫描线驱动电路 70 相比, 电路结构可以简化。

(实施例 3)

接着, 说明实施例 3。在本实施例中, 将实施例 2 的扫描线驱动电路 70 中计数器 73 的设定固定为扫描线条数的 $1/2$, 省去了第二移位寄存器 72。

图 6 表示本实施例的扫描线驱动电路 70 的结构。图 6 所示的扫描线驱动电路 70 中, 计数器 73 输出水平扫描周期相对于垂直同步信号按扫描线总条数的 $1/2$ 错开的定时信号。触发器电路 78 被输入垂直同步信号 STV 和来自计数器 78 的定时信号, 在一帧周期的一半输出高电平状态和低电平状态切换的信号 (以下, 亦称 FF 信号) 和其反相信号 (以下, 亦称 FF 反相信号)。

经 OR 电路 79 将垂直同步信号 STV 和来自计数器 73 的定时信号输入到第一移位寄存器 71。而且, 从第一行到第 $Ga11/2$ 行为止 (以下称作前半行) 的第一移位寄存器 71 的输出中, 包括与 FF 信号一起输入到 AND 电路 80 的部分和与 FF 反相信号及预充电开关控制信号一起输入到 AND 电路 74 的部分。从第 $Ga11/2+1$ 起到第 $Ga11$ 行为止 (以下称作后半行) 的第一移位寄存器 71 的输出中, 包括与 FF 反相信号一起输入到 AND 电路 80 的部分和与 FF 信号及预充电开关控制信号一起输入 AND 电路 74 的部分。另外, 本实施例的扫描线驱动电路 70 中, AND 电路 74 和 AND 电路 80 的输出被输入到 OR 电路 75, OR 电路 75 的输出又经由栅极电平驱动器 76 输入到扫描线 62。

接着, 图 7 示出了本实施例的扫描线驱动电路 70 的信号波形。以下参照图 7 具体说明扫描线驱动电路 70 的动作。首先, 图 7(a) 表

示垂直同步信号 STV。如图 7(b)所示, 计数器 73 输出水平扫描周期相对于该垂直同步信号 STV 按扫描线的总条数 G_{a11} 的 $1/2$ 错开的定时信号 (第 $G_{a11}/2 + 1$ 行的位置上脉冲上升信号)。垂直同步信号 STV 和计数器 73 输出的定时信号被输入到 OR 电路 79, 如图 7(c)所示, 其输出成为第一移位寄存器 71 的输入信号。再有, 如图 7(c)所示, 第一移位寄存器 71 的输入信号是在一帧周期内进行两次锁存的信号。

另一方面, 若输入触发器电路 78 被输入垂直同步信号 STV 和来自计数器 73 的定时信号, 则触发器电路 78 的输出端, 如图 7(d)所示, 输出以一帧周期的一半切换高电平状态和低电平状态的 FF 信号。再有, 从触发器电路 78 输出的是 FF 信号的反相信号即 FF 反相信号, 但图 7 中没有示出。

如图 7(c)所示, 第一移位寄存器 71, 由于在一帧周期内进行两次锁存, 所以各触发器电路输出的信号在一帧周期内含有最初的脉冲和延迟一段与扫描线总条数 G_{a11} 的 $1/2$ 对应的水平扫描周期而输出的第二脉冲。而且, 这两个脉冲都具有相同的一个水平扫描周期的脉冲宽度。

但是, 如图 7(f)至图 7(j)所示, 提供给扫描线 62 的扫描线信号包含具有一个水平扫描周期内的脉冲宽度的第一信号和具有一个预充电周期的脉冲宽度的第二信号。这里, 第一移位寄存器 71 输出的信号, 经 AND 电路 74、80、OR 电路 75 和栅极电平驱动器 76 作为扫描线信号输出, 以下说明其动作。

首先, 从第一行到第 $G_{a11}/2$ 行 (前半行) 为止的第一移位寄存器 71 的输出, 与 FF 信号一起输入到 AND 电路 80。因此, 一帧周期前半的第一移位寄存器 71 的输出, 从 AND 电路 80 作为具有一个水平扫描周期的脉冲宽度的第一信号输出。另外, 前半行的第一移位寄存器 71 的输出, 与 FF 反相信号及预充电开关控制信号一起输入到 AND 电路 74。因此, 一帧周期后半的第一移位寄存器 71 的输出, 从 AND

电路 74 作为具有预充电开关控制信号的脉冲宽度的第二信号输出。

前半行的 AND 电路 74, 80 的输出, 经 OR 电路 75 和栅极电平驱动器 76, 作为图 7(f) 至图 7(h) 所示的扫描线信号输出。图 7(f) 至图 7(h) 所示的扫描线信号, 作为具有延迟一段与第一信号及与扫描线总条数的 1/2 对应的水平扫描周期的第二信号的信号输出。再有, 图 7(e) 表示预充电开关控制信号的信号波形。

另一方面, 从第 $Ga11/2+1$ 行起到第 $Ga11$ 行 (后半行) 为止的第一移位寄存器 71 的输出, 与 FF 反相信号一起输入到 AND 电路 80。因此, 在一帧周期后半的第一移位寄存器 71 的输出, 由 AND 电路 80 作为具有一个水平扫描周期的脉冲宽度的第一信号输出。另外, 后半行的第一移位寄存器 71 的输出, 与 FF 信号和预充电开关控制信号一起输入到 AND 电路 74。因此, 一帧周期的前半的第一移位寄存器 71 的输出, 从 AND 电路 74 作为具有预充电开关控制信号的脉冲宽度的第二信号输出。

后半行的 AND 电路 74, 80 的输出, 经 OR 电路 75 和栅极电平驱动器 76, 作为如图 7(i), 图 7(j) 所示的扫描线信号输出。作为图 7(i), 图 7(j) 所示的扫描线信号输出。图 7(i), 图 7(j) 所示的扫描线信号, 包含第二信号和延迟一段对应于扫描线总条数的 1/2 的水平扫描周期的第一信号。

如上所述, 本实施例的扫描线驱动电路 70, 在水平扫描周期内信号不分割为图像信号和黑信号, 在一帧周期内图像信号写入后使黑信号的写入成为可能, 而且将第二信号相对于第一信号错开一个与扫描线总数的 1/2 对应的水平扫描周期, 亦即将占空比固定在 50%, 以能不设置第二移位寄存器而只用第一移位寄存器 71 构成扫描线驱动电路 70。当然, 即使在扫描线的条数与扫描线驱动电路 70 的输出数不同的情况下, 通过让各自的第一行不一致、各自的第 $(Ga11/2)$ 行一致地连接, 也能跟扫描线驱动电路的输出数与扫描线条数相同的情况一样写入黑信号。

相反地，例如在扫描线驱动电路 70 在液晶面板上形成的、扫描线驱动电路的输出数和扫描线条数相等的情况下，计数器 73 当然也可以采用固定计数器，其计数固定，不需要扫描线数设定信号。

(变形例)

5 图 8 表示本实施例的变形例的扫描线驱动电路 70 的结构图。图 6 所示的扫描线驱动电路 70，在 AND 电路 74，80 中将第一移位寄存器 71 的输出与来自触发器电路 78 的 FF 信号或 FF 反相信号进行 AND 运算，在 OR 电路 75 中进行来自 AND 74，80 输出的 OR 运算。

10 但是，图 8 所示的扫描线驱动电路 70 中不设置 OR 电路 75，而代之以设置开关 81，基于来自触发器电路 78 的 FF 信号将第一移位寄存器 71 的输出和 AND 电路 74 的输出进行切换。图 8 所示的扫描线驱动电路 70 中设置开关 81，从而可不设置 AND 电路 80 且减少布线，能够使电路结构得到简化。

15 下面具体说明图 8 所示的扫描线驱动电路 70 的动作。首先，在第一行起到第 $Ga11/2$ 行为止的开关 81 上，第一移位寄存器 71 的输出连接在图中白色的端子上，被输入第一移位寄存器 71 的输出和预充电开关控制信号的 AND 电路 74 的输出连接在黑色端子上。而且，在输入到开关 81 的 FF 信号为高电平状态时，开关 81 的白色端子侧成为 ON 状态，第一移位寄存器 71 的输出被输出到栅极电平驱动器 20 76。另一方面，输入到开关 81 的 FF 信号为低电平状态时，开关 81 的黑色端子侧成为 ON 状态，AND 电路 74 的输出被输出到栅极电平驱动器 76。由此，扫描线信号在一帧周期内包含一个水平扫描周期的脉冲宽度的第一信号和具有一个预充电周期内的脉冲宽度的第二信号。而且，扫描线信号的第二信号相对于第一信号延迟一段与扫描线 25 总条数的 $1/2$ 对应的水平扫描周期。

接着，在从第 $(Ga11/2)+1$ 行起到第 $Ga11$ 行为止的开关 81 上，第一移位寄存器 71 的输出连接到图中黑色端子侧，AND 电路 74 的输出连接到图中白色端子侧。而且，输入到开关 81 的 FF 信号处于高电

平状态时, 开关 81 白色端子侧成为 ON 状态, AND 电路 74 的输出被输出到栅极电平驱动器 76。另一方面, 输入开关 81 的 FF 信号处于低电平状态时, 开关 81 黑色端子侧成为 ON 状态, 第一移位寄存器 71 的输出被输出到栅极电平驱动器 76。这样, 扫描线信号在一帧周期内包含第一信号和第二信号, 它们分别具有一个水平扫描周期的脉冲宽度和预充电周期的脉冲宽度。而且, 扫描线信号的第一信号相对于第二信号延迟一段与扫描线总数的 $1/2$ 对应的水平扫描周期。

如上所述, 在本实施例中, 信号也不分割为图像信号和黑信号, 能够在一帧周期内写入图像信号后写入黑信号。另外, 不需要 AND 电路 80, 可以减少布线, 从而可简化电路结构。

(实施例 4)

接着, 说明实施例 4。本实施例表示扫描线驱动电路的具体结构, 该电路向扫描线提供扫描线信号的第一信号与第二信号相位错开的扫描线信号。再有, 在本实施例中, 不是设有图 1 所示的图像信号开关 30 和预充电开关 40 等的液晶显示装置, 而是适用于图 14 所示的液晶显示装置的扫描线驱动电路的结构。

图 9 表示本实施例的扫描线驱动电路 70 的结构。图 9 所示的扫描线驱动电路 70 上, 设有用垂直同步信号 STV 锁存的图像信号用的第一移位寄存器 71, 和用计数器 72 输出的定时信号锁存的黑写入用的第二移位寄存器 72。另外, 图 9 所示的扫描线驱动电路 70 中设有: AND 电路 82, 对第一移位寄存器 71 的输出和图像期间信号进行 AND 运算; AND 电路 83, 对第二移位寄存器 72 的输出和黑期间信号进行 AND 运算; OR 电路 75, 被输入 AND 电路 82, 83 的输出; 以及栅极电平驱动器 76, 将 OR 电路 75 的输出提供给扫描线 62。

接着, 图 10 表示本实施例的扫描线驱动电路 70 的信号波形。以下参照图 10, 具体说明本实施例的扫描线驱动电路 70 的动作。首先, 图 10(a) 表示用垂直同步信号 STV 锁存的第一移位寄存器 71 的第一级的输出信号波形。如图 9 所示, 垂直同步信号 STV 也被输入到计数

器 73, 计数器 73 基于扫描线条数设定信号, 将相对于垂直同步信号 STV 延迟一段与预定的扫描线条数对应的水平扫描周期的定时信号提供给第二移位寄存器 72。图 10(b) 示出了用该定时信号锁存的第二移位寄存器 72 的第一级输出信号波形。

5 提供给信号线 63 的信号, 是如图 15(a) 所示的在一个水平扫描周期内分割为图像信号和黑信号的信号波形, 但图 10 中没有示出。本实施例中, 第一移位寄存器 71 的输出信号只写入图像信号, 第二移位寄存器 72 的输出信号只写入黑信号。因此, 需生成只写入图像信号的扫描线信号(第一信号)和只写入黑信号的扫描线信号(第二信号)。

10

首先, 为了生成只写入图像信号的扫描线信号(第一信号), 第一移位寄存器 71 的输出信号和图像周期信号在 AND 电路 82 中进行 AND 运算。这里, 图像周期信号如图 10(c) 所示, 是在整个水平扫描周期内的图像显示周期中成为高电平状态的信号。AND 电路 82 中进行的图 10(a) 的信号波形与图 10(c) 的信号波形之间的 AND 运算的信号波形示于图 10(e)。

15

同样地, 为了生成只写入黑信号的扫描线信号(第二信号), 第二移位寄存器 72 的输出信号与黑信号在 AND 电路 83 上进行 AND 运算。这里, 黑周期信号, 如图 10(d) 所示, 是在整个水平扫描周期内黑显示周期中成为高电平状态的信号。在 AND 电路 83 进行的图 10(b) 所示的信号波形与图 10(d) 的信号波形的 AND 运算的信号波形示于图 10(f)。另外, 两个 AND 电路 82, 83 的输出由 OR 电路 75 进行逻辑运算, 以此可以给扫描线 62 提供来自栅极电平驱动器 76 的如图 10(g) 所示的扫描线信号。

20

25 图 10(g) 所示的扫描线信号, 在一帧周期内包含与图像信号周期对应的第一信号和与黑信号周期对应的第二信号。该扫描线信号和图 15(a) 所示的信号被提供给 TFT 65, 从而可以设置在一帧周期内显示图像的周期和图像被消除(黑写入)的周期。再有, 第二信号相对于

第一信号延迟一段由计数器 73 设定的与预定扫描线数对应的水平扫描周期。在图 10 中只说明了第一行的扫描线信号，但不言而喻，在所有扫描线信号上都各自依次同样地生成信号。

5 如上所述，依据本实施例扫描线驱动电路 70，不采用特殊的电路也可生成含有相位错开的第一信号和第二信号两个脉冲的扫描线信号。

(变形例)

10 图 11 表示本实施例的变形例的扫描线驱动电路 70 的结构。图 11 所示扫描线驱动电路 70，是一个取代图 9 所示的扫描线驱动电路 70 的计数器 73 而设置开关 77 的实例。开关 77 基于扫描线数设定信号，将在与预定的扫描线数对应的水平扫描周期之后输出的第一移位寄存器 71 的输出作为定时信号供给。

15 采用本变形例，也可以得到与实施例 4 相同的效果，同时采用该结构存在占空比设定数多时布线多的问题，但若设定数少，则可简化电路结构。

(实施例 5)

接着，说明实施例 5。本实施例具有这样的结构：通过将实施例 4 的扫描线驱动电路 70 中计数器 73 的设定固定为扫描线数的 $1/2$ ，省去第二移位寄存器 72。

20 图 12 是本实施例的扫描线驱动电路 70 的结构图。图 12 所示的计数器 73 输出一个相对于垂直同步信号 STV 延迟一段与由扫描线数设定信号设定的总扫描线数的 $1/2$ 对应的水平扫描周期的定时信号。触发器 78 被输入垂直同步信号 STV 和来自计数器 73 的定时信号，输出在一帧周期一半时输出从高电平状态变化为低电平状态的 FF 信号和该信号倒相而成的 FF 反相信号。

25 垂直同步信号 STV 和来自计数器 73 的定时信号在 OR 电路 79 中进行逻辑运算，然而输入到第一移位寄存器 71。从第一行起到第 $G_{all}/2$ 行（前半行）为止的第一移位寄存器 71 的输出中，在 AND 电

路 84 中进行 FF 信号和图像周期信号的 AND 运算。另外，到前半行为止的第一移位寄存器 71 的输出中，在 AND 电路 85 中进行 FF 反相信号和黑周期信号的 AND 运算。AND 电路 84、85 的输出在 OR 电路 75 中运算，其结果经由栅极电平驱动器 76 作为扫描线信号提供给扫描线 62。

另一方面，从第 $(Ga11/2)+1$ 行到第 Ga11 行（后半行）为止，第一移位寄存器 71 的输出，与前半行相反，在 AND 电路 84 中进行 FF 反相信号和图像周期信号的 AND 运算。另外，到后半行为止的第一移位寄存器 71 的输出，在 AND 电路 85 中进行 FF 信号和黑周期信号的 AND 运算，其结果经由栅极电平驱动器 76 作为扫描线信号提供给扫描线 62。

由于上述结果，可生成含有相位错开的图像写入用的第一信号和黑写入用的第二信号两个脉冲的扫描线信号。总之，可以实现这样的液晶显示装置，即对于全部扫描线，在一帧周期内，用第一信号写入图像，用相对第一信号延迟预定时间的第二信号写入黑信号。

如上所述，采用本实施例，不必采用特殊电路，即可生成具有相位错开的第一信号和第二信号两个脉冲的扫描线信号，而且通过将占空比固定在 50%，只用一个移位寄存器即可实现构成扫描线驱动电路 70。

（变形例）

图 13 表示本发明实施例的变形例的扫描线驱动电路 70 的结构。图 13 所示的扫描线驱动电路 70 和图 12 所示的扫描线驱动电路 70 一样，第一移位寄存器 71 的输出与 FF 信号或 FF 反相信号进行 AND 运算之后，不进行两者的 OR，而是基于 FF 信号用开关 81 控制 AND 电路 84，85，所以电路结构得以简化。

如图 13 所示，前半行的第一移位寄存器 71 的输出与图像周期信号进行 AND 运算的 AND 电路 84 的输出，连接到开关 81 的白侧端子，前半行的第一移位寄存器 71 的输出与黑周期信号进行 AND 运算的 AND

电路的输出，连接到开关 81 的黑侧端子。开关 81 的输出在 FF 信号为高电平状态时白侧端子成为 ON 状态，AND 电路 84 的输出作为扫描线信号输出，FF 信号为低电平状态时黑侧端子成为 ON 状态，AND 电路 85 的输出作为扫描线信号输出。

- 5 同样地，后半行的第一移位寄存器 71 的输出与图像周期信号进行 AND 运算的 AND 电路 84 的输出，连接到开关 81 的黑侧端子，后半行的第一移位寄存器 71 的输出与黑周期信号进行 AND 运算的 AND 电路 85 的输出，连接到开关 81 的白侧端子。开关 1 在 FF 信号为高电平状态时，白侧端子成为 ON 状态，AND 电路 85 的输出作为扫描线信号输出，FF 信号为低电平状态时黑侧端子成为 ON 状态，AND 电路 84
- 10 的输出作为扫描线信号输出。

这样，在本变形例中，不采用特殊电路，也能生成含有相位错开的第一信号和第二信号两个脉冲的扫描线信号，可进一步减少布线，从而可简化电路结构。

图 1

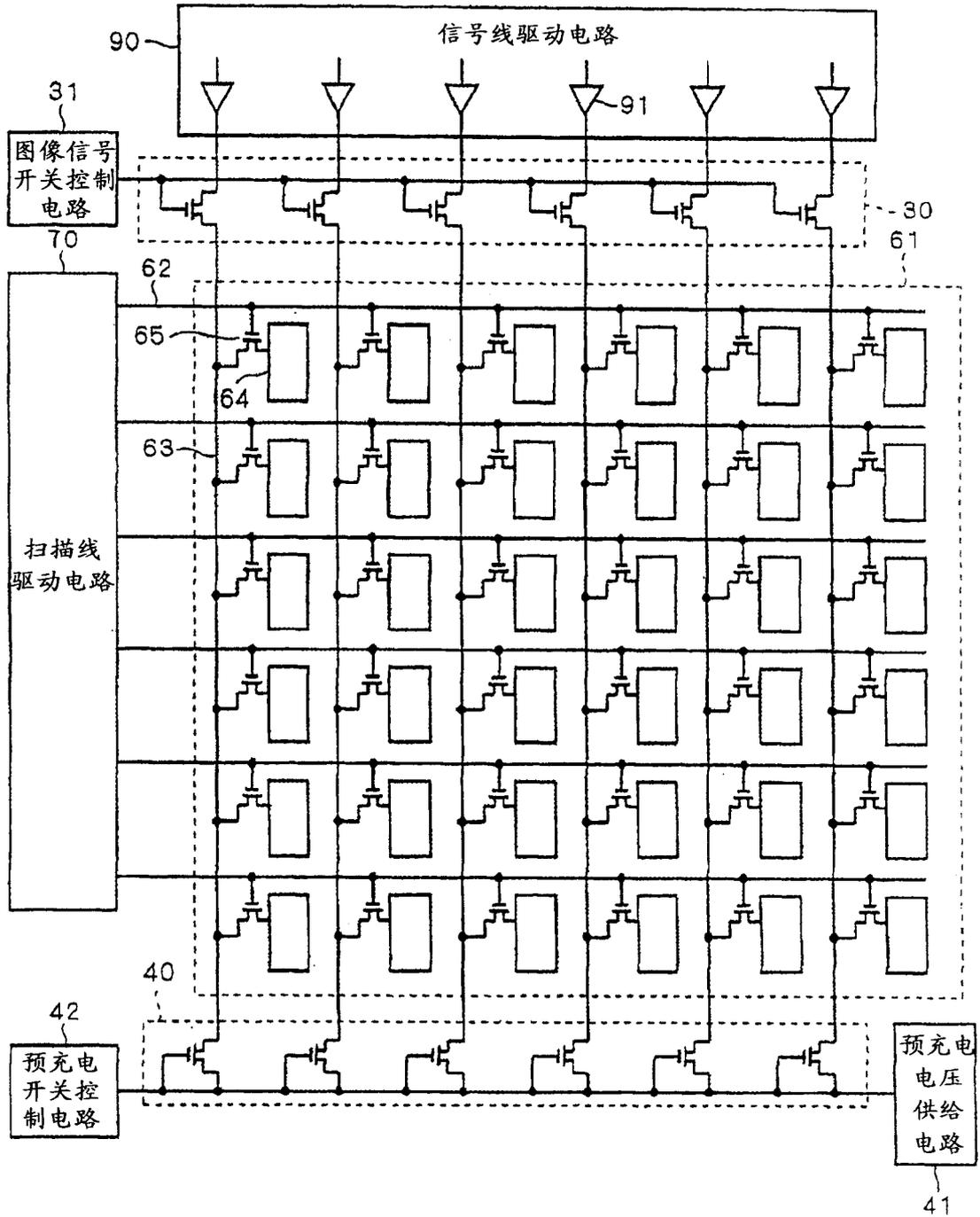


图 2

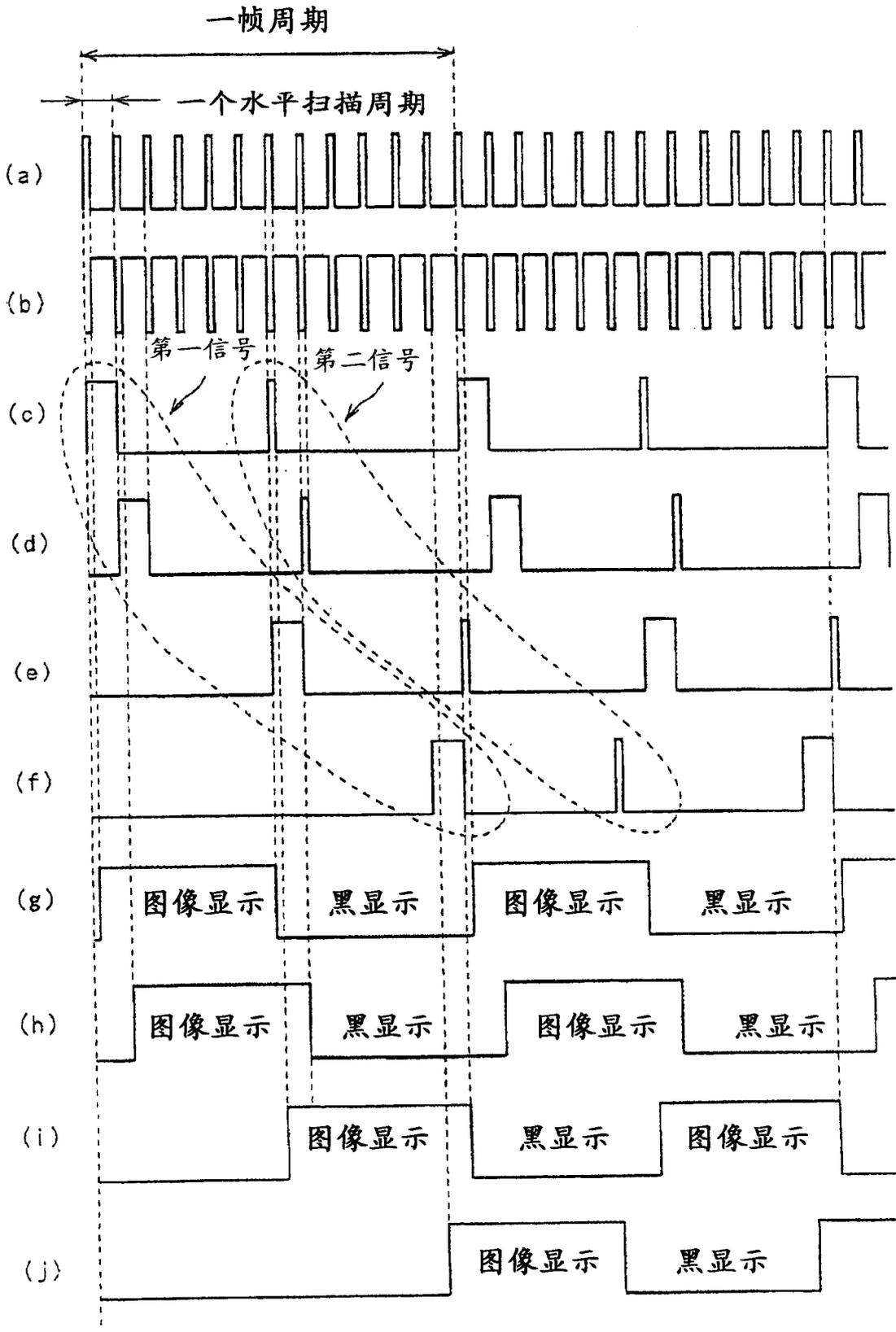


图 3

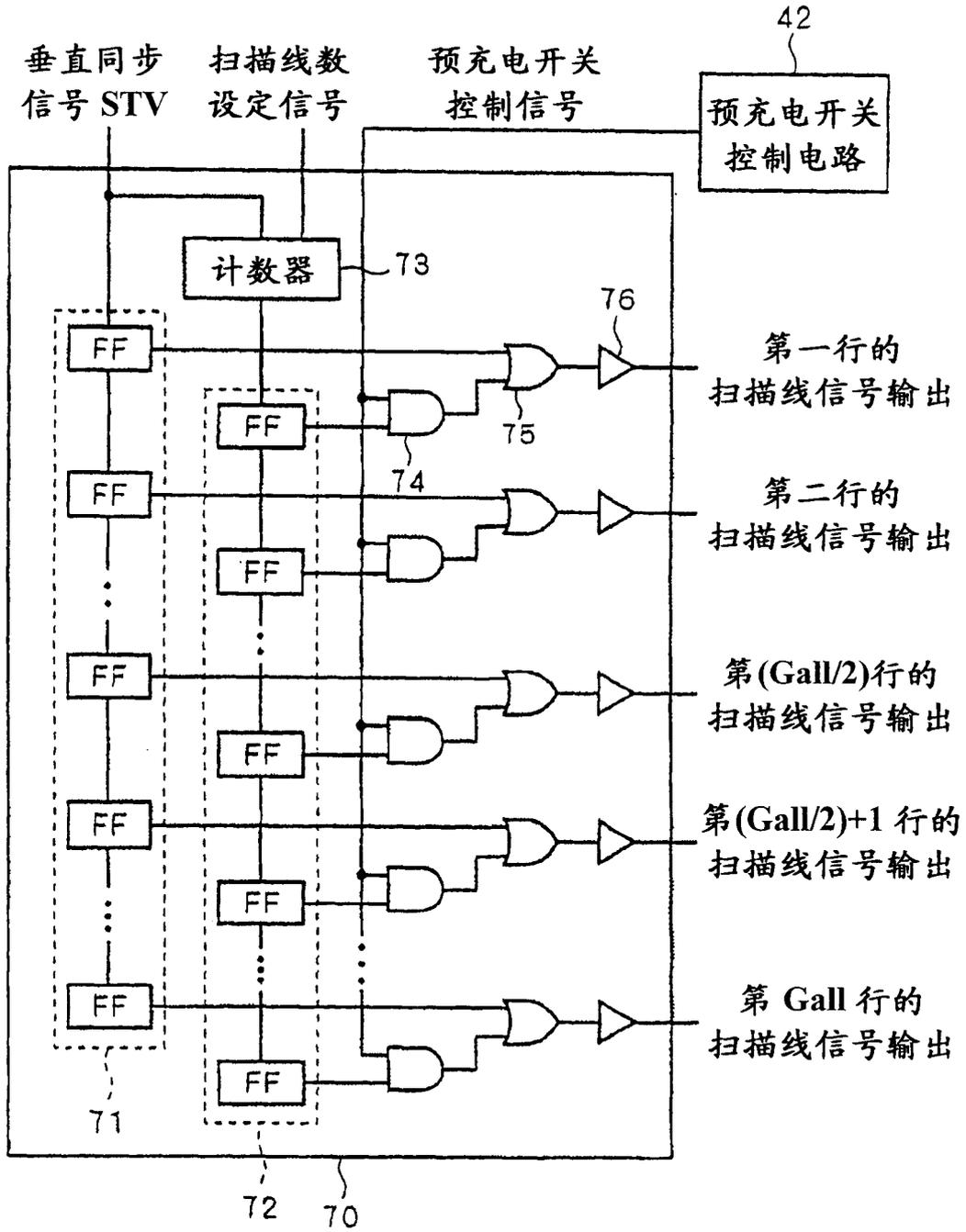


图 4

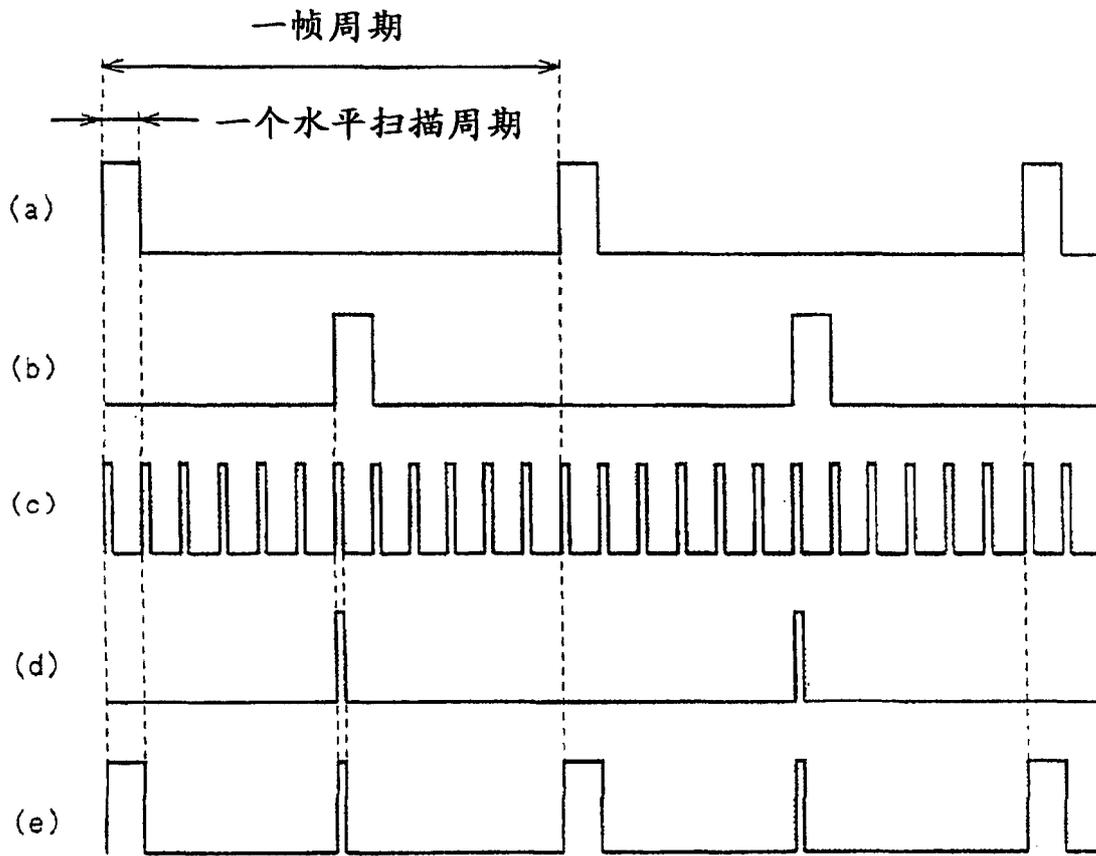


图 5

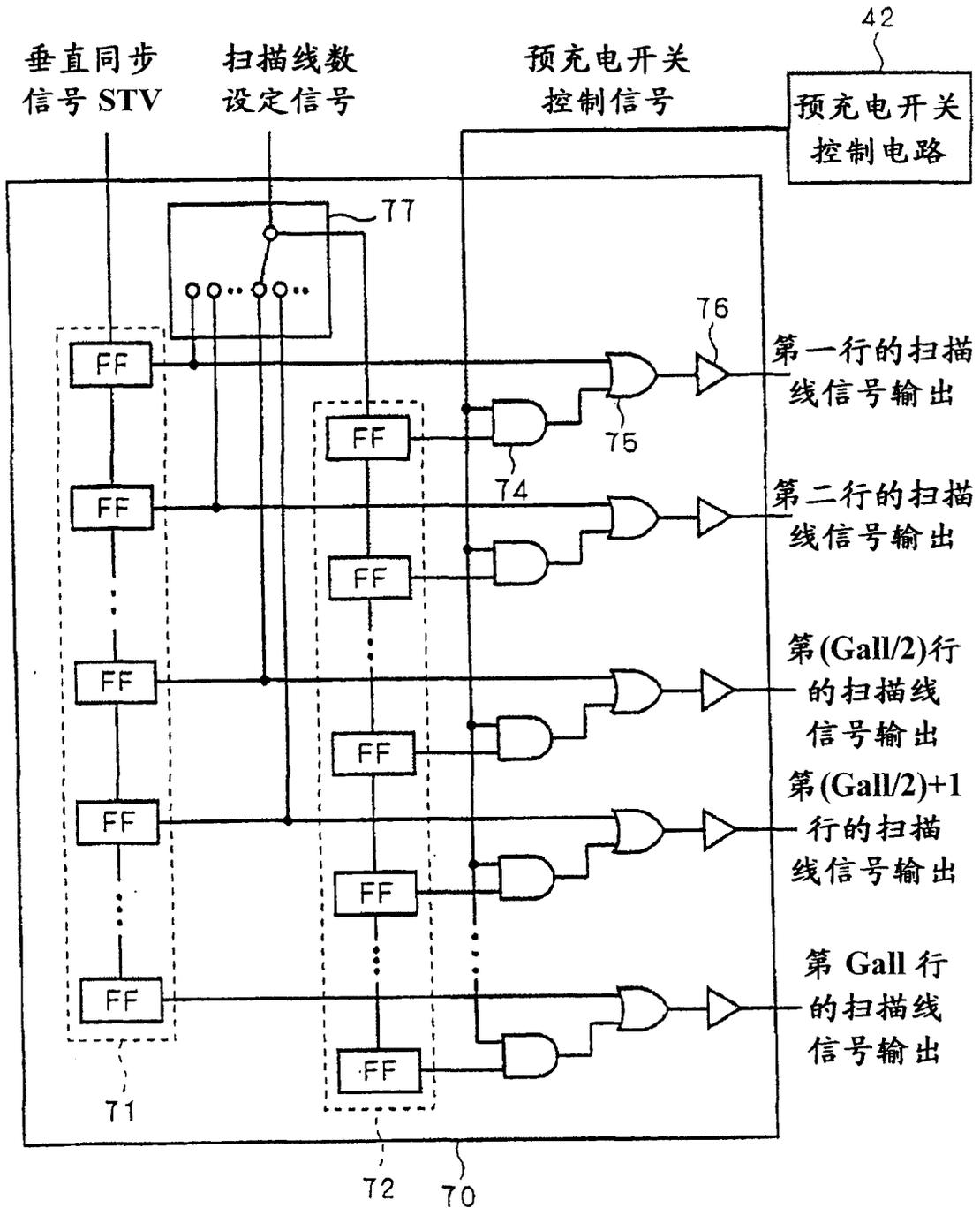


图 6

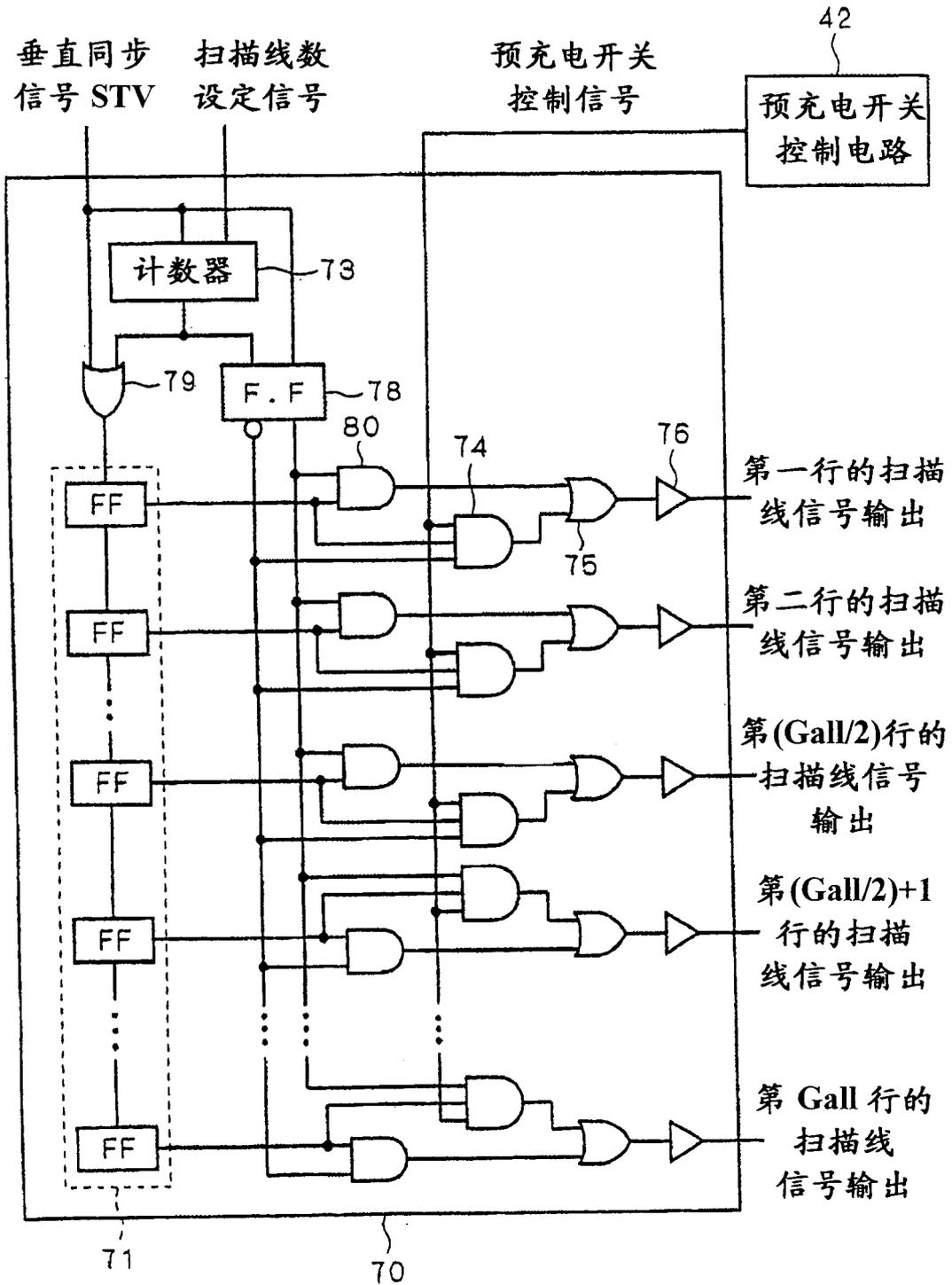


图 7

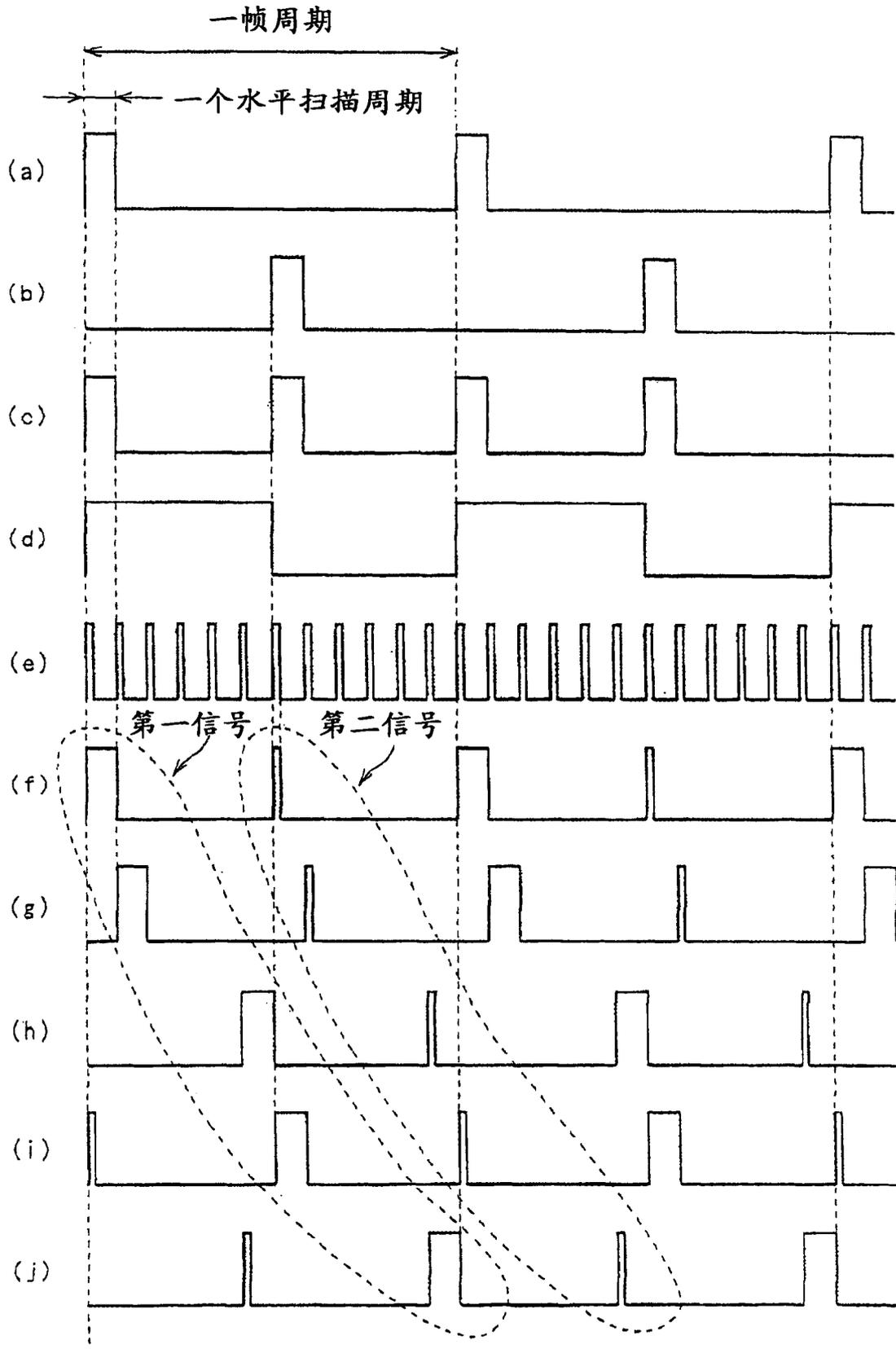


图 8

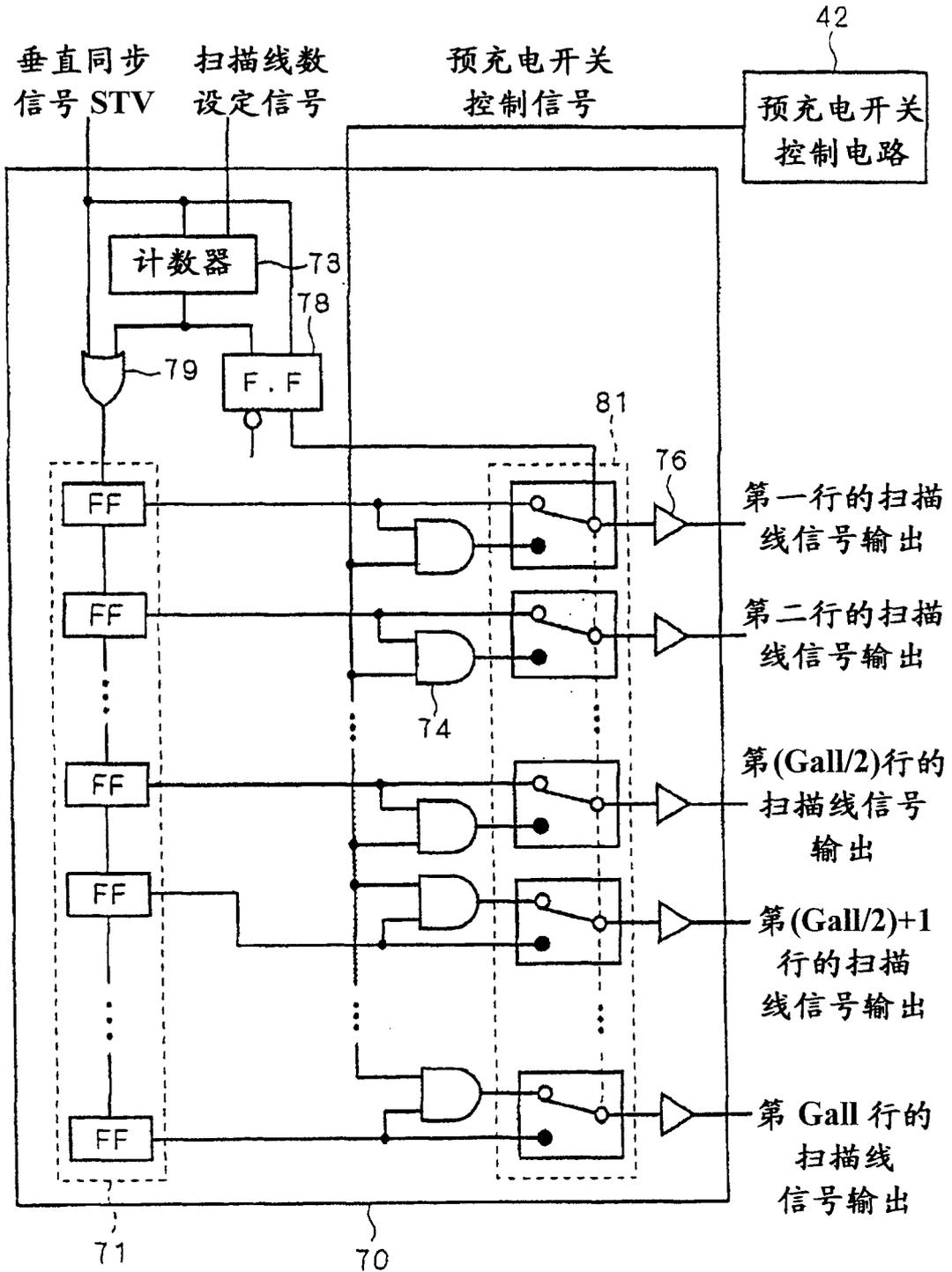


图 9

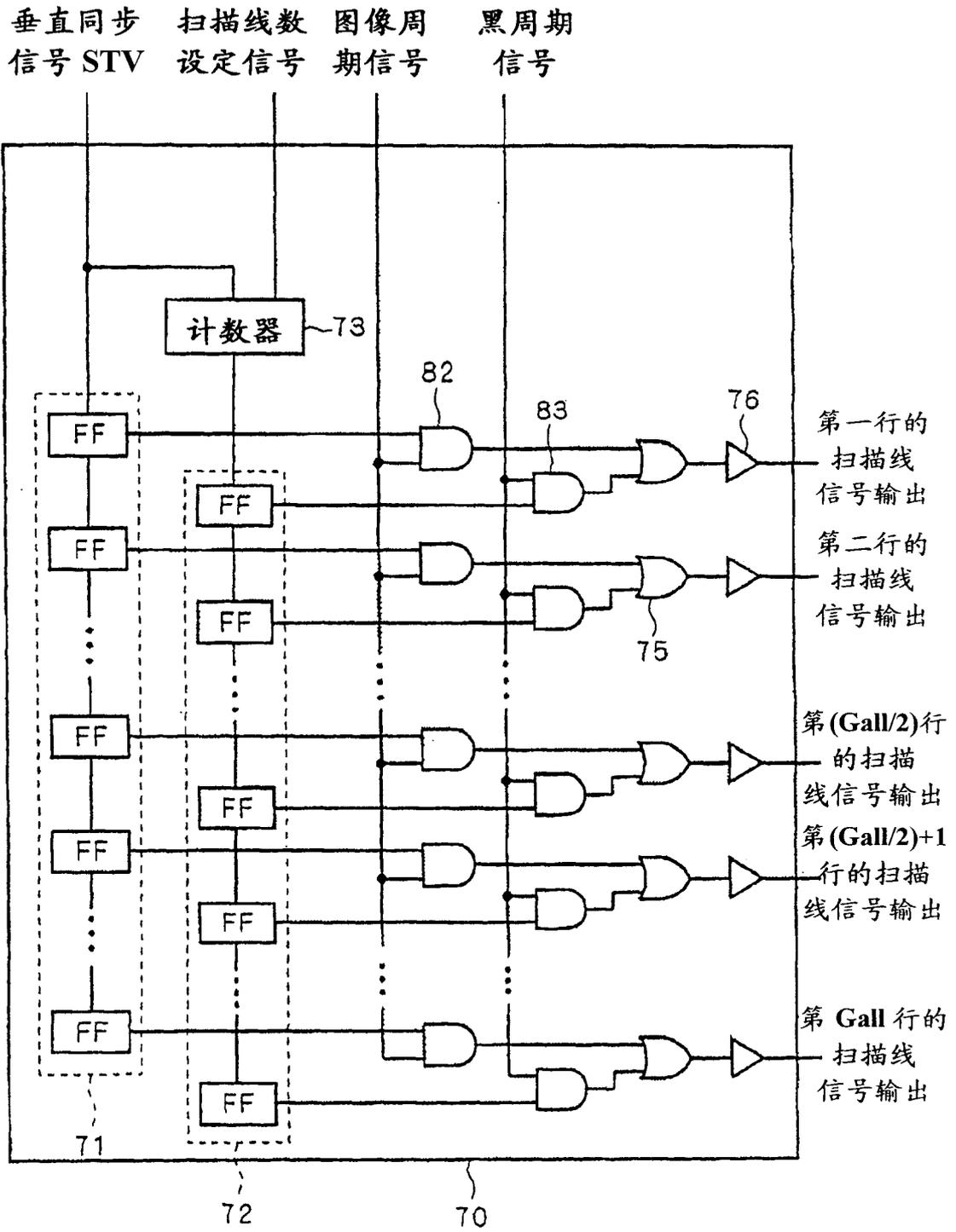


图 10

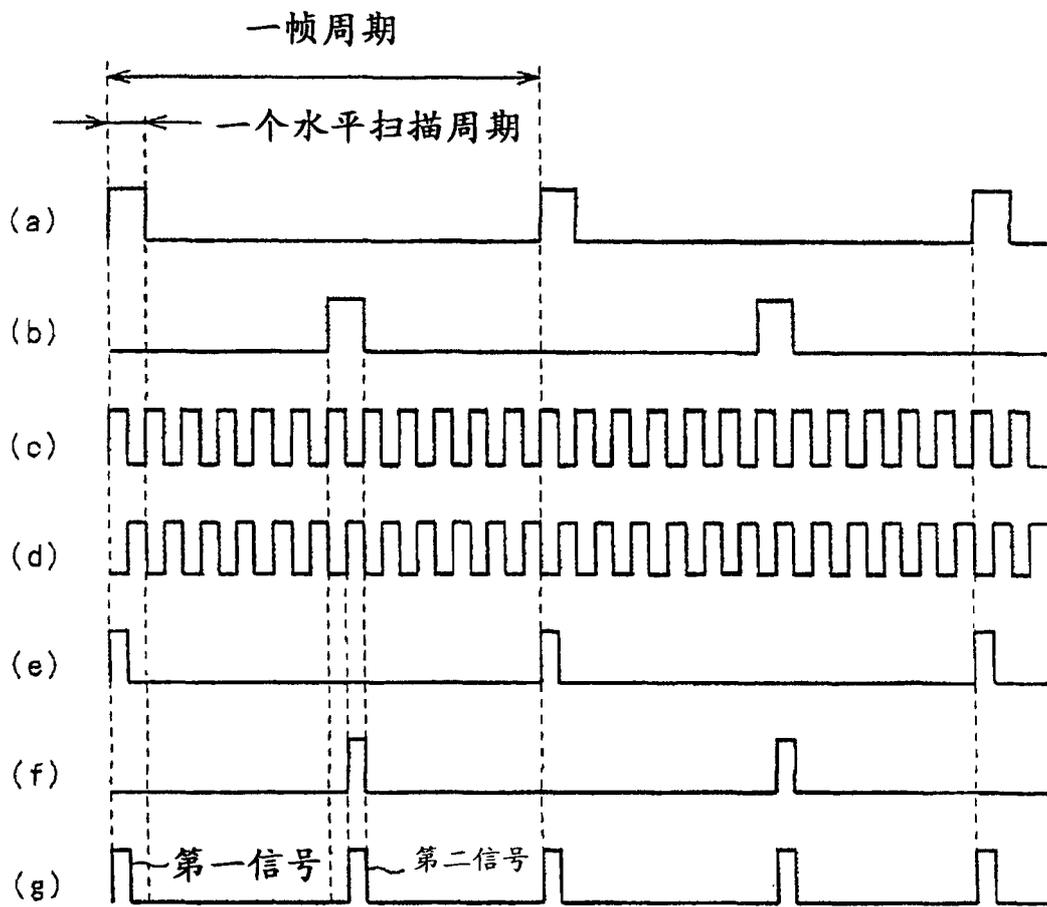


图 11

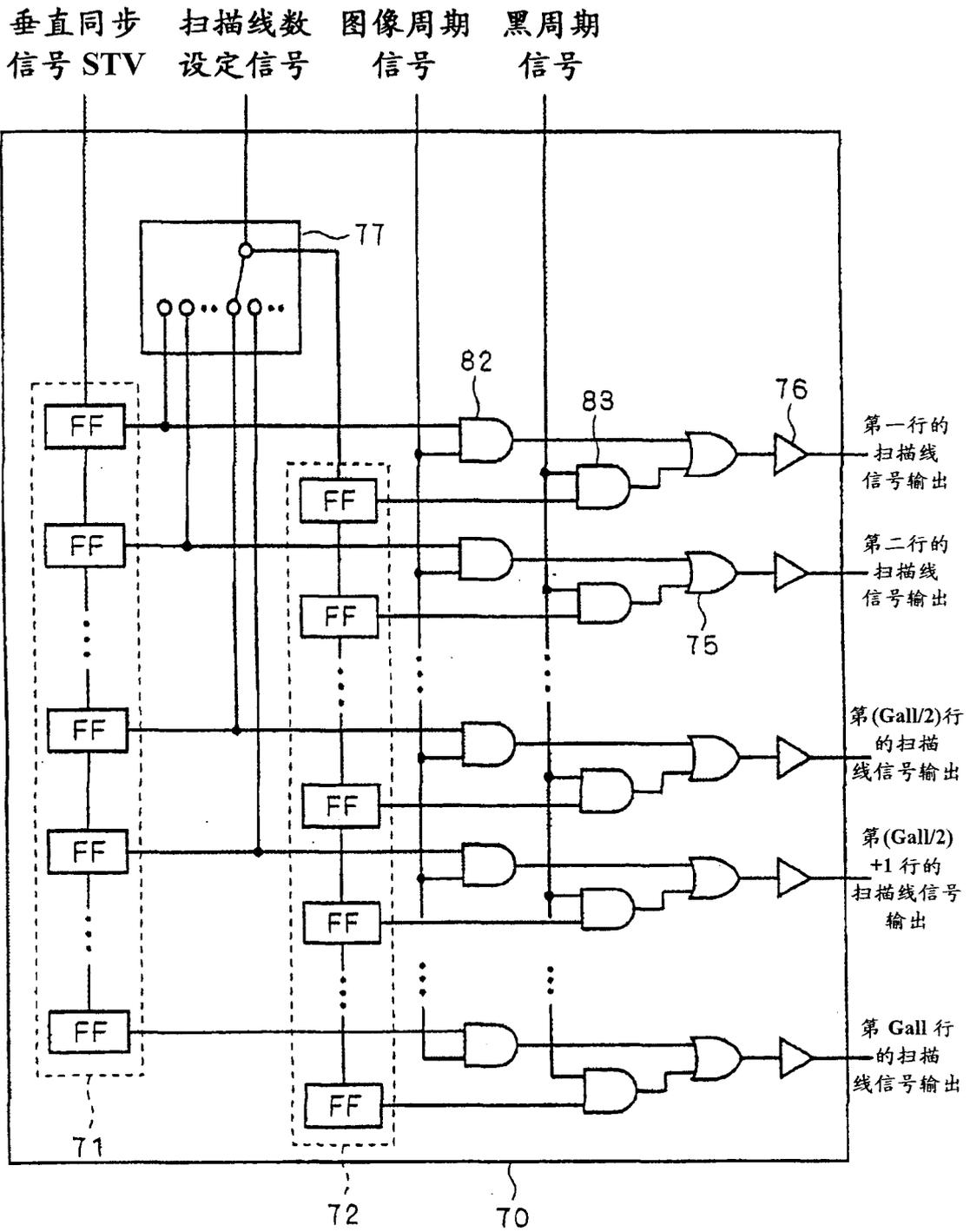


图 12

垂直同步 扫描线数 图像周 黑周期
 信号 STV 设定信号 期信号 信号

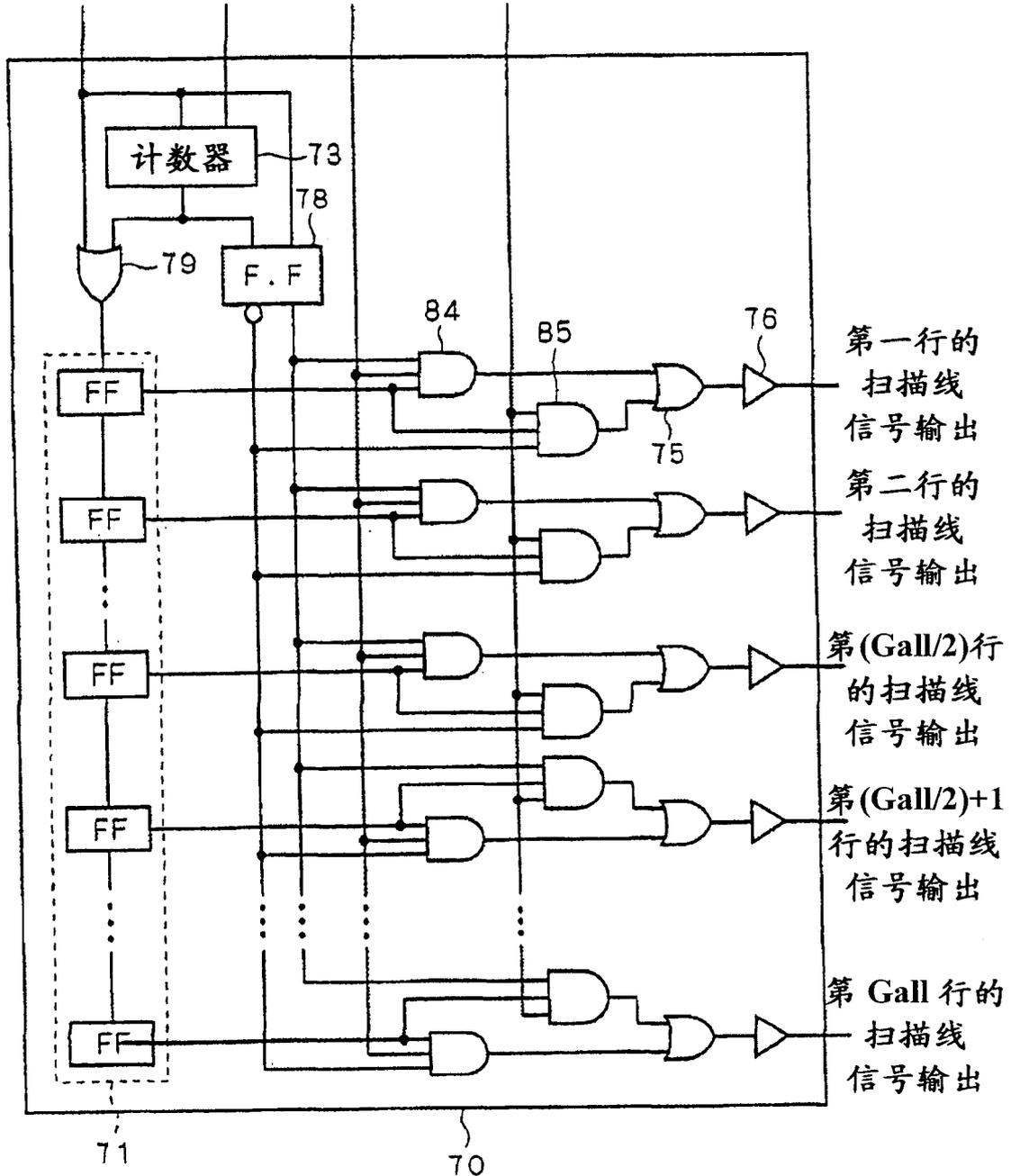


图 13

垂直同步 扫描线数 图像周 黑周期
 信号 STV 设定信号 期信号 信号

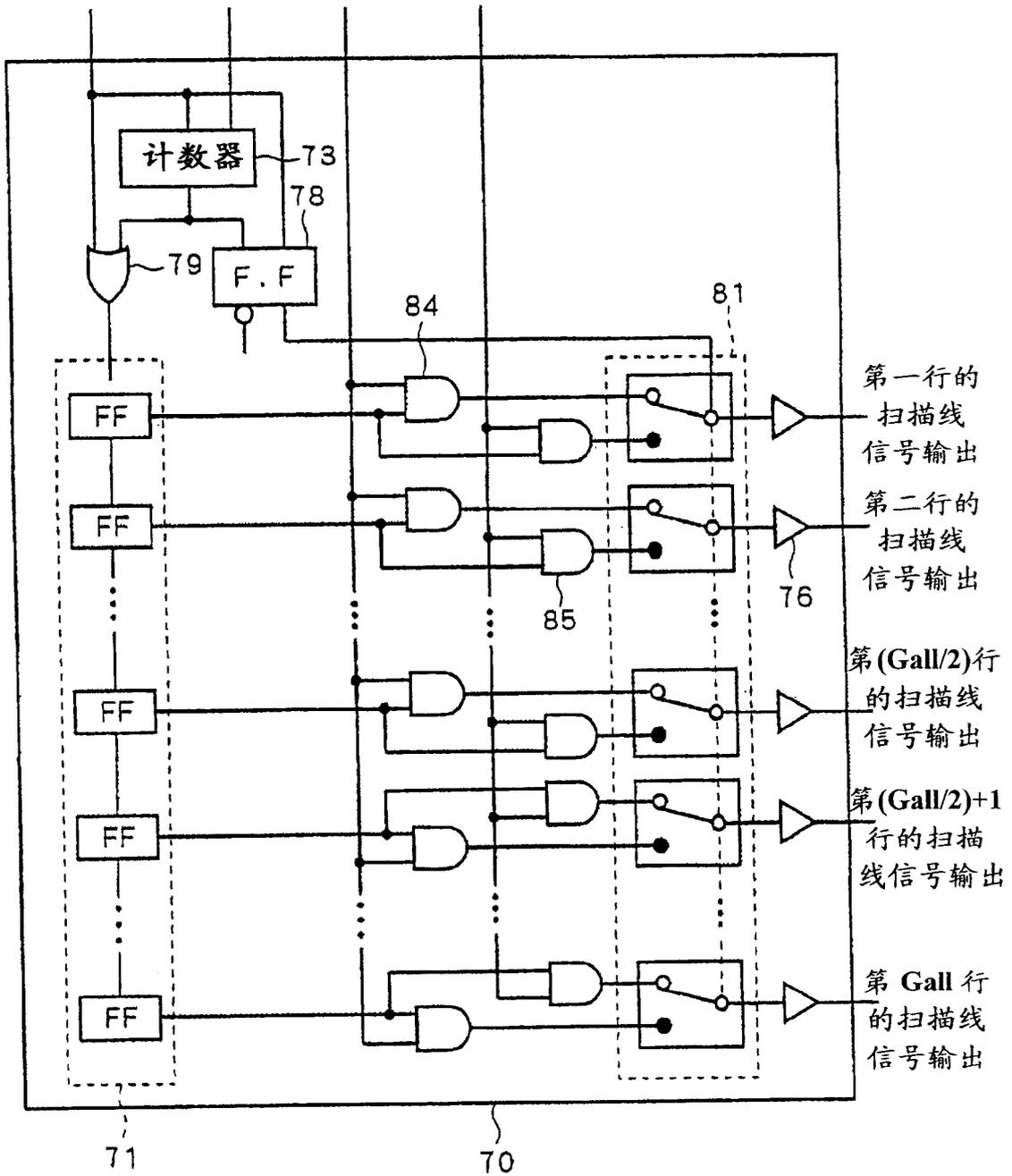


图 14

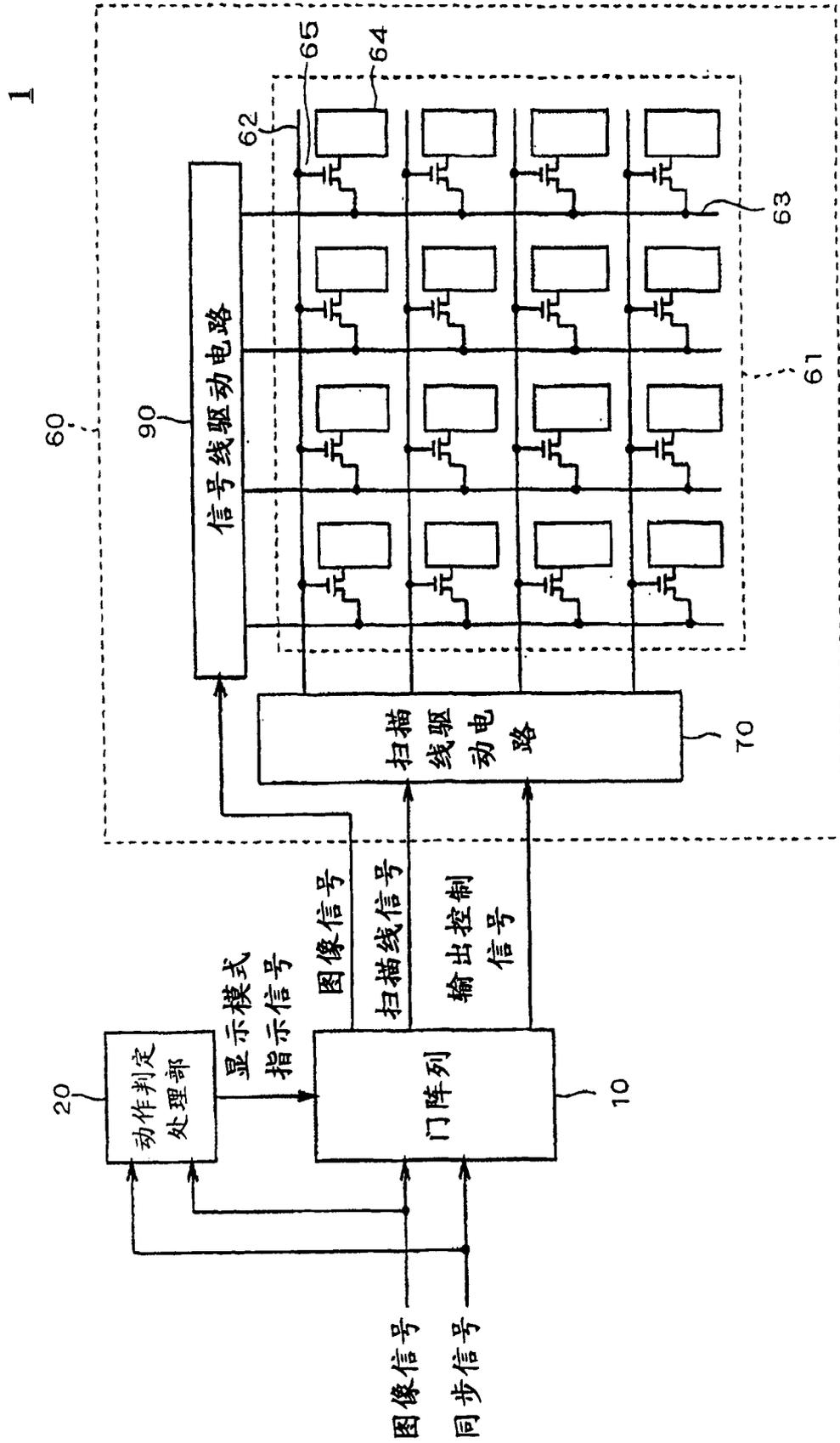


图 15

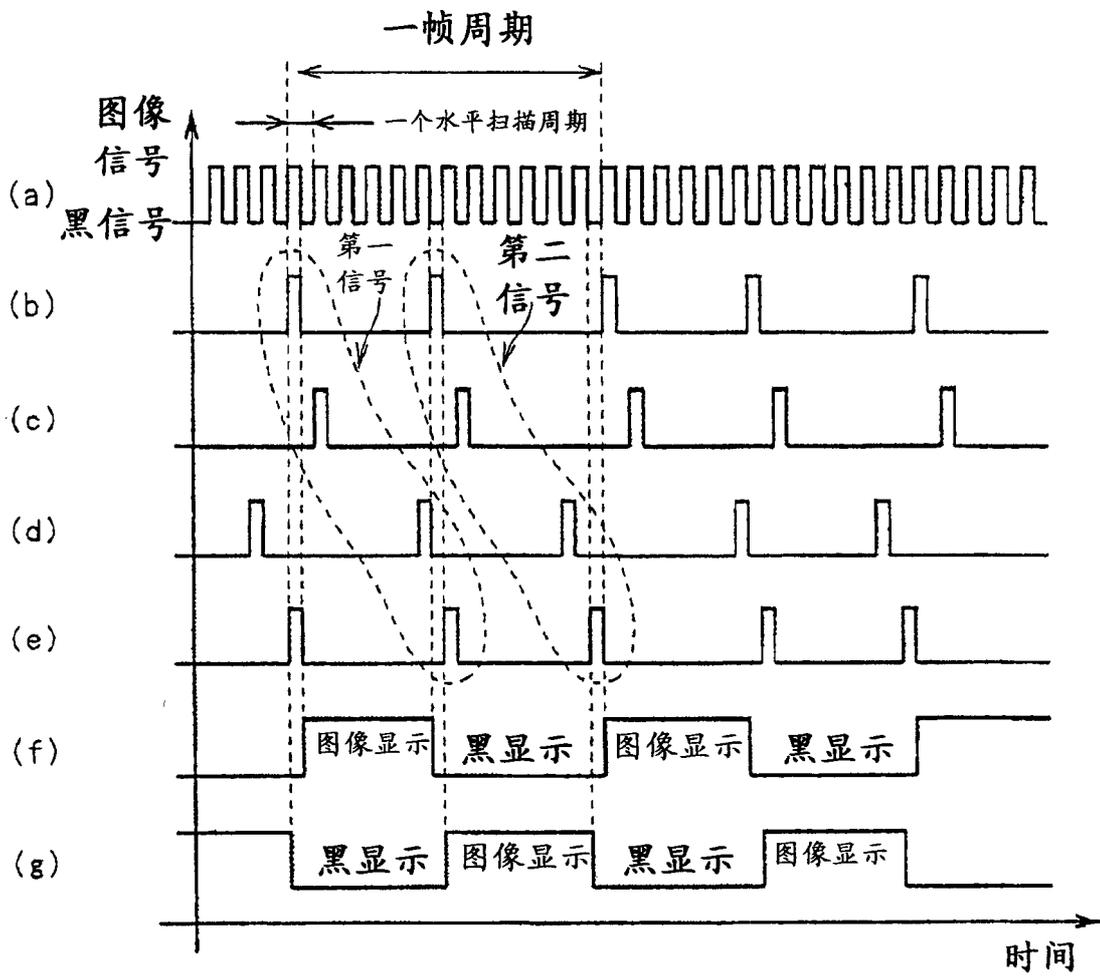
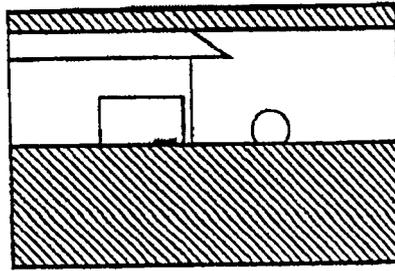
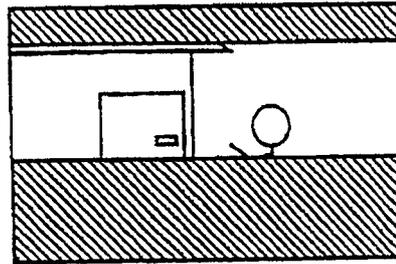


图 16

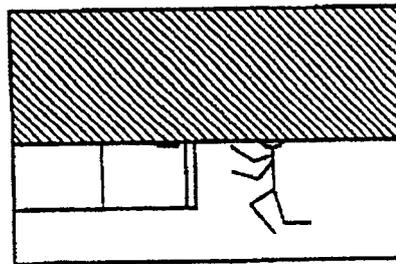
(a)



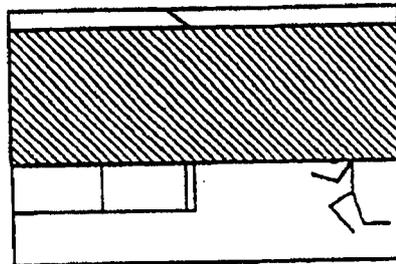
(b)



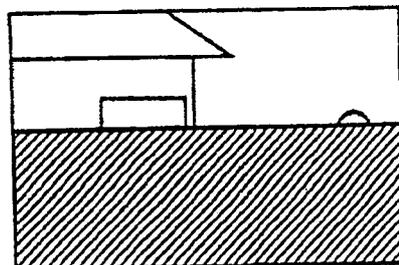
(c)



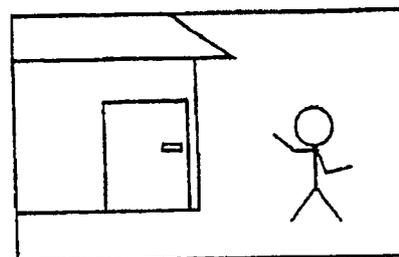
(d)



(e)



(f)



专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	CN1744190A	公开(公告)日	2006-03-08
申请号	CN200510099087.3	申请日	2005-09-02
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	河越尚司		
发明人	河越尚司		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2310/06 G09G2320/106 G09G3/3677 G09G2320/0261 G09G3/3648 G09G2310/0248		
代理人(译)	杨凯		
优先权	2004256726 2004-09-03 JP		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示装置及其驱动方法，该液晶显示装置在水平扫描期间不将信号分割为图像信号和黑信号，而在一帧周期内在写入图像信号之后允许写入黑信号。该液晶显示装置包括像素(64)、连接信号线(63)和信号线驱动电路(90)的图像信号开关(30)、连接扫描线(62)和预充电电压供给电路(41)的预充电开关(40)以及依次向各扫描线提供在一帧周期内包含第一信号和第二信号的扫描线信号的扫描线驱动电路(70)。在扫描线驱动电路(70)提供第一信号期间，图像信号开关(31)成为ON状态，将图像信号写入像素，在提供第二信号期间，只有预充电开关(40)成为ON状态，将预充电电压写入像素。

