

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200710139200.5

[51] Int. Cl.

G02F 1/1343 (2006.01)

G02F 1/1362 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)

[43] 公开日 2008 年 1 月 30 日

[11] 公开号 CN 101114086A

[22] 申请日 2007.7.27

[21] 申请号 200710139200.5

[30] 优先权

[32] 2006.7.27 [33] JP [31] 2006-204624

[71] 申请人 爱普生映像元器件有限公司

地址 日本长野县

[72] 发明人 小野木智英 濑川泰生

[74] 专利代理机构 北京纪凯知识产权代理有限公司
代理人 程伟 王锦阳

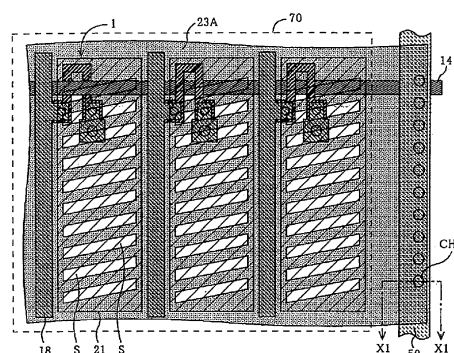
权利要求书 2 页 说明书 9 页 附图 11 页

[54] 发明名称

液晶显示装置

[57] 摘要

本发明提供一种可充分确保对共通电极提供共通电位，且提升像素的开口率以获得明亮显示的 FFS 方式的液晶显示装置。像素电极(21)是以第一层透明电极所形成，在该像素电极(21)的上层隔着绝缘膜(22)形成有由第二层透明电极所形成的共通电极(23A)。再者，在上层的共通电极(23A)设有多个开缝 S。共通电极(23A)横跨显示区域(70)的全部像素。共通电极(23A)的端部是连接至配置在显示区域(70)外、且用以提供共通电位 Vcom 的外周共通电位线(50)。而现有例的共通电极辅助线(15)、垫电极(19)则未设置。



- 1.一种液晶显示装置，具备：
衬底；
配置在前述衬底上的显示区域的多个像素；
配置在前述显示区域的外周，且被提供有共通电位的外周共通电位线；并且
各像素具备：像素电极；及通过绝缘膜而配置在该像素电极上，且具有多个开缝，并跨越多个像素而配置的共通电极；
前述共通电极的端部连接在前述外周共通电位线。
- 2.根据权利要求1所述的液晶显示装置，其中，前述外周共通电位线配置在前述开缝的长度方向与外周边所形成的角的夹角较大侧的外周边。
- 3.根据权利要求1所述的液晶显示装置，其中，前述外周共通电位线包围显示区域，且在前述显示区域与前述外周共通电位线之间的空间配置有对前述像素提供显示信号的显示信号线控制电路、或对前述像素提供栅极信号的栅极线控制电路。
- 4.根据权利要求1所述的液晶显示装置，其中，前述外周共通电位线与对前述像素提供显示信号的显示信号线为同一层。
- 5.根据权利要求1所述的液晶显示装置，其中，在前述像素电极连接有像素选择用的薄膜晶体管。
- 6.一种液晶显示装置，具备：
衬底；
配置在前述衬底上的显示区域的多个像素；
配置在前述显示区域的外周，且被提供有共通电位的外周共通电位线；并且

各像素具备：跨越多个像素而配置的共通电极；及通过绝缘膜而配置在该共通电极上，且具有多个开缝的像素电极；

前述共通电极的端部连接在前述外周共通电位线。

7.根据权利要求6所述的液晶显示装置，其中，前述外周共通电位线配置在前述开缝的长度方向与外周边所形成的角的夹角较大侧的外周边。

8.根据权利要求6所述的液晶显示装置，其中，前述外周共通电位线包围显示区域，且在前述显示区域与前述外周共通电位线之间的空间配置有对前述像素提供显示信号的显示信号线控制电路、或对前述像素提供栅极信号的栅极线控制电路。

9.根据权利要求6所述的液晶显示装置，其中，前述外周共通电位线与对前述像素提供显示信号的显示信号线为同一层。

10.根据权利要求6所述的液晶显示装置，其中，在前述像素电极连接有像素选择用的薄膜晶体管。

液晶显示装置

技术领域

本发明涉及一种液晶显示装置，特别是指通过在像素电极与共通电极之间产生的横方向电场来控制液晶分子的配向方向的液晶显示装置。

背景技术

作为谋求液晶显示装置的广视角化的手段之一，开发有一种通过在同一衬底上的电极间产生横方向的电场，并利用该电场使液晶分子在与衬底平行的面内旋转，从而使之具有光开关功能的方式。该技术的例子已知有横向电场切换(In-Plane Switching，以下简称 IPS)方式，或改进 IPS 方式的边缘场切换(Fringe Field Switching，以下简称 FFS)方式。

参照图示说明 FFS 方式的液晶显示装置的制造步骤。图 18 至图 20 是 FFS 方式的液晶显示装置的一像素的制造步骤图，各图的(a)是显示区域的一部分的平面图，(b)是沿(a)图的 A-A 线的剖面图。在实际的液晶显示装置的显示区域中，以矩阵状配置有许多个像素，但该图中仅显示三个像素。

如图 18 所示，在由玻璃衬底等所构成的 TFT 衬底 10 上，通过 CVD(化学气相沉积，Chemical Vapor Deposition)，将由氧化硅膜(SiO_2 膜)或氮化硅膜(SiN_x 膜)构成的缓冲层 11、非晶硅层连续成膜。该非晶硅层是通过受激准分子激光·退火处理结晶化而成为多晶硅层。该多晶硅层是被图案化为 U 字形而形成薄膜晶体管 1(以下称 TFT)的有源层 12。

然后，以覆盖有源层 12 的方式将栅极绝缘膜 13 成膜。在与有源层 12 重叠的栅极绝缘膜 13 上，形成由铬、钼等构成的栅极线 14。栅极线 14 是在两个部位与有源层 12 交叉，并沿列方向延伸。对栅极线 14 施加有控制 TFT 1 的导通开关的栅极信号。另一方面，形成有与栅

极线 14 平行、与栅极线 14 由同一材料所构成且用以提供共通电位 Vcom 的共通电极辅助线 15。

接着，形成有覆盖 TFT 1 及共通电极辅助线 15 的层间绝缘膜 16。接着，在层间绝缘膜 16 形成有分别露出有源层 12 的源极区域 12s、漏极区域 12d 的接触孔 CH1、CH2。此外，在层间绝缘膜 16 形成有露出共通电极辅助线 15 的接触孔 CH3。

接着，形成通过接触孔 CH1 与源极区域 12s 连接的源极电极 17、及通过接触孔 CH2 与漏极区域 12d 连接的显示信号线 18，且形成有通过接触孔 CH3 与共通电极辅助线 15 连接的垫电极 19。源极电极 17、显示信号线 18 及垫电极 19 是由包含铝或铝合金的金属等所构成。接着，在整面形成平坦化膜 20。在平坦化膜 20 形成有分别露出源极电极 17、垫电极 19 的接触孔 CH4、CH5。

然后，如图 19 所示，形成有通过接触孔 CH4 连接在源极电极 17 且延伸在平坦化膜 20 上的像素电极 21。像素电极 21 由 ITO 等的第一层透明电极所构成，且通过 TFT 1 施加来自显示信号线 18 的显示信号 Vsig。

然后，如图 20 所示，形成有用以覆盖像素电极 21 的绝缘膜 22。并且，蚀刻绝缘膜 22 而形成有露出垫电极 19 的接触孔 CH6。再者，通过绝缘膜 22 在像素电极 21 上形成具有多个开缝 S 的共通电极 23。共通电极 23 由 ITO 等的第二层透明电极所构成，且通过接触孔 CH6 与垫电极 19 相连接。

再者，配置有与 TFT 衬底 10 相对向且由玻璃衬底等所构成的对向衬底 30。在对向衬底 30 贴附有偏光板 31。而且，在 TFT 衬底 10 的背面也贴附有偏光板 32。偏光板 31、32 是以各偏光板的偏光轴相互正交的关系配置。此外，在 TFT 衬底 10 与对向衬底 30 之间封入有液晶 40。

上述液晶显示装置是在对像素电极 21 未施加显示电压的状态(无电压状态)下，形成液晶 40 的液晶分子的长轴的平均配向方向(以下简称“配向方向”)是成为与偏光板 32 的偏光轴平行的倾斜。此时，由于穿透液晶 40 的直线偏光的偏光轴与偏光板 31 的偏光轴正交，故不会从偏光板 31 射出。即，显示状态为黑显示。

另一方面，当对像素电极 21 施加显示电压时，会产生从像素电极

21 通过开缝 S 并朝向共通电极 23 的横方向电场。由平面观看时,该电场是与开缝 S 的长边方向垂直的电场,液晶分子的配向方向是以沿着该电场的电力线的方式旋转。此时,射入液晶 40 的直线偏光虽通过双折射形成椭圆偏光,但具有穿透偏光板 31 的直线偏光成分,此时的显示状态是白色显示。此外,关于 FFS 方式的液晶显示装置记载在专利文件 1、2。

专利文件 1: 特开 2001-183685 号公报

专利文件 2: 特开 2002-296611 号公报

发明内容

一般而言,因电阻的影响造成对共通电极 23 的共通电位 Vcom 的提供不充分时,施加在液晶 40 的电压会减少,且会产生对比度下降等显示质量的劣化问题。共通电极 23 由 ITO 等透明电极所构成,薄膜电阻(sheet resistance)比通常的金属高,因此容易产生显示不良,特别是在液晶面板的尺寸变大时,此问题较为显著。因此,在现有的液晶显示装置中,为了充分地进行对共通电极 23 提供共通电位 Vcom,在显示区域内设置用以提供共通电位 Vcom 的共通电极辅助线 15,并在每像素连接共通电极 23 与共通电极辅助线 15。

然而,在显示区域内设置共通电极辅助线 15 时,会有该配线部分成为遮光区域而使像素的开口率降低的问题。因此,本发明的目的在于提供一种可充分确保对共通电极提供共通电位,且提升像素的开口率以获得明亮显示的液晶显示装置。

本发明的液晶显示装置,具备:衬底;配置在前述衬底上的显示区域的多个像素;配置在前述显示区域的外周,且提供共通电位的外周共通电位线。各像素具备:像素电极;通过绝缘膜配置在该像素电极上,具有多个开缝,并跨越多个像素而配置的共通电极,前述共通电极的端部连接在前述外周共通电位线。

根据本发明的液晶显示装置,由于将共通电位从配置在显示区域的外周的外周共通电位线提供至共通电极,因此可省去显示区域内的共通电极辅助线并提升像素的开口率。而且,由于横跨多个像素而配置共通电极并与外周共通电位线相连接,因此能以低电阻充分地进行

对共通电极提供共通电位。

附图说明

图 1 是第一实施方式的液晶显示装置的显示区域的一部分的平面图。

图 2 是沿着图 1 的 X1—X1 线的剖面图。

图 3 是第一实施方式的液晶显示装置的第一配置图。

图 4 是第一实施方式的液晶显示装置的第二配置图。

图 5 是第一实施方式的液晶显示装置的第三配置图。

图 6 是第一实施方式的液晶显示装置的第四配置图。

图 7 是第一实施方式的液晶显示装置的第五配置图。

图 8 是第一实施方式的液晶显示装置的第六配置图。

图 9 是第二实施方式的液晶显示装置的显示区域的一部分的平面图。

图 10 是沿着图 9 的 X2—X2 线的剖面图。

图 11 是沿着图 9 的 Y1—Y1 线的剖面图。

图 12 是第三实施方式的液晶显示装置的显示区域的一部分的平面图。

图 13 是沿着图 12 的 X3—X3 线的剖面图。

图 14 是沿着图 12 的 Y2—Y2 线的剖面图。

图 15 是第四实施方式的液晶显示装置的显示区域的一部分的平面图。

图 16 是沿着图 15 的 X4—X4 线的剖面图。

图 17 是沿着图 15 的 Y3—Y3 线的剖面图。

图 18 是现有的液晶显示装置的构造及制造方法的说明图。

图 19 是现有的液晶显示装置的构造及制造方法的说明图。

图 20 是现有的液晶显示装置的构造及制造方法的说明图。

符号说明

1 薄膜晶体管(TFT)	1a 非晶硅 TFT(Si-TFT)
10、100 TFT 衬底	11 缓冲层
12 有源层	12s 源极区域

12d 漏极区域	13、101 栅极绝缘膜
14、114 栅极线	15 共通电极辅助线
16、104 层间绝缘膜	17、103 源极电极
18、118 显示信号线	19 垫电极
20 平坦化膜	21、21B、121A、121B 像素电极
22 绝缘膜	
23、23A、23B、123A、123B 共通电极	
30 对向衬底	31、32 偏光板
40 液晶	50 外周共通电位线
61 显示信号线控制电路	
62 栅极线控制电路	70 显示区域
102 非晶硅层	119 连接用配线
150 外周共通电位线	Vcom 共通电位
Vsig 显示信号	CH1 至 CH15 接触孔
S 开缝	

具体实施方式

第一实施方式

参照图示说明本发明第一实施方式的液晶显示装置。图 1 是液晶显示装置的显示区域的一部分的平面图。图 2 是沿着图 1 的 X1-X1 线的剖面图。在实际的液晶显示装置的显示区域 70 中，是以矩阵状配置许多个像素，但在这些图中仅显示三个像素。

像素电极 21 以第一层透明电极形成，在该像素电极 21 的上层隔着绝缘膜 22 形成有由第二层透明电极所形成的共通电极 23A。再者，在上层的共通电极 23A 设有多个开缝 S。以上各点是与现有例(参照图 20)相同，但在本实施方式中，共通电极 23A 跨越显示区域 70 的全部像素。共通电极 23A 的端部连接至配置在显示区域 70 的外周且用以提供共通电位 Vcom 的外周共通电位线 50。

其连接剖面构造是如图 2 所示，外周共通电位线 50 与显示信号线 18 等在相同的层形成，且由包含铝或铝合金的金属等所构成。外周共通电位线 50 形成在层间绝缘膜 16 上，且通过形成在层间绝缘膜 16 的

上层的平坦化膜 20 及绝缘膜 22 的接触孔 CH7,使上层的共通电极 23A 连接在外周共通电位线 50。外周共通电位线 50 连接在 TFT 衬底 10 上未图示的端子,并通过该端子从 TFT 衬底 10 的外部的 IC 等提供共通电位 Vcom。

再者,根据本实施方式的液晶显示装置,并未设置现有例的共通电极辅助线 15、垫电极 19。因此,像素的开口率会提升。而且,由于共通电极 23A 以横跨显示区域 70 的全部像素的方式一体化,且将其端部连接在外周共通电位线 50,因此能以低电阻充分地进行对共通电极 23A 提供共通电位 Vcom。

外周共通电位线 50 在图 3 的配置例中,沿着矩形的显示区域 70 的一边,配置在显示区域 70 的外周。为了以低电阻对共通电极 23A 提供共通电位 Vcom,较佳的是如图 4 的配置例,沿着对向的两边配置外周共通电位线 50,并连接各边的外周共通电位线 50 与共通电极 23A 的端部。此时,也可如图 5 的配置例,沿着邻接的两边配置外周共通电位线 50。

为了以低电阻对共通电极 23A 提供共通电位 Vcom,较佳的是如图 6 的配置例,沿着三边配置,或如图 7 所示沿着四边配置,并连接各边的外周共通电位线 50 与共通电极 23A 的端部。

然而,如图 7 所示在以外周共通电位线 50 包围显示区域 70 的配置中,必须将栅极线 14 和显示信号线 18 取出至外周共通电位线 50 之外。这是由于要分别将栅极线 14 和显示信号线 18 连接至信号源。

于是,外周共通电位线 50 与显示信号线 18 为相同层时,如图中以虚线包围的部分,为了防止外周共通电位线 50 与显示信号线 18 在交叉部的短路,必须局部变更任一的线层以形成桥接。例如,在交叉部中,将显示信号线 18 变更为与栅极线 14 同一层。关于栅极线 14,由于与外周共通电位线 50 在不同的层,因此与外周共通电位线 50 交叉。

为了避免此种桥接与交叉,如图 8 所示将作为信号源的电路配置在以外周共通电位线 50 所包围的空间中即可。即,在显示区域 70 与外周共通电位线 50 之间的空间中配置用以将显示信号提供至显示信号线 18 的显示信号线控制电路 61、及用以将栅极信号提供至栅极线 14

的栅极线控制电路 62。

第二实施方式

参照图示说明本发明第二实施方式的液晶显示装置。图 9 是液晶显示装置的显示区域的一部分的平面图。图 10 是沿着图 9 的 X2—X2 线的剖面图。图 11 是沿着图 9 的 Y1—Y1 线的剖面图。在实际的液晶显示装置的显示区域中，以矩阵状配置许多个像素，但在这些图中仅显示三个像素。

本实施方式是使第一实施方式的像素电极 21 与共通电极 23A 的上下配置关系反转，共通电极 23B 以第一层透明电极形成，在该共通电极 23B 的上层隔着绝缘膜 22 以第二层透明电极形成像素电极 21B。再者，在上层的像素电极 21B 设有多个开缝 S。

在该像素的构成中，也是通过使横方向电场产生在像素电极 21B 与共通电极 23B 之间，并控制液晶分子的配向方向，即可获得广视角的液晶显示。

像素电极 21B 依每像素被分割，且连接至各像素的 TFT 1 的源极电极 17。共通电极 23B 与第一实施方式同样地，横跨显示区域 70 的全部像素。共通电极 23B 的端部连接至配置在显示区域 70 的外周、且用以提供共通电位 Vcom 的外周共通电位线 50。

其连接剖面构造如图 10 所示，外周共通电位线 50 与显示信号线 18 等在相同的层形成，且由包含铝或铝合金的金属等所构成。外周共通电位线 50 形成在层间绝缘膜 16 上，且通过形成在层间绝缘膜 16 的上层的平坦化膜 20 的接触孔 CH8，使共通电极 23B 连接在外周共通电位线 50。外周共通电位线 50 连接在 TFT 衬底 10 上的未图示的端子，并通过该端子从 TFT 衬底 10 的外部的 IC 等提供共通电位 Vcom。

关于其它构成，与第一实施方式完全相同。即，外周共通电位线 50、共通电极 23B 的配置可适用图 3 至图 8 的配置，且可获得相同的效果。

第三实施方式

参照图示说明本发明第三实施方式的液晶显示装置。在第一、第二实施方式中，像素内的 TFT 1 是有源层由多晶硅所形成的多晶硅 TFT，但在本实施方式中取代上述多晶硅 TFT 而使用有源层由非晶硅

所形成的非晶硅 TFT 1a(以下,称为 aSi-TFT 1a)。

图 12 是第三实施方式的液晶显示装置的显示区域的一部分的平面图。图 13 是沿着图 12 的 X3-X3 线的剖面图。图 14 是沿着图 12 的 Y2-Y2 线的剖面图。在实际的液晶显示装置的显示区域中,以矩阵状配置许多个像素,但在这些图中仅显示三个像素。

在 TFT 衬底 100 上形成有 aSi-TFT1a 的栅极线 114。栅极线 114 由铬、钼等构成。在除了栅极线 114 的区域,以条状形成有横跨多个像素而延伸的共通电极 123B。共通电极 123B 由 ITO 等的第一层透明电极所形成。而且,以覆盖栅极线 114、共通电极 123B 的方式形成栅极绝缘膜 101。在栅极绝缘膜 101 上,以覆盖栅极线 114 的方式形成有非晶硅层 102。再者,与非晶硅层 102 接触而形成有显示信号线 118(漏极电极)和源极电极 103。

在整面形成有层间绝缘膜 104,且对源极电极 103 上的层间绝缘膜 104 局部地进行蚀刻,而形成有接触孔 CH12。通过该接触孔 CH12 而形成有连接在源极电极 103 的像素电极 121B。像素电极 121B 由 ITO 等的第二层透明电极所形成,且具有多个开缝 S。此外像素电极 121B 隔着栅极绝缘膜 101 和层间绝缘膜 104 形成在共通电极 123B 上。

在利用该 aSi-TFT1a 的像素的构成中,也是通过使横方向电场产生在像素电极 121B 与共通电极 123B 之间,并控制液晶分子的配向方向,即可获得广视角的液晶显示。

再者,共通电极 123B 的端部连接至配置在显示区域 70 的外周、且用以提供共通电位 Vcom 的外周共通电位线 150。其连接剖面构造如图 13 所示,外周共通电位线 150 与显示信号线 118 等在相同的层形成,且由包含铝或铝合金的金属等所构成。外周共通电位线 150 形成在栅极绝缘膜 101 上。而且,穿过形成在共通电极 123B 上的栅极绝缘膜 101 及层间绝缘膜 104 的接触孔 CH13、形成在外周共通电位线 150 上的层间绝缘膜 104 的接触孔 CH14,通过以第二层透明电极所构成的连接用配线 119,将共通电极 123B 与外周共通电位线 150 连接。

外周共通电位线 150 是连接在 TFT 衬底 100 上的未图示的端子,并通过该端子从 TFT 衬底 100 的外部的 IC 等提供共通电位 Vcom。

再者,在与 TFT 衬底 100 相对向而设有对向衬底、且在 TFT 衬底

100 与对向衬底之间封入有液晶等方面，与第一、第二实施方式相同，故省略其详细说明。

根据本实施方式的液晶显示装置，与第一、第二实施方式相同，并未设置共用电极辅助线 15、垫电极 19。因此，像素的开口率会提升。而且，共用电极 123B 以横跨显示区域 70 的全部像素的方式一体化。由于将其端部连接在外周共用电位线 150，因此能以低电阻充分地进行对共用电极 123B 提供共用电位 V_{com} 。此外，外周共用电位线 150、共用电极 123B 的配置同样地可适用图 3 至图 8 的配置，且可获得相同的效果。

第四实施方式

参照图示说明本发明第四实施方式的液晶显示装置。图 15 是该液晶显示装置的显示区域的一部分的平面图。图 16 是沿着图 15 的 X4—X4 线的剖面图。图 16 是沿着图 15 的 Y3—Y3 线的剖面图。在实际的液晶显示装置的显示区域中，以矩阵状配置许多个像素，但在这些图中仅显示三个像素。

本实施方式是使第三实施方式的液晶显示装置的像素电极 121B 与共用电极 123B 的上下配置关系反转，像素电极 121A 以第一层透明电极形成，在该像素电极 121A 的上层隔着栅极绝缘膜 101 与层间绝缘膜 104 以第二层透明电极形成共用电极 123A。再者，在上层的共用电极 123A 设有多个开缝 S。

再者，共用电极 123A 的端部连接至配置在显示区域 70 的外周、且用以提供共用电位 V_{com} 的外周共用电位线 150。其连接剖面构造是如图 16 所示，外周共用电位线 150 与显示信号线 118 等在相同的层形成，且由包含铝或铝合金的金属等所构成。外周共用电位线 150 形成在栅极绝缘膜 101 上。而且，通过形成在外周共用电位线 150 上的层间绝缘膜 104 的接触孔 CH15，将共用电极 123A 与外周共用电位线 150 连接。

在第一至第四实施方式的液晶显示装置中，共用电极 23A、123A 的开缝 S 形成在一个像素内，但开缝 S 也可横跨多个像素而连接。且像素电极 21B、121B 也可为开缝 S 的一方端部开口的梳齿形状。

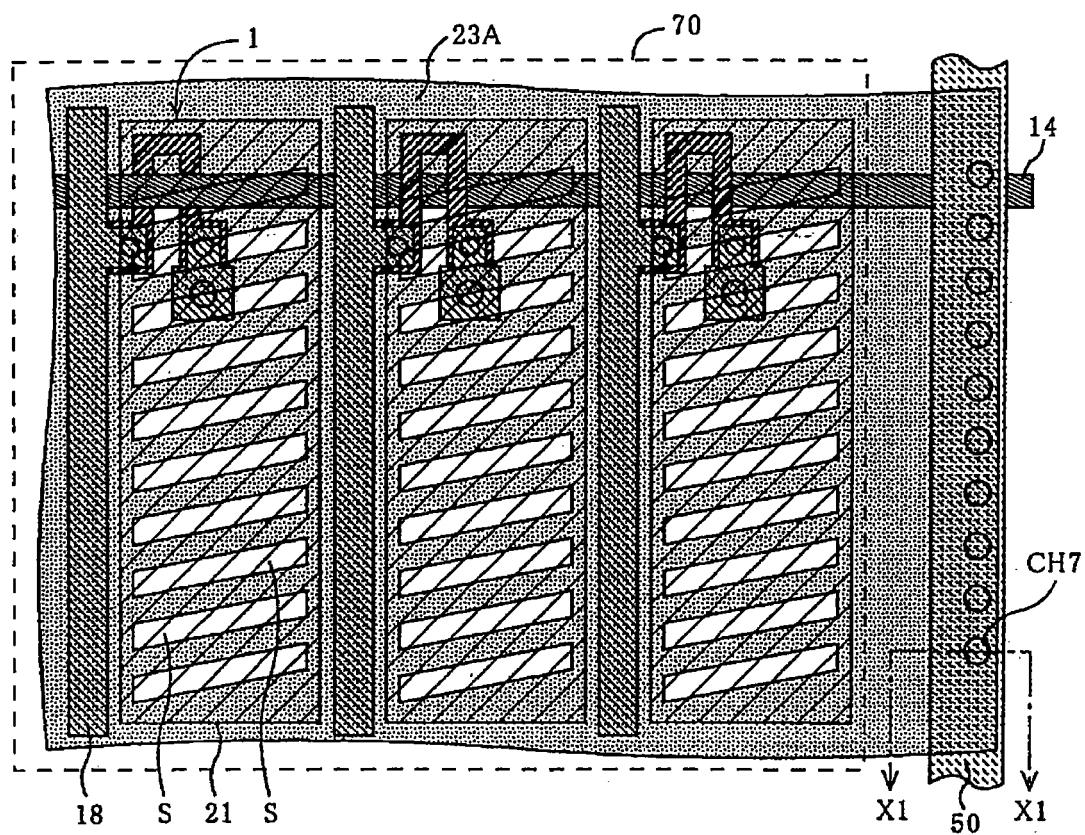


图 1

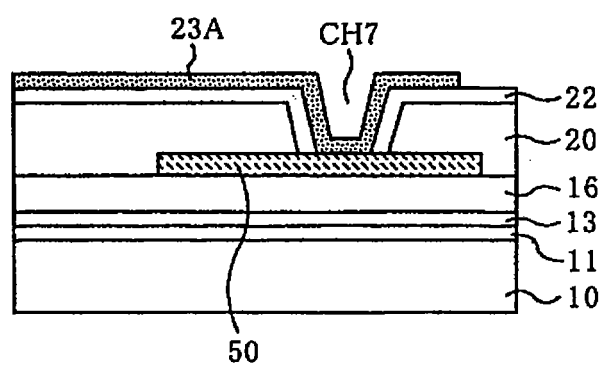


图 2

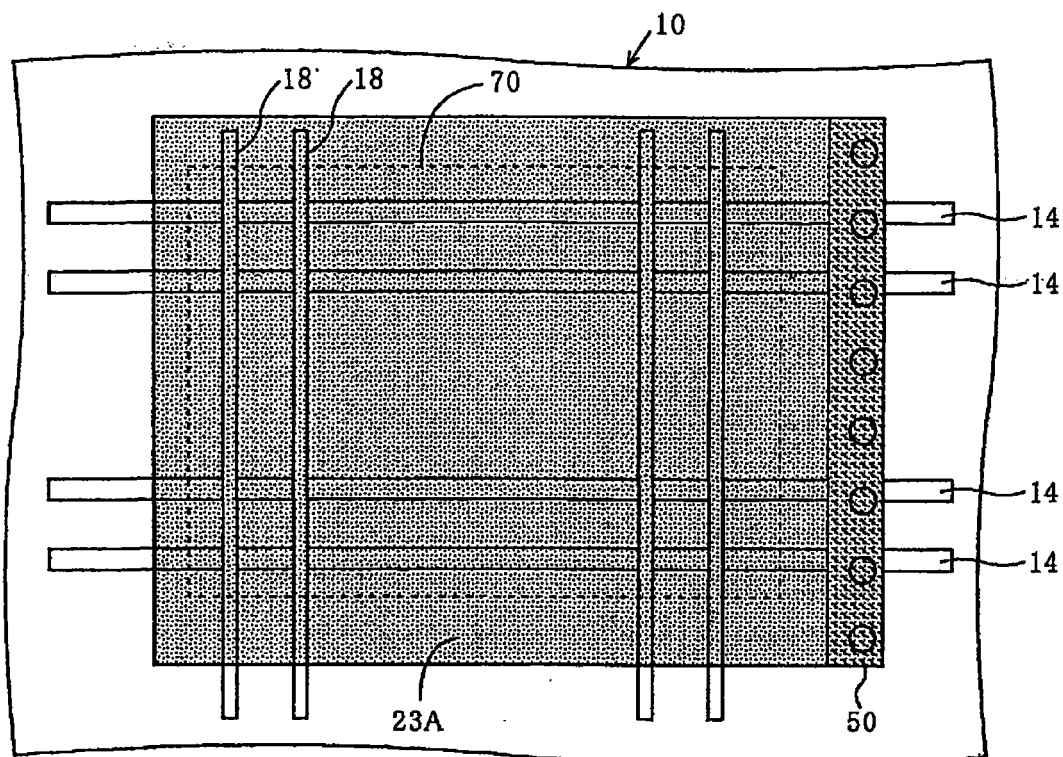


图 3

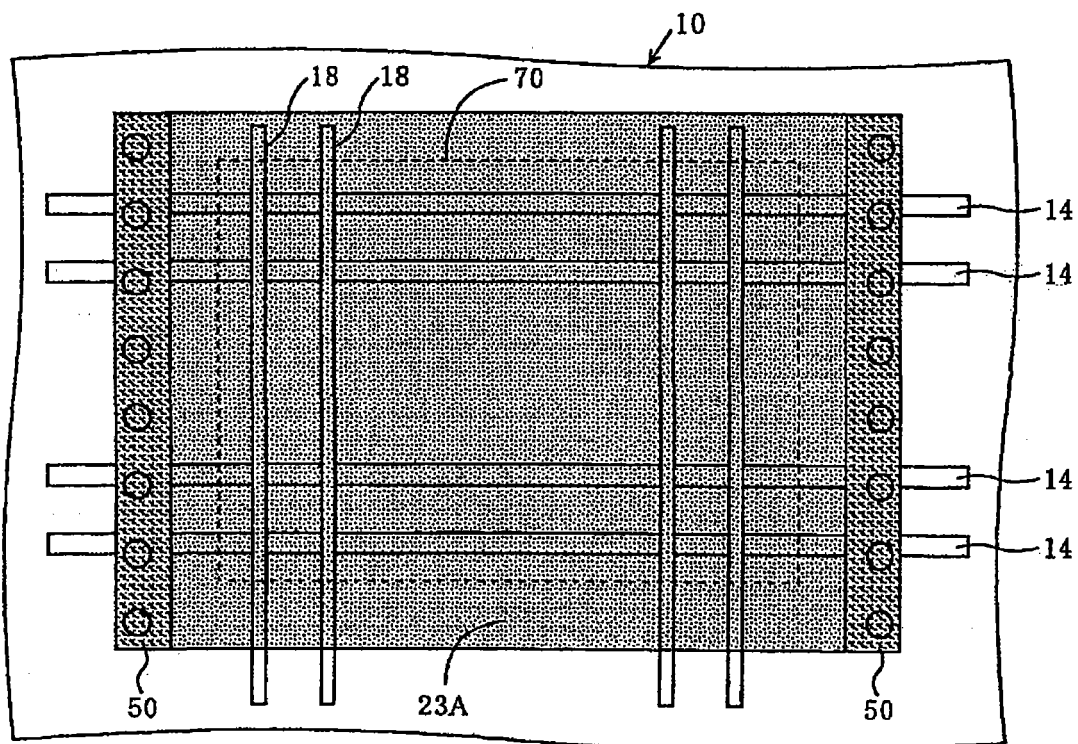


图 4

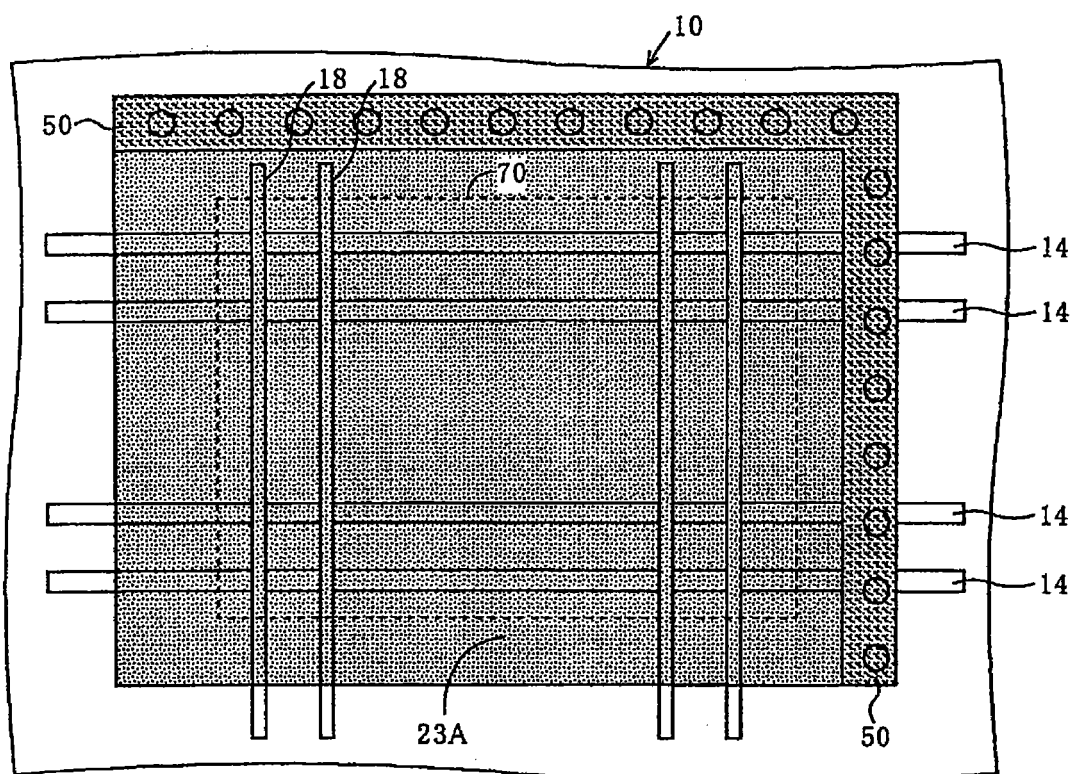


图 5

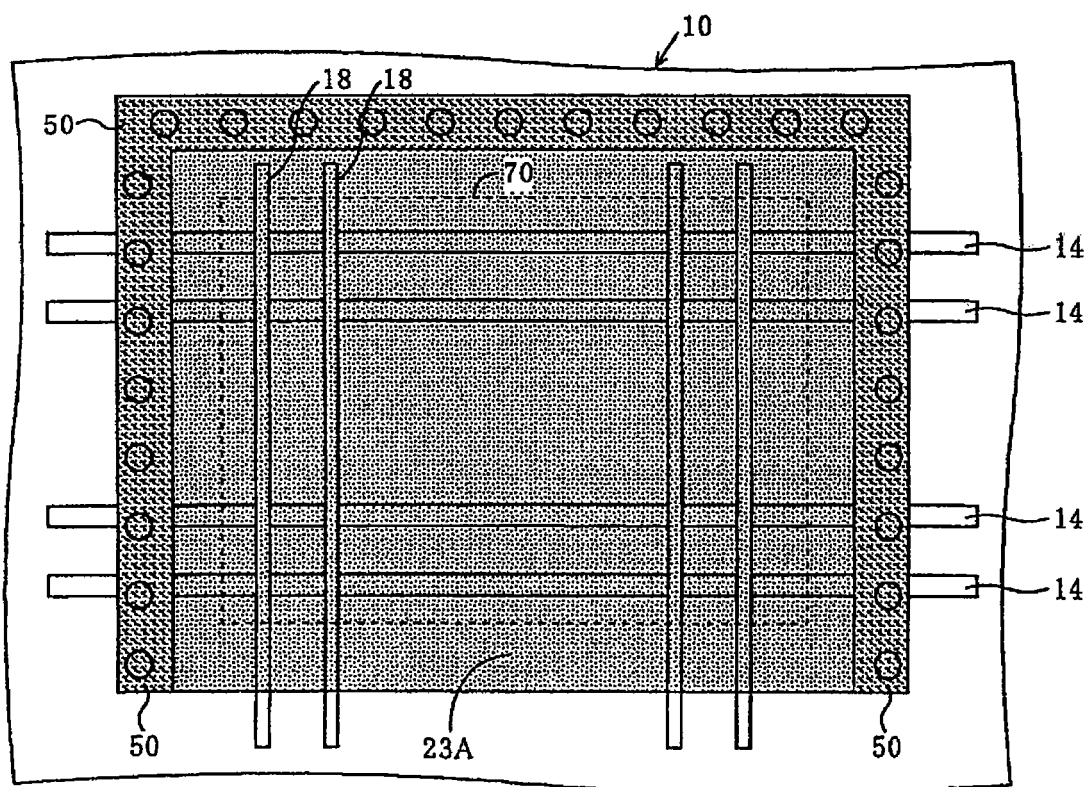


图 6

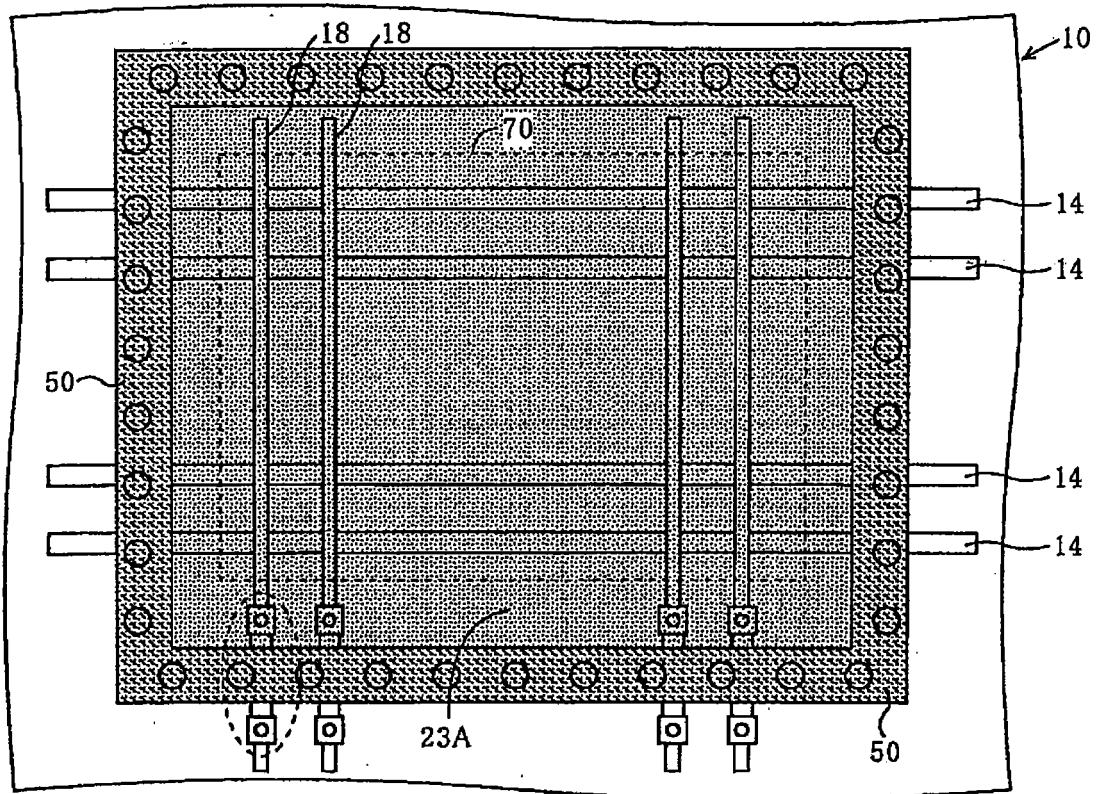


图 7

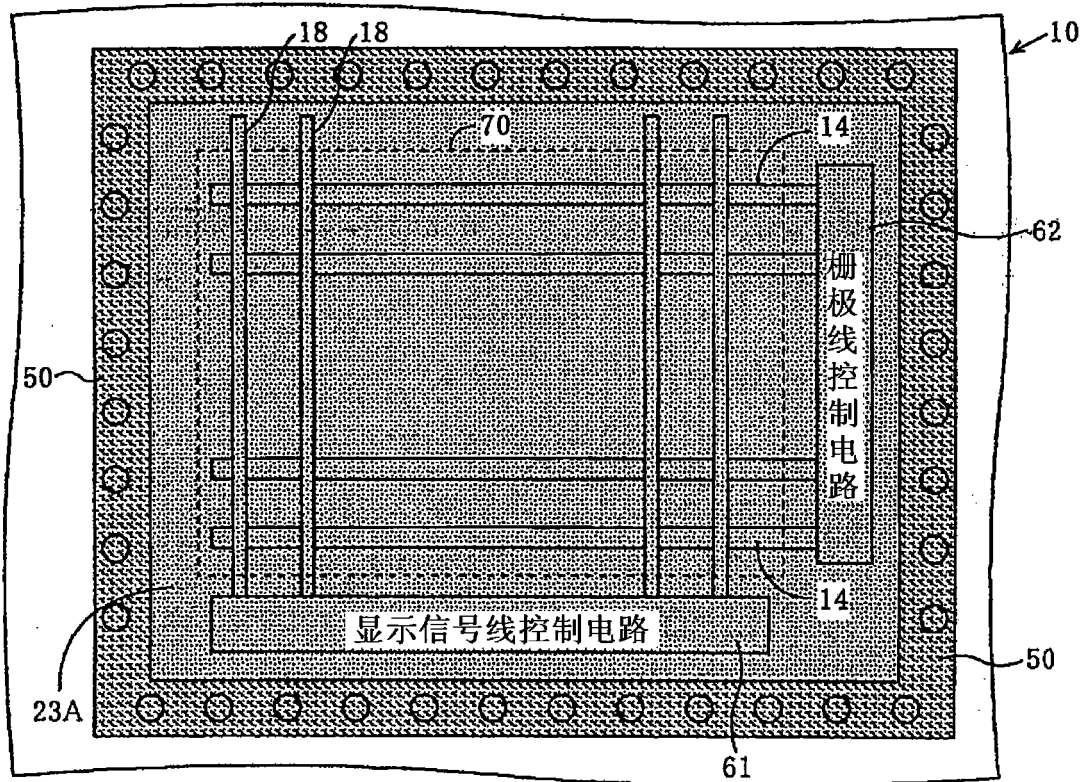


图 8

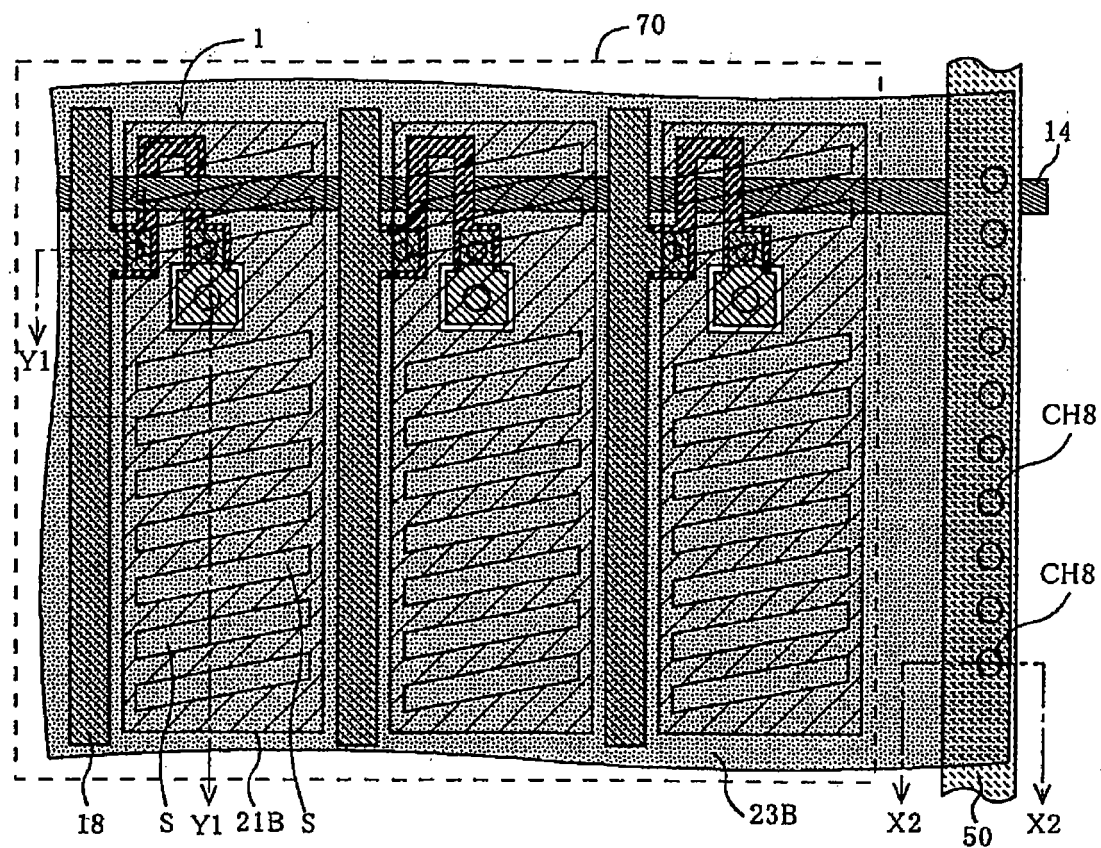


图 9

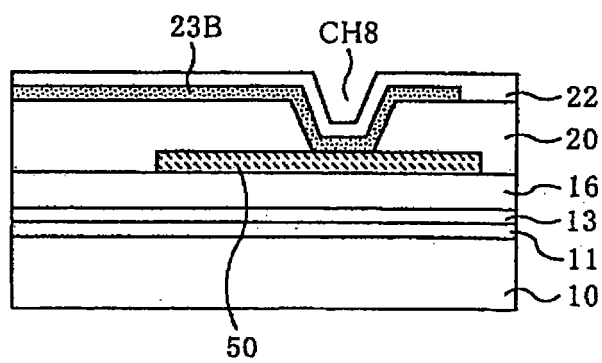


图 10

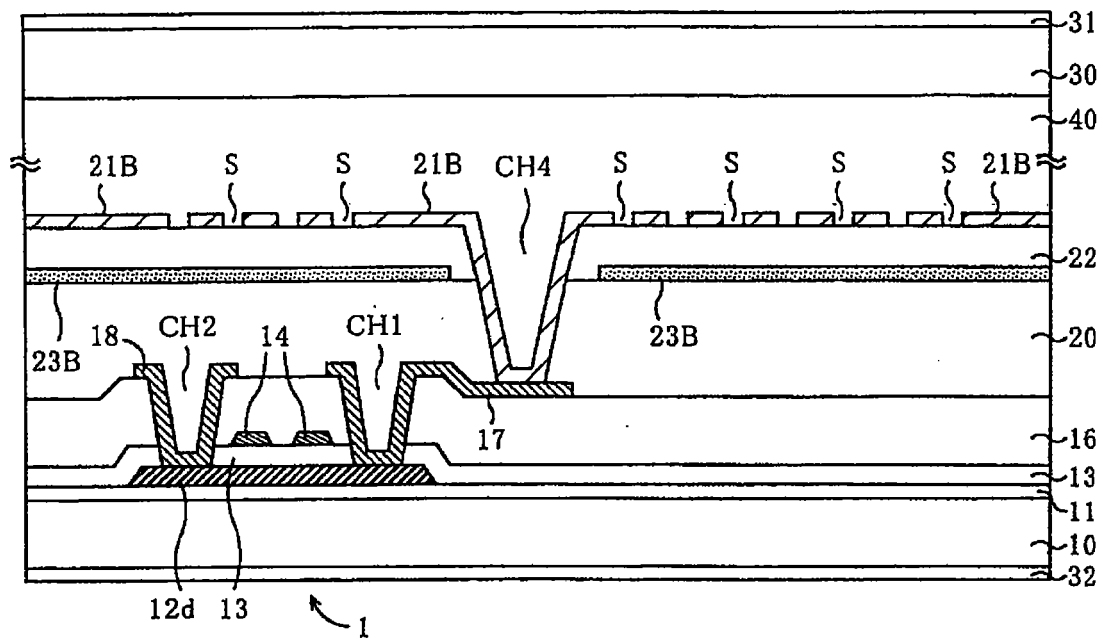


图 1 1

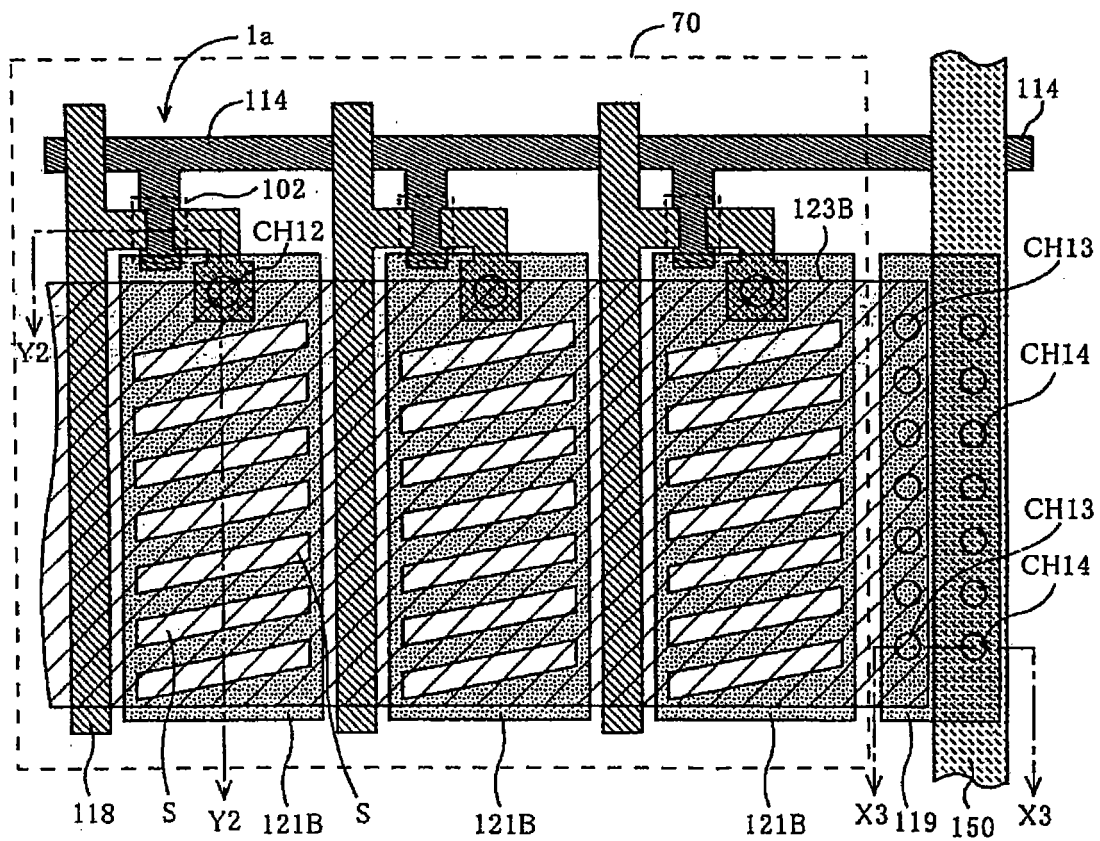


图 1 2

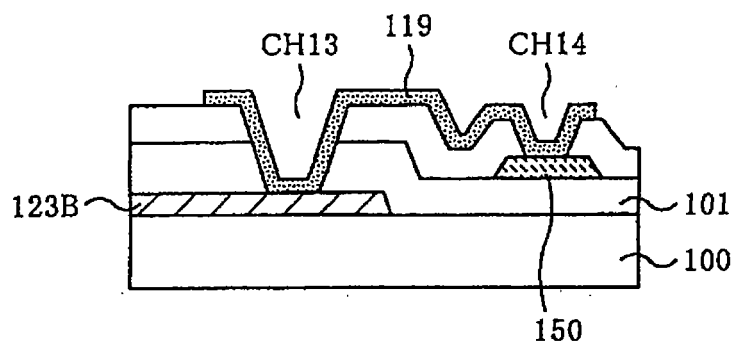


图 13

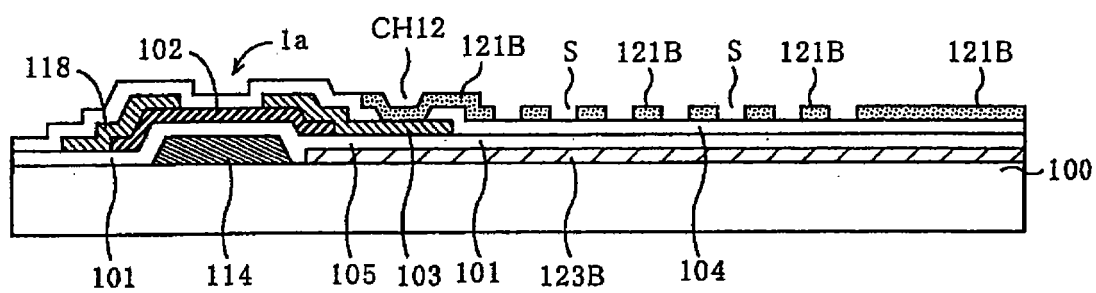


图 14

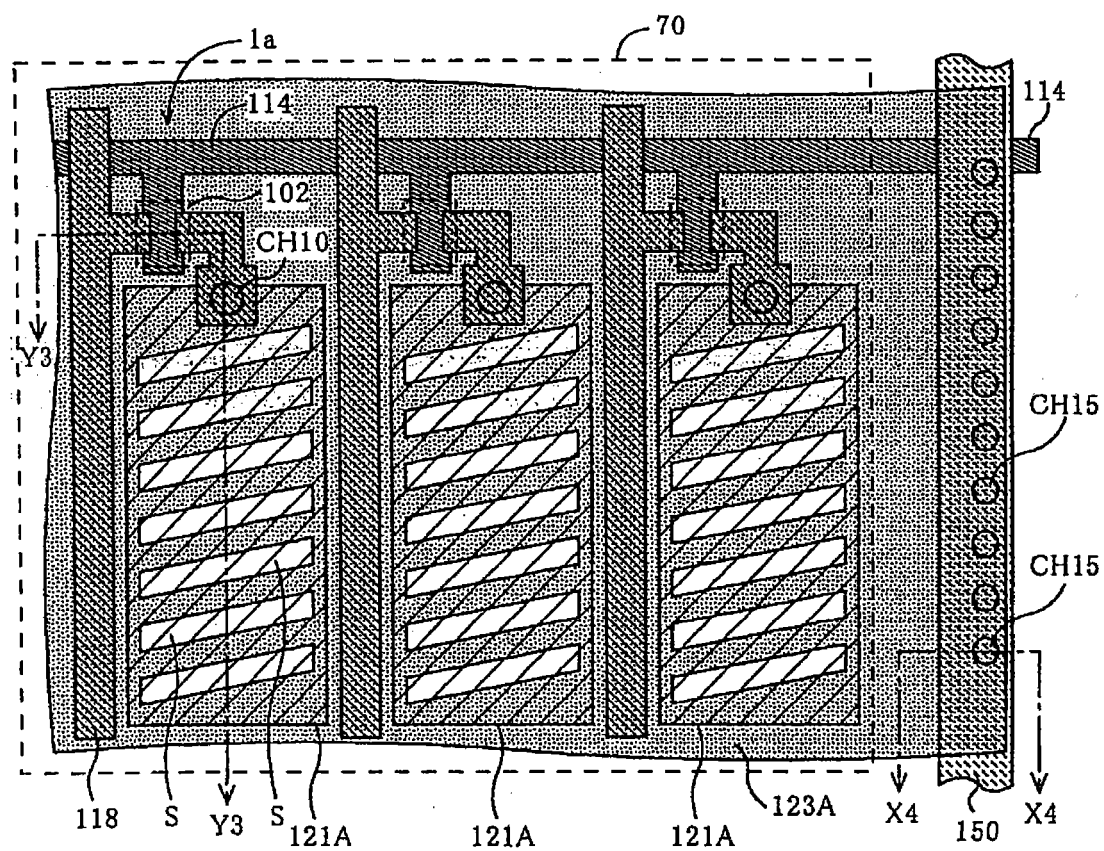


图 15

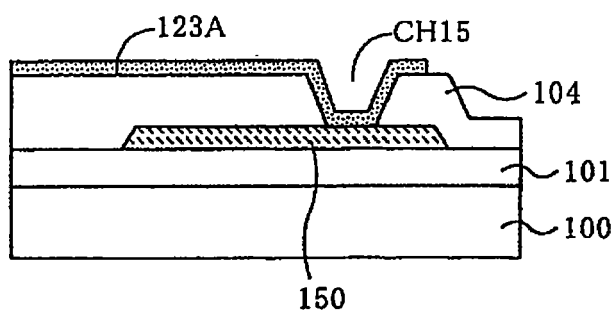


图 16

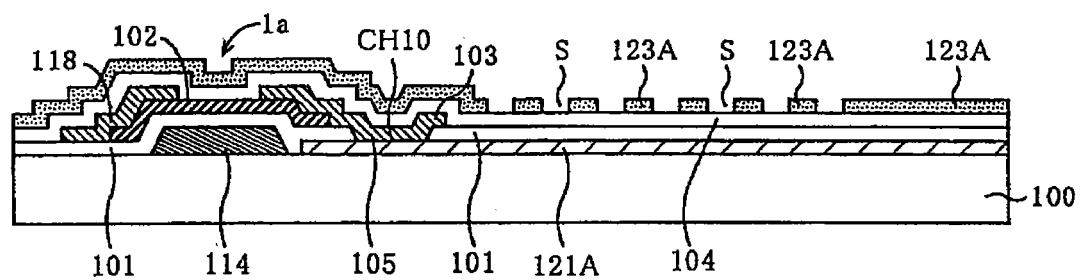


图 17

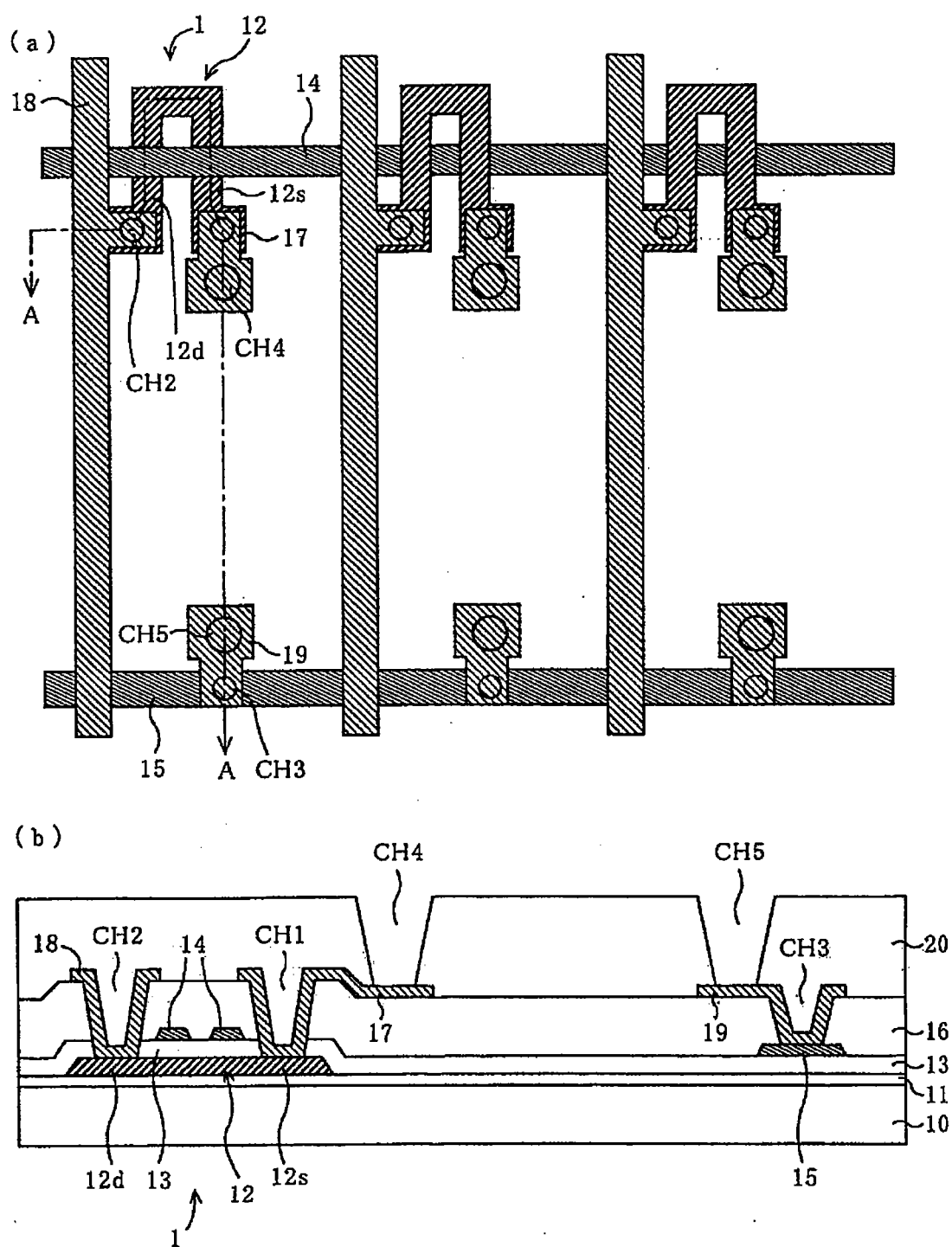


图 18

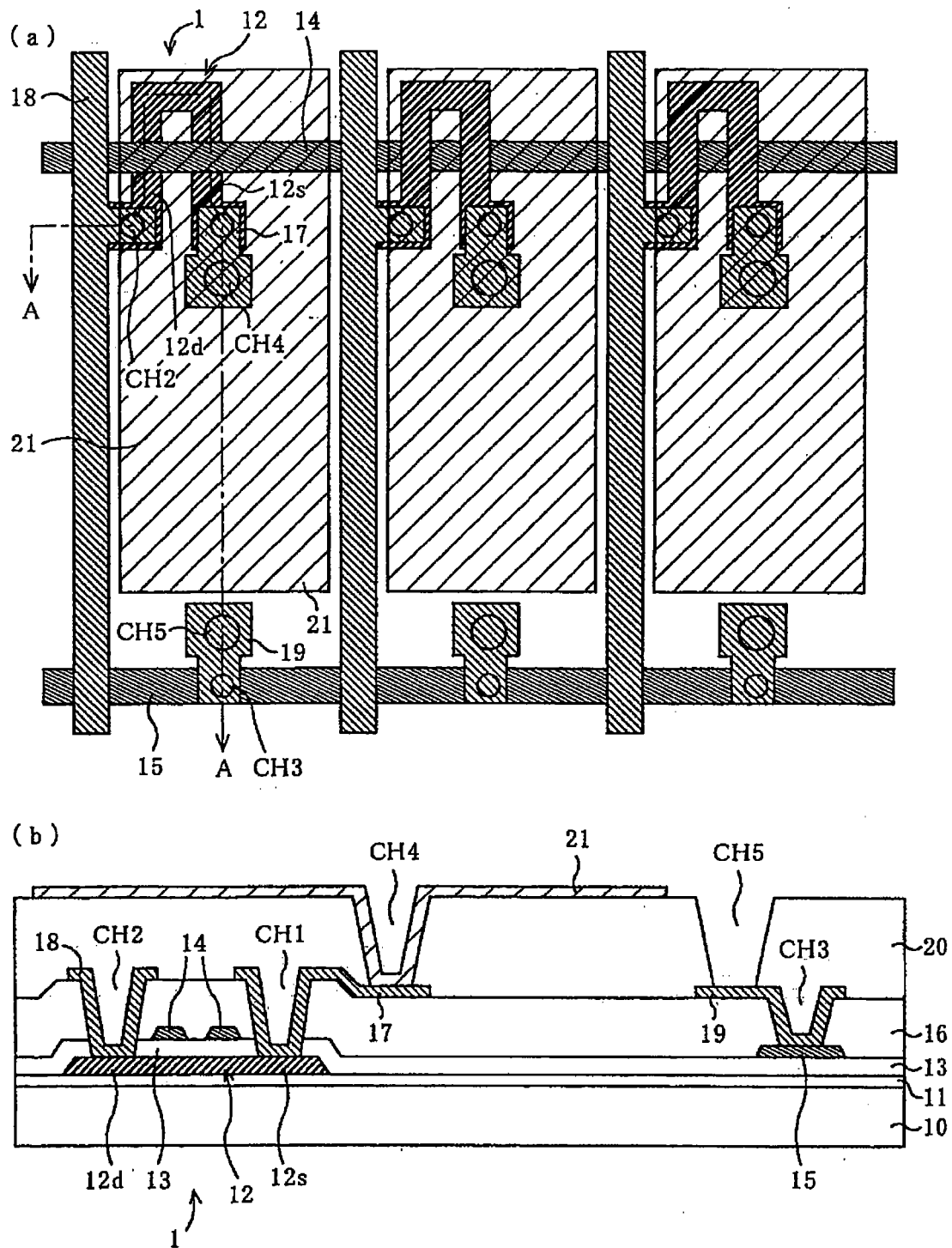


图 19

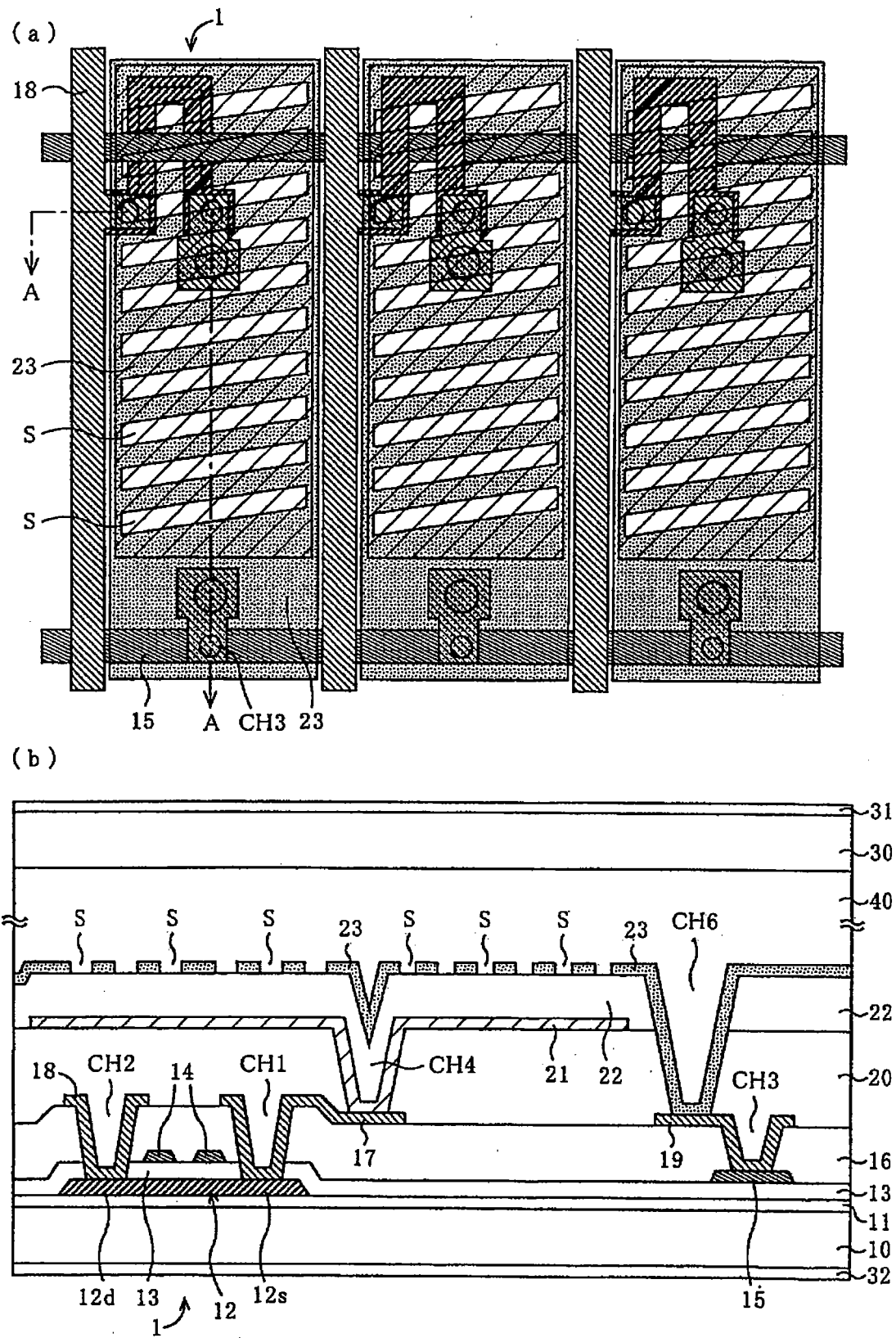


图 20

专利名称(译)	液晶显示装置		
公开(公告)号	CN101114086A	公开(公告)日	2008-01-30
申请号	CN200710139200.5	申请日	2007-07-27
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生映像元器件有限公司		
当前申请(专利权)人(译)	爱普生映像元器件有限公司		
[标]发明人	小野木智英 濑川泰生		
发明人	小野木智英 濑川泰生		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/133 G09G3/36		
CPC分类号	G02F2001/134372 G02F1/136227 G02F1/134363 G02F1/133345 G02F1/134336 G02F1/13439 G02F1/136286 G02F1/1368 G02F2001/133357 G02F2001/136295 G02F2201/121 G02F2201/123 G02F2201/40 G02F2202/103 G02F2202/104 H01L27/1222 H01L27/1244 H01L29/78669 H01L29/78678		
代理人(译)	程伟 王锦阳		
优先权	2006204624 2006-07-27 JP		
其他公开文献	CN100510913C		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种可充分确保对共通电极提供共通电位，且提升像素的开口率以获得明亮显示的FFS方式的液晶显示装置。像素电极(21)是以第一层透明电极所形成，在该像素电极(21)的上层隔着绝缘膜(22)形成有由第二层透明电极所形成的共通电极(23A)。再者，在上层的共通电极(23A)设有多个开缝S。共通电极(23A)横跨显示区域(70)的全部像素。共通电极(23A)的端部是连接至配置在显示区域(70)外、且用以提供共通电位Vcom的外周共通电位线(50)。而现有例的共通电极辅助线(15)、垫电极(19)则未设置。

