

(12) 发明专利

(10) 授权公告号 CN 101089712 B

(45) 授权公告日 2010. 11. 10

(21) 申请号 200710110777. 3

US 2004/0141131 A1, 2004. 07. 22, 全文.

(22) 申请日 2007. 06. 13

JP 2002-328627 A, 2002. 11. 15, 全文.

JP 2006-1139167 A, 2006. 06. 01, 全文.

(30) 优先权数据

2006-162991 2006. 06. 13 JP

审查员 张帆

(73) 专利权人 索尼株式会社

地址 日本东京都

(72) 发明人 川浦英明 清水目和年 安藤直树

宫泽一幸 平野胜久 堀口则昭

秋元修

(74) 专利代理机构 北京东方亿思知识产权代理

有限责任公司 11258

代理人 董方源

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G01R 31/00 (2006. 01)

G09G 3/00 (2006. 01)

(56) 对比文件

JP 2000-47255 A, 2000. 02. 18, 全文.

JP 2002-221547 A, 2002. 08. 09, 全文.

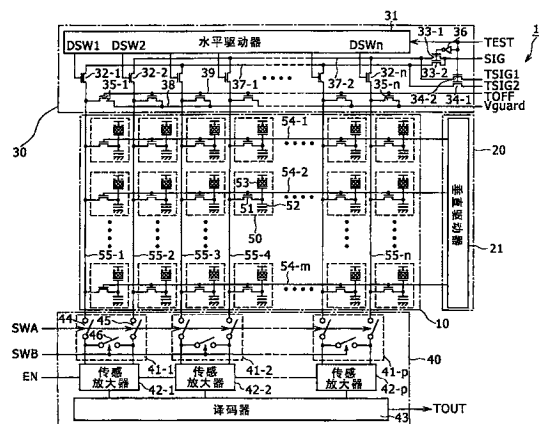
权利要求书 2 页 说明书 11 页 附图 5 页

(54) 发明名称

液晶显示装置和用于液晶显示装置的测试方法

(57) 摘要

本发明公开了一种液晶显示装置,其包括像素阵列部分、第一数据线、第二数据线、写单元、电压供给控制单元、数据线短路单元、读出单元,以及测试单元。



1. 一种液晶显示装置,包括:

像素阵列部分,其包括按照矩阵布置的多个单位像素并且每个单位像素包括像素晶体管、被连接到所述像素晶体管的输出电极的电容元件和被配置为根据所述电容元件中保持的电压来显示灰度的液晶单元;

第一数据线,其被连接到所述像素阵列部分的单位像素中以像素列为单位的第一像素组中的每个单位像素的输入电极;

第二数据线,其被连接到所述像素阵列部分的单位像素中以像素列为单位的第二像素组中的每个单位像素的输入电极;

电压供给控制单元,其被配置为在第一测量信号通过所述第一数据线被写入所述第一像素组的单位像素中并且第二测量信号通过所述第二数据线被写入所述第二像素组的单位像素中之后选择性地提供预定直流电压给所述第一和第二数据线;

数据线短路单元,其被配置为在通过所述电压供给控制单元提供电压之后使所述第一数据线和所述第二数据线短路;以及

测试单元,其被配置为:在通过所述数据线短路单元使所述第一和第二数据线互相短路之后所述第一和第二测量信号被从所述第一和第二像素组的单位像素中分别读出到所述第一和第二数据线中之后将所述第一数据线处的电位与所述第二数据线处的电位进行互相比较并基于所述比较的结果来执行所述像素阵列部分的测试。

2. 根据权利要求1所述的液晶显示装置,还包括在所述测试单元的输入级处提供的开关单元,所述开关单元被配置为选择性地切断所述测试单元与所述第一和第二数据线之间的电连接。

3. 根据权利要求2所述的液晶显示装置,其中,所述数据线短路单元被提供在所述开关单元与所述测试单元之间。

4. 根据权利要求1所述的液晶显示装置,其中,所述测试单元包括:

比较单元,其被配置为在通过所述数据线短路单元使所述第一和第二数据线互相短路之后所述第一和第二测量信号被从所述第一和第二像素组的单位像素中分别读出到所述第一和第二数据线中之后将所述第一数据线处的电位与所述第二数据线处的电位进行互相比较;以及

判定单元,其被配置为对通过所述比较单元得到的比较结果与根据所述第一和第二测量信号估计的预期值是否一致进行判定。

5. 一种用于液晶显示装置的测试方法,所述液晶显示装置包括:像素阵列部分,其包括按照矩阵布置的多个单位像素并且每个单位像素包括像素晶体管、被连接到所述像素晶体管的输出电极的电容元件和被配置为根据所述电容元件中保持的电压来显示灰度的液晶单元;第一数据线,其被连接到所述像素阵列部分的单位像素中以像素列为单位的第一像素组中的每个单位像素的输入电极;以及第二数据线,其被连接到所述像素阵列部分的单位像素中以像素列为单位的第二像素组中的每个单位像素的输入电极,所述方法包括以下步骤:

把第一测量信号通过所述第一数据线写入所述第一像素组的单位像素中并把第二测量信号通过所述第二数据线写入所述第二像素组的单位像素中;

在所述写入步骤处写入所述第一和第二测量信号之后,选择性地提供预定直流电压提供

给所述第一和第二数据线的电压供给控制步骤；

在所述电压供给控制步骤处提供电压之后，使所述第一数据线和所述第二数据线短路；

在所述短路步骤处使所述第一和第二数据线互相短路之后从所述第一和第二像素组的单位像素中分别读出所述第一和第二测量信号到所述第一和第二数据线中；以及

在所述读出步骤处进行读出之后将所述第一数据线处的电位与所述第二数据线处的电位进行互相比较并基于所述比较的结果来执行所述像素阵列部分的测试。

6. 根据权利要求 5 所述的用于液晶显示装置的测试方法，其中，为以分区为单位的彼此成对的每两个相邻像素列的每个像素行执行所述写入步骤、电压供给控制步骤、短路步骤、读出步骤和测试步骤处的一系列操作，其中所述像素阵列部分的所有像素列被分成多个分区。

## 液晶显示装置和用于液晶显示装置的测试方法

### 技术领域

[0001] 本发明涉及液晶显示装置和用于液晶显示装置的测试方法。

### 背景技术

[0002] 近些年来,在显示装置的领域中装置厚度的减少已经并且正在快速地进行。作为薄型显示装置,液晶显示(LCD)装置通常已经广泛地普及。液晶显示装置的优势在于厚度薄、重量轻并且功耗低,并且因而经常用于特别是诸如个人数字助理(PDA)、笔记本型个人计算机(PC)和便携式电视接收机这样的移动装置。液晶显示装置不仅用于这种移动装置,而且用于家用电视接收机、投影仪等等。

[0003] 虽然有源矩阵类型和无源矩阵类型都可用作液晶显示装置的驱动类型,但是有源矩阵类型的液晶显示装置近些年来已经变成主流。有源矩阵类型的液晶显示装置具有这样一种面板结构,其中按照彼此相对的关系来布置两个基板并且将液晶填充在基板之间。这两个基板之一具有形成在其上的透明像素电极和薄膜晶体管(TFT)并且在下文中被称为TFT基板。另一个基板具有形成在其全部显示区域上的单个透明电极并且在下文中被称为相对基板。

[0004] 在有源矩阵液晶显示装置中,TFT起开关元件的作用,其被控制用来对在矩阵中以二维布置的每个像素的开和关状态进行切换,以根据灰度(gradation)来向电极施加电压(在下文中被称为“灰度电压”)。结果在像素电极与相对基板上的电极之间产生了电位差,从而改变了液晶的透射率。这就是液晶显示器的原理。

[0005] 在TFT基板上,用于向像素电极提供灰度电压的多条数据线和用于向TFT的栅极施加用于开关TFT的控制信号的多条栅极线被安装在矩阵中。在图像显示的一帧周期内,通过栅极线以列为单位连续地选择矩阵中布置的像素,并且通过数据线向以这种方式选择的像素电极施加灰度电压,从而显示图像。被施加到每个像素电极的灰度电压被连接到TFT的输出电极的电容元件保持,直到下个灰度电压被施加为止。

[0006] 液晶显示装置经常被形成为透射式液晶显示装置,其中布置在液晶面板后侧的背光被用作光源来从后侧向液晶面板照射光以显示图像。另一方面,诸如LCOS(Liquid Crystal On Silicon,硅上液晶)液晶显示装置这样的反射式液晶显示装置近来已经开始投放市场。因为LCOS液晶显示装置允许使用硅晶片作为基板,所以其优势在于与透射式液晶显示装置相比可以使用具有更高性能的晶体管,其中电路是由玻璃基板上的多晶硅形成的。

[0007] 顺便提及,在如上所述的这种液晶显示装置的制造阶段,在矩阵中以二维布置的大量像素有时包括由某些因素造成有缺陷的像素。如果这种有缺陷的像素数目过大,则正常的图像显示会受到干扰。因此,在液晶显示装置的出货之前,应当关于有缺陷的像素对其进行测试。在像素的测试中,液晶面板被实际驱动,并且显示图像随后被使用图像处理装置分析或通过直接视觉检查来观察,以判定像素是否有缺陷。

## 发明内容

[0008] 然而,这种测试方法需要许多时间,因为有关像素的判定是在液晶面板被实际驱动来显示图像之后执行的。另外,这些测试方法不允许在液晶被填充到 TFT 基板与相对基板之间的间隙中之前执行有关像素的测试。

[0009] 还应用了一种方法,其中 LSI 测试仪被用来测量漏电流以判定像素是否有缺陷。这种方法允许对低至微安级的漏电流的测量。然而,在诸如 LCOS 液晶显示装置这样的反射式液晶显示装置中,被连接到 TFT 的输出端的电容元件的电容值大约是数十 FF(飞法拉)。因此,例如在规格是通过 50FF 的电容元件把 10V 的信号保持 10ms 的情况下,有必要测量少于 50pA 的漏电流。因此,使用 LSI 测试仪来测量漏电流的方法无法测试像素来判定像素有缺陷或没有缺陷。

[0010] 因此,例如在日本专利的早期公开 No. 2004-226551(在下文中称为专利文献 1)中公开了以下方法。特别地,不同的电压被写入彼此成对的像素,并且相同的电压作为基准电压被施加到所有的数据线以给像素预充电。此后,成对像素中保持的电压被读出到数据线并且被互相比对以判定像素是否有缺陷。

[0011] 然而,在专利文献 1 中公开的方法中,当基准电压被预充电到数据线时,如果基准电压仅被预充电,那么虽然相同的电压被施加作为基准电压,但是由于数据线的寄生电容等的影响而无法使与成对像素相对应的两条数据线处的电位彼此相等。因此,该方法所具有的问题在于,当成对像素中保持的电压被读出到两条数据线并且被互相比对时,无法精确地执行比较操作并因而无法精确地执行关于像素有缺陷还是没有缺陷的判定。

[0012] 因此,需要提供一种液晶显示装置和用于液晶显示装置的测试方法,其中,当成对像素中保持的电压被读出到两条数据线并且被互相比对时,可以精确地执行电压的比较操作。

[0013] 根据本发明的一个实施例,提供了一种液晶显示装置,其包括:像素阵列部分,其包括按照矩阵布置的多个单位像素并且每个单位像素包括像素晶体管、被连接到所述像素晶体管的输出电极的电容元件和被配置为根据所述电容元件中保持的电压来显示灰度的液晶单元;第一数据线,其被连接到所述像素阵列部分的单位像素中以像素列为单位的第一像素组中的每个单位像素的输入电极;第二数据线,其被连接到所述像素阵列部分的单位像素中以像素列为单位的第二像素组中的每个单位像素的输入电极;写单元,用于把第一测量信号通过所述第一数据线写入所述第一像素组的单位像素中并把第二测量信号通过所述第二数据线写入所述第二像素组的单位像素中;电压供给控制单元,用于选择性地把预定直流电压提供给所述第一和第二数据线;数据线短路单元,用于在通过所述电压供给控制单元提供电压之后使所述第一数据线和所述第二数据线短路;读出单元,用于在通过所述数据线短路单元使所述第一和第二数据线互相短路之后从所述第一和第二像素组的单位像素中分别读出所述第一和第二测量信号到所述第一和第二数据线上;以及测试单元,用于在通过所述读出单元进行读出之后将所述第一数据线处的电位与所述第二数据线处的电位进行互相比对并基于所述比较的结果来执行所述像素阵列部分的测试。

[0014] 根据本发明的另一个实施例,提供了一种用于液晶显示装置的测试方法,所述液晶显示装置包括:像素阵列部分,其包括按照矩阵布置的多个单位像素并且每个单位像素包括像素晶体管、被连接到所述像素晶体管的输出电极的电容元件和被配置为根据所述电

容元件中保持的电压来显示灰度的液晶单元；第一数据线，其被连接到所述像素阵列部分的单位像素中以像素列为单位的第一像素组中的每个单位像素的输入电极；以及第二数据线，其被连接到所述像素阵列部分的单位像素中以像素列为单位的第二像素组中的每个单位像素的输入电极，所述方法包括以下步骤：把第一测量信号通过所述第一数据线写入所述第一像素组的单位像素中并把第二测量信号通过所述第二数据线写入所述第二像素组的单位像素中；在所述写入步骤处写入所述第一和第二测量信号之后，选择性地提供预定直流电压给所述第一和第二数据线；在所述电压供给控制步骤处提供电压之后，使所述第一数据线和所述第二数据线短路；在所述短路步骤处使所述第一和第二数据线互相短路之后从所述第一和第二像素组的单位像素中分别读出所述第一和第二测量信号到所述第一和第二数据线中；以及在所述读出步骤处进行读出之后将所述第一数据线处的电位与所述第二数据线处的电位进行互相比对并基于所述比较的结果来执行所述像素阵列部分的测试。

[0015] 在所述液晶显示装置和用于液晶显示装置的所述测试方法的情况下，当所述第一和第二数据线处的电位被设为彼此相等时，第一和第二测量信号被从所述第一和第二像素组的单位像素中分别读出到所述第一和第二数据线中。然后，彼此成对的数据线处的电位被互相比对。结果，可以确信地执行比较操作。

#### 附图说明

[0016] 图 1 是示出了应用本发明的一个实施例的液晶显示装置的一般系统结构的框图；

[0017] 图 2 是示出了液晶显示装置中的单位像素的电路配置的一个示例的电路图；

[0018] 图 3 是示出了液晶显示装置中的第一传感放大器 (sense amplifier) 和译码器的对应电路部分的具体示例的电路图；

[0019] 图 4 是示出了液晶显示装置与 LSI 测试仪之间的连接方案的框图；

[0020] 图 5 是图示了用于液晶显示装置的测试的一系列测量操作的时序图；

[0021] 图 6 是图示了用于液晶显示装置的测试的一系列测量操作的电路图。

#### 具体实施方式

[0022] 首先参照图 1，其中示出了应用本发明的一个实施例的液晶显示装置的结构。所示液晶显示装置 1 采用有源矩阵式驱动系统并且包括像素阵列部分 10、栅极线驱动电路 20、数据线驱动电路 30 和测试电路 40。液晶显示装置 1 具有普通操作模式和测试模式，在普通操作模式下该装置执行普通图像显示，在测试模式下可以关于单位像素、栅极线和数据线有缺陷还是没有缺陷对它们执行测试。

[0023] 虽然未被示出，但是液晶显示装置 1 被构造为使得按照彼此相对关系来布置两个基板并且在这两个基板之间填充液晶，这两个基板中的至少一个是透明的。所述基板中的至少一个基板的表面上设有按照矩阵来分割的单位像素，并且为这些单位像素中的每一个布置电极（像素电极）。

[0024] < 像素阵列部分 >

[0025] 像素阵列部分 10 包括按照  $m$  行  $n$  列矩阵以二维布置的大量单位像素 50。单位像素 50 中的每一个包括像素晶体管 51、被连接到像素晶体管 51 的输出电极的电容元件 52，

以及响应于电容元件 52 所保持的电压而执行灰度显示的液晶单元 53。对于像素阵列部分 10 的 m 行 n 列的像素阵列,为单独像素行安装栅极线 54-1 到 54-m,并且为单独像素列安装数据线 55-1 到 55-n。

[0026] < 单位像素 >

[0027] 图 2 示出了单位像素 50 的电路结构的一个示例。参照图 2,单位像素 50 的像素晶体管 51 在其控制电极(栅极电极)处连接到栅极线 54(54-1 到 54-m) 并且在其输入电极处连接到数据线 55(55-1 到 55-n)。像素晶体管 51 可以例如由薄膜晶体管(TFT)形成。

[0028] 电容元件 52 的一个端子连接到像素晶体管 51 的输出端子,并且电容元件 52 的另一个端子接地。液晶单元 53 表示在像素电极与和像素电极成相对关系形成的相对电极之间产生的液晶电容,并且液晶单元 53 的像素电极连接到像素晶体管 51 的输出电极。液晶单元 53 的相对电极是由覆盖液晶显示装置 1 的全部显示区域的单个透明电极形成的。为所有像素所共有的公共电位  $V_{com}$  被施加到相对电极。

[0029] 在单位像素 50 中,当电压被从数据线 55(55-1 到 55-n) 通过像素晶体管 51 施加到电容元件 52 的像素电极时,液晶的偏振特性响应于被施加的电压而变化。结果,通过电容元件 52 执行根据被施加电压的灰度显示。被施加的电压被电容元件 52 保持。因此,同样在像素晶体管 51 被关断之后,液晶的反射量被电容元件 52 所保持的被施加电压继续保持。

[0030] 回来参照图 1,假定像素阵列部分 10 的单位像素 50 中的奇数像素列中的单位像素 50 对应于第一像素组,而偶数像素列中的单位像素 50 对应于第二像素组。相应地,假定被连接到奇数像素列中的第一像素组的单位像素 50 的输入电极的数据线 55-1、55-3 等对应于第一数据线,而被连接到偶数像素列中的第二像素组的单位像素 50 的输入电极的数据线 55-2、55-4 等对应于第二数据线。

[0031] < 栅极线驱动电路 >

[0032] 栅极线驱动电路 20 包括垂直驱动器 21。垂直驱动器 21 通常由移位寄存器电路形成并且通过栅极线 54-1 到 54-m 连续地输出垂直扫描信号 GATE,该信号用于以行为单位来选择像素阵列部分 10 的单位像素 50。

[0033] < 数据线驱动电路 >

[0034] 数据线驱动电路 30 包括水平驱动器 31、水平选择开关 32-1 到 32-n、显示信号供给晶体管 33-1 和 33-2、测量信号供给晶体管 34-1 和 34-2、电压供给控制晶体管 35-1 到 35-n,以及反相器 36。

[0035] 水平驱动器 31 包括例如移位寄存器电路和测试逻辑电路。当测试信号 TEST 具有低电平(其是地电平)时,即当液晶显示装置 1 处于普通操作模式下时,移位寄存器操作用来连续地输出用于选择性地驱动水平选择开关 32-1 到 32-n 的第一水平开关驱动信号 DSW1 到 DSWn。另一方面,当测试信号 TEST 具有高电平时,即当液晶显示装置 1 处于测试模式下时,测试逻辑电路操作用来输出用于以像素列为单位选择性地驱动水平选择开关 32-1 到 32-n 的第二水平开关驱动信号 DSW。

[0036] 在普通操作模式下,与水平选择开关 32-1 到 32-n 中的奇数像素列相对应的水平选择开关 32-1、32-3……被连接在奇数像素列的数据线 55-1、55-3……与第一信号供给线 37-1 之间。同时,与偶数像素组相对应的水平选择开关 32-2、32-4……被连接在偶数像素

列的数据线 55-2、55-4……与第二信号供给线 37-2 之间。然后,响应于从水平驱动器 31 输出的第一和第二水平扫描信号分别将水平选择开关 32-1、32-3……和水平选择开关 32-2、32-4……置于导通状态。

[0037] 在正常操作模式下,图像显示信号 SIG 通过显示信号供给晶体管 33-1 和 33-2 被公共地提供给第一和第二信号供给线 37-1 和 37-2。显示信号供给晶体管 33-1 和 33-2 在“L”电平的测试信号 TEST 被通过反相器 36 施加到其栅极电极时被置于导通状态,并且将图像显示信号 SIG 公共地提供给第一和第二信号供给线 37-1 和 37-2。

[0038] 同时,在测试模式下,第一测量信号 TSIG1 通过测量信号供给晶体管 34-1 被选择性地提供给第一信号供给线 37-1,并且第二测量信号 TSIG2 通过测量信号供给晶体管 34-2 被选择性地提供给第二信号供给线 37-2。测量信号供给晶体管 34-1 和 34-2 在“H”电平的测试信号 TEST 被提供到其栅极电极时被置于导通状态,并且分别将第一和第二测量信号 TSIG1 和 TSIG2 提供给第一和第二信号供给线 37-1 和 37-2。

[0039] 电压供给控制晶体管 35-1 到 35-n 被分别连接在数据线 55-1 到 55-n 与电压供给线 38 之间。预定直流电压  $V_{guard}$  被施加到电压供给线 38。电压供给控制晶体管 35-1 到 35-p 在其栅极电极处公共地连接到控制线 39 并且在“H”电平的电压供给控制信号 TOFF 通过控制线 39 被施加到其栅极电极时被置于导通状态以将直流电压  $V_{guard}$  施加到数据线 55-1 到 55-n。

[0040] < 测试电路 >

[0041] 测试电路 40 包括开关电路 41-1 到 41-p、传感放大器 42-1 到 42-p,以及译码器 43。

[0042] 开关电路 41-1 到 41-p 被布置为使得诸如两条数据线 55-1 和 55-2、55-3 和 55-4……这样的两个相邻者被互相配对。因此,开关电路 41-1 到 41-p 的数目 p 是数据线 55-1 到 55-n 的数目 n 的一半。因为开关电路 41-1 到 41-p 具有相同的电路结构,所以用第一开关电路 41-1 作为示例来描述其具体电路结构。

[0043] 开关电路 41-1 包括开关 44 和 45 以及另一开关 46,开关 44 和 45 的一个触点分别连接到数据线 55-1 和 55-2 的一端,开关 46 连接在开关 44 和 45 的其他触点之间。开关 44 和 45 在被施加以“H”电平的开关控制信号 SWA 时被置为导通(闭合)状态,以把具有低阻抗的传感放大器 42-1 的反相输入端和同相端子分别连接到数据线 55-1 和 55-2。

[0044] 开关 46 具有作为数据线短路装置的功能,用于在被施加以“H”电平的开关控制信号 SWB 时被置为导通(闭合)状态,以使具有低阻抗的数据线 55-1 和 55-2 短路。当数据线 55-1 和 55-2 在数据线 55-1 与 55-2 之间有电位差的情况下被开关 46 短路时,数据线 55-1 和 55-2 处的电位即传感放大器 42-1 的反相输入端和同相输入端处的电位变成相等的电位,更具体的说,变为在短路之前数据线 55-1 和 55-2 处电位之间的中间电位。

[0045] 因为开关 46 起以这种方式使数据线 55-1 和 55-2 短路的作用,所以开关 46 的位置不限于开关 44 和 45 与传感放大器 42-1 之间的位置。然而,在开关 46 被布置在离传感放大器 42-1 更近位置处的情况下,存在这样一种优势,即可以在不受数据线 55-1 和 55-2 的寄生电容和布线电阻的影响的情况下使传感放大器 42-1 的反相输入端和同相输入端处的电位相等。

[0046] 传感放大器 42-1 在开关电路 41-1 的开关 44 和 45 处于导通状态时与使能信号 EN

同步地将数据线 55-1 和 55-2 处的电位进行相互比较,以检测电位差并对电位差进行放大和输出。传感放大器 42-2 到 42-p 也执行与传感放大器 42-1 的操作类似的操作。传感放大器 42-1 到 42-p 是用于将作为第一数据线的奇数数据线 55-1、55-3……处的电位和作为第二数据线的偶数数据线 55-2、55-4……处的电位进行相互比较的比较电路。然而,比较电路不限于传感放大器 42-1 到 42-p,而是可以是可以将第一数据线处的电位和第二数据线处的电位进行相互比较的任何比较电路。

[0047] “H”电平或“L”电平的检测信号被从传感放大器 42-1 到 42-p 中的每一个输出并被输入译码器 43。译码器 43 把从传感放大器 42-1 到 42-p 提供的检测信号保持一次,然后把所保持的检测信号与预期值进行比较。然后,译码器 43 输出测试结果信号 TOUT,该测试结果信号在所保持的检测信号满足预期值时表明测试结果良好或者没有缺陷 (OK) 但是在所保持的检测信号不满足预期值时表明测试结果不好或者有缺陷 (NG)。

[0048] < 传感放大器和译码器 >

[0049] 图 3 示出了例如第一传感放大器 42-1 和译码器 43 的对应电路部分的具体示例。

[0050] 如图 3 所示,传感放大器 42-1 包括一对 N 沟道差分对晶体管 Q1 和 Q2 以及一对 P 沟道负载晶体管 Q3 和 Q4,Q1 和 Q2 的源极电极被公共地连接来执行差分操作,Q3 和 Q4 的漏极电极分别连接到差分对晶体管 Q1 和 Q2 的漏极电极。传感放大器 42-1 还包括 N 沟道电流源晶体管 Q5 和 P 沟道电流源晶体管 Q6,Q5 把差分对晶体管 Q1 和 Q2 的源极电极的公共连接节点与地连接,Q6 连接在负载晶体管 Q3 和 Q4 的源极电极的公共连接节点与电源 Vdd 之间。

[0051] 晶体管 Q1 和 Q3 的栅极电极彼此公共地连接并且还连接到晶体管 Q2 和 Q4 的漏极公共连接节点。晶体管 Q2 和 Q4 的栅极电极彼此公共地连接并且还连接到晶体管 Q1 和 Q3 的漏极公共连接节点。晶体管 Q1 和 Q3 的漏极公共连接节点连接到开关 44 的另一触点而晶体管 Q2 和 Q4 的漏极公共连接节点连接到开关 45 的另一触点。使能信号 EN 被施加到电流源晶体管 Q5 的栅极电极。使能信号 EN 的反相信号被施加到电流源晶体管 Q6 的栅极电极。

[0052] 译码器 43 中与传感放大器 42-1 相对应的电路部分 43-1 包括触发器 (FF) 47 和二输入“与”门 48。触发器 47 临时地保持从传感放大器 42-1 提供给其的“H”电平 (逻辑“1”) 或“L”电平 (逻辑“0”) 的检测信号。二输入“与”门 48 把作为触发器 47 的存储内容的逻辑“1”或“0”与预期值“1” (或“0”) 相比较。然后,二输入“与”门 48 根据比较结果输出二进制值的测试结果信号 TOUT (“H”电平 / “L”电平)。具体而言,如果两个输入的逻辑值彼此一致,即如果触发器 47 的存储内容与预期值相等,则表示测试结果良好 (OK) 的测试结果信号 TOUT 被输出。然而,如果两个输入的逻辑值彼此不一致,即如果触发器 47 的存储内容与预期值不相等,则表示测试结果不好 (NG) 的测试结果信号 TOUT 被输出。

[0053] [ 液晶显示装置的测试 ]

[0054] 以下特别描述了根据本发明实施例的具有上述结构的液晶显示装置 1 的像素阵列部分 10 的测试方法,特别是对栅极线 54-1 到 54-m 和数据线 55-1 到 55-n 和单位像素 50 关于短路、断路等的质量测试。将注意到单位像素 50 关于质量即关于它们是否有缺陷的测试包括电容元件 52 的质量测试和液晶单元 53 的质量测试。这些测试是使用众所周知的 LSI 测试仪来执行的。

[0055] 图 4 图示了液晶显示装置 1 与 LSI 测试仪 70 之间的关系。在本实施例中,各种控制信号被从 LSI 测试仪 70 输入到液晶显示装置 1。这些控制信号包括测试信号 TEST、第一和第二测量信号 TSIG1 和 TSIG2、用于数据线驱动电路 30 的电压供给控制信号 TOFF、开关控制信号 SWA 和 SWB,以及用于测试电路 40 的使能信号 EN。同时,测试结果信号 TOUT 被从液晶显示装置 1 输入到 LSI 测试仪 70。从而,LSI 测试仪 70 基于测试结果信号 TOUT 来判定单位像素 50 是否良好以及栅极线 54-1 到 54-m 和数据线 55-1 到 55-n 中是否存在短路、断路等。

[0056] LSI 测试仪 70 包括其中提供的 CPU(中央处理单元)71、存储部分 72 等。CPU 71 读出并执行存储部分 72 等中存储的测试程序以执行下述功能,即关于质量对单位像素 50 进行测试的功能以及关于短路、断路等对栅极线 54-1 到 54-m 和数据线 55-1 到 55-n 进行测试的功能。

[0057] 这里预先假定测试程序被预先存储在存储部分 72 等中。然而,另外可以通过通信单元提供测试程序使得测试程序被读入存储部分 72,或者可以把测试程序记录在诸如 CD-ROM 这样的记录介质中使得通过 LSI 测试仪 70 的记录介质驱动器(未示出)将其读入存储部分 72 中。

[0058] 将注意到单位像素 50 关于质量的测试或栅极线 54-1 到 54-m 和数据线 55-1 到 55-n 关于短路、断路等的测试是在制造过程中液晶被填充之前的阶段执行的。然而,液晶单元 53 关于质量的测试是在液晶被填充之后的阶段执行的。在这两种情况下,测试过程基本上相同。

[0059] 下面,参照图 5 和 6 来描述在 LSI 测试仪 70 的 CPU 71 的控制下执行的用于关于质量对单位像素 50 进行测试或关于短路、断路等对栅极线 54-1 到 54-m 和数据线 55-1 到 55-n 进行测试的一系列测量操作。

[0060] 将注意到通过 CPU 71 执行的这一系列测试操作是同步于垂直驱动器 21 的垂直扫描以像素行为单位对一对相邻像素列执行的。这里为了便于理解,用下述情况作为示例来描述这一系列测量操作,其中对某像素行  $i$  的第一和第二列中的一对单位像素  $50_{i-1}$  和  $50_{i-2}$  执行所述测量操作。

[0061] 在图 5 的时序图中,图示了测试信号 TEST、水平开关驱动信号 DSW、电压供给控制信号 TOFF、垂直扫描信号 GATE、开关控制信号 SWA 和 SWB 与使能信号 EN 之间的时序关系。所提到的信号在测量开始之前都处于“L”电平状态。

[0062] 首先,LSI 测试仪 70 在时刻  $t_{11}$  处把测试信号 TEST 设为“H”电平并把第一和第二测量信号 TSIG1 和 TSIG2 提供给液晶显示装置 1。当测试信号 TEST 改变为“H”电平时,测量信号供给晶体管 34-1 和 34-2 被置为导通状态使得第一和第二测量信号 TSIG1 和 TSIG2 分别被提供给第一和第二信号供给线 37-1 和 37-2。

[0063] 另外,当测试信号 TEST 改变为“H”电平时,水平驱动器 31 把为水平选择开关 32-1 和 32-2 所共有的第二水平开关驱动信号 DSW 改变为“H”电平,以把水平选择开关 32-1 和 32-2 置为导通状态。结果,第一和第二测量信号 TSIG1 和 TSIG2 被从第一和第二信号供给线 37-1 和 37-2 通过水平选择开关 32-1 和 32-2 分别施加到数据线 55-1 和 55-2。

[0064] 与第一和第二测量信号 TSIG1 和 TSIG2 施加到数据线 55-1 和 55-2 同时(时刻  $t_{11}$ ),“H”电平的垂直扫描信号 GATE 被从垂直驱动器 21 通过垂直驱动器 21 的垂直扫描施

加到像素行  $i$  的栅极线  $54-i$ 。结果,单位像素  $50i-1$  和  $50i-2$  的像素晶体管  $51$  被置为导通状态,结果第一和第二测量信号  $TSIG1$  和  $TSIG2$  通过像素晶体管  $51$  被施加到相应的电容元件  $52$ 。

[0065] 假定第一测量信号  $TSIG1$  的电压电平例如是  $5.0V$  并且第二测量信号  $TSIG2$  的电压电平例如是  $4.0V$ 。将注意到所提到的电压电平仅是示例而非限制值。另外,第一和第二测量信号  $TSIG1$  和  $TSIG2$  是直流电压的模拟信号。

[0066] 当第一和第二测量信号  $TSIG1$  和  $TSIG2$  被分别施加到单位像素  $50i-1$  和  $50i-2$  的电容元件  $52$  时,单位像素  $50i-1$  和  $50i-2$  根据第一和第二测量信号  $TSIG1$  和  $TSIG2$  被分别充电。然后,第一和第二测量信号  $TSIG1$  和  $TSIG2$  的电压电平被保持在电容元件  $52$  中。第一和第二测量信号  $TSIG1$  和  $TSIG2$  的电压电平以这种方式被写入单位像素  $50i-1$  和  $50i-2$ 。

[0067] 在第一和第二测量信号  $TSIG1$  和  $TSIG2$  的电压电平被分别写入单位像素  $50i-1$  和  $50i-2$  之后,将被从垂直驱动器  $21$  输出到第  $i$  像素行的垂直扫描信号  $GATE$  在时刻  $t12$  处被从“H”电平改变为“L”电平。响应于垂直扫描信号  $GATE$  的改变,单位像素  $50i-1$  和  $50i-2$  的像素晶体管  $51$  被置为关断状态并且存储在电容元件  $52$  中的电荷量被固定。

[0068] 此后,水平驱动器  $31$  在时刻  $t13$  处把第二水平开关驱动信号  $DSW$  改变为“L”电平,从而把水平选择开关  $32-1$  和  $32-2$  置为关断状态,从而使第一和第二测量信号  $TSIG1$  和  $TSIG2$  停止施加到数据线  $55-1$  和  $55-2$ 。

[0069] 同时在时刻  $t13$  处,LSI 测试仪  $70$  把电压供给控制信号  $TOFF$  和开关控制信号  $SWA$  和  $SWB$  改变为“H”电平。结果,电压供给控制晶体管  $35-1$  和  $35-n$  被置为导通状态。结果,预定直流电压  $Vguard$  被施加到数据线  $55-1$  和  $55-2$ ,并且开关电路  $41-1$  的开关  $44$  和  $45$  被置为导通状态使得直流电压  $Vguard$  被施加到传感放大器  $42-1$  的反相输入端和同相输入端。这里直流电压  $Vguard$  例如是  $3.0V$ 。

[0070] 另外,开关  $46$  被置为导通状态以使数据线  $55-1$  和  $55-2$  短路,并因而使传感放大器  $42-1$  的反相输入端和同相输入端短路,从而执行使数据线  $55-1$  和  $55-2$  处的电位以及传感放大器  $42-1$  的反相输入端和同相输入端处的电位等于相同电位即等于同一直流电压  $Vguard$  的等同化操作。

[0071] 在时刻  $t14$  处,在电路不同部分处的电位即数据线  $55-1$  和  $55-2$  与传感放大器  $42-1$  的反相输入端和同相输入端的电位通过刚才所述的等同化操作被基本上固定(等同化)之后,LSI 测试仪  $70$  把电压供给控制信号  $TOFF$  改变为“L”电平,以把电压供给控制晶体管  $35-1$  和  $35-n$  置为关断状态。结果,直流电压  $Vguard$  停止施加到数据线  $55-1$  和  $55-2$ ,并且在这种状态下,通过开关  $46$  的动作来执行对电路中电位的更加精确的等同化操作。

[0072] 由于如上所述的这种等同化操作,传感放大器  $42-1$  的反相输入端和同相输入端处的电位变得彼此相等。因此,当随后将通过传感放大器  $42-1$  来比较数据线  $55-1$  和  $55-2$  处的电位时,可以更加精确地执行比较操作。

[0073] 在时刻  $t15$  处当等同化操作完成之后,LSI 测试仪  $70$  把开关控制信号  $SWB$  改变为“L”电平,以把开关电路  $41-1$  的开关  $46$  置为关断状态。结果,数据线  $55-1$  和数据线  $55-2$  被彼此电隔离,并且传感放大器  $42-1$  的反相输入端和同相输入端被彼此电隔离。

[0074] 然后在时刻  $t16$  处,通过垂直驱动器  $21$  的第二次垂直扫描把“H”电平的垂直扫描信号  $GATE$  从垂直驱动器  $21$  施加到像素行  $i$  的栅极线  $54-i$ 。结果,单位像素  $50i-1$  和  $50i-2$

的像素晶体管 51 被置为导通状态,结果电容元件 52 所保持的电压被通过像素晶体管 51 施加到彼此成对的两条数据线 55-1 和 55-2。

[0075] 数据线 55-1 和 55-2 具有电容成分。这里假定在本实施例中数据线 55-1 的电容值和数据线 55-2 的电容值彼此相等并且由  $C_{data}$  表示。另外,数据线 55-1 和 55-2 的电容值  $C_{data}$  与电容元件 52 的电容值  $C_s$  相比非常高。作为示例, $C_s : C_{data} = 1 : 100$ 。换言之,数据线 55-1 和 55-2 的电容值  $C_{data}$  等于电容元件 52 的电容值  $C_s$  的 100 倍。

[0076] 由于等同化操作,3.0V ( $V_{guard}$ ) 被保持在数据线 55-1 和 55-2 的电容成分中。如果在这种状态下单位像素 50i-1 和 50i-2 的电容元件 52 所保持的电压被读出到数据线 55-1 和 55-2,则因为单位像素 50i-1 的电容元件 52 所保持的电压是 5.0V 并且单位像素 50i-2 的电容元件 52 所保持的电压是 4.0V,所以根据数据线 55-1 和 55-2 的电容值  $C_{data}$  与电容元件 52 的电容值  $C_s$  之间的电容比 (根据  $Q = C \cdot V$ ,数据线 55-1 的电荷由  $305 \cdot C_s$  给出并且数据线 55-2 处的电荷由  $304 \cdot C_s$  给出) 数据线 55-1 处的电位变为 3.05V 并且数据线 55-2 处的电位变为 3.04V。

[0077] 此后,在时刻  $t_{17}$  处当彼此成对的两条数据线 55-1 和 55-2 处的电位被固定之后,LSI 测试仪 70 把使能信号 EN 改变为“H”电平以把传感放大器 42-1 中的电流源晶体管 Q5 和 Q6 (参照图 3) 置为导通状态。结果,传感放大器 42-1 进入激活状态并且对数据线 55-1 处的电位与数据线 55-2 处的电位进行互相比对。

[0078] 在上面所述的示例中,数据线 55-1 的电位 3.05V 被施加到传感放大器 42-1 的同相输入端而数据线 55-2 的电位 3.04V 被施加到传感放大器 42-1 的反相输入端。此时,数据线 55-1 的电位 3.05V 与数据线 55-2 的电位 3.04V 之间的电位差 0.01V 被放大为电源电压  $V_{dd}$  并且随后作为逻辑“1”的比较结果被施加到译码器 43,具体而言是施加到与传感放大器 42-1 相对应的电路部分 43-1。

[0079] 数据线 55-1 与 55-2 之间的电位差由单位像素 50i-1 和 50i-2 的电容元件 52 的电容值  $C_s$  与数据线 55-1 和 55-2 的电容值  $C_{data}$  之间的电容差引起, $C_s$  和  $C_{data}$  原来应当彼此相等。然后,如果单位像素 50i-1 的电容元件 52 变得有缺陷并且电容值  $C_s$  降低多于 20%,则数据线 55-1 处的电位变得低于 3.04V,但是如果单位像素 50i-2 的电容元件 52 变得有缺陷并且电容元件 52 的电容值  $C_s$  升高多于 20%,则单位像素 50i-2 处的电位变得高于 3.05V。换言之,数据线 55-1 和 55-2 的电位间的幅度关系被颠倒。此时,传感放大器 42-1 把数据线 55-1 与 55-2 之间的电位差作为逻辑“0”的比较结果输出到译码器 43 的电路部分 43-1。

[0080] 译码器 43 的电路部分 43-1 判定传感放大器 42-1 的比较结果是否与预期值“1”一致,预期值“1”表示单位像素 50i-1 和 50i-2 的电容元件 52 正常。随后,电路部分 43-1 把判定结果作为测试结果信号 TOUT 输出到 LSI 测试仪 70。当单位像素 50i-1 和 50i-2 的电容元件 52 正常或者说没有缺陷时,因为传感放大器 42-1 的比较结果显示逻辑“1”,所以二输入“与”门 48 输出的测试结果信号 TOUT 显示“H”电平 (逻辑“1”)。另一方面,当单位像素 50i-1 和 50i-2 的电容元件 52 之一异常或者说有缺陷时,传感放大器 42-1 的比较结果显示逻辑“0”,因此测试结果信号 TOUT 显示“L”电平 (逻辑“0”)。

[0081] LSI 测试仪 70 从译码器 43 接收测试结果信号 TOUT 并且可以对所有单位像素 50 以像素行为单位对彼此相邻的每两个单位像素的电容元件 52 关于质量进行测试。

[0082] 将注意到,虽然在上述示例中第一测量信号 TSIG1 的电压电平被设为高于第二测量信号 TSIG2 的电压电平,但是还可以相反地设置第一和第二测量信号 TSIG1 和 TSIG2 的电压电平之间的幅度关系。在这种情况下,当单位像素  $50_{i-1}$  和  $50_{i-2}$  的电容元件 52 正常时的预期值被译码器 43 设为逻辑“0”。换言之,预期值“1”/“0”是根据将被施加到彼此成对的数据线 55-1 和 55-2 的第一和第二测量信号 TSIG1 和 TSIG2 来确定的。

[0083] 还可以另外提供用于改变第一测量信号 TSIG1 的电压电平和第二测量信号 TSIG2 的电压电平的电路。在这种情况下,可以执行两种不同的测试。具体而言,测试之一是通过把第一测量信号 TSIG1 的电压电平提供给数据线 55-1 同时把第二测量信号 TSIG2 的电压电平提供给数据线 55-2 来执行的。测试中的另一种是通过把第二测量信号 TSIG2 的电压电平提供给数据线 55-1 同时把第一测量信号 TSIG1 的电压电平提供给数据线 55-2 来执行的。在采用了刚才所述的结构时,可以以更高的确定性来判定单位像素  $50_{i-1}$  和  $50_{i-2}$  中的哪一个单位像素 50 有缺陷。

[0084] 通过在填充液晶之前的阶段执行上述的一系列测量操作作为测试,可以如上所述关于质量(正常/异常或者说无缺陷/有缺陷)对单位像素 50 的电容元件 52 进行测试。

[0085] 另外,当在填充液晶之前的阶段进行测试时,为每个像素行执行所述一系列测量操作,以将第一和第二测量信号 TSIG1 和 TSIG2 的电压电平写入每个像素行中的两个相邻单位像素,如果找到无法写入相应电压电平的单位像素,则可以检测到包括无法写入电压电平的单位像素的像素行的数据线遭受了短路或断路。

[0086] 关于数据线发生短路或断路的位置,因为第一和第二测量信号 TSIG1 和 TSIG2 的电压电平的写入操作是通过垂直驱动器 21 同步于垂直扫描以像素行为单位来执行的,所以其中发现了无法写入电压电平的单位像素的像素行的位置可以被检测为数据线发生短路或断路的位置。

[0087] 另外,在填充液晶之前的阶段进行测试时,虽然预先假定数据线 55-1 到 55-n 为正常,但是可以不对所有像素列中彼此成对的每两个相邻像素列的每个像素行执行上述的一系列测量操作,而是成组地以像素列为单位对彼此成对的每两个相邻像素列的每个像素行执行所述操作,其中所有的像素行被分成多个组。在这种情况下,如果在第一和第二测量信号 TSIG1 和 TSIG2 被写入单位像素 50 时发现无法写入电压电平的单位像素,则因为这表示像素晶体管 51 无法被垂直扫描信号 GATE 导通,所以可以检测到包括无法写入电压电平的单位像素的像素行的栅极线遭受了短路或断路。

[0088] 作为示例,假定像素列数目是 1,920 即水平方向的像素数目是 1,920 并且总共 1,920 个像素列以 48 个像素列为单位被分成 40 个区域。在这种情况下,为这些分区中的每一个分区的彼此成对的每两个相邻像素列的每个像素行执行所述一系列测量操作总共 40 次。由此,可以为 40 个区域中的每一个检测到栅极线 54-1 到 54-m 发生短路或断路的位置。

[0089] 另一方面,在预先假定了所有单位像素 50 的电容元件 52、所有的数据线 55-1 到 55-n 和所有的栅极线 54-1 到 54-m 是正常的情况下,如果在填充液晶之后的阶段进行测试时为每个像素行执行了上述的一系列测量操作,则可以关于单位像素 50 中除电容元件 52 之外的其他元件的质量执行测试。

[0090] 特别地,如果液晶未按照预定方式来填充或者外来物品被混入液晶或者像素电极的图形被干扰,则电容元件 52 的电容值  $C_s$  发生变化。因此,如果通过上述的一系列测量操

作检测到某些异常,那么因为电容元件 52 是正常的,所以判定单位像素 50 中除电容元件 52 之外的某部分是异常的,就是说,单位像素 50 的异常之处在于液晶未按照预定方式来填充或者外来物品被混入液晶或者像素电极的图形被干扰。

[0091] 如上所述,在第一测量信号 TSIG1 被从第一像素组(在上述示例中是第一列的像素组)的单位像素读出到数据线 55-1 中并且第二测量信号 TSIG2 被从第二像素组(在上述示例中是第二列的像素组)的单位像素 50 读出到数据线 55-2 时,预定直流电压  $V_{\text{guard}}$  被提供给第一和第二数据线 55-1 和 55-2 并且此外第一数据线 55-1 和第二数据线 55-2 被开关 46 短路,数据线 55-1 和 55-2 处的电位变得彼此相等。

[0092] 因此,在数据线 55-1 和 55-2 处的电位彼此相等的状态下,第一和第二测量信号 TSIG1 和 TSIG2 被从第一和第二像素组的单位像素 50 读出到数据线 55-1 和 55-2 中并且彼此成对的数据线 55-1 和 55-2 处的电位被相互比较,比较操作可以被精确地执行。

[0093] 特别地,根据本实施例的测试方法与测量漏电流的方法的不同之处在于:在具有彼此不同的电压值的第一和第二测量信号 TSIG1 和 TSIG2 被写入彼此成对的单位像素时,预定的直流电压  $V_{\text{guard}}$  被施加到彼此成对的数据线 55-1 和 55-2 并且数据线 55-1 和 55-2 被互相短路以执行等同化操作,此后成对单位像素中保持的电压被读出到数据线 55-1 和 55-2 并被互相比。因此,即使在诸如 LCOS 液晶装置这样的其中电容元件 52 的电容值  $C_s$  大约为数十 fF 的反射式液晶显示装置中,也可以确信地执行测试。

[0094] 另外,因为在测试电路 40 的输入级提供了用于选择性地切断测试单元与数据线 55-1 和 55-2 之间的电连接的开关 44 和 45,所以可以并发地执行第一和第二测量信号 TSIG1 和 TSIG2 到单位像素 50 的写入操作以及通过测试电路 40 执行的测试操作。因此,可以减少测试所需的处理时间。

[0095] 另外,当充当数据线短路装置的开关 46 被插入在开关 44 和 45 与开关电路 41-1 之间时,因为开关 46 的位置比较接近传感放大器 42-1,所以可以在不受数据线 55-1 和 55-1 的寄生电容和布线电阻影响的情况下使传感放大器 42-1 的反相输入端和同相输入端处的电位彼此相等。

[0096] 本领域技术人员应当明白,各种修改、组合、子组合和变更取决于设计要求和和其他因素可以发生,只要它们属于所附权利要求书或其等同物的范围。

[0097] 本发明包含与 2006 年 6 月 13 日在日本专利局提交的日本专利申请 JP2005-162991 有关的主题,该申请的全部内容通过引用结合于此。

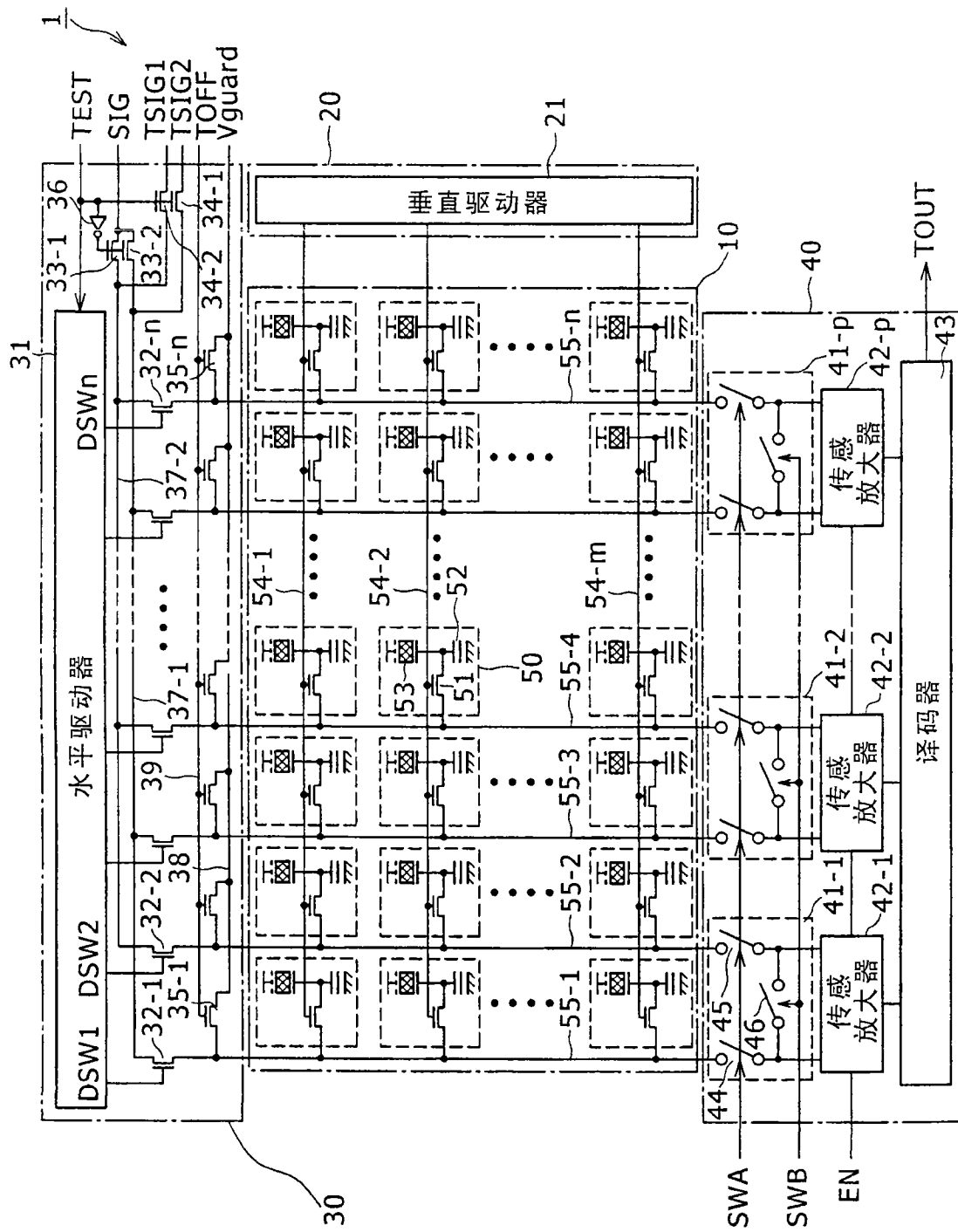


图1

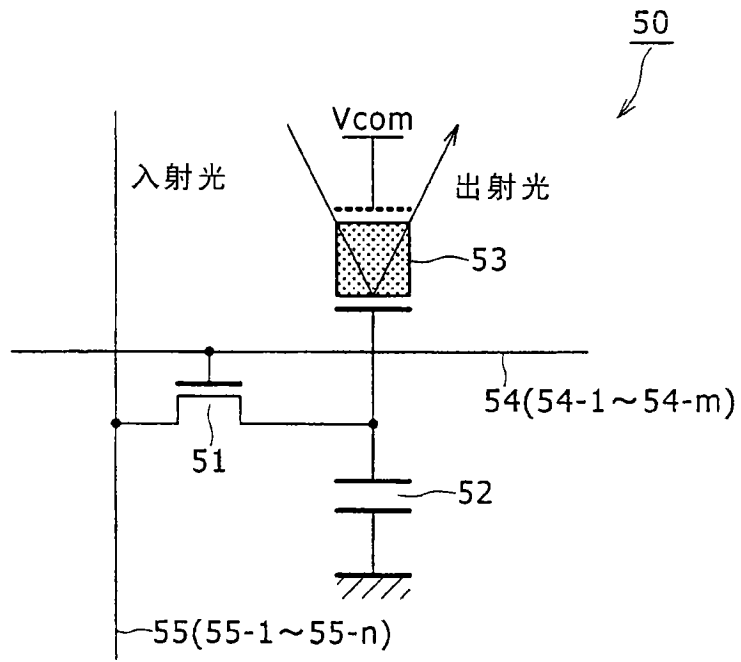


图 2

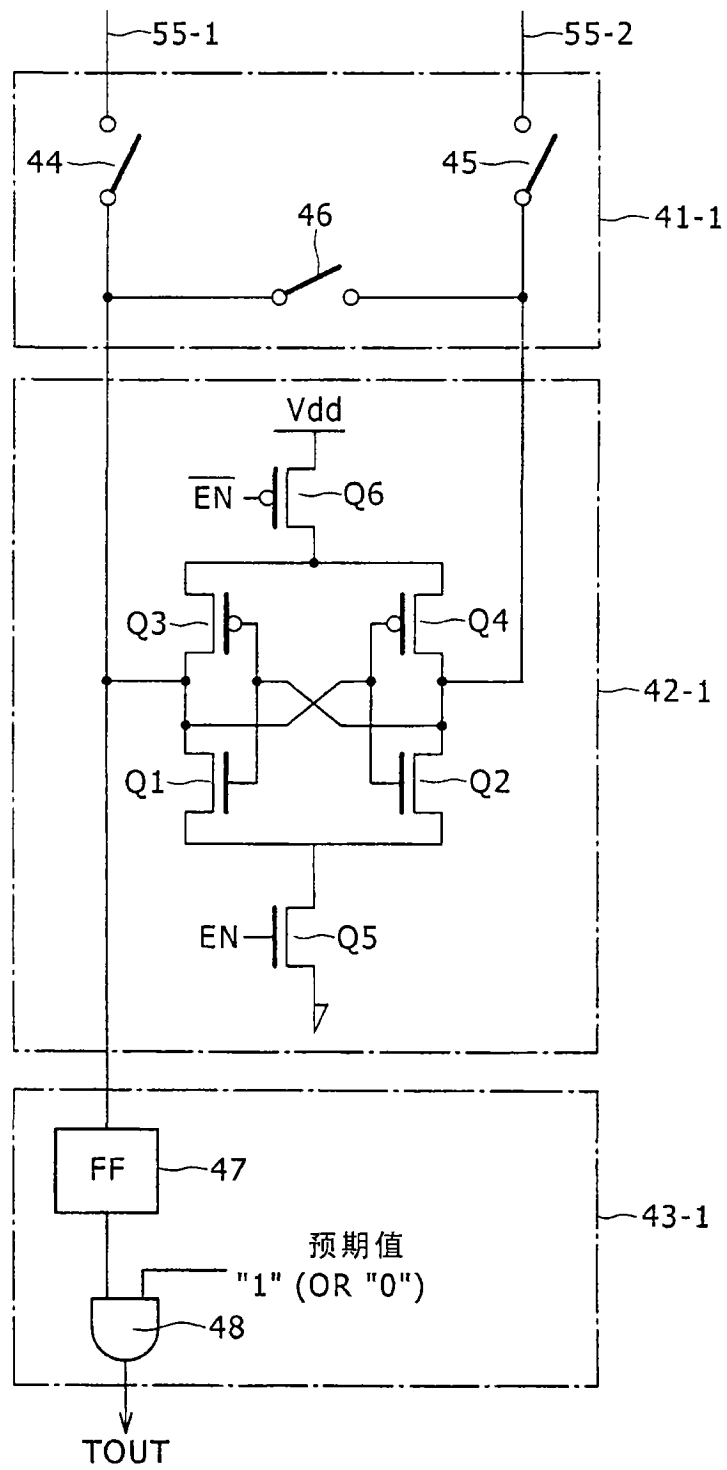


图 3

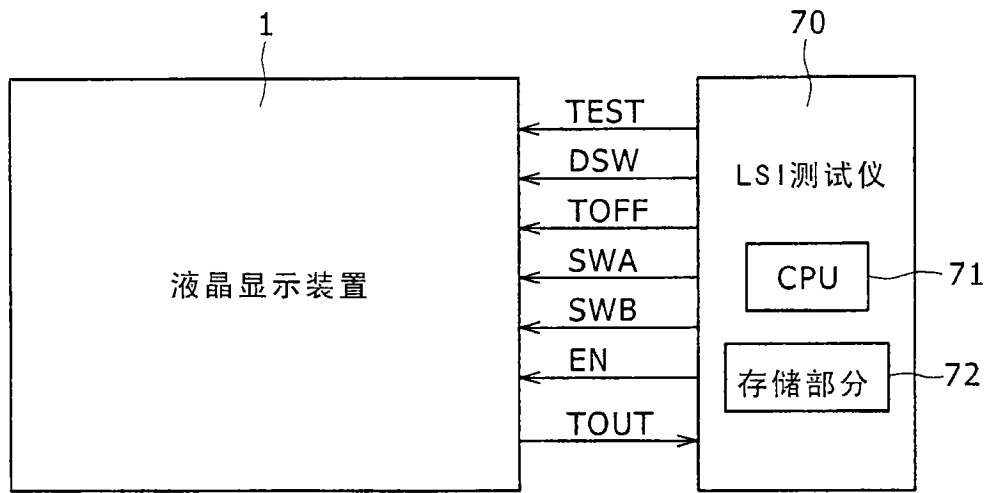


图 4

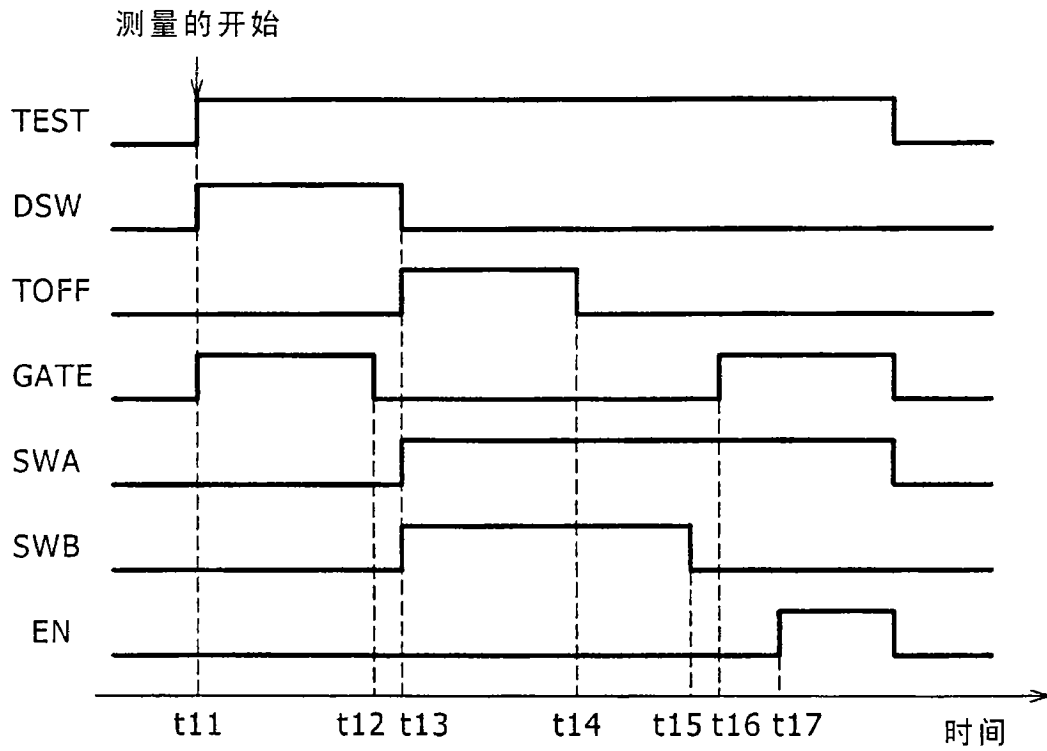


图 5

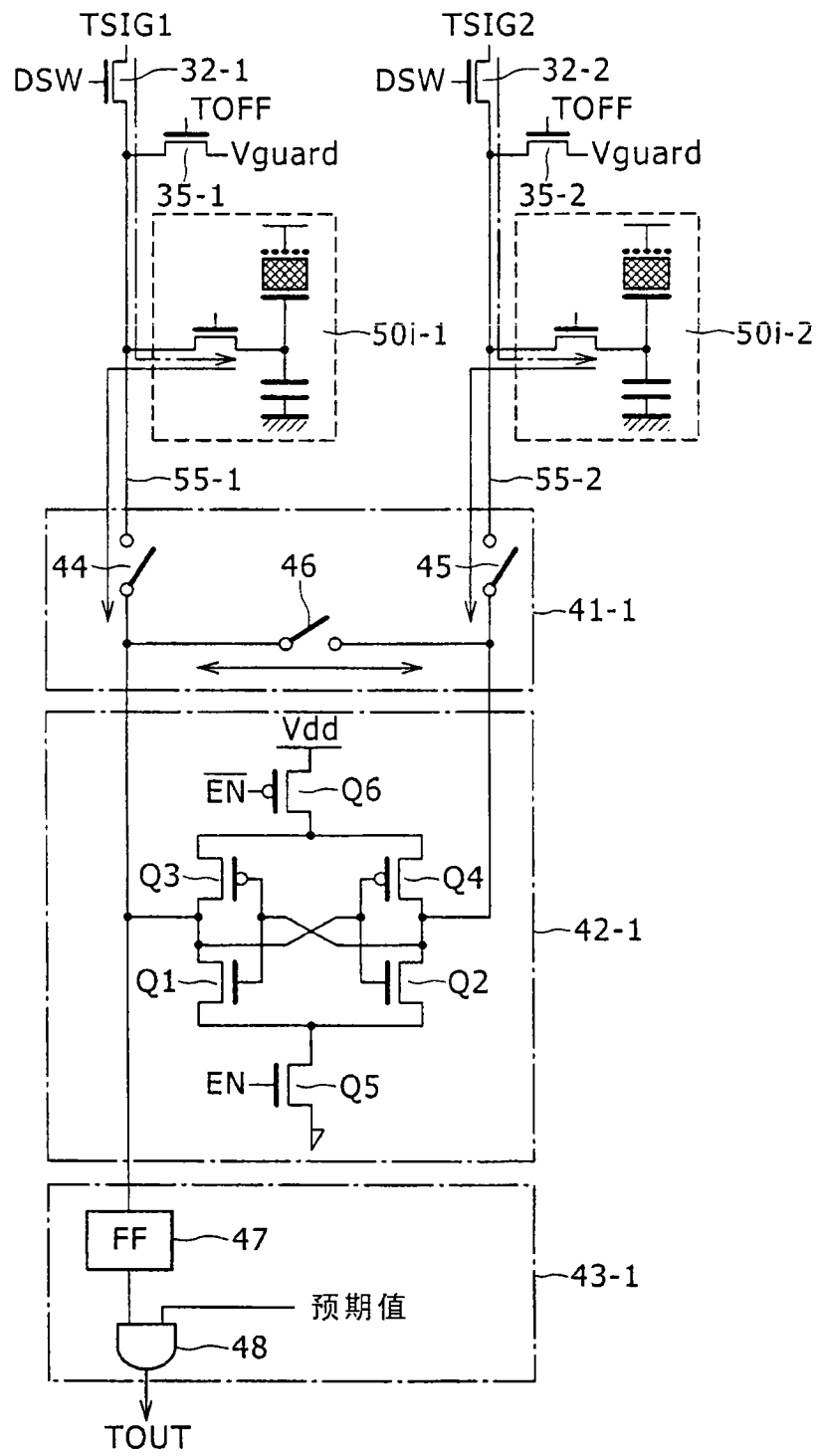


图 6

专利名称(译)	液晶显示装置和用于液晶显示装置的测试方法		
公开(公告)号	<a href="#">CN101089712B</a>	公开(公告)日	2010-11-10
申请号	CN200710110777.3	申请日	2007-06-13
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼株式会社		
当前申请(专利权)人(译)	索尼株式会社		
[标]发明人	川浦英明 清水目和年 安藤直树 宫泽一幸 平野胜久 堀口则昭 秋元修		
发明人	川浦英明 清水目和年 安藤直树 宫泽一幸 平野胜久 堀口则昭 秋元修		
IPC分类号	G02F1/1362 G01R31/00 G09G3/00		
CPC分类号	G09G2320/0295 G09G3/3611 G09G3/006		
代理人(译)	董方源		
审查员(译)	张帆		
优先权	2006162991 2006-06-13 JP		
其他公开文献	CN101089712A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种液晶显示装置，其包括像素阵列部分、第一数据线、第二数据线、写单元、电压供给控制单元、数据线短路单元、读出单元，以及测试单元。

