

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200610137482.0

[51] Int. Cl.

G02F 1/1333 (2006.01)

G02F 1/1362 (2006.01)

G02F 1/133 (2006.01)

[45] 授权公告日 2008 年 11 月 26 日

[11] 授权公告号 CN 100437261C

[22] 申请日 2006.10.27

[21] 申请号 200610137482.0

[73] 专利权人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 苏睦仁

[56] 参考文献

CN1664678A 2005.9.7

US2006/0092360A1 2006.5.4

US2006/0092341A1 2006.5.4

CN1677179A 2005.10.5

审查员 刘广达

[74] 专利代理机构 北京三友知识产权代理有限公司

代理人 任默闻

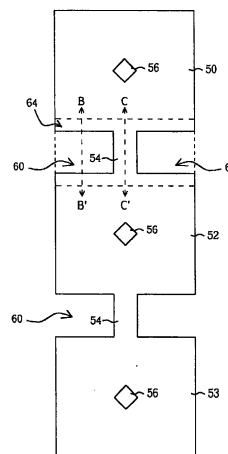
权利要求书 2 页 说明书 6 页 附图 6 页

[54] 发明名称

多区域垂直配向液晶面板

[57] 摘要

一种多区域垂直配向液晶面板，包含有一第一基板及一第二基板、一像素设置于该第二基板上、一储存电容下电极、一储存电容上电极、一液晶层设置于该第一基板与该第二基板之间，以及多个配向突起物设置于该第一基板上。其中，该像素具有一第一像素电极以及一第二像素电极，且该第一像素电极与该第二像素电极之间具有一主狭缝。其次，储存电容下电极设置于该第二基板上并与该主狭缝至少部分重叠，而该储存电容上电极则设置于该第二基板上并与该储存电容下电极形成一储存电容。本发明是将储存电容设置于相对二像素电极之间的主狭缝位置，并通过储存电容来有效降低主狭缝区域暗态漏光的缺点，进而提高像素使用率与达到高穿透率。



1、一种多区域垂直配向液晶面板，其特征在于包含有：

一第一基板及一第二基板；

一像素，设置于该第二基板上，该像素具有一第一像素电极以及一第二像素电极，且该第一像素电极与该第二像素电极之间具有两主狭缝；

一桥接电极，设置于所述第二基板上，且该桥接电极电性连接所述第一像素电极及所述第二像素电极，并且该桥接电极位于所述两主狭缝之间；

一储存电容下电极，设置于该第二基板上，所述两主狭缝完全重叠于该储存电容下电极；

一储存电容上电极，设置于该第二基板上并与该储存电容下电极形成一储存电容；

一液晶层，设置于该第一基板与该第二基板之间；以及

多个配向突起物，设置于该第一基板上。

2、如权利要求 1 所述的液晶面板，其特征在于，所述储存电容上电极与所述两主狭缝至少部分重叠。

3、如权利要求 1 所述的液晶面板，其特征在于，所述两主狭缝各具有一倾斜部。

4、如权利要求 1 所述的液晶面板，其特征在于，还包含有一共同电极层，设置于所述第一基板表面。

5、如权利要求 4 所述的液晶面板，其特征在于，还包含有多个彩色滤光单元设置于所述第一基板与所述共同电极层之间。

6、如权利要求 1 所述的液晶面板，其特征在于，所述第一像素电极与所述第二像素电极各自为一穿透电极或一反射电极。

7、如权利要求 1 所述的液晶面板，其特征在于，还包含有多个薄膜晶体管，分别设置于所述第二基板上。

8、如权利要求 1 所述的液晶面板，其特征在于，所述桥接电极具有一

中间部及二端点部，其中所述两个端点部的宽度分别大于所述中间部的宽度。

9、如权利要求 1 所述的液晶面板，其特征在于，还包含有一第三像素电极设置于所述第二基板上并连接所述第二像素电极。

10、一种多区域垂直配向液晶面板，其特征在于包含有：

一第一基板及一第二基板；

一像素，设置于该第二基板上，该像素具有一第一像素电极以及一第二像素电极，且该第一像素电极与该第二像素电极之间具有两主狭缝；

一桥接电极，设置于所述第二基板上，且该桥接电极电性连接所述第一像素电极及所述第二像素电极；

一储存电容下电极，设置于该第二基板上并与该两主狭缝至少部分重叠；

一储存电容上电极，设置于该第二基板上并与该储存电容下电极形成一储存电容；

一液晶层，设置于该第一基板与该第二基板之间；以及

多个配向突起物，设置于该第一基板上；

所述桥接电极具有一中间部及二端点部，其中所述两个端点部的宽度分别大于所述中间部的宽度。

多区域垂直配向液晶面板

技术领域

本发明是关于一种液晶面板，尤指一种多区域垂直配向液晶面板。

背景技术

液晶显示器已被广范地应用于各式电子产品，如手机、个人数字助理（PDA）及笔记型计算机（notebook）等，且随着大尺寸平面显示器市场的快速发展，具有轻薄短小特性的液晶显示器更是扮演着相当重要的角色，而逐渐取代阴极射线管（CRT）显示器成为市场主流。然而，由于传统液晶显示器的视角不够广，故成为其发展上的限制条件，因此一种可增加视角的多区域垂直配向（multi-domain vertical alignment, MVA）以及超多区域垂直配向（premium multi-domain vertical alignment, PMVA）液晶显示面板便应运而生。

请参照图1与图2，图1为已知超多区域垂直配向液晶面板10的一像素的平面示意图，而图2为图1中沿着AA'线段的截面示意图。如图1与图2中所示，已知超多区域垂直配向液晶面板10包含有一上基板12、一下基板14、一由负型液晶分子所构成的液晶层16填充于上基板12与下基板14之间，以及一第一像素电极20与第二像素电极28设于液晶层16与下基板14之间。

其中，上基板12表面设有一共同电极层18、多个彩色滤光单元（图未示）设置于上基板12与共同电极层18之间，以及多个配向突起物22对应第一像素电极20与第二像素电极28。下基板14上则设有一储存电容32并相对配向突起物22。

其中，第一像素电极20与第二像素电极28可为氧化铟锡（indium tin oxide, ITO）或氧化铟锌（indium zinc oxide, IZO）所构成的穿透电极或反射

电极，且第一像素电极 20 与第二像素电极 28 是由一主狭缝（main slit）26 分隔并以单根的矩形穿透电极作为连接第一像素电极 20 与第二像素电极 28 的桥接电极 24，以达到最佳化的液晶排列与反应速度。

此外，储存电容 32 是由一储存电容上电极 38、一储存电容下电极 34 以及位于两者之间的介电层 36 所构成。一般而言，是利用并联的方式来形成一储存电容并增加电容量，以保持电荷不流失并达到维持电压的目的。

如图 1 所示，已知储存电容是设置于相对配向突起物的位置，以改善配向突起物在暗态时会导致液晶排列不佳而造成暗态漏光的问题，进而提升液晶面板的对比。

液晶排列的稳定性以及区域的均匀性可由液晶分子在方位角 $\pm 90^\circ$ 状态存在的位置来判断。当方位角 $\pm 90^\circ$ 的位置位于像素正中间时，液晶分子可达到最稳定的排列。反之，面板的显示区域（domain）则可能会出现左右不均的现象。由于液晶分子的方位角度取决于电场的力量，亦即配向突起物与主狭缝的贡献，在已知设计中的单根矩型桥接电极会造成左右力量的拉扯并影响液晶分子的平衡状态，造成 90° 方位角的位置并不一定会位于桥接电极的中间，进而使液晶分子产生左右偏移，甚至往任何角度偏移的现象。

因此，如何提供一种多区域垂直配向液晶面板以有效改善主狭缝暗态漏光的问题以及利用单根矩型桥接电极而导致液晶分子产生左右偏移的现象即为现今一重要课题。

发明内容

本发明的主要目的是提供一种多区域垂直配向液晶面板，以解决储存电容因设置于配向突起物的相对位置而无法有效遮蔽主狭缝漏光的问题。

本发明是揭露一种液晶面板，其包含有一第一基板及一第二基板、一像素设置于该第二基板上、一储存电容下电极、一储存电容上电极、一液晶层设置于该第一基板与该第二基板之间以及多个配向突起物（protrusion）设置于该第一基板上或该第二基板上。其中，该像素具有一第一像素电极以及一

第二像素电极，且该第一像素电极与该第二像素电极之间具有一主狭缝（main slit）。其次，储存电容下电极设置于该第二基板上并与该主狭缝至少部分重叠（overlap），而该储存电容上电极则设置于该第二基板上并与该储存电容下电极形成一储存电容。

本发明是将储存电容设置于相对二像素电极之间的主狭缝位置，并通过储存电容来有效降低主狭缝区域暗态漏光的缺点，进而提高像素使用率与达到高穿透率。

此外，本发明又可将储存电容设置于相对主狭缝位置的同时搭配一具有内缩图案的桥接电极，并通过其内缩的形状来改善已知利用矩形桥接电极而导致液晶排列不稳定的问题，进而提高液晶面板的光学特性表面。

附图说明

图 1 为已知多区域垂直配向液晶面板的一像素的平面示意图。
图 2 为图 1 中沿着 AA'线段的截面示意图。
图 3 为本发明较佳实施例的多区域垂直配向液晶面板的一像素的平面示意图。
图 4 为图 3 中沿着 BB'线段的截面示意图。
图 5 为图 3 中沿着 CC'线段的截面示意图。
图 6 为本发明另一实施例的多区域垂直配向液晶面板的一像素的平面示意图。

主要组件符号说明：

10	多区域垂直配向液晶面板	
12	上基板	
14	下基板	16 液晶层
18	共同电极层	20 第一像素电极
22	第一配向突起物	24 桥接电极
26	主狭缝	28 第二像素电极

32	储存电容	34	储存电容下电极
36	介电层	38	储存电容上电极
40	多区域垂直配向液晶面板		
42	上基板		
44	下基板	46	液晶层
48	共同电极层	50	第一像素电极
52	第二像素电极	53	第三像素电极
54	桥接电极	56	配向突起物
60	主狭缝	64	储存电容
66	储存电容下电极	68	介电层
70	储存电容上电极	72	桥接电极
74	第一像素电极	76	第二像素电极
78	中间部	80	端点部
84	配向突起物	86	第三像素电极
88	桥接电极	90	储存电容
92	第一主狭缝	94	第二主狭缝
96	平坦层	98	透明导电层
W	宽度	w	宽度

具体实施方式

下面结合附图和具体实施例对本发明进行详细描述。

请参照图3至图5，图3为本发明较佳实施例的多区域垂直配向液晶面板40的一像素的平面示意图，图4为图3中沿着BB'线段的截面示意图，而图5为图3中沿着CC'线段的截面示意图。如图3至图5所示，本发明的多区域垂直配向液晶面板40包含有一上基板42、一下基板44、一由负型液晶分子所构成的液晶层46填充于上基板42与下基板44之间、一像素，设置于该下基板，该像素具有一第一像素电极50、一第二像素电极52以及一

第三像素电极 53 设于液晶层 46 与下基板 44 之间。所述像素是由两数据线（未图标）以及两扫描线（未图标）定义而成，在此不赘述。

其中，上基板 42 表面设有一共同电极层 48、多个彩色滤光单元（图未示）设置于上基板 42 与共同电极层 48 之间、多个配向突起物 56 对应第一像素电极 50、第二像素电极 52 与第三像素电极 53，以及二矩形桥接电极 54 电性连接第一像素电极 50、第二像素电极 52 与第三像素电极 53。下基板 44 表面则设有一储存电容 64、一平坦层 96 设于储存电容 64 上以及一透明导电层 98 设于平坦层 96 上。桥接电极 54 设置于下基板上，可与第一像素电极 50、第二像素电极 52 与第三像素电极 53 同时形成且/或是同一层。此外，桥接电极 54 的形状、大小、厚度、宽度可视需要而设计，并不局限。

其中，第一像素电极 50、第二像素电极 52 与第三像素电极 53 可为氧化铟锡（ITO）或氧化铟锌（IZO）等透明导电层 98 所构成的穿透电极或是反射金属所构成的反射电极。其次，第一像素电极 50 与第二像素电极 52 之间以及第二像素电极 52 与第三像素电极 53 之间各具有一主狭缝 60，且桥接电极 54 是设置于主狭缝 60 内。

值得注意的是，本发明的储存电容 64 是设置于下基板 44 上并对应主狭缝 60，且储存电容 64 是由一储存电容上电极 70、一储存电容下电极 66 以及一位于两者之间的介电层 68 所构成，以保持电荷不流失并达到维持电压的目的。其中，储存电容上电极 70 可连接到下基板 44 上的薄膜晶体管（可为多个，图未示）的漏极，且储存电容上电极 70 与/或储存电容下电极 66 则是与主狭缝 60 至少部分重叠。换句话说，通过将储存电容 64 放置于相对主狭缝 60 的位置，可有效降低主狭缝区域暗态漏光的缺点，进而提高像素使用率与达到高穿透率。

请参照图 6，图 6 为本发明另一实施例的多区域垂直配向液晶面板的一像素的平面示意图。如图 6 所示，本实施例包含有一第一像素电极 74、一第二像素电极 76、一第三像素电极 86、一桥接电极 72 连接第一像素电极 74

与第二像素电极 76、一桥接电极 88 连接第二像素电极 76 与第三像素电极 86，以及多个配向突起物 84 分别相对于各像素电极的中央位置。

其中，第一像素电极 74、第二像素电极 76 与第三像素电极 86 同样为氧化铟锡（ITO）或氧化铟锌（IZO）等透明导电材料所构成的穿透电极或是反射金属所构成的反射电极。其次，第一像素电极 74 与第二像素电极 76 之间具有一第一主狭缝 92，第二像素电极 76 与第三像素电极 86 之间具有一第二主狭缝 94，且第一主狭缝 92 具有一倾斜部（slant）（未标示）位于中间部 78 及端点部 80 之间。此外，本实施例另包含一储存电容 90 设置相对第一主狭缝 92 的位置，且桥接电极 72 与桥接电极 88 分别设于第一主狭缝 92 与第二主狭缝 94 内。

有别于之前所述的矩形桥接电极，第一像素电极 74 与第二像素电极 76 之间的桥接电极 72 具有一中间部 78 及二端点部 80，且二端点部 80 的宽度 W 分别大于中间部 78 的宽度 w 。桥接电极 72 或桥接电极 88 可与第一像素电极 74 与第二像素电极 76 同时形成且/或是同一层。此外，桥接电极 72 或桥接电极 88 的形状、大小、厚度、宽度可视需要而设计，并不局限。

因此，本实施例除了可将储存电容 90 配置于相对主狭缝的位置，并通过储存电容来提高像素使用率与穿透率外，还可搭配具有内缩图案的桥接电极 72 来改善已知因矩形桥接电极而产生液晶分子排列不稳定的问题。

综上所述，本发明是将储存电容设置于相对二像素电极之间的狭缝位置，并通过储存电容来有效降低主狭缝区域暗态漏光的缺点，进而提高像素使用率与达到高穿透率。此外，本发明又可将储存电容设置于相对主狭缝位置的同时搭配一具有内缩图案的桥接电极，并藉由其内缩的形状来改善液晶排列不稳定的问题，进而提高液晶面板的光学特性表面。

以上所述仅为本发明的较佳实施例，凡依本发明权利要求范围所做的均等变化与修饰，都应属本发明的涵盖范围。

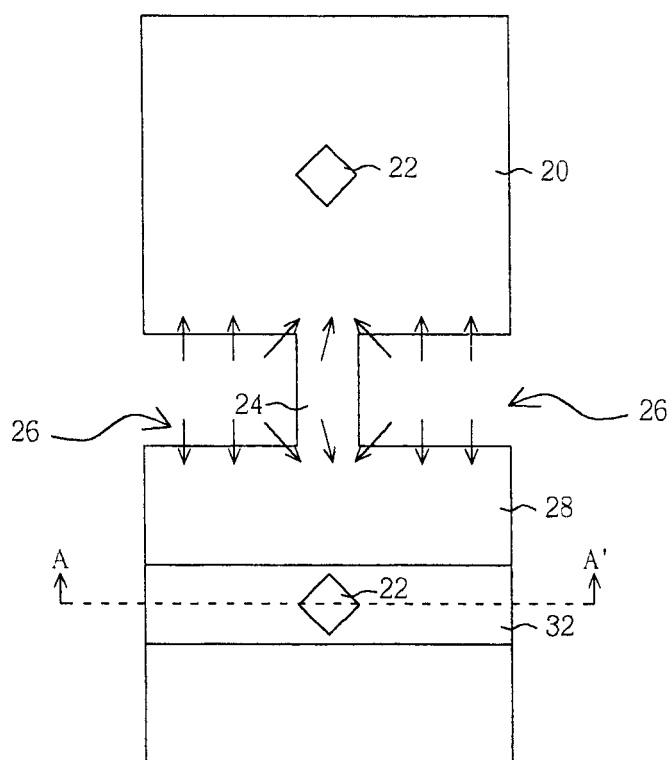


图 1

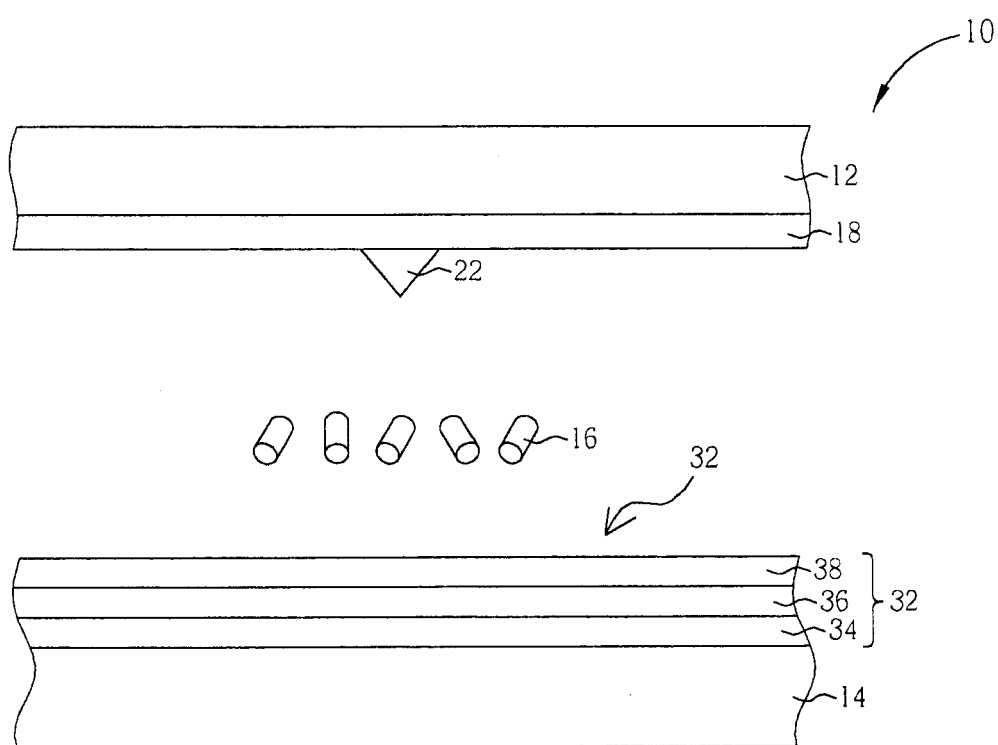


图 2

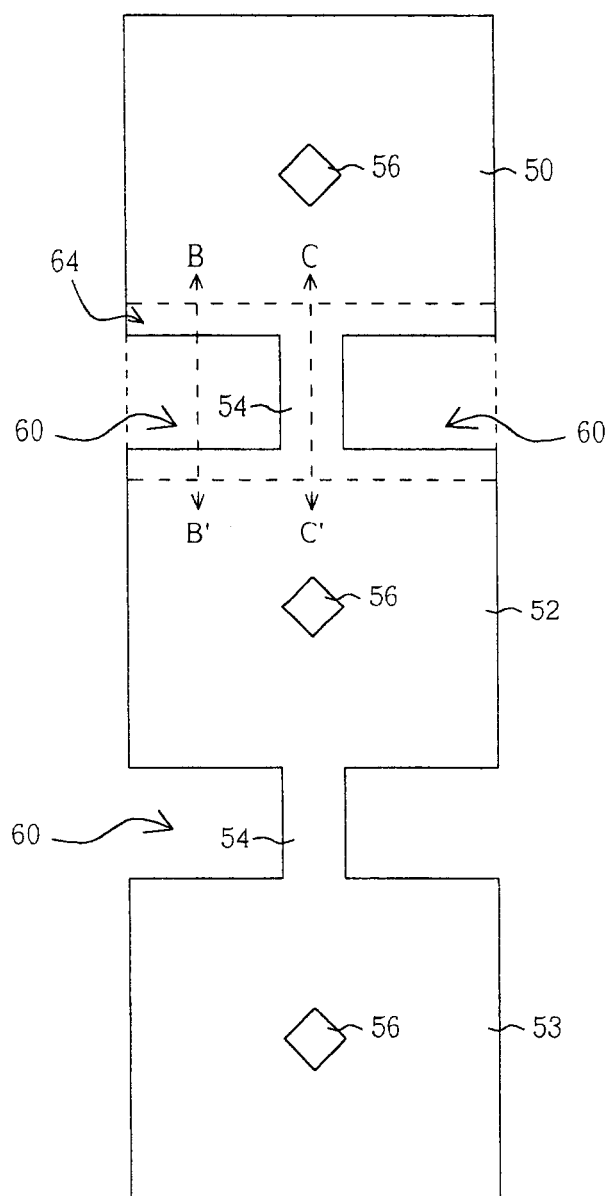


图 3

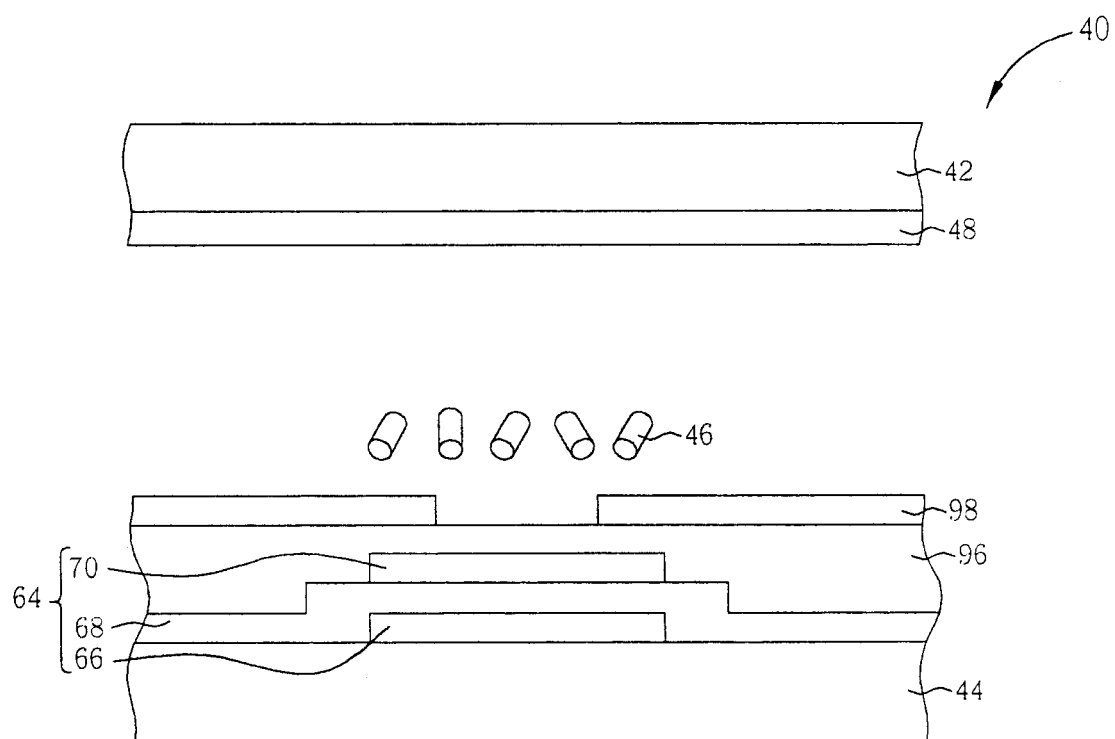


图 4

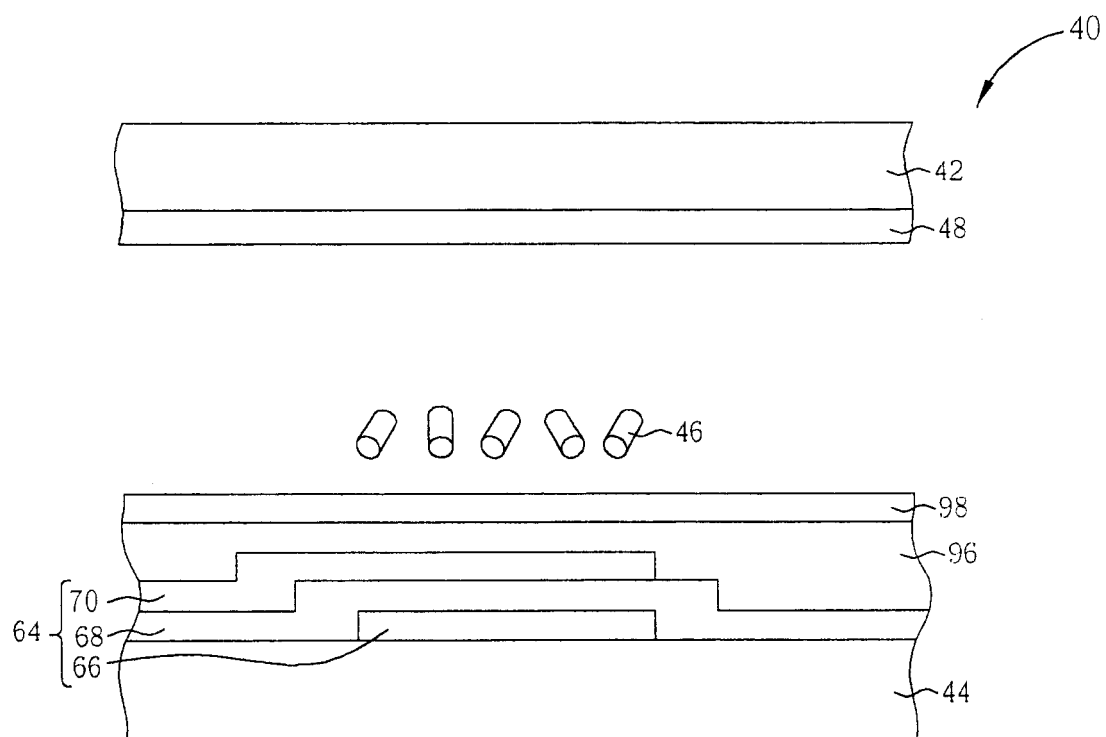


图 5

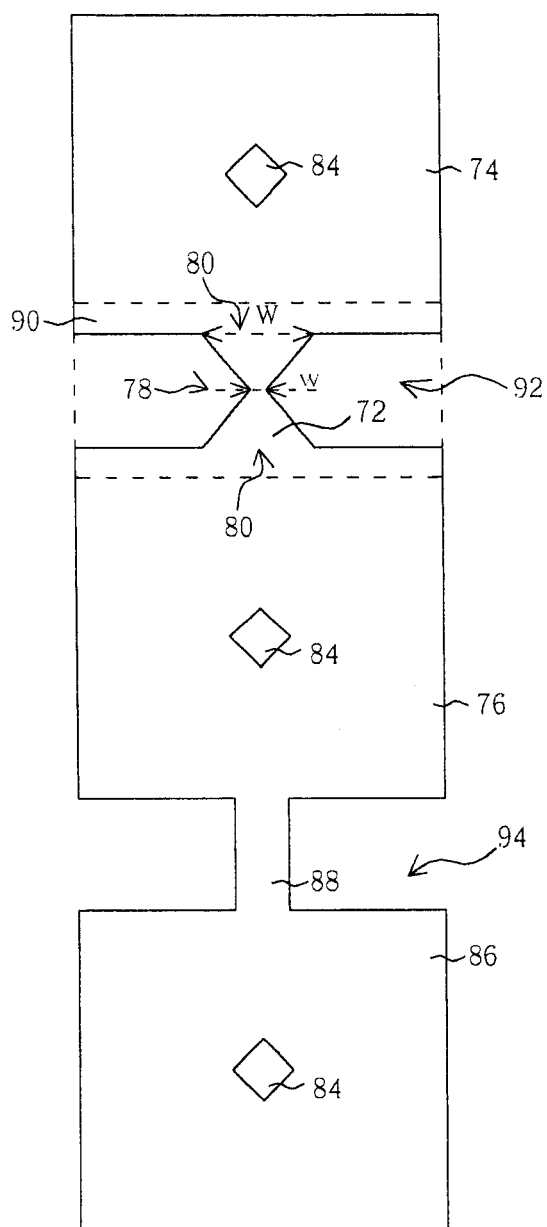


图 6

专利名称(译)	多区域垂直配向液晶面板		
公开(公告)号	CN100437261C	公开(公告)日	2008-11-26
申请号	CN200610137482.0	申请日	2006-10-27
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	苏睦仁		
发明人	苏睦仁		
IPC分类号	G02F1/1333 G02F1/1362 G02F1/133		
审查员(译)	刘广达		
其他公开文献	CN1945392A		
外部链接	Espacenet SIPO		

摘要(译)

一种多区域垂直配向液晶面板，包含有一第一基板及一第二基板、一像素设置于该第二基板上、一储存电容下电极、一储存电容上电极、一液晶层设置于该第一基板与该第二基板之间，以及多个配向突起物设置于该第一基板上。其中，该像素具有一第一像素电极以及一第二像素电极，且该第一像素电极与该第二像素电极之间具有一主狭缝。其次，储存电容下电极设置于该第二基板上并与该主狭缝至少部分重叠，而该储存电容上电极则设置于该第二基板上并与该储存电容下电极形成一储存电容。本发明是将储存电容设置于相对二像素电极之间的主狭缝位置，并通过储存电容来有效降低主狭缝区域暗态漏光的缺点，进而提高像素使用率与达到高穿透率。

