



[12] 发明专利说明书

[21] ZL 专利号 00131997.3

[45] 授权公告日 2004 年 5 月 26 日

[11] 授权公告号 CN 1151406C

[22] 申请日 2000.11.3 [21] 申请号 00131997.3

[71] 专利权人 友达光电股份有限公司
地址 台湾省新竹市科学工业园区

[72] 发明人 曾旭平
审查员 焦丽宁

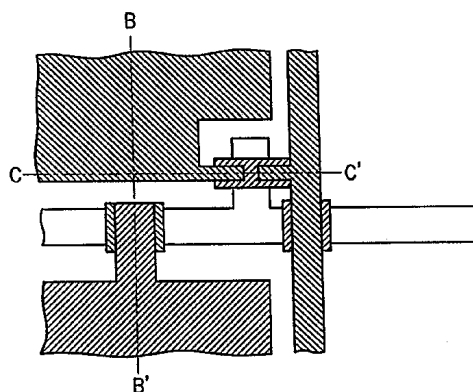
[74] 专利代理机构 北京市柳沈律师事务所
代理人 陶凤波

权利要求书 3 页 说明书 7 页 附图 9 页

[54] 发明名称 薄膜晶体管液晶显示器及其制造方法

[57] 摘要

一种薄膜晶体管平面显示器的制造方法，包括：提供一基板，限定晶体管区、电容区、像素区以及栅极垫区；形成第一金属层，并限定其图形，分别形成栅极电极、电容上电极以及栅极垫；依序沉积绝缘层、半导体层、掺杂硅层以及第二金属层，限定它们的图案，以分别在该晶体管区、以及该电容区形成晶体管岛状结构以及电容，并去除像素区及栅极垫区的第二金属层、掺杂硅层、半导体层以及绝缘层，使像素区的基板与该栅极垫区的该栅极垫暴露出来；以及全面沉积透明导电层，并限定该透明导电层的图案。



I S S N 1 0 0 8 - 4 2 7 4

1. 一种薄膜晶体管液晶显示器的制造方法，包括下列步骤：

5 (a) 提供一基板，该基板上限定一晶体管区、一电容区、一像素区以及一栅极垫区；

(b) 于该基板表面上形成一第一金属层，并限定该第一金属层的图形，分别在该晶体管区、该电容区以及该栅极垫区形成一栅极电极、一电容上电极以及一栅极垫；

10 (c) 依序沉积一绝缘层、一半导体层、一掺杂硅层以及一第二金属层，限定该绝缘层、该半导体层、该掺杂硅层以及该第二金属层的图案，以分别

在该晶体管区、以及该电容区形成一晶体管岛状结构以及一电容，并

15 去除该像素区及栅极垫区的该第二金属层、该掺杂硅层、该半导体层以及该绝缘层，使该像素区的基板与该栅极垫区的该栅极垫暴露出来；以及

(d) 全面沉积一透明导电层，并

限定该透明导电层的图案，先于该晶体管区内限定一通道区，并去除该通道区内的该透明导电层，接着

20 去除未被该透明导电层覆盖的该第二金属层以及该掺杂硅层，如此在该晶体管区内限定形成一源极电极与一漏极电极，且该源极电极与该漏极电极被该通道区所间隔，并使该通道区内的该第一半导体层暴露出来。

25 2. 如权利要求1所述的制造方法，其中该步骤(d)中于该透明导电层上形成一具有既定图案的光致抗蚀剂层，以该光致抗蚀剂层限定该透明导电层的图案，再以该光致抗蚀剂层为掩模限定该第二金属层与该掺杂硅层的图案。

30 3. 如权利要求1所述的制造方法，其中该步骤(d)中包含一蚀刻制作工艺，且该蚀刻制作工艺利用时间控制法来进行，将该晶体管区的该掺杂硅层完全去除的时间点限定为一蚀刻终点。

4. 如权利要求1所述的制造方法，其中还包括一步骤(e)限定形成一保

护层,该保护层会填入该通道区,且至少覆盖该晶体管区。

5. 如权利要求1所述的制造方法,其中该步骤(b)中同时限定出一栅极线,该栅极线与该栅极电极相连接。

6. 如权利要求5所述的制造方法,其中该步骤(c)中同时限定出一信号线,该信号线与该栅极线互相交错。

7. 如权利要求6所述的制造方法,其中在该步骤(d)完成后该透明导电层覆盖部分该第一金属层与部分该第二金属层,使该栅极线与该信号线藉由该透明导电层而产生电连接。

8. 一种薄膜晶体管液晶显示器,其包括:

10 一基板;

一薄膜晶体管,该薄膜晶体管包括:形成于该基板上的一栅极电极;依序形成于该栅极电极上的一晶体管绝缘层以及一晶体管半导体层;形成于该晶体管半导体层上的一第一掺杂硅层与一第二掺杂硅层,该第一与该第二掺杂硅层之间间隔一通道区;形成于该第一掺杂硅层上的一源极金属层与一源极透明导电层;以及形成于该第二掺杂硅层之上的一漏极金属层与一漏极透明导电层;

一电容,该电容包括:一形成于该基板上的电容下电极;依序形成于该电容下电极上的一电容绝缘层以及一电容半导体层;形成于该电容半导体层上的一电容掺杂硅层;以及依序形成于该电容掺杂硅层上的一电容金属层与一电容透明导电层,该电容金属层限定为一电容上电极;

一栅极接点,该栅极接点包括:形成于该基板上的一垫电极,该垫电极与该栅极电极电导通;及形成于该垫电极之上的一接点透明导电层;以及

一信号线,该信号线至少包括:形成于该基板上的一信号绝缘层;依序形成于该信号绝缘层上的一信号半导体层与一信号掺杂硅层;形成于该信号掺杂硅层上的一信号金属层;以及形成于该信号金属层上的一信号透明导电层;

其中,该薄膜晶体管中该源极金属层侧壁与该源极透明导电层侧壁大致上切齐,

30 该电容透明导电层具有一第一宽度,该电容金属层具有一第二宽度,该电容半导体层具有一第三宽度,该第一宽度、第二宽度与该第三宽度大

致上相同。

且于该信号线中，该信号透明导电层与该信号金属层具有相同形状。

9. 如权利要求 8 所述的薄膜晶体管液晶显示器，其中该信号透明导电层侧壁与该信号金属层侧壁大致上切齐，从而使该信号透明导电层与该信号金属层具有相同形状。
- 5

10. 如权利要求 8 所述的薄膜晶体管液晶显示器，其中该接点透明导电层与该信号透明导电层电连接，从而使该信号线与该栅极垫产生电连接。

11. 如权利要求 8 所述的薄膜晶体管液晶显示器，其中该栅极绝缘层与该电容绝缘层由氮化硅材料所形成。

- 10
12. 如权利要求 8 所述的薄膜晶体管液晶显示器，其中该源极透明导电层、该漏极透明导电层、该电容透明导电层、该接点透明导电层与该信号透明导电层由铟锡氧化物(ITO)所形成。

13. 如权利要求 8 所述的薄膜晶体管液晶显示器，其中还包括一保护层，该保护层至少覆盖该薄膜晶体管且填入该薄膜晶体管的该通道区。

薄膜晶体管液晶显示器及其制造方法

5 本发明涉及一种薄膜晶体管平面显示器及其制造方法，且特别是涉及一种以三次光刻步骤即可制作的薄膜晶体管平面显示器的制造方法。

液晶显示器(Liquid Crystal Display，以下简称 LCD)是目前最被广泛使用的一种平面显示器，其优点为体型轻薄、消耗电功率低以及驱动电压低等，可以应用在例如笔记本型电脑、数字相机、游乐器、投影机等各种日常用品上。

LCD 的显示原理则是藉由液晶分子本身所具有的介电各向异性及导电各向异性，利用外加电场来转变液晶分子的排列状态，以使液晶薄膜产生各种光电效应。而在目前有源阵列式液晶显示器(Active Matrix Liquid Crystal Display)的应用中，薄膜晶体管(Thin-Film Transistor；以下简称为 TFT)则是被认为最具良好驱动与切换能力的元件。但是，由于现有的 TFT 制作工艺需要多达七道掩模(mask)来进行多次光刻制作工艺(photolithography process)，因此会产生低产量、高成本等问题。因此，如何有效减少光刻制作工艺的次数以提升 TFT 制作工艺的生产能力以及降低其制造成本，便成为业界的重要课题。

20 根据美国专利第 5,478,766 号中所揭示的薄膜晶体管液晶显示器(Thin Film Transistor-Liquid Crystal Display，以下简称 TFT-LCD)的制造方法，该制造方法已将光刻制作工艺降低至三道步骤即可进行。参照图 1 所示，图 1A 至图 1C 表示于制造过程中该现有 TFT-LCD 的俯视图。再参照图 2 所示，由图 2A 至图 2E 表示在该现有 TFT 制造方法中沿图 1 所示的切线 A-A'的剖面示意图。该制造方法首先如图 1A 与图 2A 所示，先将一第一金属层沉积于一基板 21 上，再藉由第一光刻制作工艺将第一金属层限定形成一栅极电极(gate electrode)22 以及一与上述栅电极 22 相连接的栅极线(gate line)，接着并于栅极电极 22 上形成一保护层 23。再来，如图 2B 所示，依序在基板 21 上沉积一绝缘层 24、一非晶硅层 25 以及一掺杂硅层 26。然后，如图 1B 与图 25 2C 所示，在基板 21 上沉积一第二金属层，并藉由第二光刻制作工艺将第二金属层限定形成一信号线 27 以及一源极与漏极金属层 28。接着，如图 1C 30

与图 2D 所示，在基板 21 上沉积一铟锡氧化物(indium Tin Oxide，以下简称 ITO)层，接着涂布一具有既定图形的光致抗蚀剂(未图示)并进行第三光刻制作工艺来限定 ITO 层的图形，将 ITO 层限定形成一信号线区 29 以及一像素(pixel)区 30。最后，如图 2E 所示，以相同的光致抗蚀剂为掩模而去除未被
5 光致抗蚀剂覆盖的源极与漏极金属层 28 以及掺杂硅层 26，以限定形成一源极电极 31 与一漏极电极 32。

虽然上述的 TFT-LCD 制造方法已经将光刻制作工艺减低到三次，由于该 TFT-LCD 的像素区与基板之间尚隔着一层绝缘层，故透光率较低。若从防止静电放电(Electrostatic Discharge，以下简称 ESD)损害 TFT-LCD 的方面
10 来考虑的话，由于基板上仍留有绝缘层，第一金属层与第二金属层并不能产生电连接，故根本无法提供用来防止静电放电的防护电路。

有鉴于此，本发明的主要目的就是提供一种薄膜晶体管平面显示器的制造方法，该方法可将光刻制作工艺降低至三次，并提供用来防止静电放电的防护电路，且还能提高薄膜晶体管液晶显示器的透光率，并在制作工艺中同
15 时形成电容，以解决上述的问题。

此外，本发明的另一目的就是提供一种薄膜晶体管平面显示器的制造方法，该方法可形成一防止电容短路以及防止栅极线与信号线短路的防护结构。

为实现上述目的，本发明一方面提供一种薄膜晶体管平面显示器的制造方法，包括下列步骤：

(a) 提供一基板，该基板上限定一晶体管区、一电容区、一像素区以及一栅极垫区；

(b) 于该基板表面上形成一第一金属层，并限定该第一金属层的图形，分别在该晶体管区、该电容区以及该栅极垫区形成一栅极电极、一电容上电
25 极以及一栅极垫；

(c) 依序沉积一绝缘层、一半导体层、一掺杂硅层以及一第二金属层，限定该绝缘层、该半导体层、该掺杂硅层以及该第二金属层的图案，以分别
(1)在该晶体管区、以及该电容区形成一晶体管岛状结构以及一电容，并(2)去除该像素区及栅极垫区的该第二金属层、该掺杂硅层、该半导体层以及该
30 绝缘层，使该像素区的基板与该栅极垫区的该栅极垫暴露出来；以及

(d) 全面沉积一透明导电层，并(1)限定该透明导电层的图案，先于该晶

体管区内限定一通道区，并去除该通道区内的该透明导电层，接着(2)去除未被该透明导电层覆盖的该第二金属层以及该掺杂硅层，如此在该晶体管区内限定形成一源极电极与一漏极电极，且该源极电极与该漏极电极被该通道区所间隔，并使该通道区内的该第一半导体层暴露出来。

5 本发明另一方面提供一种薄膜晶体管平面显示器，其包括：

一基板；

一薄膜晶体管，该薄膜晶体管包括：形成于该基板上的一栅极电极；依序形成于该栅极电极上的一晶体管绝缘层以及一晶体管半导体层；形成于该晶体管半导体层上的一第一掺杂硅层与一第二掺杂硅层，该第一与该第二掺杂硅层之间间隔一通道区；形成于该第一掺杂硅层上的一源极金属层与一源极透明导电层；以及形成于该第二掺杂硅层之上的一漏极金属层与一漏极透明导电层；

一电容，该电容包括：一形成于该基板上的电容下电极；依序形成于该电容下电极上的一电容绝缘层以及一电容半导体层；形成于该电容半导体层上的一电容掺杂硅层；以及依序形成于该电容掺杂硅层上的一电容金属层与一电容透明导电层，该电容金属层限定为一电容上电极；

一栅极接点，该栅极接点包括：形成于该基板上的一垫电极，该垫电极与该栅极电极电导通；及形成于该垫电极之上的一接点透明导电层；以及

一信号线，该信号线至少包括：形成于该基板上的一信号绝缘层；依序形成于该信号绝缘层上的一信号半导体层与一信号掺杂硅层；形成于该信号掺杂硅层上的一信号金属层；以及形成于该信号金属层上的一信号透明导电层；

其中，该薄膜晶体管中该源极金属层侧壁与该源极透明导电层侧壁大致上切齐，

25 该电容透明导电层具有一第一宽度，该电容金属层具有一第二宽度，该电容半导体层具有一第三宽度，该第一宽度、第二宽度与该第三宽度大致上相同。

图 1A 至图 1C 表示现有 TFT-LCD 的俯视图。

图 2A 至图 2E 表示图 1A 至图 1C 中的切线 A-A' 的剖面示意图。

30 图 3A 至图 3C 表示本发明第一实施例的 TFT-LCD 的俯视图。

图 4A 至图 4D 表示图 3 中的切线 B-B' 及 C-C' 的剖面示意图。

图 5A 至图 5C 表示本发明的 ESD 保护电路结构剖面示意图。

图 6 表示本发明 TFT-LCD 第二实施例的剖面示意图。

附图的标号说明如下：

21 ~ 基板； 22 ~ 栅极电极； 23 ~ 保护层； 24 ~ 绝缘层； 25 ~
5 非晶硅层； 26 ~ 掺杂硅层； 27 ~ 信号线； 28 ~ 源极与漏极金属层；
29 ~ 信号线区； 30 ~ 像素区； 31 ~ 源极电极； 32 ~ 漏极电极； 34 ~
栅极线； 36 ~ 信号线； 40 ~ 基板； 42 ~ 栅极电极； 44 ~ 电容下电
极； 46 ~ 栅极垫； 50 ~ 绝缘层； 52 ~ 半导体层； 54 ~ 掺杂硅层；
56 ~ 第二金属层； 58 ~ 透明导电层； 59 ~ 像素电极； 60 ~ 源极电极；
10 62 ~ 漏极电极； 64 ~ 通道区； 66 ~ 像素部； 72 ~ 栅极线； 74 ~ 信
号线； 80 ~ 保护层。

为使本发明的上述和其他目的、特征、和优点能更明显易懂，下文特举出优选实施例，并配合附图作详细说明如下。

请参照图 3 以及图 4 所示，该图 3 表示本发明 TFT-LCD 第一实施例的
15 俯视图，其中图 3A、图 3B 及图 3C 分别表示在第一光刻制作工艺、第二光
刻制作工艺以及第三光刻制作工艺中的 TFT-LCD 的示意图；而该图 4 则表
示沿图 3 中所示的切线 B-B'、C-C' 的剖面示意图。

首先，提供一基板 40，其上包含一晶体管区(I 区域)、一信号线(Signal
Line)区(II 区域)、一电容区(III 区域)、一像素(pixel)区(IV 区域)以及一栅极垫
20 (gate pad)区(V 区域)。然后，如图 3A 与图 4A 所示，于该基板 40 上沉积一
第一金属层，再进行第一光刻制作工艺将第一金属层限定形成一栅极线 34，
其中包含一栅极电极 42、一电容电极 44 以及一栅极垫 46。

接着，如图 3B 与图 4B 所示，依序于基板 40 上沉积一绝缘层 50、一
半导体层 52、一掺杂硅层 54 及一第二金属层 56，再进行第二光刻制作工
25 艺来限定第二金属层 56、掺杂硅层 54、半导体层 52 以及绝缘层 50 的图案，
以分别在晶体管区 I 及电容区 III 中限定形成一 TFT 岛状结构(island)以及一
电容。同时，去除像素区 IV 及栅极垫区 V 的第二金属层 56、掺杂硅层 54、
半导体层 52 以及绝缘层 50，使像素区 V 的基板 40 与栅极垫区 V 的栅极垫
46 暴露出来。在信号线区 II 形成一信号线 36，且部分信号线 36 与栅极线
30 34 重叠。

然后，如图 3C 与图 4C 所示，在基板 40 上沉积一透明导电层 58，于

其上再形成一具有既定图案的光致抗蚀剂层 59，利用第三光刻制作工艺以光致抗蚀剂层 59 限定透明导电层 58 的图案。先于晶体管区 I 内限定一通道区 64，再去除通道区 64 内的透明导电层 58，以于该晶体管岛状结构与像素区 V 上分别形成像素电极 58e、58d 以及像素部 58b。接着利用相同的光致抗蚀剂层 59 为掩模，来限定第二金属层与掺杂硅层的图案。以光致抗蚀剂层 59 为掩模施行一蚀刻步骤来去除未被光致抗蚀剂层 59 与透明导电层 58 覆盖的第二金属层 56 以及掺杂硅层 54，如此在晶体管区 I 内限定形成一源极电极 60 与一漏极电极 62，由通道区 64 所间隔，且使通道区 64 内的半导体层 52 暴露出来。上述蚀刻步骤可利用时间控制(time control)法来控制欲蚀刻的程度，也就是说，将晶体管区 I 中掺杂硅层 54 完全去除的时间点限定为一蚀刻终点，如此一来便可控制蚀刻程度至只蚀刻完掺杂硅层 54 为止。最后，移除光致抗蚀剂层 59，即可完成本发明的液晶显示器内电子元件的制作程序。

另外，为了防止电容短路以及防止栅极线与信号线短路，在第二光刻制作工艺中将信号线与栅极线重叠处 361、362 的信号线设计的较宽，也就是说进行第三光刻制作工艺时，所形成的透明导电层 58 其宽度略小于信号线的第二金属层 56 的宽度。如上所述，用于限定透明导电层 58 的光致抗蚀剂 59 亦用于限定第二金属层 56 与掺杂硅层 54，因此在制作工艺完成之后透明导电层 58、第二金属层 56 与掺杂硅层 54 具有相同形状(same pattern)。举例来说，在电容区 III，透明导电层侧壁 581、第二金属层侧壁 561 与掺杂硅层侧壁 541 是基本上对齐的(substantially align)，但与半导体层侧壁 521 不一定对齐。而在信号线区 II 中，透明导电层 58、第二金属层 56 与掺杂硅层 54 的宽度相同，但略小于半导体层 52 与第一金属层 50 的宽度，如图 4D 所示。这样，若有微小粒子(particle)掉落在信号线旁，因为第二金属层 58 与第一金属层 50 不同宽度，所以微小粒子同时接触第一金属层与第二金属层而引起短路的几率便可以降低。

根据上述的制造方法，除了可将制造 TFT-LCD 时的光刻制作工艺次数降低至在 3 次内完成外，还可在制作工艺中同时形成电容，且由于制作工艺步骤减少，故可大幅提高薄膜晶体管液晶显示器的制造生产能力。此外，如图 4D 上的像素部 58b 所示，该像素由直接在透明基板上覆盖一层透明导电层所构成，故比起上述现有技术的像素区减少了一层绝缘层，透光率明显提

升,因而能改善 LCD 的显示品质。因此,利用本发明的 TFT-LCD 的制造方法,不但可将光刻制作工艺次数降低至 3 次,且可同时形成电容,并提高 TFT-LCD 的透光率。

此外,根据上述的制造方法,除了可形成具有上述优点的 TFT-LCD 外,还可同时于 LCD 面板周边形成该 TFT-LCD 的防止静电放电(ESD)的保护电路。请参照图 5 所示,该图 5 表示利用本发明的 TFT-LCD 制造方法而在 LCD 面板周边所形成的 ESD 保护电路结构剖面示意图。首先,如图 5A 所示,利用上述第一光刻制作工艺于基板 40 周边形成一栅极线(gate line)72,该栅极线 72 电连接由第一金属层所构成的栅极电极 42。其次,如图 5B 所示,利用上述第二光刻制作工艺限定出一信号线 74(第二金属层),而在栅极线 72 上所沉积者由下而上依序为绝缘层 50、半导体层 52 以及掺杂硅层 54。最后,如图 5C 所示,于沉积一透明导电层 58 后利用上述第三光刻制作工艺形成如图所示的结构。故根据该图 5C 所示的结构,便能够使栅极线 72(第一金属层)以及信号线 74(第二金属层)直接藉由具有导电性的透明导电层产生电连接而形成可防止 ESD 的保护电路,而不必如现有技术那样需藉由贯穿孔(through hole)去除栅极线上部分的绝缘层之后才能以透明导电层来使第一金属层以及第二金属层产生电连接。

另外,亦可如图 6 所示,在上述的 TFT-LCD 的制造方法中再加入第四光刻制作工艺以进一步形成一保护层 80(passivation layer)。该保护层 60 为一填满并覆盖住像素电极 58e、源极电极 60、漏极电极 62 以及通道区 64 的平坦保护层。该保护层 80 可用来保护通道区 64,以提高通道区的可性靠度,同时亦可使整个 TFT-LCD 的表面平坦化。

在上述的 TFT-LCD 的制造方法中,绝缘层 50 可为一氮化硅(SiN_x)层,因此在第二光刻蚀刻制作工艺中,为了去除基板上的绝缘层,可选择对氮化物/氧化物具有高选择比的蚀刻液来达成。此外,半导体层 52 为一非晶硅层,掺杂硅层 54 为一 n+掺杂非晶硅层,透明导电层 58 为一 ITO 层。

因此,若根据本发明的 TFT-LCD 的制造方法,可将光刻制作工艺次数降低至 3 次,因而能有效提高产能、降低制造成本,且又可在制作工艺中同时形成电容,并构成比现有少一层绝缘层的像素区,使得像素区的透光率得以往上提升而能改善 LCD 的显示品质。此外,利用本发明的 TFT-LCD 的制造方法,还可使第一金属层与第二金属层藉由透明导电层直接产生电连接而

形成可防止 ESD 的保护电路,并且亦可形成用来防止电容短路以及防止栅极线与信号线短路的防护结构。

虽然本发明已接合优选实施例揭露如上,然而其并非用以限定本发明,本领域的技术人员在不脱离本发明的精神和范围内,可作出各种更动与润饰,因此本发明的保护范围应当由后附的权利要求所界定。

5

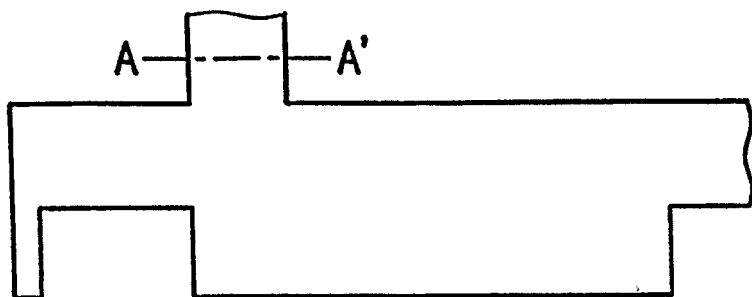


图 1A

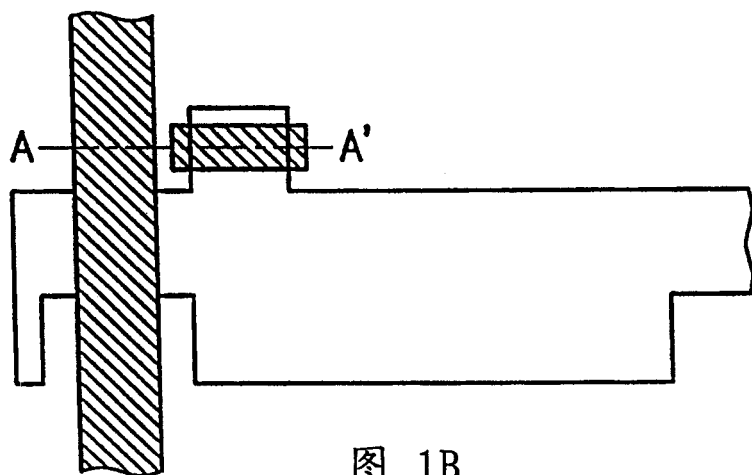


图 1B

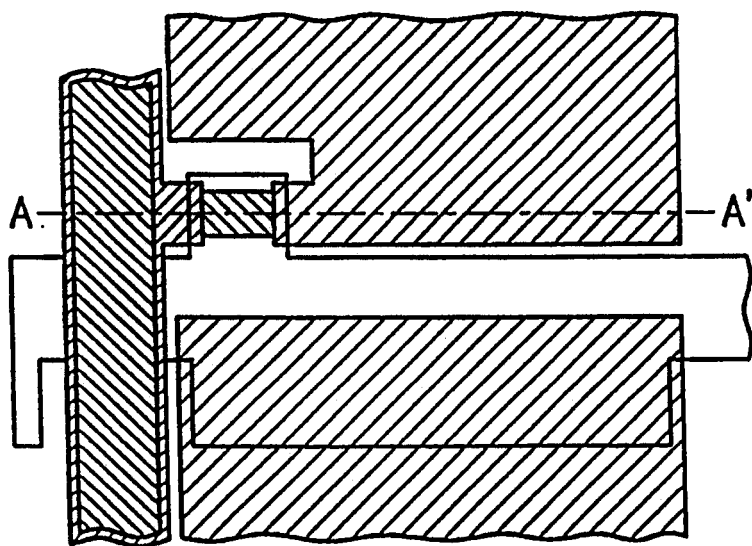


图 1C

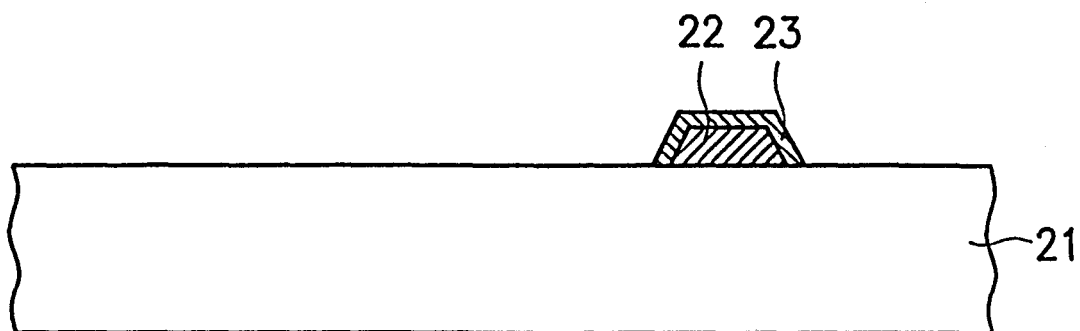


图 2A

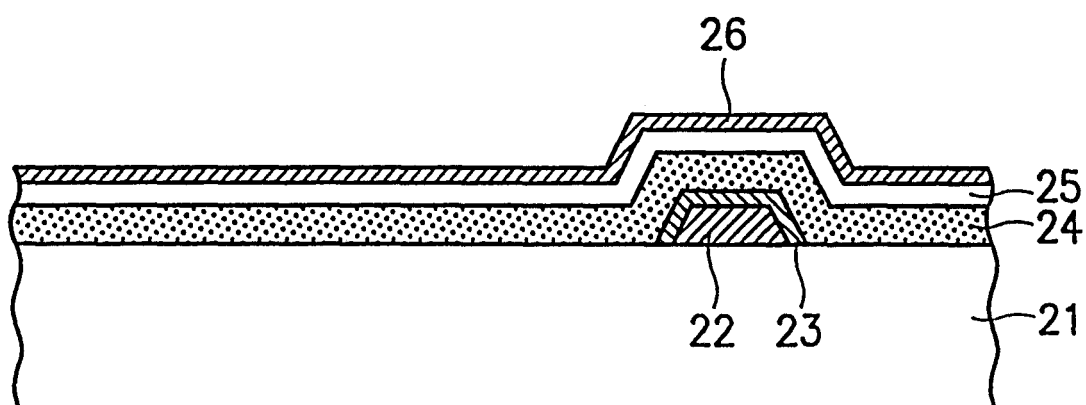


图 2B

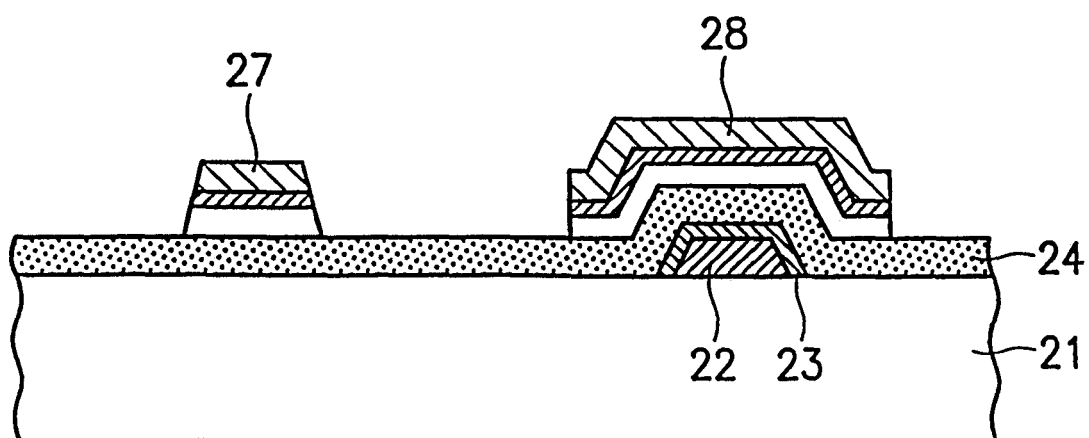


图 2C

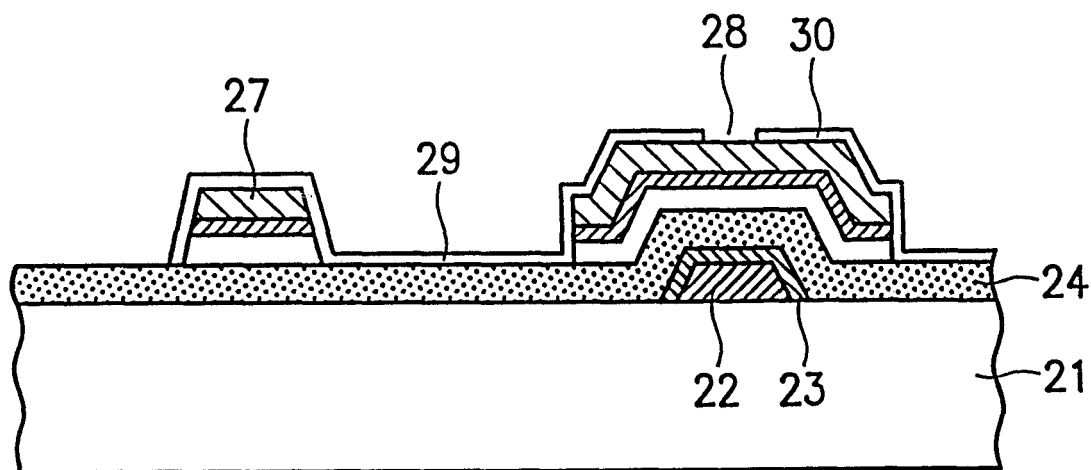


图 2D

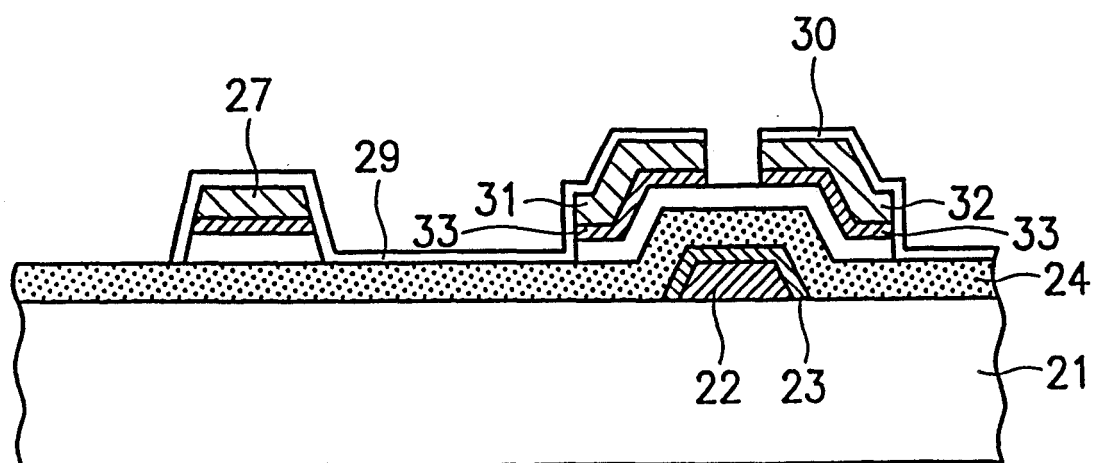


图 2E

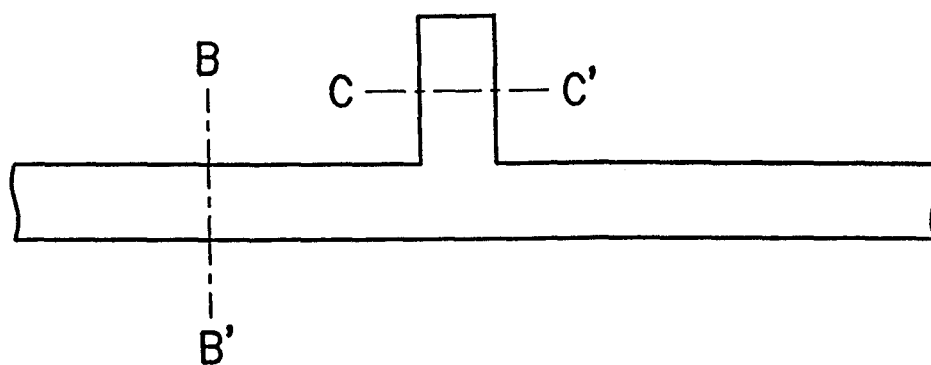


图 3A

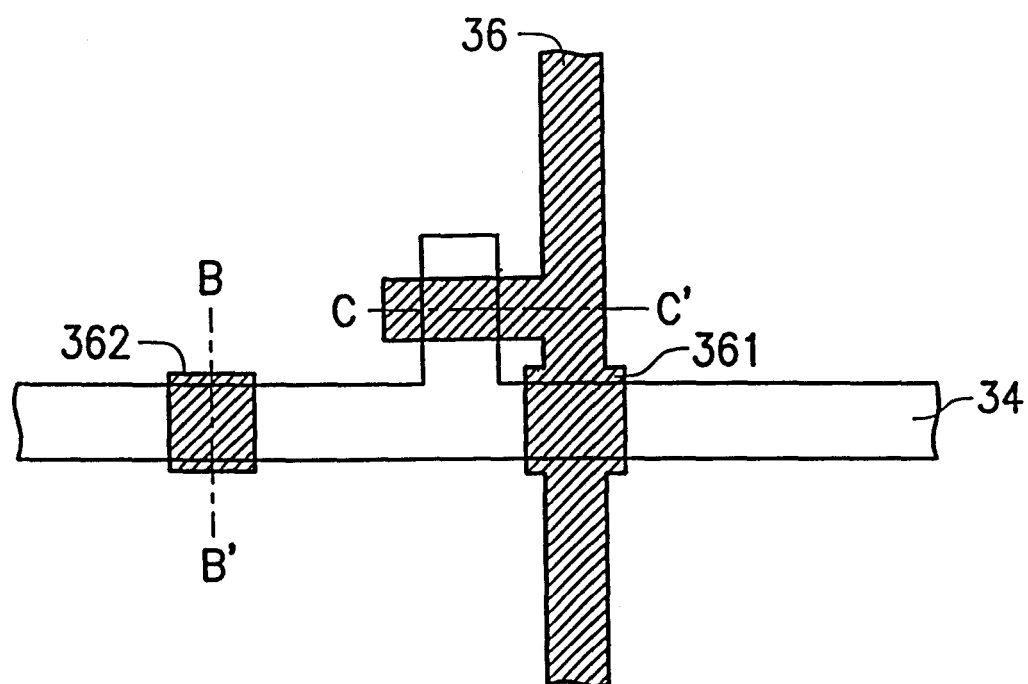


图 3B

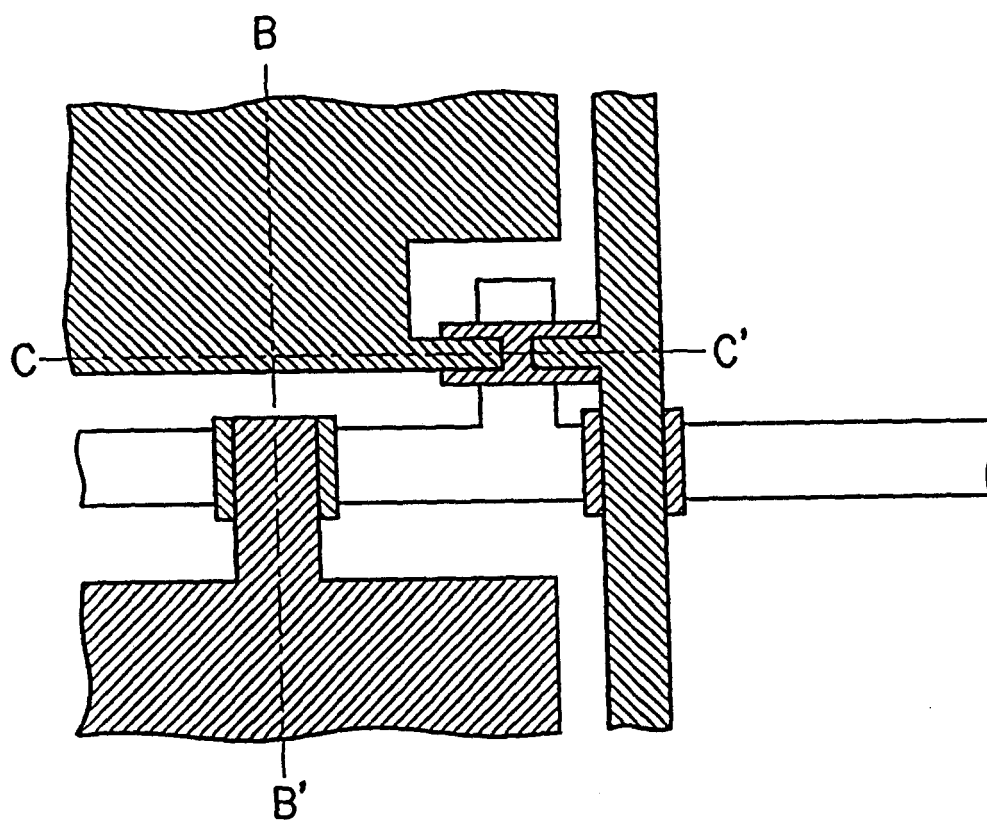


图 3C

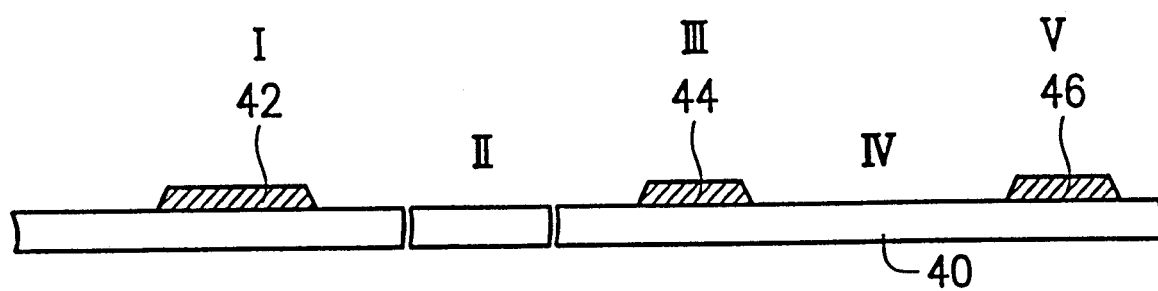


图 4A

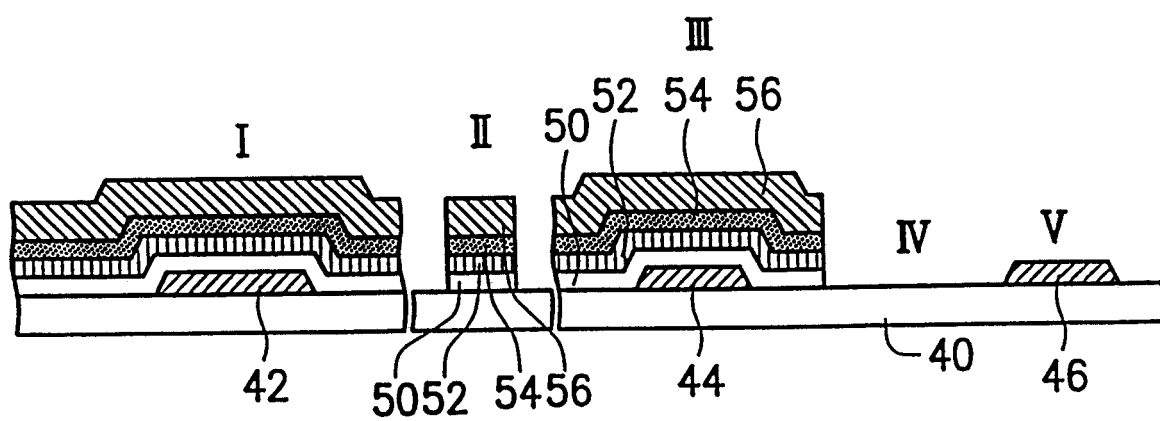


图 4B

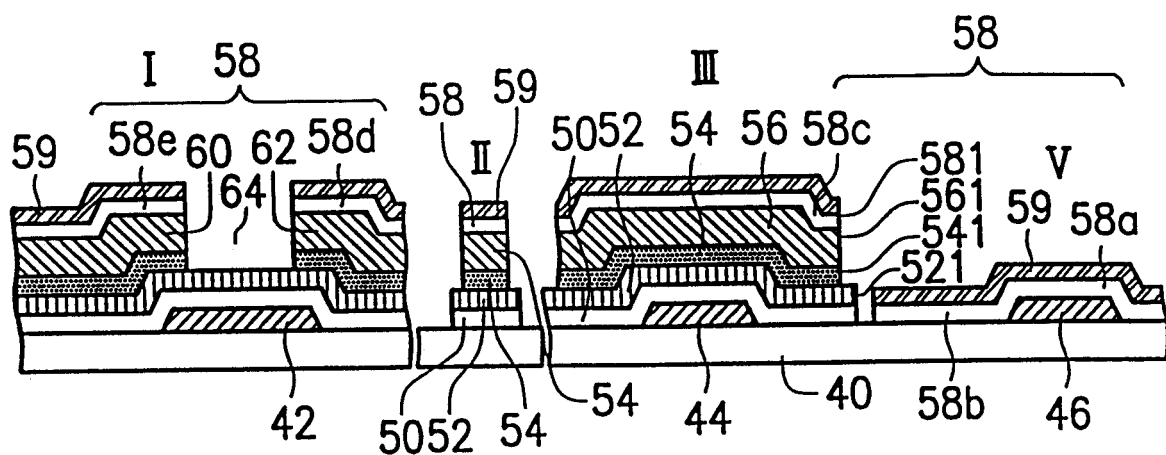


图 4C

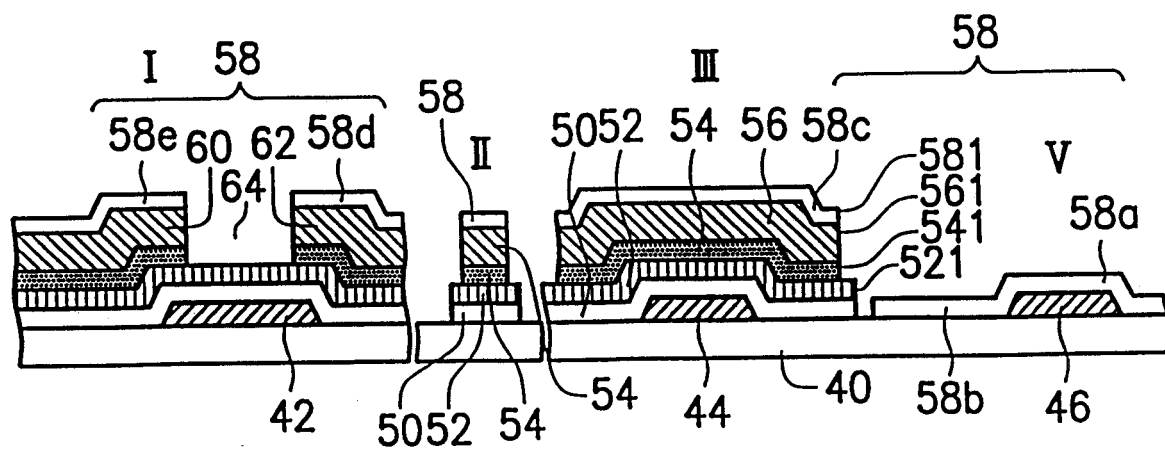


图 4D

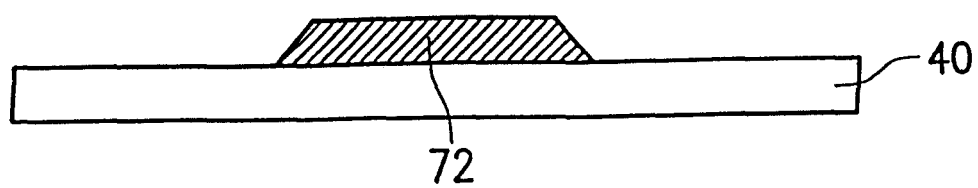


图 5A

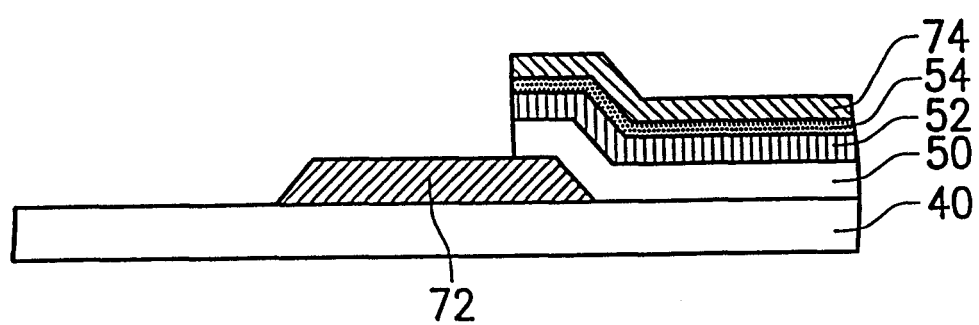


图 5B

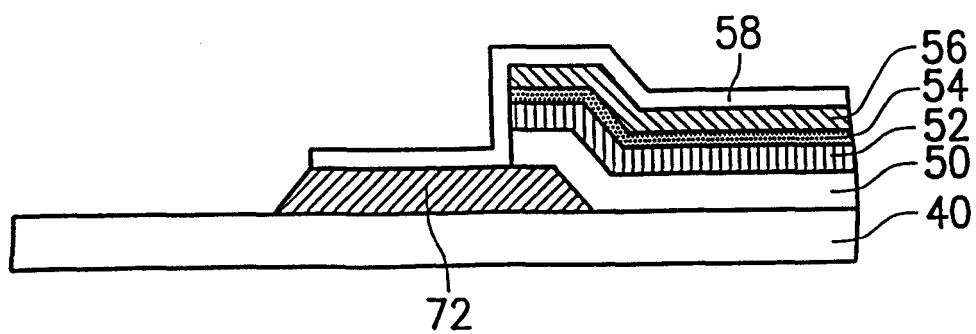


图 5C

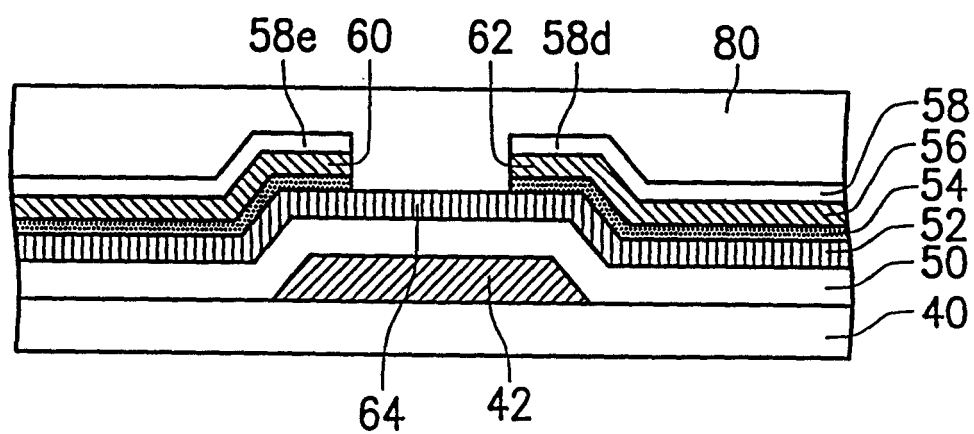


图 6

专利名称(译)	薄膜晶体管液晶显示器及其制造方法		
公开(公告)号	CN1151406C	公开(公告)日	2004-05-26
申请号	CN00131997.3	申请日	2000-11-03
[标]申请(专利权)人(译)	达碁科技股份有限公司		
申请(专利权)人(译)	达碁科技股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	曾旭平		
发明人	曾旭平		
IPC分类号	G02F1/136		
其他公开文献	CN1353328A		
外部链接	Espacenet SIPO		

摘要(译)

一种薄膜晶体管平面显示器的制造方法，包括：提供一基板，限定晶体管区、电容区、像素区以及栅极垫区；形成第一金属层，并限定其图形，分别形成栅极电极、电容上电极以及栅极垫；依序沉积绝缘层、半导体层、掺杂硅层以及第二金属层，限定它们的图案，以分别在该晶体管区、以及该电容区形成晶体管岛状结构以及电容，并去除像素区及栅极垫区的第二金属层、掺杂硅层、半导体层以及绝缘层，使像素区的基板与该栅极垫区的该栅极垫暴露出来；以及全面沉积透明导电层，并限定该透明导电层的图案。

