



(12) 发明专利申请

(10) 申请公布号 CN 101826311 A

(43) 申请公布日 2010.09.08

(21) 申请号 200910118910.9

(22) 申请日 2009.03.06

(71) 申请人 华映视讯(吴江)有限公司

地址 215217 江苏省苏州市吴江经济开发区
同里分区江兴东路 88 号

申请人 中华映管股份有限公司

(72) 发明人 蓝东鑫 廖木山 黄天勇 方嘉骏

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 孙长龙

(51) Int. Cl.

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

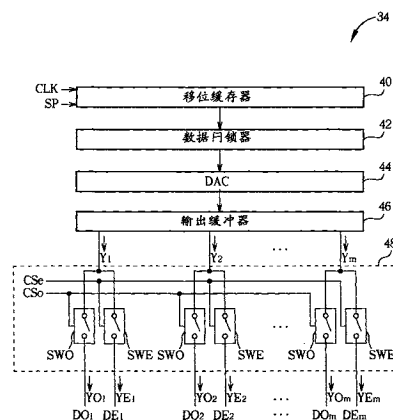
权利要求书 2 页 说明书 4 页 附图 5 页

(54) 发明名称

可加长充电时间的液晶显示装置及相关驱动方法

(57) 摘要

液晶显示装置包含复数条第一数据线、复数条第二数据线、复数条栅极线、复数个显示单元、一源极驱动器,以及一栅极驱动器。每一第二数据线设于两相对应的第一数据线之间,而每一显示单元耦接于一相对应的第一数据线及一相对应的栅极线或是一相对应的第二数据线及一相对应的栅极线。源极驱动器耦接于复数条第一数据线及复数条第二数据线,用来提供复数组数据信号。每一数据信号是于一写入周期的第一周期输出至一相对应的第一数据线,且于该写入周期的第二周期输出至一相对应的第二数据线。可加长充电时间的液晶显示装置及相关驱动方法。



1. 一种可加长充电时间的液晶显示装置,其特征在于,包含:

m 条平行设置的第一数据线;

m 条平行设置的第二数据线,每一第二数据线设于两相对应的第一数据线之间,且平行于该相对应的第一数据线;

复数条平行设置的栅极线,垂直于该 m 条第一数据线及该 m 条第二数据线,用来接收栅极信号;

复数个第一显示单元,每一第一显示单元耦接于该 m 条第一数据线中一相对应的第一数据线以及该复数条栅极线中一相对应的栅极线;

复数个第二显示单元,每一第二显示单元耦接于该 m 条第二数据线中一相对应的第二数据线以及该复数条栅极线中一相对应的栅极线;以及

一源极驱动器,耦接于该 m 条第一数据线及该 m 条第二数据线,用来提供 m 组数据信号,其中每一数据信号是于一写入周期的第一周期输出至该 m 条第一数据线中一相对应的第一数据线,且于该写入周期的第二周期输出至该 m 条第二数据线中一相对应的第二数据线。

2. 如权利要求 1 所述的液晶显示装置,其特征在于,该源极驱动器是包含:

一开关控制电路,包含:

m 组输入端,分别用来接收该 m 组数据信号;

m 组第一输出端,分别耦接于相对应的 m 条第一数据线;

m 组第二输出端,分别耦接于相对应的 m 条第二数据线;

m 组第一开关,每一第一开关包含:

一第一端,耦接于该 m 组输入端中一相对应的输入端;

一第二端,耦接于该 m 组第一输出端中一相对应的第一输出端;以及

一控制端,用来接收相关于该第一及第二周期的一第一控制信号;以及

m 组第二开关,每一第二开关包含:

一第一端,耦接于该 m 组输入端中一相对应的输入端;

一第二端,耦接于该 m 组第二输出端中一相对应的第二输出端;以及

一控制端,用来接收相关于该第一及第二周期的一第二控制信号。

3. 如权利要求 2 所述的液晶显示装置,其特征在于,该源极驱动器另包含:

一移位寄存器,用来依据频率信号和起始信号以产生相对应的频率控制信号;

一数据门锁器,耦接于该移位寄存器,用来依据该频率控制信号进行数据取样,并产生相对应的取样数据信号;

一数字模拟转换器耦接于该数据门锁器,用来将该取样数据信号转换为模拟数据信号;以及

一输出缓冲器,耦接于该数字模拟转换器和该开关控制电路之间,用来依据该模拟数据信号输出相对应的该 m 组数据信号至该开关控制电路。

4. 如权利要求 2 所述的液晶显示装置,其特征在于,该第一及第二开关是包含晶体管。

5. 如权利要求 1 所述的液晶显示装置,其特征在于,还包含:

一栅极驱动器,耦接于该复数条栅极线,用来提供该栅极信号。

6. 如权利要求 1 所述的液晶显示装置,其特征在于,每一显示单元包含一薄膜晶体管

开关和一液晶电容。

7. 一种驱动液晶显示装置的方法,其包含:

在一写入周期的一第一周期分别输出 m 笔数据信号至相对应的 m 条第一数据线;以及
在该写入周期的一第二周期分别输出该 m 笔数据信号至分别相邻于该 m 条第一数据线的
相对应 m 条第二数据线,同时停止输出该 m 笔数据信号至该 m 条第一数据线。

8. 如权利要求 7 所述的方法,其特征在于,还包含提供该 m 笔数据信号。

9. 如权利要求 7 所述的方法,其特征在于,还包含在该第二周期将该 m 条第一数据线电
性连接至一高阻抗。

10. 如权利要求 7 所述的方法,其特征在于,还包含在该第一及第二周期输出一具高电
位的栅极信号以将显示单元电性连接至相对应的数据线。

可加长充电时间的液晶显示装置及相关驱动方法

技术领域

[0001] 本发明相关于一种液晶显示装置和相关驱动方式,尤指一种可加长充电时间的液晶显示装置和相关驱动方式。

背景技术

[0002] 由于液晶显示器 (liquid crystal display, LCD) 具有低辐射、体积小及低耗能等优点,已逐渐取代传统的阴极射线管 (cathode raytube, CRT) 显示器,而被广泛地应用在笔记型计算机、个人数字助理 (personal digital assistant, PDA)、平面电视,或行动电话等信息产品上。

[0003] 随着液晶显示器的面板尺寸不断变大,面板的负载也相应增加,动态功率消耗也会大幅提升,如何降低功率消耗也成为设计液晶显示器时的重要课题。一般而言,施加在液晶电容两端的电压极性必须每隔一预定时间进行反转,以避免液晶材料产生极化 (polarization) 而造成永久性的破坏,常见驱动液晶显示面板的方式包含点反转 (dot inversion)、线反转 (line inversion),和图框反转 (frame inversion) 等。当驱动液晶显示面板的电压极性开始反转之际,源极驱动器需提供大量的能量以改变数据线电压,故此时也是液晶显示器负载最大的时间。同时,随着操作频率和面板分辨率的提高,液晶电容充电时间也变短,若前后两驱动电压差异很大,在极性反转时可能因充电时间不足而无法达到理想的电压准位。因此,一般会使用预充电 (precharge) 来改善充电时间不足的问题。

[0004] 请参考图 1,图 1 为背景技术中一液晶显示器 10 的示意图。液晶显示器 10 包含一液晶显示面板 12、一源极驱动器 (source driver) 14,以及两栅极驱动器 (gate driver) 16 和 18。液晶显示面板 12 上设有互相平行的数据线 (data line) $DL_1 \sim DL_m$ 、互相平行的栅极线 (gate line) $GL_1 \sim GL_n$ 及复数个像素 $P(1,1) \sim P(m,n)$ 。数据线 $DL_1 \sim DL_m$ 和栅极线 $GL_1 \sim GL_n$ 彼此交错设置,而显示单元 $P(1,1) \sim P(m,n)$ 则分别设于相对应数据线和栅极线的交会处。液晶显示面板 12 上的每个显示单元皆包含有一薄膜晶体管 (thin film transistor, TFT) 开关和一液晶电容,而每一液晶电容透过一相对应的 TFT 开关耦接于一相对应的数据线。源极驱动器 14 可产生相关于欲显示影像的数据信号,栅极驱动器 16 和 18 可产生开启 TFT 开关所需的栅极信号。当一显示单元的 TFT 开关被栅极信号开启时,此显示单元的液晶电容会被电性连接至其相对应的数据线以接收从源极驱动器 14 传来的数据信号,因此显示单元可依据其液晶电容内存的电荷 (其极性由「+」或「-」来表示) 来控制液晶分子的旋转程度,以显示不同灰阶的影像。

[0005] 请参考图 2,图 2 为先前技术液晶显示器 10 在运作时的时序图。在图 2 中,横轴代表时间,纵轴代表电压位准。CK_0、CKB_0 和 STV_0 代表栅极驱动器 16 运作所需的频率信号及起始信号,而 CK_E、CKB_E 和 STV_E 代表栅极驱动器 18 运作所需的频率信号及起始信号。GS1 ~ GS4 分别代表输出至栅极线 $GL_1 \sim GL_4$ 的栅极信号。DATA 代表数据信号,且 DATA1 ~ DATA4 分别代表输出至同一条数据线的的数据信号。T 代表液晶显示器 10 的操作周期, A1 ~ A4 代表正常充电周期, P1 ~ P4 代表预充电周期。当输入数据信号 DATA1 时,

栅极信号 GS1 和 GS2 皆为高电位,此时像素 P(1,1) 在正常充电周期,而像素 P(1,2) 在预充电周期。亦即对像素 P(1,2) 而言,在预充电周期 P2 时先利用写入像素 P(1,1) 的数据信号 DATA1 进行预充电,在接下来的正常充电周期 A2 再写入真正的数据信号 DATA2。

[0006] 液晶显示器 10 能使用预充电来增加 TFT 开关的充电时间(由 T/4 增加到 T/2),但若前后两数据信号差异过大时,并无法达到良好的预充电效果。同时,液晶显示器的显示质量以点反转最佳,但液晶显示器 10 只能达到线反转或图框反转,并无法达到点反转。

发明内容

[0007] 本发明提供一种可加长充电时间的液晶显示装置,其包含 m 条平行设置的第一数据线;m 条平行设置的第二数据线,每一第二数据线设于两相对应的第一数据线之间,且平行于该相对应的第一数据线;复数条平行设置的栅极线,垂直于该 m 条第一数据线及该 m 条第二数据线,用来接收栅极信号;复数个第一显示单元,每一第一显示单元耦接于该 m 条第一数据线中一相对应的第一数据线以及该复数条栅极线中一相对应的栅极线;复数个第二显示单元,每一第二显示单元耦接于该 m 条第二数据线中一相对应的第二数据线以及该复数条栅极线中一相对应的栅极线;以及一源极驱动器,耦接于该 m 条第一数据线及该 m 条第二数据线,用来提供 m 组数据信号,其中每一数据信号是于一写入周期的一第一周期输出至该 m 条第一数据线中一相对应的第一数据线,且于该写入周期的一第二周期输出至该 m 条第二数据线中一相对应的第二数据线。

[0008] 本发明另提供一种驱动液晶显示装置的方法,其包含在一写入周期的一第一周期分别输出 m 笔数据信号至相对应的 m 条第一数据线;以及在该写入周期的一第二周期分别输出该 m 笔数据信号至分别相邻于该 m 条第一数据线的相对应 m 条第二数据线,同时停止输出该 m 笔数据信号至该 m 条第一数据线。

附图说明

[0009] 图 1 为先前技术中一液晶显示器的示意图。

[0010] 图 2 为先前技术液晶显示器在运作时的时序图。

[0011] 图 3 为本发明中一液晶显示器的示意图。

[0012] 图 4 为本发明中一源极驱动器的示意图。

[0013] 图 5 为本发明液晶显示器在运作时的时序图。

[0014] 【主要组件符号说明】

[0015]	10、30 液晶显示器	12、32 液晶显示面板
[0016]	14、34 源极驱动器	16、18、36 栅极驱动器
[0017]	40 移位缓存器	42 数据门锁器
[0018]	44DAC	46 输出缓冲器
[0019]	48 开关控制电路	SW0、SWE 开关
[0020]	GL ₁ ~ GL _n 栅极线	
[0021]	P(1,1) ~ P(m,n) 像素	
[0022]	DL ₁ ~ DL _m 、DO ₁ ~ DO _m 、DE ₁ ~ DE _m 数据线	

具体实施方式

[0023] 请参考图 3, 图 3 为本发明中一液晶显示器 30 的示意图。液晶显示器 30 包含一液晶显示面板 32、一源极驱动器 34 及一栅极驱动器 36。液晶显示面板 32 上设有复数条互相平行的数据线、复数条互相平行的栅极线 $GL_1 \sim GL_n$ 及复数个显示单元 $P(1, 1) \sim P(m, n)$, 其中 $DO_1 \sim DO_m$ 代表奇数条数据线, 而 $DE_1 \sim DE_m$ 代表偶数条数据线。液晶显示面板 32 上的每个显示单元皆包含有一薄膜晶体管开关和一液晶电容, 每一液晶电容透过一相对应的薄膜晶体管开关耦接于一相对应的数据线。源极驱动器 34 可产生相关于欲显示影像的数据信号, 栅极驱动器 36 可产生开启 TFT 开关所需的栅极信号。当一显示单元的 TFT 开关被栅极信号开启时, 此显示单元的液晶电容会被电性连接至其相对应的数据线以接收从源极驱动器 34 传来的数据信号, 因此显示单元可依据其液晶电容内存的电荷 (其极性由「+」或「-」来表示) 来控制液晶分子的旋转程度, 以显示不同灰阶的影像。

[0024] 在本发明液晶显示器 30 中, 数据线和栅极线彼此交错设置, 然而显示单元 $P(1, 1) \sim P(m, n)$ 仅分别设于相对应奇数条数据线和奇数条栅极线的交会处, 或是相对应偶数条数据线和偶数条栅极线的交会处。亦即, 每一条资料在线设有 $(n/2)$ 个显示单元 (假设 n 为偶数), 而每一条栅极在线设有 m 个显示单元, 因此液晶显示面板 32 上总共设有 $(m*n)$ 个显示单元。举例来说, 显示单元 $P(1, 1) \sim P(m, n)$ 的设置位置包含奇数条数据线 DO_1 和奇数条栅极线 $GL_1 \sim GL_{n-1}$ 的 $(n/2)$ 个交会处, 或是偶数条数据线 DE_1 和偶数条栅极线 $GL_2 \sim GL_n$ 的 $(n/2)$ 个交会处。

[0025] 本发明的源极驱动器 34 能以线反转的架构达到点反转的显示效果。举例来说, 若透过奇数条数据线 $DO_1 \sim DO_m$ 输出正极性数据信号 (由图 3 中「+」来表示), 且透过偶数条数据线 $DE_1 \sim DE_m$ 输出负极性数据信号 (由图 4 中「-」来表示), 液晶显示面板 32 上的每一显示单元会和其相邻显示单元具相反极性。

[0026] 请参考图 4, 图 4 为本发明中源极驱动器 34 的示意图。源极驱动器 34 包含一移位缓存器 (shift register) 40、一数据门锁器 (datalatch) 42、一数字模拟转换器 (digital-to-analog converter, DAC) 44、一输出缓冲器 46, 以及一开关控制电路 48。移位缓存器 40 可依据频率信号 CLK 和起始信号 SP 产生相对应的频率控制信号。数据门锁器 42 可依据频率控制信号来对输入数据信号进行取样, 并产生相对应的取样数据信号。数字模拟转换器 44 可将取样数据信号转换为模拟数据信号, 再透过输出缓冲器 46 输出相对应的数据信号 $Y1 \sim Ym$ 。开关控制电路 48 耦接于奇数条数据线 $DO_1 \sim DO_m$ 和偶数条数据线 $DE_1 \sim DE_m$, 可依据控制信号 CSO 和 CSE 来控制 m 组数据信号 $Y1 \sim Ym$ 和数据线之间的信号传送路径。奇数条数据线 $DO_1 \sim DO_m$ 接收到的数据信号分别由 $Y01 \sim Y0m$ 来表示, 而偶数条数据线 $DE_1 \sim DE_m$ 接收到的数据信号则分别由 $Y1E \sim YmE$ 来表示。

[0027] 开关控制电路 48 包含 m 个奇数开关 SWO 和 m 个偶数开关 SWE, 分别由控制信号 CSO 和 CSE 来控制其开启或关闭, 其中控制信号 CSO 和 CSE 为相位差 180° 的周期信号。奇数开关 SWO 和偶数开关 SWE 可为晶体管开关或其它具类似功能的组件。开关控制电路 48 包含 m 个输入端和 $2m$ 个输出端, 每一输入端透过一相对应的奇数开关和一相对应的偶数开关耦接于两输出端。举例来说, 当控制信号 CSO 为高电位而控制信号 CSE 为低电位时, 奇数开关 SWO 为开启而偶数开关 SWE 为关闭, 此时开关控制电路 48 会将数据信号 $Y1 \sim Ym$ 分别传送到奇数条数据线 $DO_1 \sim DO_m$; 同理, 当控制信号 CSO 为低电位而控制信号 CSE 为高电位时, 奇

数开关 SW0 为关闭而偶数开关 SWE 为开启,此时开关控制电路 48 会将数据信号 Y1 ~ Ym 分别传送到偶数条数据线 $DE_1 \sim DE_m$ 。

[0028] 请参考图 5,图 5 为本发明液晶显示器 30 运作时的时序图。在图 5 中,横轴代表时间,纵轴代表电压位准。图 5 以输出缓冲器 46 的第一笔数据信号 Y1 来作说明,数据信号 Y1 的周期 T 包含一正极性驱动周期(由图 5 中「+」来表示)和一负极性驱动周期(由图 5 中「-」来表示)。Y01 和 YE1 分别代表数据线 DO_1 和 DE_1 所接收到的数据信号,而 GS1 和 GS2 分别代表栅极线的驱动波形。CS0 和 CSe 代表开关控制信号,而 V_{com} 代表共同电压。数据线 DO_1 的写入周期包含一充电周期 Tco 和一维持周期 Tho,开关控制信号 CS0 在充电周期 Tco 时呈高电位,而在维持周期 Tho 时呈低电位;数据线 DE_1 的写入周期包含一充电周期 Tce 和一维持周期 The,开关控制信号 CSe 在充电周期 Tce 时呈高电位,而在维持周期 The 时呈低电位。

[0029] 在充电周期 Tco 时,开关控制信号 CS0 和栅极信号 GS1 皆具高电位,此时奇数开关 SW0 为导通而偶数开关 SWE 为关闭,因此数据线 DO_1 所接收到的数据信号 Y01 等于开关控制电路 48 所输出的数据信号 Y1,而数据线 DE_1 则相当于被耦接至一高阻抗。在维持周期 Tho 时,开关控制信号 CS0 为低电位而栅极信号 GS1 为高电位,此时数据线 DO_1 相当于被耦接至一高阻抗,其数据信号 Y01 不再由数据信号 Y1 来提供,而是利用数据线 DO_1 本身的寄生电容来维持,因此数据信号 Y01 的电位会略为下降 ΔV_o 。由于数据线 DO_1 的寄生电容远大于显示单元内的液晶电容,因此 ΔV_o 的值极小,对数据正确性的影响不大。

[0030] 另一方面,当数据线 DO_1 进入维持周期 Tho 时,数据线 DE_1 则进入充电周期 Tce,亦即开关控制信号 CSe 和栅极信号 GS2 皆具高电位,此时奇数开关 SW0 为关闭而偶数开关 SWE 为导通,因此数据线 DE_1 所接收到的数据信号 YE1 等于开关控制电路 48 所输出的数据信号 Y1,而数据线 DO_1 则相当于被耦接至一高阻抗。在维持周期 The 时,开关控制信号 CSe 为低电位而栅极信号 GS2 为高电位,此时数据线 DE_1 相当于被耦接至一高阻抗,其数据信号 YE1 不再由输出信号 Y1 来提供,而是利用数据线 DE_1 本身的寄生电容来维持,因此源极输出信号 YE1 会略为上升 ΔV_e 。由于数据线 DE_1 的寄生电容远大于显示单元内的液晶电容,因此 ΔV_e 的值极小,对数据正确性的影响不大。

[0031] 在本发明中,每一数据信号是于一写入周期的第一周期输出至一相对应的第一数据线,且于下一写入周期输出至一相对应的第二数据线,如此交替输出至一画面结束。第一数据线和第二数据线在同一时间仅有一组数据线接收来自源极驱动器的信号,另一组未接收信号的数据线则可利用自身的大寄生电容来维持液晶电容的电流。相较于先前技术,本发明同样使用两阶段(充电周期和维持周期)来充电显示单元,但两阶段皆使用正确的数据信号,并不会被前一显示单元的数据信号影响。本发明透过数据线自身的寄生电容来提供在维持周期时的电位,因此能有效增加液晶电容的充放电时间。同时,本发明的源极驱动器 34 可透过开关控制电路将 m 笔数据信号 Y1 ~ Ym 在对应周期内传送至 2m 条数据线,不但减少电路布线面积,同时亦能降低功率消耗。

[0032] 以上所述仅为本发明的较佳实施例,凡依本发明权利要求范围所做的均等变化与修饰,皆应属本发明的涵盖范围。

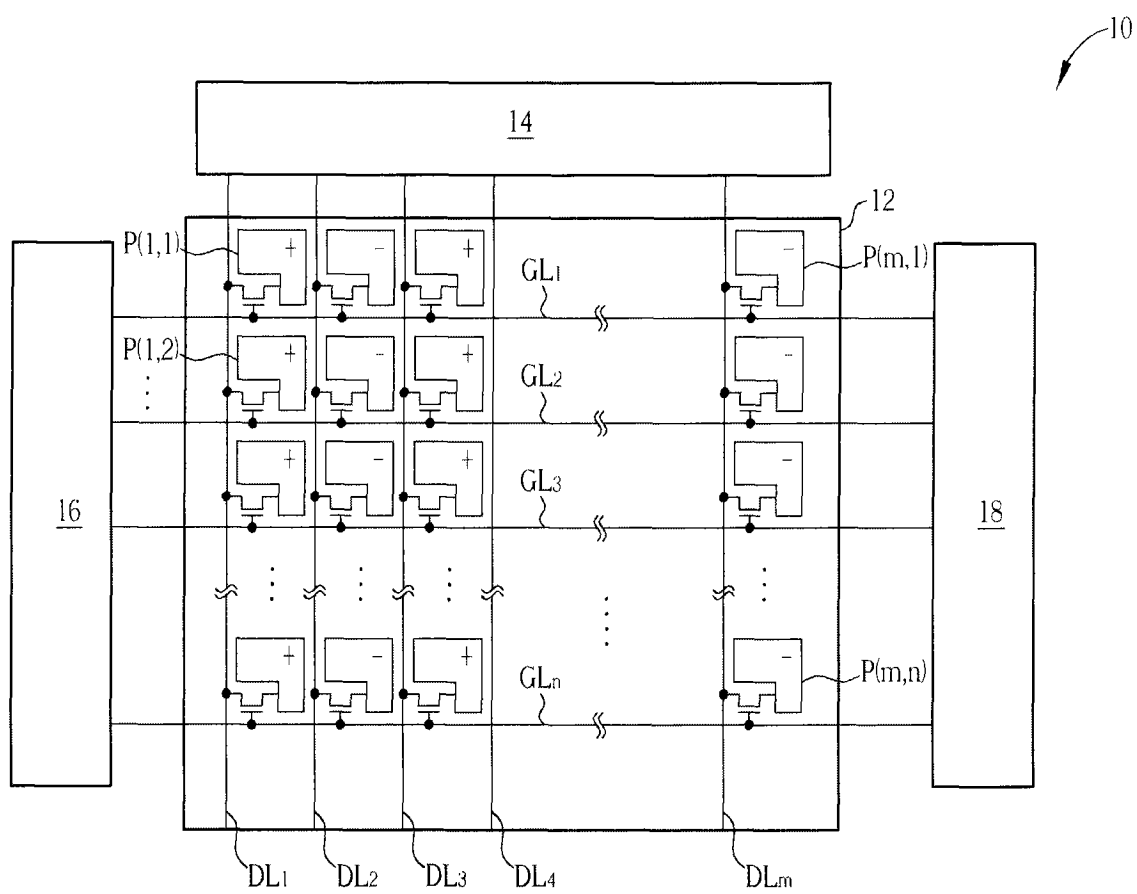


图 1

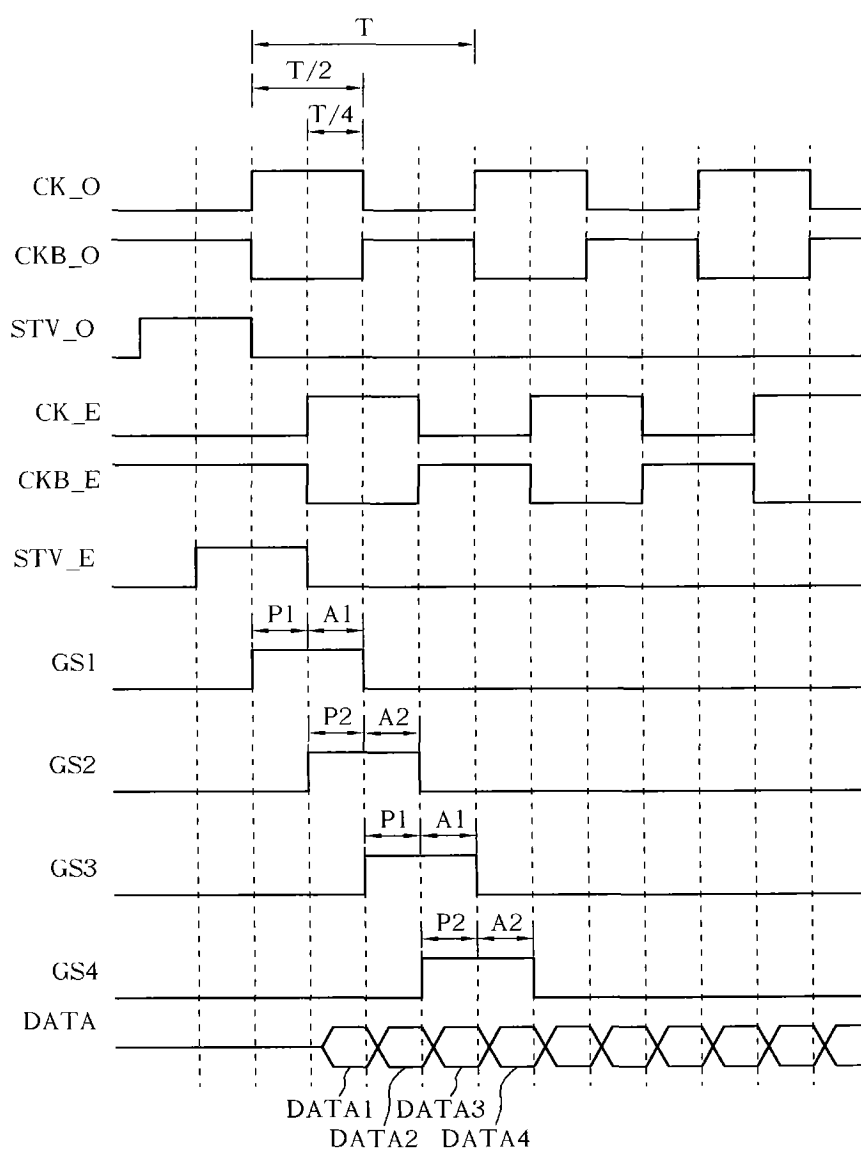


图 2

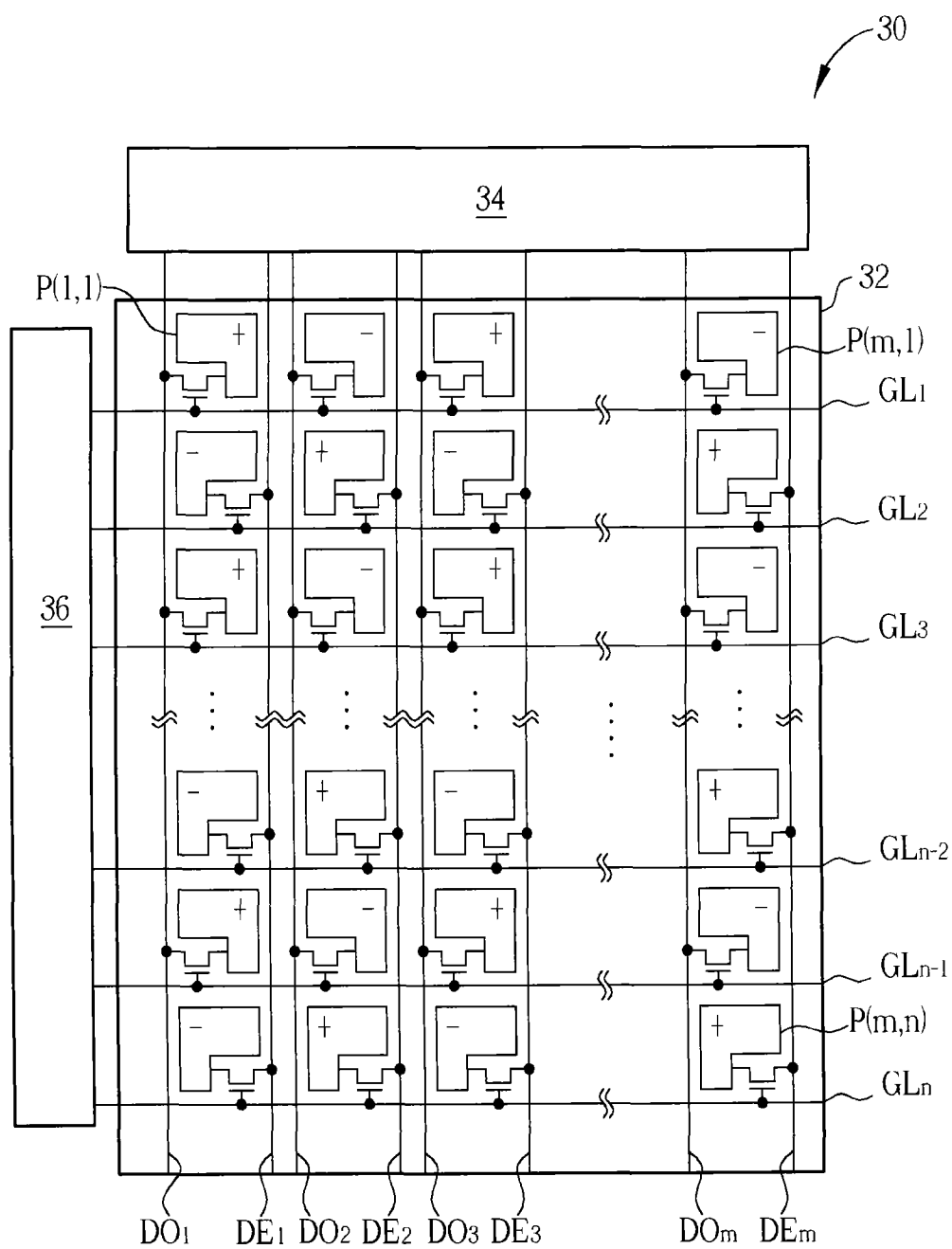


图 3

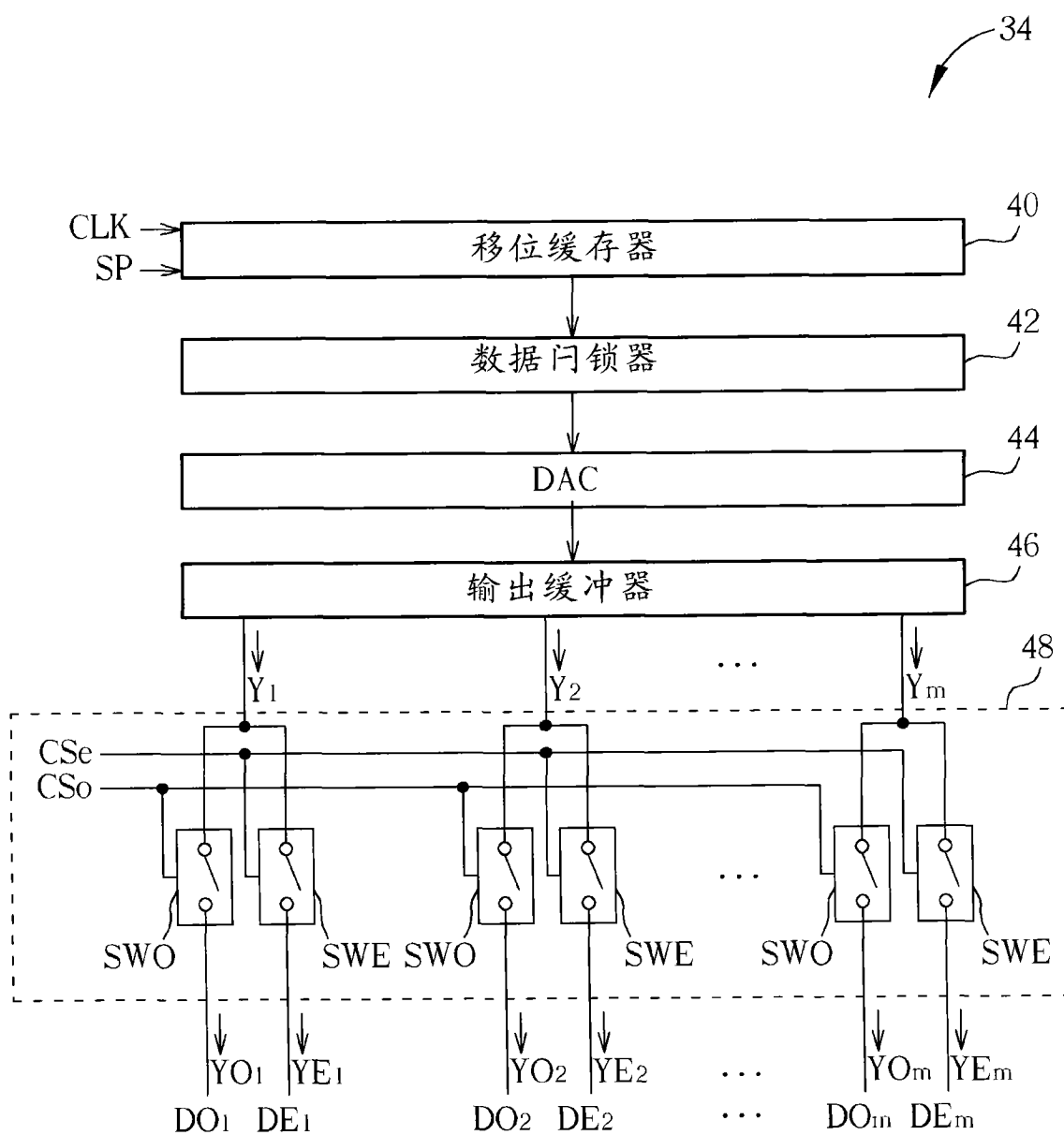


图 4

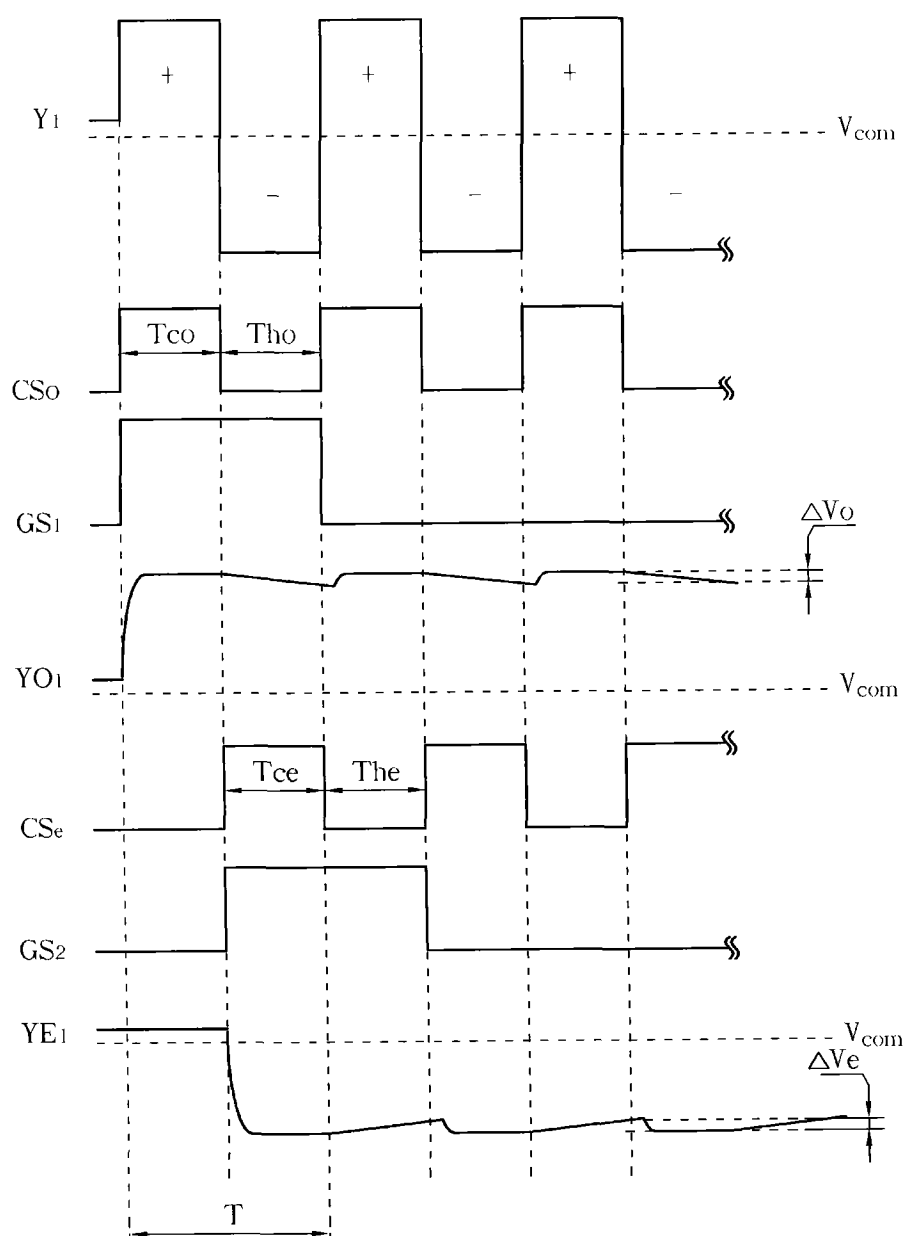


图 5

专利名称(译)	可加长充电时间的液晶显示装置及相关驱动方法		
公开(公告)号	CN101826311A	公开(公告)日	2010-09-08
申请号	CN200910118910.9	申请日	2009-03-06
[标]申请(专利权)人(译)	华映视讯(吴江)有限公司 中华映管股份有限公司		
申请(专利权)人(译)	华映视讯(吴江)有限公司 中华映管股份有限公司		
当前申请(专利权)人(译)	华映视讯(吴江)有限公司 中华映管股份有限公司		
[标]发明人	蓝东鑫 廖木山 黄天勇 方嘉骏		
发明人	蓝东鑫 廖木山 黄天勇 方嘉骏		
IPC分类号	G09G3/36 G02F1/133		
代理人(译)	孙长龙		
其他公开文献	CN101826311B		
外部链接	Espacenet SIPO		

摘要(译)

液晶显示装置包含复数条第一数据线、复数条第二数据线、复数条栅极线、复数个显示单元、一源极驱动器，以及一栅极驱动器。每一第二数据线设于两相对应的第一数据线之间，而每一显示单元耦接于一相对应的第一数据线及一相对应的栅极线或是一相对应的第二数据线及一相对应的栅极线。源极驱动器耦接于复数条第一数据线及复数条第二数据线，用来提供复数组数据信号。每一数据信号是于一写入周期的第一周期输出至一相对应的第一数据线，且于该写入周期的第二周期输出至一相对应的第二数据线。可加长充电时间的液晶显示装置及相关驱动方法。

