

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1343 (2006.01)

G02F 1/1362 (2006.01)

H01L 27/12 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200810149807.6

[43] 公开日 2009 年 4 月 1 日

[11] 公开号 CN 101398575A

[22] 申请日 2008.9.27

[21] 申请号 200810149807.6

[30] 优先权

[32] 2007.9.27 [33] JP [31] 2007-250664

[71] 申请人 株式会社日立显示器

地址 日本千叶县

[72] 发明人 前出优次

[74] 专利代理机构 北京市金杜律师事务所

代理人 王茂华

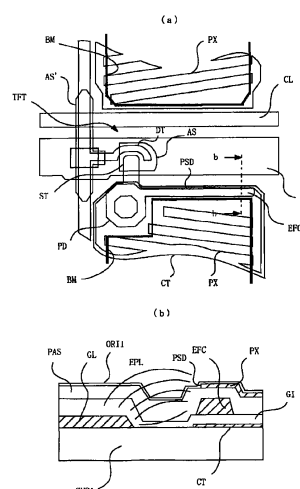
权利要求书 1 页 说明书 13 页 附图 6 页

[54] 发明名称

液晶显示装置

[57] 摘要

一种液晶显示装置，其第一基板具有多条栅极信号线、与多条栅极信号线交叉的漏极信号线和矩阵状的多个像素，多个像素各自具有薄膜晶体管、像素电极和对置电极，用由像素电极和对置电极之间的电位差产生的电场来驱动液晶层，薄膜晶体管具有由栅极信号线的一部分构成的栅极、由漏极信号线的一部分构成的漏极、以及与像素电极连接的源极，对置电极具有面状图案，像素电极由具有与对置电极重叠的多个线状电极的图案构成，源极由遮光性材料构成且配置在第一绝缘膜和第二绝缘膜之间，在栅极信号线的走线方向上延伸形成，以与像素电极一方的栅极信号线一侧的端部全长的 80% 以上重叠。能进一步提高像素开口率。



1. 一种液晶显示装置，具有第一基板、第二基板、以及夹持在所述第一基板和所述第二基板之间的液晶层，其特征在于：

所述第一基板具有多条栅极信号线、与所述多条栅极信号线交叉的漏极信号线、以及配置为矩阵状的多个像素，

所述多个像素中的各像素具有薄膜晶体管、像素电极和对置电极，

所述第一基板从所述第一基板一侧依次形成有透光性的所述对置电极、第一绝缘膜、第二绝缘膜以及透光性的所述像素电极，利用由所述像素电极和所述对置电极之间的电位差产生的电场来驱动所述液晶层，

所述薄膜晶体管具有由所述栅极信号线的一部分构成的栅极、由所述漏极信号线的一部分构成的漏极、以及通过形成在所述第二绝缘膜上的通孔而与所述像素电极相连接的源极，

所述对置电极具有面状图案，

所述像素电极由具有与所述对置电极重叠的多个线状电极的图案构成，

所述源极由遮光性材料构成，并且配置在所述第一绝缘膜和所述第二绝缘膜之间，且在所述栅极信号线的走线方向上延伸而形成，以与所述像素电极一方的所述栅极信号线一侧的端部的全长的 80%以上重叠。

2. 根据权利要求 1 所述的液晶显示装置，其特征在于：

所述源极的一部分构成用于降低在所述栅极信号线和所述像素电极之间产生的蔓延电场的电场控制电极。

3. 根据权利要求 2 所述的液晶显示装置，其特征在于：

所述电场控制电极在其延伸方向的一部分上包含用于实现与所述像素电极的电连接的所述源极的焊盘部。

液晶显示装置

技术领域

本发明涉及液晶显示装置，尤其涉及对于一方基板上的各像素，从该基板开始依次设置有透光性的对置电极、绝缘膜、具有由与所述对置电极重叠的多个线状电极构成的电极组的透光性像素电极的有源矩阵型液晶显示装置。

背景技术

这种液晶显示装置被称作所谓的 IPS (In Plane Switching: 横向电场效应) 型，它通过在像素电极和对置电极之间局部性地具有与基板平行的成分的电场而使液晶动作，从而以宽视场角特性优异而为公众所周知。

此外，在有源矩阵型的液晶显示装置中，在配置为矩阵状的各像素具有薄膜晶体管，该薄膜晶体管作为像素选择用的开关元件工作。

即，用公共的栅极信号（选通信号）线连接在行方向排列的各像素的薄膜晶体管的栅极，在列方向排列的各像素的像素电极通过该薄膜晶体管与对所述各像素公共地形成的漏极信号线连接。

通过向栅极信号线提供信号（扫描信号），使这些薄膜晶体管导通，以选择对应的行的像素，通过各漏极信号线，对所述各像素的像素电极提供图像信号。

由这样的结构构成的液晶显示装置例如记载在以下的专利文献 1 中。

[专利文献 1] 日本特开 2005-300821 号公报

发明内容

这种结构的液晶显示装置伴随着大型化的倾向，希望能进一步提高其像素的开口率，为此而不断进行着研究开发。

而且，本发明人根据以下所示的理由来实现像素开口率的提高。

即，上述结构的液晶显示装置通过向栅极信号线提供栅极信号（电压）而使对应的薄膜晶体管导通时，通过该导通的薄膜晶体管，漏极信号线的图像信号作用在像素电极 PX 上，但是在该像素电极和所述栅极信号线之间产生电位差，将会产生与该电位差对应的电场。

该电场成为与在像素电极和对置电极之间产生的电场不同的噪声成分的电场，通常该电场产生的部位例如由黑底（遮光膜）遮光，无法用眼睛观察到基于该电场的液晶的光透射率的变化。

可是，在所述像素电极和所述栅极信号线之间产生的电场（蔓延电场）的电力线在液晶一侧大大隆起而形成，与该隆起相应，必须遮光的区域变大。

这意味着如果能抑制在所述像素电极和所述栅极信号线之间产生的电场的电力线向液晶一侧的隆起，就能按照可抑制的量来缩小必须遮光的区域，能提高像素的开口率。

本发明的目的在于提供能够进一步提高开口率的液晶显示装置。

简单说明本申请所描述的发明中具有代表性的技术方案的概要如下。

（1）本发明的液晶显示装置，具有第一基板、第二基板、以及夹持在所述第一基板和所述第二基板之间的液晶层，其特征在于：

所述第一基板具有多条栅极信号线、与所述多条栅极信号线交叉的漏极信号线、配置为矩阵状的多个像素，

所述多个像素的各像素具有薄膜晶体管、像素电极和对置电极，

所述第一基板从所述第一基板一侧依次形成透光性的所述对置电极、第一绝缘膜、第二绝缘膜、透光性的所述像素电极，用由所述像素电极和所述对置电极之间的电位差产生的电场来驱动所述液晶层，

所述薄膜晶体管具有由所述栅极信号线的一部分构成的栅极、由

所述漏极信号线的一部分构成的漏极、通过在所述第二绝缘膜形成的通孔与所述像素电极连接的源极，

所述对置电极具有面状图案，

所述像素电极由具有与所述对置电极重叠的多个线状电极的图案构成，

所述源极由遮光性的材料构成，并且配置在所述第一绝缘膜和所述第二绝缘膜之间，在所述栅极信号线的走线方向延伸形成，以使得与所述像素电极的一方的所述栅极信号线一侧的端部全长的 80%以上重叠。

(2) 本发明的液晶显示装置例如以(1)的结构为前提，其特征在于：所述源极的一部分构成降低在所述栅极信号线和所述像素电极之间产生的蔓延电场的电场控制电极。

(3) 本发明的液晶显示装置例如以(2)的结构为前提，其特征在于：所述电场控制电极在其延伸方向的一部分包含实现与所述像素电极的电连接的所述源极的焊盘部。

另外，本发明并不局限于以上的结构，在不脱离本发明的技术思想的范围内能进行各种变更。

这样构成的液晶显示装置能进一步提高开口率。

附图说明

图1是表示本发明液晶显示装置的一个实施例的像素的要部结构图。

图2是表示本发明液晶显示装置的一个实施例的整体结构图。

图3是表示本发明液晶显示装置的一个实施例的像素的整体结构图。

图4是图3的IV-IV线的剖视图。

图5是表示现有的液晶显示装置的一个例子的要部结构图，是与图1对应描绘的图。

图6是表示本发明液晶显示装置的效果的说明图。

标号说明

SUB1、SUB2—基板；SL—密封材料；AR—液晶显示区域；SCN（V）—半导体器件（扫描信号驱动电路）；SCN（He）—半导体器件（图像信号驱动电路）；GL—栅极信号线；DL—漏极信号线；CL—对置电压信号线；TFT—薄膜晶体管；DT—漏极；ST—源极；PD—焊盘部；PX—像素电极；CT—对置电极；EFC—电场控制电极；GI—绝缘膜；PAS—保护膜；ORI1—取向膜；BM—黑底；FIL—滤色器。

具体实施方式

以下，使用附图说明本发明的液晶显示装置。

（整体结构）

图2是表示本发明的液晶显示装置的一个实施例的整体结构图。

在图2中，液晶显示装置把平行配置的一对例如由玻璃构成的基板SUB1、SUB2作为封装，在该基板SUB1、SUB2之间夹持液晶（未图示）。

该液晶由兼任相对基板SUB1的基板SUB2的固定的密封材料SL封入，由该密封材料SL包围的区域构成液晶显示区域AR。

例如基板SUB1与基板SUB2相比，其面积更大地形成，在图中左侧边部和上侧边部具有从所述基板SUB2露出的区域。

在基板SUB1的左侧边部的所述区域安装多个并列设置的半导体器件SCN（V），在基板SUB1的所述上侧边部的区域安装多个并列设置的半导体器件SCN（He）。多个所述半导体器件SCN（V）构成扫描信号驱动电路，连接在后面描述的栅极信号线GL上，多个所述半导体器件SCN（He）构成图像信号驱动电路，连接在后面描述的漏极信号线DL上。

在基板SUB1的液晶一侧的面，即液晶显示区域AR内形成了在图中x方向延伸并且在y方向并列设置的栅极信号线GL，另外形成

了在 y 方向延伸并且在 x 方向并列设置的漏极信号线 DL。

由相邻的一对栅极信号线 GL 和相邻的一对漏极信号线 DL 包围的矩形的区域构成形成像素的区域，据此，在液晶显示区域 AR 内，各像素配置为矩阵状。

所述各栅极信号线 GL，其左侧端部超过密封材料 SL 而延伸到液晶显示区域 AR 的外侧，与接近的所述半导体器件 SCN (V) 的输出端子连接，由该半导体器件 SCN (V) 提供扫描信号 (电压)。

所述各漏极信号线 DL，其上侧端部超过密封材料 SL，延伸到液晶显示区域 AR 的外侧，与接近的所述半导体器件 SCN (He) 的输出端子连接，由该半导体器件 SCN (He) 提供图像信号 (电压)。

所述像素例如图中圆框 P 的放大图的圆框 P' 所示，具有：通过来自栅极信号线 GL 的扫描信号而导通的薄膜晶体管 TFT；通过该导通的薄膜晶体管 TFT 而提供来自漏极信号线 DL 的图像信号的像素电极 PX；以及作用基准电压而通过与所述像素电极 PX 之间的电位差来产生电场的对置电极 CT。像素电极 PX 和对置电极 CT 都形成在相同的基板 SUB1，所述电场的一部分包含与基板 SUB1 的表面平行的电场成分，将通过这样的电场使液晶的分子运动的方式称作横电场方式。

另外，所述对置电极 CT 例如通过与栅极信号线 GL 平行配置的对置电压信号线 CL 作用基准电压，该对置电压信号线 CL 超过所述密封材料 SL 延伸，与形成在基板 SUB1 面上的对置电极端子 CTM 连接。

在上述的实施例中，所述扫描信号驱动电路 V、图像信号驱动电路 He 安装在基板 SUB1 上而构成。但并不局限于此，也可以跨在所述基板 SUB1 和未图示的印刷电路板之间，配置以所谓的带载方式构成的半导体器件 (在柔性基板上安装半导体芯片的半导体器件) 而构成。

(像素的结构)

图 3 是表示在所述液晶显示面部 PNL 的基板 SUB1 一侧，配置为矩阵状的各像素中的一个像素的一个实施例的俯视图。据此，对于

图 1 所示的该像素，分别在上下和左右配置的各像素成为与该像素同样的结构。此外，图 4 表示图 3 的 IV-IV 线的剖视图。

首先，在基板 SUB1 的液晶一侧的面（表面），栅极信号线 GL 和对置电压信号线 CL 具有比较大的距离而平行形成。

在栅极信号线 GL 和对置电压信号线 CL 之间的区域例如形成由 ITO（Indium-Tin-Oxide）的透明导电材料构成的对置电极 CT。该对置电极 CT 在该对置电压信号线 CL 一侧的边部，与该对置电压信号线 CL 重叠形成，据此，与该对置电压信号线 CL 电连接而形成。对置电极 CT 具有占像素的 80% 以上区域的面状的图案。

而且，在基板 SUB1 的表面，覆盖所述栅极信号线 GL、对置电压信号线 CL 和对置电极 CT，形成绝缘膜 GI（参照图 4）。该绝缘膜 GI 在后面描述的薄膜晶体管 TFT 的形成区域作为该薄膜晶体管 TFT 的栅绝缘膜起作用，据此设定膜厚等。

在所述绝缘膜 GI 的上面，即与所述栅极信号线 GL 的一部分重叠的部位，例如形成由非晶体硅构成的非晶体的半导体层 AS。该半导体层 AS 成为所述薄膜晶体管 TFT 的半导体层。

此外，与所述半导体层 AS 的形成同时形成的半导体层 AS' 在栅极信号线 GL 以及对置电压信号线 CL 和后面描述的漏极信号线 DL 的交叉部形成。该半导体层 AS' 与所述绝缘膜 GI 一起作为栅极 GL 以及对置电压信号线 CL 和所述漏极信号线 DL 之间的层间绝缘膜起作用。

而且，沿图中 y 方向延伸而形成有漏极信号线 DL，在该漏极信号线 DL 与栅极信号线 GL 的交叉部的一部分上，该漏极信号线 DL 在所述薄膜晶体管 TFT 的形成区域一侧延伸，该延伸部及于所述半导体层 AS 的上面而构成该薄膜晶体管 TFT 的漏极 DT。

而且，与该漏极信号线 DL 和漏极 DT 同时形成的所述薄膜晶体管 TFT 的源极 ST 在所述半导体层 AS 上与所述漏极 DT 相对，并且从该半导体层 AS 上延伸至没有形成该半导体层 AS 的区域，该延伸部及于像素区域一侧而构成焊盘部 PD。另外，该焊盘部 PD 也构成源

极 ST 的一部分。该焊盘部 PD 成为与后面描述的像素电极 PX 电和物理连接的部位，例如以比与所述源极 ST 的一部分的半导体层 AS 重叠的部分宽度更宽的较大面积形成。

这里，在本实施例中，在所述焊盘部 PD，与该焊盘部 PD 一体设置电场控制电极 EFC。即该电场控制电极 EFC 也构成源极 ST 的一部分。该电场控制电极 EFC 接近所述栅极信号线 GL 而配置，从所述焊盘部 PD 与该栅极信号线 GL 平行延伸地形成。后面将会描述该电场控制电极 EFC 的结构和功能。

所述漏极 DT 例如包围所述源极 ST 的顶端部地作为圆弧状图案形成，构成较大的该薄膜晶体管 TFT 的沟道宽度。

另外，所述半导体层 AS 在绝缘膜 GI 上形成时，例如在其表面掺杂高浓度的杂质而形成，例如把所述漏极 DT 和源极 ST 构图而形成后，把该漏极 DT 和源极 ST 作为掩模，蚀刻在该漏极 DT 和源极 ST 的形成区域以外的区域形成的高浓度的杂质层。在半导体层 AS 和漏极 DT 之间、半导体层 AS 和源极 ST 之间分别残留高浓度的杂质层（未图示），把该杂质层作为电阻接触层而形成。

据此，所述薄膜晶体管 TFT 构成想把栅极信号线 GL 的一部分作为栅极的所谓反交错构造的 MIS（Metal Insulator Semiconductor）型的晶体管。

另外，在 MIS 型的晶体管中，通过其偏压的作用，漏极 DT 和源极 ST 交替地驱动，但是在本说明书的说明中，为了方便，把与漏极信号线 DL 连接的一侧称作漏极 DT，把与像素电极 PX 连接的一侧称作源极 ST。

在基板 SUB1 的表面，也覆盖所述薄膜晶体管 TFT，形成由绝缘膜构成的保护膜 PAS（参照图 4）。该保护膜 PAS 为了避免该薄膜晶体管 TFT 与液晶的直接接触而设置。此外，该保护膜 PAS 介于所述对置电极 CT 和后面描述的像素电极 PX 之间而设置，与所述绝缘膜 GI 一起，作为设置在该对置电极 CT 和像素电极 PX 之间的电容元件起作用。

在所述保护膜 PAS 的上面形成像素电极 PX。该像素电极 PX 例如有 ITO (Indium-Tin-Oxide) 等的透明导电膜构成,其轮廓部与对置电极 CT 的轮廓部几乎一致地形成。

而且,在该像素电极 PX,多个狭缝 ST 例如相对于栅极信号线 GL 的走线方向具有若干角度而形成,在与纵向交叉的方向并列设置而形成。据此,该像素电极 PX 形成为具有由两端彼此连接的多个带状的线状电极构成的电极组。另外,也可以不是在多个带状的线状电极的两端连接,而是只把一端彼此连接。

像素电极 PX 的线状电极在把像素的区域例如在图中上下 2 分割的一个区域中,例如相对于栅极信号线 GL 的走线方向,在+角度方向延伸地形成,在另一个区域,在-角度方向延伸地形成。在采用所谓的多领域方式时,在一个像素内的像素电极 PX 设置的狭缝 ST 的方向(像素电极 PX 的电极组的方向)是单一方向的情况下,消除了因观察的方向的不同而出现染色的问题。

这样形成的像素电极 PX 在接近薄膜晶体管 TFT 的部分,通过形成在所述保护膜 PAS 的通孔 TH (参照图 4),与该薄膜晶体管 TFT 的源极 ST 的所述焊盘部 PD 电连接。

此外,在所述基板 SUB1 的表面,也覆盖像素电极 PX,形成取向膜 ORI1 (参照图 4),通过该取向膜 ORI1,设定与该取向膜 ORI1 直接接触的液晶的分子的初始取向方向。

在上述的实施例中,使用非晶体硅作为半导体层 AS、AS',但是并不局限于此,例如也可以是多晶硅等。

(电场控制电极 EFC)

图 1 的 (a) 是放大表示图 3 所示的像素的结构中所述电场控制电极 EFC 和该电场控制电极 EFC 附近的结构的图。图 1 (b) 表示图 1 (a) 的 b-b 线的剖视图。

在图 1 (a) 中,首先,在基板 SUB1 的上面的比图中的栅极信号线 GL 更下侧的像素的区域,首先把对置电极 CT 上侧的边部(端部)与所述栅极信号线 GL 接近并且平行而形成此对置电极 CT。

然后，在覆盖所述对置电极 CT 形成的绝缘膜 GI (参照图 1(b)) 的上面，与所述栅极信号线 GL 接近并平行，形成电场控制电极 EFC。另外，在图 1 中，示出使电场控制电极 EFC 与对置电极 CT 的上侧的边部 (端部) 不重叠的例子。可是，并不局限于此，电场控制电极 EFC 也可以与对置电极 CT 的上侧的边部 (端部) 重叠。

另外，在所述栅极信号线 GL 的一部分重叠薄膜晶体管 TFT 而形成，其源极 ST 到达未形成所述半导体层 AS 的区域，延伸到像素区域的部分，该延伸部分构成具有比较大的面积 (比源极 ST 与半导体层 AS 重叠的部分更大的面积) 的焊盘部 PD。

在该焊盘部 PD，用与该焊盘部 PD 相同的材料与该焊盘部 PD 一体地形成所述电场控制电极 EFC。

而且，所述电场控制电极 EFC 在所述焊盘部 PD 中接近栅极信号线 GL 的一侧，与该焊盘部 PD 一体形成，据此，尽可能接近栅极信号线 GL 而配置所述电场控制电极 EFC。从后面描述的说明可知，是为了尽可能提高像素的实质开口率。

通过采用这样的结构，所述电场控制电极 EFC 与源极 ST 的焊盘部 PD 一起，在栅极信号线 GL 的走线方向，与所述焊盘部 PD 一起，占据像素区域的栅极信号线 GL 的走线方向的长度的几乎大部分 (80%以上) 而形成。

另外，所述焊盘部 PD 从后面的说明可知，具有与本实施例中设置的电场控制电极 EFC 相同的作用、功能，所以在本说明书中，有时把所述电场控制电极 EFC 和焊盘部 PD 的一体结构作为电场控制电极而理解。

源极 (包含焊盘部 PD、电场控制电极 PD) 由遮光性的材料 (例如金属膜) 构成，也发挥遮光膜的作用。

而且，在覆盖所述电场控制电极 EFC 形成的所述保护膜 PAS 的上面，把像素电极 PX 上侧的边部 (端部) PSD 与所述栅极信号线 GL 接近并且平行，形成此像素电极 PX。

这里，源极 (包含焊盘部 PD、电场控制电极 PD) 与像素电极

PX 的一方的栅极信号线 GL 一侧的边部（端部）PSD 的全长的 80% 以上重叠。

在这样的结构中，通过提供栅极信号线 GL 的栅极信号（电压）而使图中的薄膜晶体管 TFT 导通时，漏极信号线 DL 的图像信号通过该薄膜晶体管 TFT 作用在像素电极 PX，按照在所述栅极信号线 GL 和像素电极 PX 之间产生的电位差而产生电场。该电场成为与在像素电极 PX 和对置电极 CT 之间产生的电场不同的噪声成分的电场。

此时，该电场（蔓延电场）只在所述栅极信号线 GL 和像素电极 PX 之间产生时，该电场的图中的电力线 EPL 在基板 SUB2 一侧大大隆起地形成，但是该电场不仅在所述栅极信号线 GL 和所述像素电极 PX 之间产生，在所述栅极信号线 GL 和所述电场控制电极 EFC 之间也产生，上述的电力线 EPL 的大的隆起（蔓延电场）被大幅度抑制（减少）。据此，能降低由于蔓延电场而产生的像素电极 PX 和栅极信号线 GL 之间的光泄漏的强度。此外，也能减小蔓延电场引起的光泄漏产生的区域的面积。

顺便说一下，图 5（a）、（b）是与图 1（a）、（b）对应的图，是表示没有形成本实施例所示的所述电场控制电极 EFC 的以往结构的图。在图 5（b）中，电力线 EPL 在相对一侧的其他基板 SUB2 一侧大大隆起而形成只在栅极信号线 GL 和像素电极 PX 之间产生的电场。

而在图 1（b）中，除了栅极信号线 GL 和像素电极 PX 之间产生的电场，在所述栅极信号线 GL 和所述电场控制电极 EFC 之间也产生电场。电位差相同时，它们之间产生的电力线 EPL 的数量相等，所以后者的电场能抑制前者的电力线 EPL 的隆起。

通过设置电场控制电极 EFC，能抑制栅极信号线 GL 和像素电极 PX 之间的电力线 EPL 的隆起时，能把该电场引起的液晶的行动限制在栅极信号线 GL 上和稍微离开它的像素电极 PX 的上侧的边部（端部）PSD 之间的区域，能避免进一步波及像素电极 PX 的中央部一侧。

因此，能减小在像素电极 PX 上由于噪声电场而受到影响的区域，据此，要遮挡光泄漏的区域（例如在与基板 SUB1 相对的基板 SUB2

上设置的黑底（遮光膜）的形成区域）减少，所以能提高像素的开口率。

另外，如上所述，通过实验，确认源极（包含焊盘部 PD、电场控制电极 PD）与像素电极 PX 的一方的栅极信号线 GL 一侧的边部（端部）PSD 的全长的 80%以上重叠，从而取得充分的效果。

（黑底）

黑底形成在与所述基板 SUB1 通过液晶相对配置的基板 SUB2 的液晶一侧的面，是对于该像素区域例如划分上下左右分别相邻的像素区域而形成的遮光膜。另外，关于与漏极信号线 DL 平行的方向（y 方向），也可以省略黑底的形成。

在图 1 和图 3 所示的像素，所述黑底 BM 例如把用粗线表示的部位作为开口部，覆盖栅极信号线 GL、对置电压信号线 CL 和漏极信号线 DL 而形成。

因此，像素的实质开口率受到所述黑底 BM 的开口部的面积尺寸影响。

图 6（a）是在图 1（b）所示的图中也包含所述基板 SUB2（具有黑底 BM）而表示的剖视图。此外，为了比较，在图 6（b）示出在图 5（b）所示的图中也包含所述基板 SUB2（具有黑底 BM）而示出的剖视图。另外，图 6（a）、（b）都省略与液晶抵接而配置的取向膜的描绘。

如图 6（a）所示，配置在栅极信号线 GL 的上方的黑底 BM 在形成像素电极 PX 的一侧增大宽度（图中 y 方向的宽度）而形成，该黑底 BM 形成为达到与所述像素电极 PX 的所述栅极信号线 GL 的一侧的边部（端部）PSD 重叠。

这是为了遮挡由于栅极信号线 GL 和像素电极 PX 之间产生的电场（蔓延电场）引起的液晶分子的行动而产生的光泄漏。

此时，在像素电极 PX 的所述边部（端部）PSD 的下方形成所述电场控制电极 EFC，所述黑底 BM 设定为其宽度覆盖所述电场控制电极 EFC 的程度，该宽度的端边 SD 的位置在图中 y 方向与该电场控制

电极 EFC 对应的端边 SD' 几乎相同。

这里, 黑底 BM 的所述端边 SD 的位置不是严格的, 在比所述电场控制电极 EFC 对应的端边 SD' 更靠前一侧 (栅极信号线 GL 的中心轴一侧) 定位, 或者在相反一侧超过该端边 SD' 而定位。

电场控制电极 EFC 由遮光性的材料形成, 所以在基板 SUB1 和基板 SUB2 之间产生对位偏移时, 也能实现充分的遮光。因此, 能形成较小的黑底 BM 的宽度。

通过形成所述电场控制电极 EFC, 能抑制在栅极信号线 GL 和像素电极 PX 之间产生的电场的电力线 EPL 的较大隆起, 据此, 与以往相比能够大幅度减小覆盖栅极信号线 GL 和像素电极 PX 的该栅极信号线 GL 一侧的边部 (端部) PSD 的黑底 BM 的宽度, 与此相应能增大该黑底 BM 的开口 (图中用 OP 表示)。因此, 能提高像素的实质的开口率。

另外, 图 6 (a) 示出在所述黑底 BM 的开口部形成滤波器 FIL。

图 6 (b) 是以往结构的一个例子, 与图 6 (a) 关联地描绘。图 6 (b) 为了容易比较与图 6 (a) 的位置, 将各图所示的栅极信号线 GL、像素电极 PX 等与图中 y 轴相应地描绘。

在图 6 (b) 中, 不具有本实施例中表示的电场控制电极 EFC, 所以来自栅极信号线 GL 的电场的电力线 EPL 只在像素电极 PX 结束, 该电力线 EPL 分布为在基板 SUB2 一侧具有大的隆起。

这样的电力线 EPL 的分布为: 其电场不仅停留在像素电极 PX 的所述栅极信号线 GL 一侧的边部 (端部) PSD, 也波及像素电极 PX 的中心一侧而产生。

因此, 必须覆盖这样产生电场的部分而形成黑底 BM, 所以无法避免该黑底 BM 的开口 (图中用 OP' 表示) 减小。

而且, 为了在基板 SUB1 和基板 SUB1 之间产生位置偏移时也能充分的遮光, 需要把黑底 BM 的宽度增大对于位置偏移的界限量, 黑底 BM 的开口 OP' 减小与该界限量相应的部分。

在上述的实施例中, 如图 3 所示, 使像素电极 PX 的多个线状的

电极在其长度方向上与栅极信号线 GL 的走线方向之间具有若干的角度而配置。可是，并不局限于此，也可以与例如漏极信号线 DL 的走线方向平行而配置多个线状电极。

此时，像素电极 PX 的多个线状电极在栅极信号线 GL 一侧的端部公共连接而构成。这是因为薄膜晶体管 TFT 的源极 ST 的焊盘部 PD 配置在栅极信号线 GL 的附近，所述多个线状的电极必须与该焊盘部 PD 电连接的缘故。因此，所述像素电极 PX 在栅极信号线 GL 的一侧具有图 1 所示的边部（端部）PSD，能直接应用本发明。

另外，本发明的液晶显示装置是透射型的液晶显示装置，优选在其背面一侧具有背光源。

上述各实施例可以单独或者组合使用。这是因为各实施例的效果能单独或相乘而产生。

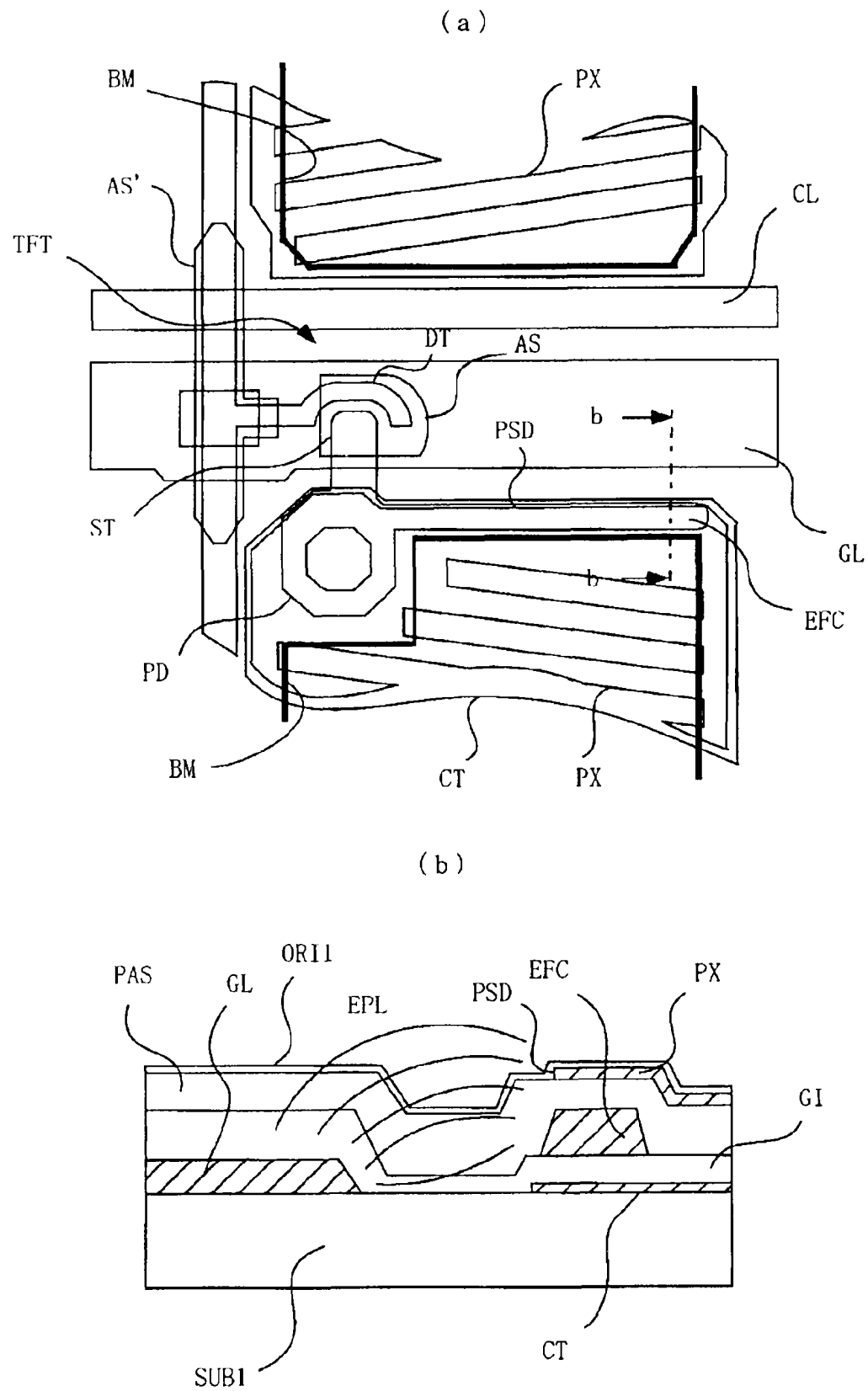


图 1

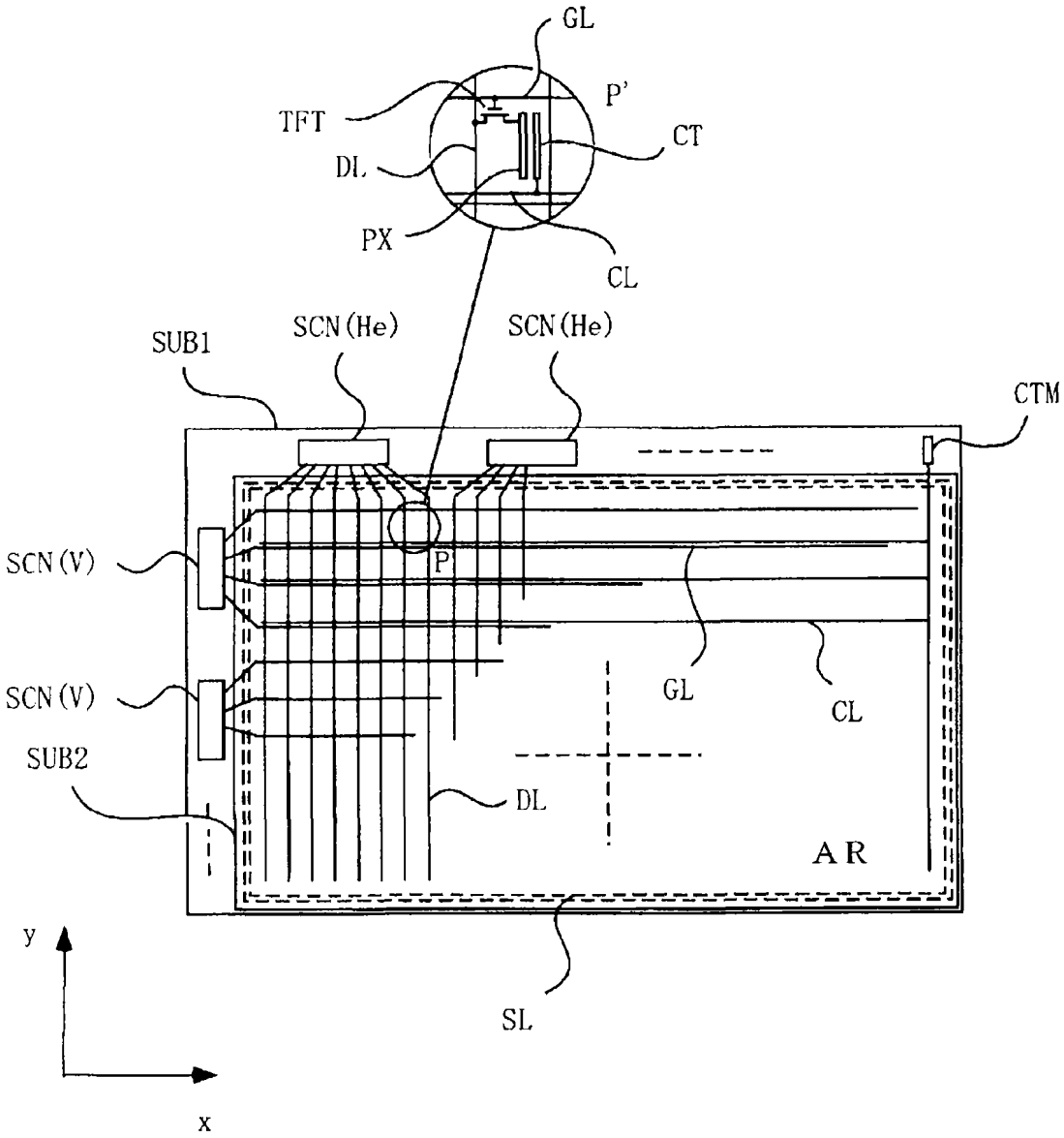


图 2

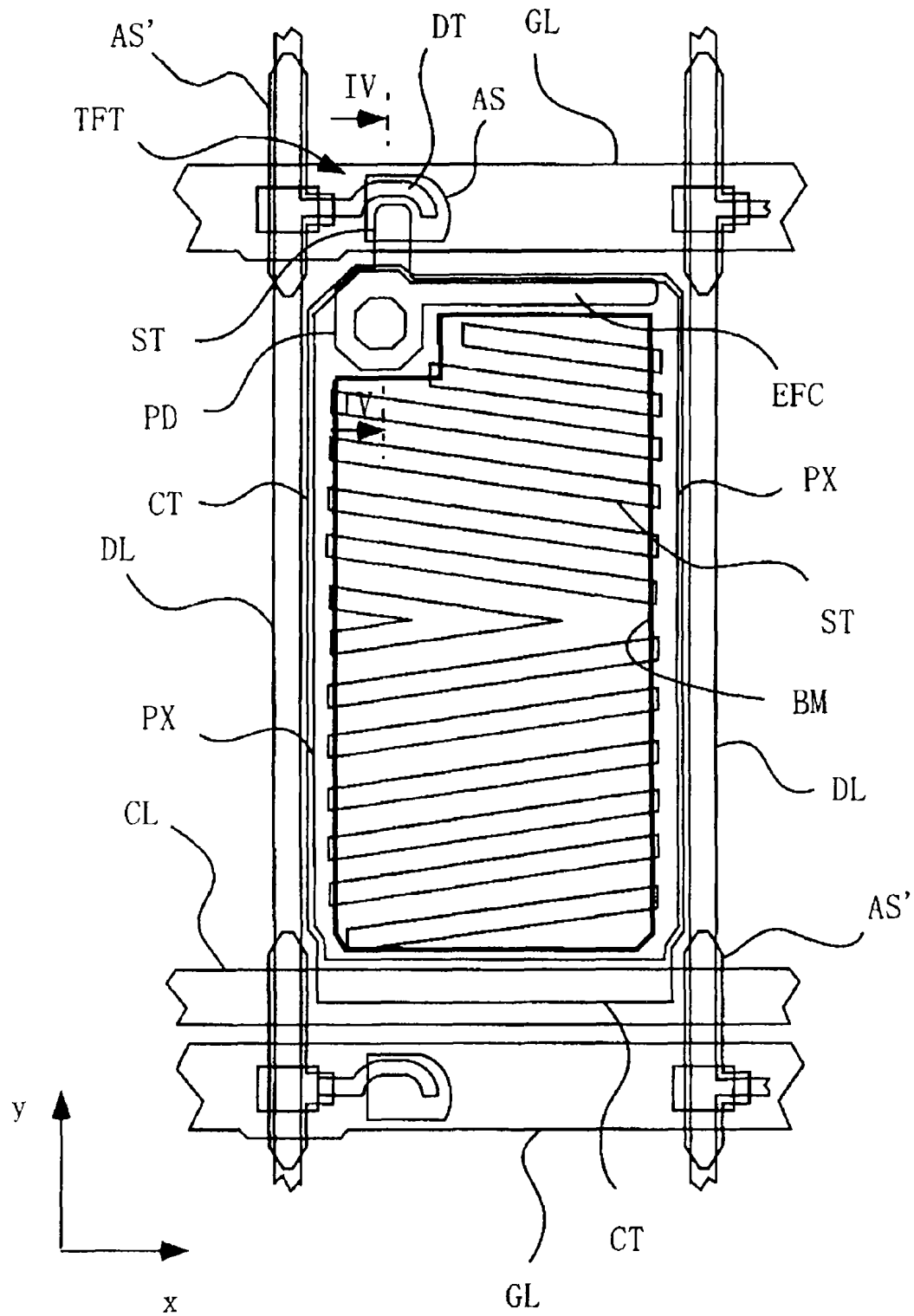


图 3

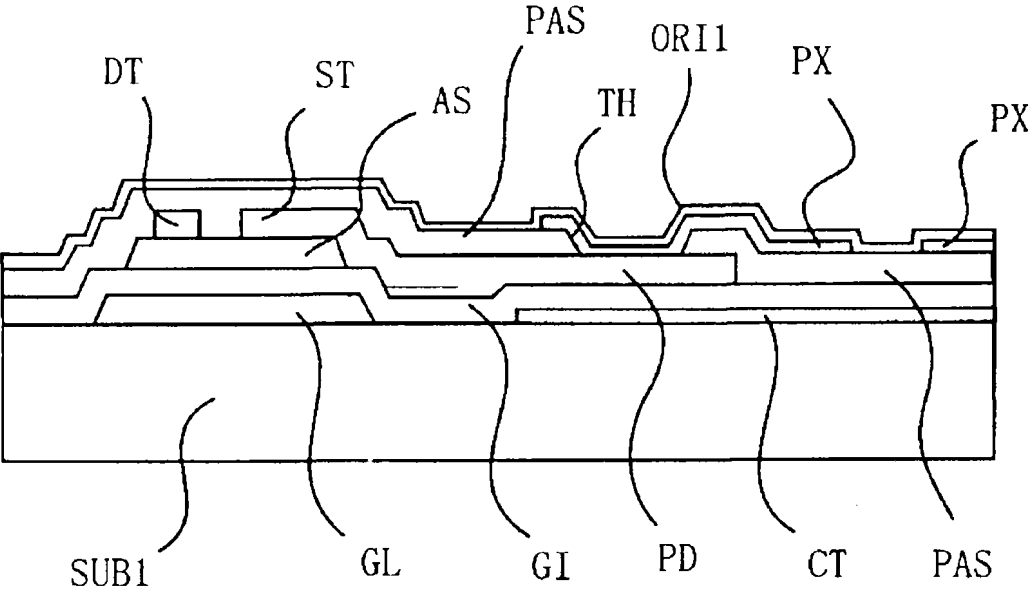


图 4

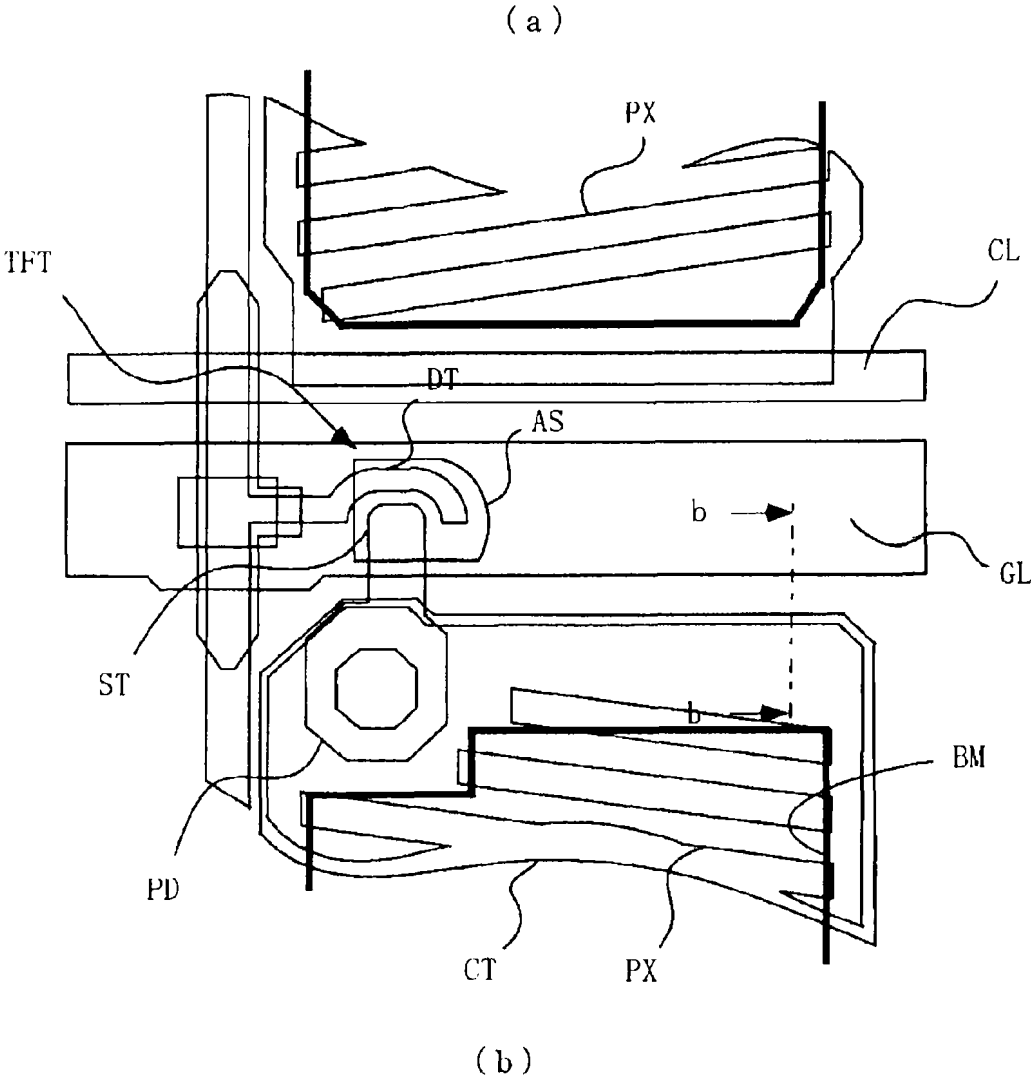


图 5

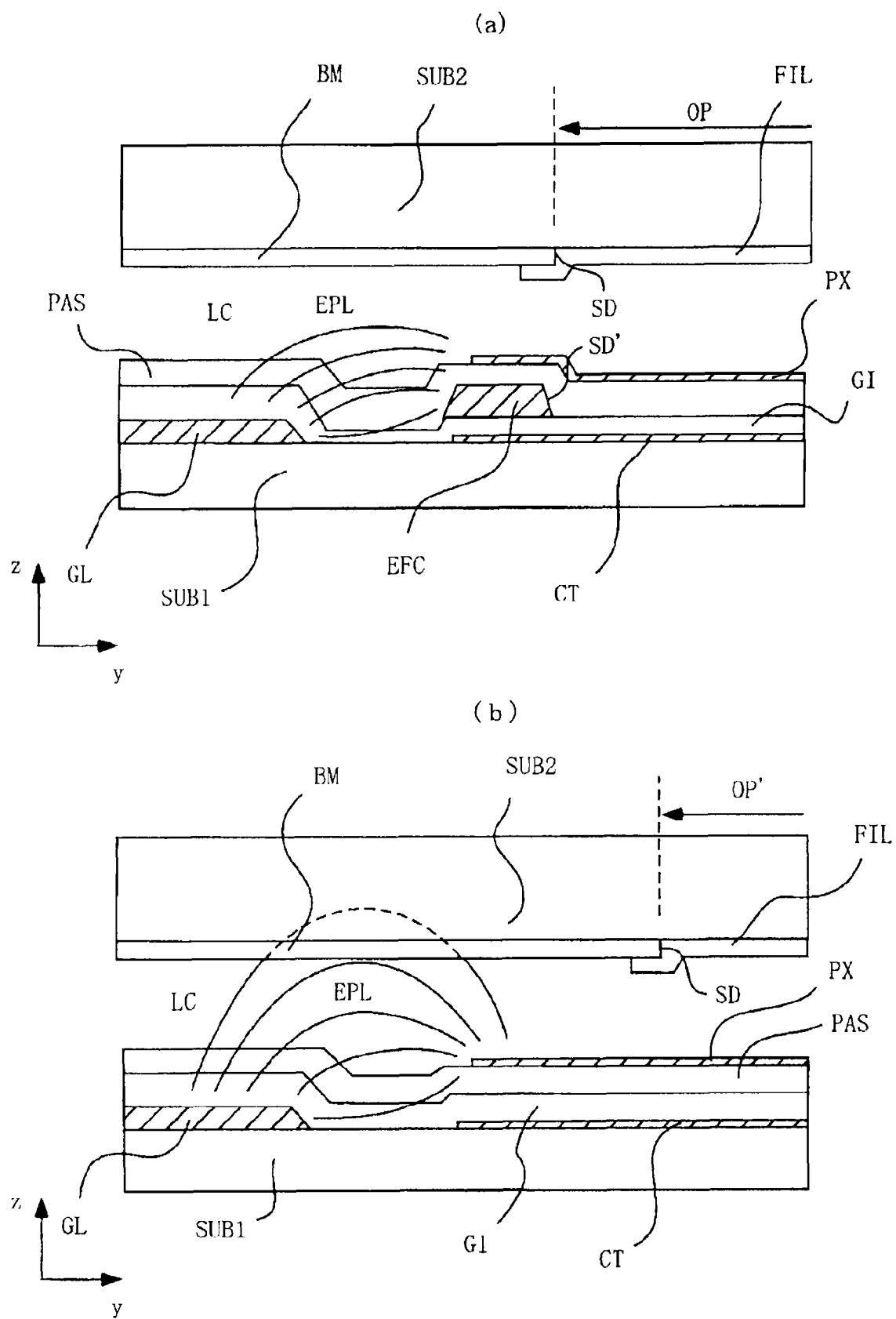


图 6

专利名称(译)	液晶显示装置		
公开(公告)号	CN101398575A	公开(公告)日	2009-04-01
申请号	CN200810149807.6	申请日	2008-09-27
[标]申请(专利权)人(译)	株式会社日立显示器		
申请(专利权)人(译)	株式会社日立显示器		
当前申请(专利权)人(译)	株式会社日立显示器		
[标]发明人	前出优次		
发明人	前出优次		
IPC分类号	G02F1/1343 G02F1/1362 H01L27/12		
CPC分类号	G02F1/133512 G02F2201/40 G02F1/134363		
代理人(译)	王茂华		
优先权	2007250664 2007-09-27 JP		
其他公开文献	CN101398575B		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示装置，其第一基板具有多条栅极信号线、与多条栅极信号线交叉的漏极信号线和矩阵状的多个像素，多个像素各自具有薄膜晶体管、像素电极和对置电极，用由像素电极和对置电极之间的电位差产生的电场来驱动液晶层，薄膜晶体管具有由栅极信号线的一部分构成的栅极、由漏极信号线的一部分构成的漏极、以及与像素电极连接的源极，对置电极具有面状图案，像素电极由具有与对置电极重叠的多个线状电极的图案构成，源极由遮光性材料构成且配置在第一绝缘膜和第二绝缘膜之间，在栅极信号线的走线方向上延伸形成，以与像素电极一方的栅极信号线一侧的端部全长的80%以上重叠。能进一步提高像素开口率。

