

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/1362 (2006.01)
G02F 1/133 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200610164703.3

[43] 公开日 2008 年 1 月 30 日

[11] 公开号 CN 101114090A

[22] 申请日 2006.10.20

[21] 申请号 200610164703.3

[30] 优先权

[32] 2006. 7. 28 [33] JP [31] 2006 - 206683

[71] 申请人 株式会社未来视野

地址 日本东京都

[72] 发明人 阿部诚 田中勉 津村诚

[74] 专利代理机构 中国国际贸易促进委员会专利商
标事务所
代理人 王以平

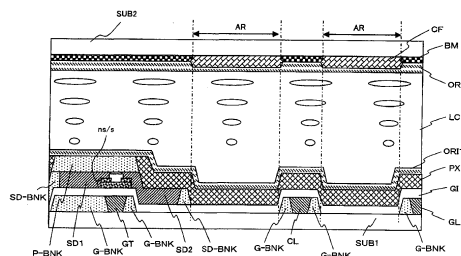
权利要求书 3 页 说明书 19 页 附图 28 页

[54] 发明名称

液晶显示器

[57] 摘要

本发明的课题在于提供一种没有透射率的降低，高亮度的显示质量，成本低的液晶显示器。在第 1 基板(SUB1)上具有栅极布线(GL)，该栅极布线(GL)局部地形成薄膜晶体管的栅极(GT)，施加扫描信号；栅极绝缘膜(GI)，该栅极绝缘膜(GI)以覆盖栅极布线的方式形成；半导体层(nS/S)，该半导体层(nS/S)呈岛状地形成于栅极绝缘膜上，构成薄膜晶体管的有源层；在上述栅极绝缘膜(GI)上，并且分别与半导体层连接的源极(SD1)和漏极(SD2)；与漏极(SD2)连接的像素电极(PX)，在由绝缘性膜的堤(G-BNK、SD-BNK、P-BNK)围绕的区域内部，通过以喷墨方式涂敷的导电性溶液的焙烧的方式，形成由栅极布线(GL)和栅极(GT)、源极(SD1)和漏极(SD2)，像素电极(PX)，这些堤中的任意者仅仅设置于由设在第 2 基板(SUB2)中的挡光膜(BM)隐蔽的区域内部，不设置于显示区域。



1.一种液晶显示器,该液晶显示器采用第1基板,第2基板和液晶显示板构成,在该第1基板中,针对按照矩阵排列的多个像素中的每个,形成薄膜晶体管,在该第2基板中,形成按照上述像素对应方式形成的多色的滤色片和形成于该滤色片之间的挡光膜与对置电极,在该液晶显示板中,在上述第1基板和第2基板的贴合的间隙中密封有液晶,其特征在于,在上述第1基板上具有:

栅极布线,该栅极布线局部地形成上述薄膜晶体管的栅极,施加扫描信号;

栅极绝缘膜,该栅极绝缘膜以覆盖上述栅极布线的方式形成;

半导体层,该半导体层呈岛状地形成于上述栅极绝缘膜上,构成上述薄膜晶体管的有源层;

在上述栅极绝缘膜上,并且分别与上述半导体层连接的源极和漏极;

数据布线,该数据布线局部地形成上述源极,供给显示信号;

像素电极,该像素电极与上述漏极连接;

上述栅极布线和栅极、上述源极和漏极、上述像素电极通过以喷墨方式涂敷于由绝缘性膜的堤状体围绕的区域内部的导电性溶液的焙烧而形成;

上述绝缘性膜的堤状体仅仅设置于设在上述第2基板中的上述挡光膜的区域内部。

2.根据权利要求1所述的液晶显示器,其特征在于:

上述像素电极形成于由各堤状体围绕的区域的内部,该各堤状体形成在邻接的上述挡光膜的各区域的内部的上述源极和漏极的顶层;

上述像素电极和上述漏极通过设置于上述栅极绝缘膜上的堤状体分离;

上述漏极和上述像素电极通过接触孔连接。

3.根据权利要求1所述的液晶显示器,其特征在于:

上述像素电极为与上述源极和漏极相同的层,并且源极和漏极通过形成于上述栅极绝缘膜上的堤状体分离;

上述像素电极和上述漏极通过将这两个电极桥接的以喷墨方式涂敷的导电性的连接电极连接。

4.根据权利要求1所述的液晶显示器,其特征在于:

上述像素电极为与上述源极和漏极相同的层;

上述像素电极和上述漏极具有将这两个电极连接的线状分离图案。

5.根据权利要求3所述的液晶显示器,其特征在于:

上述两个电极通过在上述线状分离图案上,并且将上述像素电极和上述漏极桥接的以喷墨方式涂敷的导电性的连接电极连接。

6.根据权利要求1所述的液晶显示器,其特征在于:

上述像素电极为与上述源极和漏极相同的层,在上述源极侧的堤状体的底层和上述半导体层的沟道部的堤状体的底层,具有保护膜;

上述像素电极和上述漏极具有将这两个电极连接的线状分离图案。

7.根据权利要求6所述的液晶显示器,其特征在于:

上述两个电极通过在上述线状分离图案上,并且将上述像素电极和上述漏极桥接的以喷墨方式涂敷和焙烧而形成的连接电极连接。

8.根据权利要求1所述的液晶显示器,其特征在于:

在形成上述像素电极的区域内部,具有与上述栅极布线相同层的电容布线;

上述像素电极通过用于形成上述电容布线的堤状体与设置于该堤状体上的栅极绝缘膜,分离为第1像素电极和第2像素电极;

上述第1像素电极和设置于上述栅极绝缘膜的顶层的漏极通过将这两个电极桥接的以喷墨方式涂敷和焙烧而形成的第1连接电极连接;

上述第2像素电极和第1像素电极通过将这两个像素电极之间桥接的以喷墨方式涂敷和焙烧形成的第2连接电极连接。

9.根据权利要求8所述的液晶显示器,其特征在于,上述电容布线沿与上述栅极布线并行的方向设置。

10.根据权利要求8所述的液晶显示器,其特征在于,在形成于上述第2基板上的挡光膜的宽度由WB表示,设置于第1基板上的电容布线的宽度由WL表示,上述挡光膜和电容布线的宽度方向两侧的对位裕度分别由d表示时,则满足 $WB \cong WL + 2d$ 。

11.根据权利要求8所述的液晶显示器,其特征在于,在形成于上述第2基板上的挡光膜的宽度由WB表示,设置于第1基板上的电容布线的宽度由WL表示,上述挡光膜和电容布线的宽度方向两侧的对位裕度分别由d表示,用于形成上述电容布线的堤状体的宽度由D表示时,则满足 $WB \cong WL + 2D$, $D \cong d$ 。

12.根据权利要求11所述的液晶显示器,其特征在于,用于形成上述电容布

线的堤状体具有与上述挡光膜相同的光透射率。

13.根据权利要求8所述的液晶显示器,其特征在于,在形成于上述第2基板上的挡光膜的宽度由WB表示,设置于第1基板上的上述电容布线的宽度由WL表示,上述挡光膜和电容布线的宽度方向两侧的对位裕度分别由d表示,用于形成上述电容布线的堤状体的宽度由D表示时,则满足 $WB \geq WL + 2D + 2d$ 。

液晶显示器

技术领域

本发明涉及液晶显示器，本发明特别是涉及采用有源矩阵型的液晶显示板的液晶显示器。

背景技术

液晶显示器通过将液晶显示板和驱动电路与背照灯等的周边器件相组合的方式构成。作为典型方式，构成有源矩阵型纵电场型（所谓 TN 型）的液晶显示器的液晶显示板按照下述方式形成，该方式为：在由第 1 基板（有源矩阵基板或薄膜晶体管基板：TFT 基板）构成的第 1 板，由第 2 基板（对置基板或滤色片基板）构成的第 2 板之间，密封液晶 LC。

在专利文献 1 等中，人们提出有下述的技术，其中，采用喷墨方式，形成设置于第 1 基板的内面的各种布线、构成薄膜晶体管的各种电极、像素电极，或半导体层等，由此，削减液晶显示板的制造的光刻工序，以低成本提供高性能的液晶显示板。喷墨方式的布线等的形成按照下述方式进行，该方式为：在基板的内面，涂敷绝缘性的薄膜（绝缘膜），在该绝缘膜上加工由呈布线，电极的形状的堤状体（也称为“堤”）围绕的图案，在由该堤围绕的区域内部，通过喷墨方式，涂敷在溶剂中分散有导电颗粒的溶液（导电性堤），对其焙烧。

图 27 为以示意方式说明采用喷墨方式，形成于第 1 基板的内面上的结构的一个实例的剖视图。另外，图 28 为说明采用堤的布线等的形成工序的图。在图 27，图 28 中，在最好为玻璃的第 1 基板 SUB1 的内面，涂敷光致抗蚀剂，通过具有栅极布线和栅极，电容布线的图案的掩模，进行曝光，对其进行显影处理，去除该栅极布线和栅极，以及电容布线的图案的部分，形成这样形成的堤（栅极堤）G—BNK（堤图案形成处理）。该栅极堤 G—BNK 的图案内部是亲液性的，其它的部分是疏液性的（疏亲液处理）。

另外，在该栅极堤 G—BNK 的内部，通过喷墨（IJ）的喷嘴，喷射而涂敷导电性溶液（金属墨，比如，分散有银颗粒的 Ag 堤），对其进行焙烧处理，由

此, 获得栅极布线(图中未示出)和栅极 GT, 以及电容布线 CT(栅极布线/电极 IJ 喷射)。另外, 在之后, 具有通过追加加热, 确保布线的电阻率为规定值的步骤(金属焙烧(=堤追加加热))。最好, 用于确保布线的电阻率为规定值的追加加热的温度尽可能地高。另外, 由于位于像素电极的底层的栅极布线和栅极的形成用堤(栅极堤 G—BNK)与源极/漏极的形成用堤(源极/漏极堤 SD—BNK)通过在布线的焙烧时进行追加加热的方式着色, 故为了避免堤的着色, 最好, 尽可能地降低布线的焙烧温度。

[专利文献3]: JP 特开 2005—12181 号文献

为了确保布线的电阻率为规定值, 并且避免堤的着色, 在过去, 进行在大气中的低温焙烧和在 N₂ 中的高温焙烧的 2 个步骤的焙烧。由此, 处理时间长, 生产率降低。另外, 位于像素电极的底层(显示区域)的堤的着色造成透射率的降低, 偏色等情况, 显示质量变差, 并且 300℃ 这样的高温焙烧装置的价格高。另外, 构成 N₂ 的使用使运行成本上升, 并且焙烧造成的着色为最小限这样的树脂材料受到限制等的, 妨碍制品成本的降低的主要原因。

发明内容

本发明的目的在于解决上述已有技术的课题, 提供一种液晶显示器, 其中, 没有透射率的降低, 偏色, 为高亮度的显示质量, 成本低。

本发明的液晶显示器采用第 1 基板, 第 2 基板和液晶显示板构成, 在该第 1 基板中, 针对按照矩阵排列的多个像素中的每个, 形成薄膜晶体管, 在该第 2 基板中, 形成按照上述像素对应方式形成的多色的滤色片和形成于该滤色片之间的挡光膜与对置电极, 在该液晶显示板中, 在上述第 1 基板和第 2 基板的贴合的间隙中密封有液晶。

按照本发明, 在上述第 1 基板上具有栅极布线, 该栅极布线局部地形成上述薄膜晶体管的栅极, 施加扫描信号; 栅极绝缘膜, 该栅极绝缘膜以覆盖上述栅极布线的方式形成; 半导体层, 该半导体层呈岛状地形成于上述栅极绝缘膜上, 构成上述薄膜晶体管的有源层; 在上述栅极绝缘膜上, 并且分别与上述半导体层连接的源极和漏极; 数据布线, 该数据布线局部地形成上述源极, 供给显示信号; 像素电极, 该像素电极与上述漏极连接;

上述栅极布线和栅极、上述源极和漏极、上述像素电极通过以喷墨方式涂

敷于由绝缘性膜的堤状体围绕的区域内部的导电性溶液的焙烧而形成，上述绝缘性膜的堤状体仅仅设置于设在上述第2基板中的上述挡光膜的区域内部。

另外，在本发明中，形成于上述第2基板上的挡光膜的宽度，与设置于上述第1基板上的电容布线的宽度是考虑了该挡光膜和电容布线的宽度方向两侧的对位裕度的宽度，抑制了第1基板和第2基板的错位造成的对比度的降低。

按照本发明，液晶显示板的形成所需要的步骤数量可大幅度地削减，透射率可提高，可低成本地提供高显示质量的液晶显示器。

附图说明

图1为说明构成本发明的液晶显示器的实施例1的液晶显示板的第1基板（薄膜晶体管基板）的1个像素的图；

图2为表示在图1(b)所示的第1基板上贴合作为对置基板的第2基板，在两块基板之间密封液晶的液晶显示板的1个像素的剖面的示意图；

图3为按照顺序说明用于制造本发明的实施例1的第1基板的工序的1个像素的平面图；

图4为说明构成本发明的液晶显示器的实施例2的液晶显示板的第1基板（薄膜晶体管基板）的1个像素的图；

图5为表示在图4(b)所示的第1基板上贴合作为对置基板的第2基板，在两块基板之间密封液晶的液晶显示板的1个像素的剖面的示意图；

图6为按照顺序说明用于制造本发明的实施例2的第1基板的工序的1个像素的平面图；

图7为说明构成本发明的液晶显示器的实施例3的液晶显示板的第1基板（薄膜晶体管基板）的1个像素的图；

图8为在图7(b)所示的第1基板上贴合作为对置基板的第2基板，在两块基板之间密封液晶的液晶显示板的1个像素的剖面的示意图；

图9为按照顺序说明用于制造本发明的实施例3的第1基板的工序的1个像素的平面图；

图10为说明本发明的实施例3的分离图案的形成的图；

图11为图10所示的分离图案SPP部分的另一结构实例的说明图；

图12为说明构成本发明的液晶显示器的实施例4的液晶显示板的第1基板

(薄膜晶体管基板)的1个像素的图;

图13为表示在图12(b)所示的第1基板上贴合作为对置基板的第2基板,在两块基板之间密封液晶的液晶显示板的1个像素的剖面的示意图;

图14为按照顺序说明用于制造本发明的实施例4的第1基板的工序的1个像素的平面图;

图15为说明构成本发明的液晶显示器的实施例5的液晶显示板的第1基板(薄膜晶体管基板)的1个像素的图;

图16为表示在图15(b)所示的第1基板上贴合作为对置基板的第2基板,在两块基板之间密封液晶的液晶显示板的1个像素的剖面的示意图;

图17为按照顺序说明用于制造本发明的实施例5的第1基板的工序的1个像素的平面图;

图18为说明构成本发明的液晶显示器的实施例6的液晶显示板的第1基板(薄膜晶体管基板)的1个像素的图;

图19为按照顺序说明用于制造本发明的实施例6的第1基板的工序的1个像素的平面图;

图20为说明本发明的实施例6的特征的硅膜S和n+硅膜nS的蚀刻加工の説明图;

图21为紧接说明本发明的实施例6的特征的图20的,源极堤和覆盖沟道部的保护膜与栅极绝缘膜的蚀刻加工の説明图;

图22为说明图4,图15和图16等的连接电极部分的具体的剖面的图;

图23为说明挡光膜的一般的设计实例的图;

图24为说明通过本发明的栅极堤形成的电容布线和挡光膜的又一设计实例的图;

图25为说明图24所示的电容布线和挡光膜的又一设计实例的图;

图26为说明通过本发明的栅极堤形成的电容布线和挡光膜的再一设计实例的图;

图27为以示意方式说明采用喷墨方式,形成于第1基板的内面上的结构的一个实例的剖视图;

图28为说明采用堤的布线等的形成工序的图。

标号的说明:

SUB1 表示第 1 基板（薄膜晶体管基板）；

SUB2 表示第 2 基板（滤色片基板）；

GL 表示栅极布线；

GT 表示栅极；

GI 表示栅极绝缘膜；

nS 表示 n + 硅膜；

S 表示硅膜；

RG 表示光致抗蚀剂；

G—BNK 表示栅极堤；

SD—BNK 表示源极堤；

P—BNK 表示像素堤；

SD1 表示源极；

SD2 表示漏极；

PX 表示像素电极。

具体实施方式

下面参照实施例的附图，对本发明的优选实施方式进行具体描述。另外，堤状体也可指为了构成保持形成布线，电极等的导电性溶液的槽，沿该槽的两侧而设置的壁，在下面将这样的堤状体称为“堤（BNK）”而进行描述。

[实施例 1]

图 1 为说明构成本发明的液晶显示器的实施例 1 的液晶显示板的第 1 基板（薄膜晶体管基板）的 1 个像素的图，图 1（a）表示平面，图 1（b）表示沿图 1（a）中的 A—A' 线的剖面。具有形成于最好为玻璃的第 1 基板 SUB1 上的多根栅极布线 GL 和与该栅极布线交叉的多根源极布线 SL，在由 2 根栅极布线 GL 和 2 根源极布线 SL 围绕的区域（像素区域），形成 1 个像素。另外，由于源极布线 SL 具有将显示数据供给薄膜晶体管的功能，故其也称为数据布线。另外，由于在薄膜晶体管 TFT 中，源极和漏极在动作中替换，故也可以将其称为“漏极布线”，但是，在这里，作为源极布线 SL 而描述。

1 个像素由薄膜晶体管 TFT 和像素电极 PX 构成。另外，在本实施例中，沿横切显示区域内的大致中间部分，与栅极布线并行的方向，设置电容布线 CL。

该薄膜晶体管 TFT 设置于栅极布线 GL 和源极布线 SL 的交叉部附近。该薄膜晶体管 TFT 由从栅极布线延伸的栅极 GT、半导体膜 SI、源极 SD1、漏极 SD2 构成。在半导体膜 SI 中，在硅的顶层上叠置 n+ 硅的接触层，去除该接触层的中间部分，形成沟道。在该沟道部分，形成保护膜 PF。

在表示沿图 1 (a) 中的 A—A' 线的剖面的图 1 (b) 中，在第 1 基板 SUB1 上形成栅极布线 GL 和栅极 GT 与电容布线 CL 的形成用堤的栅极堤 G—BNK。该栅极堤 G—BNK 仅仅设置于薄膜晶体管 TFT 的区域内的电容布线 CL 的形成部分和栅极布线 GL 的形成部分。另外，在薄膜晶体管 TFT 的漏极 SD2 上，连接由最好为 ITO 的透明导电膜形成的像素电极 PX。

薄膜晶体管 TFT 的栅极 GT 按照下述方式形成，该方式为：在由形成于薄膜晶体管形成区域的栅极堤 G—BNK 形成的槽中，通过喷墨方式，涂敷最好为银 (Ag) 溶液的导电性墨，对其焙烧。另外，电容布线 CL 通过形成于像素区域的栅极堤 G—BNK 形成。另外，栅极布线 GL 由形成于像素区域以外的栅极堤 G—BNK 形成。在其上形成栅极绝缘膜 GI。源极 SD1 和漏极 SD2 通过设置于栅极绝缘膜 GI 上的源极/漏极堤（在下面还具有也称为“源极堤”的情况）SD—BNK 形成。象后述的那样，这些栅极堤 G—BNK 的上方位于通过设在第 2 基板中的挡光膜（黑底）隐蔽的位置。

图 2 为表示在图 1 (b) 所示的第 1 基板上贴合作为对置基板的第 2 基板，在两块基板之间密封液晶的液晶显示板的 1 个像素的剖面的示意图。在图 2 中，为了避免说明的麻烦，设置于第 2 基板中的对置电极的图示省略。在第 1 基板 SUB1 的最顶面上，形成第 1 取向膜 ORI1，在第 2 基板 SUB2 的最顶面上，形成第 2 取向膜 ORI2。形成于第 2 基板 SUB2 的最顶面上的第 2 取向膜 ORI2 的底层的整个面上形成图中未示出的对置电极，在该对置电极的底层上，形成滤色片 CF 和挡光膜 BM。挡光膜 BM 设置于将构成薄膜晶体管 TFT 的区域的 SD 堤 SD—BNK 区域和栅极布线 GL 隐蔽的位置，另外设置于将形成电容布线 CL 的栅极堤 G—BNK 隐蔽的位置。

在本实施例中，在像素电极形成区域内部，具有电容布线 CL，在于该电容布线 CL 的顶层，将形成电容布线 CL 的栅极堤 G—BNK 隐蔽的部分，分离有像素的显示区域 AR。液晶 LC 的光阀效果在显示区域 AR，是有效的。

图 3 为按照顺序说明用于制造本发明的实施例 1 的第 1 基板的工序的 1 个像

素的平面图。参照图 1 和图 3 (a), (b) ...的顺序, 对该工序进行描述。首先, 在对最好为玻璃板的第 1 基板 SUB1 内面进行初始清洗之后, 涂敷栅极堤用的感光性树脂膜, 按照栅极布线和栅极与电容布线的配置形状, 进行图案形成处理, 形成栅极堤 G—BNK。进行使栅极堤 G—BNK 的表面和外侧成为疏液性的疏液处理, 以及使栅极堤 G—BNK 的内侧成为亲液性的亲液处理。

在栅极堤 G—BNK 的内侧 (槽), 通过喷墨方式涂敷最好为银溶液的导电性墨, 对其焙烧, 形成栅极布线 GL 和栅极 GT 与电容布线 CT。以覆盖包括栅极布线 GL、栅极 GT、电容布线 CT 和位于它们的两侧的栅极堤 G—BNK 的第 1 基板 SUB1 的内面的方式, 蒸镀氮化硅 SiN, 形成栅极绝缘膜 GI。在该栅极绝缘膜 GI 上, 依次蒸镀非晶质硅半导体膜 (a—Si) S、n+ 硅半导体膜 (n+Si) nS, 在光刻步骤, 呈岛状地形成非晶质硅半导体膜 S 和 n+ 硅半导体膜 nS。n+ 硅半导体膜 nS 与非晶质硅半导体膜 S 相比较, 是极薄的, 形成后述的源极/漏极的接触层。

将 n+ 硅半导体膜 nS 分离为源极侧和漏极侧。已分离的部分之间构成沟道。覆盖在该沟道部分露出的非晶质硅半导体膜 S, 埋住保护膜 PF。在栅极绝缘膜 GI 上, 形成源极/漏极堤 SD—BNK。该源极/漏极堤 SD—BNK 按照与栅极堤 G—BNK 相同的方式形成。另外, 该源极/漏极堤 SD—BNK 形成在通过挡光膜隐蔽的位置, 该挡光膜设置于设在薄膜晶体管 TFT 的上方的第 2 基板的内面。通过喷墨方式, 在源极/漏极堤 SD—BNK 上涂敷导电性墨, 对其焙烧, 形成源极 SD1、漏极 SD2。漏极 SD2 具有近似底层结构的台阶差。

接着, 在具有薄膜晶体管 TFT 的顶层的源极布线 SL 上, 与位于邻接的像素之间的栅极布线 GL 上, 以围绕该像素区域的方式, 形成像素堤 P—BNK。对该像素堤 P—BNK 的顶面进行疏液性处理, 对具有两侧的壁面的漏极 SD2, 栅极绝缘膜 GI 的表面进行亲液性处理。在该像素堤 P—BNK 之间, 通过喷墨方式, 涂敷最好为 ITO 的透明导电颗粒溶液, 对其焙烧, 形成像素电极 PX。图 3 (h) 表示形成于第 2 基板 SUB2 的内面的挡光膜 (黑底) BM 的图案。

按照实施例 1, 由于在像素区域 AR 的底层, 不具有堤层, 故获得下述的液晶显示器, 即使为了将布线的电阻率确保在规定值而进行的焙烧使堤产生了着色的情况下, 仍不影响像素区域 AR 的光透射率, 亮度高、色再现性良好。

[实施例 2]

图4为说明构成本发明的液晶显示器的实施例2的液晶显示板的第1基板(薄膜晶体管基板)的1个像素的图。图4(a)表示平面,图4(b)表示沿图4(a)中的A—A'线的剖面。图5为表示在图4(b)所示的第1基板上贴合作为对置基板的第2基板,在两块基板之间密封液晶的液晶显示板的1个像素的剖面的示意图。同样在图5中,为了避免说明的麻烦,设置于第2基板中的对置电极的图示省略。图6为按照顺序说明用于制造本发明的实施例2的第1基板的工序的1个像素的平面图。

在图4中,具有形成于最好为玻璃的第1基板SUB1上的多根栅极布线GL和与该栅极布线GL交叉的多根源极布线SL,在由2根栅极布线GL和2根源极布线SL围绕的区域(像素区域),形成1个像素。在薄膜晶体管中,由于源极和漏极在动作中交替,故也可称为“漏极布线”,但是,同样在这里,作为源极布线SL而描述。1个像素由薄膜晶体管TFT和像素电极PX构成。

同样在本实施例中,沿横切像素电极形成区域内的大致中间部分,与栅极布线并行的方向,设置电容布线CL。薄膜晶体管TFT设置于栅极布线GL和源极布线SL的交叉部附近。该薄膜晶体管TFT由从栅极布线延伸的栅极GT、半导体膜SI、源极SD1、漏极SD2构成。在半导体膜SI中,在硅的顶层,叠置n+硅的接触层,去除该接触层的中间部分,形成沟道。在该沟道部分,填充保护膜PF。

在图4(b)中,在第1基板SUB上,形成作为栅极布线GL和栅极电极GT与电容布线CL的形成用堤的栅极堤G—BNK。该栅极堤G—BNK仅仅设置于薄膜晶体管TFT的区域的内部的,电容布线CL的形成部分和栅极布线GL的形成部分。另外,在薄膜晶体管TFT的漏极SD2上,由最好为ITO的透明导电膜形成的像素电极PX通过连接电极JED连接。

薄膜晶体管TFT的栅极GT按照下述方式形成,该方式为:在由形成于薄膜晶体管形成区域的栅极堤G—BNK形成的槽中,通过喷墨方式涂敷最好为银(Ag)溶液的导电性墨,对其进行焙烧。另外,电容布线CL通过形成于像素区域的栅极堤G—BNK形成。另外,栅极布线GL通过形成于像素区域之外的栅极堤G—BNK形成。在其上形成栅极绝缘膜GI。源极SD1和漏极SD2通过设置于栅极绝缘膜GI上的SD堤SD—BNK形成。象后述的那样,这些栅极堤G—BNK的上方位于由设在第2基板中的挡光膜(黑底)隐蔽的位置。

图5为表示在图4(b)所示的第1基板上贴合作为对置基板的第2基板,在两块基板之间密封液晶的液晶显示板的1个像素的剖面的示意图。同样在图5中,与图1相同,为了避免说明的麻烦,设置于第2基板中的对置电极的图示省略。在第1基板SUB1的最顶面上,形成第1取向膜ORI1,在第2基板SUB2的最顶面上,形成第2取向膜ORI2。在形成于第2基板SUB2的最顶面上的第2取向膜ORI2的底层的整个面上,形成图中未示出的对置电极,在该对置电极的底层上,形成滤色片CF和挡光膜BM。该挡光膜BM设置于隐蔽构成薄膜晶体管TFT的区域的SD堤SD—BNK区域和栅极布线GL的位置,以及隐蔽形成电容布线CL的栅极堤G—BNK的位置。

同样在本实施例中,在像素电极的内部,具有电容布线CL。在该电容布线CL的顶层,在隐蔽形成电容布线CL的栅极堤G—BNK的部分,分离有像素的显示区域AR。液晶LC的光阀效果在显示区域AR是有效的。在本实施例中,由于未形成用于形成像素电极PX的堤,采用SD堤SD—BNK,形成像素电极PX,故像素电极用的堤的形成步骤是不需要的。另外,像素电极PX与漏极SD2连接的连接电极JED通过喷墨的滴落而涂敷。

图6为按照顺序说明用于制造本发明的实施例2的第1基板的工序的1个像素的平面图。参照图5和图6(a), (b)...的顺序,对该工序进行描述。首先,在对最好为玻璃板的第1基板SUB1的内面进行初始清洗之后,涂敷栅极堤用的感光性树脂膜,按照栅极布线和栅极与电容布线的设置形状,进行图案形成处理,形成栅极堤G—BNK。进行栅极堤G—BNK的表面和外侧为疏液性的疏液处理,并且进行栅极堤G—BNK的内侧为亲液性的亲液处理。

通过喷墨嘴,在栅极堤G—BNK的内侧(槽)涂敷最好为银溶液的导电性墨,对其进行焙烧,形成栅极布线GL和栅极GT与电容布线CT。以覆盖具有栅极布线GL、栅极GT、电容布线CT和位于它们的两侧的栅极堤G—BNK的第1基板SUB1的内面的方式,蒸镀氮化硅SiN,形成栅极绝缘膜GI。在该栅极绝缘膜GI上,依次蒸镀非晶质硅半导体膜(a—Si)S、n+硅半导体膜(a+Si)nS,在光刻步骤,呈岛状地形成非晶质硅半导体膜S和n+硅半导体膜nS。n+硅半导体膜nS与非晶质硅半导体膜S相比较,是极薄的,形成后述的源极/漏极的接触层。

将n+硅半导体膜nS分离为源极侧和漏极侧。已分离的部分之间构成沟道。

覆盖在该沟道部分露出的非晶质硅半导体膜 S，埋住保护膜 PF。在栅极绝缘膜 GI 上，形成源极/漏极堤 SD—BNK。该源极/漏极堤 SD—BNK 按照与栅极堤 G—BNK 相同的方式形成。另外，该源极/漏极堤 SD—BNK 形成于通过挡光膜隐蔽的位置，该挡光膜设置于设在薄膜晶体管 TFT 的上方的第 2 基板的内面。通过喷墨方式，在源极/漏极堤 SD—BNK 上涂敷导电性墨，对其进行焙烧，形成源极 SD1、漏极 SD2。漏极 SD2 具有近似底层结构的台阶差。

接着，采用漏极 SD2 侧的源极/漏极堤 SD—BNK 和栅极布线用的堤 G—BNK，通过喷墨方式在显示区域涂敷最好为 ITO 的透明导电颗粒溶液，对其进行焙烧，形成像素电极 PX。在像素电极 PX 和漏极 SD2 之间，滴落与像素电极 PX 相同的导电性墨，进行涂敷，对其进行焙烧，形成连接电极 JED。另外，图 6 (h) 表示形成于第 2 基板 SUB2 的内面的挡光膜（黑底）BM 的图案。

按照实施例 2，不但具有实施例 1 的效果，而且由于不需要用于形成像素电极 PX 的堤，故可获得成本低、亮度高、色再现性良好的液晶显示器。

[实施例 3]

图 7 为说明构成本发明的液晶显示器的实施例 3 的液晶显示板的第 1 基板（薄膜晶体管基板）的 1 个像素的图，图 7 (a) 表示平面，图 7 (b) 表示沿图 7 (a) 中的 A—A' 线的剖面。图 8 为表示在图 7 (b) 所示的第 1 基板上贴合作为对置基板的第 2 基板，在两块基板之间密封液晶的液晶显示板的 1 个像素的剖面的示意图。同样在图 8 中，为了避免说明的麻烦，设置于第 2 基板上的对置电极的图示省略。图 9 为按照顺序说明用于制造本发明的实施例 3 的第 1 基板的工序的 1 个像素的平面图。

在图 7 中，具有形成于最好为玻璃的第 1 基板 SUB1 上的多根栅极布线 GL 和与该栅极布线交叉的多根源极布线 SL，在由 2 根栅极布线 GL 和 2 根源极布线 SL 围绕的区域（像素区域），形成 1 个像素。就源极和漏极来说，同样在这里，作为源极布线 SL 而进行描述。1 个像素由薄膜晶体管 TFT 和像素电极 PX 构成。

同样在本实施例中，沿横切像素电极形成区域内的大致中间部分，与栅极布线并行的方向，设置电容布线 CL。该薄膜晶体管 TFT 设置于栅极布线 GL 和源极布线 SL 的交叉部附近。该薄膜晶体管 TFT 由从栅极布线延伸的栅极 GT、半导体膜 SI、源极 SD1、漏极 SD2 构成。在半导体膜 SI 中，在硅的顶层上叠

置 $n+$ 硅膜的接触层, 去除该接触层的中间部分, 形成沟道。在该沟道部分, 形成保护膜 PF。

在图 7 (b) 中, 在第 1 基板 SUB1 上形成作为栅极布线 GL 和栅极 GT 和电容布线 CL 的形成用堤的栅极堤 G—BNK。该栅极堤 G—BNK 仅仅设置于薄膜晶体管 TFT 的区域内的电容布线 CL 的形成部分和栅极布线 GL 的形成部分。另外, 在薄膜晶体管 TFT 的漏极 SD2 中, 由最好为 ITO 的透明导电膜形成的像素电极 PX 通过分离图案 SPP 连接。

薄膜晶体管 TFT 的栅极 GT 按照下述方式形成, 该方式为: 在由形成于薄膜晶体管形成区域的栅极堤 G—BNK 形成的槽中, 通过喷墨方式, 涂敷最好为银 (Ag) 溶液的导电性墨, 对其进行焙烧。另外, 电容布线 CL 形成于在像素区域形成区域形成的栅极堤 G—BNK 形成。此外, 栅极布线 GL 由形成于像素区域以外的栅极堤 G—BNK 形成。在其上形成栅极绝缘膜 GI。源极 SD1 和漏极 SD2 通过设置于栅极绝缘膜 GI 上的 SD 堤 SD—BNK 形成。象后述的那样, 这些栅极堤 G—BNK 的上方位于被设在第 2 基板上的挡光膜 (黑底) 隐蔽的位置。

图 8 为表示在图 7 (b) 所示的第 1 基板上贴合作为对置基板的第 2 基板, 在两块基板之间密封液晶的液晶显示板的 1 个像素的剖面的示意图。同样在图 8 中, 与图 1, 图 4 相同, 为了避免说明的麻烦, 设置于第 2 基板上的对置电极的图示省略。在第 1 基板 SUB1 的最顶面上, 形成第 1 取向膜 ORI1, 在第 2 基板 SUB2 的最顶面上, 形成第 2 取向膜 ORI2。在形成于第 2 基板 SUB2 的最顶面上的第 2 取向膜 ORI2 的底层的整个面上, 形成图中未示出的对置电极, 在该对置电极的底层上, 形成滤色片 CF 和挡光膜 BM。该挡光膜 BM 设置于隐蔽构成薄膜晶体管 TFT 的区域的 SD 堤 SD—BNK 区域和栅极布线 GL 的位置, 以及隐蔽形成电容布线 CL 的栅极堤 G—BNK 的位置。

同样在本实施例中, 在像素电极形成区域的内部, 具有电容布线 CL。在该电容布线 CL 的顶层, 在隐蔽形成电容布线 CL 的栅极堤 G—BNK 的部分, 分离有像素的显示区域 AR。液晶 LC 的光阀效果在显示区域 AR 是有效的。在本实施例中, 由于未形成用于形成像素电极 PX 的堤, 采用 SD 堤 SD—BNK, 形成像素电极 PX, 故像素电极用的堤的形成步骤是不需要的。另外, 像素电极 PX 通过分离图案 SPP, 与漏极 SD2 连接。分离图案 SPP 通过图 10 而描述。

图9为按照顺序说明用于制造实施例3的第1基板的工序的1个像素的平面图。参照图8和图9(a), (b)...的顺序, 对该工序进行描述。首先, 在对最好为玻璃板的第1基板SUB1内面进行初始清洗之后, 涂敷栅极堤用的感光性树脂膜, 按照栅极布线和栅极与电容布线的配置形状, 进行图案形成处理, 形成栅极堤G—BNK。进行栅极堤G—BNK的表面和外侧为疏液性的疏液处理, 以及栅极堤G—BNK的内侧为亲液性的亲液处理。

在栅极堤G—BNK的内侧(槽), 通过喷嘴涂敷最好为银溶液的导电性墨, 对其进行焙烧, 形成栅极布线GL和栅极GT与电容布线CT。以覆盖包括栅极布线GL、栅极GT、电容布线CT和位于它们的两侧的栅极堤G—BNK的第1基板SUB1的内面的方式, 蒸镀氮化硅SiN, 形成栅极绝缘膜GI。在该栅极绝缘膜GI上, 依次蒸镀非晶质硅半导体膜(a—Si)S、n+硅半导体膜nS(n+Si)nS, 在光刻步骤, 呈岛状地形成非晶质硅半导体膜S和n+硅半导体膜nS。n+硅半导体膜nS与非晶质硅半导体膜S相比较, 是极薄的, 形成后述的源极/漏极的接触层。

将n+硅半导体膜nS分离为源极侧和漏极侧。已分离的部分之间构成沟道。覆盖在该沟道部分露出的非晶质硅半导体膜S, 埋住保护膜PF。在栅极绝缘膜GI上, 形成用于在像素形成侧形成分离图案SPP的设置槽图案的源极/漏极堤SD—BNK。该源极/漏极堤SD—BNK按照与栅极堤G—BNK相同的方式形成。另外, 该源极/漏极堤SD—BNK形成于通过挡光膜隐蔽的位置, 该挡光膜设置于设在薄膜晶体管TFT的上方的第2基板的内面。

通过喷墨方式, 在源极/漏极堤SD—BNK上涂敷导电性墨, 对其进行焙烧, 形成源极SD1、漏极SD2。漏极SD2具有近似底层结构的台阶差。但是, 在漏极SD2中, 对导电性墨的涂敷量进行限制, 使得与在后涂敷的像素电极用的导电性墨重合后焙烧而形成的膜厚等于源极SD1的厚度。

接着, 采用漏极SD2侧的源极/漏极堤SD—BNK和栅极布线用的堤G—BNK, 通过喷墨方式, 在显示区域, 涂敷混合最好为ITO的透明导电颗粒的导电性墨溶液, 对其进行焙烧, 形成像素电极PX。此时, 像素电极PX用的导电性墨溶液在形成分离图案SPP用的槽图案中, 在漏极SD2的顶层流动, 通过该漏极SD2和2层结构或混合结构连接。另外, 图9(h)表示形成于第2基板SUB2的内面的挡光膜(黑底)BM的图案。

图 10 为说明本发明的实施例 3 的分离图案的形成的图。在实施例 3 中, 象图 10 (a) 所示的那样, 在漏极 SD2 侧的源极/漏极堤 SD—BNK 中, 具有用于形成分离图案 SPP 的细槽形状。在该源极/漏极堤 SD—BNK 中涂敷源极/漏极用的导电性墨。此时, 象图 10 (b) 所示的那样, 已涂敷的导电性墨呈形成分离图案 SPP 的细槽形状流动, 涂敷于该细槽形状的大部分。涂敷膜的厚度小于源极 SD1。

然后, 象图 10 (c) 所示的那样, 在像素区域侧, 涂敷像素电极用的导电性墨。导电性墨呈形成分离图案的细槽形状流动, 重合于源极 SD1 用的墨上, 或与源极 SD1 用的墨混合, 形成与源极 SD1 用的墨膜相同的墨膜。对其进行焙烧, 象图 7 (b) 所示的那样, 获得像素电极和漏极 SD2 连接的结构。

图 11 为图 10 所示的分离图案 SPP 部分的另一结构实例的说明图。在图 11 中, 通过喷墨方式, 在图 10 (c) 的分离图案 SPP 部分, 形成与上述实施例 2 相同的连接电极 JED。由此, 可提高分离图案 SPP 部分的电连接的可靠性。

按照实施例 3, 不但具有实施例 1 的效果, 而且与实施例 2 一样, 由于无需用于形成像素电极 PX 的堤, 故获得成本低、亮度高、色再现性良好的液晶显示器。

[实施例 4]

图 12 为说明构成本发明的液晶显示器的实施例 4 的液晶显示板的第 1 基板 (薄膜晶体管基板) 的 1 个像素的图, 图 12 (a) 表示平面, 图 12 (b) 表示沿图 12 (a) 中的 A—A' 线的剖面。图 13 为表示在图 12 (b) 所示的第 1 基板上贴合作为对置基板的第 2 基板, 在两块基板之间密封液晶的液晶显示板的 1 个像素的剖面的示意图。同样在图 13 中, 为了避免说明的麻烦, 设置于第 2 基板中的对置电极的图示省略。图 14 为按照顺序说明用于制造本发明的实施例 4 的第 1 基板的工序的 1 个像素的平面图。

实施例 4 的结构与前述的实施例 3 基本相同, 通过分离图案 SPP, 将像素电极 PX 和漏极 SD2 连接。与实施例 3 不同的部分在于象图 12 和图 13 的剖面 and 图 14 (e) 所示的那样, 在保护膜 PF 的蚀刻加工之前, 形成源极堤 SD—BNK, 将该源极堤 SD—BNK 作为掩模, 进行保护膜 PF 蚀刻处理。

即使按照实施例 4, 与实施例 3 相同, 由于无需用于形成像素电极 PX 的堤, 故获得成本低、亮度高、并且色再现性良好的液晶显示器。

[实施例 5]

图 15 为说明构成本发明的液晶显示器的实施例 5 的液晶显示板的第 1 基板（薄膜晶体管基板）的 1 个像素的图。图 15 (a) 表示平面，图 15 (b) 表示沿图 15 (a) 中的 A—A' 线的剖面。图 16 为表示在图 15 (b) 所示的第 1 基板上贴合作为对置基板的第 2 基板，在两块基板之间密封液晶的液晶显示板的 1 个像素的剖面的示意图。同样在图 16 中，为了避免说明的麻烦，设置于第 2 基板中的对置电极的图示省略。图 17 为按照顺序说明用于制造实施例 5 的第 1 基板的工序的 1 个像素的平面图。

实施例 5 的特征在于在第 1 基板 SUB1 的内面，直接形成像素电极 PX。另外，实施例 5 的特征还在于薄膜晶体管的漏极 SD2 和像素电极 PX 通过第 1 连接电极 JED1 连接，并且通过电容布线 CL 断开的像素电极之间通过第 2 连接电极 JED2 连接。该第 1 连接电极 JED1 和第 2 连接电极 JED2 也通过按照喷墨的滴落而涂敷的方式形成。

象图 15，图 16 和图 17 所示的那样，在第 1 基板 SUB1 的内面上，形成栅极布线 GL、栅极 GT 和电容布线 CL 的形成用堤的栅极堤 G—BNK。该栅极堤 G—BNK 全部形成于由设置于第 2 基板 SUB2 侧的挡光膜 BM 隐蔽的位置。采用该栅极堤 G—BNK，通过喷墨方式，涂敷栅极 GT、电容布线 CL、栅极布线 GL，对其进行焙烧的方式形成。

接着，采用该栅极堤 G—BNK，通过喷墨方式，在显示区域 AR 涂敷像素电极用的导电性墨，对其进行焙烧，形成像素电极 PX。然后，蒸镀氮化硅 SiN，形成栅极绝缘膜 GI，进行残留覆盖栅极 GT 的薄膜晶体管 TFT 的形成部分和覆盖电容布线 CL 的顶层部分的图案形成处理，使显示区域的像素电极 PX 露出。形成硅膜和 n+ 硅膜，通过光刻步骤和蚀刻步骤，形成硅膜和 n+ 硅膜的岛。对该 n+ 硅膜进行加工，形成沟道，覆盖该沟道部分，填充保护膜。

在栅极绝缘膜 GI 上，覆盖硅膜和 n+ 硅膜的岛，在薄膜晶体管的区域，在源极布线 SL、源极 SD1、漏极 SD2 的形成部分，形成源极堤 SD—BNK。在由该源极 SD—BNK 围绕的内侧，通过喷墨方式涂敷导电性墨，对其进行焙烧，形成源极布线 SL、源极 SD1、漏极 SD2。

象图 15，图 16 和图 17 (g) 所示的那样，按照将漏极 SD2 和像素电极 PX 桥接的方式，通过喷墨方式涂敷导电性墨，形成将两者电连接的连接电极 JED1。

另外,同样在电容布线 CL 的上方,通过喷墨方式涂敷导电性墨,形成将在通过电容布线 CL 断开的像素电极之间电连接的连接电极 JED2。最好,在形成连接电极 JED2 时,多个喷墨的墨滴按照象图 17 (g) 那样,沿电容布线 CL 依次重合的方式涂敷。另外,最好,作为形成连接电极 JED1,连接电极 JED2 的导电性墨,采用与形成像素电极 PX 的场合相同的,分散有 ITO 等的透明导电性的颗粒的溶液。

按照实施例 5,由于在像素电极 PX 的底层,既没有栅极绝缘层,也没有堤形成用的树脂层,故透射率提高,也没有通过喷墨形成的布线、电极的焙烧造成的着色,故获得亮度高、色再现性良好的液晶显示器。另外,可简化工序,低成本地提供液晶显示器。

[实施例 6]

图 18 为说明构成本发明的液晶显示器的实施例 6 的液晶显示板的第 1 基板(薄膜晶体管基板)的 1 个像素的图。图 18 (a) 表示平面,图 18 (b) 表示沿图 18 (a) 中的 A—A' 线的剖面。图 19 为按照顺序说明用于制造本发明的实施例 6 的第 1 基板的工序的 1 个像素的平面图。

在图 18 中,采用形成于最好为玻璃的第 1 基板 SUB1 上的多根栅极布线 GL 与和栅极布线 GL 交叉的多根源极布线 SL,在由 2 根栅极布线 GL 和 2 根源极布线 SL 形成的区域(像素区域),形成 1 个像素。就源极和漏极来说,同样在这里,作为源极布线 SL 而描述。1 个像素由薄膜晶体管 TFT 和像素电极 PX 构成。

同样在本实施例中,沿横切源极形成区域内的大致中间部分,与栅极布线并行的方向,设置电容布线 CL。该薄膜晶体管 TFT 设置于栅极布线 GL 和源极布线 SL 的交叉部附近。该薄膜晶体管 TFT 由从栅极布线延伸的栅极 GT、半导体膜 SI、源极 SD1、漏极 SD2 构成。在半导体膜 SI 中,在硅的顶层上叠置 n + 硅膜的接触层,去除该接触层的中间部分,形成沟道。在该沟道部分,填充保护膜 PF。

在图 18 (b) 中,在第 1 基板 SUB 上,形成作为栅极布线 GL 和栅极 GT 与电容布线 CL 的形成用堤的栅极堤 G—BNK。该栅极堤 G—BNK 只设置于薄膜晶体管 TFT 的区域内的电容布线 CL 的形成部分和栅极布线 GL 的形成部分。另外,在薄膜晶体管 TFT 的漏极 SD2 上,通过分离图案 SPP,连接由最

好采用 ITO 的透明电极膜形成的像素电极 PX。

薄膜晶体管 TFT 的栅极 GT 按照下述方式形成, 该方式为: 在由形成于薄膜晶体管区域的栅极堤 G—BNK 形成的槽中, 通过喷墨方式, 涂敷最好采用银 (Ag) 溶液的导电性墨, 对其进行焙烧。另外, 电容布线 CL 形成于在像素电极形成区域上形成的栅极堤 G—BNK 上。另外, 栅极布线 GL 由形成于像素电极之外的栅极堤 G—BNK 形成。在其上, 形成栅极绝缘膜 GI。象后述的图 19 (c) 所示的那样, 源极 SD1 和漏极 SD2 由设置于栅极绝缘膜 GI 上的 SD 堤 SD—BNK 形成。象后述的那样, 这些栅极堤 G—BNK 的上方位于通过设置于第 2 基板上的挡光膜 (黑底) 隐蔽的位置。

与第 2 基板 SUB2 的位置关系与说明前述实施例 3 的图 8 相同, 第 2 基板 SUB2 的挡光膜 BM 设置于隐蔽构成薄膜晶体管 TFT 的区域的 SD 堤 SD—BNK 区域和栅极布线 GL 的位置、以及隐蔽形成电容布线 CL 的栅极堤 G—BNK 的位置。

同样在本实施例中, 在像素电极形成区域的内部, 具有电容布线 CL。在于该电容布线 CL 的顶层, 在隐蔽形成电容布线 CL 的栅极堤 G—BNK 的部分, 分离像素的显示区域 AR。液晶 LC 的光阀效果在显示区域 AR, 是有效的。同样在本实施例中, 由于未形成用于形成像素电极 PX 的堤, 采用 SD 堤 SD—BNK, 形成像素电极 PX, 故像素电极用的堤的形成步骤是不需要的。另外, 像素电极 PX 通过分离图案 SPP, 连接于漏极 SD2。分离图案 SPP 与对图 10 的描述相同。

本实施例的特征在于通过半曝光, 一并进行硅膜 S 和 n+ 硅膜 nS 的蚀刻加工, 源极堤 SD—BNK 也进行半曝光, 对覆盖沟道部的保护膜和栅极绝缘膜一并加工, 由此, 大幅度地削减步骤数量。图 19 为按照顺序说明用于制造本发明的实施例 6 的第 1 基板的工序的 1 个像素的平面图。另外, 图 20 和图 21 为说明本发明的实施例 6 的特征的要部工序图, 图 20 为硅膜 S 和 n+ 硅膜 nS 的蚀刻加工の説明图, 图 21 为接着图 20 的, 覆盖源极堤和沟道部的保护膜与栅极绝缘膜的蚀刻加工の説明图。

在图 20 中, (a) 列表示工序, (b) 列表示与 (a) 列的工序相对应的第 1 基板的薄膜晶体管区域的剖面。首先, 在形成于第 1 基板 SUB1 上的氮化硅 (SiN) 的栅极绝缘膜 GI 上, 形成硅 (非晶质硅: a—Si) 的膜 S 和 n+ 硅膜 nS。在已

形成的硅膜 S 和 n + 硅膜 nS 上涂敷光致抗蚀剂。在该光致抗蚀剂上采用半曝光掩模, 岛状硅半导体膜部分进行全曝光, 对沟道部, 进行半曝光处理, 对其进行显影处理, 残留所需的光致抗蚀剂 RG。

以光致抗蚀剂 RG 为掩模, 对硅膜 S 和 n + 硅膜 nS 进行蚀刻处理。将通过半曝光而进行图案形成处理的光致抗蚀剂 RG 作为蚀刻掩模, 进行蚀刻处理的结果, 残留形成薄膜晶体管的有源层的岛状半导体膜, 并且去除沟道部的顶层的 n + 硅膜 nS。将光致抗蚀剂 RG 剥离, 形成沟道 CH 露出的岛状半导体膜。

在图 21 中, a) 列表示工序, (b) 列表示与 (a) 列的工序相对应的第 1 基板的薄膜晶体管区域 (TFT 部) 的剖面, (c) 列表示该栅极端子部等的栅极绝缘膜的开口部的剖面。在图 20 的工序之后, 覆盖包括该岛状半导体膜的栅极绝缘膜, 形成保护膜 PF。在保护膜 PF 上, 涂敷还构成源极堤的光致抗蚀剂 RG。

对该光致抗蚀剂 RG 进行半曝光。在该半曝光中, 采用对去除到栅极绝缘膜的栅极端子部等的栅极绝缘膜的开口部进行全曝光、对构成源极堤 SD—BNK 的部分和沟道 CH 的部分不进行曝光、对残留栅极绝缘膜 GI 的部分进行半曝光的曝光掩模。另外, 在这里, 采用通过显影将曝光部分溶解去除的负型的光致抗蚀剂。

在半曝光之后, 对光致抗蚀剂 RG 进行显影及蚀刻处理, 在薄膜晶体管区域 (TFT 部), 在形成源极堤 SD—BNK 的部分和沟道 CH 的部分, 残留保护膜 PF, 在栅极绝缘膜的开口部, 去除到保护膜 PF 和其底层的栅极绝缘膜 GI。对其进行焙烧, 形成源极堤 SD—BNK。另外, 也在沟道 CH 的保护膜 PF 上, 残留与源极堤 SD—BNK 相同的绝缘膜。

然后, 对形成源极堤 SD—BNK 的源极、源极布线、漏极、像素电极用的部分进行亲液处理, 对其它的部分进行疏液处理, 通过喷墨的涂敷和焙烧, 形成各布线、各电极。

按照实施例 6, 除了具有实施例 3 的效果, 还可以获得成本更低、亮度高、并且色再现性良好的液晶显示器, 。

图 22 为说明图 4, 图 15 和图 16 等的连接电极部分的具体的剖面的图。在图 4, 图 15 和图 16 等中, 连接电极 JED 象图 22 (a) 所示的那样。即, 像素电极 PX 和漏极 SD2 通过借助喷墨方式涂敷的导电性墨形成的连接电极 JED 而电连接。图 22 (a) 中, 以该连接电极 JED 从像素电极 PX 越过栅极绝缘膜 GI

和源极堤 SD—BNK 的台阶差的方式示出, 可以认为难以越过, 因此未实现充分的连接。但是, 由于实际上, 该连接部分象图 22 (b) 所示的那样, 连接电极 JED 的大小为足以吸收上述台阶差的尺寸, 故未产生台阶差越过部分的连接不充分的不利情况。

以上主要对第 1 基板侧的结构进行了描述。但是, 在第 1 基板相对第 2 基板而错位的场合, 具有堤从挡光膜的区域露出, 影响开口率 and 对比度的可能性。下面对抑制因堤和挡光膜的错位而影响显示质量的方案进行描述。在这里, 以电容布线 CL 和挡光膜 BM 为实例而进行描述。

图 23 为说明挡光膜的一般的设计实例的图。象图 23 (a) 所示的那样, 在第 1 基板 SUB1 上, 形成宽度为 WL 的电容布线 CL, 在第 2 基板 SUB2 上, 形成宽度为 WB 的挡光膜 BM 和滤色片 CF。挡光膜 BM 的宽度 WB 分别在两侧比电容布线 CL 大作为对位裕度的 d。即, 挡光膜 BM 的宽度 $WB \equiv (\text{电容布线 CL 的宽度 WL} + \text{裕度 } d \times 2)$ 。另外, 如果错位量的最大值为 2d, 则象图 23 (b) 那样, 电容布线 CL 不发生脱离挡光膜 BM 而在显示区域露出的情况。

图 24 为说明通过本发明的栅极堤形成的电容布线和挡光膜的一设计实例的图。象图 24 (a) 所示的那样, 在第 1 基板 SUB1 上, 形成由一对栅极堤 G—BNK 形成的宽度为 WL 的电容布线 CL。在第 2 基板 SUB2 中形成宽度为 WB 的挡光膜 BM 和滤色片 CF。挡光膜 BM 的宽度 WB 分别在两侧比电容布线 CL 大作为对位裕度的 d。另外, 栅极堤 G—BNK 的宽度 D 为与对位裕度 d 基本相同的值。

即, 挡光膜 BM 的宽度 $WB \equiv (\text{电容布线 CL 的宽度 WL} + \text{裕度 } d (\equiv D) \times 2)$ 。另外, 如果错位量的最大值为 2d ($\equiv 2D$), 则象图 24 (b) 那样, 即使在位于电容布线 CL 的两侧的栅极堤 G—BNK 中的一者脱离挡光膜 BM 而在显示区域露出, 由于栅极堤 G—BNK 具有透光性, 故开口率仍未降低。

图 25 为说明图 24 所示的电容布线和挡光膜的又一设计实例的图。在本设计实例中, 对于栅极堤 G—BNK, 除了光吸收性 (挡光性) 或低挡光性的方面以外, 其它的方面与图 24 的设计相同。在本实例中, 由于栅极堤 G—BNK 具有挡光性, 故开口率稍稍降低, 但是, 对比度提高。

图 26 为说明通过本发明的栅极堤形成的电容布线和挡光膜的再一设计实例的图。在本设计实例中, 象图 26 (a) 所示的那样, 在第 1 基板 SUB1 上, 形成

由一对栅极堤 G—BNK 形成的, 宽度为 WL 的电容布线 CL。在第 2 基板 SUB2 上, 形成宽度为 WB 的挡光膜 BM 和滤色片 CF。该挡光膜 BM 的宽度 WB 在两侧分别比电容布线 CL 宽作为对位裕度的 d 和栅极堤 G—BNK 的宽度 D 之和。另外, 栅极堤 G—BNK 的宽度 D 和对位裕度 d 为基本相同的值。

即, 挡光膜 BM 的宽度 $WB \equiv (\text{电容布线 CL 的宽度 WL} + \text{裕度 } d \times 2 + \text{栅极堤 G—BNK 的宽度 } D \times 2)$, ($d \equiv D$)。另外, 如果错位量的最大值为 $2d (\equiv 2D)$, 则象图 26 (b) 那样, 即使在位于电容布线 CL 的两侧的栅极堤 G—BNK 中的一者与脱离挡光膜 BM 而在显示区域露出的情况下, 由于栅极堤 G—BNK 具有透光性, 故开口率仍未降低。

另外, 通过图 25 描述的光吸收性 (挡光性) 或低挡光性的栅极堤 G—BNK 也可适用于前述的各实施例和挡光膜的设计实例。另外, 前述的连接电极既可为与像素电极相同的导电材料, 也可为与源极/漏极材料相同的材料, 或为其它的导电性材料。设置于薄膜晶体管的顶层的保护膜不限于氮化硅, 也可为有机绝缘膜, 还可兼用作堤。

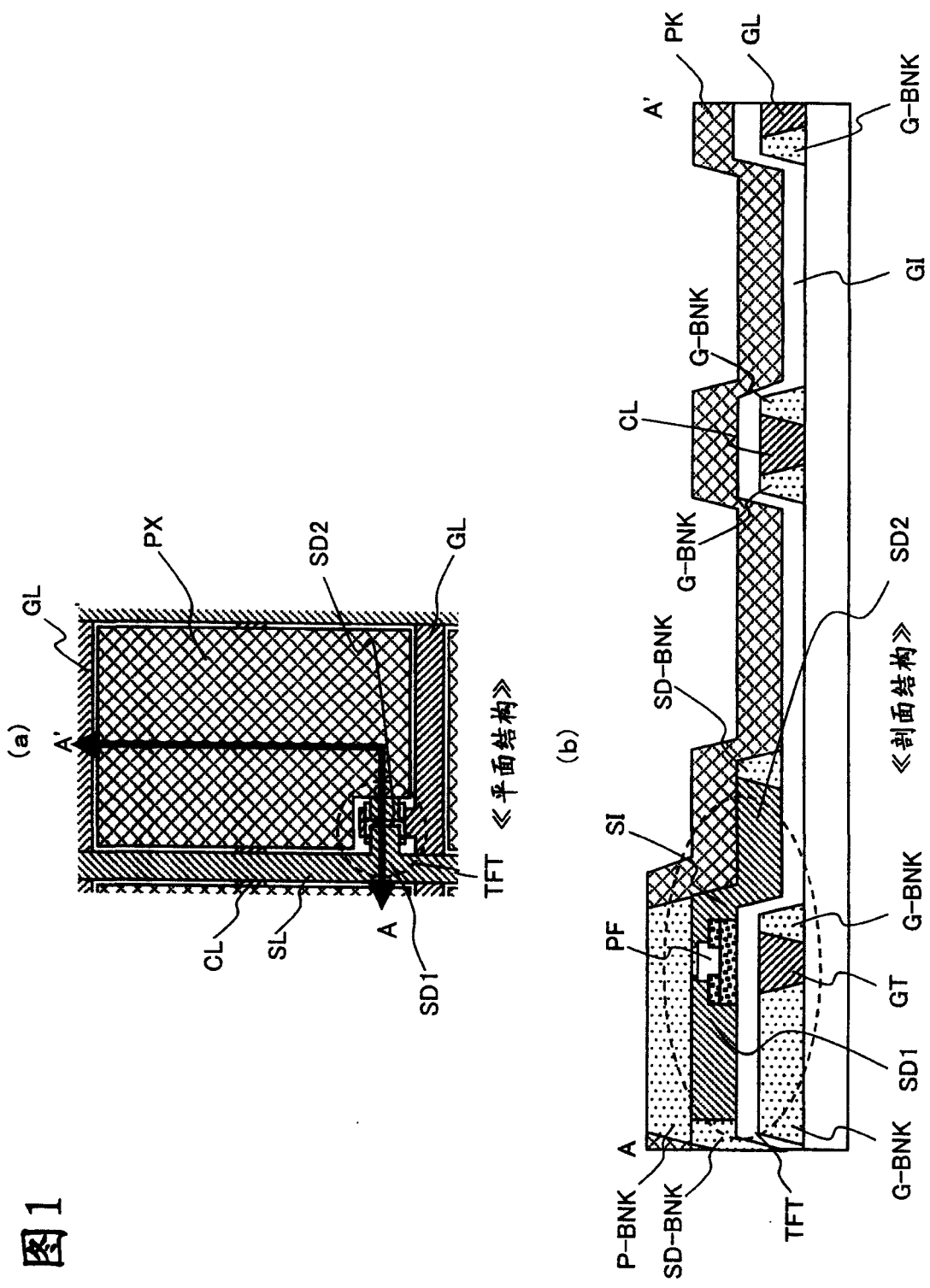


图 2

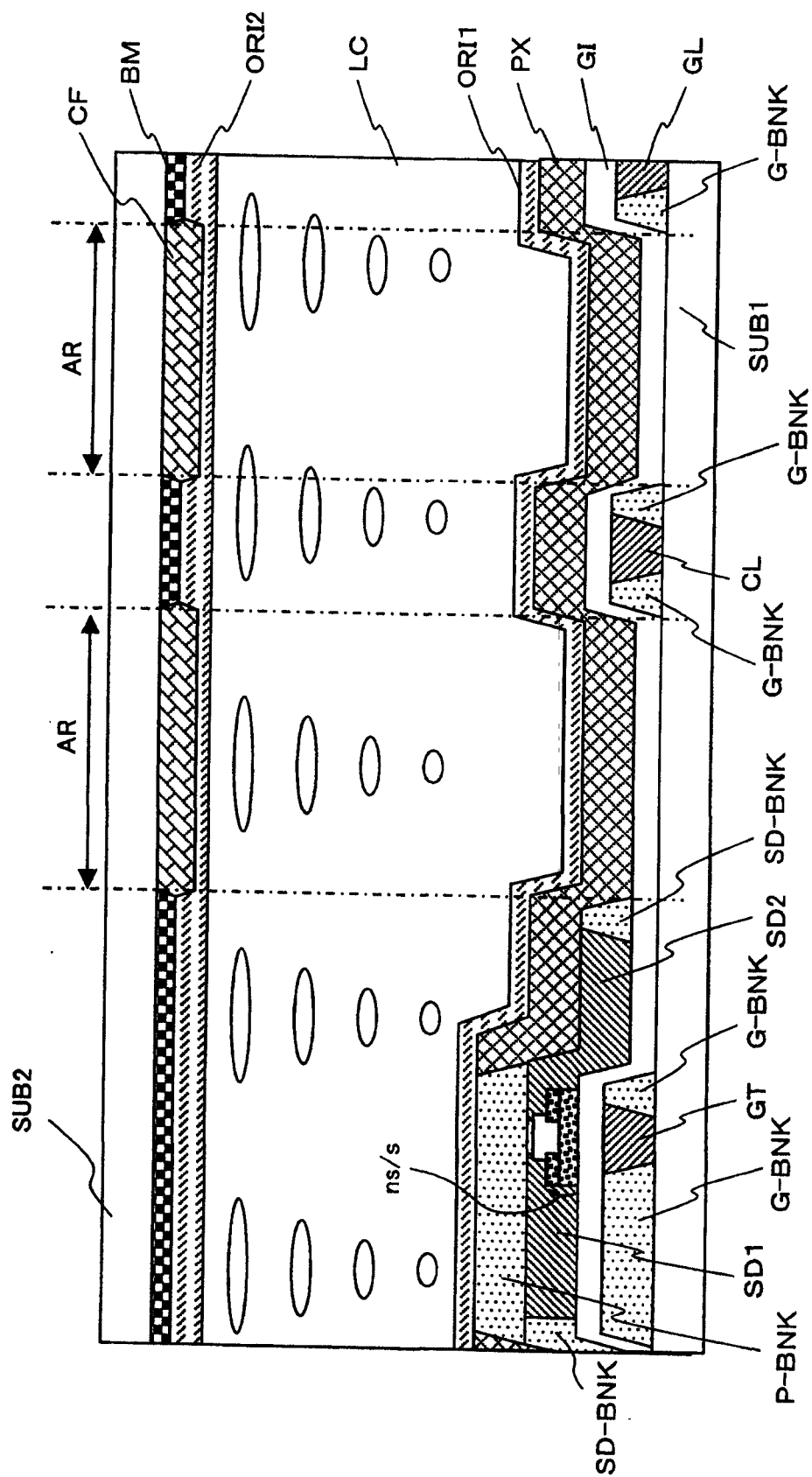
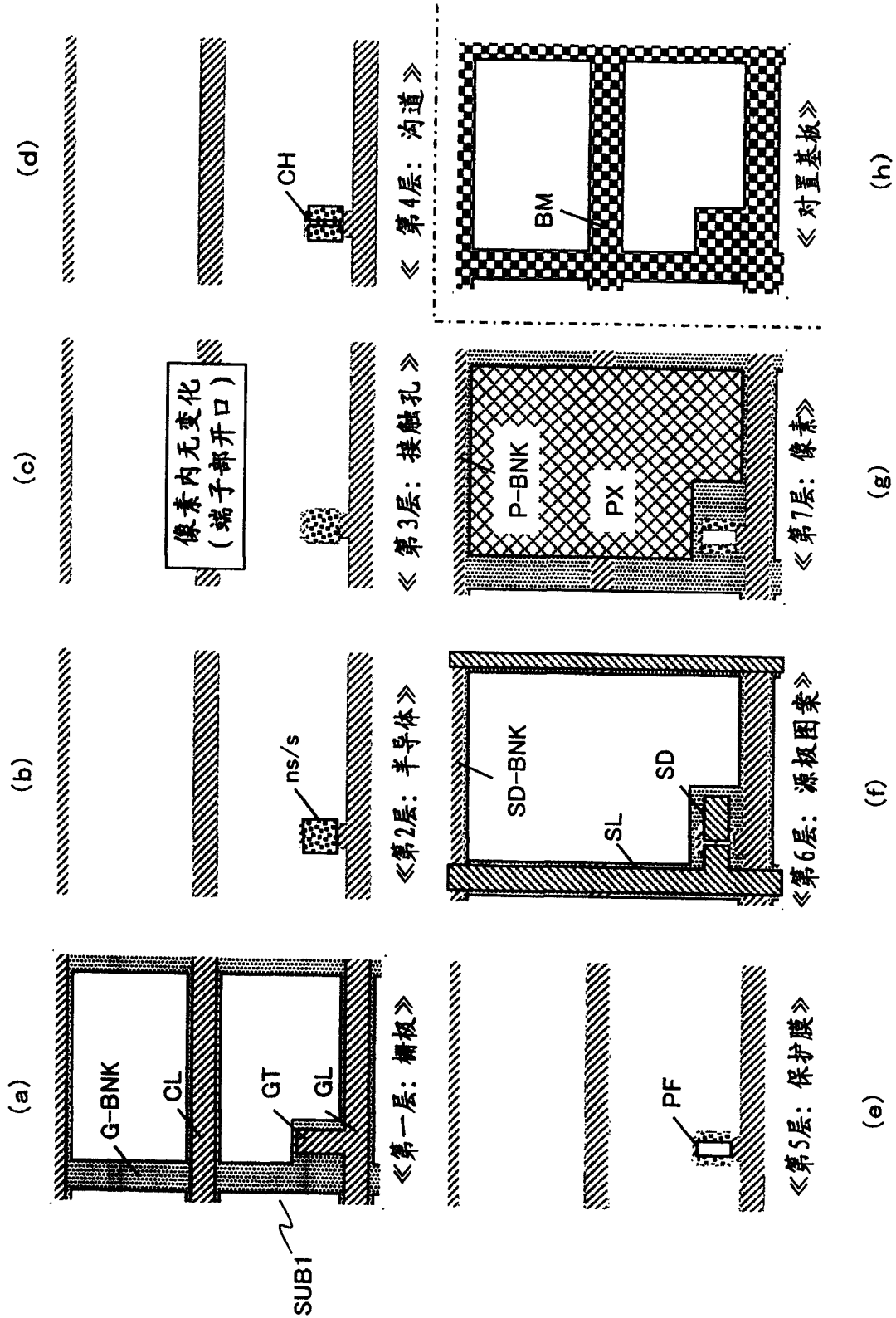


图3



4
圖

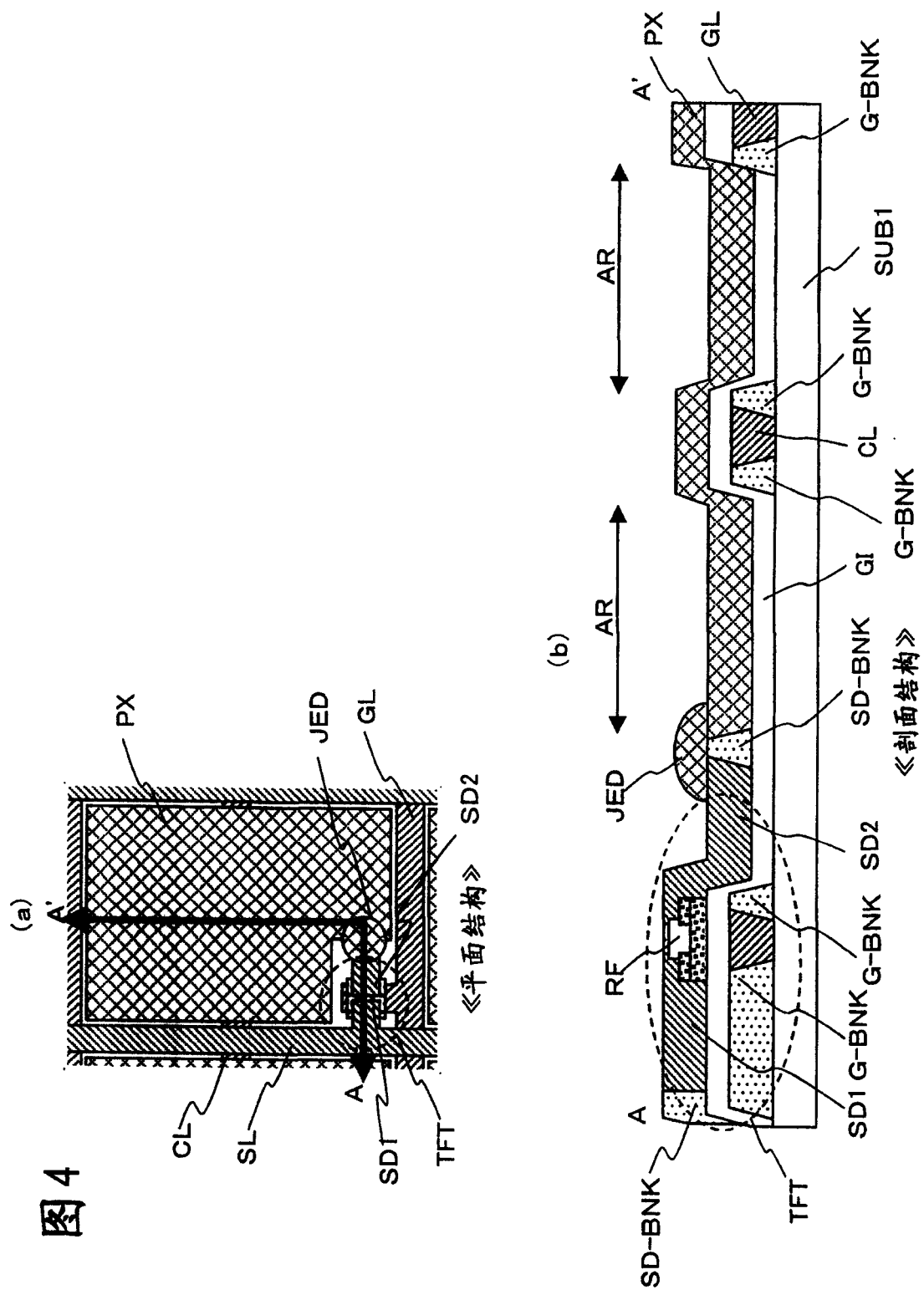


图5

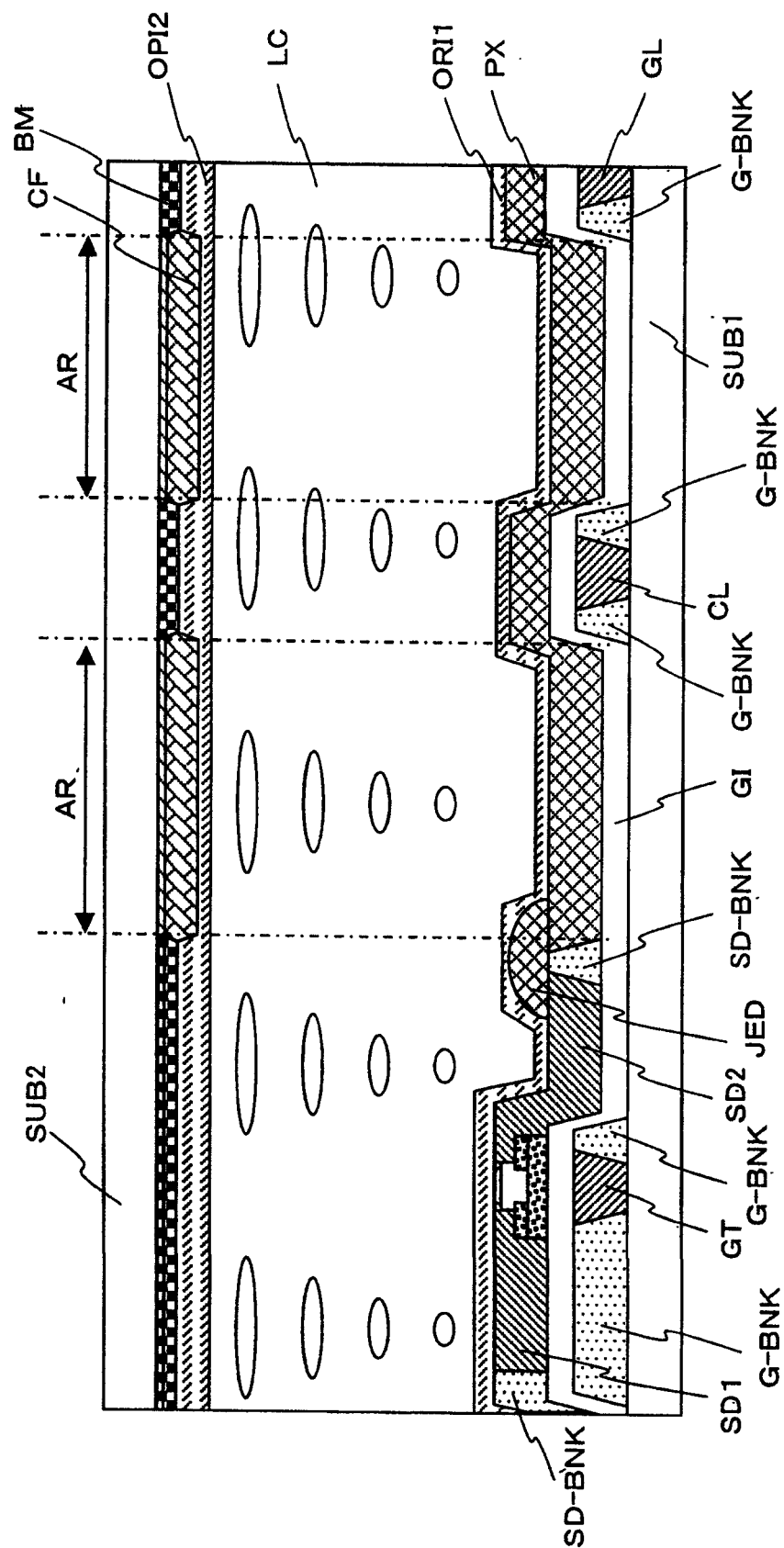
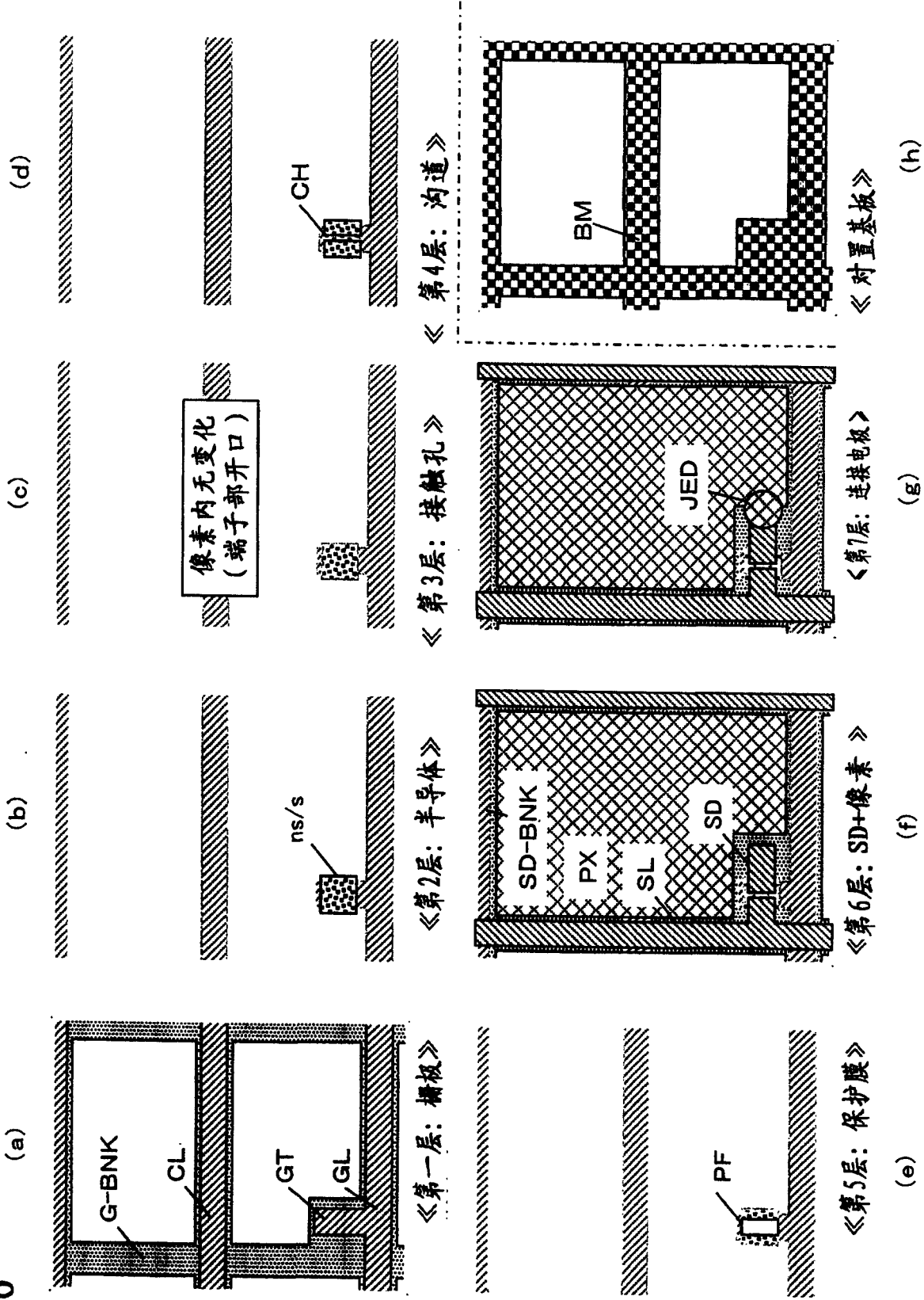
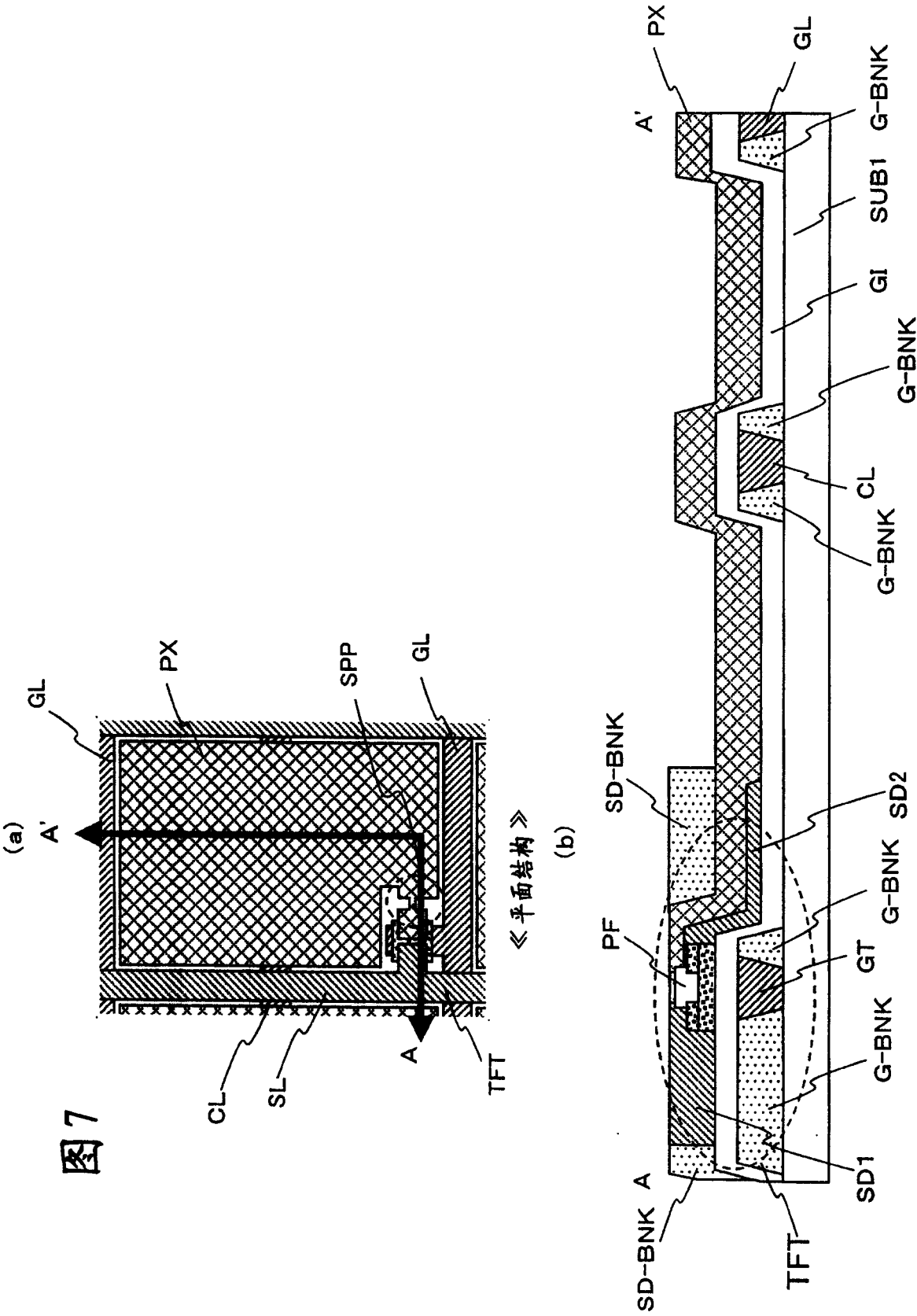


图6





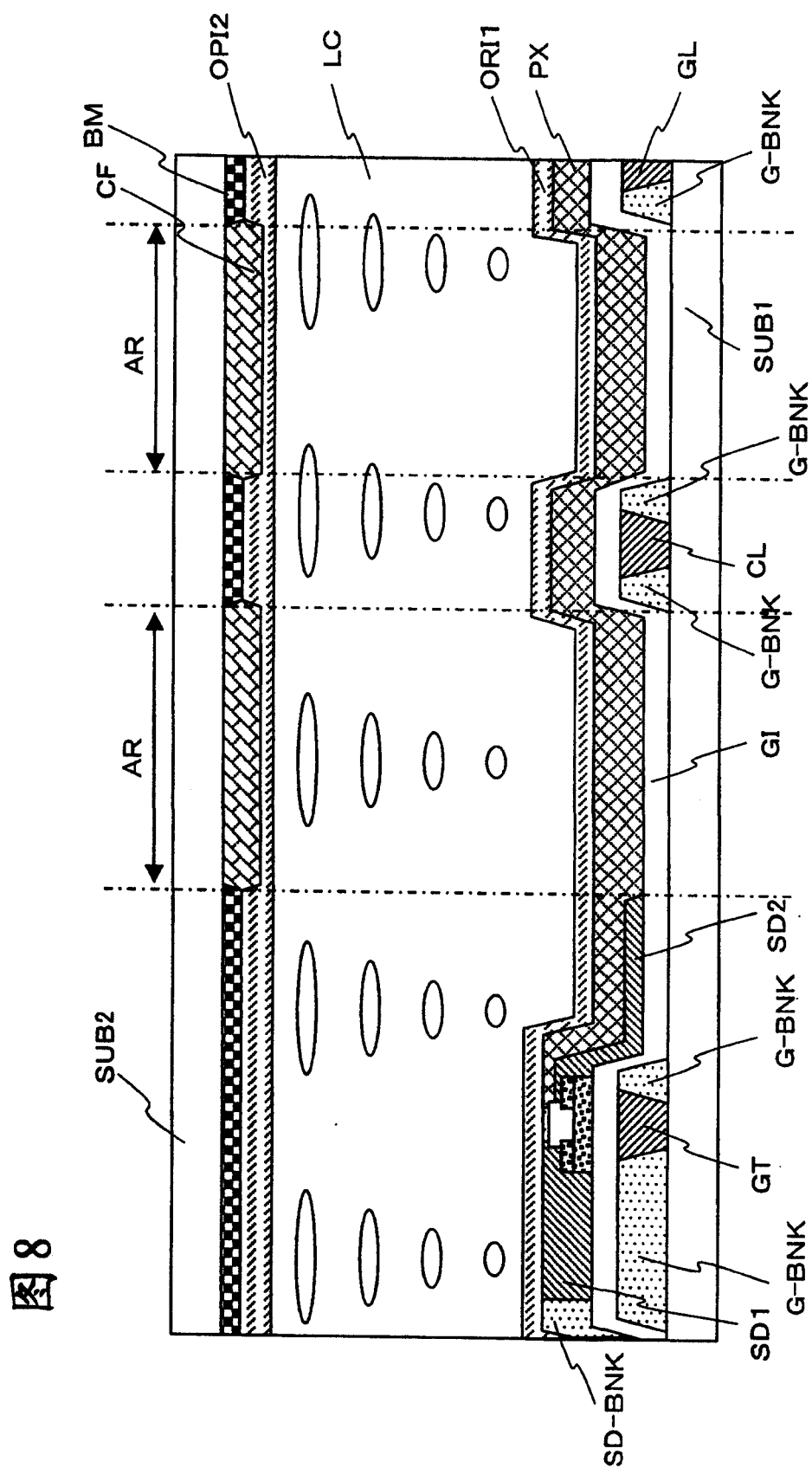


图9

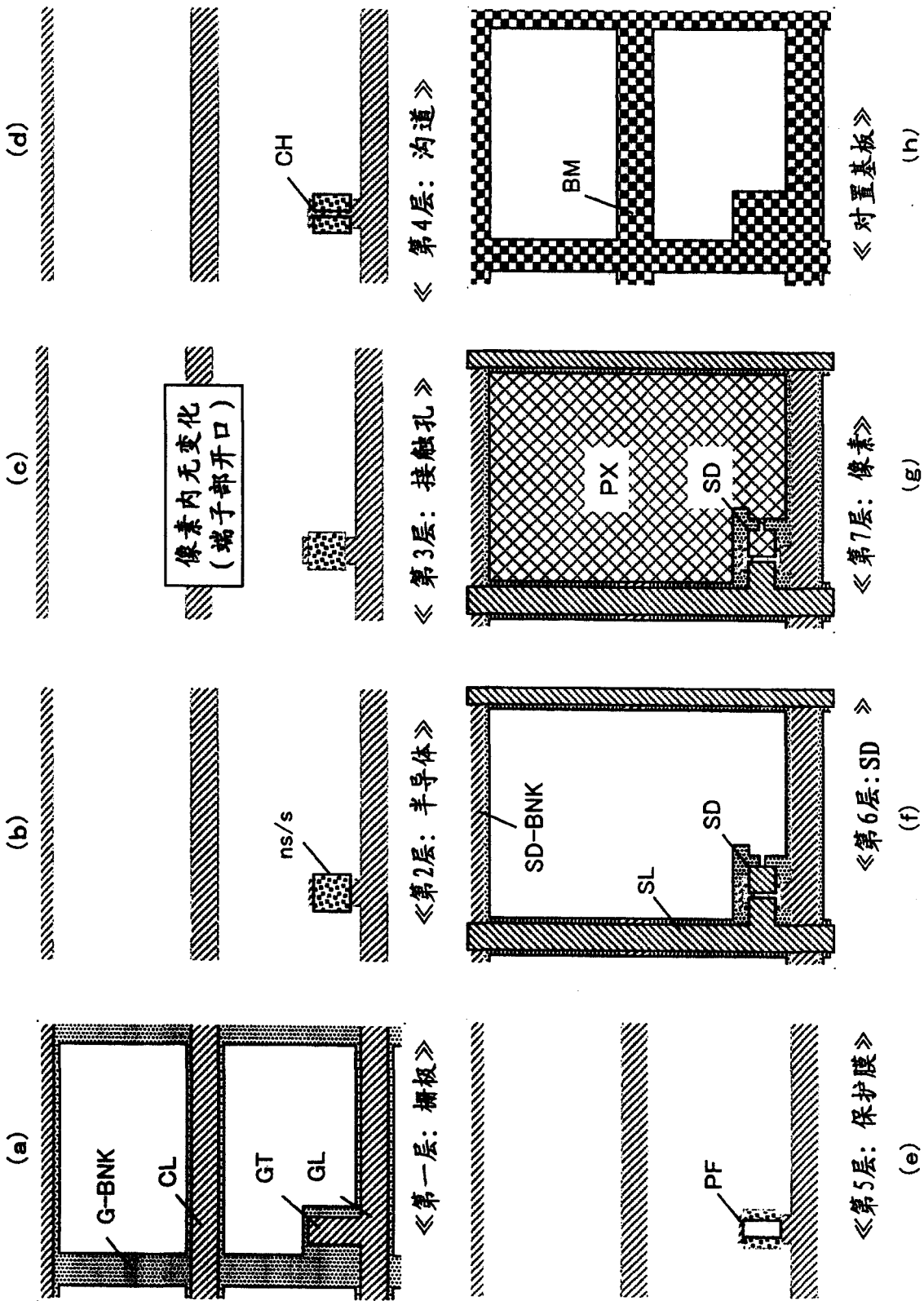
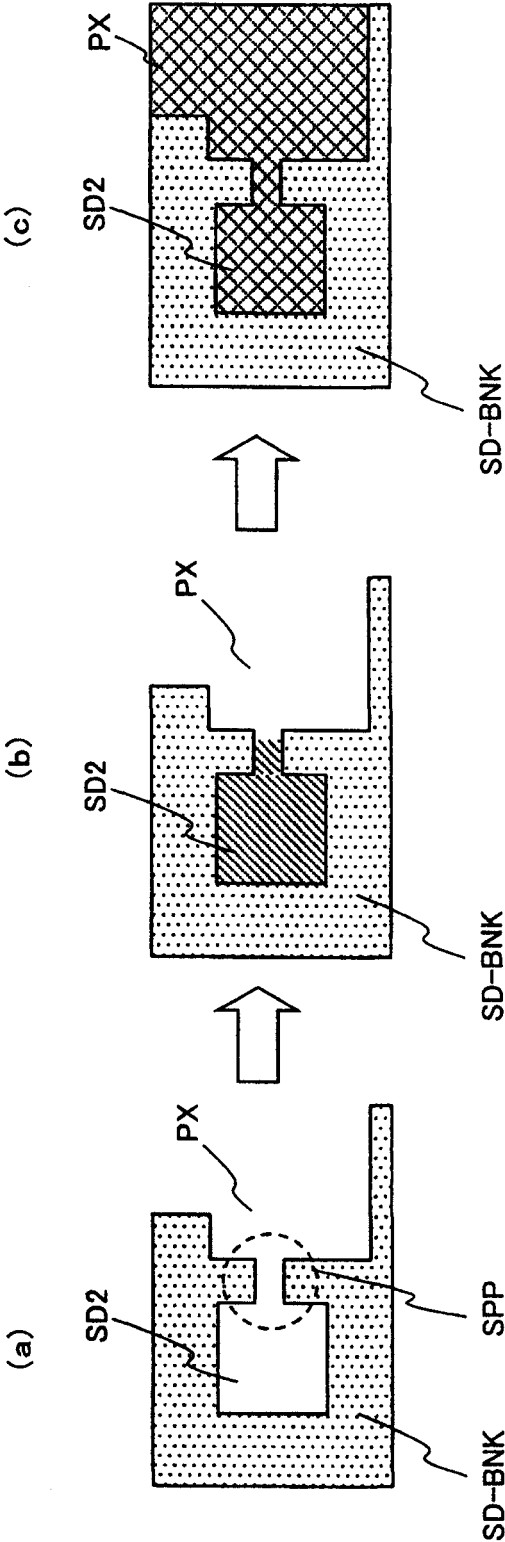
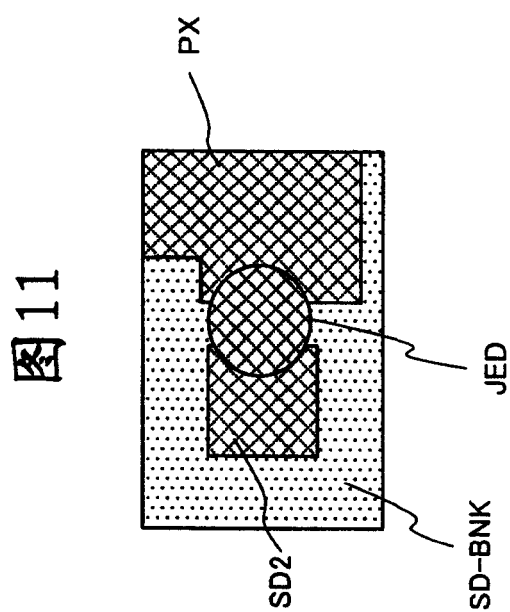


图10





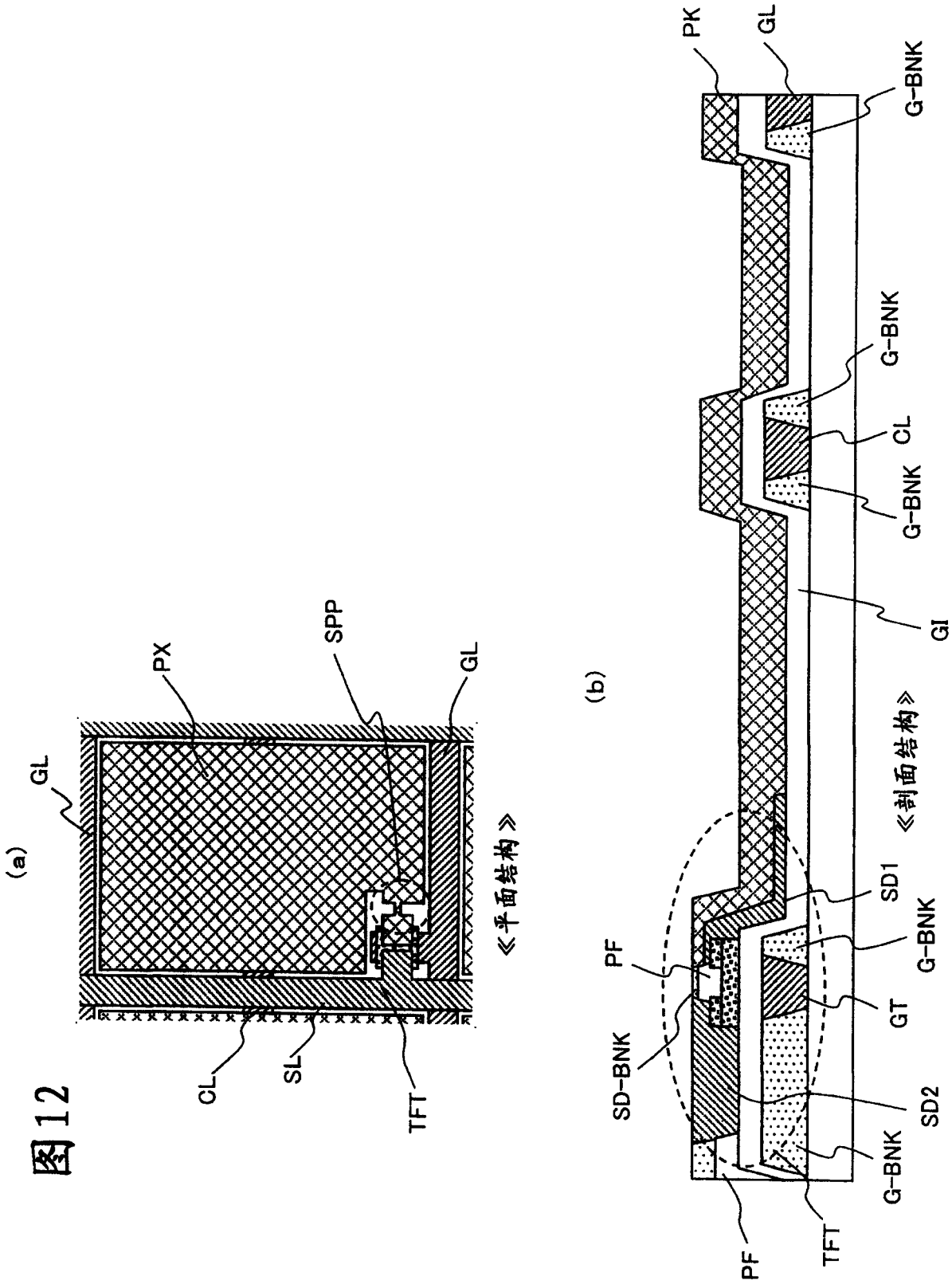


图13

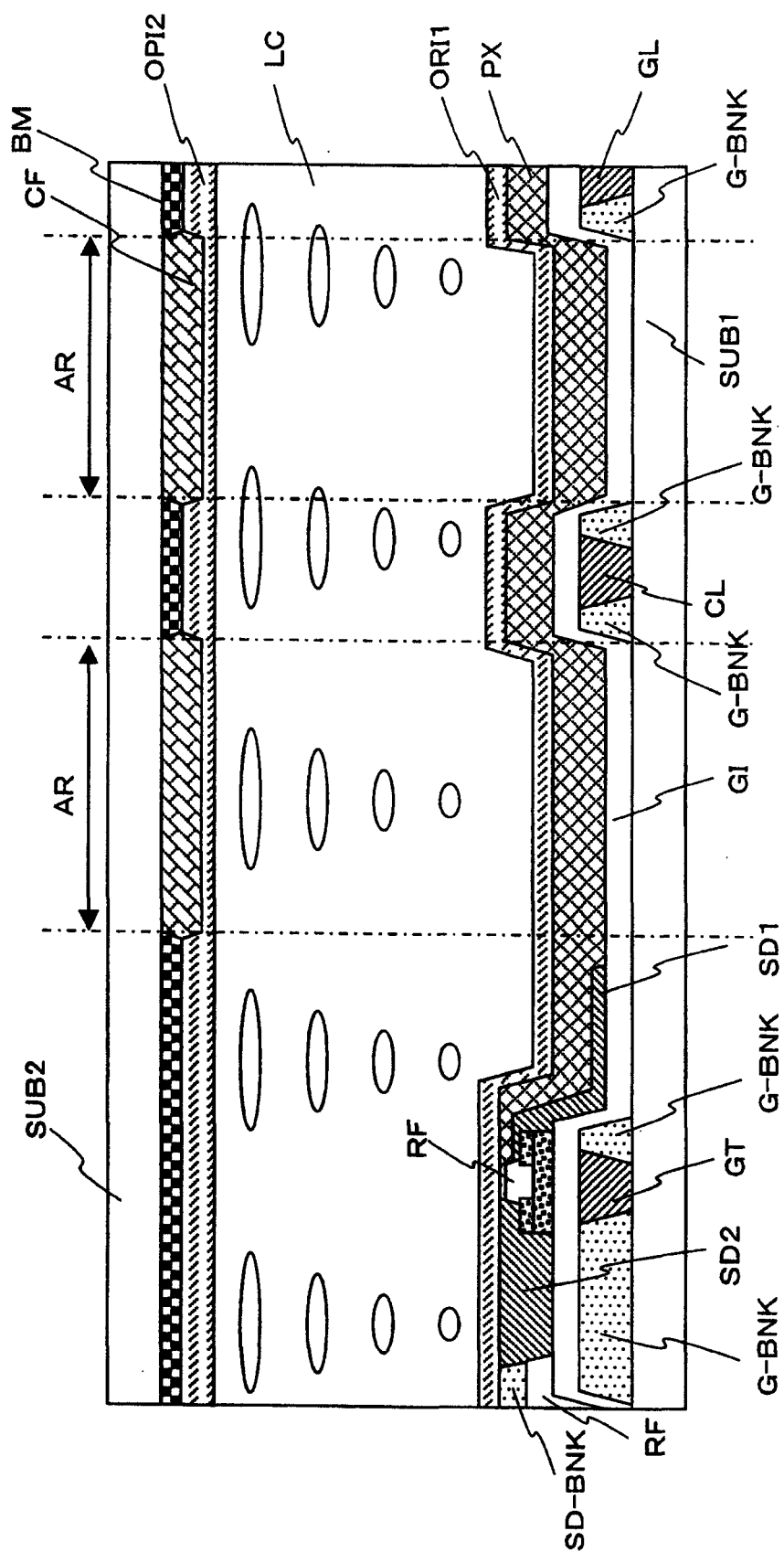


图14

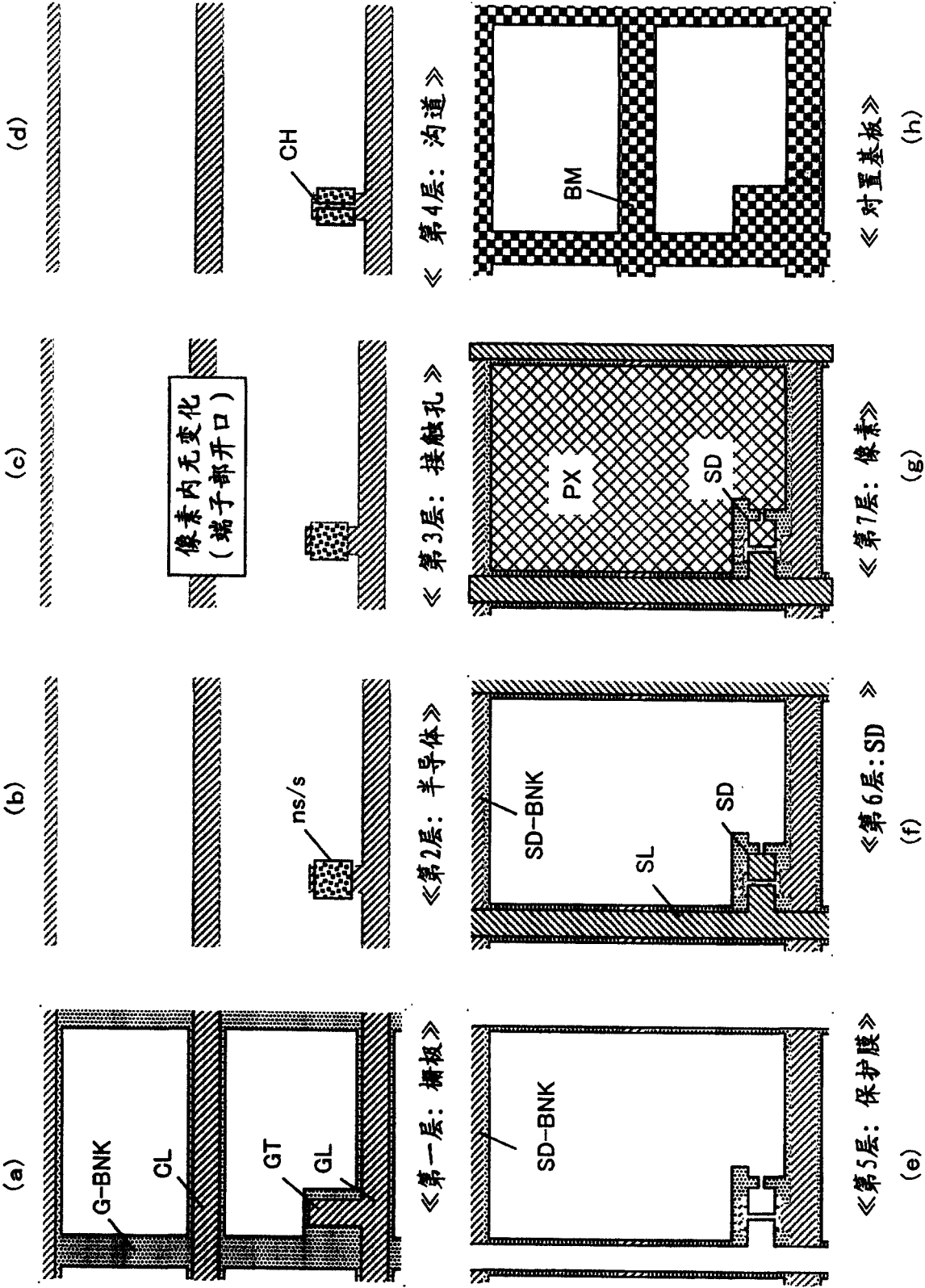
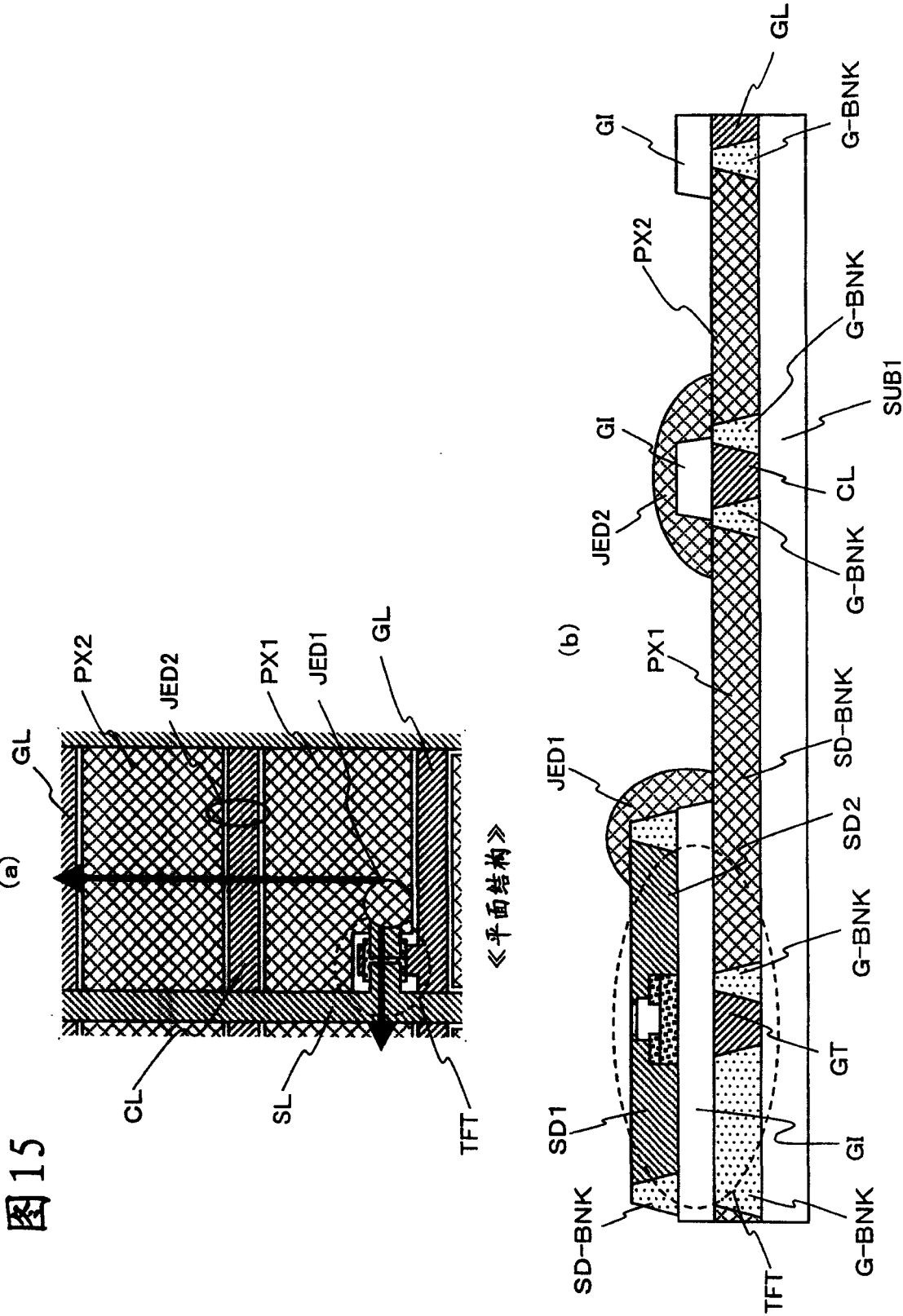


图15



《剖面结构》

《平面结构》

图16

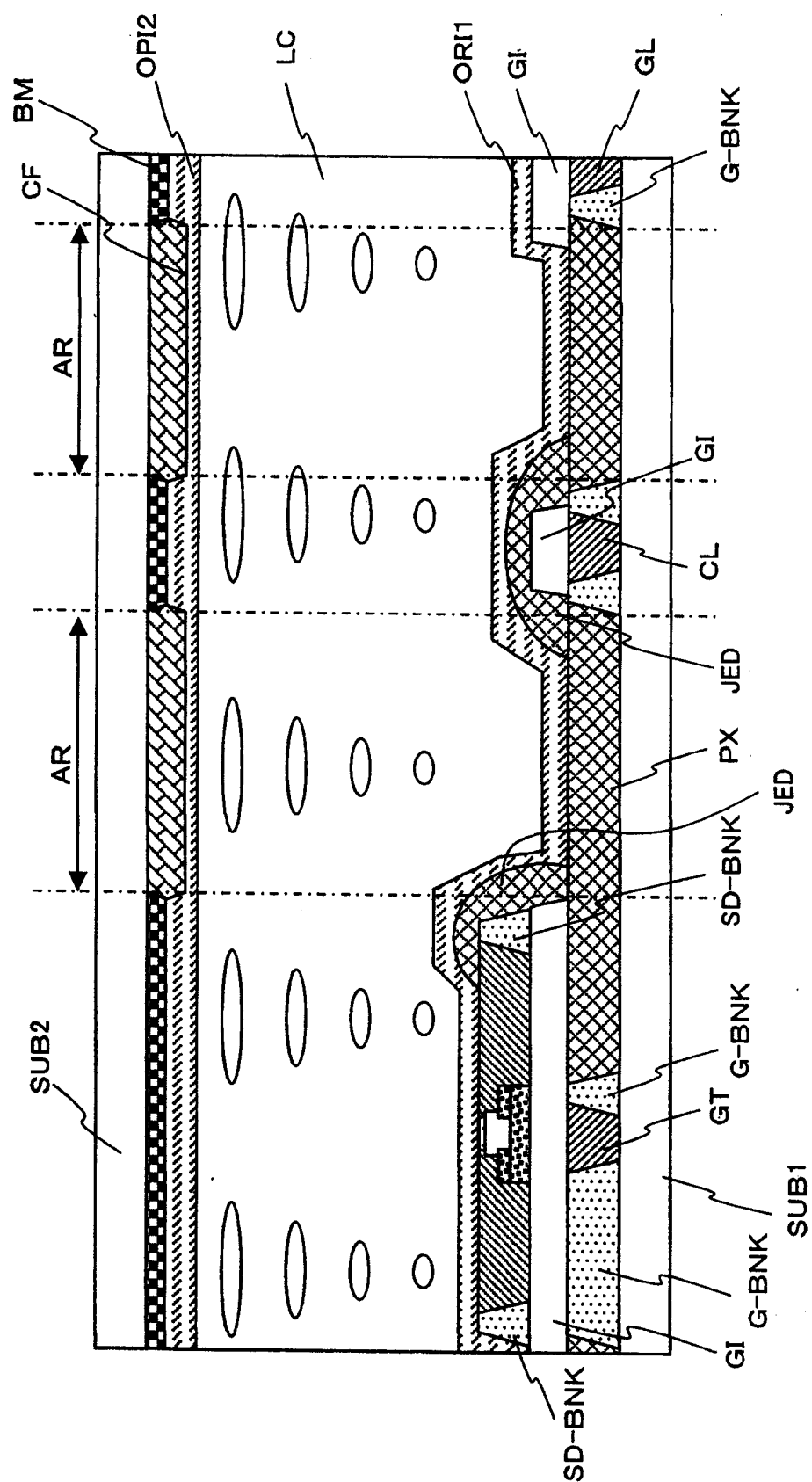


图17

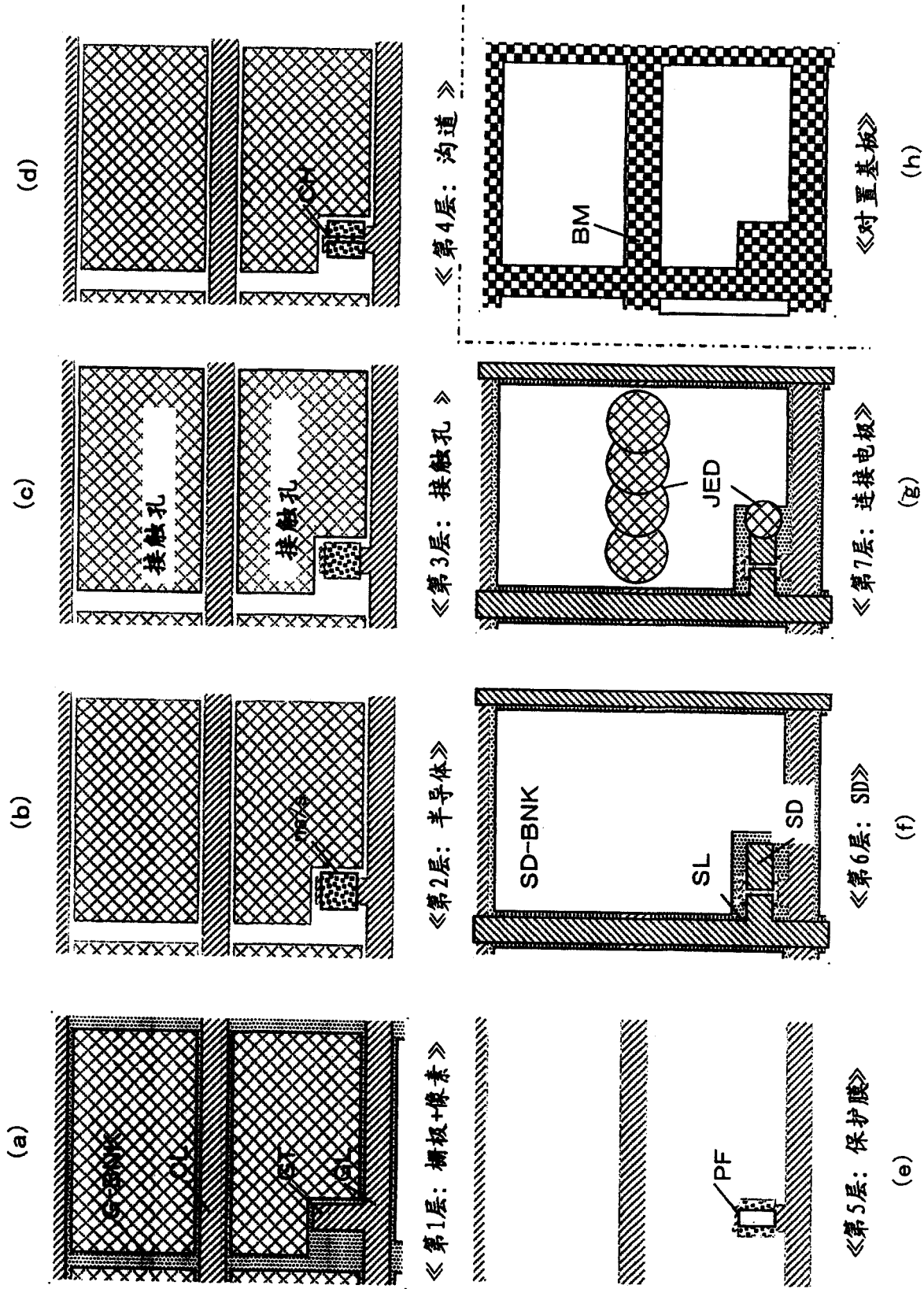
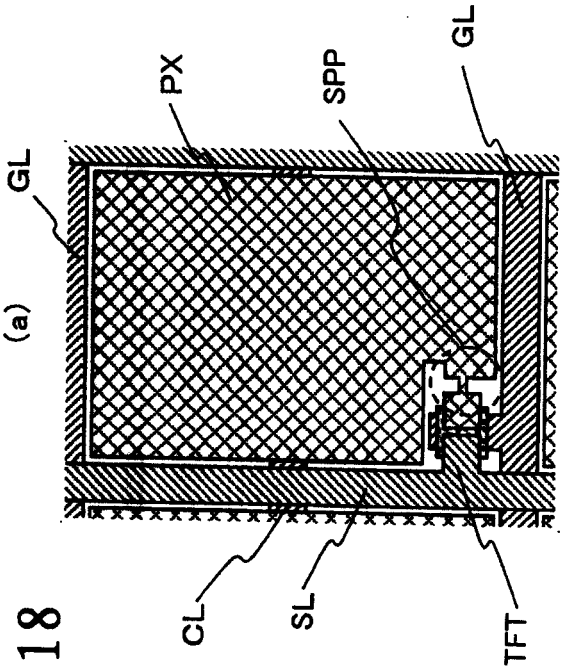


图18



《平面结构》

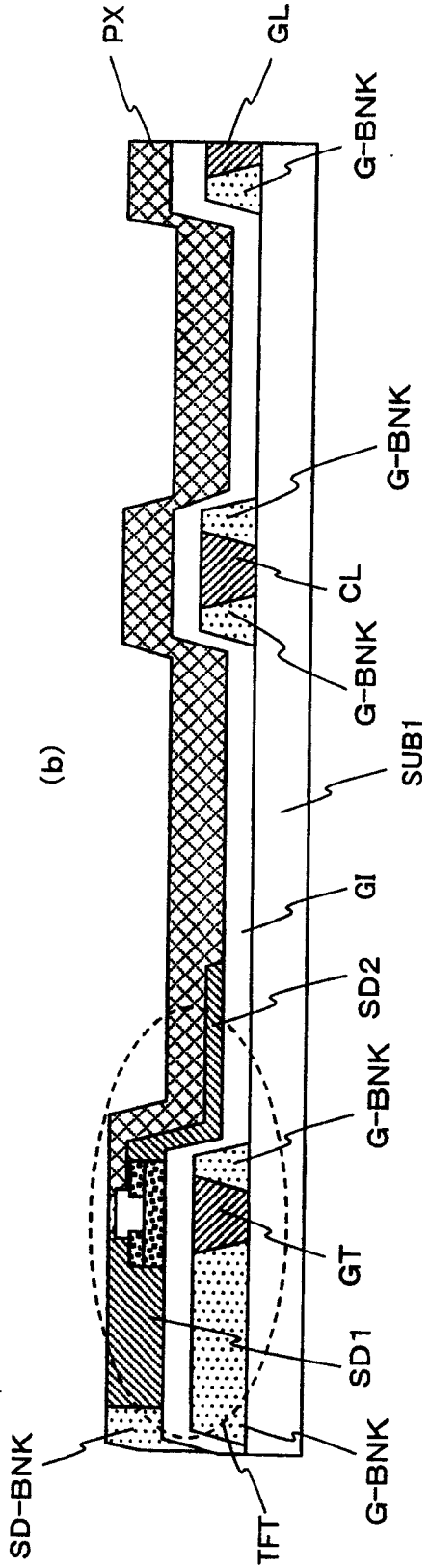


图19

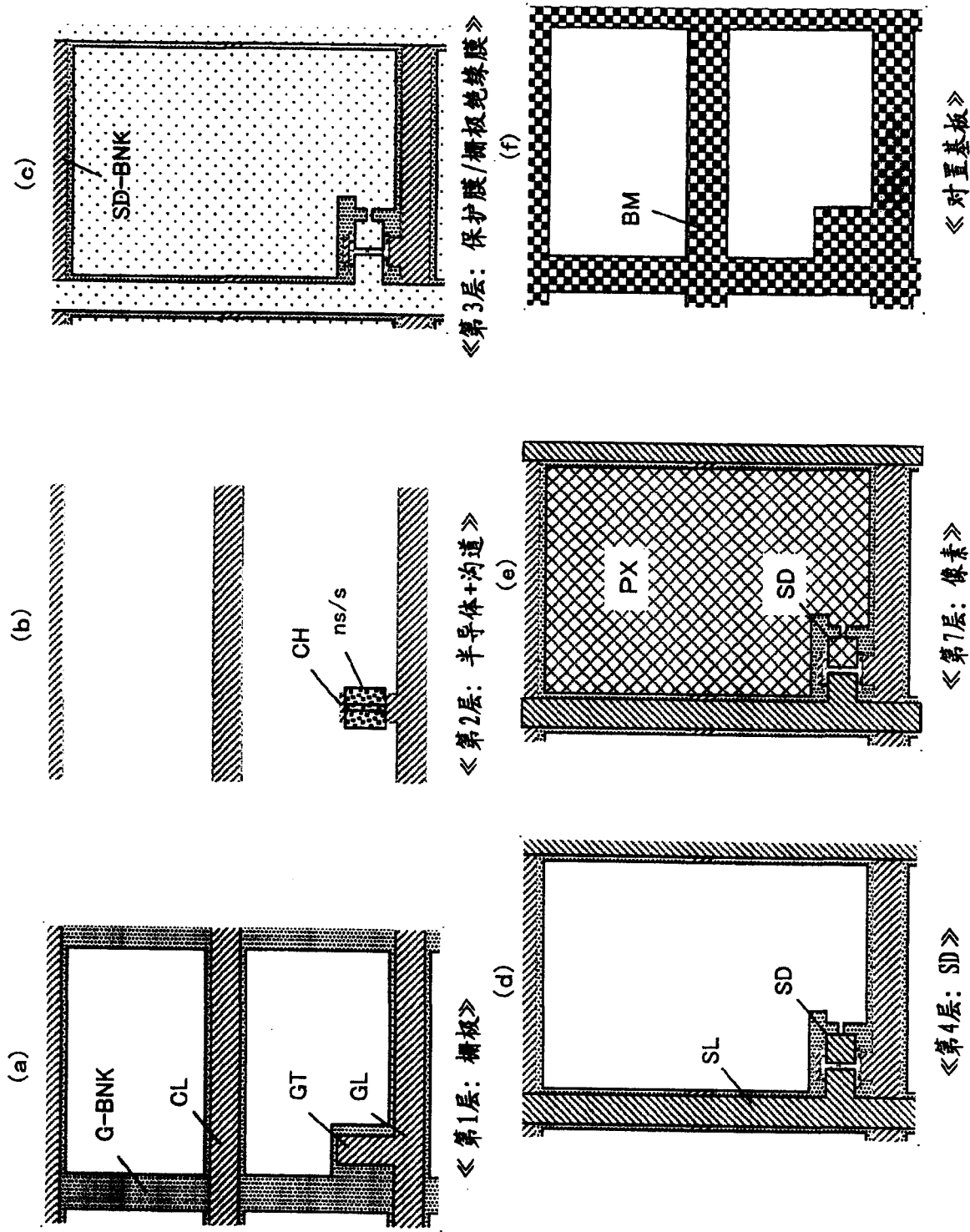


图 20

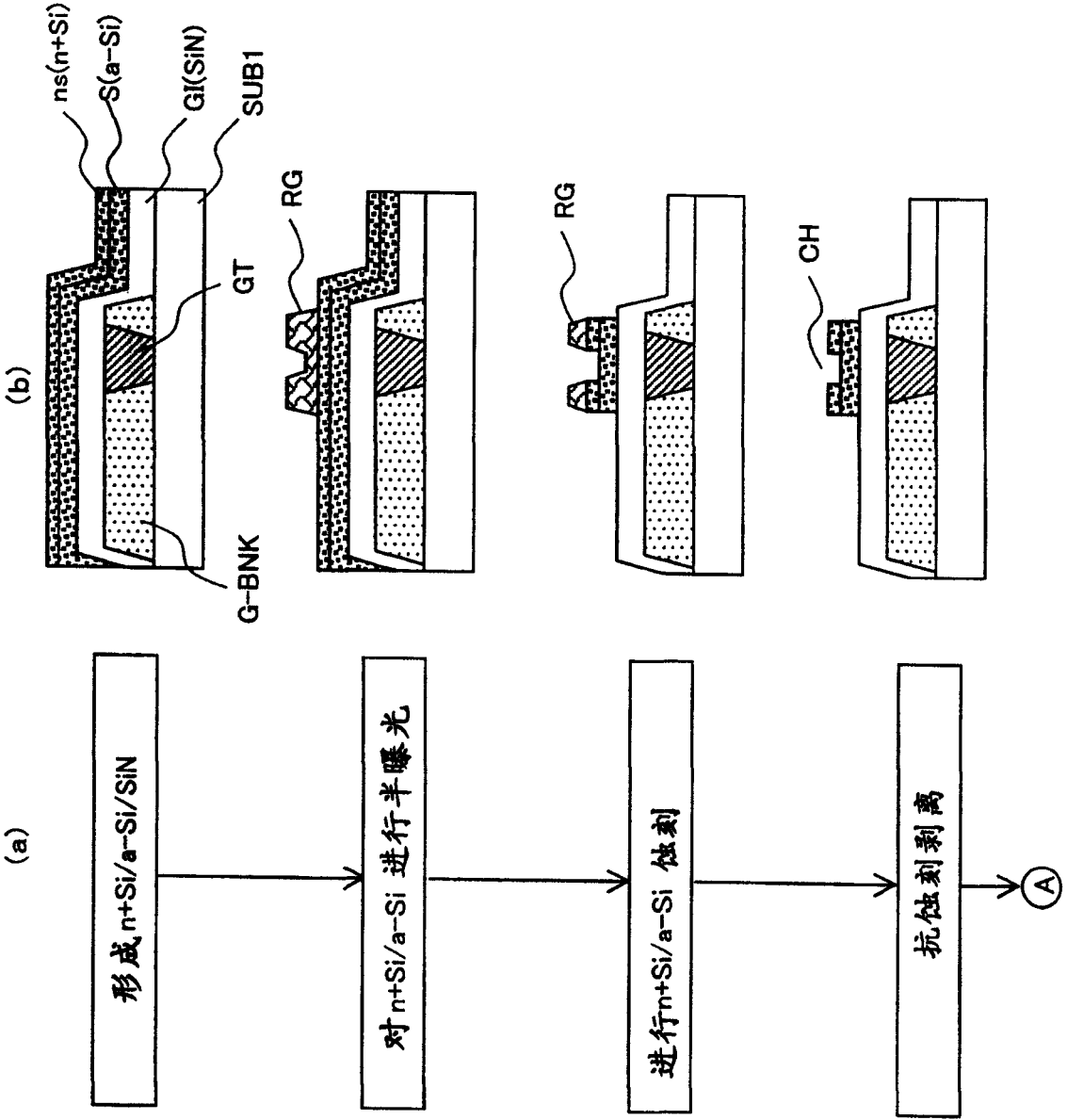
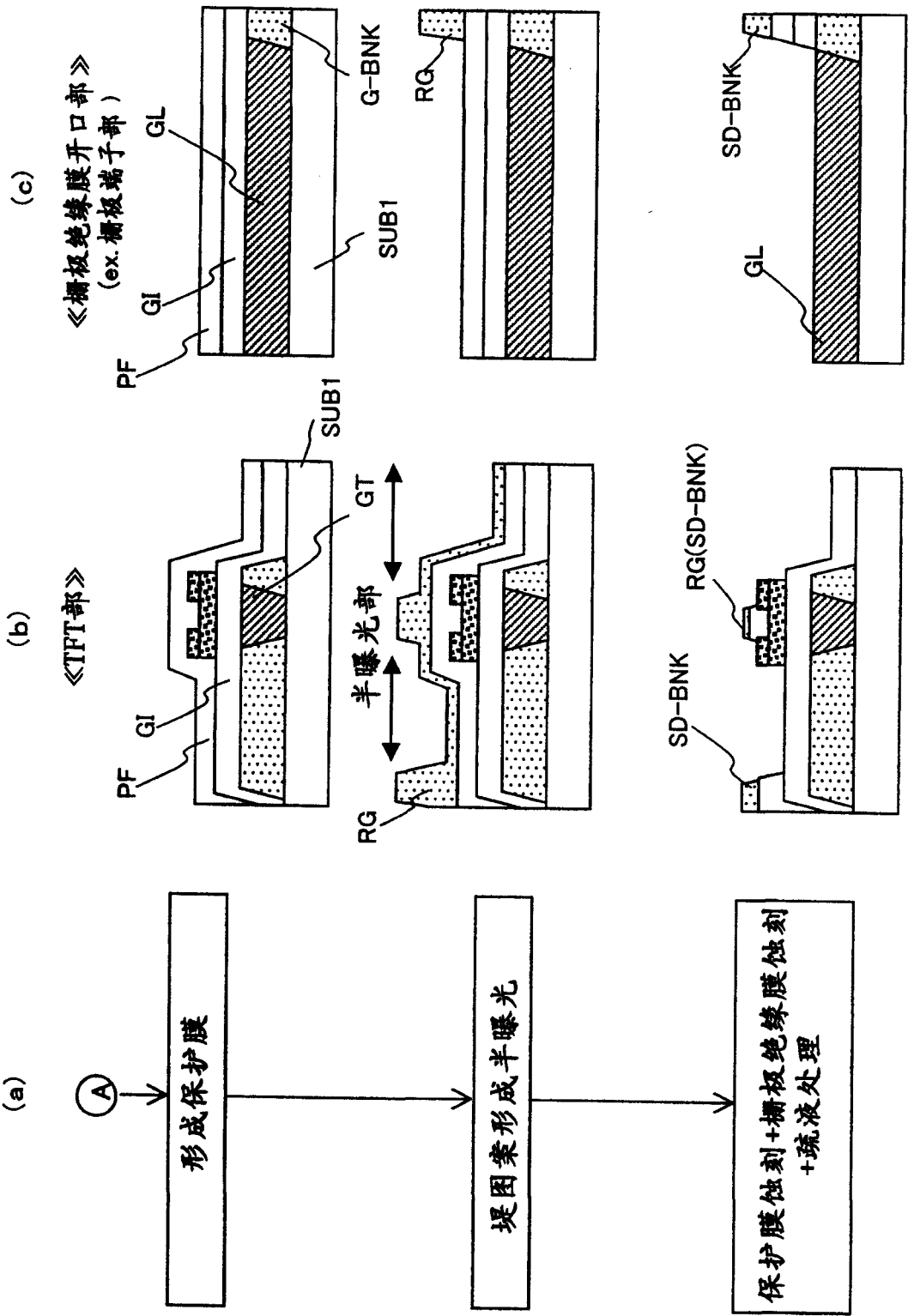
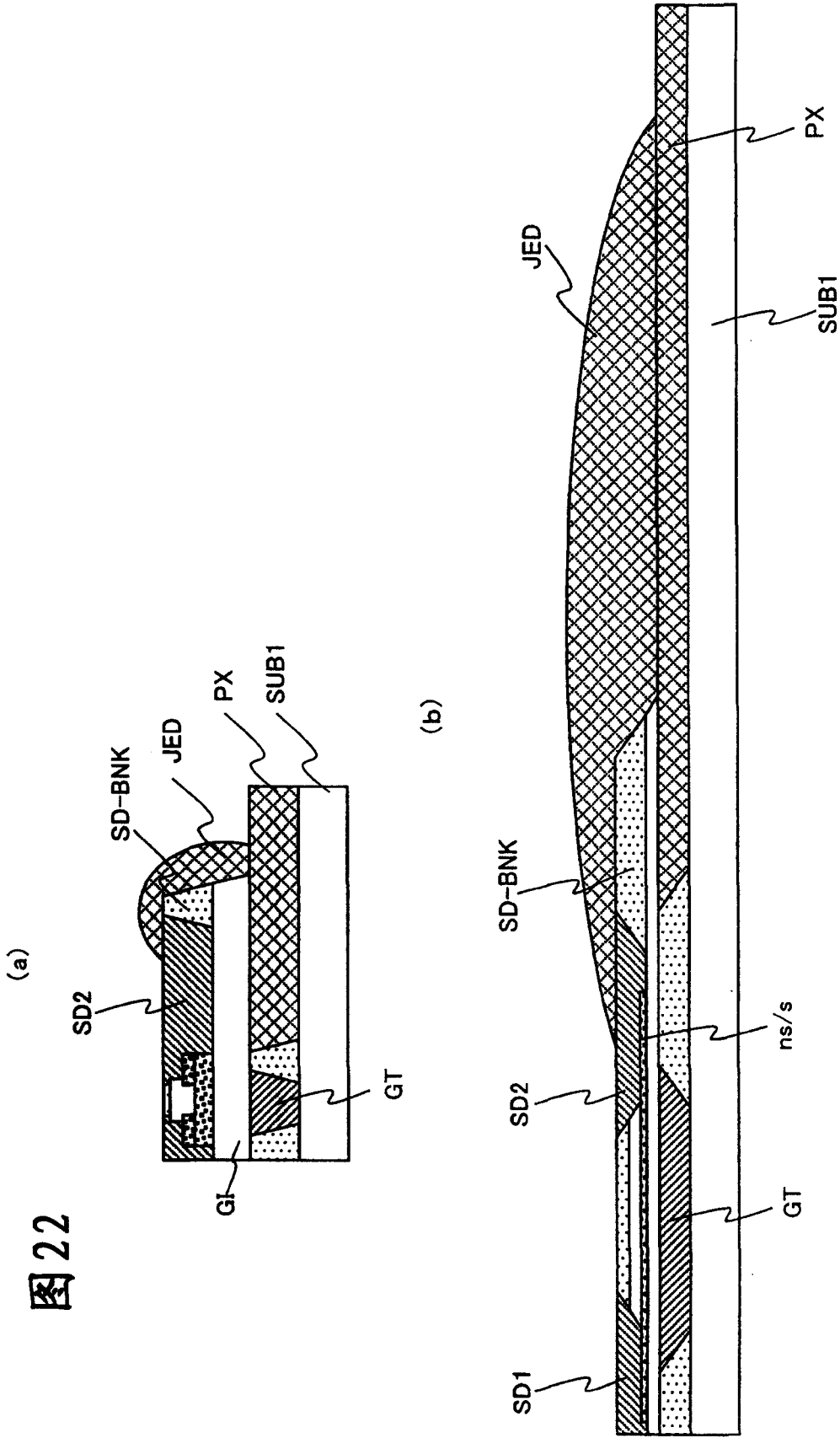
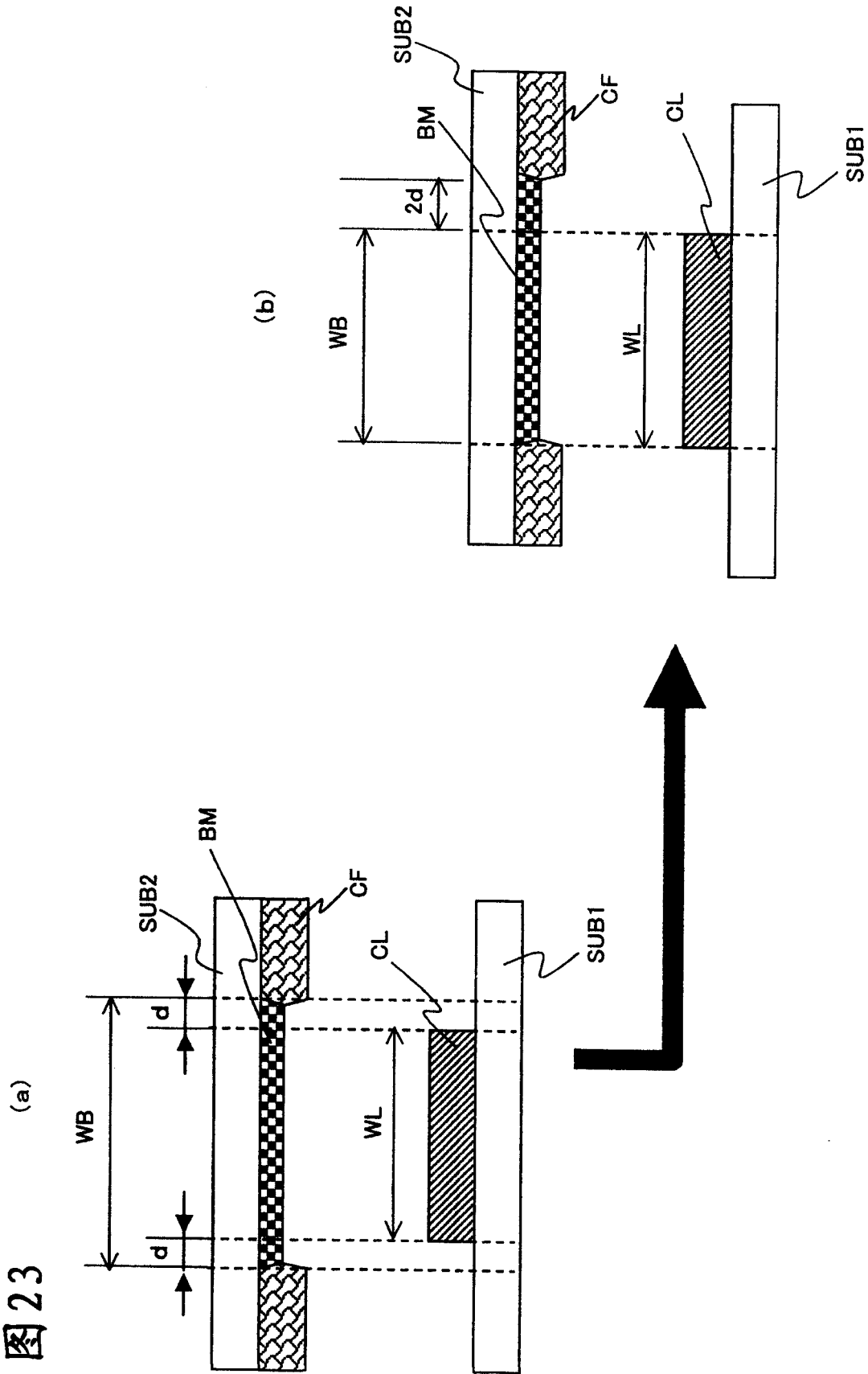
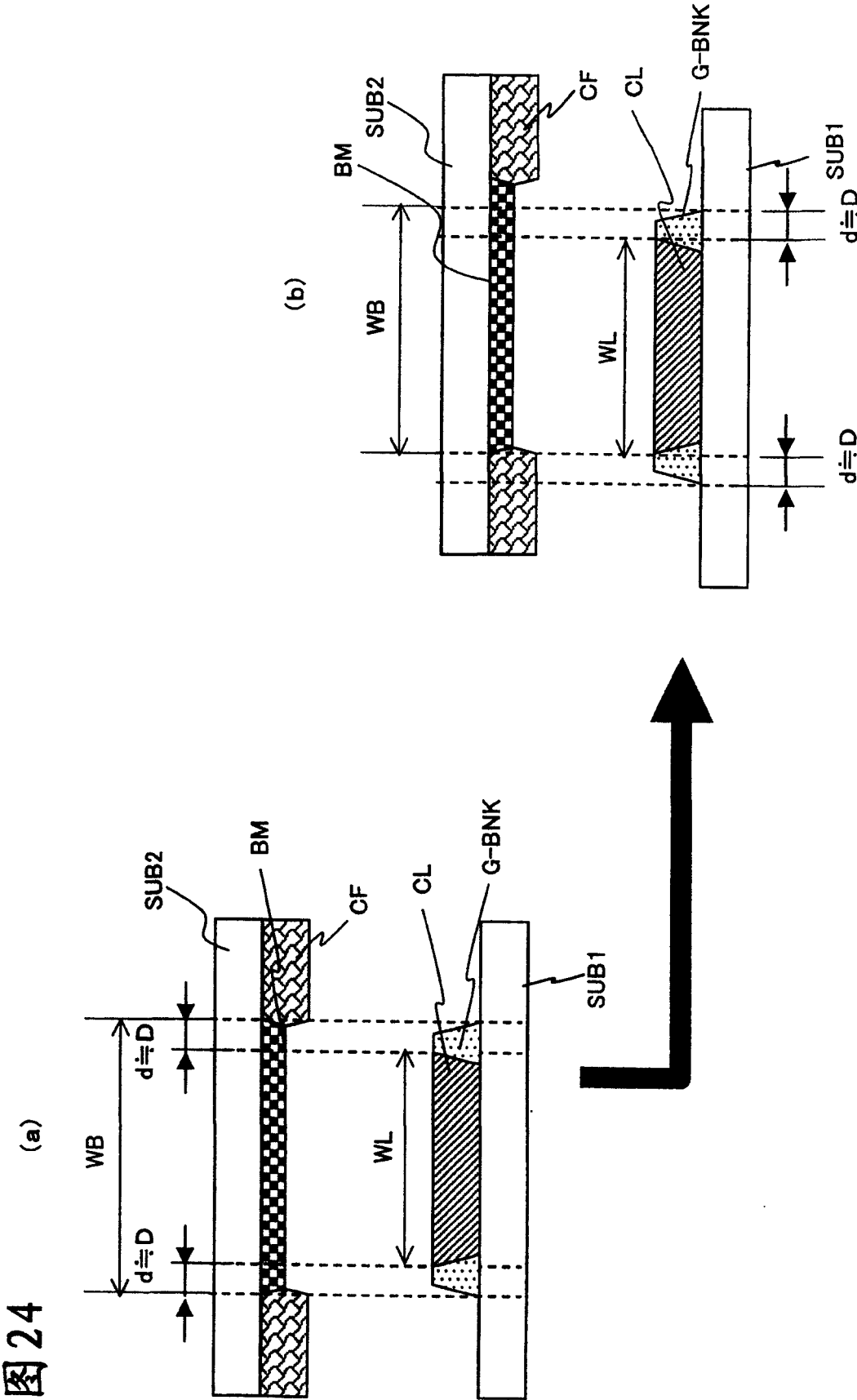


图21









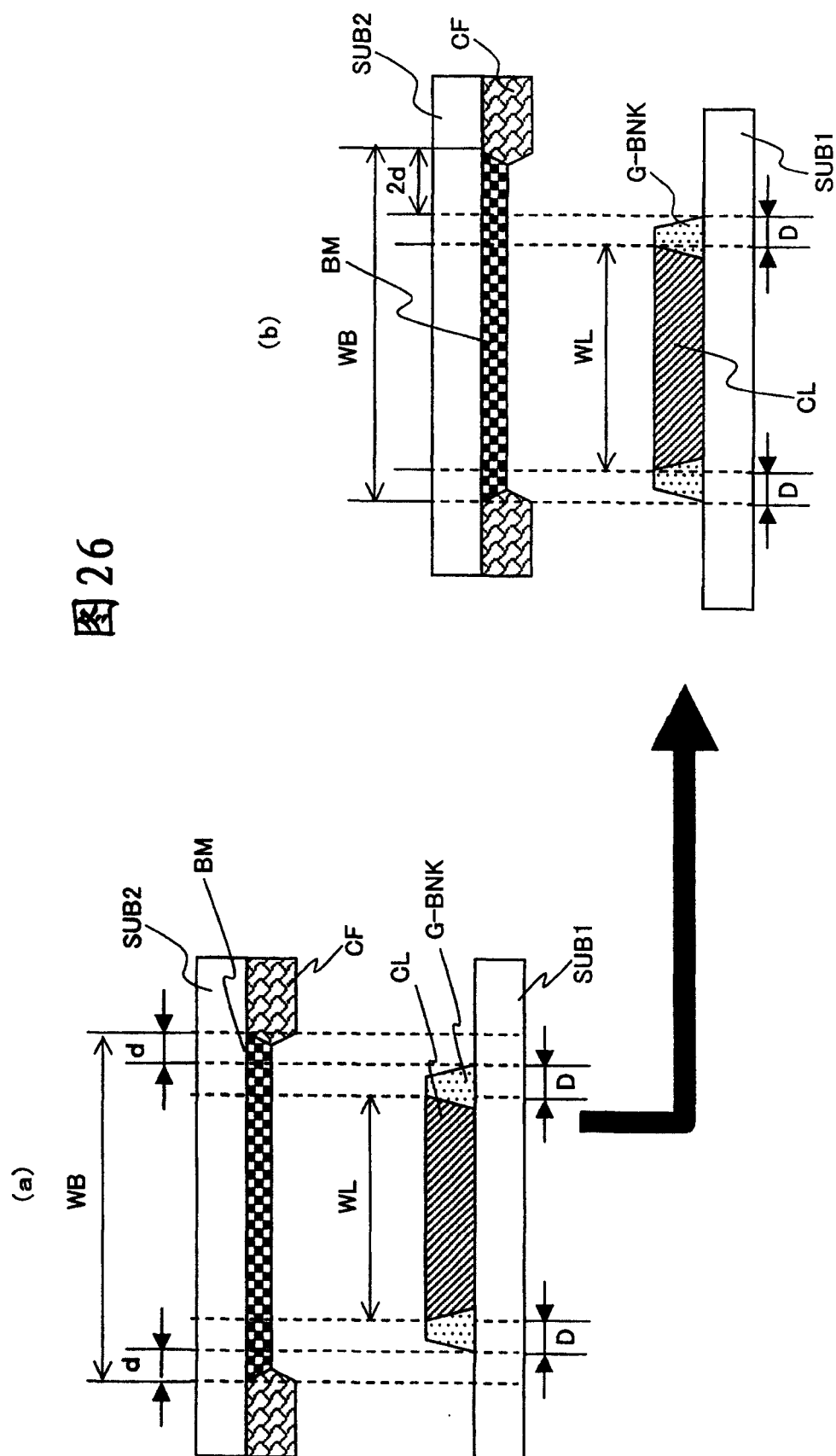


图 27

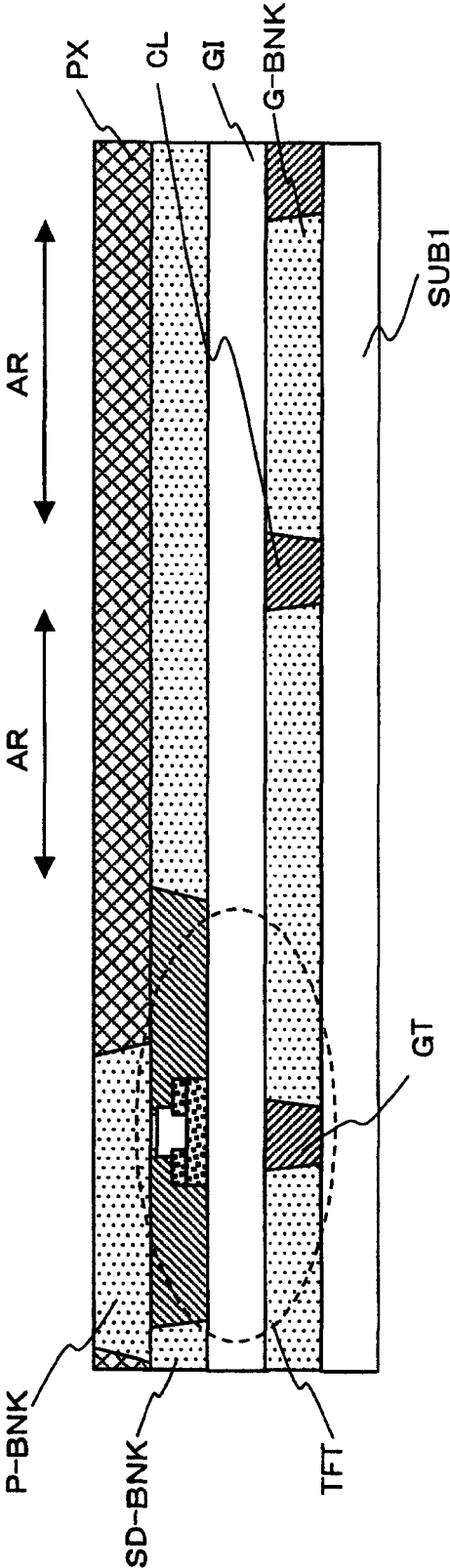
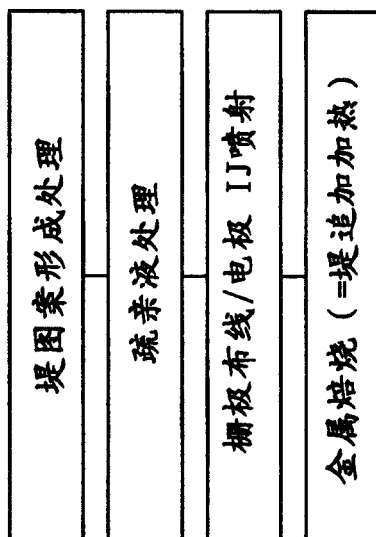


图28



专利名称(译)	液晶显示器		
公开(公告)号	CN101114090A	公开(公告)日	2008-01-30
申请号	CN200610164703.3	申请日	2006-10-20
[标]申请(专利权)人(译)	未来视野股份有限公司		
申请(专利权)人(译)	株式会社未来视野		
当前申请(专利权)人(译)	株式会社未来视野		
[标]发明人	阿部诚 田中勉 津村诚		
发明人	阿部诚 田中勉 津村诚		
IPC分类号	G02F1/1362 G02F1/133		
CPC分类号	G02F1/136213 G02F1/136286 G02F1/133512 G02F2001/136295		
优先权	2006206683 2006-07-28 JP		
其他公开文献	CN100529929C		
外部链接	Espacenet SIPO		

摘要(译)

本发明的课题在于提供一种没有透射率的降低，高亮度的显示质量，成本低的液晶显示器。在第1基板(SUB1)上具有栅极布线(GL)，该栅极布线(GL)局部地形成薄膜晶体管的栅极(GT)，施加扫描信号；栅极绝缘膜(GI)，该栅极绝缘膜(GI)以覆盖栅极布线的方式形成；半导体层(nS/S)，该半导体层(nS/S)呈岛状地形成于栅极绝缘膜上，构成薄膜晶体管的有源层；在上述栅极绝缘膜(GI)上，并且分别与半导体层连接的源极(SD1)和漏极(SD2)；与漏极(SD2)连接的像素电极(PX)，在由绝缘性膜的堤(G - BNK、SD - BNK、P - BNK)围绕的区域内部，通过以喷墨方式涂敷的导电性溶液的焙烧的方式，形成由栅极布线(GL)和栅极(GT)、源极(SD1)和漏极(SD2)，像素电极(PX)，这些堤中的任意者仅仅设置于由设

在第2基板(SUB2)中的挡光膜(BM)隐蔽的区域内部，不设置于显示区域。

