

[51] Int. Cl.

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)

H03M 1/66 (2006.01)



[12] 发 明 专 利 说 明 书

专利号 ZL 200710175209.1

[45] 授权公告日 2010 年 2 月 3 日

[11] 授权公告号 CN 100587557C

[22] 申请日 2007.9.27

[21] 申请号 200710175209.1

[73] 专利权人 北京京东方光电科技有限公司

地址 100176 北京市经济技术开发区西环
中路 8 号

[72] 发明人 李亨均 黄应龙

[56] 参考文献

WO2005078696A1 2005.8.25

CN1877684A 2006.12.13

JP2007072230A 2007.3.20

US20070200815A1 2007. 8. 30

CN1276586A 2000.12.13

审查员 解 飞

[74] 专利代理机构 北京同立钧成知识产权代理有限公司

代理人 刘 芳

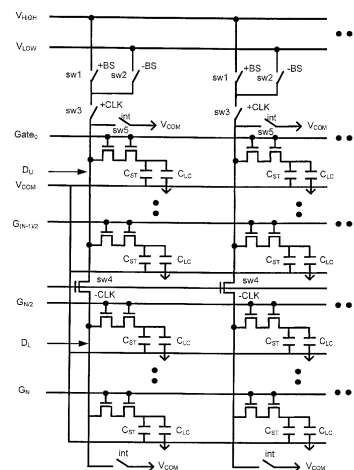
权利要求书 1 页 说明书 5 页 附图 3 页

[54] 发明名称

集成数模转换器的液晶面板

[57] 摘要

本发明涉及一种集成数模转换器的液晶面板，包括充/放电上位电压线、充/放电下位电压线、栅线、数据线和公共电压线，栅线和数据线的交叉处形成薄膜晶体管，所述数据线包括串联的上数据线、第四开关和下数据线，第一开关的一端与所述充/放电上位电压线连接，第二开关的一端与所述充/放电下位电压线连接，第一开关和第二开关的另一端与第三开关的一端连接，第三开关的另一端与所述上数据线连接。本发明将数模转换器集成在液晶面板上，且不再设置输出缓冲器，可以使数据线充电到目标电压值，与现有技术数模转换器和输出缓冲器的技术方案相比，本发明有效解决了电荷分享问题，可以实现高解析度。



1. 一种集成数模转换器的液晶面板，包括充/放电上位电压线、充/放电下位电压线、栅线、数据线和公共电压线，栅线和数据线的交叉处形成薄膜晶体管，其特征在于，所述数据线包括串联的上数据线、第四开关和下数据线，第一开关的一端与所述充/放电上位电压线连接，第二开关的一端与所述充/放电下位电压线连接，第一开关和第二开关的另一端与第三开关的一端连接，第三开关的另一端与所述上数据线连接；所述第一开关采用的开关时序与所述第二开关采用的开关时序频率相同，控制信号相反；所述第三开关采用的时钟时序与所述第四开关采用的时钟时序频率相同，控制信号相反；所述时钟时序的频率是开关时序的频率的二倍。

2. 根据权利要求 1 所述的集成数模转换器的液晶面板，其特征在于，还包括第五开关，所述第五开关的一端与所述上数据线连接，另一端与公共电压线连接。

集成数模转换器的液晶面板

技术领域

本发明涉及一种液晶显示器，特别是一种集成数模转换器的液晶面板。

背景技术

由于有源矩阵液晶显示器 (Active Matrix Liquid Crystal Display, AMLCD) 具有画面清晰、色彩亮丽等特点，渐渐受到广大的消费者欢迎。数模转换器 (Digital to Analogue Converter, DAC) 在 AMLCD 的数据线驱动器中用于执行数模转换功能，数字灰度级的数据传送至数据线驱动器，数据线驱动器通过映射将有关数值传送至数模转换器上的其中一个电压节点，数模转换器通过输出缓冲器 (Output Buffer) 将液晶显示器的亮度调节至可与某一灰度级相匹配的水平。

图 3 为现有技术循环数模转换器和输出缓冲器的电路图，图 4 为图 3 所示电路的时序图。如图 3、图 4 所示，该数模转换器包括：充/放电上位电压 V_{HIGH} 和充/放电下位电压 V_{LOW} 的第一电容 C_1 和第二电容 C_2 ，控制串联输入的数字信号 (digital video) 的两个开关，两个控制电容充/放电的开关和 1 个电路转换之前初始化最终输出电压的开关。连接薄膜晶体管 TFT 栅极的输出缓冲器包括：起输出缓冲器作用的第三电容 C_3 、第四电容 C_4 和相应开关。现有技术上述结构中，由于循环数模转换器中的电容和用于补偿输出缓冲器门限电压 V_{TH} 的电容串联，因此会产生电荷分享 (Charge sharing)。

$$Q_{总} = C_2 \times V_B,$$

在开关 S1、S3 关闭时，结点 B 的电压 V_B 等于结点 C 的电压 V_C

$$\text{有, } C_2 \times V_C + (C_3 + C_4) \times (V_C - (V_C - V_{TH})) = C_2 \times V_B$$

$$\text{则, } V_C = V_B - V_{TH} \times (C_3 + C_4) / C_2$$

这样在目标电压中发生 $V_{TH} \times (C_3 + C_4) / C_2$ 的偏差。在 LCD 驱动电路中，电荷分享是一个严重的潜在问题，致使驱动结点的电压降低，严重时甚至造成电路错误。

发明内容

本发明的目的是提供一种集成数模转换器的液晶面板，利用形成在液晶面板内数据线上的电容构成数模转换器，有效解决现有数模转换器和输出缓冲器技术方案出现的电荷分享问题。

为了实现上述目的，本发明提供了一种集成数模转换器的液晶面板，包括充/放电上位电压线、充/放电下位电压线、栅线、数据线和公共电压线，栅线和数据线的交叉处形成薄膜晶体管，所述数据线包括串联的上数据线、第四开关和下数据线，第一开关的一端与所述充/放电上位电压线连接，第二开关的一端与所述充/放电下位电压线连接，第一开关和第二开关的另一端与第三开关的一端连接，第三开关的另一端与所述上数据线连接；所述第一开关采用的开关时序与所述第二开关采用的开关时序频率相同，控制信号相反；所述第三开关采用的时钟时序与所述第四开关采用的时钟时序频率相同，控制信号相反；所述时钟时序的频率是开关时序的频率的二倍。

其中，还包括第五开关，所述第五开关的一端与所述上数据线连接，另一端与公共电压线连接。

本发明提出了一种集成数模转换器的液晶面板，将数模转换器集成在液晶面板上，且不再设置输出缓冲器，可以使数据线充电到目标电压值。与现有技术数模转换器和输出缓冲器的技术方案相比，本发明有效解决了电荷分享问题，可以实现高解析度。本发明集成数模转换器的液晶面板可以应用于显示装置的驱动模块设计中。

下面通过附图和实施例，对本发明的技术方案做进一步的详细描述。

附图说明

图 1 为本发明集成数模转换器的液晶面板的结构示意图;

图 2 为本发明集成数模转换器的液晶面板的控制时序图;

图 3 为现有技术循环数模转换器和输出缓冲器的电路图;

图 4 为图 3 所示电路的时序图。

具体实施方式

图 1 为本发明集成数模转换器的液晶面板的结构示意图。如图 1 所示,液晶面板包括数个栅线、数据线和公共电压线,栅线和数据线的交叉处形成薄膜晶体管 TFT,各 TFT 具有液晶电容 C_{LC} 和存储电容 C_{ST} 。第一栅线 G_0 、.....、第 $N/2$ 栅线 $G_{N/2}$ 、.....、和第 N 栅线 G_N 与每行各 TFT 的栅极连接,各 TFT 的源极连接数据线,液晶电容 C_{LC} 和存储电容 C_{ST} 的一端连接各 TFT 的漏极,另一端连接公共电压线 V_{COM} 。液晶面板上设置有充/放电上位电压线 V_{HIGH} 和充/放电下位电压线 V_{LOW} ,第一开关 $sw1$ 与充/放电上位电压线 V_{HIGH} 连接,第二开关 $sw2$ 与充/放电下位电压线 V_{LOW} 连接,第四开关 $sw4$ 连接在上数据线 (Data line_upper) D_U 和下数据线 (Data line_lower) D_L 之间,上数据线 D_U 、第四开关 $sw4$ 和下数据线 D_L 串联连接构成本发明数据线,第三开关 $sw3$ 的上端与第一开关 $sw1$ 和第二开关 $sw2$ 的输出端连接,下端与数据线的上数据线 D_U 连接,第五开关 $sw5$ 连接在第三开关 $sw3$ 的下端与公共电压线 V_{COM} 之间,起初始化复位功能。

图 2 为本发明集成数模转换器的液晶面板的控制时序图。如图 1、图 2 所示,与充/放电上位电压线 V_{HIGH} 连接的第一开关 $sw1$ 采用正开关时序+BS 控制,与充/放电下位电压线 V_{LOW} 连接的第二开关 $sw2$ 采用负开关时序-BE 控制,正开关时序+BS 与负开关时序-BE 的频率相同,控制信号正好相反;第三开关 $sw3$ 采用正时钟时序+CLK 控制,第四开关 $sw4$ 采用负时钟时序-CLK 控制,正时钟时序+CLK 与负时钟时序-CLK 的频率相同,控制信号正好相反,但正时钟

时序+CLK 和负时钟时序-CLK 的频率是正开关时序+BS 和负开关时序-Bs 的频率的二倍；第五开关 sw5 采用起始时序 int 控制，使第五开关 sw5 实现初始化复位功能。

本发明的工作过程为：第一栅线 G_0 输出有效信号之前，根据输入的一系列视频信号，本发明液晶面板上集成的数模转换器工作。根据起始时序 int 输出高电平脉冲，第五开关 sw5 闭合后断开，实现初始化复位；之后，正开关时序+BS 和正时钟时序+CLK 为高电平，第一开关 sw1 和第三开关 sw3 闭合，充/放电上位电压线 V_{HIGH} 上的电压传送到上数据线 D_U 上，使上数据线 D_U 和公共电压线 V_{COM} 之间形成的电容处于充电状态；在正开关时序+BS 进行到 1/2 时，正时钟时序+CLK 变为低电平，负时钟时序-CLK 变为高电平，第三开关 sw3 断开，第四开关 sw4 闭合，上述已充电电容的电压传送到下数据线 D_L 上，使下数据线 D_L 和公共电压线 V_{COM} 之间形成的电容处于充电状态。在同一时刻，正开关时序+BS 变为低电平，负开关时序-Bs 变为高电平，正时钟时序+CLK 变为高电平，负时钟时序-CLK 变为低电平，第二开关 sw2 和第三开关 sw3 闭合，充/放电下位电压线 V_{LOW} 上的电压传送到上数据线 D_U 上，使上数据线 D_U 和公共电压线 V_{COM} 之间形成的电容处于充电状态；在负开关时序-Bs 进行到 1/2 时，正时钟时序+CLK 变为低电平，负时钟时序-CLK 变为高电平，第三开关 sw3 断开，第四开关 sw4 闭合，上述已充电电容的电压传送到下数据线 D_L 上，使下数据线 D_L 和公共电压线 V_{COM} 之间形成的电容处于充电状态。最后根据第一栅线 G_0 的有效信号输入到像素中。

由此可看出，与充/放电上位电压 V_{HIGH} 和充/放电下位电压 V_{LOW} 连接的第一开关 sw1 和第二开关 sw2 首先把输入的充/放电上位电压 V_{HIGH} 和充/放电下位电压 V_{LOW} 传送到构成电容的上数据线 D_U 上，由于第三开关 sw3 和第四开关 sw4 以两倍时钟频率进行开启/关闭，首先使上数据线 D_U 和公共电压线 V_{COM} 处于充电状态，然后是下数据线 D_L 和公共电压线 V_{COM} 处于充电状态，在第四开关 sw4 的控制下，上数据线 D_U 和下数据线 D_L 分享电荷，最终使上数据线 D_U 和下数据

线 D_L 充入目标电压值。本发明上述技术方案将数模转换器集成在液晶面板上，且不再设置输出缓冲器，可以使数据线充电到目标电压值。与现有技术数模转换器和输出缓冲器的技术方案相比，本发明有效解决了电荷分享问题，可以实现高解析度。

本发明上述技术方案中，电容形成在上数据线和公共电压线、下数据线和公共电压线之间，在实际使用中还可以有多种实施方案，例如，电容可以形成在数据线和彩膜基板上的公共电压线之间，电容也可以形成在数据线和栅线之间，上述电容可在设计驱动模块时根据不同驱动条件和制造工艺形成。

最后应说明的是：以上实施例仅用以说明本发明的技术方案而非限制，尽管参照较佳实施例对本发明进行了详细说明，本领域的普通技术人员应当理解，可以对本发明的技术方案进行修改或者等同替换，而不脱离本发明技术方案的精神和范围。

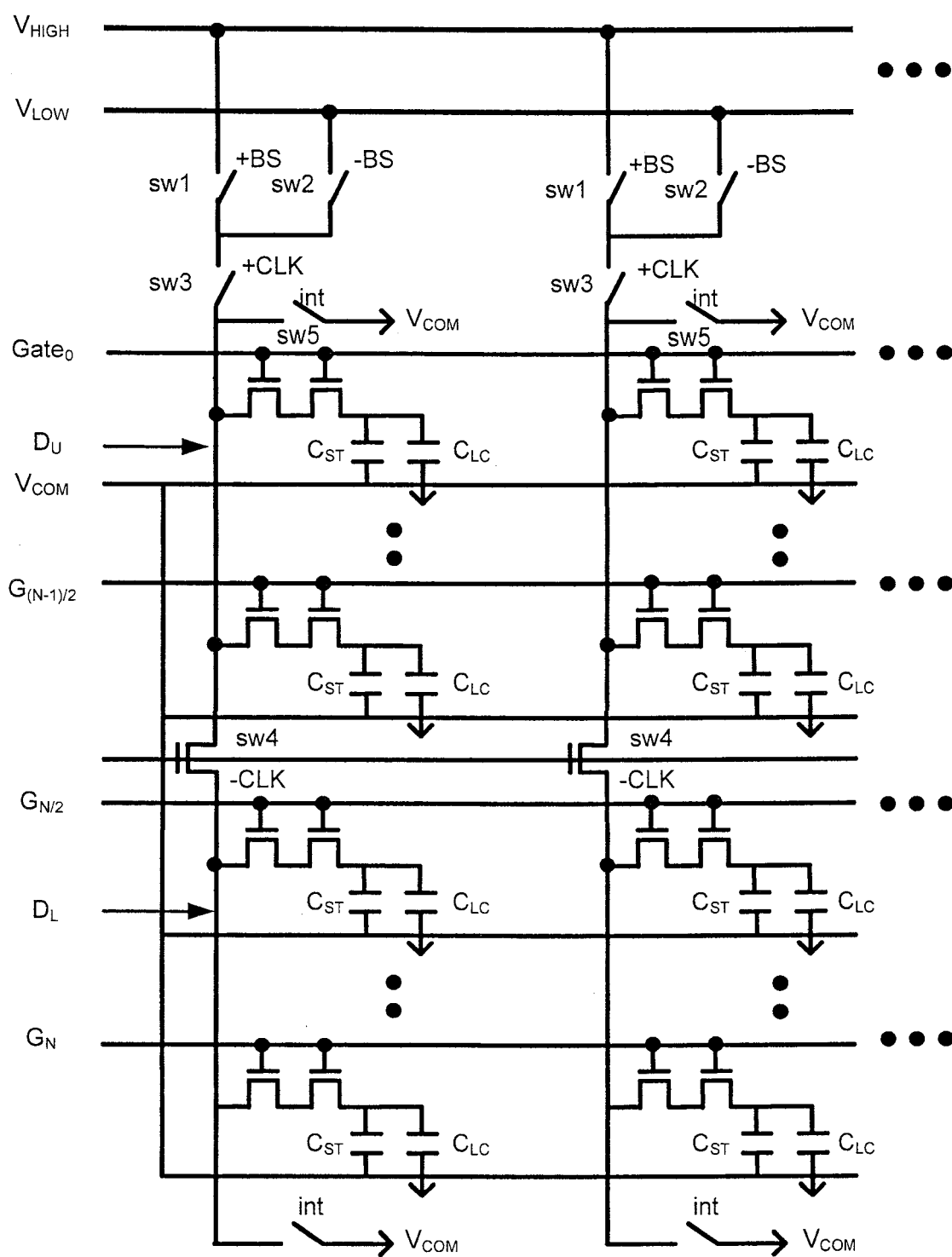


图1

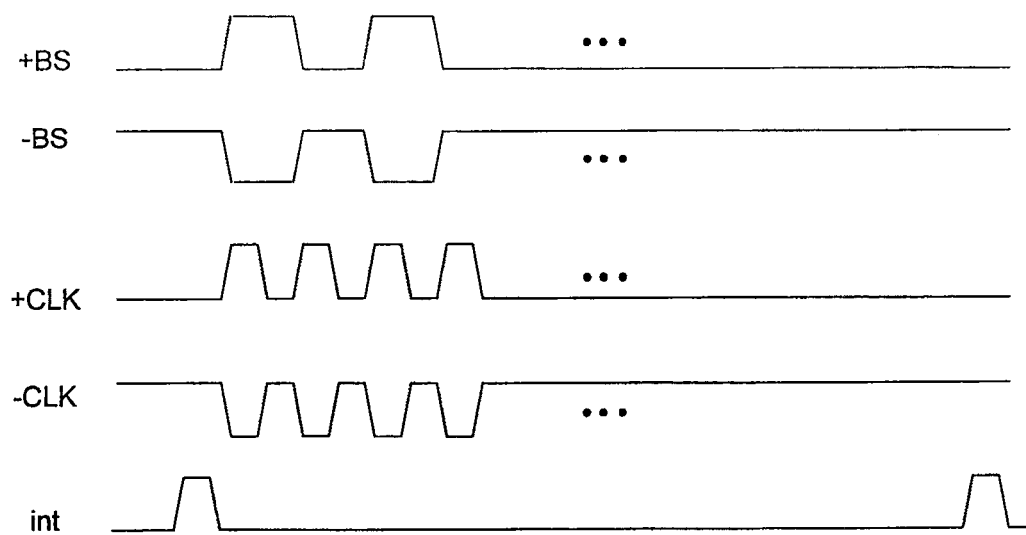


图2

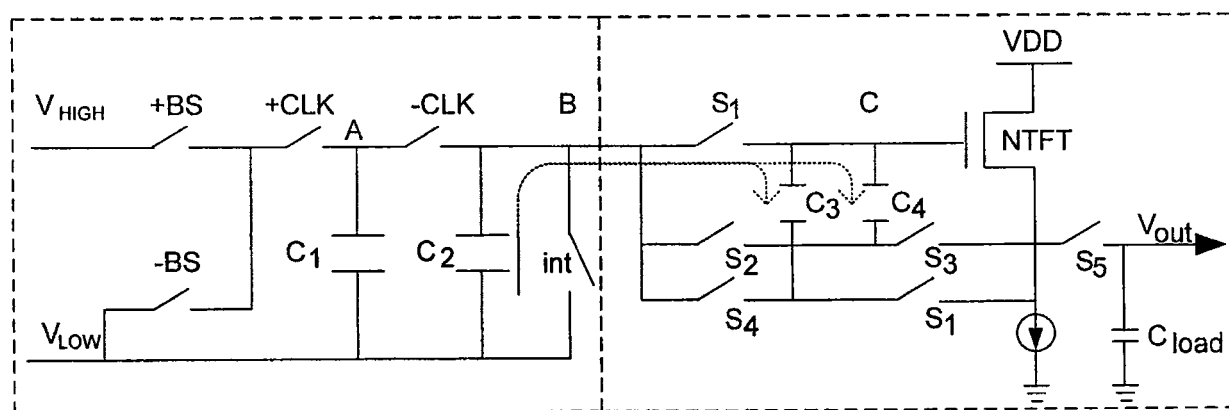


图3

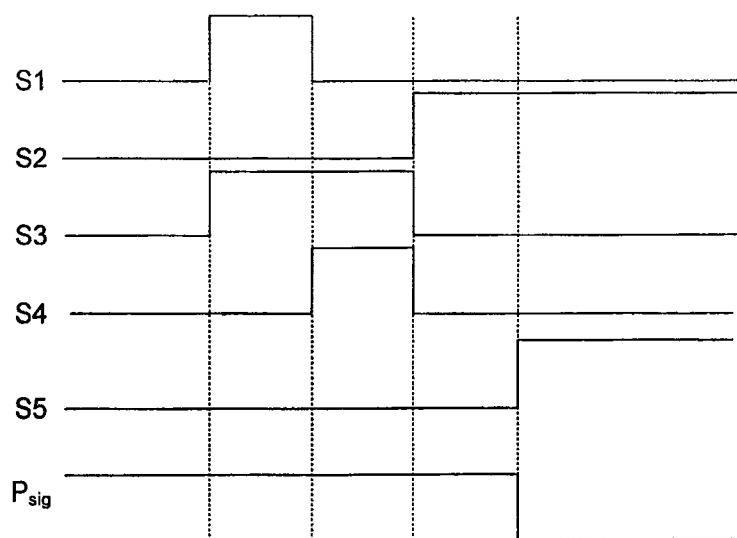


图4

专利名称(译)	集成数模转换器的液晶面板		
公开(公告)号	CN100587557C	公开(公告)日	2010-02-03
申请号	CN200710175209.1	申请日	2007-09-27
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
[标]发明人	李亨均 黄应龙		
发明人	李亨均 黄应龙		
IPC分类号	G02F1/133 G09G3/36 H03M1/66		
代理人(译)	刘芳		
审查员(译)	解飞		
其他公开文献	CN101398554A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种集成数模转换器的液晶面板，包括充/放电上位电压线、充/放电下位电压线、栅线、数据线和公共电压线，栅线和数据线的交叉处形成薄膜晶体管，所述数据线包括串联的上数据线、第四开关和下数据线，第一开关的一端与所述充/放电上位电压线连接，第二开关的一端与所述充/放电下位电压线连接，第一开关和第二开关的另一端与第三开关的一端连接，第三开关的另一端与所述上数据线连接。本发明将数模转换器集成在液晶面板上，且不再设置输出缓冲器，可以使数据线充电到目标电压值，与现有技术数模转换器和输出缓冲器的技术方案相比，本发明有效解决了电荷分享问题，可以实现高解析度。

