

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/1362 (2006.01)
H01L 27/12 (2006.01)



[12] 实用新型专利说明书

专利号 ZL 200820155430.0

[45] 授权公告日 2009 年 8 月 12 日

[11] 授权公告号 CN 201289563Y

[22] 申请日 2008.11.17

[21] 申请号 200820155430.0

[73] 专利权人 上海广电光电子有限公司

地址 200233 上海市徐汇区宜山路 757 号三
楼

[72] 发明人 秦丹丹

[74] 专利代理机构 上海申汇专利代理有限公司

代理人 白璧华

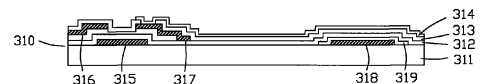
权利要求书 1 页 说明书 5 页 附图 2 页

[54] 实用新型名称

液晶显示面板

[57] 摘要

本实用新型公开了一种液晶显示面板，包括一彩膜基板：包括第一基底，所述第一基底上形成有共通电极；一阵列基板：包括第二基底，所述第二基底上依次形成有第一金属层，栅极绝缘层，钝化层以及像素电极，所述第一金属层上形成有栅极和公共电极；其中，所述阵列基板上还形成有压电层，所述压电层位于所述公共电极的上方。本实用新型提供的液晶显示面板可以补偿储存电容，提高画面显示品质。



1、液晶显示面板，包括：

一彩膜基板：包括第一基底，所述第一基底上形成有共通电极；

一阵列基板：包括第二基底，所述第二基底上依次形成有第一金属层，栅极绝缘层，钝化层以及像素电极，所述第一金属层上形成有栅极和公共电极；

其特征在于，所述阵列基板上还形成有压电层，所述压电层位于所述公共电极的上方。

2、如权利要求1所述的液晶显示面板，其特征在于，所述压电层位于第一金属层和栅极绝缘层间。

3、如权利要求1所述的液晶显示面板，其特征在于，所述压电层位于栅极绝缘层和钝化层间。

4、如权利要求1所述的液晶显示面板，其特征在于，所述压电层位于钝化层和像素电极间。

5、如权利要求1—4任一项所述的液晶显示面板，其特征在于，所述压电材料为压电陶瓷、强介电陶瓷或压电高分子。

液晶显示面板

技术领域

本实用新型涉及一种液晶显示面板，尤其涉及一种能改善画面显示品质的液晶显示面板。

背景技术

液晶显示器 (liquid crystal display, LCD) 是目前最被广泛使用的一种平面显示器，具有低功耗、外型薄、重量轻以及低驱动电压等特征。一般而言，LCD 的显示区域包含多个子像素区域，每个子像素区域一般为两条栅极线 (gate line, 又称扫描线) 与两条数据线 (data line) 交叉所定义的矩形或者其他形状区域，其内设置有薄膜晶体管 (TFT) 以及像素电极，薄膜晶体管充当开关元件。通过在像素中设置 TFT 形成有源矩阵液晶显示器，适合大画面、高分辨率、多灰度的液晶显示元件。

图 1 为一现有技术的液晶显示面板的结构示意图。该液晶显示面板包括一阵列基板 110、一与该阵列基板相对设置的彩膜基板 120 和一位于该两个基板之间的液晶层 130、一扫描驱动电路 (未示出) 和一数据驱动电路 (未示出)。

该阵列基板 110 包括一第一基底 111，一栅极绝缘层 112，一钝化层 113，由多个栅极 115、源极 116 和漏极 117 构成的多个薄膜晶体管，多个像素电极 114 和多个公共电极 118。其中多个像素电极 114、多个公共电极 118 及其间的栅极绝缘层 112 和钝化层 113 共同构成多个储存电容 C_s 。

该彩膜基板包括一第二基底 121 和一共通电极 122。

该阵列基板 110 和该彩膜基板 120 的公共电极电连接，阵列基板的像素电极 114、彩膜基板的共通电极 122 及位于其间的液晶分子 130 共同构成液晶电容 CLC。

请一并参阅图 2，是该液晶显示面板中一像素单元的等效电路图。其中相邻两条栅极线 G_n 、 G_{n+1} 和相邻两条数据线 D_n 、 D_{n+1} 交叉所限定的区域为该像素区。 C_{gd} 为该薄膜晶体管的栅极 115 与漏极 117 之间的寄生电容，COM 为公共电极。

薄膜晶体管的寄生电容 C_{gd} 会在该薄膜晶体管关闭时，产生一馈通电压

(Feed-through Voltage, VFD) 到该像素电极, 使该像素电极的电压发生扭曲。该馈通电压 VFD 可表示为:

$$V_{FD} = \frac{C_{gd}}{C_{gd} + C_{LC} + C_s} \Delta V$$

其中 ΔV 为晶体管打开与关闭时栅极上电压的变化。

该馈通电压使该像素电极的电压下降, 目前一般采用下调公共电压的方法来克服该像素电极的电压下降。然而, 由于液晶分子的介电常数随着其两端电压的增大而增大, 因而液晶电容 CLC 的电容值会随着其两端电压的增大而增大, 使得不同灰阶下的 VFD 大小不同, 从而使得该公共电压的下调量无法确定。目前, 该公共电压的下调量是通过一中间灰阶电压产生的 VFD 而确定, 该下调量并不能符合中间灰阶以外的其它灰阶, 导致该液晶面板的画面品质较差。

实用新型内容

本实用新型所要解决的技术问题是提供一种液晶显示面板, 可以补偿储存电容, 提高画面显示品质。

本实用新型为解决上述技术问题而采用的技术方案是提供一种液晶显示面板, 包括:

一彩膜基板: 包括第一基底, 所述第一基底上形成有共通电极;

一阵列基板: 包括第二基底, 所述第二基底上依次形成有第一金属层, 栅极绝缘层, 钝化层以及像素电极, 所述第一金属层上形成有栅极和公共电极;

其中, 所述阵列基板上还形成有压电层, 所述压电层位于所述公共电极的上方。

上述的液晶显示面板, 其中, 所述压电层位于第一金属层和栅极绝缘层间。

上述的液晶显示面板, 其中, 所述压电层位于栅极绝缘层和钝化层间。

上述的液晶显示面板, 其中, 所述压电层位于钝化层和像素电极间。

上述的液晶显示面板, 其中, 所述压电材料为压电陶瓷、强介电陶瓷或压电高分子。

本实用新型对比现有技术有如下的有益效果: 本实用新型提供的液晶显示面板, 由于在公共电极的上方形形成有压电层, 相当于在现有储存电容上又串联了一个补偿电容, 该补偿电容的电容值随着该像素电极和该公共电极之间电压差的增大而减小,

因此该补偿电容可减小液晶电容 CLC 随电压差的变化量，从而使不同灰阶电压产生的馈通电压 VFD 基本相同，进而可确定该公共电压 V_{com} 的下调量，提高画面显示品质。

附图说明

图 1 是一种现有技术的液晶显示面板的结构示意图。

图 2 是图 1 所示液晶显示面板中一像素单元的等效电路图。

图 3 是本发明第一实例中阵列基板的结构示意图。

图 4 是图 3 所示液晶显示面板中一像素单元的等效电路图。

图 5 是本发明第二实例中阵列基板的结构示意图。

图 6 是本发明第三实例中阵列基板的结构示意图。

图中：

| | | |
|-----------|-----------|-----------|
| 110 阵列基板 | 111 第一基底 | 112 栅极绝缘层 |
| 113 钝化层 | 114 像素电极 | 115 栅极 |
| 116 源极 | 117 漏极 | 118 公共电极 |
| 120 彩膜基板 | 121 第二基底 | 122 共通电极 |
| 130 液晶分子 | C1c 液晶电容 | Cs 储存电容 |
| Cp 补偿电容 | Cgd 寄生电容 | 310 阵列基板 |
| 311 第一基底 | 312 栅极绝缘层 | 313 钝化层 |
| 314 像素电极 | 315 栅极 | 316 源极 |
| 317 漏极 | 318 公共电极 | 319 压电层 |
| 510 阵列基板 | 511 第一基底 | 512 栅极绝缘层 |
| 513 钝化层 | 514 像素电极 | 515 栅极 |
| 516 源极 | 517 漏极 | 518 公共电极 |
| 519 压电层 | 610 阵列基板 | 611 第一基底 |
| 612 栅极绝缘层 | 613 钝化层 | 614 像素电极 |
| 615 栅极 | 616 源极 | 617 漏极 |
| 618 公共电极 | 619 压电层 | |

具体实施方式

下面结合附图和实施例对本实用新型作进一步的描述。

图 3 是本发明第一实例中阵列基板的结构示意图。

请参见图 3，本实施例中液晶显示面板的阵列基板 310 包括一第一基底 311，一栅极绝缘层 312，一钝化层 313，一压电层 319，由多个栅极 315、源极 316 和漏极 317 构成的多个薄膜晶体管，多个像素电极 314 和多个公共电极 318。该压电层 319 位于该公共电极 318 和该栅极绝缘层 312 之间。该像素电极 314、该公共电极 318 和位于其间的压电层 319、栅极绝缘层 312 和钝化层 313 构成多个串联的补偿电容和储存电容。

该压电层 319 的材料可以为压电陶瓷、强介电陶瓷或压电高分子。该压电层 319 的介电常数随着该像素电极 314 和该公共电极 318 之间电压差的增大而减小，使该补偿电容的电容值随着该像素电极和该公共电极之间电压差的增大而减小。

图 4 是图 3 所示液晶显示面板中一像素单元的等效电路图，请继续参见图 4，是该液晶显示中一像素单元的等效电路图。其中相邻两条栅极线 G_n 、 G_{n+1} 和相邻两条数据线 D_n 、 D_{n+1} 交叉所限定的区域为该像素区。CLC 表示液晶电容， C_p 表示补偿电容， C_s 表示储存电容， C_{gd} 表示该薄膜晶体管的栅极 315 与漏极 317 之间的寄生电容。

该薄膜晶体管在关闭时产生的馈通电压 VFD 可表示为：

$$V_{FD} = \frac{C_{gd}}{C_{gd} + C_{LC} + \frac{1}{1/C_s + 1/C_p}} \Delta V$$

其中 ΔV 为晶体管打开与关闭时栅极上电压的变化。

相较于现有技术，该阵列基板 310 进一步包括与该储存电容 C_s 串联的补偿电容 C_p ，该补偿电容的电容值随着该像素电极 314 和该公共电极 318 之间电压差的增大而减小。由于该液晶电容 CLC 的电容值随着该像素电极 314 和公共电极 318 之间电压差的增大而增大，因此该补偿电容 C_p 可减小该液晶电容 CLC 随电压差的变化量，且通过选择该压电层 319 的材料可使 C_p 、 C_s 、CLC 的总电容值在电压差变化时基本保持不变，从而使不同灰阶电压产生的馈通电压 VFD 基本相同，进而可确定该公共电压 V_{com} 的下调量，提高液晶显示面板的画面显示品质。

图 5 是本发明第二实例中阵列基板的结构示意图。

请参见图 5，实施例二和实施例一的差别在于本实施例中压电层 519 位于该该栅极绝缘层 512 和该钝化层 513 之间。请参见图 5，本实施例中液晶显示面板的阵列基板 510 包括一第一基底 511，一栅极绝缘层 512，一钝化层 513，一压电层 519，由多个栅极 515、源极 516 和漏极 517 构成的多个薄膜晶体管，多个像素电极 514 和多个公共电极 518。该压电层 519 位于该该栅极绝缘层 512 和该钝化层 513 之间。该像素电极 514、该公共电极 518 和位于其间的栅极绝缘层 512、压电层 519 和钝化层 513 构成多个串联的补偿电容和储存电容。

图 6 是本发明第三实例中阵列基板的结构示意图。

请参见图 6，实施例三和实施例一，二的差别在于本实施例中压电层 619 位于该该钝化层 613 和该像素电极 614 之间。请参见图 6，本实施例中液晶显示面板的阵列基板 610 包括一第一基底 611，一栅极绝缘层 612，一钝化层 613，一压电层 619，由多个栅极 615、源极 616 和漏极 617 构成的多个薄膜晶体管，多个像素电极 614 和多个公共电极 618。该压电层 619 位于该该钝化层 613 和该像素电极 614 之间。该像素电极 614、该公共电极 618 和位于其间的栅极绝缘层 612、钝化层 613 和压电层 619 构成多个串联的补偿电容和储存电容。

虽然本实用新型已以较佳实施例揭示如上，然其并非用以限定本实用新型，任何本领域技术人员，在不脱离本实用新型的精神和范围内，当可作些许的修改和完善，因此本实用新型的保护范围当以权利要求书所界定的为准。

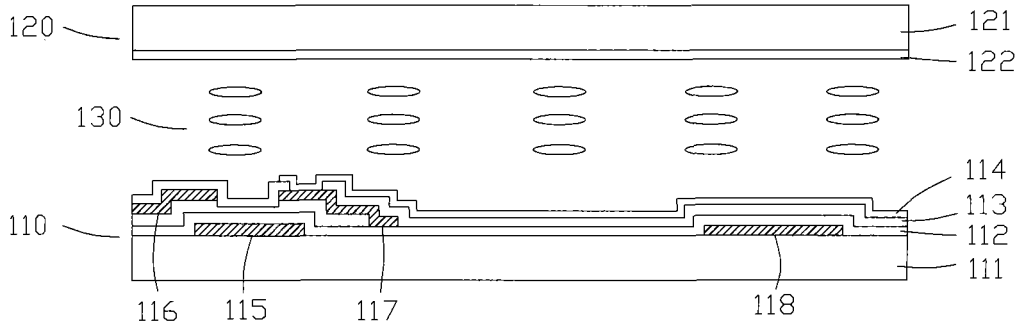


图 1

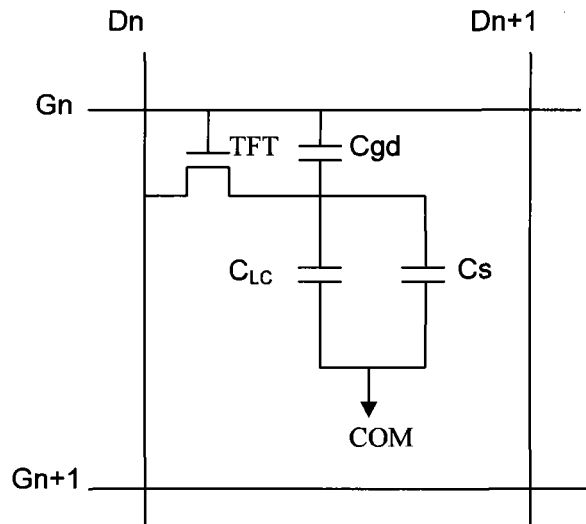


图 2

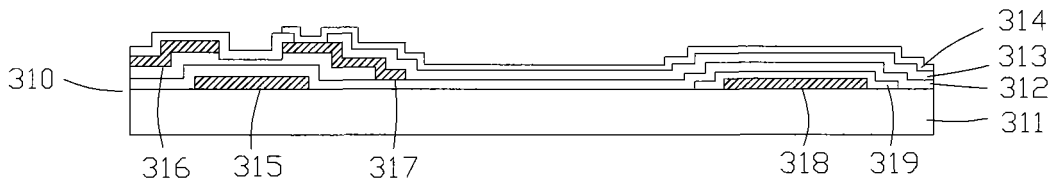


图 3

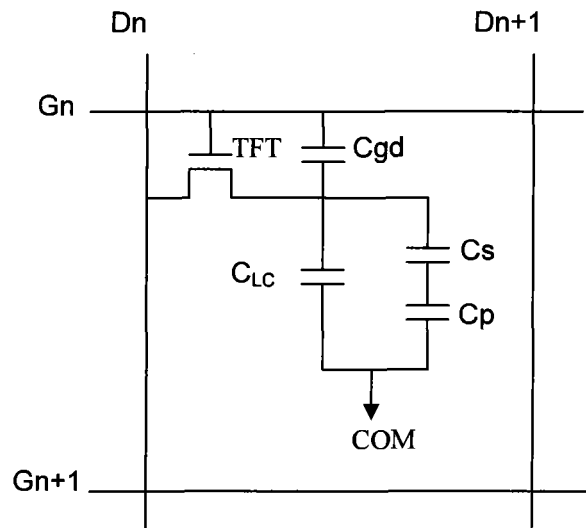


图 4

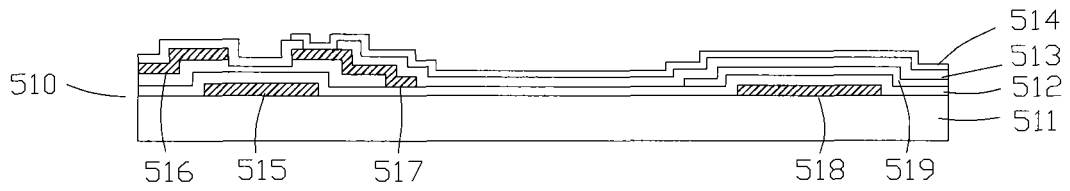


图 5

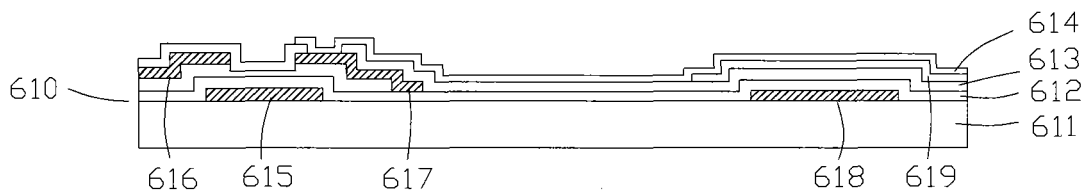


图 6

| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 液晶显示面板 | | |
| 公开(公告)号 | CN201289563Y | 公开(公告)日 | 2009-08-12 |
| 申请号 | CN200820155430.0 | 申请日 | 2008-11-17 |
| [标]申请(专利权)人(译) | 上海广电光电子有限公司 | | |
| 申请(专利权)人(译) | 上海广电光电子有限公司 | | |
| 当前申请(专利权)人(译) | 南京中电熊猫液晶显示科技有限公司 | | |
| [标]发明人 | 秦丹丹 | | |
| 发明人 | 秦丹丹 | | |
| IPC分类号 | G02F1/1362 H01L27/12 | | |
| 外部链接 | Espacenet SIPO | | |

摘要(译)

本实用新型公开了一种液晶显示面板，包括一彩膜基板：包括第一基底，所述第一基底上形成有共通电极；一阵列基板：包括第二基底，所述第二基底上依次形成有第一金属层，栅极绝缘层，钝化层以及像素电极，所述第一金属层上形成有栅极和公共电极；其中，所述阵列基板上还形成有压电层，所述压电层位于所述公共电极的上方。本实用新型提供的液晶显示面板可以补偿储存电容，提高画面显示品质。

$$V_{FD} = \frac{C_{gd}}{C_{gd} + C_{LC} + C_s} \Delta V$$