

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/1343 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200610002501.9

[43] 公开日 2006 年 7 月 19 日

[11] 公开号 CN 1804709A

[22] 申请日 2001.5.12

[21] 申请号 200610002501.9

分案原申请号 01123106.8

[30] 优先权

[32] 2000.5.12 [33] JP [31] 144586/2000

[71] 申请人 株式会社日立制作所

地址 日本东京都

[72] 发明人 小野记久雄 仲吉良彰 桶隆太郎
金子寿辉

[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 梁 永

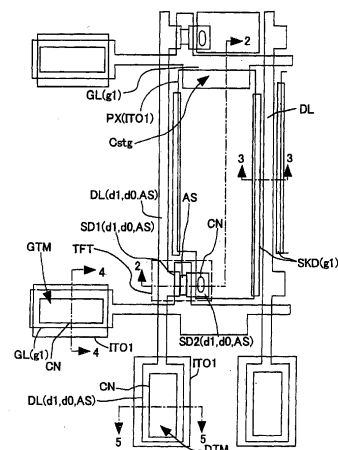
权利要求书 2 页 说明书 28 页 附图 19 页

[54] 发明名称

液晶显示装置及其制造方法

[57] 摘要

本申请涉及液晶显示装置及其制造方法。本发明为具有反向交错的沟道蚀刻型薄膜晶体管的液晶显示装置的制造方法提供一种新颖光刻工艺，它使用具有至少两个厚度互不相同的区域的光致抗蚀剂图形，本发明减少了液晶显示装置的整个制造过程所需的光刻工艺数量，并提高了液晶显示装置的亮度。



1. 一种液晶显示装置, 包括:

5 一个第一绝缘衬底和一个第二绝缘衬底, 第二绝缘衬底设置成与第一绝缘衬底对置;

一个液晶层, 它介于第一绝缘衬底和第二绝缘衬底之间;

形成在所述第一绝缘衬底上的一个下部电极、一个电介质薄膜、一个保护膜和一个上部电极, 所述电介质薄膜和所述保护膜形成在所述下部电极和所述上部电极之间,

10 形成在所述电介质薄膜和所述保护膜之间的一个半导体层;

其中所述上部电极通过一个接触孔与所述电介质薄膜接触, 所述接触孔是通过对所述保护膜开孔形成的。

2. 根据权利要求 1 的液晶显示装置, 其中, 所述半导体层围绕所述接触孔在所述电介质薄膜上形成。

15 3. 根据权利要求 1 的液晶显示装置, 其中所述上部电极是像素电极。

4. 根据权利要求 1 的液晶显示装置, 其中, 所述上部电极是透明的电极。

5. 根据权利要求 1 的液晶显示装置, 其中所述上部电极与所述电介质薄膜相接触。

20 6. 根据权利要求 5 的液晶显示装置, 其中所述上部电极通过所述接触孔与所述电介质薄膜相接触。

7. 根据权利要求 1 的液晶显示装置, 其中还包括:

多个栅极布线, 每个栅极布线形成在所述第一绝缘衬底上且用于传送一个扫描信号;

25 一个栅极绝缘膜, 它形成在所述第一绝缘衬底和所述多个栅极布线上;
多个漏极布线, 每个漏极布线都在所述栅极绝缘膜上形成并传送一个视频信号;

多个半导体层, 它们形成在栅极绝缘膜上并至少在多个漏极布线之一的下面;

30 多个薄膜晶体管部分, 每个薄膜晶体管部分都具有: 一个半导体层, 它至少在多个栅极布线之一的一部分上延伸; 一个漏极, 它由位于所述半导体层上的所述多个漏极布线之一的一部分形成; 一个源极, 它在所述多个栅极

布线之一的所述部分的与漏极相对的一侧形成于所述半导体层上并且与漏极分开；

一个保护膜，它覆盖多个漏极布线、源极和漏极；和

多个像素电极，每个像素电极都与薄膜晶体管部分之一的源极接触；

5 其中所述电介质薄膜是所述薄膜晶体管部分的栅极绝缘膜。

8. 一种液晶显示装置，包括：

一对绝缘衬底；

一个液晶层，它介于所述一对绝缘衬底之间；

形成在所述一对绝缘衬底之一上的多个漏极布线和多个栅极布线；

10 在各个区域中形成且被所述多个漏极布线和多个栅极布线围绕的至少一个像素；

按顺序在与所述至少一个像素相对应的位置形成的一个下部电极、一个电介质薄膜、一个保护膜和一个上部电极；

形成在所述电介质薄膜和所述保护膜之间的一个半导体层；

15 其中所述上部电极通过一个接触孔与所述电介质薄膜接触，所述接触孔是通过对所述保护膜开孔形成的。

9. 根据权利要求 8 的液晶显示装置，其中，所述半导体层围绕所述接触孔形成。

10. 根据权利要求 8 的液晶显示装置，其中所述上部电极是像素电极。

20 11. 根据权利要求 8 的液晶显示装置，其中，所述上部电极是透明的电极。

12. 根据权利要求 8 的液晶显示装置，其中所述上部电极通过所述接触孔与所述电介质薄膜相接触。

液晶显示装置及其制造方法

- 5 本申请是申请日为2001年5月12日、申请号为01123106.8、发明名称为“液晶显示装置及其制造方法”的发明专利申请的分案申请。

技术领域

- 本发明涉及一种液晶显示装置，并且（例如）涉及其间具有一个液晶层的一对衬底中的一个，即，其上形成薄膜晶体管（下称 TFT）的所谓 TFT
10 衬底，本发明还涉及这种 TFT 衬底的制造方法。

背景技术

- 正如在日本专利公开第 202153/1994 号中所描述的那样，在相关技术的液晶显示装置中，它的 TFT 衬底是通过以下方法制造的：通过一个光学加工工艺（该光学加工工艺包括在一个加工件上形成一个光掩模和根据加工图
15 形部分去除该光掩模的光刻工艺），在叠置于 TFT 衬底上的栅极绝缘膜和保护膜中形成开孔；并且通过总共五个光学加工工艺完成构图。在通过这种制造方法所获得的 TFT 衬底中，设在每个像素中的用于 TFT 的电荷保持（charge holding）电容器包括：与栅极布线在同一工艺中并用相同材料形成的一个金属电极，它用作下部电极；与 TFT 的信号线在同一工艺中并用相同材料形成的一个金属电极，它用作上部电极；以及置于上、下部电极之间
20 的一种电介质。作为电介质，一个栅极绝缘膜、一个无掺杂半导体（一种 i 型半导体；也称作本征半导体）和一个含有杂质的半导体（根据杂质的导电类型也称作 n^+ 型半导体）是以层叠薄膜的形式来构成的。电荷保持电容器的上部电极通过在 TFT 的保护膜中形成的一个通孔连接到一个像素电极，
25 像素电极是由透明导电薄膜制成的。

- 此外，正如日本专利公开第 232409/1998 号所描述的，还有一种制造方法，它通过五个光学加工工艺形成带有多个薄膜晶体管的 TFT 衬底，每个薄膜晶体管是反向交错型的（其中用作沟道的半导体层设置在晶体管的栅极上），并具有一个沟道蚀刻结构（其中，用作半导体层的沟道的一部分是通过蚀刻或相似的方法部分变薄的）。
30 过蚀刻或相似的方法部分变薄的）。

 另外还有一种技术，它采用上述制造方法通过四个光学加工工艺，制造用于液晶显示装置的平面内转换（In-Plane-Switching 下称 IPS）模式的 TFT

衬底。

在其它相关技术的液晶显示装置中，正如日本专利公开第 90404/1997 号中所描述的，每个电荷保持电容器的上部电极是由与其栅极布线在同一工艺中并用相同材料形成的一个金属电极制成的，而电荷保持电容器的下部电极是由与用于每个 TFT 的信号线的金属薄膜在同一工艺中淀积的一个透明电极制成的。电荷保持电容器的电介质是由一个栅极绝缘膜构成的，并且一个孔（通孔）形成于一个由有机材料制成的保护膜中，保护膜形成在电荷保持电容器的上部电极上，并且上部电极和像素电极是通过该孔相互连接的。

根据日本专利公开第 202153/1994 号和日本专利公开第 232409/1998 号中所披露的已有技术，在液晶显示装置的 TFT 玻璃衬底的加工过程中需要至少五次构图（五个光学加工工艺）。此外，在日本专利公开第 232409/1998 号中，尽管液晶显示装置的一种横向电场型（即 IPS 显示模式）的 TFT 玻璃衬底是通过四个光学加工工艺而形成的，但是它的栅极和漏极布线的端子未涂覆诸如铟—锡—氧化物（下称 ITO）之类的透明导电薄膜，这样，这些端子就会产生因为潮湿导致的电腐蚀问题。此外，因为梳齿状像素电极（源极）是靠近栅极布线设置的，因而会有寄生电容变大的问题。

在日本专利公开第 202153/1994 号中描述的电荷保持电容器的电介质具有层叠结构，其中 i 型半导体和 n^+ 型半导体是叠置在栅极绝缘膜上的。因此，在为激励（驱动）TFT 型液晶显示装置而充电时，电荷保持电容器的下部电极的电位就变得高于电荷保持电容器的上部电极的电位，并且电子从下部电极注入 i 型半导体薄膜，这样，电容值就由栅极绝缘膜的厚度来决定。在该激励过程中的电荷保持期间，电子从 i 型半导体发射，而电容值变化并降低到对应于 i 型半导体厚度的电容值，从而导致在液晶中产生图象滞留的问题。

在日本专利公开第 90404/1997 号中描述的 TFT 液晶显示装置具有由有机材料制成的保护膜，并且漏极布线被用作光屏蔽电极，而像素电极设置成与低介电常数的有机保护膜上面的漏极布线重叠，从而提高了孔径比。然而，构图工艺需要至少五个光学加工工艺。

发明内容

与上述相关技术的液晶显示装置的制造方法相比，本发明的一个目的就是简化 TFT 衬底的制造工艺。本发明的另一个目的是利用简化的制造方法，通过形成具有高精度并可防止漏极布线容易断路（disconnect）的一个布线

结构来提高液晶显示装置的显示对比度。本发明的再一个目的是使用简化的制造方法来增大设在液晶显示装置的每个像素中的电荷保持电容器的每单位面积的电容值并增大像素的孔径比。

- 5 本发明的又一个目的是使用一种简单的制造方法,这种方法能减小液晶显示装置激励期间在导通和关断之间电荷保持电器中的电容差异,从而减轻图象滞留。本发明还有一个目的是减小在IPS显示模式中栅极和像素电极(源极)之间的寄生电容。

为了达到上述目的,本发明提供了一种具有新颖布线结构的液晶显示装置。

- 10 本发明提供了一种液晶显示装置,包括:一个第一绝缘衬底和一个第二绝缘衬底,第二绝缘衬底设置成与第一绝缘衬底对置;一个液晶层,它介于第一绝缘衬底和第二绝缘衬底之间;形成在所述第一绝缘衬底上的一个下部电极、一个电介质薄膜、一个保护膜和一个上部电极,所述电介质薄膜和所述保护膜形成在所述下部电极和所述上部电极之间,形成在所述电介质薄膜和所述保护膜之间的一个半导体层;其中所述上部电极通过一个接触孔与所述电介质薄膜接触,所述接触孔是通过所述保护膜开孔形成的。

其中,所述半导体层围绕所述接触孔在所述电介质薄膜上形成。

其中所述上部电极是像素电极。

其中,所述上部电极也可以是透明的电极。

- 20 其中所述上部电极与所述电介质薄膜相接触。尤其是,所述上部电极通过所述接触孔与所述电介质薄膜相接触。

- 所述液晶显示装置还包括:多个栅极布线,每个栅极布线形成在所述第一绝缘衬底上且用于传送一个扫描信号;一个栅极绝缘膜,它形成在所述第一绝缘衬底和所述多个栅极布线上;多个漏极布线,每个漏极布线都在所述栅极绝缘膜上形成并传送一个视频信号;多个半导体层,它们形成在栅极绝缘膜上并至少在多个漏极布线之一的下面;多个薄膜晶体管部分,每个薄膜晶体管部分都具有:一个半导体层,它至少在多个栅极布线之一的一部分上延伸;一个漏极,它由位于所述半导体层上的所述多个漏极布线之一的一部分形成;一个源极,它在所述多个栅极布线之一的所述部分的与漏极相对的一侧形成于所述半导体层上并且与漏极分开;一个保护膜,它覆盖多个漏极
30 布线、源极和漏极;和多个像素电极,每个像素电极都与薄膜晶体管部分之一的源极接触;其中所述电介质薄膜是所述薄膜晶体管部分的栅极绝缘膜。

本发明还提供了一种液晶显示装置，包括：一对绝缘衬底；一个液晶层，它介于所述一对绝缘衬底之间；形成在所述一对绝缘衬底之一上的多个漏极布线和多个栅极布线；在各个区域中形成且被所述多个漏极布线和多个栅极布线围绕的至少一个像素；按顺序在与所述至少一个像素相对应的位置形成的一个下部电极、一个电介质薄膜、一个保护膜和一个上部电极；形成在所述电介质薄膜和所述保护膜之间的一个半导体层；其中所述上部电极通过一个接触孔与所述电介质薄膜接触，所述接触孔是通过对所述保护膜开孔形成的。

其中，所述半导体层围绕所述接触孔形成。

10 其中所述上部电极是像素电极。所述上部电极可以是透明的电极。

其中所述上部电极通过所述接触孔与所述电介质薄膜相接触。

上述的半导体沟道层和上述的半导体接触层通常表示半导体层的特定部分。即，半导体沟道层和半导体接触层都不应局限到解释为半导体层以外的层，因此，半导体层就允许具有半导体沟道层和半导体接触层的叠层结构，例如，该结构形成在栅极绝缘膜和漏极之间。最好是，半导体沟道层应该由一种本征半导体层（其中没有有意掺杂的杂质）形成，半导体接触层应该由一种（例如， n 型）杂质掺杂的半导体层形成。半导体沟道层和半导体接触层的这些定义同样适用于下列的例子和实施例。

本发明的各个方案同样允许根据上述的像素部分的结构通过在像素电极和共用电极之间施加一个电压而在液晶层中产生了一个电场，这个电场具有大致平行于第一和第二绝缘衬底的至少一个主表面的一个分量。通过按这种方式控制液晶层的透光性来显示图象的液晶显示装置被称作平面内转换（IPS）型。

在上述任一例子中，漏极布线、源极和漏极在很多情况下是由金属、合金或相似的材料形成的。三个薄膜，即，构成漏极布线、源极和漏极的一个金属薄膜、在金属薄膜下面构成一种 n^+ 型半导体的一个薄膜以及在 n^+ 型半导体下面构成 i 型半导体的一个薄膜，一起形成用于漏极布线的图形。金属薄膜的线宽（line width）做得比 n^+ 型半导体的要宽， i 型半导体的线宽做得比 n^+ 型半导体的要宽，从而所获得的台阶是以楼梯状的形状设置在栅极绝缘膜上。

通过按这种方式配置每个薄膜的线宽，金属薄膜的拉伸应力就被半导体薄膜的压缩应力所抵消，从而防止了在由栅极布线在衬底的主表面上产生的

台阶处漏极布线的断路。此外，布线的台阶形成一种楼梯状的形状，从而分散和平缓了高度上的差别，因而能维持上面的保护膜的覆盖特性（保护膜的被覆率）。因此，减轻了在液晶校准过程中由于摩擦所产生的阴影，并且提高了对比度。

- 5 此外，根据本发明的液晶显示装置采用了一种新的电荷保持电容结构。每个电荷保持电容器的下部电极是由与栅极布线在同一个工艺中以相同材料形成的一个金属电极制成的，电荷保持电容器的上部电极是由处于保护膜上面并覆盖保护膜的开孔的一个透明导电薄膜制成的，而用作电介质的是由一个栅极绝缘膜和一个 i 型半导体薄膜制成的一种叠层薄膜或者仅仅是栅极绝缘膜。i 型半导体薄膜或栅极绝缘膜直接连接到透明导电薄膜。

- 10 此外，根据本发明的液晶显示装置可采用另一种电荷保持电容结构。每个电荷保持电容器的上部电极是由一个透明导电薄膜制成的，该透明导电薄膜设置在一个保护膜上并通过保护膜的一个开孔连接到一个金属电极上，该金属电极与栅极布线在同一个工艺中以相同材料形成，电荷保持电容器的下部电极是由与漏极布线在同一个工艺中以相同材料形成的一个金属电极制成的，而一个保护绝缘膜被用作电介质。

- 15 根据本发明的液晶显示装置，为 IPS 型液晶显示装置的像素电极采用了一种新的结构。每个像素电极形成成为一种三层结构，它由栅极绝缘膜上的一个 n^+ 型半导体薄膜、一个 i 型半导体薄膜和一个金属薄膜制成，而像素电极的台阶形成为楼梯状的形状，以加宽其下部。由于这种结构，栅极布线和源极之间的寄生电容就减小了。

根据本发明的上述电荷保持电容器的每单位面积的电容值增大，使得缩小栅极布线、电荷保持电容器布线或 IPS 液晶显示装置的共用电极布线的宽度变为可能，从而提高了液晶显示装置的每个像素的孔径比。

- 25 为实现上述目的，在此提供了通过四个光学加工工艺形成 TFT 衬底的一种新的制造方法。第一（光学加工工艺）是对栅极布线金属进行构图，第二（光学加工工艺）是对用于漏极布线的金属薄膜和半导体薄膜进行构图，第三（光学加工工艺）是对漏极布线上面的保护膜中的开孔进行构图，而第四（光学加工工艺）是对保护膜上的像素电极或具有特定功能的透明导电薄膜进行构图。

- 30 在上述的制造方法中，半导体薄膜可使用非晶硅（下称 a-Si）。在这种制造方法中，为了对漏极布线以及 TFT 的源极和漏极的金属薄膜以及 n^+ 型

a-Si 半导体和 i 型 a-Si 半导体进行构图, 对光致抗蚀剂的曝光和显影是通过一个工艺完成的。在一个曝光和显影工艺结束后, 漏极金属被分成没有光致抗蚀剂的区域、光致抗蚀剂较厚的区域和光致抗蚀剂较薄的区域。

5 用于通过一个曝光和显影工艺实现具有这样两种不同厚度的光致抗蚀剂的一个光掩模具有这样的结构: 它具有两个透光性不同的金属薄膜区域; 或者具有这样的结构: 其总的区域具有一个不透明金属薄膜区域和另一个具有 $1-4\mu\text{m}$ 的槽口或孔的不透明金属薄膜区域。

除了具有这样两种不同的厚度的光致抗蚀剂区域之外, 衬底还具有包含没有光致抗蚀剂的区域的金属薄膜、在该区域下面的 n^+ 型 a-Si 薄膜、在 n^+ 10 型 a-Si 薄膜下面的 i 型 a-Si 薄膜以及在 i 型 a-Si 薄膜下面的 SiN 薄膜, 该衬底是按下列顺序进行处理的, 并被分成漏极布线、源极和漏极金属以及 TFT 的沟道区域 (i 型 a-Si)。该顺序包括: 通过蚀刻从没有光致抗蚀剂的区域去除金属, 选择性地从栅极 SiN 薄膜去除 n^+ 型 a-Si 薄膜和 i 型 a-Si 薄膜, 通过氧灰化去除薄的光致抗蚀剂区域并留下厚的光致抗蚀剂区域, 再次通过蚀 15 刻去除金属薄膜, 以及去除没有金属薄膜的 n^+ 型 a-Si 薄膜。

通过使用具有透光性不同的三个区域的一种光掩模, 就可通过一个用于曝光和显影的光学加工工艺来加工漏极布线、源极和漏极以及 a-Si 薄膜, 从而就可简化整个工艺过程。此外, 每个 TFT 衬底的光学加工工艺数量可减少到四个。

20 尽管漏极布线、源极和漏极的金属薄膜是通过两个分离的蚀刻工序来去除的, 但通过进行作为第一工序的干蚀刻和作为第二工序的湿蚀刻, 可提高对漏极布线的加工精度。

漏极布线的金属薄膜最好是单层薄膜, 它由含有 Mo 的金属或含有 Ta、Ti 或 W 的金属制成, 或者是这些金属的叠层薄膜。

25 为实现本发明的另一个目的, 在此提供了一种用于电荷保持电容器的新的制造方法。通过用含有氢氟酸和氟化铵的水溶液 (氢氟酸的一种缓冲溶液) 进行蚀刻, 去除形成为电荷保持电容器的电介质的一个 i 型 a-Si 薄膜和在 i 型 a-Si 薄膜上形成并由 SiN 制成的一个保护膜, 随后通过干蚀刻从栅极绝缘膜 SiN 上选择性地去除 i 型 a-Si 薄膜, 接着淀积诸如铟-锡-氧化物 (下 30 称 ITO) 之类的透明导电薄膜来覆盖保护膜的开孔。

在两个薄膜, 即, 由 SiN 制成的一个薄膜和由有机材料制成的一个薄膜, 都被用作上述的保护膜的情况下, 可采取另一种制造方法来加工覆盖在

电荷保持电介质部分的 i 型 a-Si 薄膜上面的 SiN 保护膜和有机材料保护膜。采用一种感光材料作为该有机材料,并且通过曝光和显影形成相对于下面的薄膜具有开孔的一个图形,并且这种有机材料本身被用作一个掩模图形,以用氢氟酸的一种缓冲溶液来蚀刻去除保护膜 SiN,而且在 150—200℃ 的处理温度下进行热处理,以使有机材料向开孔内伸展。此后,淀积诸如 ITO 之类的透明导电薄膜来覆盖保护膜的开孔。

在上述的制造方法中,也可在有机材料的热处理之前或之后,通过蚀刻来去除 i 型 a-Si 薄膜。

通过采用电荷保持电容器的这种制造方法,就可以用一个栅极绝缘膜或栅极绝缘膜与 i 型 a-Si 薄膜的一个叠层结构来形成电荷保持电容器的电介质,从而每单位面积的电容值增大了并因此提高了孔径比。此外,即使 i 型 a-Si 薄膜直接连接到 ITO,接触电阻也是较高的,这样电子就不会被注入,因此不会发生图象滞留。

从结合附图所做的以下说明中,本发明的这些和其它目的、特征和优点将变得更加清楚。

附图说明

图 1 是一个平面图,显示出根据本发明实施例 1 的液晶显示装置的 TFT 衬底;

图 2 是沿着图 1 的线 2—2 截取的剖面图;

图 3 是一个剖面图,显示出沿着图 1 的线 3—3 截取的 TFT 衬底的横截面和一个与 TFT 衬底对置的滤色器衬底的横截面,并且显示出根据本发明实施例 1 的 TFT 液晶显示装置中漏极布线附近的区域;

图 4 是沿着图 1 的线 4—4 截取的剖面图;

图 5 是沿着图 1 的线 5—5 截取的剖面图;

图 6A 和 6B 是剖面图,按时间顺序显示出根据本发明实施例 1 的 TFT 衬底制造方法的第一光学加工工艺;

图 7A 到 7D 是剖面图,按时间顺序显示出根据本发明实施例 1 的 TFT 衬底制造方法的第二光学加工工艺;

图 8A 和 8B 是剖面图,按时间顺序显示出根据本发明实施例 1 的 TFT 衬底制造方法的第三光学加工工艺;

图 9A 和 9B 是剖面图,按时间顺序显示出根据本发明实施例 1 的 TFT 衬底制造方法的第四光学加工工艺;

图 10 是一个平面图, 显示出根据本发明实施例 2 的液晶显示装置的 TFT 衬底;

图 11 是沿着图 10 的线 11—11 截取的剖面图;

图 12A 到 12C 是剖面图, 显示出根据本发明实施例 2 的 TFT 衬底制造方法的第二光学加工工艺的连续步骤;

图 13A 和 13B 是剖面图, 显示出根据本发明实施例 2 的 TFT 衬底制造方法的第三光学加工工艺的连续步骤;

图 14 是一个剖面图, 显示出根据本发明实施例 3 的 TFT 衬底的一个像素中的 TFT 部分、像素电极部分和电荷保持电容器部分;

图 15A 到 15C 是剖面图, 显示出根据本发明实施例 3 的 TFT 衬底制造方法的第三光学加工工艺的连续步骤;

图 16 是一个平面图, 显示出根据本发明实施例 4 的 TFT 衬底;

图 17 是沿着图 16 的线 17—17 截取的剖面图;

图 18A 到 18C 是剖面图, 显示出根据本发明实施例 4 的 TFT 衬底制造方法的第三光学加工工艺的连续步骤;

图 19 是一个平面图, 显示出根据本发明实施例 5 的 IPS 型液晶显示装置的 TFT 衬底;

图 20 是沿着图 19 的线 20—20 截取的剖面图, 显示出根据本发明实施例 5 的液晶显示装置中介于漏极布线之间的一个像素区域;

图 21 是沿着图 19 的线 21—21 截取的剖面图;

图 22 是一个平面图, 显示出根据本发明实施例 6 的 IPS 型液晶显示装置的 TFT 衬底;

图 23 是沿着图 22 的线 23—23 截取的剖面图, 显示出根据本发明实施例 6 的液晶显示装置中介于漏极布线之间的一个像素区域;

图 24 是沿着图 22 的线 24—24 截取的剖面图。

具体实施方式

本发明的实施例将参照附图来说明。顺便指出, 在下列的每个实施例中, 非晶硅 (a-Si) 被用作半导体薄膜的一个代表性例子, ITO 被用作透明导电薄膜的一个代表性例子, 然而, 也可代之以使用诸如多晶硅之类的半导体薄膜和诸如铟锌氧化物 (IZO) 之类的透明导电薄膜。作为 TFT 的布线的扫描线和视频信号线在此分别称作栅极布线和漏极布线。液晶显示装置的每个像素的源极和漏极不能容易地进行定义, 因为每个 TFT 是被交流电源激

励的，并且源极和漏极是电性转换的，但是，在下面的说明中，每个 TFT 的连接到漏极布线的电极部分被称作漏极，该 TFT 的连接到像素电极的电极部分被称作源极，TFT 的沟道长度区域介于它们之间。电荷保持电容也被称作存储电容、加法 (added) 电容等，但是在本发明的以下说明中使用术语“电荷保持电容”。

《实施例 1》

图 1 是一个平面图，显示出根据本发明实施例 1 的类型的一个 TFT 衬底。图 2 是沿着图 1 的线 2-2 截取的剖面图，显示出从 TFT 通过一个像素电极 PX 延伸到一个电荷保持电容部分 Cstg 的一部分。图 3 是沿着图 1 的线 3-3 截取的剖面图，显示出一个漏极布线部分。图 4 是沿着图 1 的线 4-4 截取的剖面图，显示出一个栅极布线部分。图 5 是沿着图 1 的线 5-5 截取的剖面图，显示出一个漏极布线部分。图 6A 到 9B 是剖面图，按照光学加工工艺（基本上是构图工艺）的步骤（从光致抗蚀剂的施加到抗蚀剂剥离）的顺序显示出根据实施例 1 的 TFT 衬底的制造方法，相应的步骤对应于图 6A 和 6B；图 7A 到 7D；图 8A 和 8B；以及图 9A 和 9B。

在液晶显示装置的 TFT 部分，如图 2 中以剖面图所示的，一个由金属薄膜 g1 制成的栅极布线 GL 形成在一个诸如玻璃衬底之类的透明绝缘衬底 SUB1 上，在金属薄膜 g1 中，例如，Mo（钼）叠置在 Mo、Cr（铬）或 Al（铝）上。一个使用 i 型 a-Si 的 a-Si 沟道薄膜 AS 形成在这个栅极布线 GL 上，并且在它们之间设有一个栅极绝缘膜 GI，栅极绝缘膜 GI 是由一个 SiN 薄膜或一个由 SiO₂ 薄膜和 SiN 薄膜组成的层叠薄膜制成的。另外，各自由 Mo、Cr 或 Mo、Al 和 Mo 的叠层制成的一个漏极 SD1 和一个源极 SD2，在两侧以相互对置的状态形成在该 a-Si 沟道薄膜 AS 上，一个使用 n⁺型 a-Si 薄膜的接触薄膜 d0 介于 a-Si 沟道薄膜 AS 和漏极 SD1 之间以及 a-Si 沟道薄膜 AS 和源极 SD2 之间。该漏极 SD1 构成视频信号线 DL 的一部分。通过蚀刻，a-Si 接触 d0 和 a-Si 沟道薄膜 AS 从位于漏极和源极之间的部分上面被部分去除，以便增大 TFT 工作的开路电阻，由此，在这个区域的 a-Si 沟道薄膜 AS 的厚度被设定为小于除去位于漏极 SD1 和源极 SD2 下面的 a-Si 接触薄膜 d0 的 a-Si 沟道薄膜 AS 的厚度。此外，一个接触孔 CN 形成在一个由覆盖 TFT 的 SiN 薄膜制成的保护膜 PSV 中，一个由 ITO 制成的透明导电薄膜 ITO1 通过该接触孔 CN 连接到源极 SD2 上并且构成了像素电极 PX。

在这个 TFT 部分的结构中，考虑到制造效率，一个要解决的问题是，

构成像素电极 PX 的透明导电薄膜 ITO1 的材料（例如，ITO）对阶梯形下表面没有充足的粘合力，这样，透明导电薄膜 ITO1 在蚀刻工艺中可能容易断路。特别是在图 2 所示的剖面结构中，靠近接触孔 CN 的源极 SD2 有一个大的阶梯形间隔，因为 a-Si 薄膜 AS 和 d0 以及金属电极 d1 是叠置的。在实施
5 例 1 中，a-Si 接触薄膜 d0 从上面的构成漏极 SD1 的金属材料 d1 中突起，而 a-Si 沟道薄膜 AS 从上面的 a-Si 接触薄膜 d0 中突起。所产生的台阶构成了一个楼梯状结构，它是由金属材料 d1、包含 a-Si 接触薄膜 d0 的半导体薄膜以及 a-Si 沟道薄膜 AS 的通过蚀刻变薄的部分形成的。在楼梯状结构上形成的保护膜 PSV 有一个和缓的形状，这样透明导电薄膜 ITO1 就完全不会断
10 路了。

在图 1 和 2 所示的电荷保持电容 Cstg 部分中，由透明导电薄膜 ITO1 制成的像素电极 PX 延伸为与相邻的栅极布线 GL 重叠。因此，电荷保持电容 Cstg 具有：一个上部电极，它由构成像素电极 PX 的透明导电薄膜 ITO1 形成；一个下部电极，它由构成栅极布线 GL 的电极 g1 形成；以及一个电介
15 质薄膜，它具有由栅极绝缘膜 GI 和保护膜 PSV 组成的叠层结构。

如图 1 和 3 所示，信号线 DL 的功能主要是传送一个视频信号电压，并且由金属薄膜 d1、a-Si 接触薄膜 d0 和 AS 组成，金属薄膜 d1 由 Mo-Cr 合金制成或者由 Mo、Al 和 Mo 依次叠置的一个叠层制成。信号线 DL 的剖面结构具有一个相似于源极 SD2 的楼梯状的形状，而且 a-Si 沟道薄膜 AS 是从金
20 属薄膜 d1 中突起的。与栅极布线 GL 以相同材料并在同一个步骤中形成的光屏蔽电极 SKD 分别设置在视频信号线 DL 两侧的下面。光屏蔽电极 SKD 都具有阻塞像素电极 PX 和视频信号线 DL 之间的间隙的作用，并能够使一个黑底（黑色矩阵）BM 的宽度变窄，黑底 BM 由一种金属或一种低透光性的树脂制成，它形成在一个滤色器衬底 SUB2 上，滤色器衬底 SUB2 是这样
25 一个衬底，它跨过介于校准薄膜 ORI 之间的液晶 LC 与 TFT 衬底 SUB1 对置。以这种方式，光屏蔽电极 SKD 使得增加孔径比变为可能，从而实现了明亮的液晶显示装置（具有高透光性的像素）。在图 3 中，符号 FIL 表示一个滤色器，而符号 CX 表示一个反向（共用）电极，它使用由诸如 ITO 之类的透明导电薄膜制成的电极 IOT2。偏振器薄膜 POL 安装在相应 TFT 衬底 SUB1
30 和 SUB2 的外表面。

视频信号线 DL 不是简单地单独由金属薄膜 d1 形成，而是具有分别由金属薄膜 d1、a-Si 接触薄膜 d0 和 a-Si 沟道薄膜 AS 形成的楼梯状台阶，从

该视频信号线 DL 的结构可获得下面的效果。作为金属薄膜 d1, 也可以使用 Cr, 但作为低电阻率材料 Al 或 Mo 是优选的。然而, 在位于图 3 所示的剖面结构顶部的像素电极 PX 的透明导电薄膜 ITO1 的蚀刻过程中, 通过保护膜 PSV 中的一个针孔, Al 很容易地被作为蚀刻化学制剂的 HBr 或 HI 水溶液所溶解, 从而导致断路。由于这个原因, 在 Cr 的电阻率不能满足要求时, 就可选择能抵抗蚀刻化学制剂(腐蚀)的单层 Mo 薄膜或者一个布线金属结构, 其中, 一个 Al 层夹置在上、下 Mo 层之间。另一方面, Mo 对绝缘膜没有良好的粘合力。由于 Mo 对 a-Si 薄膜有高的粘合力(因为 Mo 和 a-Si 薄膜形成了硅化物), 因此属于半导体的 a-Si 接触薄膜 d0 形成在金属薄膜 d1 的下面。另一方面, 在均为半导体薄膜的 a-Si 接触薄膜 d0 和 AS 通过一种与用于金属薄膜 d1 的设备不同的设备淀积并采用一个所谓的光学加工工艺来加工时, 如果半导体薄膜 d0 和 AS 以及金属薄膜 d1 经历不同的光学加工工艺, 视频信号线 DL 的结构宽度就会因为光学加工工艺之间校准时的误差而变大, 这样孔径比就减少了, 从而导致形成暗淡的液晶显示装置。此外, 如图 3 所示, 在摩擦(rubbing)校准薄膜 ORI 的上部时, 需要具有和缓台阶的结构。因此, 由金属薄膜 d1、a-Si 接触薄膜 d0 和 a-Si 沟道薄膜 AS 所构成的台阶优选形成楼梯状结构, 而在后面将详细地说明的制造方法方面, 优选连续地淀积 a-Si 沟道薄膜 AS、a-Si 接触薄膜 d0 以及源极和漏极金属薄膜 d1, 并且通过单一的光致抗蚀剂加工工艺从上面来加工这些薄膜。在实施例 1 中使用的是这种方法。

在制造效率方面需要解决的另一个问题是: 与多个栅极布线 GL 相交(如图 1 所示)的视频信号线 DL 的断路。这种失连将参照图 2 的剖面图进行说明。诸如 Cr 或 Mo 之类的材料被用于金属薄膜 d1, 金属薄膜 d1 构成视频信号线 DL(漏极 SD1)。根据淀积条件, 在这种材料中会产生拉伸应力。由于视频信号线 DL 在其长度方向(垂直于栅极布线 GL 的延伸方向的方向; 参见图 1)是被拉紧的, 视频信号线 DL 在下面的栅极布线 GL 的任何一个台阶上都会断路。另一方面, i 型 a-Si 薄膜 AS 具有压缩应力, 这样, 如果 a-Si 薄膜 AS 在构成视频信号线 DL 的金属薄膜 d1 下面形成, 应力就会减小。此外, 因为金属薄膜 d1 的应力与 a-Si 沟道薄膜 AS 的应力是同量级的, 所以 a-Si 沟道薄膜 AS 的宽度优选制成等于或稍微大于金属薄膜 d1 的宽度。

如图 1 和 4 所示, 栅极布线 GL 的一个端子部分 GTM 具有这样一种结构, 其中, 一个下部栅极端子电极是由电极 g1 形成的, 电极 g1 构成在 TFT

衬底 SUB1 上形成的栅极布线 GL 的共用薄膜，而栅极绝缘膜 GI 和保护膜 PSV 在电极 g1 上形成，并且一个上部栅极端子电极由与像素电极 PX 相同的材料的透明导电薄膜 ITO1 制成，该上部栅极端子电极通过在由薄膜 GI 和 PSV 组成的叠层薄膜中形成的一个通孔而叠置在电极 g1 上。

- 5 如图 1 和 5 所示，漏极布线 DL 的一个端子部分 DTM 具有这样一种结构，其中，金属薄膜 d1、a-Si 接触薄膜 d0 和 a-Si 沟道薄膜 AS 是以相似于视频信号线 DL 的楼梯状的形状来形成的，而用于 TFT 的保护膜 PSV 在薄膜 d1、d0 和 AS 上形成，并且透明导电薄膜 ITO1 是由与在保护膜 PSV 上形成的像素电极 PX 相同的材料制成的，该透明导电薄膜 ITO1 通过在保护膜
- 10 PSV 中形成的一个通孔而形成在金属薄膜上。在这种结构中，均为半导体薄膜的 a-Si 接触薄膜 d0 和 a-Si 沟道薄膜 AS 的作用是提高金属薄膜 d1 和栅极绝缘膜 GI（两者都使用例如 Mo）之间的粘合性。栅极端子 GTM 和漏极端子 DTM 的显示区域一侧分别施加所需的电压，这些电压是为了显示的目的而要供给栅极布线 GL 和视频信号线 DL 的，并且栅极端子 GTM 和漏极端子 DTM 被连接到外部控制电路。
- 15

下面参照图 6A 到 9B 的加工工艺剖面图来说明图 2 所示的反向交错型（reversed staggered type）TFT 显示装置的 TFT 衬底的制造方法。图 6A 到 9B 的每一页图都大致对应于一个光学加工工艺，这些加工工艺基本上就是光学构图工艺，即，薄膜淀积、施加光致抗蚀剂、曝光、显影和薄膜构图，

20 因此在下面将作为一个光学加工工艺来说明。在图 6A 到 9B 中省略了对光致抗蚀剂的剥离步骤的描绘。每个光学加工工艺的详细步骤是由对应的图 6A 到 9B 的剖视图来显示的。

第一光学加工工艺如图 6A 和 6B 所示。一个 200nm 厚的金属薄膜 g1 通过溅射方法淀积到诸如玻璃衬底之类的一个透明绝缘衬底 SUB1 上，该金属薄膜 g1 由例如单层 Cr 或 Mo 薄膜、Al 和 Mo 顺序叠置的叠层薄膜或者诸如 MoW 之类的合金制成。然后，在这个金属薄膜 g1 上形成一个预定的抗蚀剂图形 PRES1 后，通过使用该预定的抗蚀剂图形 PRES1 作为掩模蚀刻该金属薄膜 g1。这个构图后的金属薄膜 g1 构成了图 1 中所示的栅极布线 GL、光屏蔽电极 SKD 和在像素区域中的栅极端子 GTM 的下部电极。

25

30 第二光学加工工艺如图 7A 到 7D 所示。通过等离子体 CVD(化学汽相淀积)方法，一个 350nm 厚的绝缘膜（由一个 SiN 薄膜或由 SiN 薄膜和 SiO₂ 薄膜形成的一个两层薄膜制成）、一个 250nm 厚的不掺杂的 i 型 a-Si 薄膜和

一个 50nm 厚的 n^+ 型 a-Si 薄膜依次淀积到 TFT 衬底 SUB1 的整个表面上。根据 TFT 的结构, SiN 薄膜、i 型 a-Si 薄膜和 n^+ 型 a-Si 薄膜分别被称为栅极绝缘膜 GI、a-Si 沟道薄膜 AS 和 a-Si 接触薄膜 d0。不过, 尽管栅极绝缘膜 GI 是由 CVD 方法形成的, 栅极绝缘膜 GI 同样可以在使用 CVD 方法之前先使用溅射方法通过淀积诸如 Ta_2O_5 (氧化钽) 之类的金属氧化物而形成一种多层结构。随后, 使用溅射方法, 淀积一个 200nm 厚的金属薄膜 d1, 诸如单层 Mo 或 Cr SiN 薄膜、Mo/Al/Mo 叠层薄膜或诸如 MoW 之类的合金薄膜。通过 CVD 方法的淀积和通过溅射方法的淀积同样可以连续地执行而不用破坏真空 (状态)。在这种情况下, 在构成源极和漏极的 a-Si 接触薄膜 d0 和 Mo 金属薄膜 d1 之间的连接电阻就减小了, 而 TFT 的负载能力 (capacity) 提高了, 由此, 即使使用相同平面尺寸的 TFT, 也能激励一个较大尺寸和较高分辨率的液晶显示装置。此外, 因为占用一个像素的平面面积的不透明 TFT 区域可以减小, 那么孔径比就提高了, 从而就可提供一个更明亮的液晶显示装置。

随后, 在该金属薄膜 d1 上形成一个预定的抗蚀剂图形 (光致抗蚀剂图形)。在图 7A 中, 通过一个曝光和显影步骤, 抗蚀剂图形 PRES1 和一个抗蚀剂图形 PRES2 形成了具有不同厚度的抗蚀剂图形区域。这种具有一个厚的区域和一个薄的区域的抗蚀剂图形是通过所谓的半曝光 (half-exposure) 加工获得的。该半曝光加工步骤使一个光致抗蚀剂层的一个预定部分如此弱地曝光, 使得其中预定区域的曝光深度没有达到它的厚度并且该预定部分留作上述薄的区域, 相比之下, 其它区域没有曝光并留作为上述厚的区域。通过一个曝光和显影步骤形成不同厚度的抗蚀剂图形的工艺, 减少了 TFT 衬底制造步骤的次数并提高了生产效率。制造这种不同抗蚀剂图形的方法将参照图 7A 中所示的光掩模衬底 MASUB 来说明。在该光学加工工艺中, TFT 衬底 SUB1 的整个表面涂覆有一种抗蚀剂, 光掩模设置在 TFT 衬底 SUB1 的上面, 在光掩模和 TFT 衬底 SUB1 之间具有预定的间隙。光掩模有一个这样的结构: 它具有一个不透明的区域 MAK1, 此区域是由 Cr 以预定的厚度淀积制成的; 一个区域, 此 MAK2 区域是由能够按预定程度透射光的稀薄淀积的 MoSi 制成的; 以及其它透明区域。在使用正性抗蚀剂作为这种抗蚀剂的情况下, 在曝光和显影后抗蚀剂的厚度变得大约接近于在不透明区域 MAK1 中所淀积的薄膜的厚度, 并且大约接近于比在半透明区域 MAK2 中淀积的薄膜的厚度小 10—90% 的一个厚度, 而在其它透明区域中抗蚀剂通

过清洗被完全去除了。相应地，因为光掩模衬底 MASUB 的图形形成为三个区域，即，不透明的、半透明的和透明的区域，不同厚度的抗蚀剂图形 PRES1 和 PRES2 就可通过一个曝光和显影步骤在 TFT 衬底 SUB1 上实现。在以后的加工工艺中，抗蚀剂图形 PRES1 的区域形成用于 TFT 的视频信号线 DL 以及源极 SD1 和漏极 SD2，而抗蚀剂图形 PRES2 的区域形成 TFT 的沟道长度 L 区域。

在 TFT 衬底 SUB1 上通过一个曝光和显影步骤形成不同厚度的抗蚀剂图形的光掩模制造方法并不局限于上述的形成半透明金属区域 MAK2 的方法，而且如日本专利公开第 186233/1997 所披露的，同样可使用一种网板 (halftone)，其中 MAK2 区域是由一种网格构成的金属薄膜制成的，该金属薄膜具有与 MAK1 区域同样的厚度，这样抗蚀剂的曝光量就减少了。然而，与实施例 1 的方法比较，使用这种网板的方法，曝光减少量的调整范围较小。

随后，如该光学加工工艺的下一个剖面图（图 7B）所示，通过使用金属薄膜 d1 上的一个预定的抗蚀剂图形作为一个掩模，蚀刻金属薄膜 d1、a-Si 接触薄膜 d0 和 a-Si 沟道薄膜 AS。蚀刻是在一个真空设备中采用干蚀刻方法进行的，并且如果金属薄膜 d1 是 Mo，蚀刻就采用一种气体来完成，这种气体是 O₂ 添加到 SF₆ 或 CCl₄ 气体中组成的气体或者再添加 Cl₂ 组成的气体，而半导体薄膜 d0 和 AS 使用这样的气体进行蚀刻：其中 HCl 或 Cl₂ 添加到至少含有 SF₆ 或 CF₄ 的气体中，这样相对于栅极绝缘膜 GI 的材料 SiN，半导体薄膜 d0 和 AS 的蚀刻选择性就增大了。如上所述，通过干蚀刻用于源极和漏极 SD1 和 SD2 的金属薄膜 d1 以及半导体薄膜 d0 和 AS，由加工这些薄膜 d1、d0 和 AS 所形成的视频信号线 DL 的图形精度可被做得非常高。

随后，如图 7C 所示，采用使用 O₂ 气体的干灰化方法来去除处在 TFT 的沟道长度 L 区域中的一个薄抗蚀剂图形。在这期间，尽管厚抗蚀剂图形 PRES1 的厚度也减少了，但灰化条件被调整为使抗蚀剂图形 PRES1 可留作一个光致抗蚀剂图形。

然后，通过使用已经被分成对应于源极和漏极 SD1 和 SD2 的部分的抗蚀剂图形 PRES1 作为一个掩模，对金属薄膜 d1 和 i 型 a-Si 沟道薄膜 AS 进行半蚀刻，以便留下预定的厚度。在这个处理过程中，通过湿蚀刻方法去除金属薄膜 d0，并且通过调整添加到 SF₆ 或 CF₄ 的 Cl₂ 的量来增大 a-Si 接触层 d0 相对于 SiN 的蚀刻选择性。

如上所述,与通过两个分离的光学加工工艺实现对 a-Si 薄膜的处理和对源极和漏极金属的处理的已有技术相比较,通过使用半透明掩模就可以将这些工艺集成为一个工艺,从而就有可能实现所需制造工艺次数的减少并且因此提高生产率。此外,因为不需要对 a-Si 薄膜和源、漏极金属薄膜进行光校准,也就提高了精度和孔径比。

另一方面,与已有技术的方法相比,用作源极和漏极 SD1 和 SD2 以及漏极布线 DL 的金属薄膜被蚀刻两次,并且如果金属薄膜 d1 是湿蚀刻的话,由于侧蚀刻所造成的钻蚀量会变大,图形精度会变低。另一方面,干蚀刻具有图形精度高的特点,但是在图 7D 所示的第二次蚀刻(沟道长度 L 部分)的过程中,如果布线金属含有 Mo,就采用与下部的 a-Si 沟道薄膜 AS 所用的相同种类的蚀刻气体,并且此外,进行加工以致 a-Si 沟道薄膜 AS 的厚度减少到一半。如果 a-Si 沟道薄膜 AS 是分批蚀刻的话,蚀刻的范围就不能保证,并且沟道长度 L 区域会被去除而达到栅极绝缘膜 GI 的表面。在实施例 1 的情形中,如果金属薄膜 d1 含有 Mo,就通过使用磷酸、硝酸、乙酸和水的一种混合物,在 a-Si 薄膜 d0 的上面选择性地湿蚀刻金属薄膜 d1 的沟道长度部分,并且随后干蚀刻 a-Si 薄膜 d0,从而工艺得到控制,使得 a-Si 沟道薄膜 AS 保留下来。因此发现:这种在一个光学加工工艺内作为第一蚀刻对用于源极和漏极 SD1 和 SD2 的金属薄膜 d1 进行干蚀刻和作为第二蚀刻对其进行湿蚀刻的方法,实现了一种具有优良图形精度的加工方法。

用于 TFT 衬底的其它光学加工工艺如图 8A 到 9B 所示。采用 CVD 的方法,一个由 SiN 薄膜制成的 400nm 厚的保护膜 PSV 淀积在已经经过上述工艺的 TFT 衬底 SUB1 的整个表面上。接着,在一种抗蚀剂已经施加到保护膜 PSV 后,采用一种光学方法,形成在源极 SD2 的上面具有一个开孔的一个抗蚀剂图形 PRES1。随后,使用抗蚀剂图形 PRES1 作为掩模,在保护膜 PSV 中形成接触孔 CN。在这个加工工艺中,也可以加工图 1 中所示的栅极端子 GTM 和漏极端子 DTM,并且如图 4 所示,在这个加工工艺中层叠的保护膜 PSV 和栅极绝缘膜 GI 在栅极端子 GTM 处是开孔的。这个开孔的形成采用的是使用含有 SF₆ 或 CF₄ 的气体的干蚀刻或者使用氢氟酸的缓冲溶液的湿蚀刻。

随后,如图 9A 和 9B 所示,采用溅射方法,一个由 ITO 或 IZO 制成的 140nm 厚的透明导电薄膜 ITO1 淀积到 TFT 衬底 SUB1 的整个表面上。接着,在一个抗蚀剂图形 PRES1 形成后,通过使用抗蚀剂图形 PRES1 作为掩模,

对这个透明导电薄膜 ITO1 进行加工,从而形成像素电极 PX。此外,在这个加工工艺中,图 1、4 和 5 中所示的每个端子部分的上部薄膜 ITO1 就形成了。

与已有技术的制造工艺相比,根据实施例 1 的上述制造工艺,可以将包括曝光和显影在内的所需光学加工工艺的数量从五个减少到四个,从而可以简化制造工艺,并且还可以减少由于在制造工艺中产生的灰尘等所导致的缺陷并且提高制造工艺的生产效率。此外,对于 TFT 的结构,a-Si 薄膜和信号线是在被连续淀积后在同一个光学加工工艺中进行加工的,由此与常规的图形精度(其中 a-Si 薄膜、信号线以及源极和漏极是通过光校准分离地加工的)相比,实施例 1 的图形精度就提高了。相应地,就可以实现具有高孔径比的明亮的液晶显示装置。

《实施例 2》

下面将参照图 10 到 13 说明根据本发明第二实施例的一种反向交错型 TFT 液晶显示装置。图 10 是一个平面图,显示出本发明实施例 2 中的一个像素。图 11 是沿图 10 中线 11-11 截取的一个剖面图。图 12A 到 13B 是剖面图,显示出在通过四个光学加工工艺来形成图 11 的剖面结构的情况下对应于第二和第三光学加工工艺的制造工序。对于它们的栅极端子、它们的漏极端子、它们的 TFT 部分和它们的信号线部分,根据实施例 2 的 TFT 液晶显示装置与如图 1 和 2 所示的第一实施例的装置彼此具有相似的结构,但彼此所不同的是电荷保持电容部分 Cstg 的结构。如图 11 的剖面图所示,根据实施例 2 的 TFT 液晶显示装置与根据实施例 1 的液晶显示装置的相似之处在于:栅极布线 GL 和栅极绝缘膜 GI 都是在 TFT 透明绝缘衬底 SUB1 上形成的;但根据实施例 2 的液晶显示装置具有这样一种结构:其中 a-Si 沟道薄膜 AS 部分地形成在栅极绝缘膜 GI 上,并且与像素电极 PX 材料相同并在同一个工艺中形成的透明导电薄膜 ITO1 与 a-Si 沟道薄膜 AS 接触,这种接触是通过在覆盖 a-Si 沟道薄膜 AS 的保护膜 PSV 中形成的一个通孔 CNS 实现的。相应地,电荷保持电容 Cstg 具有一个由透明导电薄膜 ITO1 制成的上部电极、一个由栅极布线 GL 制成的下部电极和一个电介质薄膜,该电介质薄膜具有由栅极绝缘膜 GI 和 i 型 a-Si 沟道薄膜 AS 制成的一个叠层薄膜结构。这个电荷保持电容 Cstg 的平面图形受下面将要说明的一种制造方法限制,并且如图 10 所示,接触孔 CNS 位于 i 型 a-Si 沟道薄膜 AS 内。

下面将参照图 12A 到 13B 来说明图 11 所示的剖面结构的制造方法。在通过四个光学加工工艺来形成该剖面结构的制造过程中,对栅极布线 GL 进

行构图的第一光学加工工艺和使用透明导电薄膜 ITO1 对像素电极 PX 进行构图的第四光学加工工艺是与图 6A 和 6B 以及图 9A 和 9B 中所示的实施例 1 的光学加工工艺大致相同的, 因而省略对第一和第四光学加工工艺的说明。

- 5 实施例 2 的第二光学加工工艺的制造工序剖面图如图 12A 到 12C 所示。栅极布线 GL 形成于 TFT 玻璃衬底 SUB1 上, 并且通过 CVD 方法, 一个将变成栅极绝缘膜 GI 的 SiN 薄膜、一个将变成 a-Si 沟道薄膜 AS 的 i 型 a-Si 薄膜以及一个将变成 a-Si 接触薄膜 d0 的 n⁺型 a-Si 薄膜依次连续地淀积到 TFT 衬底 SUB1 上。然后, 在未结束该光学加工工艺的情况下, 通过溅射
10 方法, 淀积用于源极和漏极 SD1 和 SD2 以及视频信号线 DL 的金属薄膜 d1 (图 12A)。

- 接着, 将一种光致抗蚀剂施加到金属薄膜 d1 上, 并且通过使用一个光掩模来曝光和显影, 该光掩模具有如实施例 1 的图 7A 所示的一个不透明区域、一个半透明区域和一个透明区域, 从而形成一个抗蚀剂图形 PRES1 和
15 一个抗蚀剂图形 PRES2, 抗蚀剂图形 PRES1 是对应于不透明掩模区域的一个厚的部分, 抗蚀剂图形 PRES2 是对应于半透明掩模区域的一个薄的部分。在这个加工工艺中, 实施例 2 与实施例 1 所不同的是: 对应于半透明掩模区域的薄的抗蚀剂图形 PRES2 是在将在第三和随后的光学加工工艺中用于形成电荷保持电容 Cstg 的部分中形成的(图 12B)。

- 20 然后, 进行与实施例 1 的图 7A 到 7D 中所示工艺相似的工艺, 即, 加工用于源极和漏极 SD1 和 SD2 的金属薄膜 d1、加工 a-Si 接触薄膜 d0 和 a-Si 沟道薄膜 AS、通过干灰化去除薄的抗蚀剂图形 PRES2、湿蚀刻沟道长度 L 部分中金属薄膜 d1、干蚀刻 a-Si 接触薄膜 d0 以及半蚀刻 a-Si 沟道薄膜 AS。以这种方式, 半蚀刻的 a-Si 沟道薄膜 AS 的不包含 a-Si 接触薄膜 d0 的一个
25 区域就形成了, 它形成在电荷保持电容 Cstg 部分中形成的薄的抗蚀剂图形 PRES2 的区域中(图 12C)。

- 接着, 在通过 CVD 方法淀积由 SiN 制成的保护膜 PSV 后, 对预定的抗蚀剂图形 PRES1 进行构图, 使之对应用于源极 SD2 的一个开孔和用于电荷保持电容 Cstg 的一个开孔(图 13A)。随后, 通过使用氢氟酸的缓冲溶液,
30 保护膜 PSV 被开孔而在源极 SD2 上面形成接触孔 CN 和在电荷保持电容 Cstg 部分中形成通孔 CNS。在实施例 2 中, 不能采用使用 SF₆ 或 CF₄ 的干蚀刻方法来加工通孔 CN 和 CNS。这是因为这种气体对 a-Si 沟道薄膜 AS 的蚀刻速

度与对形成保护膜 PSV 的 SiN 的蚀刻速度大致一样快, 这样气体就蚀刻了栅极布线 GL 上的栅极绝缘膜 GI。使用氢氟酸的缓冲溶液, 可以实现 a-Si 和 SiN 的大约 100% 的选择性蚀刻。通过用这种氢氟酸的缓冲溶液进行蚀刻, 通孔形成在栅极端子 GTM 的栅极绝缘膜 GI 和保护膜 PSV 的叠层薄膜中。

随后的工艺是按照与图 9A 和 9B 中所示的工艺相似的方式, 淀积透明导电薄膜 ITO1 和对像素电极 PX 进行构图。

与实施例 1 一样, 实施例 2 的电荷保持电容 Cstg 具有一个叠层结构, 它由一个上部电极和一个下部电极组成, 上部电极是由与像素电极 PX 使用相同材料并在同一个工艺中形成的透明导电薄膜 ITO1 制成的, 下部电极即是栅极布线 GL。然而, 与实施例 1 的电荷保持电容 Cstg 不同, 实施例 2 的电荷保持电容 Cstg 具有一个电介质薄膜, 它具有由 SiN 栅极绝缘膜 GI 和半蚀刻的 a-Si 沟道薄膜 AS 形成的一个叠层结构。在实施例 2 的电荷保持电容 Cstg 的结构中, 电介质薄膜的厚度比实施例 1 的电介质薄膜的厚度要薄, 实施例 1 的电介质薄膜具有由 SiN 栅极布线 GL 和 SiN 保护膜形成的一个叠层结构。此外, a-Si 薄膜的介电常数是 12, 它比 SiN 薄膜的介电常数 7 要大, 由此, 与实施例 1 相比, 实施例 2 使得可以在较小的区域中形成较大的电荷保持电容 Cstg。相应地, 由于在图 10 所示的实施例 2 中栅极布线 GL 的宽度可做得比图 1 所示的实施例 1 中要窄, 这样孔径比就可以增大, 从而可以实现明亮的液晶显示装置。

在日本专利公开第 202153/1994 号中披露了一种结构, 它在电荷保持电容部分使用了一个 a-Si 薄膜。所披露的结构包括在下部的布线上形成的一个栅极绝缘膜、在栅极绝缘膜上形成的一个 i 型 a-Si 薄膜和一个 n⁺型 a-Si 薄膜、在 i 型 a-Si 薄膜和 n⁺型 a-Si 薄膜上形成的源极和漏极金属以及在电极金属上形成的一个保护膜, 而且保护膜在电极金属上是开孔的, 使得电极金属连接到一个透明导电薄膜。本发明人制造了这种结构并获得了下列的结果。在 TFT 充电期间, 电子通过与源极和漏极在同一个工艺中形成的一个金属电极和一个 n⁺型 a-Si 薄膜从透明导电薄膜供给到 i 型 a-Si 薄膜, 从而 i 型 a-Si 薄膜变成了一个导体并且电荷保持电容的值变大。相反地, 在 TFT 处于关断状态的电荷保持期间, i 型 a-Si 薄膜起到电介质作用并发射电子, 结果是, 在电荷保持期间像素电位降低并引起诸如图象滞留之类的显示缺陷。随着 i 型 a-Si 薄膜变厚, 这种图象滞留效应会变得更加严重。

与上述已有技术相比，在实施例 2 中，由于下列优点使得图象滞留减轻，从而可以实现良好的显示装置。其中的一个优点是，图 11 中所示的电荷保持电容 Cstg 的 a-Si 沟道薄膜 AS 在淀积后通过半蚀刻而变薄，第二个优点是，在实施例 2 的结构中，a-Si 接触薄膜 d0 被去除，因此电子从像素电极 PX 的透明导电薄膜 ITO1 注入到 a-Si 沟道薄膜 AS 的效率非常低（接触电阻大）。因此，在实施例 2 的结构中，a-Si 沟道薄膜 AS 只起到电介质的作用，从而可以实现其中不发生图象滞留的良好的液晶显示装置。

《实施例 3》

下面将参照图 14 到 15C 说明根据本发明第三实施例的一种反向交错型 TFT 液晶显示装置。图 14 是一个剖面图，显示出实施例 3 中通过透明电极 ITO1 从对应于一个像素的一个 TFT 延伸到电荷保持电容 Cstg 的部分。图 15A 到 15C 是剖面图，显示出在通过四个光学加工工艺形成图 14 的剖面结构的情况下，对应于第三光学加工工艺的制造工序。对于它们的栅极端子、它们的漏极端子、它们的 TFT 部分以及它们的信号线部分，根据实施例 3 的 TFT 液晶显示装置与图 10 和 11 中所示的第二实施例的装置彼此具有相似的结构，但电荷保持电容 Cstg 部分的结构是彼此不同的。一个像素的平面图形与图 10 所示的实施例 2 中大致相同，在此省略对该平面图形的说明。

如图 14 的剖面图所示的，实施例 3 与图 11 所示的实施例 2 的相同之处在于：在电荷保持电容 Cstg 部分中，栅极布线 GL 和栅极绝缘膜 GI 是在 TFT 透明绝缘衬底 SUB1 上形成的，而 a-Si 沟道薄膜 AS 部分地形成在栅极绝缘膜 GI 上。然而，实施例 3 具有这样一种结构：其中通过在保护膜 PSV 中开通的通孔 CNS，由透明导电薄膜 ITO1 制成的像素电极 PX 直接连接到栅极绝缘膜 GI 上。a-Si 沟道薄膜 AS 的结构使得它是与像素电极 PX 的侧表面接触。尽管这里省略了对电荷保持电容 Cstg 部分的平面结构的说明，但在 a-Si 沟道薄膜的岛状图形内 a-Si 沟道薄膜 AS 只是在从通孔 CNS 到电荷保持电容 Cstg 的部分中被去除了。

实施例 3 的第三光学加工工艺的制造工序的剖面图如图 15A 到 15C 所示。栅极布线 GL 形成在 TFT 玻璃衬底 SUB1 上，并且通过 CVD 方法，在 TFT 衬底 SUB1 上依次连续地淀积一个将变成栅极绝缘膜 GI 的 SiN 薄膜、一个将变成 a-Si 沟道薄膜 AS 的 i 型 a-Si 薄膜以及一个将变成 a-Si 接触薄膜 d0 的 n⁺型 a-Si 薄膜。然后，在未结束该光学加工工艺的情况下，通过溅射方法淀积用于源极和漏极 SD1 和 SD2 以及漏极布线 DL 的金属薄膜 d1。接

着, 通过一种网板曝光和显影方法来加工源极和漏极 SD1 和 SD2, 并且在电荷保持电容 Cstg 部分中形成一个半蚀刻的岛状 a-Si 沟道薄膜 AS。此外, 该光学加工继续进行, 直到通过 CVD 方法在 TFT 衬底 SUB1 上涂覆 SiN 保护膜 PSV, 由此加工工艺都完成了。在 TFT 衬底 SUB1 上施加一种光致抗蚀剂, 它对应于 TFT 部分的源极 SD2 中的开孔 CN 并且对应于电荷保持电容 Cstg 部分中的开孔 CNS, 并且形成抗蚀剂图形 PRES1。

随后, 通过使用氢氟酸的缓冲溶液, 保护膜 PSV 被开孔从而在源极 SD2 上面形成通孔 CN 并在电荷保持电容 Cstg 部分中形成通孔 CNS。在实施例 3 中, 在这个工艺中, 使用 SF₆ 或 CF₄ 的干蚀刻不能用于加工通孔 CN 和 CNS。这是因为这种气体对 a-Si 沟道薄膜 AS 的蚀刻速度与对形成保护膜 PSV 的 SiN 的蚀刻速度一样快, 这样气体就蚀刻了栅极布线 GL 上的栅极绝缘膜 GI。使用该氢氟酸的缓冲溶液, 可以实现 a-Si 和 SiN 的几乎 100% 的选择性蚀刻。此外, 如果与保护膜 PSV 接触的源极 SD2 的金属薄膜 d1 的表面是由 Mo、Cr 或 Mo 和 Cr 的合金制成的话, 该氢氟酸的缓冲溶液就不蚀刻它 (图 15B)。

然后, 在通孔 CNS 处, 在由 SiN 形成的栅极绝缘膜 GI 上方, 电荷保持电容 Cstg 上的 a-Si 沟道薄膜 AS 被选择性地蚀刻, 而抗蚀剂图形 PRES1 留下来。该蚀刻是使用一种所谓的氯类气体实现的, 其中 Cl₂ 或 HCl 添加到 SF₆ 或 CF₄ 中。如果源极 SD2 的金属薄膜 d1 的最外层表面是由 Cr 或含有 Cr 的金属制成的话, 那么通过使用氯气的干蚀刻就不会将 a-Si 沟道薄膜 AS 去除。如果最外层表面是由 Mo 或主要含 Mo 的金属制成的话, 那么用于加工通孔的干蚀刻速度就会比对应于电荷保持电容 Cstg 部分中的 a-Si 沟道薄膜 AS 的干蚀刻速度要慢。相应地, 当 a-Si 沟道薄膜 AS 的蚀刻完成时, 源极 SD2 的金属薄膜 d1 没有被完全去除, 由此就有可能获得源极 SD2 和透明导电薄膜 ITO1 之间的良好接触特性。上述蚀刻的这种有益效果的获得还基于这样的原因: 图 15A 中所示的电荷保持电容 Cstg 的 a-Si 沟道薄膜 AS 被蚀刻到小于 TFT 部分的 a-Si 沟道薄膜 AS 的厚度, 即在淀积过程中形成的 a-Si 沟道薄膜 AS 的厚度。尽管已详细说明了实施例 3 的制造方法, i 型 a-Si 薄膜和源极 SD2 的金属薄膜 d1 是通过 CVD 方法分别淀积为大约 250nm 的厚度和大约 200nm 的厚度, 但将要在图 15C 的步骤中通过电荷保持电容 Cstg 的通孔 CNS 蚀刻的 a-Si 沟道薄膜 AS 已经从 250nm 的厚度半蚀刻到了 100nm 到 150nm 的厚度或更小的厚度。因此, 甚至当这个薄膜 AS 被选择性地蚀刻

时,即使采用 Mo 或含有 Mo 的合金作为金属薄膜 d1,电极 SD 的金属薄膜 d1 也不会被蚀刻。

另一方面,在保护膜 PSV 下面的 a-Si 沟道薄膜 AS 是靠近电荷保持电容 Cstg 的开孔 CNS 的外周边进行蚀刻的,如果 a-Si 沟道薄膜 AS 较厚, a-Si 沟道薄膜 AS 就会被朝向保护膜 PSV (下面)侧蚀刻,这样,将要在后面的工艺中淀积的透明导电薄膜 ITO1 就可能断路。在根据实施例 3 的结构和制造方法中, a-Si 沟道薄膜 AS 通过半蚀刻而变薄,并且对于 CVD 方法中 SiN 的淀积温度,将保护膜 PSV 的淀积温度设定为低于栅极绝缘膜 GI 的淀积温度,以便将保护膜 PSV 的蚀刻速度设定为在同一干蚀刻工艺中大于栅极绝缘膜 GI 的蚀刻速度。相应地,在像素电极 PX 的电荷保持电容 Cstg 的通孔 CNS 处,保护膜 PSV 和 a-Si 沟道薄膜 AS 的被蚀刻的端表面具有良好的形状,由此,像素电极 PX 的透明导电薄膜 ITO1 就不会断路。

在实施例 3 中,由于上述的优点,上述的图象滞留就被减轻了,从而可以实现具有大孔径比的明亮的显示装置。电荷保持电容 Cstg 具有一个由透明导电薄膜 ITO1 制成的上部电极、一个由栅极布线 GL 制成的下部电极以及一个用作栅极绝缘膜 GI 的电介质薄膜,而在作为栅极绝缘膜 GI 的接触孔 CNS 的区域中或者靠近该区域,电荷保持电容 Cstg 是由三个薄膜即栅极绝缘膜 GI、a-Si 沟道薄膜 AS 和保护膜 PSV 形成的区域中的并联电容构成的。特别是,因为接触孔 CNS 部分是只由栅极绝缘膜 GI 构成的,每单位面积的电容就可做得比实施例 1 和 2 中的要大,这样,下面的栅极布线 GL 的宽度可做得小一些并且孔径比能得以增大,从而就可实现明亮的液晶显示装置。在实施例 3 中,电子从像素电极 PX 注入到 a-Si 沟道薄膜 AS 的效率与实施例 2 相比要低,从而液晶显示装置提高了减轻图象滞留方面的性能。此外,可以提供一种制造方法,其中,即使保护膜 PSV 和栅极绝缘膜 GI 是由诸如 SiN 薄膜之类的相同材料制成的,即使覆盖栅极绝缘膜 GI 的保护膜 PSV 被去除,栅极绝缘膜 GI 也可选择性地单独留存下来。

《实施例 4》

下面将参照图 16 到 18C 来说明根据本发明第四实施例的一个 TFT 液晶显示装置。图 16 是一个剖面图,显示出对应于实施例 4 中一个像素的部分。图 17 是沿着图 16 的线 17-17 截取的剖面图。图 18A 到 18C 是剖面图,显示出在通过四个光学加工工艺形成图 17 的剖面结构的情况下,对应于第三个光学加工工艺的制造工艺。根据实施例 4 的 TFT 液晶显示装置与上述其

它实施例在结构上的不同之处表现在下列方面。

图 16 中所示的一个像素的平面结构与实施例 1 的图 1 中所示平面结构和实施例 2 的图 10 中所示平面结构在下列两个方面是不同的。第一个方面，电荷保持电容 Cstg 是独立于栅极布线 GL 的，并形成在一个电荷保持电容线 CL 上，电荷保持电容线 CL 与栅极布线 GL 在同一个工艺中用相同材料 g1 形成。第二个方面，由透明导电薄膜 ITO1 制成的像素电极 PX 被设置成重叠于信号线 DL，这样信号线 DL 就被用作一个光屏蔽电极，从而提高孔径比。

为实现上述高孔径比的本发明之独特结构在图 17 中以剖面图来显示。

图 17 是一个剖面图，显示出从 TFT 部分通过像素电极 PX 延伸到构成电荷保持电容 Cstg 的电荷保持电容线 CL 的部分。所示结构的一个主要特征是，在由透明导电薄膜 ITO1 制成的像素电极 PX 下面，一个保护膜具有一个叠层结构，该叠层结构是由用 SiN 薄膜制成的第一保护膜 PSV1（如实施例 1 中所示）和用一种有机薄膜制成的第二保护膜 PSV2 形成的。所示结构的另一个主要特征是，由覆盖电荷保持电容 Cstg 的透明导电薄膜 ITO1 制成的像素电极 PX 通过在第二保护膜 PSV2 和第一保护膜 PSV1 之间形成的通孔 CNS 与栅极绝缘膜 GI 接触。从而单位面积的电荷保持电容 Cstg 的值就提高了。

在此将给出电荷保持电容 Cstg 的上述结构和实施例 4 中引入的有机的第二保护膜 PSV2 实现具有高孔径比的所谓液晶显示装置的原因。图 17 中所示的第二保护膜 PSV2 使用例如厚度为 $2\mu\text{m}$ 的丙烯酸树脂薄膜。该厚度被设定为实施例 1 和 2 中所用的第一 SiN 保护膜 PSV1 的 $200\text{--}400\text{nm}$ 厚度的十倍。第二保护膜 PSV2 的介电常数大约是 3，相比于 SiN 的介电常数是 7。由于这些原因，即使在图 16 所示的像素的平面结构中，像素电极 PX 设置成通过介于其间的的第一和第二保护膜 PSV1 和 PSV2 重叠于信号线 DL 上，信号线 DL 和像素电极 PX 之间的寄生电容也是小的，并且由于寄生电容引起的电压起伏噪声是小的，而且不会由于该电压起伏噪声而产生串扰。在使用实现上述低电容的保护膜的情况下，如果采用实施例 1 的电荷保持电容 Cstg 的结构，由于由栅极绝缘膜 GI、第一保护膜 PSV1 和第二保护膜 PSV2 形成的三薄膜结构，构成电荷保持电容 Cstg 的电介质的每单位面积的电容值就变得非常小，这样，电荷保持电容线 CL 的宽度就需增加来保证液晶的数据保持性，并且由金属薄膜 g1 制成的不透明区域的宽度变大，从而降低

了孔径比。然而，在实施例 3 中，电荷保持电容 Cstg 的电介质薄膜主要是由栅极绝缘膜 GI 制成的并且每单位面积的电容值可做得较大，从而可实现具有较窄宽度的电荷保持电容线并因此具有较高孔径比的明亮的液晶显示装置。

5 另一方面，日本专利公开第 90404/1997 号披露了一种已有技术，其中，一种有机薄膜被用作一个保护膜，一个电荷保持电容线设置在包括一个 TFT 的每个像素中，并且一个栅极绝缘膜被用作一个电荷保持电介质。在该已有技术中，TFT 源极形成为延伸到电荷保持电容线上，而且该源极通过在有机保护膜中形成的一个开孔连接到一个像素电极。这种方法提高了每单位面积
10 的电容值，但是它通过不同的光学加工工艺分开加工源极和一个 a-Si 半导体薄膜，因此，需要至少五个或更多的光学加工工艺来加工一个 TFT 衬底。结果是，使用这种已有技术的方法，不可能实现本发明的另一个目的，即将光学加工工艺的数量减少到四个或更少并且提高生产效率来降低成本。

一种根据实施例 4 的制造方法如图 18A 到 18C 所示。图 18A 到 18C 的
15 剖面图对应于通过四个光学加工工艺形成图 17 的剖面结构的情况下的第三个光学加工工艺。实施例 4 的第一、第二和第四光学加工工艺大致与实施例 2 的相同，在此省略对这些光学加工工艺的说明。在下面的说明中，假定 TFT 衬底 SUB1 已经经过了第一和第二光学加工工艺。在 TFT 衬底 SUB1 上，半蚀刻的 a-Si 沟道薄膜 AS 在电荷保持电容线 CL 的栅极绝缘膜 GI 上被构图成
20 一种岛状的形状，并且使用 SiN 薄膜的第一保护膜 PSV1 淀积到 a-Si 沟道薄膜 AS 上。

随后，例如，通过旋涂方法，一种丙烯酸感光树脂形成为第二保护膜 PSV2。此外，该树脂被曝光和显影成一个图形，该图形具有用于 TFT 的源极 SD2 的一个开孔和用于电荷保持电容 Cstg 的一个开孔（图 18A）。因此，
25 该感光树脂起到用于构图的光致抗蚀剂和第二保护膜 PSV2 的作用。使用第二保护膜 PSV2 作为一个掩模，通过使用氢氟酸的缓冲溶液，以与结合实施例 3 描述的相似方式，在电荷保持电容 Cstg 的 a-Si 沟道薄膜 AS 上面，选择性地蚀刻 SiN 的第一保护膜 PSV1（包括栅极端子部分处的栅极绝缘膜 GI）。接着，通过一种气体（其中，诸如 HCl 或 Cl₂ 之类的氯气添加到 CF₄ 或 SF₆
30 中），在下面的 SiN 栅极绝缘膜 GI 上方，选择性地蚀刻 a-Si 沟道薄膜 AS（图 18C）。

然后，在 200℃温度下加热 TFT 衬底 SUB1。通过这个加热步骤，剖面

结构的拐角部分就变圆了, 另外, 第二保护膜 PSV2 延伸到每个开孔 CN 和 CNS 中 (图 18C)。由于这个加热过程, 即软熔处理, 第二保护膜 PSV2 的 $2-3\mu\text{m}$ 厚的台阶形状就变得和缓了, 从而可以防止在第四光学加工工艺中透明导电薄膜 ITO1 的断路。

5 如上所述, 实施例 4 的电荷保持电容器 Cstg 的结构是这样的: 在电荷保持电容器 Cstg 的主要部分中, 一个上部电极是由透明导电薄膜 ITO1 制成的像素电极 PX, 透明导电薄膜 ITO1 形成为从有机保护膜 PSV2 延伸到通孔 CNS 中, 通孔 CNS 是在由 SiN 薄膜制成的第一保护膜 PSV1 和有机的 (第二) 保护膜 PSV2 中形成的, 并且一个下部电极是由电荷保持电容线 CL 的金属薄膜 g1 制成的, 电荷保持电容线 CL 与栅极布线 GL 是在同一个工艺中以相同材料形成的。栅极绝缘膜 GI 被用作一个电介质, 而另一个电介质是一个叠层薄膜, 它由栅极绝缘膜 GI、a-Si 沟道薄膜 AS、第一保护膜 PSV1 和第二保护膜 PSV2 制成。这种结构是通过四个光学加工工艺制造的并具有很好的生产效率。

10 在电荷保持电容器 Cstg 部分的 a-Si 沟道薄膜 AS 的保护膜 PSV1 和 PSV2 中的开孔 CNS 是用一个掩模蚀刻形成的情况下, 该蚀刻可在上述的有机材料的热处理过程之后进行。

《实施例 5》

20 本发明的实施例 5 显示在图 19 到 21 中。图 19 显示出一个像素的平面图形, 图 20 是沿着图 19 中的线 20-20 截取的一个剖面图, 图 21 是沿着图 19 中的线 21-21 截取的一个剖面图。本发明的实施例 5 涉及到一种像素结构的平面内转换 (IPS) 显示模式, 该模式用于实现宽视角特性。

25 如图 19 所示, 一个像素的布局是这样的: 像素电极 PX 和反向 (共用) 电极 CT 是以梳齿形状来设置的。相应地, 像素的显示控制是通过一个横向电场来执行的, 这个电场从像素电极 PX 到共用电极 CT 施加到液晶 LC 上, 如图 20 的剖面图所示。通过梳齿状电极之间的空间所发射的光通过该电场来控制。

30 与实施例 1 到 4 的每一个中所用的具有在滤色衬底 SUB2 上的共用电极的显示方式的一个像素的平面结构相似, 在实施例 5 的一个像素的平面结构中, 一个 TFT 设有彼此垂直相交的栅极布线 GL 和漏极布线 DL, 像素电极 PX 通过在保护膜中形成的通孔连接到 TFT 的源极 SD2, 并且由透明导电薄膜 ITO1 形成。与实施例 4 的电荷保持电容线相似, 这个共用电极 CT 独立

于栅极布线 GL 并与栅极布线 GL 在同一个工艺中以相同材料形成, 而且以梳齿形状在像素中分叉并形成了对置于像素电极 PX 的共用电极 CX。与实施例 4 的电荷保持电容线 CL 相似, 该反向电极布线 CT 还用作构成一个电荷保持电容器的一个电路布线, 并构成使用像素电极 PX 的透明导电薄膜作为它的上部电极的电荷保持电容器 Cstg。

图 20 是一个剖面图, 显示出漏极布线 DL、梳齿状像素电极 PX 以及梳齿状共用电极 CX。漏极布线 DL 具有一个楼梯状的剖面形状, 其中 a-Si 沟道薄膜 AS、a-Si 接触薄膜 d0 以及诸如 Mo 或 Cr 之类的金属薄膜 d1 依次叠置在栅极绝缘膜 GI 上。特别是, 由 i 型 a-Si 薄膜形成的 a-Si 沟道薄膜 AS 比漏极布线 DL 的金属薄膜 d1 要宽, 并起到一个电介质的作用, 而且具有减小漏极布线 DL 和共用电极 CX 之间的布线负载电容的优点。相应地, 就可以实现大尺寸和高分辨率的 TFT 液晶显示装置。此外, 如实施例 1 的制造方法中那样, 形成楼梯状剖面形状的 a-Si 沟道薄膜 AS、a-Si 接触薄膜 d0 和金属薄膜 d1 是通过 CVD 方法和溅射方法连续地淀积的, 并且通过一个光学加工工艺来加工。与按已有技术的制造方法中的实施方式通过两个光学加工工艺来分离地加工 a-Si 沟道薄膜 AS 和 a-Si 接触薄膜 d0 的情况相比较, 就不会产生 a-Si 沟道薄膜 AS 和金属薄膜 d1 之间的光校准误差的影响, 并且能够进行显微机械加工, 而且负载电容减小了。结果是, 可以实现具有高孔径比的明亮的液晶显示装置。

图 21 是一个剖面图, 显示出从 TFT 通过像素电极 PX 延伸到共用电极布线 CT 的电荷保持电容 Cstg 部分的一部分结构。图 21 所示的基本剖面结构与实施例 2 的图 11 中所示的相似。与图 11 中所示的显示装置 (其中像素电极 PX 和电荷保持电容器 Cstg 是在相邻的栅极布线 GL 上面形成的) 相比较, 根据实施例 5 的 IPS 型液晶显示装置是在像素电极 PX 和反向电极布线 CT 之间构成的。电荷保持电容器 Cstg 的电介质具有一个叠层结构, 它是由用 SiN 制成的栅极绝缘膜 GI 和半蚀刻的 a-Si 沟道薄膜 AS 构成的。由于该叠层结构, 可以增大每单位面积的电荷保持电容的值。相应地, 甚至在 IPS 显示装置中, 也可以缩小由金属布线制成的共用电极布线 CT 的宽度, 从而可以实现具有高孔径比的明亮的 IPS 型液晶显示装置。

顺便指出, 在实施例 5 中, 由栅极绝缘膜 GI 和半蚀刻的 a-Si 沟道薄膜 AS 制成的叠层布线结构被用作电荷保持电容器 Cstg 的电介质薄膜。然而, 不用说, 与实施例 1 和实施例 3 的液晶显示装置相似, 根据实施例 5 的液晶

显示装置可适用于这样一种结构：其中由栅极绝缘膜 GI 和保护膜 PSV 制成的叠层薄膜以及栅极绝缘膜 GI(其上半蚀刻的 a-Si 沟道薄膜 AS 围绕保护膜 PSV 的开孔设置)两者都用作构成电荷保持电容器 Cstg 的电介质。

《实施例 6》

- 5 本发明的实施例 6 显示在图 22 到 24 中。图 22 显示出一个像素的平面图形，图 23 是沿着图 22 的线 23-23 截取的剖面图，图 24 是沿着图 22 的线 24-24 截取的剖面图。本发明的实施例 6 涉及到一种与实施例 5 相似的像素结构的平面内转换 (IPS) 显示模式。

- 如图 22 所示，一个像素的布局是这样的：像素电极 PX 和共用电极 CX 以梳齿形状设置。相应地，像素的显示控制是通过一个横向电场来执行的，这个电场从像素电极 PX 到共用电极 CX 施加到液晶 LC 上，如图 20 的剖面图所示。TFT 的源极 SD2 形成为延伸到像素区域中，从而构成一个用作像素电极 PX 的梳齿状电极。与实施例 5 中的共用电极布线 CT 相似，实施例 6 的共用电极布线 CT 独立于栅极布线 GL 并与栅极布线 GL 在同一个工艺中以相同材料形成，而且是在像素中以梳齿的形状来分叉并形成了对置于像素电极 PX 的共用电极 CX。

- 与实施例 5 不同，电荷保持电容器 Cstg 是由一个由像素电极 PX 制成的电极和构成为透明导电薄膜 ITO1 的另一电极形成的，透明导电薄膜 ITO1 通过通孔 CNS 连接到共用电极 CX。与实施例 4 的电荷保持电容线 CL 相似，像素电极 PX 的透明导电薄膜用作构成电荷保持电容器 Cstg 的一个电路布线并用作上部电极。

- 图 23 是一个剖面图，显示出漏极布线 DL、梳齿状像素电极 PX 和梳齿状共用电极 CX。漏极布线 DL 和梳齿状像素电极 PX 的每一个都具有一个楼梯状的剖面结构，其中 a-Si 沟道薄膜 AS、a-Si 接触薄膜 d0 和诸如 Mo 或 Cr 之类的金属薄膜 d1 依次叠置到栅极绝缘膜 GI 上。特别是，由 i 型 a-Si 薄膜形成的 a-Si 沟道薄膜 AS 比像素电极 PX 的金属薄膜 d1 要宽，并用作一个电介质而且具有减小像素电极 PX 和栅极布线 GL 之间的寄生电容的优点。相应地，可以在大尺寸和高分辨率的 TFT 液晶显示装置中减少显示故障。此外，与按已有技术的制造方法中的实施方式通过两个光学加工工艺来分离地加工 a-Si 薄膜 AS 和 d0 以及金属薄膜 d1 的情况相比较，形成楼梯状剖面形状的 a-Si 沟道薄膜 AS、a-Si 接触薄膜 d0 和金属薄膜 d1 就可不受 a-Si 沟道薄膜 AS 和金属薄膜 d1 之间的光校准误差的影响的情况下进行加

工,并且能够进行显微机械加工,而且负载电容和像素电容减小了。结果是,可以实现具有高孔径比的明亮的液晶显示装置。

图 24 是一个剖面图,显示出从 TFT 通过像素电极 PX 延伸到共用电极布线 CT 的电荷保持电容器 Cstg 部分的一部分。像素电极 PX 与漏极布线 DL 在同一个工艺中以相同材料形成,并具有一个由 a-Si 沟道薄膜 AS、a-Si 接触薄膜 d0 和金属薄膜 d1 制成的叠层结构,而且形成为延伸到共用电极布线 CT,但不与共用电极布线 CT 重叠。

电荷保持电容器 Cstg 具有一个下部电极和一个上部电极,下部电极由金属薄膜 d1 制成,金属薄膜 d1 形成为从源极 SD2 延伸,上部电极由透明导电薄膜 ITO1 制成,透明导电薄膜 ITO1 通过通孔 CNC 连接到共用电极布线 CT,该通孔形成在由栅极绝缘膜 GI 和用 SiN 薄膜制成的保护膜 PSV 所构成的叠层薄膜中。电荷保持电容器 Cstg 的电介质是保护膜 PSV,它由 200—600nm 厚的 SiN 薄膜制成。

在根据实施例 6 的 IPS 显示装置中,尽管像素电极 PX 是叠置到 a-Si 沟道薄膜 AS 上的,但像素电极 PX 不与共用电极布线 CT 相交,从而就不会发生由于电荷保持状态中 a-Si 薄膜电容变化而引起的图象滞留现象。此外,尽管在实施例 5 中,如图 20 所示,加工形成梳齿状的像素电极 PX 并设置在保护膜 PSV 上,但实施例 6 具有通过 CVD 方法淀积在所有像素电极 PX 上的 SiN 保护膜 PSV,如图 23 所示。相应地,所获得的台阶是和缓的,并且在用于液晶 LC 分子的初始校准的摩擦处理期间不容易产生阴影,从而可以实现高对比度的 IPS 型液晶显示装置。

如上所述,根据本发明,对于构成具有反向交错结构的沟道蚀刻型 TFT 的 a-Si 薄膜以及源极和漏极,金属薄膜可通过一个光学加工工艺来加工。特别是,尽管已有技术需要五个光学加工工艺,但本发明使得只通过四个光学加工工艺来制造 TFT 衬底变得可能,从而提高了生产率并且降低了成本。

此外,如果上述的使用四个光学加工工艺的制造方法被用来将 TFT 液晶显示装置的每个漏极布线形成为三薄膜结构,该三薄膜结构由栅极绝缘膜上的 i 型 a-Si 薄膜、n⁺型 a-Si 薄膜和金属薄膜制成,即,一种楼梯状的结构,或者,如果 IPS 型液晶显示装置的每个像素电极是使用上述制造方法来形成为上述结构的话,就能够进行显微机械加工,并可实现具有高孔径比的明亮的液晶显示装置。此外,可以减小寄生电容。

此外,因为电荷保持电容器的电介质可使用栅极绝缘膜、或栅极绝缘膜

与 i 型 a-Si 薄膜或保护绝缘膜的叠层结构，从而可以减小每单位面积的电容值并且可缩小栅极布线、电荷保持电容线或共用电极布线的宽度。相应地，就可以提供具有高孔径比的明亮的液晶显示装置。

- 虽然已经展示和描述了根据本发明的几个实施例，但应该理解，正如本
- 5 领域普通技术人员所知道的，本发明并不局限于这些实施例，而是能有许多的更改和变换，因此不希望将本发明局限于所展示的和所描述的细节，而是要覆盖包含在所附权利要求范围内的所有这些更改和变换。

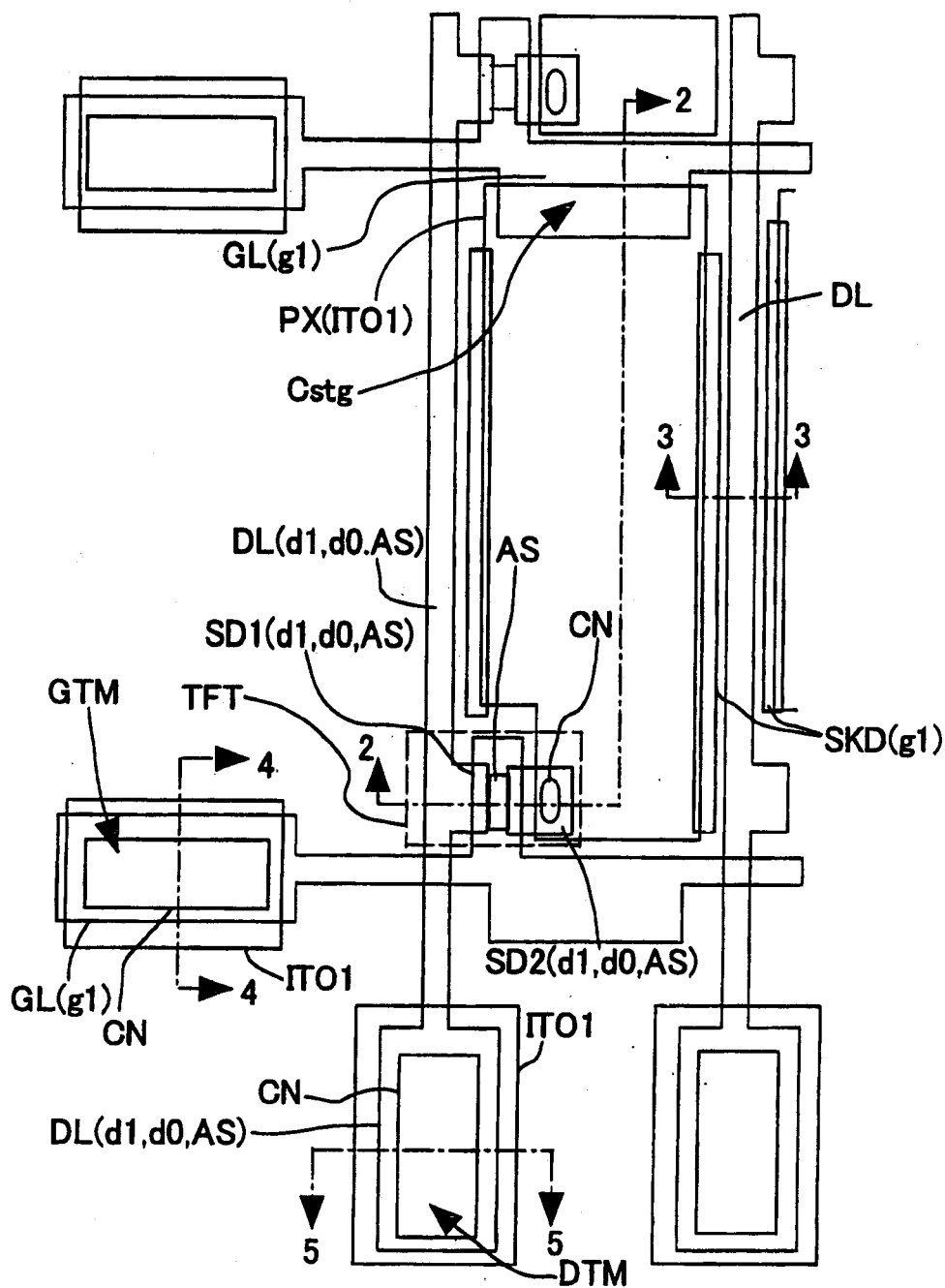


图 1

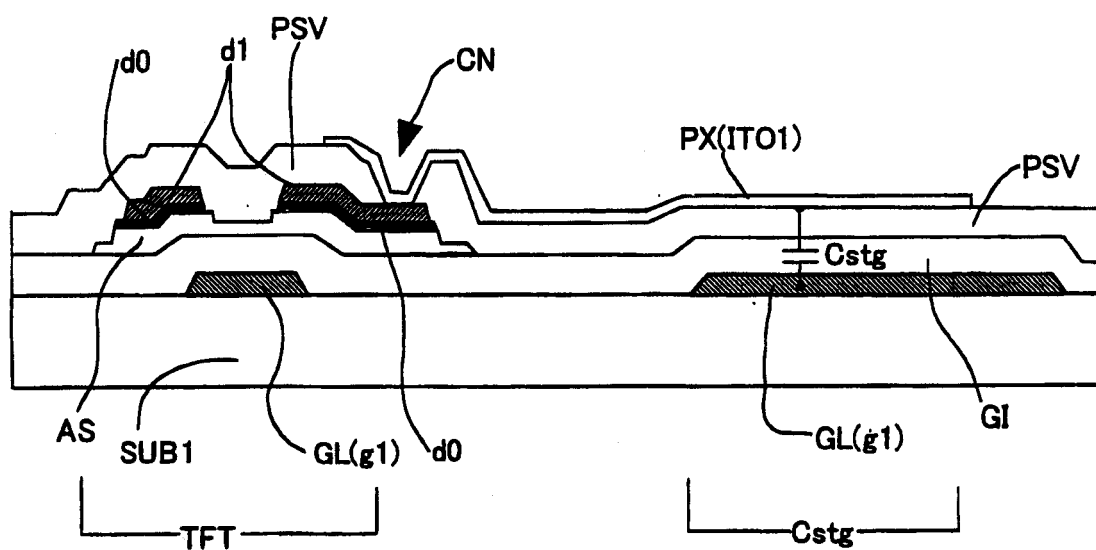


图 2

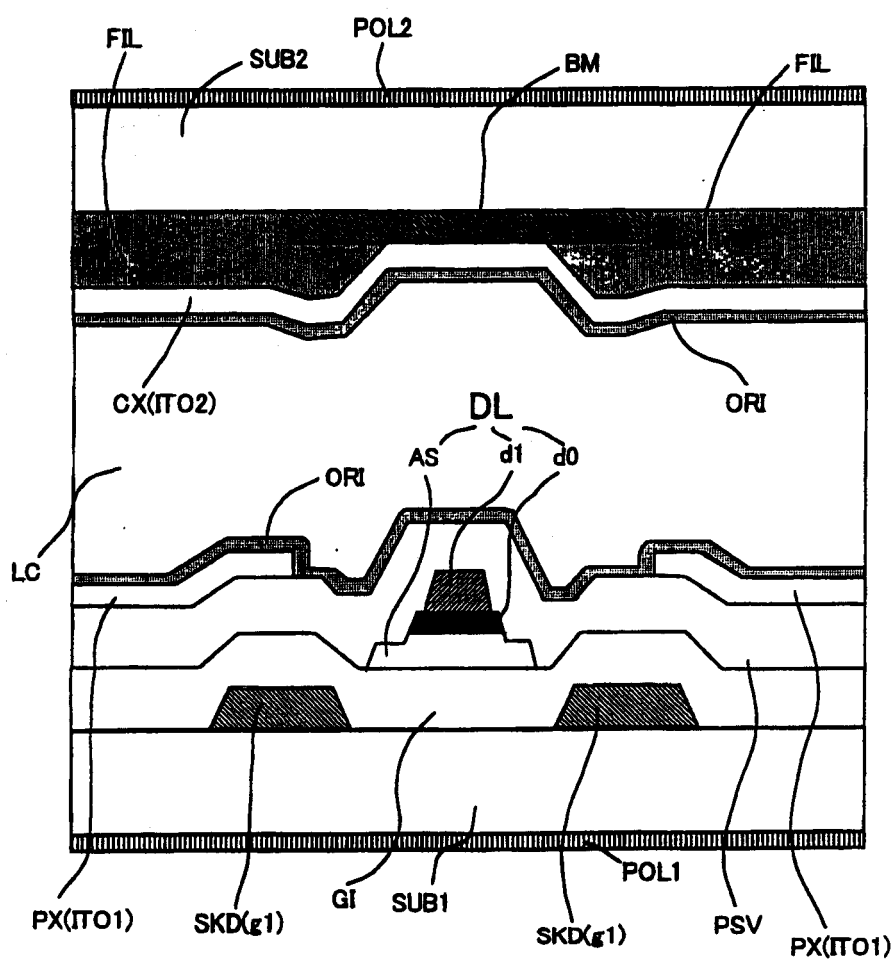


图 3

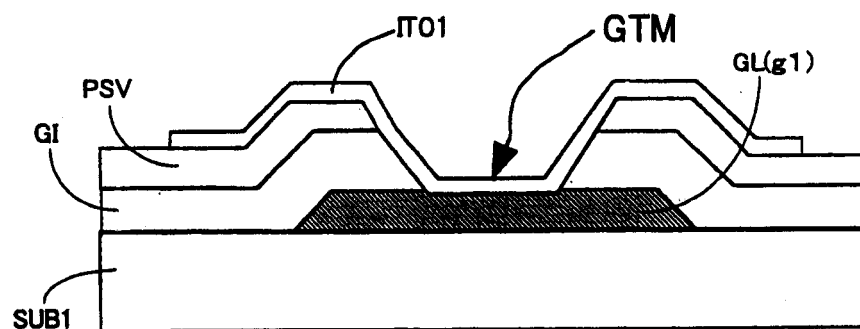


图 4

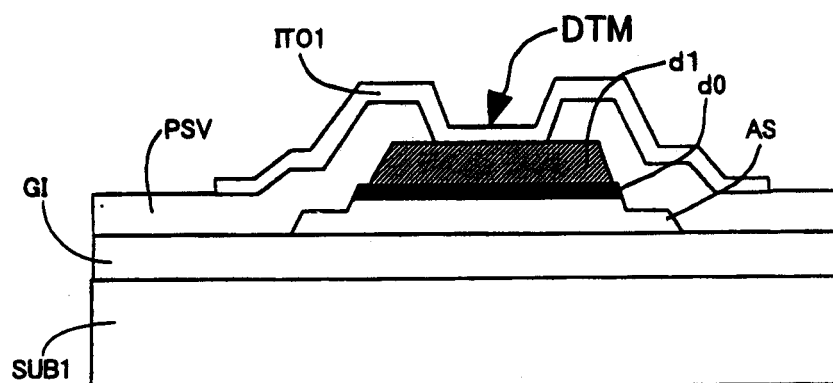


图 5

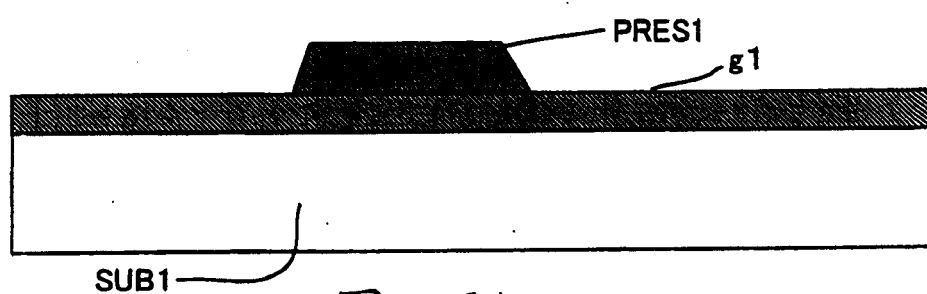


图 6A

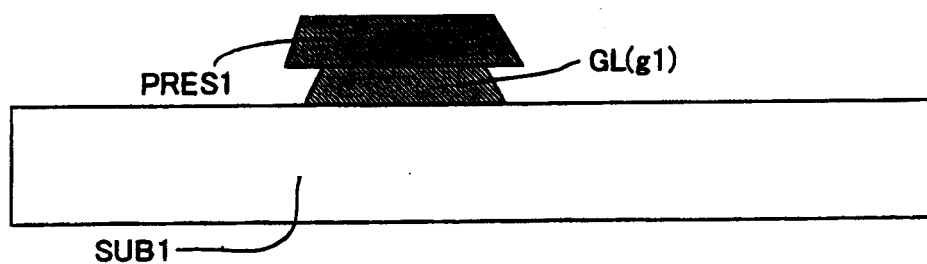


图 6B

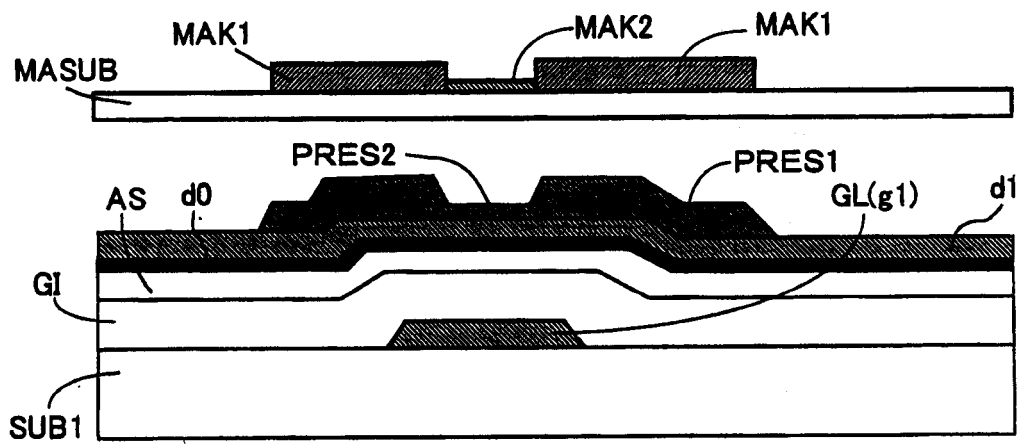


图 7A

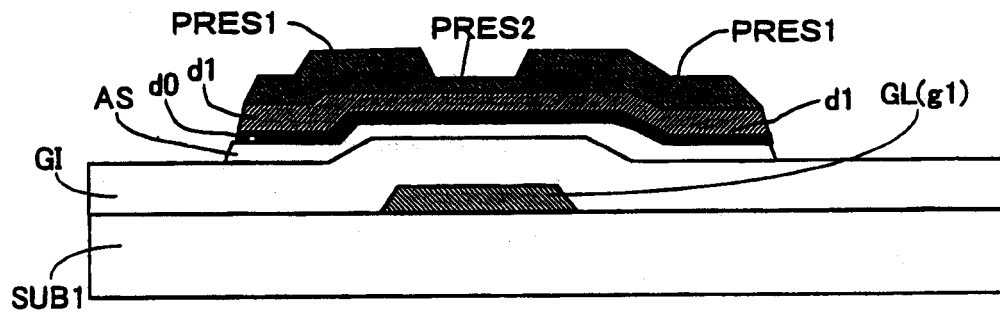


图 7B

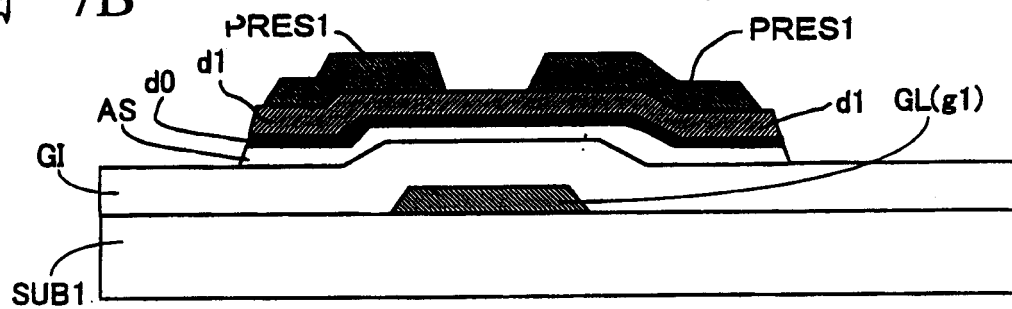


图 7C

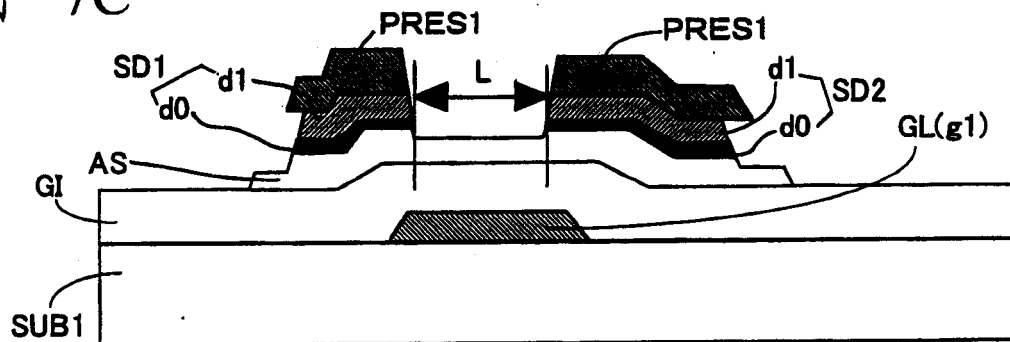


图 7D

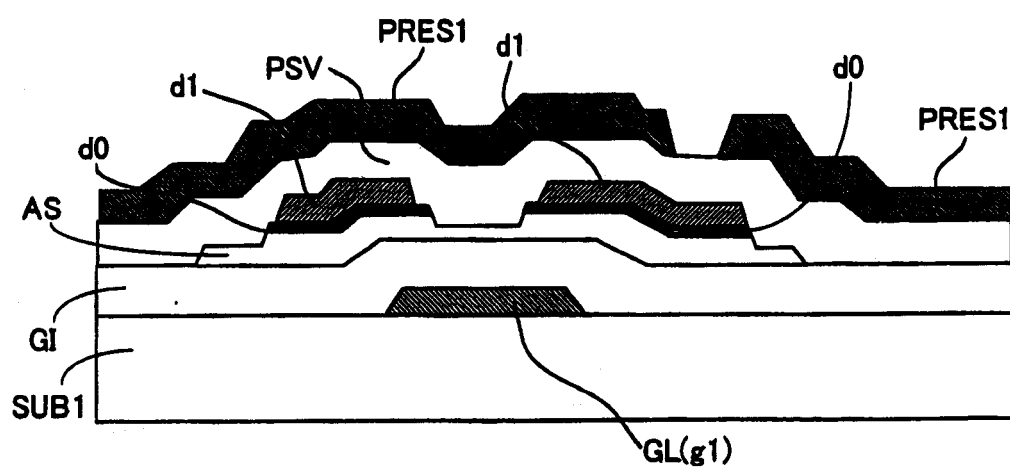


图 8A

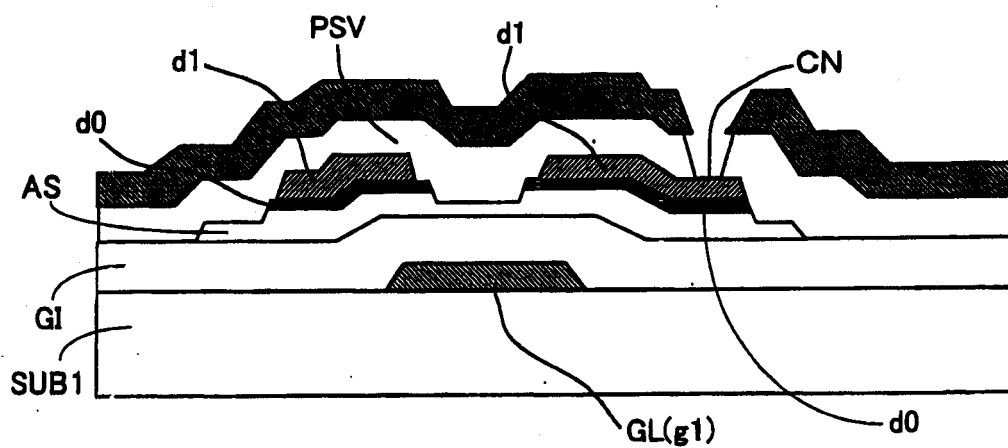


图 8B

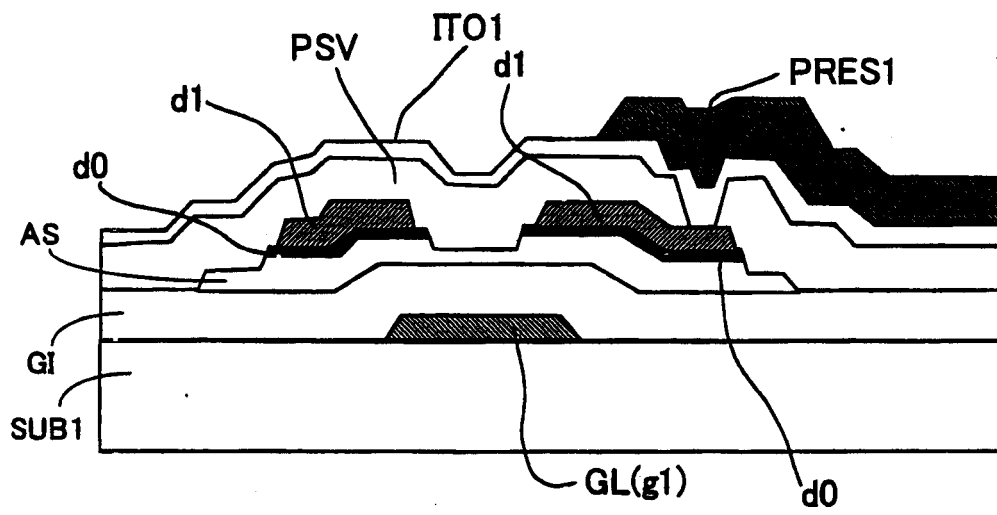


图 9A

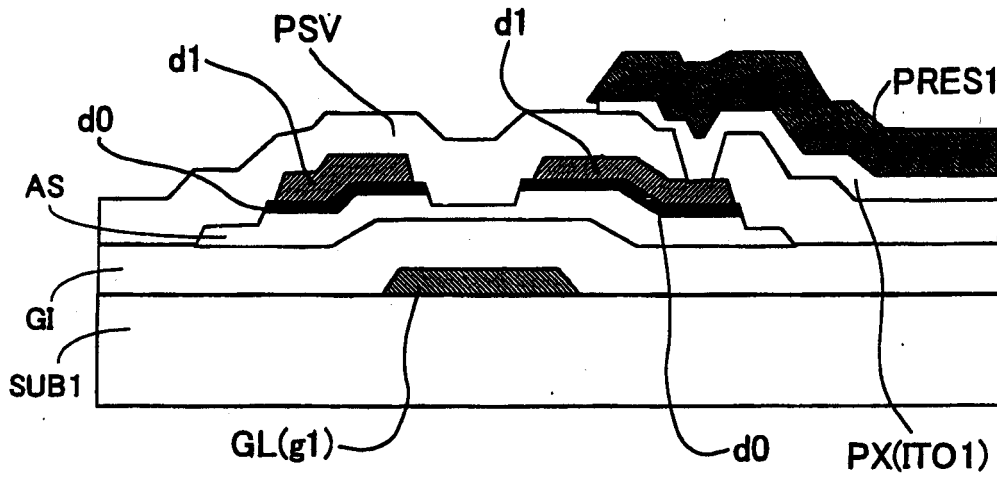


图 9B

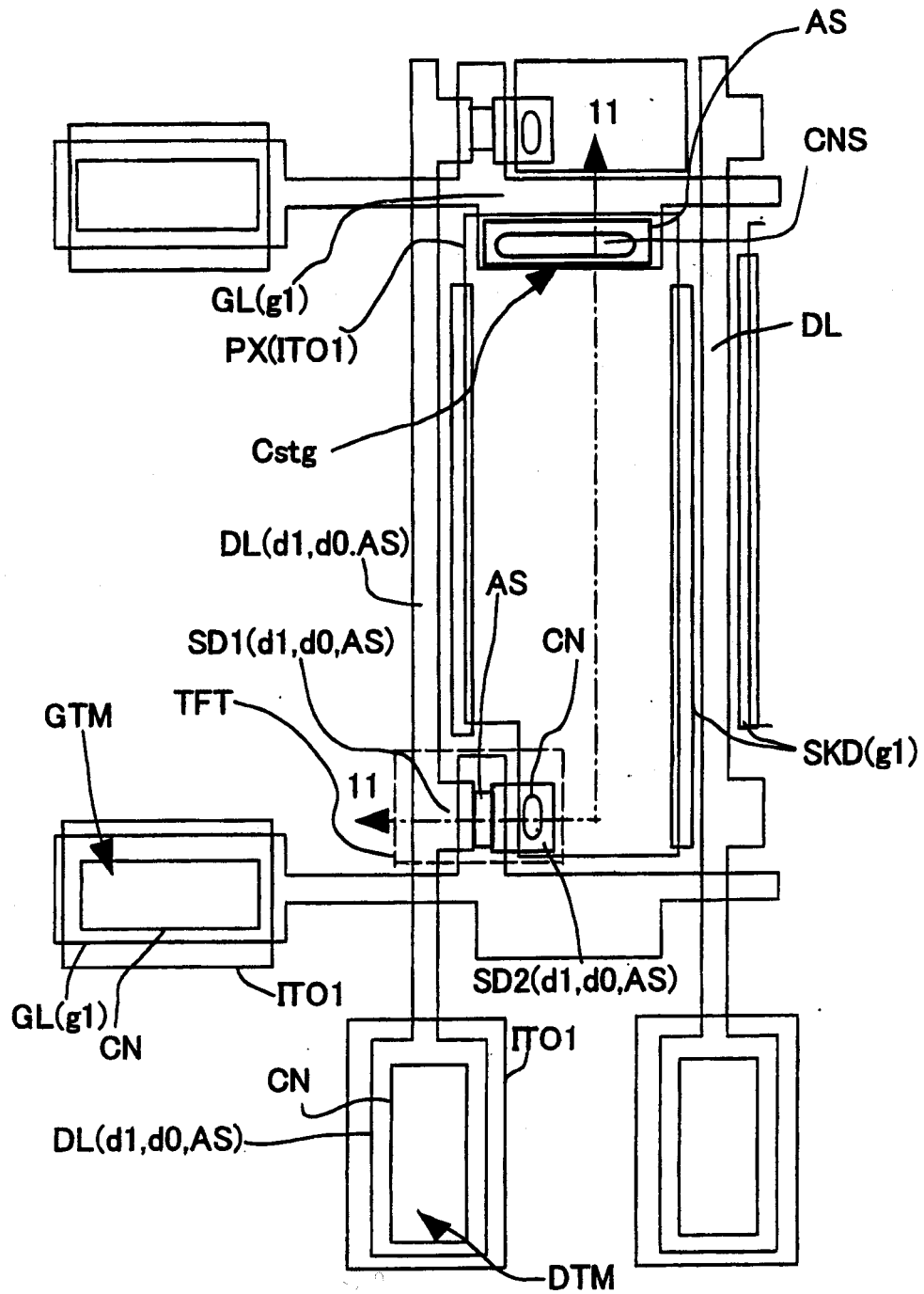


图 10

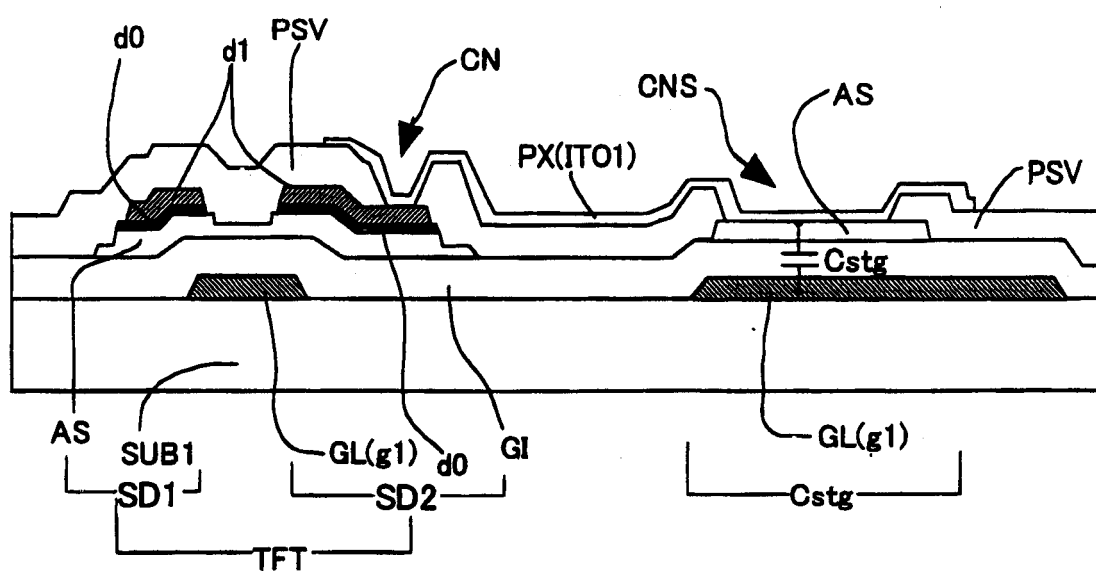


图 11

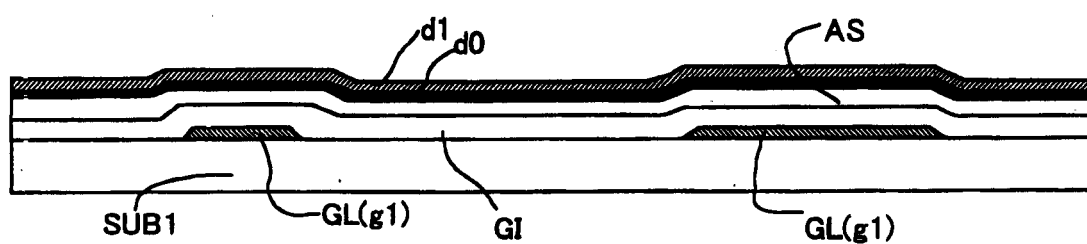


图 12A

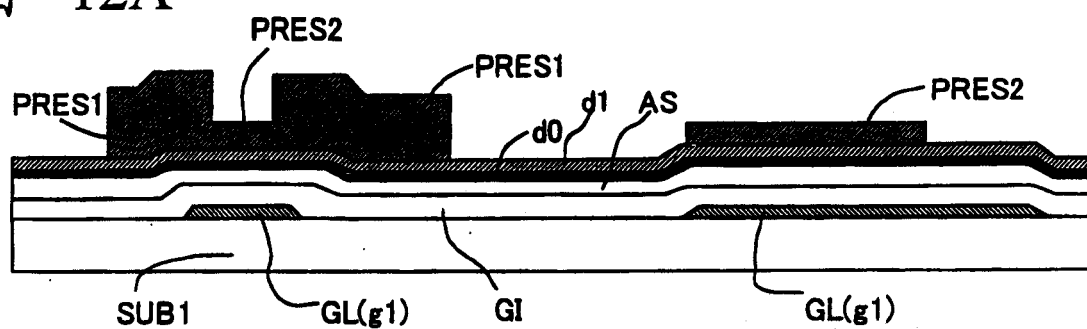


图 12B

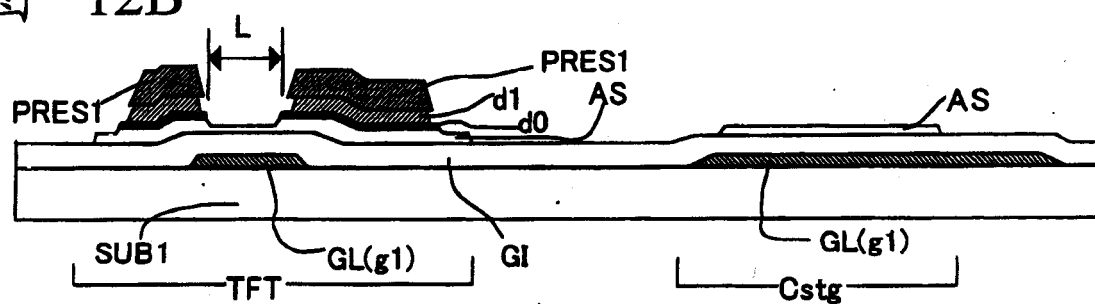


图 12C

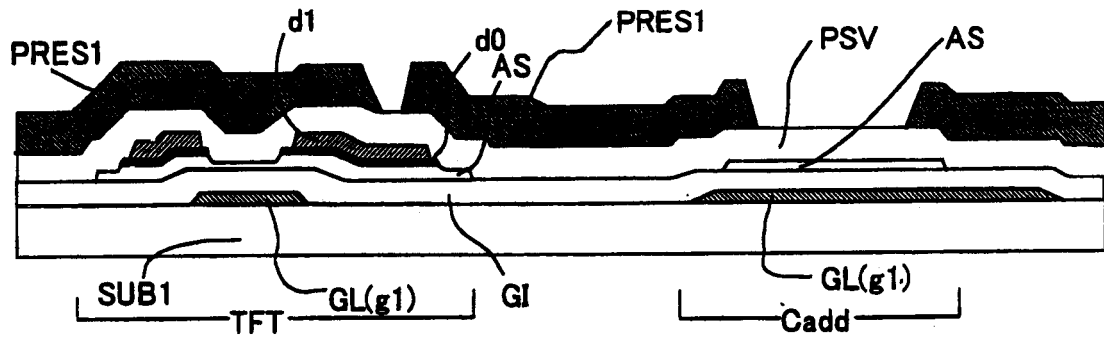


图 13A

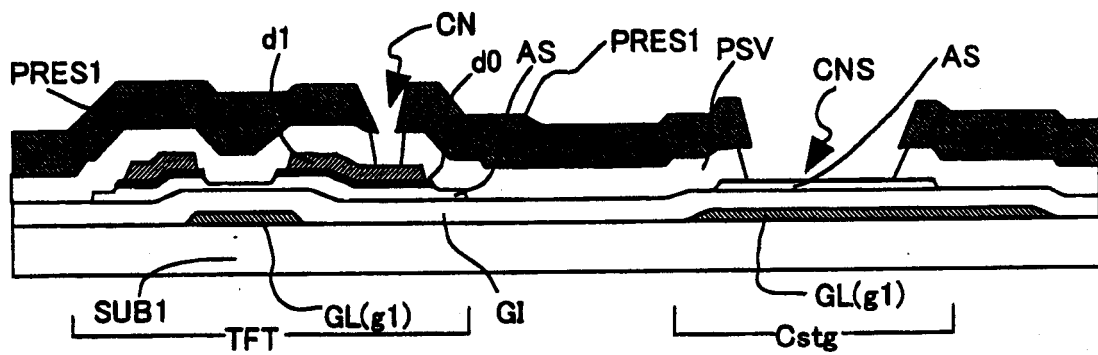


图 13B

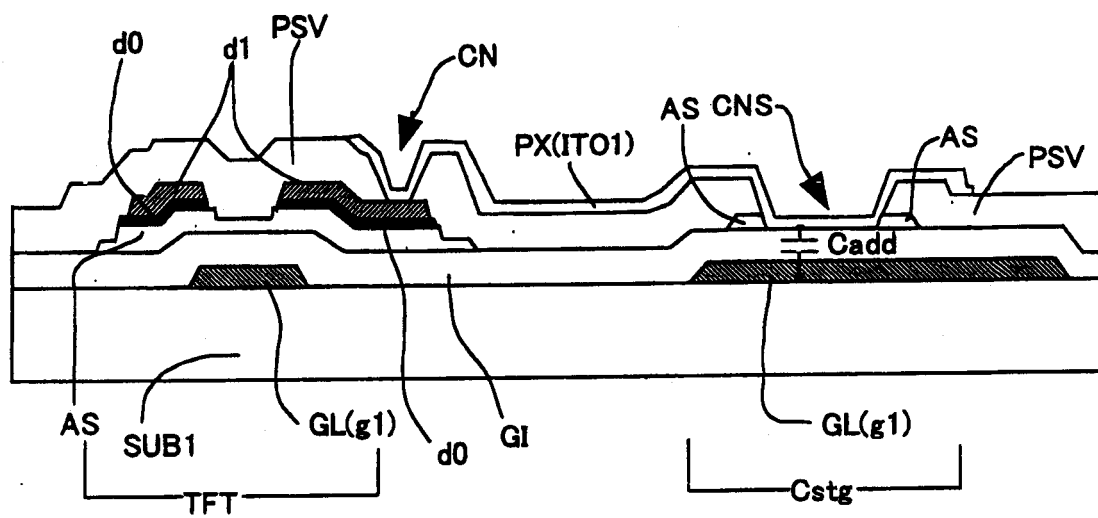


图 14

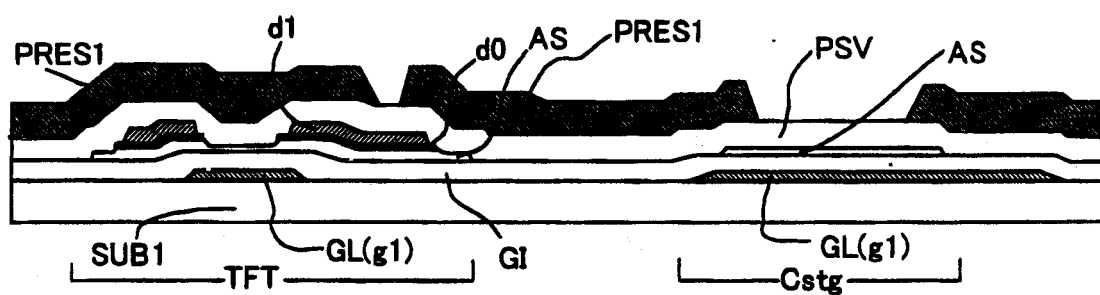


图 15A

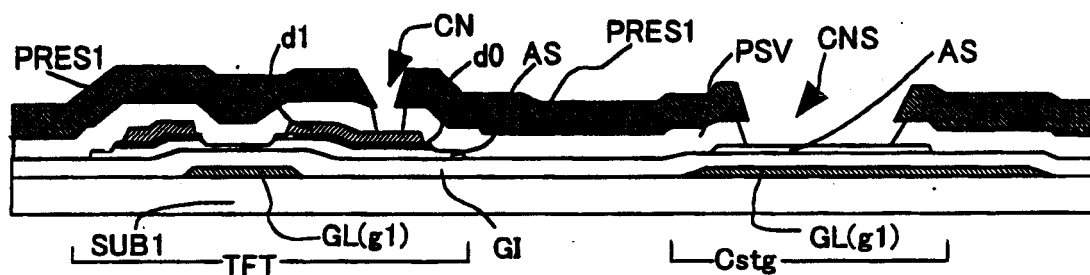


图 15B

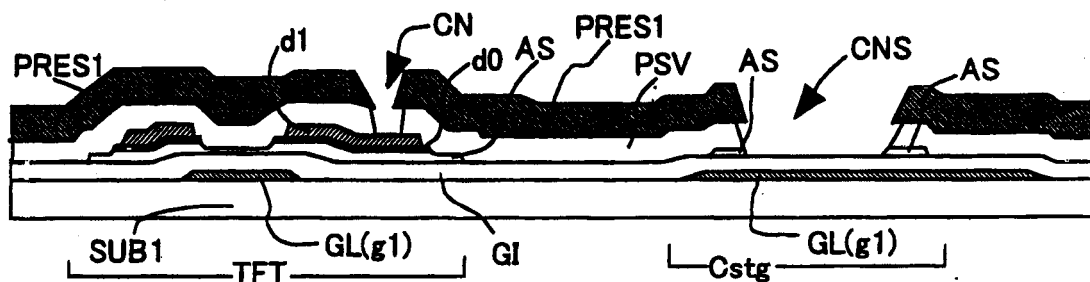


图 15C

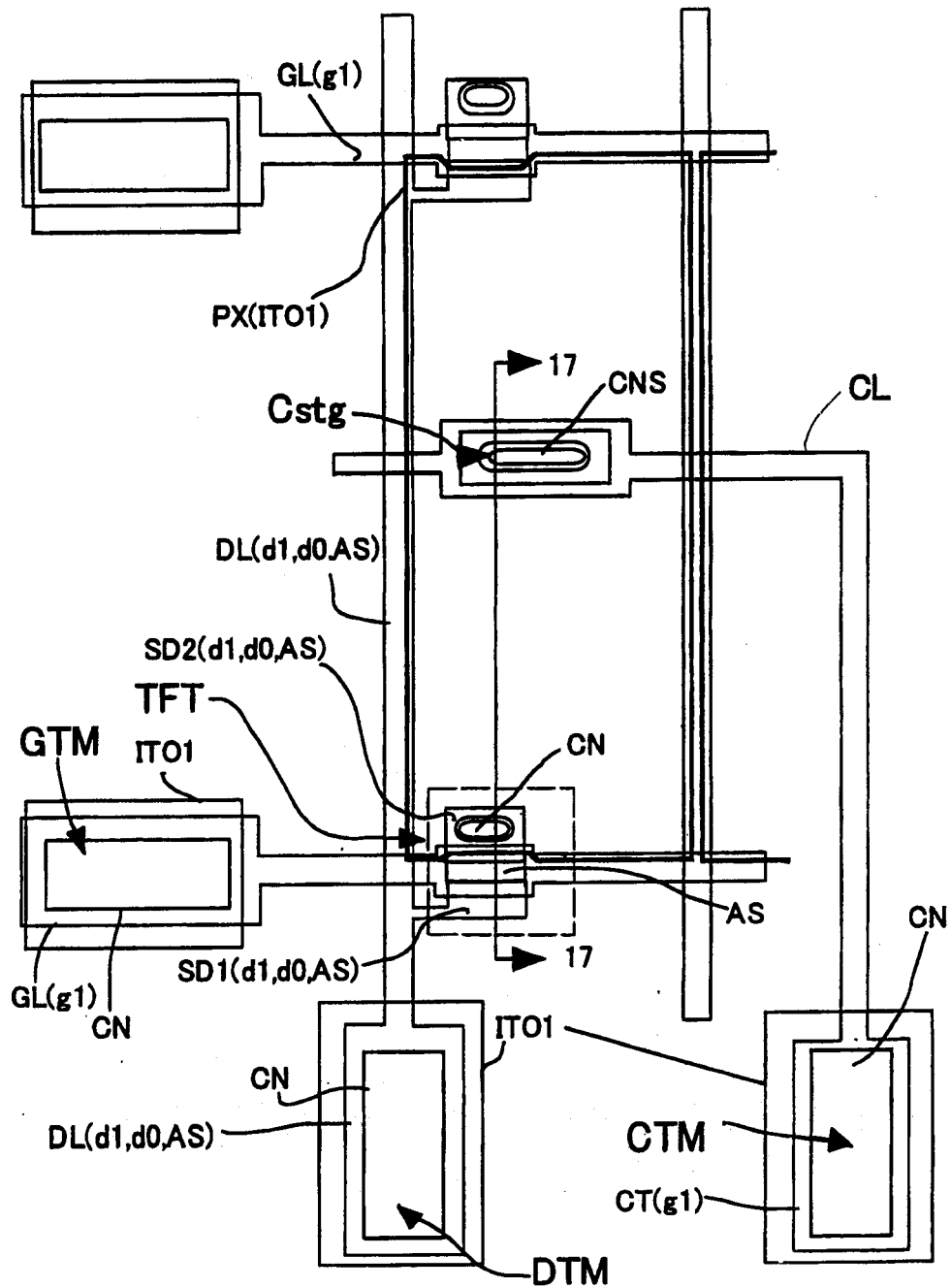


图 16

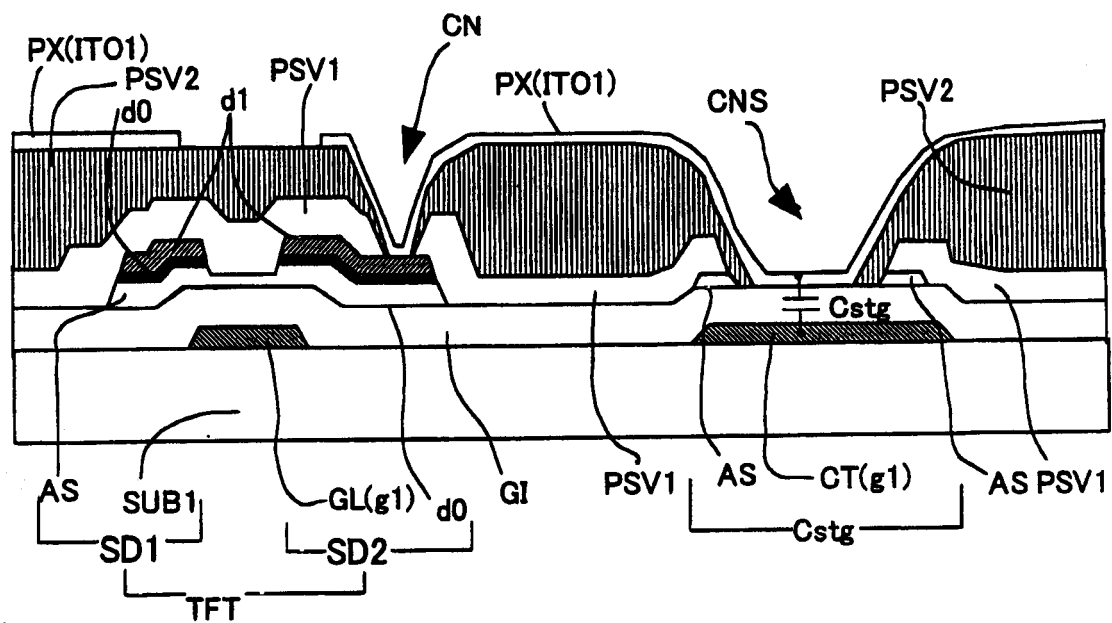


图 17

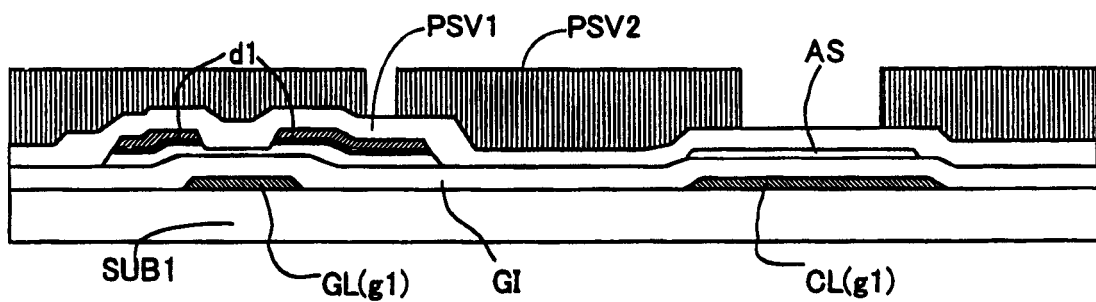


图 18A

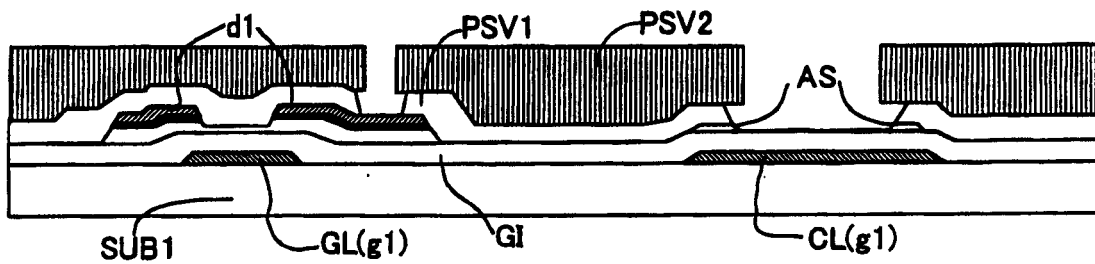


图 18B

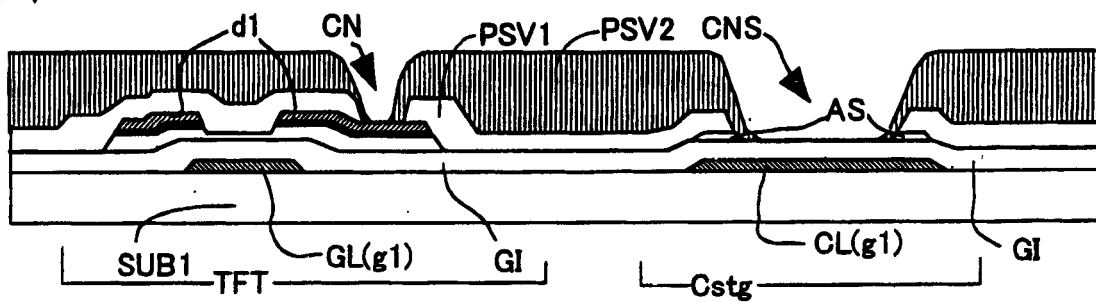


图 18C

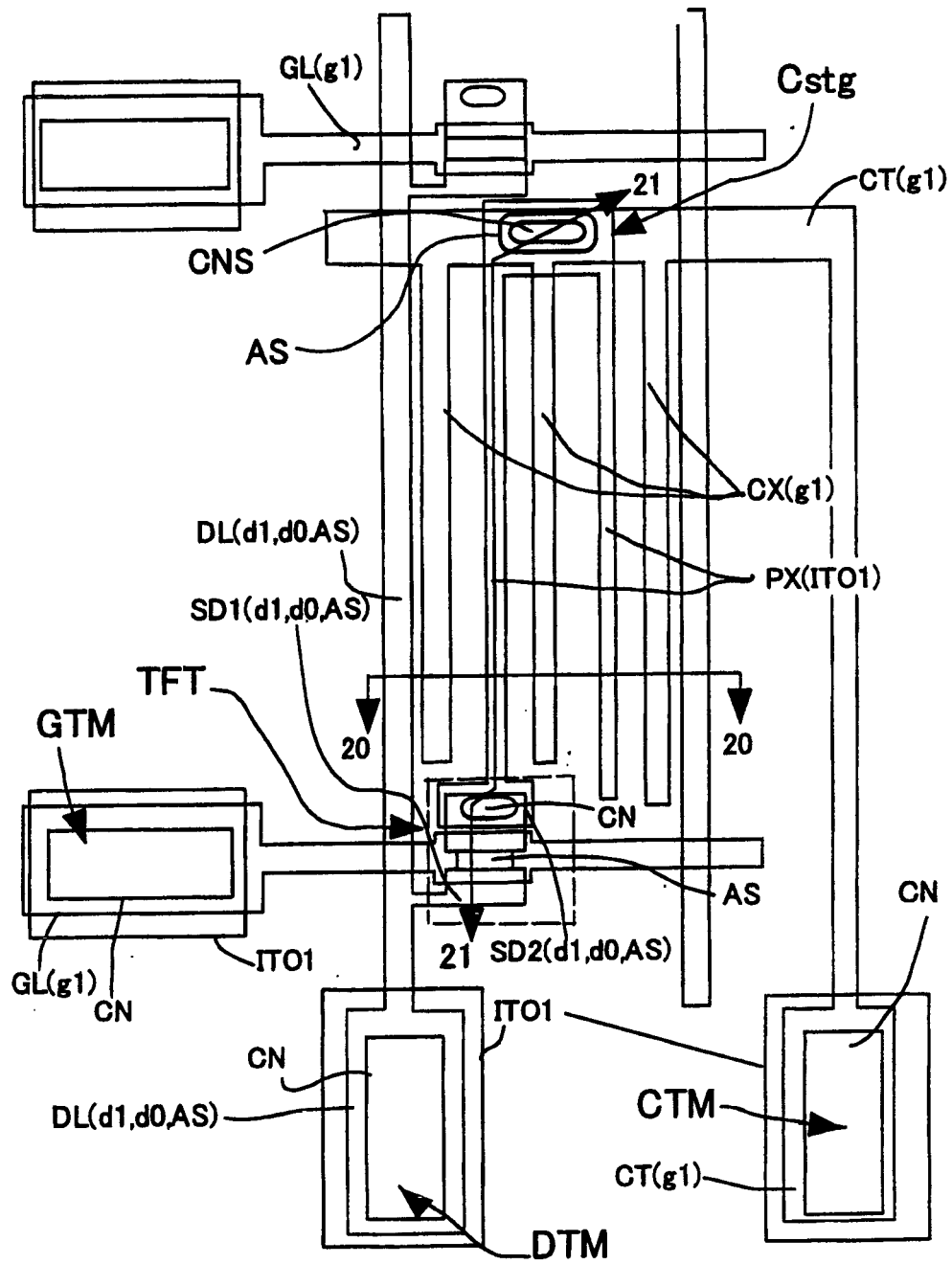


图 19

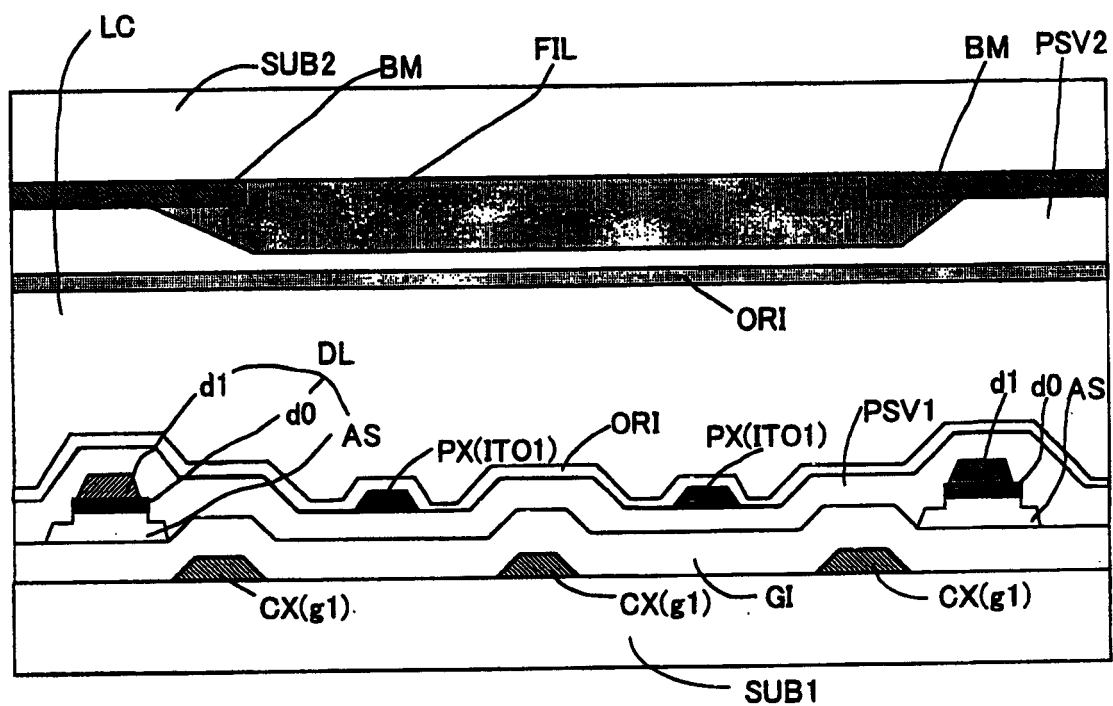


图 20

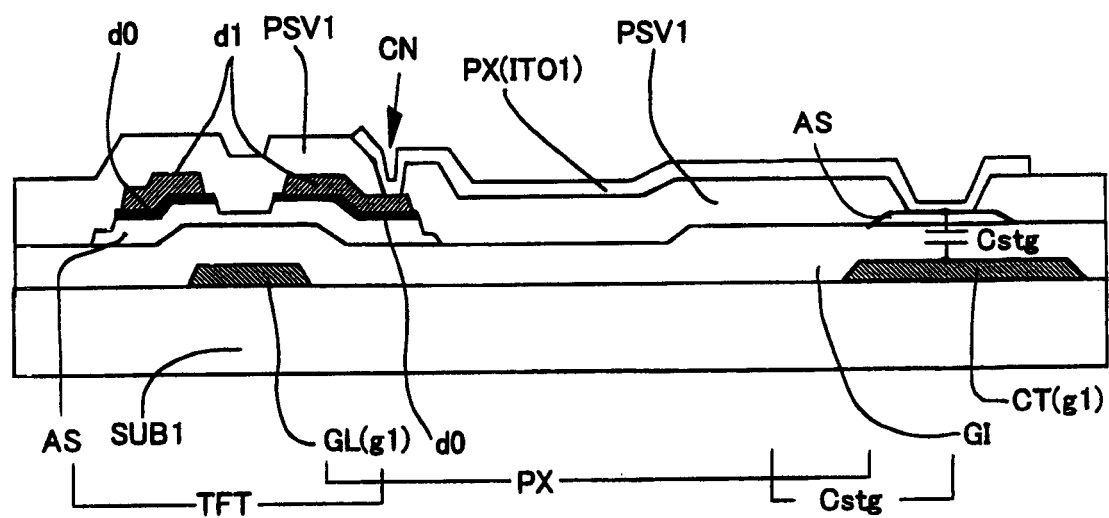


图 21

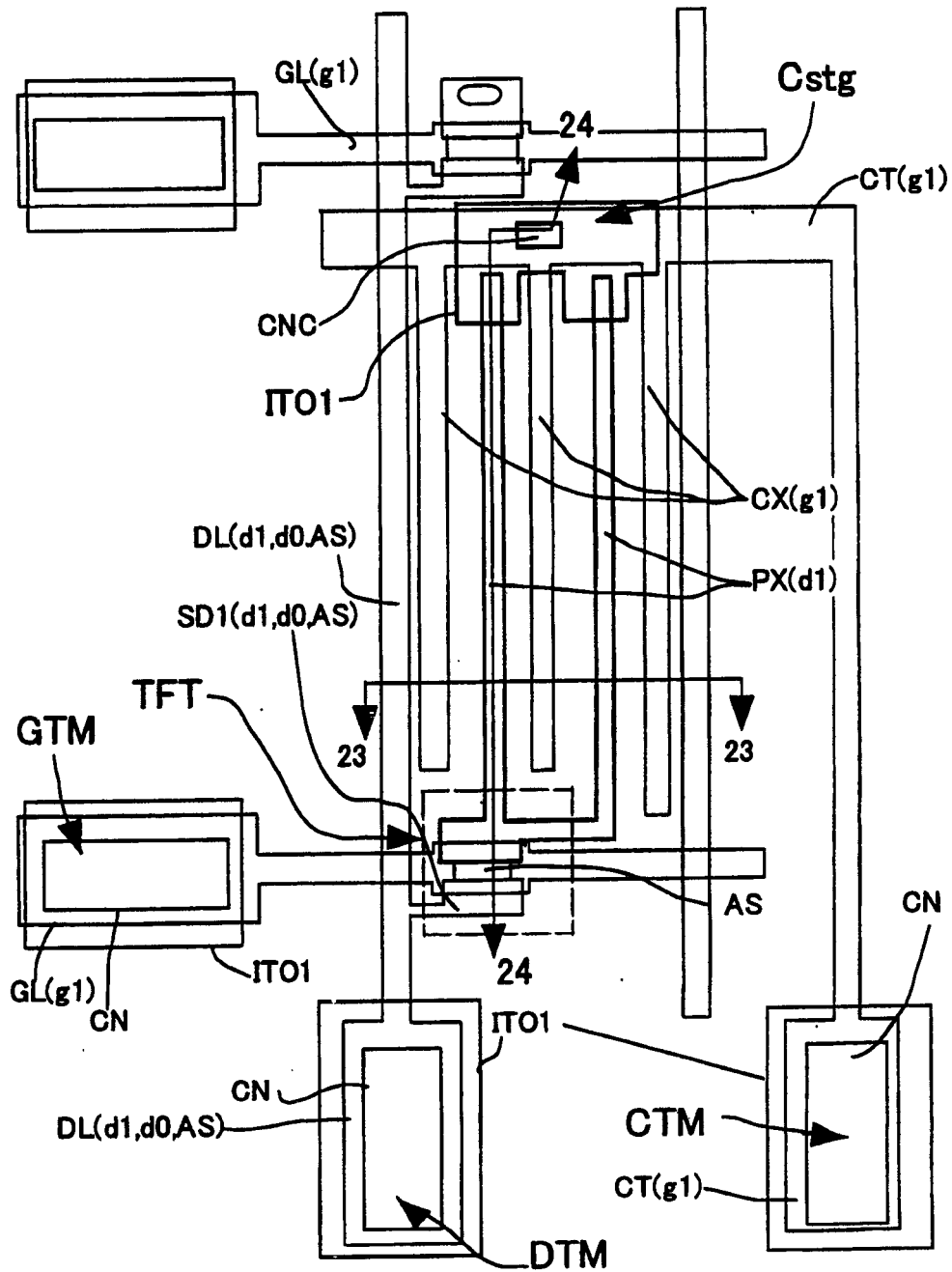


图 22

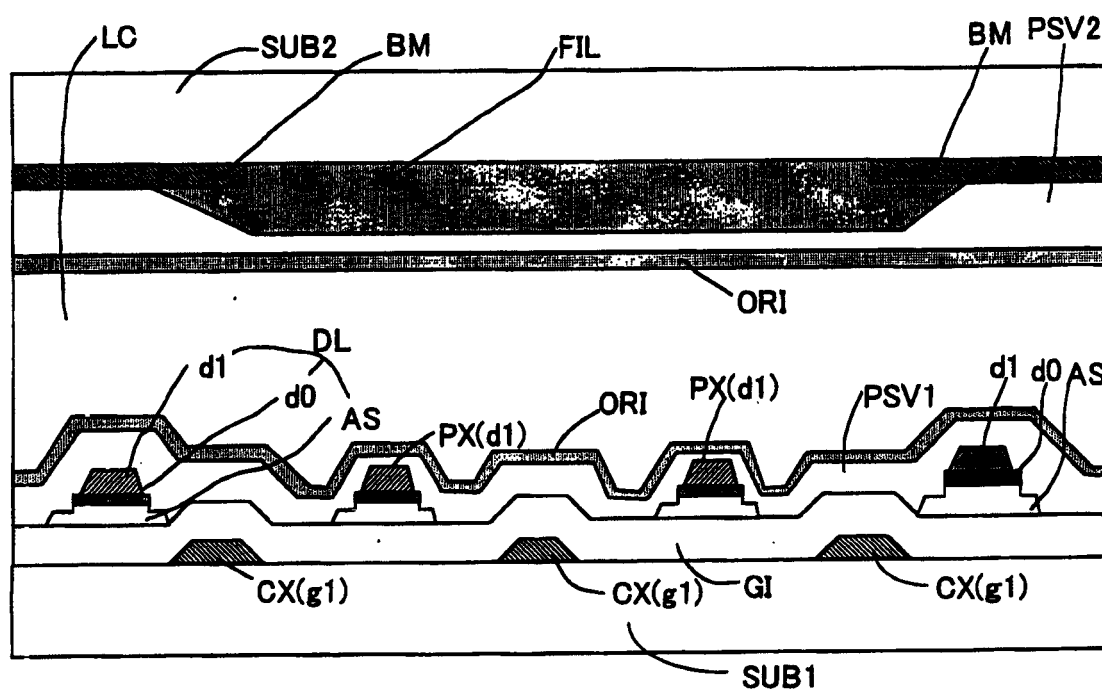


图 23

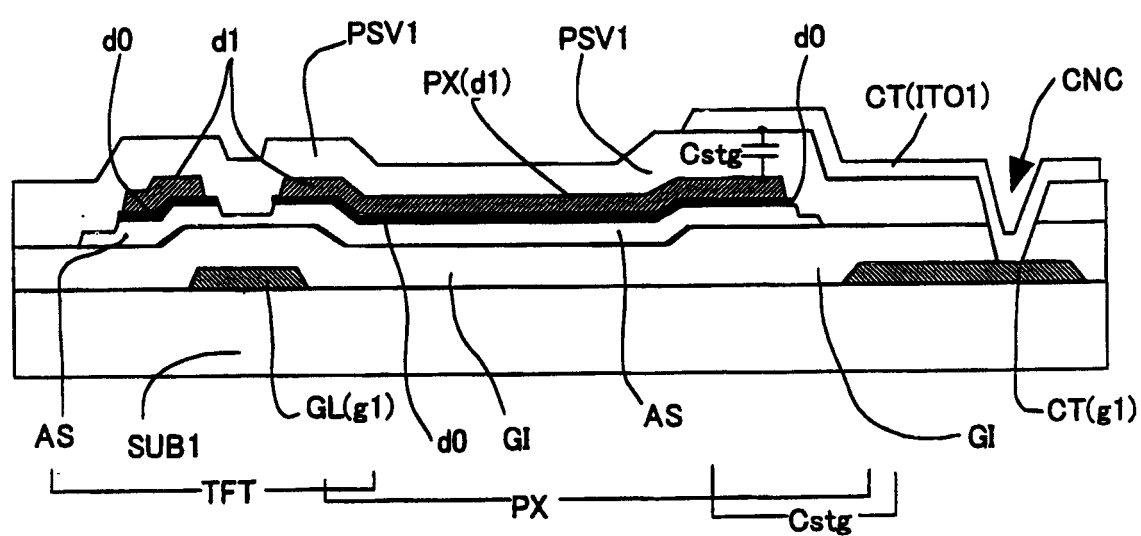


图 24

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	CN1804709A	公开(公告)日	2006-07-19
申请号	CN200610002501.9	申请日	2001-05-12
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	小野记久雄 仲吉良彰 桶隆太郎 金子寿辉		
发明人	小野记久雄 仲吉良彰 桶隆太郎 金子寿辉		
IPC分类号	G02F1/1362 G02F1/1343 G02F1/136 G02F1/1368 G09F9/30 H01L21/302 H01L21/3065 H01L21/336 H01L29/786		
CPC分类号	H01L27/1214 H01L27/13 G02F1/136213 G02F2001/136236 H01L27/1288 G02F1/13458 G02F1/134363 G02F2001/13629 G02F1/136227 H01L27/1248 H01L27/1255		
代理人(译)	梁永		
优先权	2000144586 2000-05-12 JP		
其他公开文献	CN100435012C		
外部链接	Espacenet SIPO		

摘要(译)

本申请涉及液晶显示装置及其制造方法。本发明为具有反向交错的沟道蚀刻型薄膜晶体管的液晶显示装置的制造方法提供一种新颖光刻工艺，它使用具有至少两个厚度互不相同的区域的光致抗蚀剂图形，本发明减少了液晶显示装置的整个制造过程所需的光刻工艺数量，并提高了液晶显示装置的亮度。

