

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1368 (2006.01)

H01L 21/027 (2006.01)



# [12] 发明专利申请公开说明书

[21] 申请号 200510093771.0

[43] 公开日 2006年6月28日

[11] 公开号 CN 1794077A

[22] 申请日 2005.8.30

[21] 申请号 200510093771.0

[30] 优先权

[32] 2004.12.24 [33] KR [31] 10-2004-0112586

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 安炳喆 林周洙 朴丙镐

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 祁建国

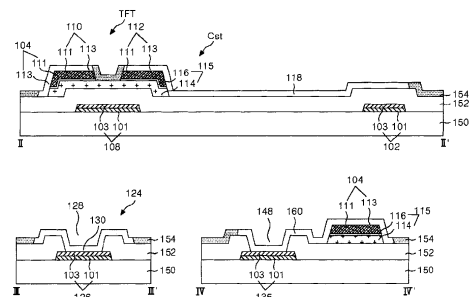
权利要求书 3 页 说明书 9 页 附图 20 页

## [54] 发明名称

液晶显示器件及其制造方法

## [57] 摘要

本发明公开了一种用于简化工序的薄膜晶体管基板及其制造方法。在根据本发明的液晶显示器件中，栅线设置在基板上。数据线与栅线交叉并在其间具有栅绝缘膜以限定像素区。薄膜晶体管包括连接到栅线的栅极、连接到数据线的源极、与源极相对的漏极以及用于限定源极和漏极之间沟道的半导体层。像素电极连接到漏极并且设置在所述像素区。在这里，所述数据线、所述源极和所述漏极具有在其上构建有源/漏金属图案和透明导电图案的双层结构。通过延伸漏极的透明导电图案形成所述像素电极。保护膜与透明导电图案交界并设置在其剩余区域。



- 1、一种液晶显示器件，包括：  
栅线，位于基板上；
- 5 数据线，与所述栅线交叉并在其间具有栅绝缘膜以限定像素区；  
薄膜晶体管，包括栅极、源极、漏极和用于限定所述源极和所述漏极之间沟道的半导体层；以及  
像素电极，连接到所述漏极，  
其中，所述数据线、所述源极和所述漏极包括具有源漏金属图案以及透明
- 10 导电图案的双层结构，通过延伸所述漏极的透明导电图案形成所述像素电极；  
并且保护膜与所述透明导电图案接界并位于其余区域。
- 2、根据权利要求1所述的液晶显示器件，其特征在于，还包括：  
存储电容，通过所述像素电极与所述栅线重叠并在其间具有栅绝缘膜形成。
- 15 3、根据权利要求1所述的液晶显示器件，其特征在于，所述栅线和所述栅极具有至少具有两金属层的多层结构。
- 4、根据权利要求1所述的液晶显示器件，其特征在于，还包括：  
焊盘，连接到所述栅线和所述数据线，  
其中所述焊盘包括：
- 20 下焊盘电极，位于具有所述栅线的基板上；  
接触孔，贯穿所述栅绝缘膜以暴露出所述下焊盘电极；以及  
上焊盘电极，通过所述接触孔连接到所述下焊盘电极并且由所述透明导电图案形成。
- 5、根据权利要求4所述的液晶显示器件，其特征在于，还包括：
- 25 数据连接线，延伸自所述焊盘的下焊盘电极；  
第二接触孔，贯穿所述栅绝缘膜以暴露出所述数据连接线；以及  
接触电极，延伸自所述数据线的透明导电图案以通过所述第二接触孔和所述数据连接线相连接。
- 6、根据权利要求5所述的液晶显示器件，其特征在于，所述接触电极与
- 30 所述上焊盘电极成为一体。

7、根据权利要求5所述的液晶显示器件，其特征在于，所述透明导电图案包覆所述源漏金属图案。

8、根据权利要求5所述的液晶显示器件，其特征在于，所述上焊盘电极和所述接触电极与所述保护膜接界。

5 9、一种液晶显示器件的制造方法，包括：

第一掩模工序，在基板上形成栅线和连接到栅线的栅极；

第二掩模工序，在所述栅线和所述栅极上形成栅绝缘膜，并且在所述栅绝缘膜上形成半导体图案和源漏金属图案；以及

10 第三掩模工序，在所述源漏金属图案上形成透明导电层，并且形成与所述透明导电图案接界的保护膜，

其中，数据线与所述栅线交叉以限定像素区，源极和漏极包括具有所述源/漏金属图案和所述透明导电图案的双层结构，并且在所述像素区设置延伸自所述漏极的透明导电图案的像素电极。

10、根据权利要求9所述的方法，其特征在于：

15 所述第一掩模工序还包括形成下焊盘电极，以连接所述栅线和所述数据线至少之一，

所述第二掩模工序还包括形成贯穿所述栅绝缘膜的接触孔，以暴露出所述下焊盘电极，以及

20 所述第三掩模工序还包括形成上焊盘电极，所述上焊盘电极通过所述接触孔连接到所述下焊盘电极，所述上焊盘电极由所述透明导电图案形成。

11、根据权利要求10所述的方法，其特征在于，

所述第一掩模工序包括形成延伸自所述下焊盘电极的数据连接线，以连接到所述数据线，

所述第二掩模工序包括形成第二接触孔以暴露出所述数据连接线，以及

25 所述第三掩模工序包括形成延伸自所述数据线的透明导电图案的接触电极，所述接触电极通过所述第二接触孔连接到所述数据连接线。

12、根据权利要求10所述的方法，其特征在于，所述接触电极与所述上焊盘电极成为一体。

30 13、根据权利要求10所述的方法，其特征在于，所述上焊盘电极和所述接触电极与所述保护膜接界。

14、根据权利要求 10 所述的方法，其特征在于，所述栅线、所述栅极、所述下焊盘电极和所述数据连接线包括具有至少两金属层的多层结构。

15、根据权利要求 9 所述的方法，其特征在于，所述透明导电图案包覆所述源漏金属图案。

5       16、根据权利要求 11 所述的方法，其特征在于，所述第二掩模工序包括：基本上依次形成覆盖所述第一掩模图案组的栅绝缘膜、非晶硅层、掺杂非晶硅层以及源漏金属层；

利用半色调掩模和衍射曝光掩模至少之一，通过光刻法形成具有不同厚度的光刻胶图案；以及

10       利用所述光刻胶图案，通过刻蚀工序形成贯穿所述源漏金属层和所述栅绝缘膜的第一接触孔、第二接触孔以及所述源漏金属图案和所述半导体图案。

17、根据权利要求 9 所述的方法，其特征在于，所述第三掩模工序包括：在所述栅绝缘膜上形成透明导电层；

通过光刻法形成光刻胶图案；

15       利用所述光刻胶图案，通过刻蚀工序形成所述透明导电图案；

去除由所述透明导电图案暴露出的所述源漏金属图案和所述半导体图案的欧姆接触层；

基本上一体地形成覆盖所述光刻胶图案的保护膜；以及

去除具有所述保护膜的光刻胶图案。

20       18、根据权利要求 17 所述的方法，其特征在于，通过溅射形成所述保护膜。

19、根据权利要求 17 所述的方法，其特征在于，所述透明导电图案比所述光刻胶图案过刻蚀。

20、根据权利要求 9 所述的方法，其特征在于，还包括：

25       所述像素电极与所述栅线重叠并在其间具有所述栅绝缘膜以此形成存储电容。

## 液晶显示器件及其制造方法

5           本申请要求享有2004年12月24日在韩国递交的申请号为P2004-112586的韩国专利申请的权益，在此引用其全部内容作为参考。

### 技术领域

10           本发明涉及到一种液晶显示器，特别是涉及到一种适用于简化工序的薄膜晶体管基板及其制造方法。

### 背景技术

15           通常，液晶显示器（LCD）利用电场控制具有介电各向异性的液晶的光透过率从而显示图像。为此，LCD包括通过液晶单元矩阵显示图像的液晶显示板，以及用于驱动液晶显示板的驱动电路。

          参照图1，现有技术的液晶显示板包括彼此粘接在一起其间具有液晶24的滤色片基板10和薄膜晶体管基板20。

20           滤色片基板10包括依次设置在上玻璃基板2上的黑矩阵4、滤色片6以及公共电极8。黑矩阵4以矩阵形式设置在上玻璃基板2上。黑矩阵4将上玻璃基板2的区域划分为多个设置有滤色片6的单位区域，并且防止相邻单元之间的光干扰以及外部光的反射。滤色片6通过划分为红（R）、绿（G）和蓝（B）单元的方式设置在由黑矩阵4划分的单位区域中，从而透射红光、绿光和蓝光。公共电极8由整体涂覆在滤色片上的透明导电层形成，并且提供公共电压Vcom作为用于驱动液晶24的参考电压。另外，可以在滤色片6和公共电极8之间  
25           设置用于平滑滤色片6的涂覆层（未示出）。

          薄膜晶体管基板20包括为由下玻璃基板12上的栅线14与数据线16的交叉限定的各单位区域设置的薄膜晶体管18和像素电极22。薄膜晶体管18响应来自栅线14的栅信号，向像素电极22提供来自数据线16的数据信号。由透明导电层形成的像素电极22提供来自薄膜晶体管18的数据信号以驱动液晶  
30           24。

根据由来自像素电极 22 的数据信号以及来自公共电极 8 的公共电压  $V_{com}$  所形成的电场，具有介电各向异性的液晶 24 发生旋转以控制透光率，从而实现了灰度级。

另外，液晶显示板包括用于恒定地保持滤色片基板 10 和薄膜晶体管基板 5 20 之间盒间隙的衬垫料（未示出）。

在该液晶显示板中，滤色片基板 10 以及薄膜晶体管基板 20 通过多轮掩模工序形成。其中，一轮掩模工序包括大量工序如薄膜沉积（涂覆）、清洗、光刻、刻蚀、光刻胶剥离以及检查工序等。

特别是，因为薄膜晶体管基板包括半导体工序并且需要多轮掩模工序，所以其具有复杂的制造过程，这是增加液晶显示板制造成本的主要因素。因而，10 薄膜晶体管基板已经向减少掩模工序的数量发展。

应当理解，上述的概括性描述和下面的详细描述都是示例性和解释性的，意在对本发明的权利要求作进一步的解释。

## 15 发明内容

因此，本发明的优点是提供了一种适用于简化工序的薄膜晶体管基板及其制造方法。

为了实现本发明的这些和其它的优点，根据本发明一个方面的一种液晶显示器件包括：栅线，位于基板上；数据线，与栅线交叉并在其间具有栅绝缘膜 20 以限定像素区；薄膜晶体管，包括栅极、源极、漏极以及用于限定源极和漏极之间沟道的半导体层；以及连接到漏极的像素电极，其中，数据线、源极和漏极包括具有源漏金属图案以及透明导电图案的双层结构，通过漏极的透明导电图案的延伸形成像素电极；以及保护膜，与透明导电图案接界并位于其余区域。

根据本发明另一方面的一种液晶显示器件的制造方法包括：在基板上形成 25 栅线和连接到栅线的栅极的第一掩模工序；在栅线和栅极上形成栅绝缘膜以及形成半导体图案和源漏金属图案的第二掩模工序；以及在源漏金属图案上形成透明导电层并且形成与透明导电图案形成接界（border）的保护膜的第三掩模工序，其中，数据线与栅线相交以限定像素区，源极和漏极包括具有源极/漏极金属图案和透明导电图案的双层结构，并且在像素区中设置从漏极的透明导电图案延伸出的像素电极。 30

## 附图说明

附图意在提供对本发明的进一步理解，结合在此并构成本说明书的一部分，示出了本发明的实施方式并和说明书一起用于解释本发明的原理。

5 在附图中：

图 1 所示为现有技术的液晶显示板结构的示意性透视图；

图 2 所示为根据本发明实施方式的薄膜晶体管基板的一部分的平面图；

图 3 所示为沿图 2 中 II-II'、III-III' 和 IV-IV' 线提取的薄膜晶体管基板的截面图；

10 图 4A 和图 4B 所示分别为说明根据本发明实施方式的薄膜晶体管基板制造方法中的第一掩模工序的平面图和截面图；

图 5A 和图 5B 所示分别为说明根据本发明实施方式的薄膜晶体管基板制造方法中的第二掩模工序的平面图和截面图；

图 6A 到图 6F 所示为详细说明第二掩模工序的截面图；

15 图 7A 和图 7B 所示分别为说明根据本发明实施方式的薄膜晶体管基板制造方法中的第三掩模工序的平面图和截面图；以及

图 8A 到图 8E 所示为详细说明第三掩模工序的截面图。

## 具体实施方式

20 现在将对本发明实施方式做出详细说明，其实施例在附图中示出。

在下文中，将参照图 2 到图 8E 详细说明本发明的示例性实施方式。

图 2 所示为说明根据本发明实施方式的薄膜晶体管基板的一部分的平面图，并且图 3 所示为沿图 2 中 II-II'、III-III' 和 IV-IV' 线提取的薄膜晶体管基板的截面图。

25 参照图 2 和图 3，薄膜晶体管基板包括：在下基板 150 上按照彼此交叉并在其间具有栅绝缘膜 152 并且限定了像素区的方式设置的栅线 102 和数据线 104，连接到栅线 102 和数据线 104 的薄膜晶体管 TFT，连接到薄膜晶体管 TFT 的像素电极 118，以及设置在像素电极 118 和前级栅线 102 之间的重叠部分的存储电容 C<sub>st</sub>。另外，薄膜晶体管基板包括连接到栅线 102、数据线 104 和公共线的焊盘。

30

栅线 102 提供来自栅驱动器（未示出）的扫描信号，而数据线 104 提供来自数据驱动器（未示出）的视频信号。栅线 102 和数据线 104 彼此交叉并在其间具有栅绝缘膜 152 以限定像素区。

栅线 102 以具有至少两层栅金属层构造的多层结构形成在基板 150 上。例如，如图 3 所示，栅线 102 具有其中构造有第一栅金属层 101 和第二栅金属层、103 的双层结构。数据线 104 以具有包括透明导电层的至少两层的多层结构形成在栅绝缘膜 152 上。例如，如图 3 所示，数据线 104 具有透明导电图案 113 设置在源/漏金属图案 111 上的双层结构。在这里，透明导电图案 113 以包覆源/漏图案 111 的方式设置，从而防止由于源/漏图案 111 的暴露而引起的照度问题（illumination problem）。

薄膜晶体管 TFT 响应施加在栅线 102 上的扫描信号，使得数据线 104 上的像素信号充入像素电极 118 中并且保持。为此，薄膜晶体管 TFT 包括连接到栅线 102 的栅极，连接到数据线 104 的源极 110，与源极 110 位置相对以连接到像素电极 118 的漏极 112，以及与栅线 102 相重叠其间具有栅绝缘膜 152 以限定源极 110 和漏极 112 之间的沟道的半导体图案 115。在这里，源极 110 和漏极 112 具有其中构造有源/漏金属图案 111 和透明导电图案 113 的双层结构。半导体图案 115 包括形成源极 110 和漏极 112 之间沟道的有源层 114，以及形成在有源层 114 上除沟道部分外其它区域以形成源极 110 和漏极 112 之间欧姆接触的欧姆接触层 116。

由栅线 102 和数据线 104 之间的各个交叉限定的像素区设置有连接到漏极 112 的像素电极 118。具体地说，像素电极 118 从漏极 112 的透明导电图案 113 延伸出来。该像素电极 118 充入由薄膜晶体管 TFT 施加的像素信号，从而产生相对于设置在滤色片基板上的公共电极的电势差。由于介电各向异性该电势差旋转位于薄膜晶体管基板和滤色片基板之间的液晶，并通过像素电极 118 控制从光源（未示出）入射的光量，从而将其传播到滤色片基板。

通过将像素电极 118 与前级栅线 102 相重叠并在其间具有栅绝缘膜 152 从而形成存储电容 Cst。在这里，像素电极 118 从像素区延伸出来以包覆前级栅线 102。存储电容 Cst 使充入像素电极 118 的视频信号保持稳定，直到充入下一信号。

栅线 102、数据线 104 和公共线 120 通过连接到各自的焊盘 124 从驱动电

路接收相应的驱动信号。焊盘 124 具有相同的结构。更具体地说，焊盘 124 包括下焊盘电极 126，以及通过贯穿栅绝缘膜 152 的第一接触孔 128 连接到下焊盘电极 126 的上焊盘电极 130。在这里，下焊盘电极 126 和栅线 102 以及公共线 120 一样具有在其中构建了第一栅极金属层 101 和第二栅极金属层 103 5 的双层结构，而上焊盘电极 130 具有透明导电图案 113。

因此，各栅线 102 和公共线通过设置在基板 150 上具有相同结构的下焊盘电极 126 连接到对应的焊盘 124。另一方面，设置在栅绝缘膜 152 上的数据线 104 通过接触电极 160 连接到从相应的下焊盘电极 126 延伸出的数据连接线 135。在这里，延伸接触电极 160，使得数据线 104 的透明导电图案 113 与数 10 据连接线 135 相重叠。接触电极 160 通过贯穿栅绝缘膜 152 的第二接触孔 148，连接到数据连接线 135。接触电极 160 沿数据连接线 135 的方向延伸以集与相应的上焊盘电极 130 成为一体。

保护膜 154 包括像素电极 118、上焊盘电极 130 以及接触电极 160。保护膜 154 与包括在数据线 104、源极 110 和漏极 112 中的透明导电图案 113 交界。 15 这是由于保护膜 154 形成在留有透明导电图案 113 的形成中使用的光刻胶图案的状态下，并随后通过剥离光刻胶层对其构图。

因此，通过下面三轮掩模工序形成根据本发明实施方式的具有上述结构的薄膜晶体管基板。

图 4A 和图 4B 所示分别为说明根据本发明实施方式的薄膜晶体管基板制造 20 方法中的第一掩模工序的平面图和截面图。

通过第一掩模工序在下基板 150 上形成包括栅线 102、栅极 108、下焊盘电极 126 和数据连接线 135 在内的第一掩模图案。该第一掩模图案组具有其中至少构建有两层导电层的多层结构。但是，为了便于解释，这里仅描述具有构建有第一栅金属层和第二栅金属层的双层结构。

更具体地说，通过如溅射等的沉积方法，在下基板 150 上，形成第一栅金属层 101 和第二栅金属层 103。第一栅金属层 101 和第二栅金属层 103 中的每一个都由如 Mo、Ti、Cu、Al、Cr、Mo 合金、Cu 合金或 Al 合金等的金属材料形成。例如，第一栅金属层 101 和第二栅金属层 103 的构成的层结构采用 25 /Al、Cu 合金/Mo 合金、Cu 合金/Al 合金、Al/Mo 合金、Mo 合金/Al、Al 合金 30 /Al、Cu 合金/Mo 合金、Cu 合金/Al 合金、Al/Mo 合金、Mo 合金/Al、Al 合金

/Mo 合金、Mo 合金/Al 合金或 Mo/Al 合金等。此外，也可以采用三层构建结构，如 Ti/Al(Nd)/Ti 或 Mo/Ti/Al(Nd) 等。然后，利用第一掩模通过光刻法和刻蚀工序对第一栅金属层 101 和第二栅金属层 103 进行构图，从而设置其中每一个均具有双层结构的包括栅线 102、栅极 108、下焊盘电极 126 和数据连接线 135 的第一掩模图案组。

图 5A 和图 5B 所示分别为说明根据本发明实施方式的薄膜晶体管基板制造方法中的第二掩模工序的平面图和截面图，并且图 6A 到图 6F 所示为详细说明第二掩模工序的截面图。

通过第二掩模工序，在设置有第一掩模图案群的下基板 150 上，形成具有第一接触孔 128 和第二接触孔 148 的栅绝缘膜 152、半导体图案 115 和源极/漏极图案 111。这些通过采用了衍射曝光掩模或半色调掩模的一轮掩模工序形成。在下文中，将详细说明使用半色调掩模作为第二掩模的情况。

参照图 6A，通过如 PECVD 等的沉积方法，在设置有第一掩模图案群的下基板 150 上，依次形成栅绝缘膜 152、非晶硅层 105、掺有  $n^+$  和  $p^+$  杂质的非晶硅层 107 和源/漏金属层 109。在这里，栅绝缘膜 152 由如氮化硅 ( $\text{SiN}_x$ ) 或氧化硅 ( $\text{SiO}_x$ ) 的绝缘材料形成。源/漏金属层 109 采用由如 Mo、Ti、Cu、AlNd、Al、Cr、Mo 合金、Cu 合金或 Al 合金等金属材料形成的单层结构，或是采用由如 Al/Cr、Al/Mo、Al(Nd)/Al、Al(Nd)/Cr、Mo/Al(Nd)/Mo、Cu/Mo、Ti/Al(Nd)/Ti、Mo/Al、Mo/Ti/Al(Nd)、Cu 合金/Mo、Cu 合金/Al、Cu 合金/Mo 合金、Cu 合金/Al 合金、Al/Mo 合金、Mo 合金/Al、Al 合金/Mo 合金、Mo 合金/Al 合金、Mo/Al 合金、Cu/Mo 合金或 Cu/Mo(Ti) 等的至少两层的结构。

参照图 6B，利用半色调掩模通过光刻法，形成具有阶梯覆盖的第一光刻胶图案 168。半色调掩模包括用于遮蔽紫外线的遮蔽部分、利用移相材料 (phase-shifting) 部分地透射紫外线的半色调透光部分、以及用于透射紫外线的全透射部分。利用半色调掩模通过光刻法，设置具有不同厚度的光刻胶图案 168A 和 168B 的第一光刻胶图案 168；并且设置了孔部分 (aperture part)。相对较厚的光刻胶图案 168A 设置在与半色调掩模遮蔽部分重叠的第一光刻胶的遮蔽区 P1；比光刻胶图案 168A 薄的光刻胶图案 168B 设置在与半色调透射部分重叠的半色调曝光区 P2；而孔部分设置在与全透射部分重叠的全曝光区 P3。

参照图 6C, 利用第一光刻胶图案 168 作为掩模通过刻蚀工序, 形成了贯穿从源/漏金属层 109 延伸到栅绝缘层 152 区域的第一接触孔 128 和第二接触孔 148。第一接触孔 128 暴露出下焊盘电极 126, 而第二接触孔 148 暴露出数据连接线 135。

5 参照图 6D, 利用氧 ( $O_2$ ) 等离子体通过灰化工序, 将光刻胶图案 168A 的厚度变薄并将光刻胶图案 168B 去除。

参照图 6E, 利用灰化的光刻胶图案 168A 作为掩模, 通过刻蚀工序对源/漏金属层 109、掺杂非晶硅层 107 以及非晶硅层 105 构图, 从而设置具有有源层 114 和欧姆接触层 116 的半导体图案 115 以及在其上重叠的源/漏金属图案 10 111。

参照图 6F, 通过剥离工序, 去除图 6E 中保留在源/漏金属图案 111 上的光刻胶图案 168A。

另外, 可以用单一工序代替利用第一光刻胶图案 168 作为掩模, 形成第一接触孔 128 和第二接触孔 148 以及包括有源层 114 和欧姆接触层 116 的半导体 15 图案 115 的工序。

图 7A 和图 7B 所示分别为说明根据本发明实施方式的薄膜晶体管基板制造方法中的第三掩模工序的平面图和截面图, 并且图 8A 到图 8E 所示为详细说明第三掩模工序的截面图。

通过第三掩模工序形成覆盖在源/漏金属图案 111 的透明导电图案 113, 20 以及与透明导电图案 113 接界的保护层 154。这样, 设置数据线 104、具有其中构建有源/漏金属图案 111 和透明导电图案 113 的双层结构的源极 110 和漏极 112, 并在同时设置具有透明导电图案 113 的单层结构的像素电极 118、上焊盘电极 130 以及接触电极 160。

更具体地说, 如图 8A 所示, 透明导电层 117 形成在设置有源/漏金属图案 25 111 的栅绝缘层 152 上。透明导电层 117 由 ITO、TO、IZO 或 ITZO 等形成。

参照图 8B, 利用第三掩模通过光刻法在透明导电层 117 上形成光刻胶图案 182。

参照图 8C, 利用光刻胶图案 182 作为掩模, 通过刻蚀工序, 即湿刻工序, 对透明导电层 117 进行构图, 从而设置包覆源/漏金属图案 111 上的透明导电 30 图案 113。这时, 透明导电图案 113 在某部分是开口的以设置薄膜晶体管 TFT

的沟道。因此，利用透明导电图案 113 作为掩模，通过刻蚀工序，即干刻工序，去除暴露出的源/漏金属图案 111 及其下的欧姆接触层 116，从而使有源层 114 具有暴露的结构。结果是，设置具有双层结构的数据线 104、源极 110 和漏极 112。另外，设置从漏极 112 的透明导电图案 113 延伸出的像素电极 118，和从数据线 104 的透明导电图案 113 延伸出的接触电极 160，同时，设置连接到下焊盘电极 126 的上焊盘电极 130。与光刻胶图案 182 相比透明导电图案 113 为过刻蚀。

参照图 8D，一体地形成了覆盖在光刻胶图案 182 上的保护膜 154。在这种情况下，通过光刻胶图案 182 的边缘与透明导电图案 113 的边缘之间的间隔距离，设置在不存在光刻胶图案 182 的基板上的保护膜 154，具有相对于设置在光刻胶图案 182 上的保护膜 154 的开口结构。这样，渗透到光刻胶图案 182 和透明导电图案 113 之间的剥离剂有利于接下来的剥离工序，从而提高剥离效率。保护膜 154 由和栅绝缘膜 152 相同的无机绝缘材料形成。通过如 PECVD 或溅射等的沉积技术形成该保护膜 154。但是，优选的是，保护膜 154 通过溅射形成以避免高温下光刻胶图案 182 的硬化。可选择的，保护膜 154 可以由有机绝缘材料如丙烯酸有机化合物、BCB 或 PFCB 等形成。

参照图 8E，通过剥离工序去除图 8A 中所示的光刻胶图案 182 和设置在其上的保护膜 154，从而对保护膜 154 构图。构图后的保护膜 154 与透明导电图案 113 接界。换句话说，与透明导电图案 113 接界的保护膜 154 留在了除设置有透明导电图案 113 之外的其余区域。

因此，光刻胶图案 182 和透明导电图案 113 之间的剥离剂渗透，有利于去除覆盖有保护膜 154 的光刻胶图案 182 的剥离工序，从而提高了剥离效率。

如上所述，根据本发明，在第二掩模工序，通过利用半色调（或衍射曝光）掩模形成了半导体图案、源/漏金属图案以及接触孔。

同样，根据本发明，在第三掩模工序，形成了透明导电图案，并且通过剥离在透明导电图案的形成中使用的光刻胶图案对保护膜构图。该透明导电图案和保护膜保护了其下部分的金属层，从而防止了照度问题。

因此，根据本发明，通过三轮掩模工序可以简化工序，因此可能降低材料成本和设备投资成本等，同时提高生产力。

虽然通过上述附图中所示实施方式对本发明进行了说明，但是应当理解，

---

对于熟悉本领域的普通技术人员来说，本发明并不限于这些实施方式，而是在不脱离本发明精神的情况下可以具有各种变型和改进。因此，本发明的范围仅有所附的权利要求及其等效物所限定。

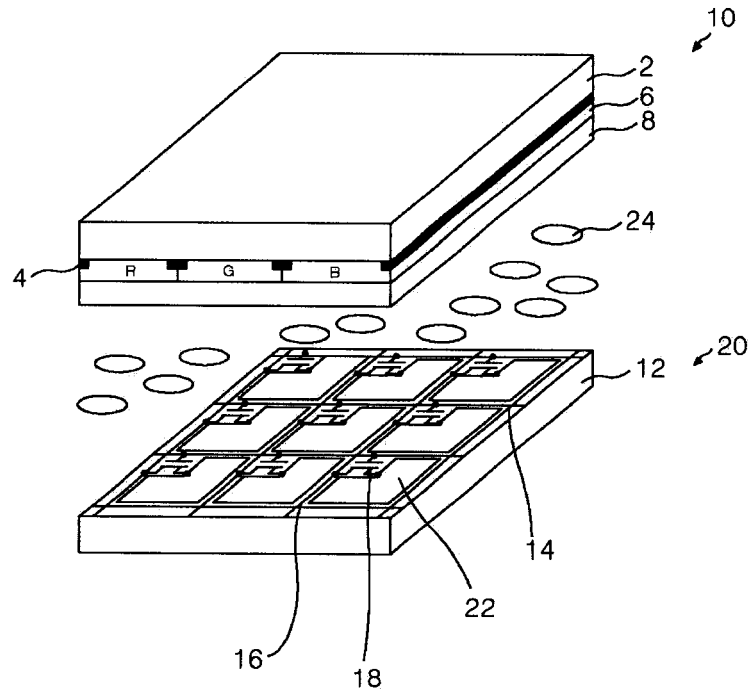


图 1

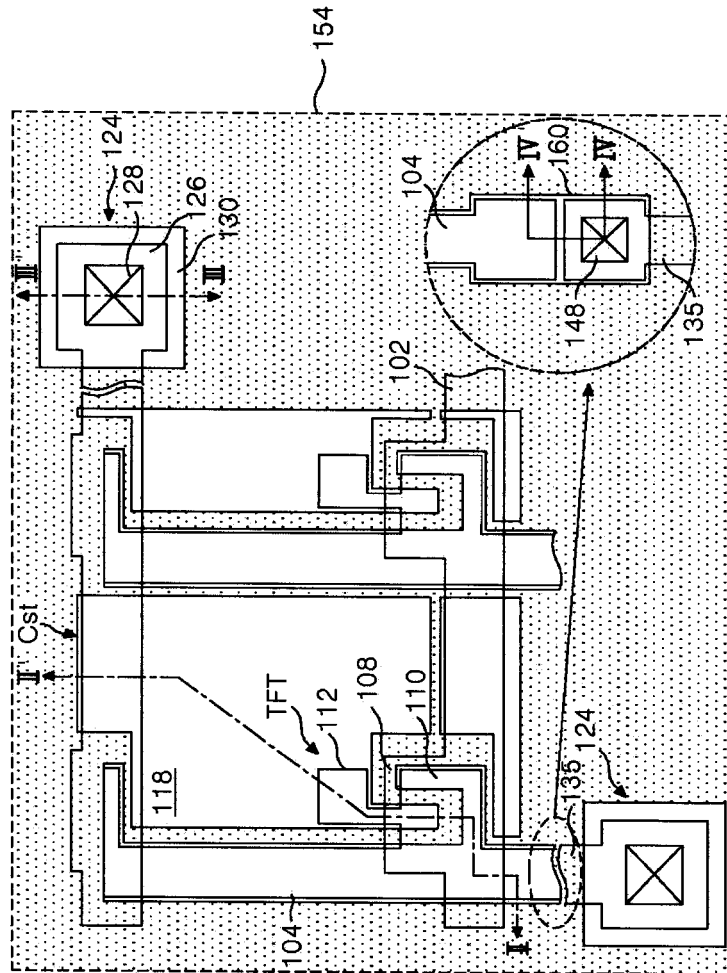


图 2

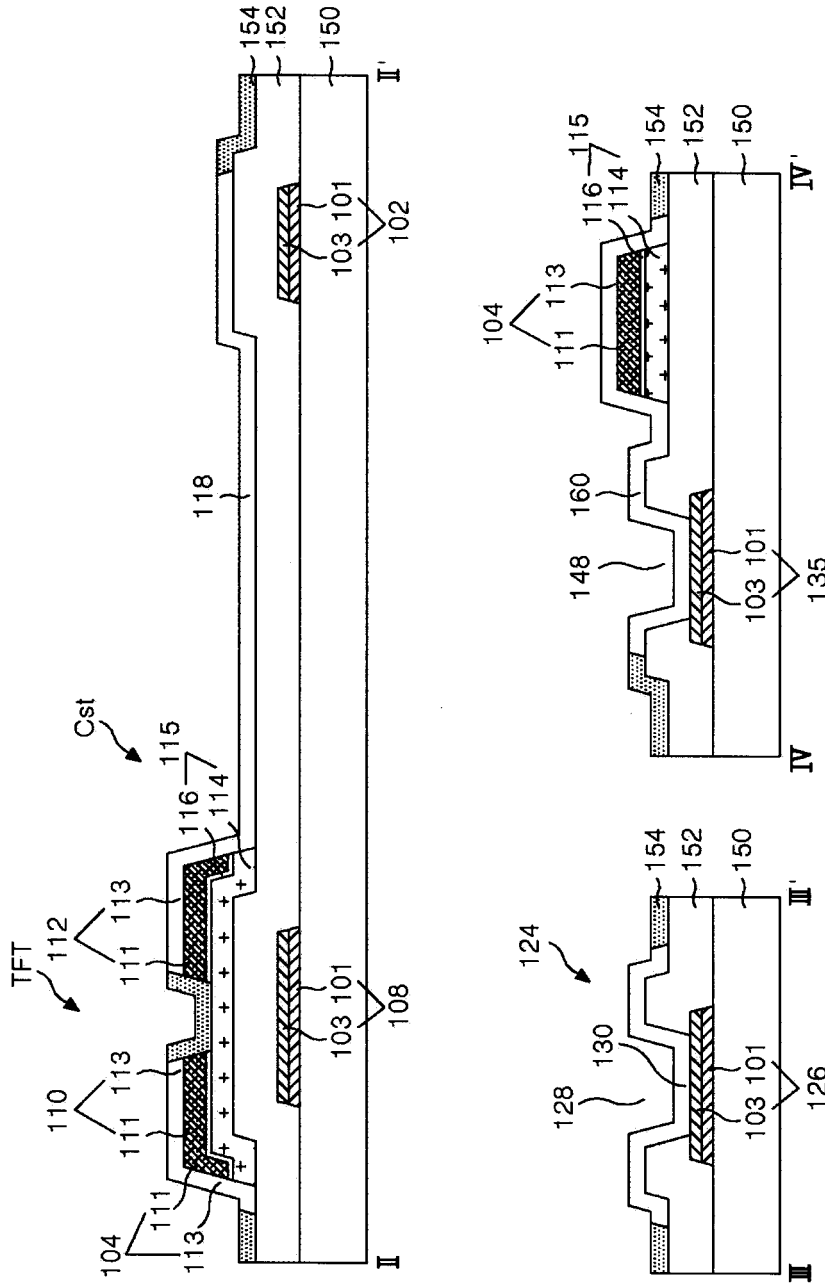


图 3

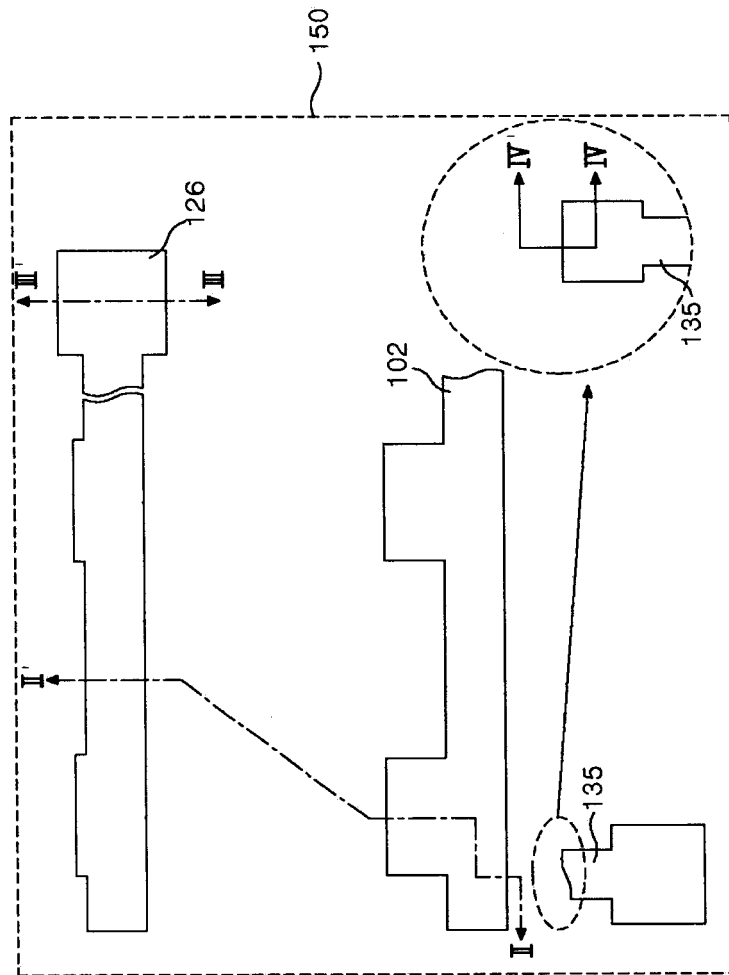


图 4A

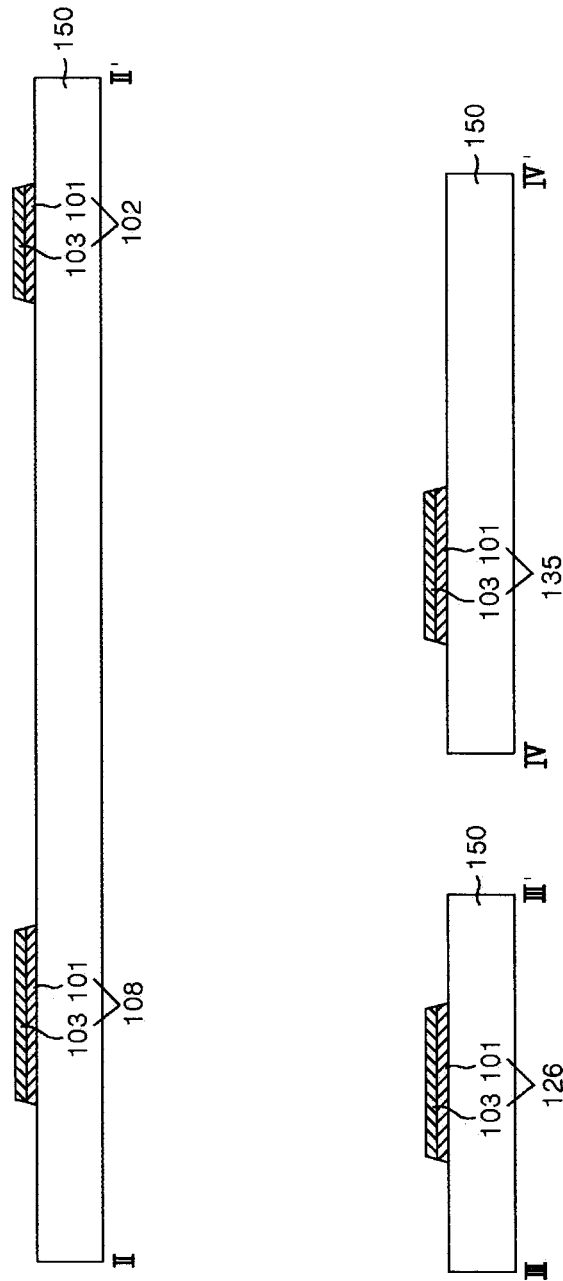


图 4B

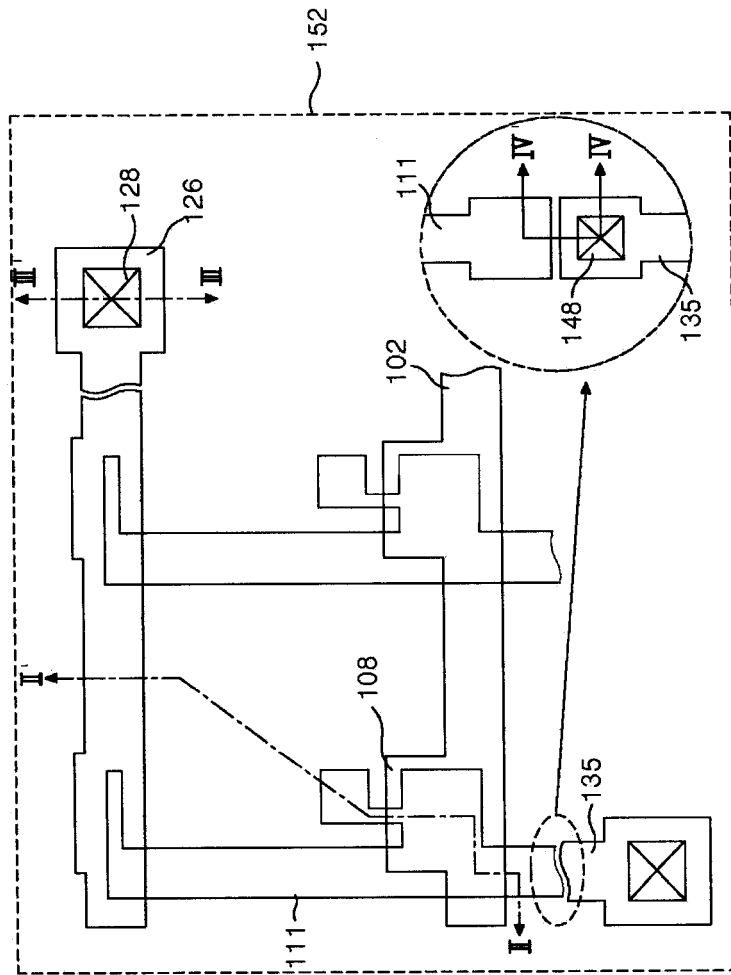


图 5A

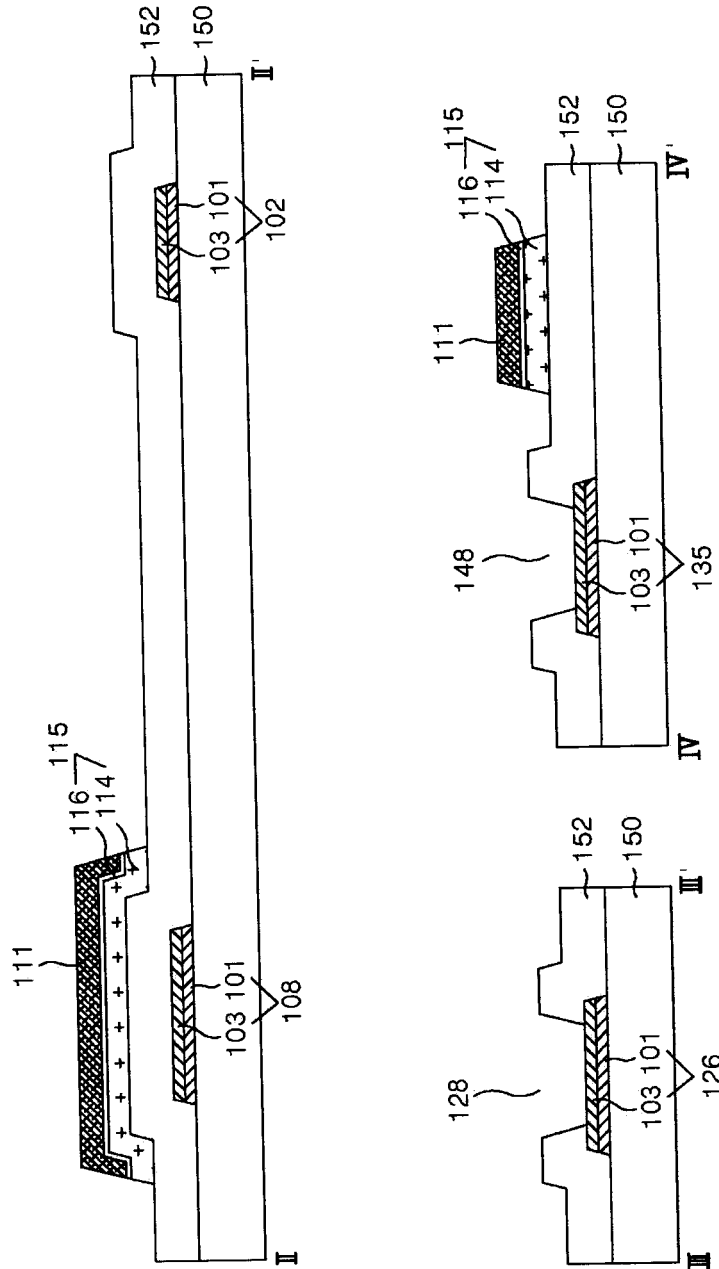


图 5B

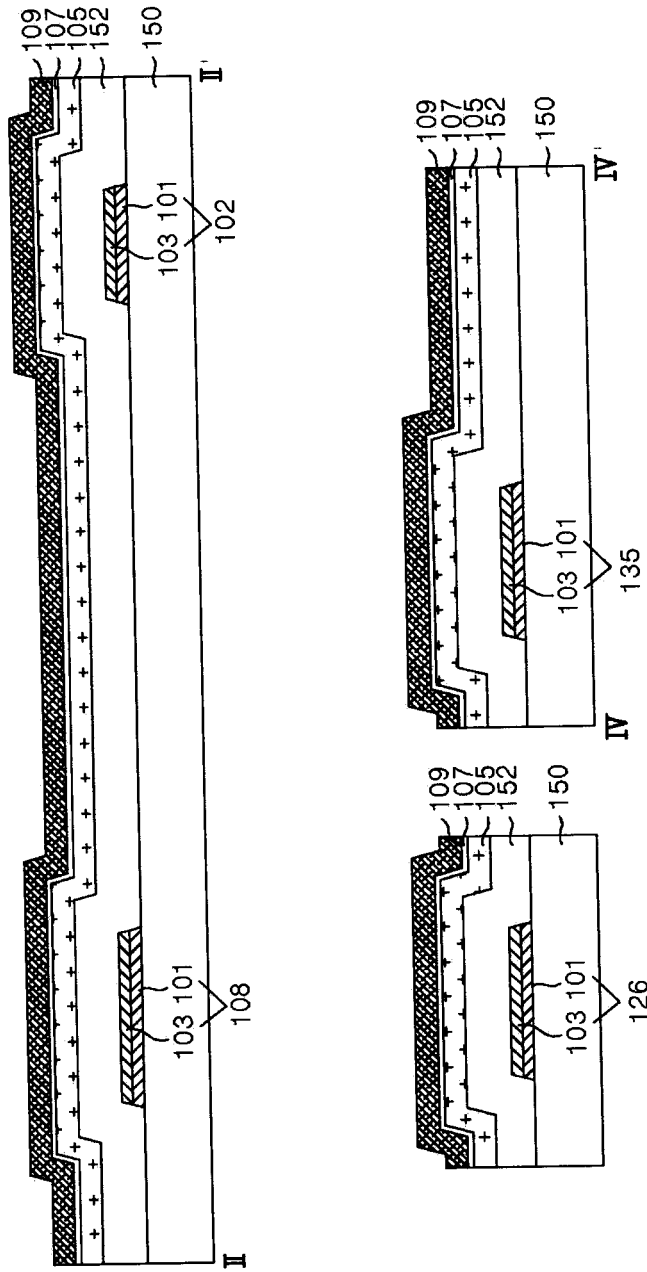


图 6A

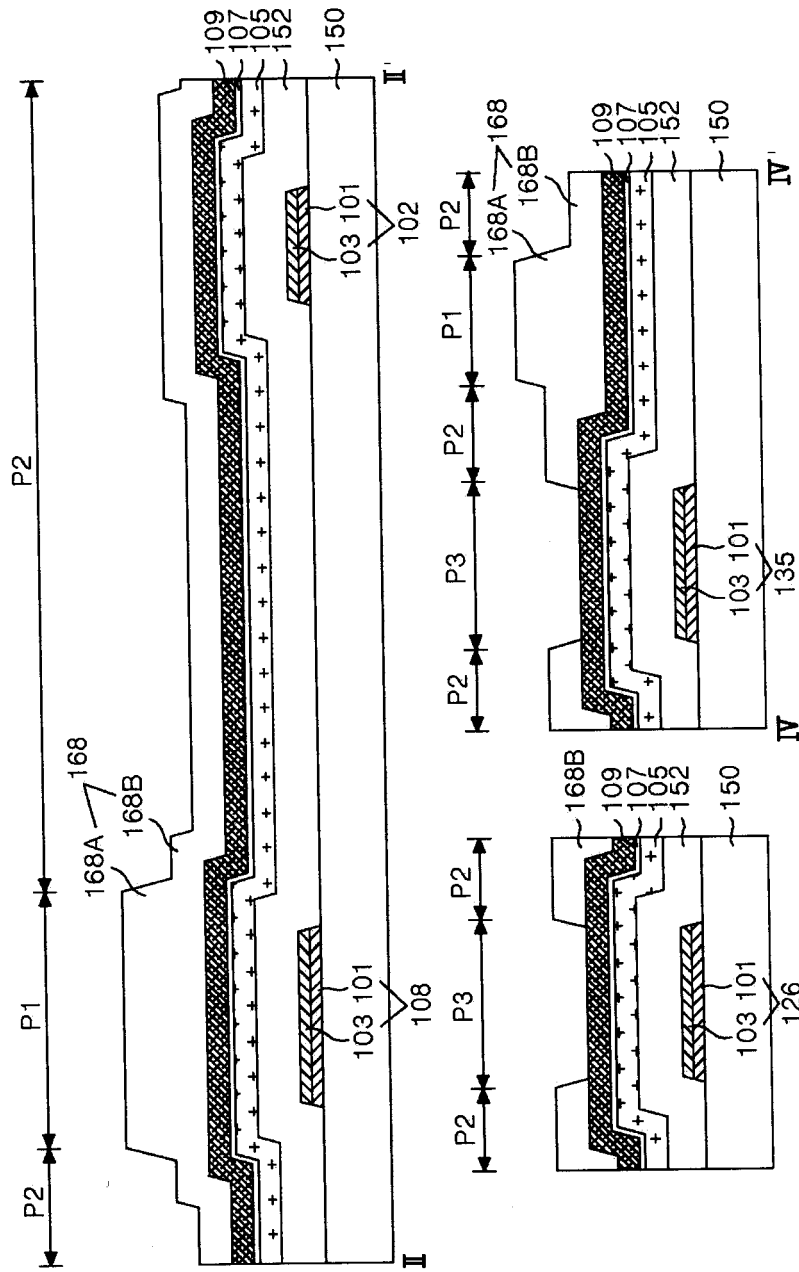


图 6B

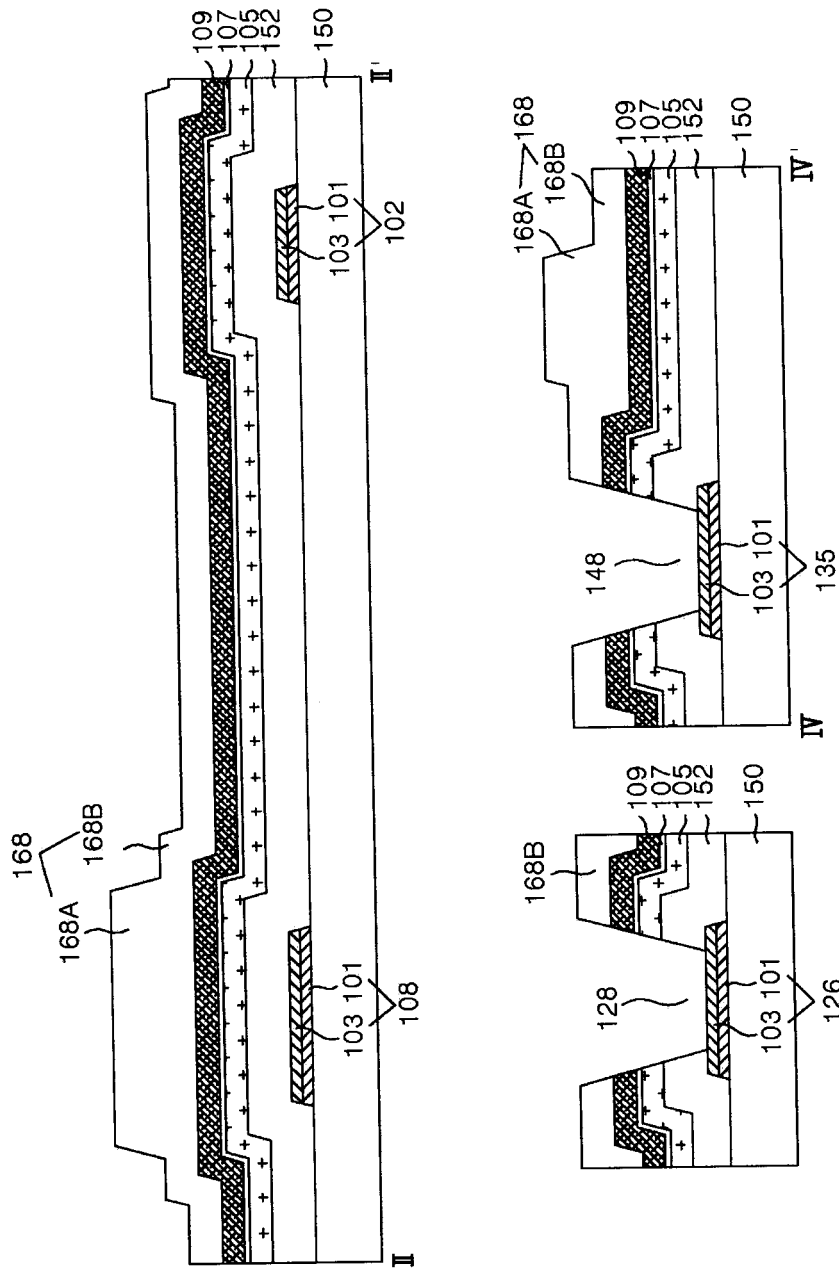


图 6C

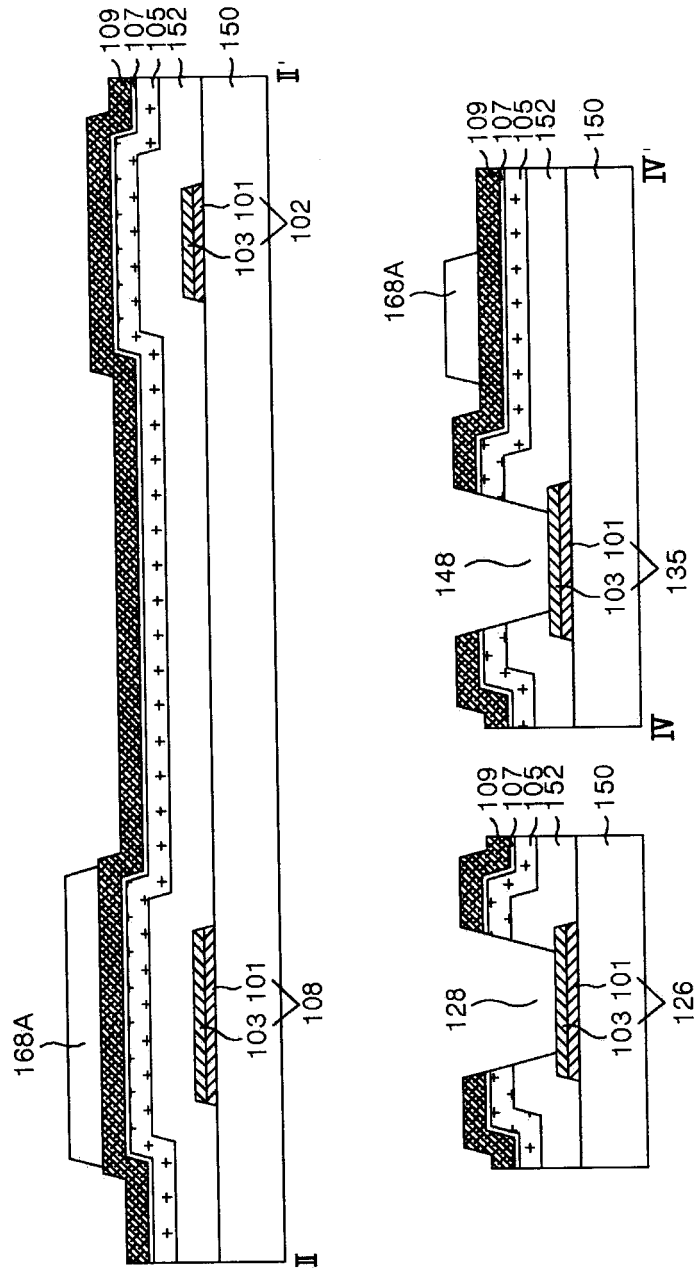


图 6D

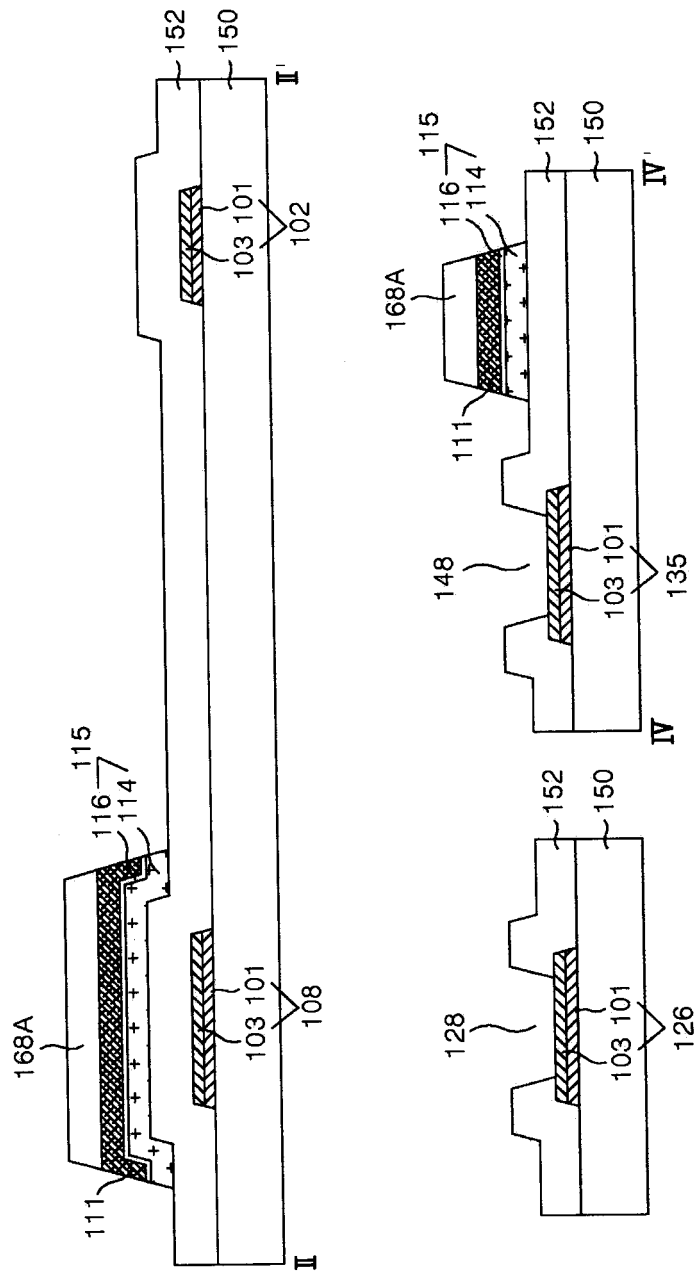


图 6E

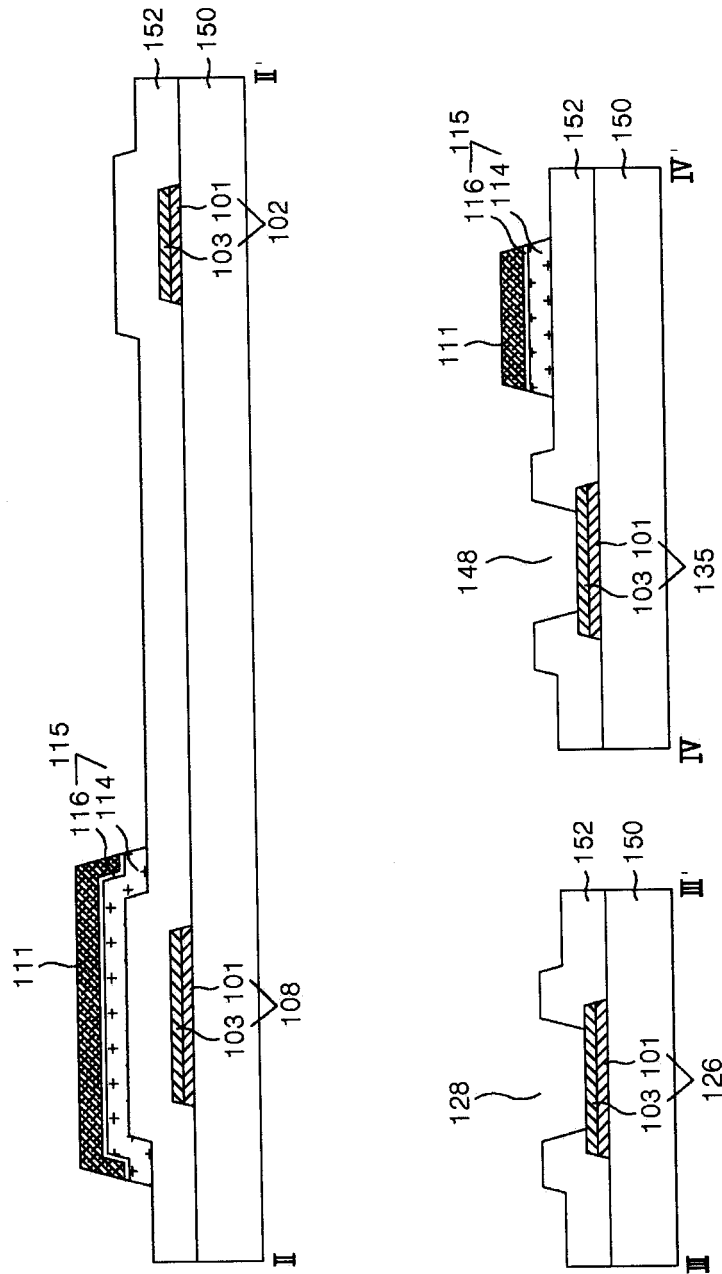


图 6F

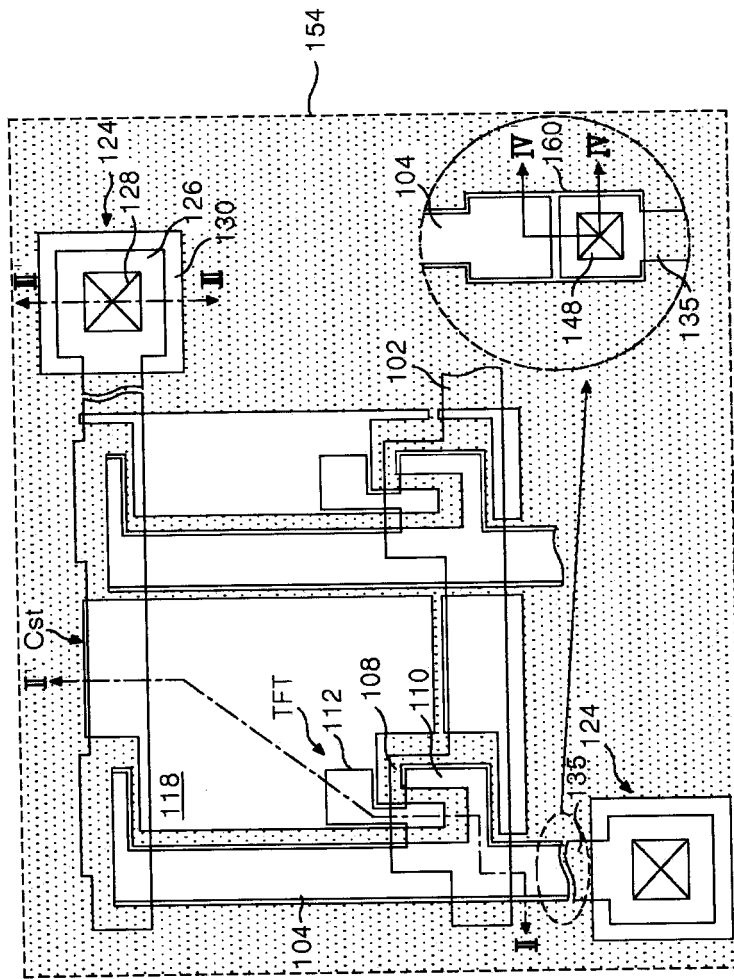


图 7A

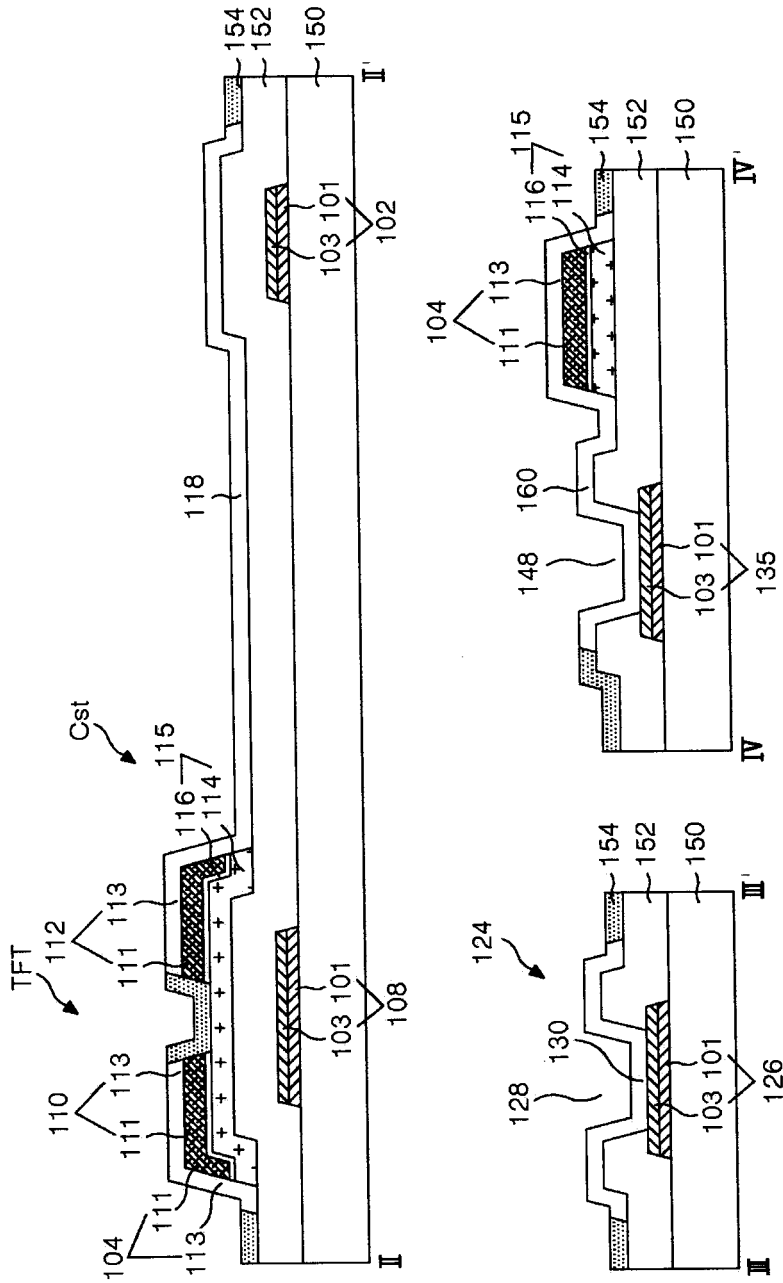


图 7B

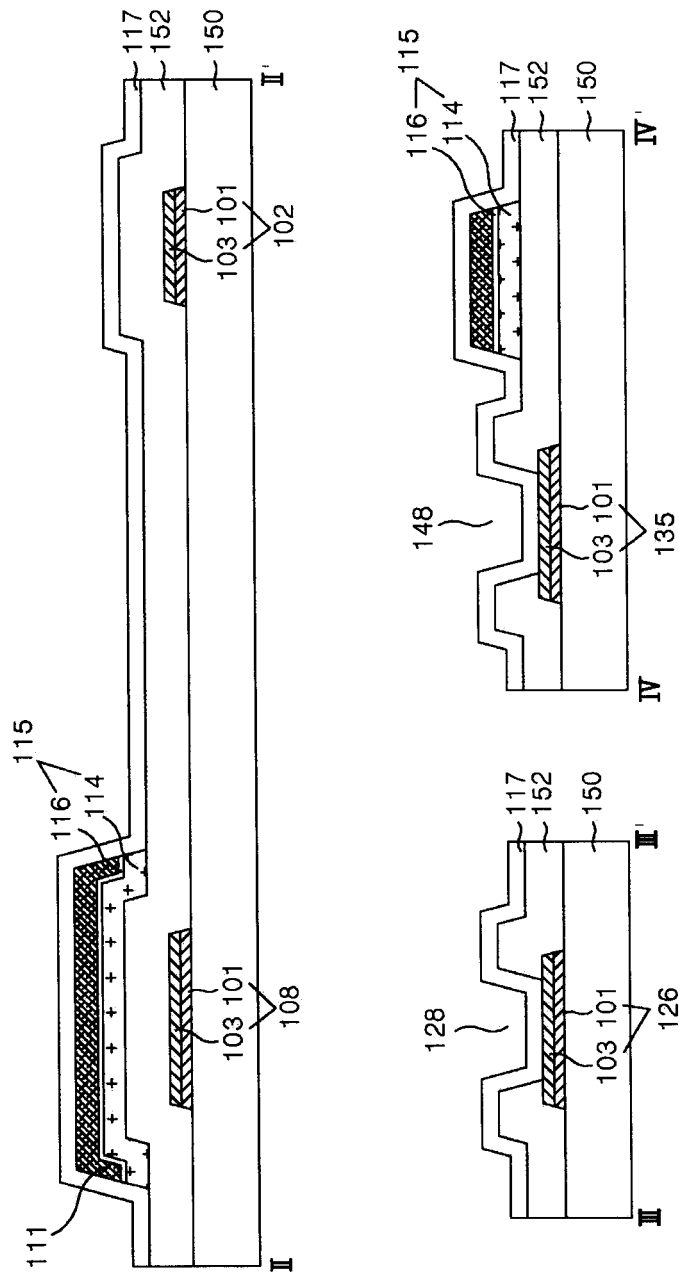


图 8A

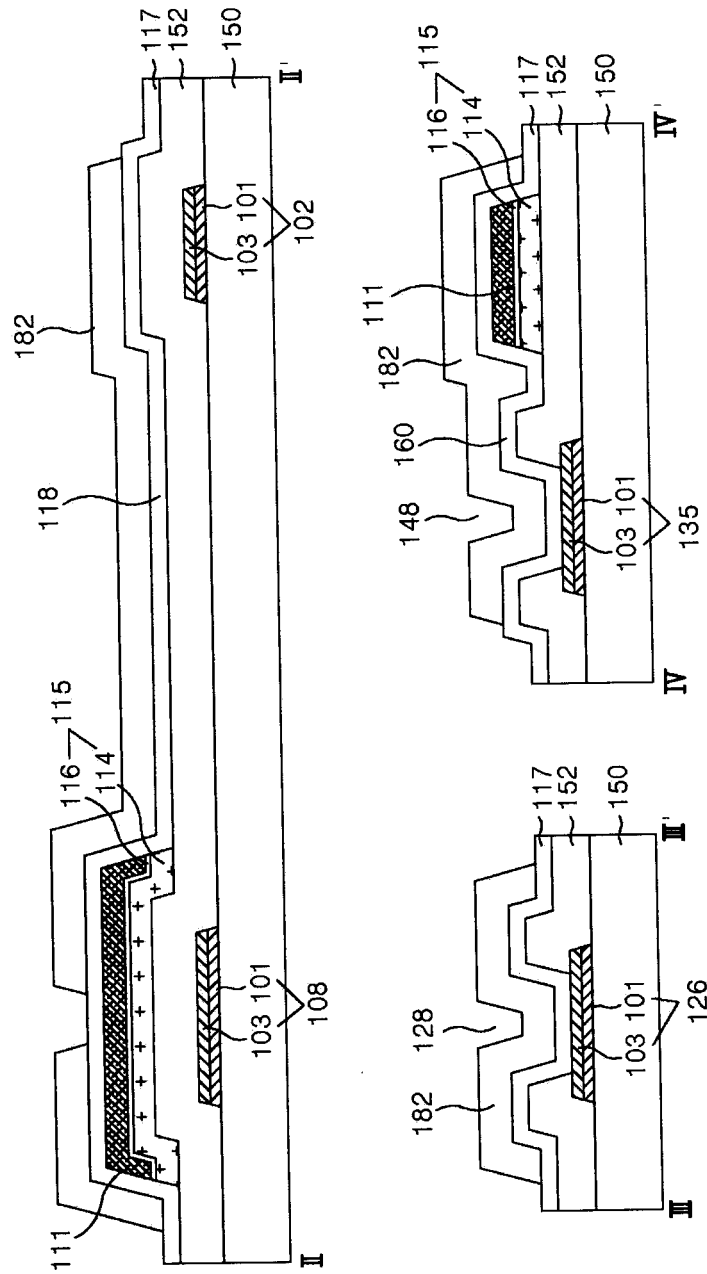


图 8B

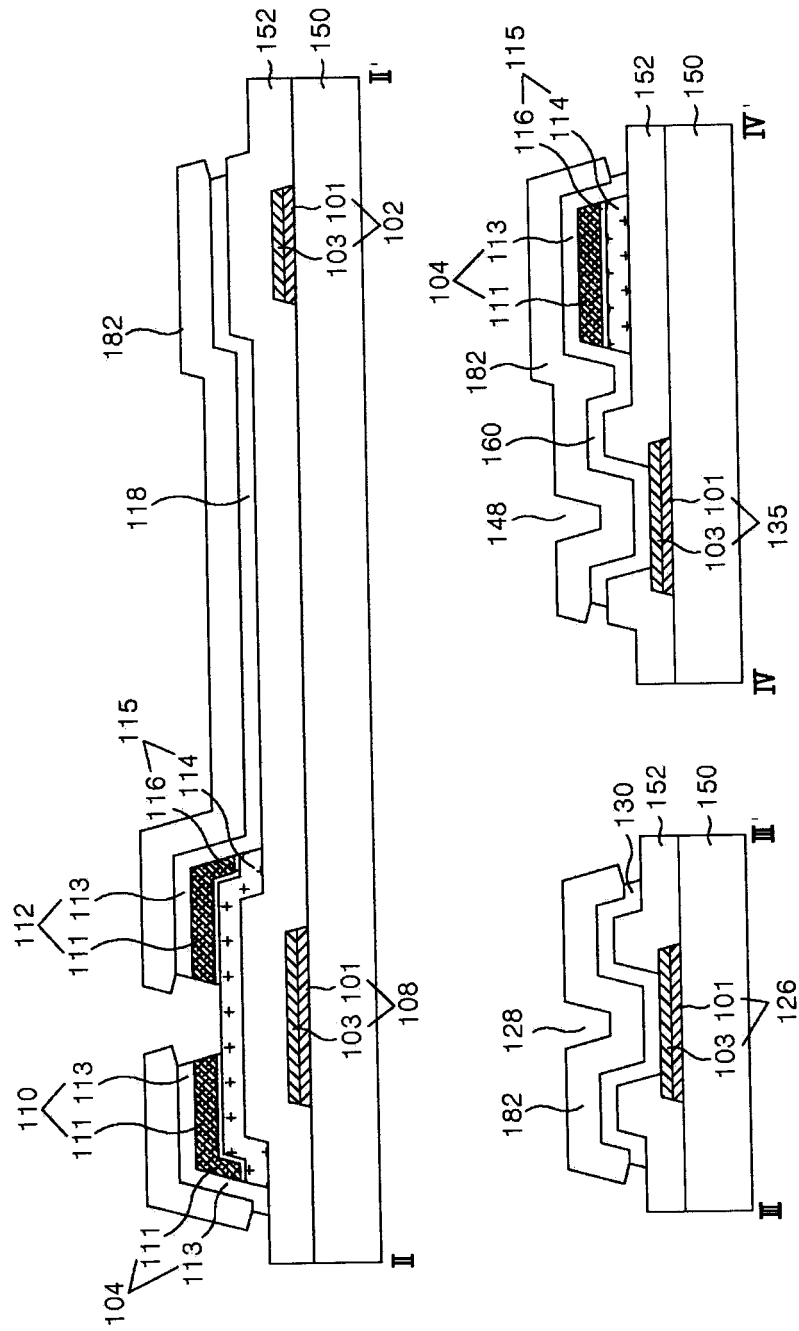


图 8C

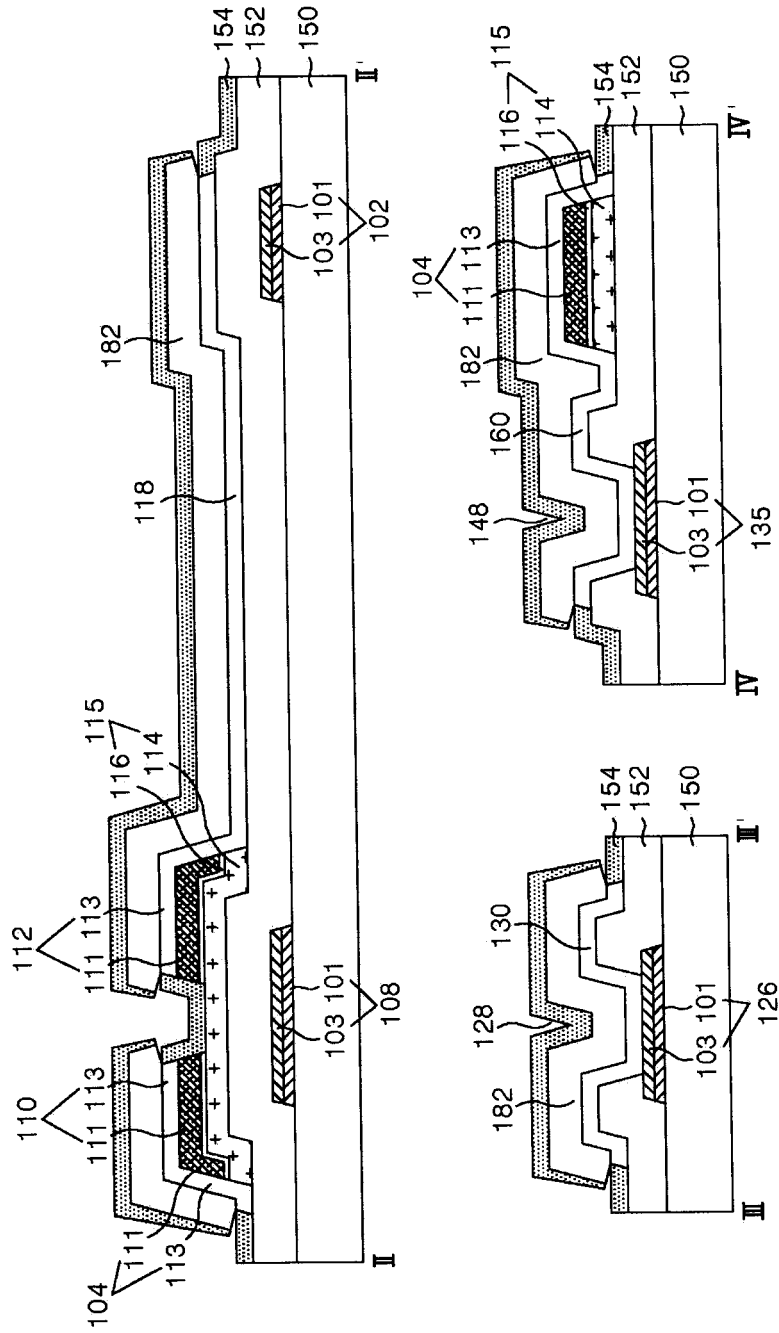


图 8D

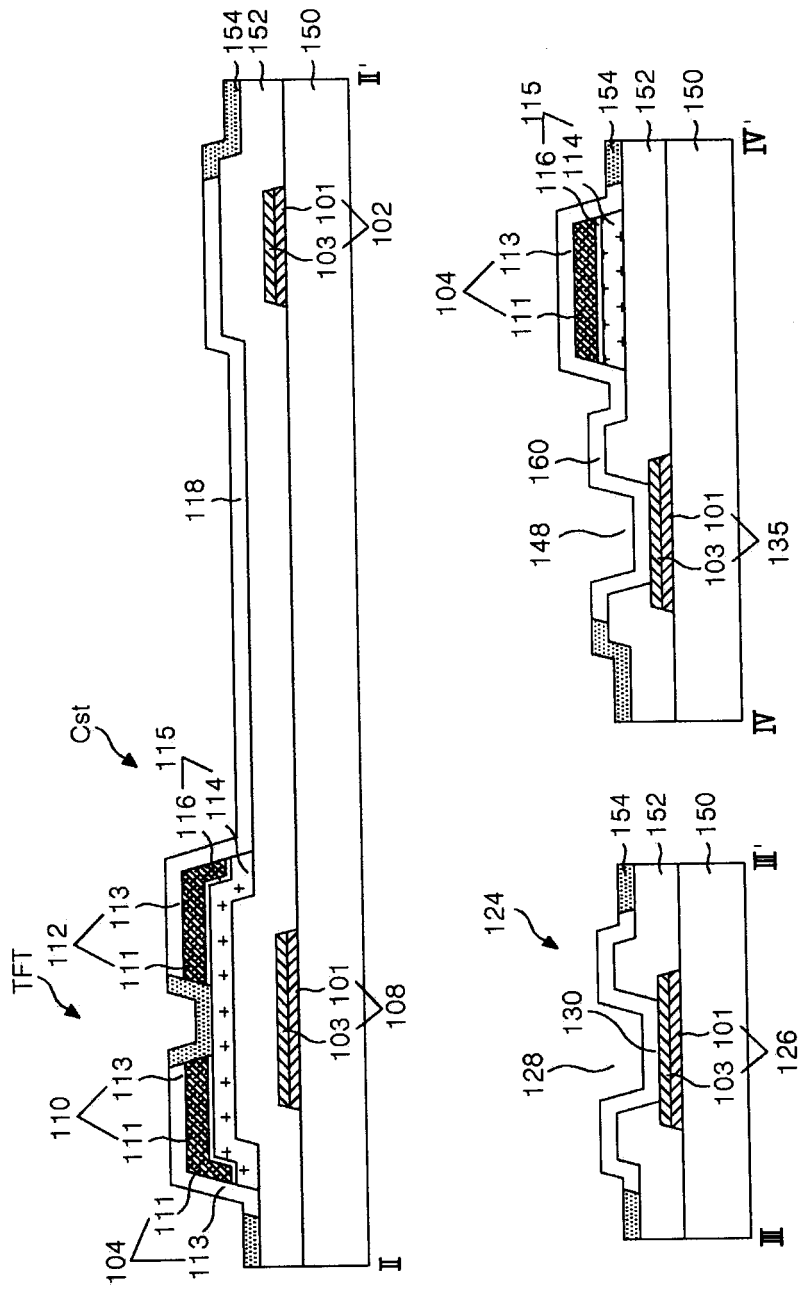


图 8E

专利名称(译)	液晶显示器件及其制造方法		
公开(公告)号	<a href="#">CN1794077A</a>	公开(公告)日	2006-06-28
申请号	CN200510093771.0	申请日	2005-08-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	安炳喆 林周洙 朴丙镐		
发明人	安炳喆 林周洙 朴丙镐		
IPC分类号	G02F1/1368 H01L21/027		
CPC分类号	H01L27/12 H01L27/124 H01L27/1288 H01L29/41733 H01L29/458 H01L29/4908 Y10S438/951		
代理人(译)	徐金国		
优先权	1020040112586 2004-12-24 KR		
其他公开文献	CN100514169C		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种用于简化工序的薄膜晶体管基板及其制造方法。在根据本发明的液晶显示器件中，栅线设置在基板上。数据线与栅线交叉并在其间具有栅绝缘膜以限定像素区。薄膜晶体管包括连接到栅线的栅极、连接到数据线的源极、与源极相对的漏极以及用于限定源极和漏极之间沟道的半导体层。像素电极连接到漏极并且设置在所述像素区。在这里，所述数据线、所述源极和所述漏极具有在其上构建有源/漏金属图案和透明导电图案的双层结构。通过延伸漏极的透明导电图案形成所述像素电极。保护膜与透明导电图案交界并设置在其剩余区域。

