



[12] 发明专利申请公开说明书

[21] 申请号 02829088.7

[43] 公开日 2005 年 6 月 15 日

[11] 公开号 CN 1628264A

[22] 申请日 2002.9.17 [21] 申请号 02829088.7

[30] 优先权

[32] 2002. 6. 4 [33] KR [31] 2002/31298

[86] 国际申请 PCT/KR2002/001741 2002.9.17

[87] 国际公布 WO2003/102682 英 2003.12.11

[85] 进入国家阶段日期 2004.12.6

[71] 申请人 三星电子株式会社

地址 日本京畿道

[72] 发明人 全 珍 李源规

[74] 专利代理机构 北京市柳沈律师事务所

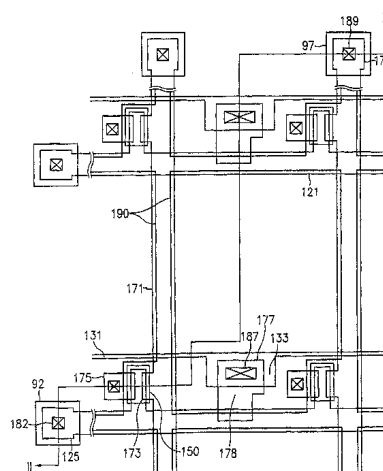
代理人 陶凤波 侯 宇

权利要求书 1 页 说明书 7 页 附图 5 页

[54] 发明名称 用于液晶显示器的薄膜晶体管阵列板

[57] 摘要

在衬底上形成包括多条栅极线、连结栅极线一端的多个栅极衬垫 125 及连结栅极线的多个栅电极 123 的栅极布线和接收公共电压的存储布线。在覆盖栅极布线和存储布线的栅绝缘层上形成半导体层和欧姆接触层。在其上形成数据布线，包括多个与栅极线一起限定多个像素区的数据线、多个延伸到半导体层上的源电极、和多个与源电极分开并关于栅极线与源电极相对的漏电极。在栅绝缘层上形成重叠存储布线的多个存储电容导体以形成存储电容。存储电容导体包括多个从其延伸并重叠栅极线的修护部分。在数据布线和未被数据布线覆盖的半导体层部分上形成钝化层，并且在钝化层上形成多个经设置在钝化层中的多个接触孔连结漏电极和存储电容导体的像素电极。



1. 一种薄膜晶体管阵列板, 包括:
衬底;
- 5 用于传递栅极信号的栅极布线, 形成在所述衬底上并包括栅极线以及连结到所述栅极线的栅电极;
形成在所述衬底上的、用于接收公共电压的存储布线;
形成在所述衬底上并覆盖所述栅极布线和所述存储布线的栅极绝缘层;
形成在所述栅极绝缘层上的、与所述栅电极相对的半导体层;
- 10 形成在所述栅极绝缘层上的数据布线, 其包括与所述栅极线交叉以限定像素区的数据线、连结到所述数据线并位于所述半导体层上的源电极、和关于所述栅极线与所述源电极相对并位于所述半导体层上的漏电极;
形成在所述栅极绝缘层上并与所述存储布线重叠以形成存储电容的导体图案;
- 15 覆盖所述数据布线和所述半导体层的钝化层; 和
基本上形成在所述钝化层上的所述像素区中并连结到所述漏电极或所述导体图案的像素电极,
其中所述栅极线和所述导体图案之一包括与所述栅极线和所述导体图案的另一个重叠的修护延伸。
- 20 2. 如权利要求 1 所述的薄膜晶体管, 其中该导体图案连结到该漏电极。
3. 如权利要求 1 所述的薄膜晶体管, 其中该导体图案与该漏电极分离。
4. 如权利要求 1 所述的薄膜晶体管, 其中所述像素电极至少包括透明导体膜和反射导体膜之一。
- 25 5. 如权利要求 1 所述的薄膜晶体管, 其中所述像素电极包括透明导体膜和具有暴露所述透明导体膜的开口的反射导体膜。
6. 如权利要求 1 所述的薄膜晶体管, 其中所述修护延伸为环形。
7. 如权利要求 1 所述的薄膜晶体管, 其中所述修护延伸从所述导体图案延伸。
8. 如权利要求 1 所述的薄膜晶体管, 其中该修护延伸从该栅极线延伸。
- 30 9. 如权利要求 4 所述的薄膜晶体管, 其中所述半导体层具有与所述数据布线基本上相同的形状, 除了所述源电极和所述漏电极之间的沟道区。

用于液晶显示器的薄膜晶体管阵列板

5 技术领域

本发明涉及一种薄膜晶体管阵列板。

背景技术

一般地，液晶显示器（liquid crystal display, LCD）包括两个设置有电极的面板和夹置在其间的液晶层，并通过调节施加到电极的电压大小来控制光的透射率。

LCD 包括用于显示图象的多个象素。象素按矩阵分布，并且每个象素包括由透明导体材料制成的象素电极。象素电极由来自多条信号线的信号驱动，信号线包括多条栅极线 and 多条数据线。栅极线和数据线彼此交叉，从而限定多个按矩阵分布并经由多个开关元件如薄膜晶体管（TFT）连结到象素电极的象素区。响应于来自栅极线的扫描信号，开关元件选择性地传递来自数据线的图象信号。每个象素还包括与象素电极一起构成存储电容的存储电极，用于维持施加到象素电极的图象信号，直到施加了下一个信号。

在制造具有 TFT 的 LCD 的过程中产生的象素缺陷是增大产品成本的因素之一。因为很容易识别象素缺陷的白色缺陷，即像素常亮，所以优选将白色缺陷修护转变成象素常暗的、不可识别的黑色缺陷。

白色缺陷的一种来源是象素电极与开关元件之间的不良接触或是开关元件的故障。在此情况下，虽然有缺陷的象素初始显示黑色状态，但由于象素电极的电流泄漏，象素逐渐随时间变成白色缺陷，这使得象素电极的电压达到面对象素电极的公共电极的公共电压。或者，造成白色象素的原因是：数据线和象素电极之间因导体残余所致的短路，或公共电极和象素电极之间的短路。

将白色缺陷转变成黑色缺陷的一种传统修复方法是使象素电极与栅极线电路短路，使得为象素电极提供来自栅极线的栅极信号，栅极线重叠象素电极以构成存储电容并将栅极信号传递到相邻行中象素的开关元件。

但是，夹置在象素电极和栅极线之间的、厚度在 $2 \sim 4\mu\text{m}$ 的厚绝缘层阻

碍其间的激光短路。另外，因为存储电极被提供公共电压，所以具有重叠像素电极的存储电极的独立布线型 LCD 的白色缺陷不能通过使有缺陷的像素电极与重叠像素电极的存储电极短路而修护。

5 发明内容

本发明提供了一种具有能够很容易地修护具有单独存储布线的独立型 LCD 的白色像素缺陷的像素结构的 TFT 阵列板。

根据本发明的 LCD 的 TFT 阵列板包括电连结到像素电极的导体图案。

根据本发明的一个实施例，薄膜晶体管阵列板包括：形成在衬底上的、
10 用于传递栅极信号并包括栅极线以及连结到栅极线的栅电极的栅极布线，和与栅极线分开并形成在衬底上的、用于接收公共电压的存储布线。在覆盖栅极布线和存储布线的栅极绝缘层上形成半导体层和数据布线，所述数据布线包括与栅极线交叉以限定像素区的数据线、连结到数据线并位于半导体层上的源电极和关于栅极线与源电极相对并位于半导体层上的漏电极。
15 缘层上形成与存储布线重叠以形成存储电容的导体图案，并且在其上形成钝化层。在钝化层上形成连结到漏电极或导体图案的像素电极。栅极线和导体图案之一包括与栅极线和导体图案的其它重叠的修护延伸。

导体图案与漏电极连结或分离。

像素电极可以包括至少透明导体膜和反射导体膜之一。当像素电极包括
20 透明导体膜和反射导体膜时，优选反射导体膜具有暴露透明导体膜的开口。

修护延伸可以为环形，且半导体层可以具有与数据布线基本上相同的形状，除了源电极和漏电极之间的沟道区。

附图说明

25 图 1 是根据本发明第一实施例的 LCD 的 TFT 阵列板的布局图；
图 2 是图 1 中所示 TFT 阵列板沿 II-II' 线的截面图；
图 3 是根据本发明第二实施例的 LCD 的 TFT 阵列板的布局图；以及
图 4 和 5 分别表示图 3 所示 LCD 阵列板沿 IV-IV' 和 V-V' 线的截面图。

30 具体实施方式

下面参考附图对本发明作更全面地描述，附图中展示了本发明的优选实

施例。但本发明可以以不同的形式实施，不应局限于在此给出的实施例。

附图中，为了清楚起见夸大了层和区域的厚度。全文中用相同的标号表示相同的元件。应该理解，当一个元件如层、区域或衬底被称作在另一个元件“上”时，它能够直接在另一元件上，或者也可以存在介入元件。相反，
5 当元件称作“直接在另一元件上”时，不存在介入元件。

下面，参考附图详细描述根据本发明实施例的 LCD。

参考图 1 和 2 详细描述根据本发明第一实施例的 LCD 的 TFT 阵列板。

图 1 是根据本发明第一实施例的 LCD 的 TFT 阵列板的布局图，和图 2 是图 1 中所示 TFT 阵列板沿 II-II' 线的截面图。

10 在绝缘衬底 110 上形成栅极布线和存储布线。栅极布线和存储布线包括优选由低电阻率的导体材料如 Al 制成的单层或包括所述单层的多层。

栅极布线包括：多条基本上在横向延伸的栅极线 121，多条连结到栅极线 121 的一端以从外部装置向栅极线 121 传递栅极信号的栅极衬垫 125，和多个连结到栅极线 121 的 TFT 的栅电极 123。

15 存储布线包括多个存储线 131 和多个存储电极 133。存储线 131 基本上在横向延伸。存储电极 133 与连结到像素电极 190 的存储电容导体 177 重叠以形成存储电容，用于增强像素的电荷存储能力（这在后面叙述）。对存储布线 131 和 133 施加一个施加到面对衬底 110 的、上面板（未示出）上的公共电极（未示出）的电压。

20 当栅极布线 121、123 和 125 包括多层时，它包括一种与其它材料具有良好接触特性的衬垫材料。

可以给存储布线 131 和 133 提供栅极信号。

在栅极布线 121、123 和 125 上形成一个优选由衬底 110 上的 SiN_x 制成的栅极绝缘层 110。

25 在与栅电极 123 相对的栅极绝缘层 140 上形成优选由非晶硅制成的半导体层 150。在半导体层 150 上形成优选由硅化物或重掺 n 型杂质的 n⁺氢化非晶硅制成的欧姆接触层 163 和 165。

在欧姆接触层 163 和 165 以及栅极绝缘层 140 上形成数据布线 171、173、175 和 179。数据布线 171、173、175 和 179 包括低阻材料如 Ag、Al 合金、
30 Al 和 Al 合金的单层或包含所述单层的多层。

数据布线 171、173、175 和 179 包括多条数据线 171、多个源电极 173、

多个数据衬垫 179、多个漏电极 175 和多个存储电容导体 177。数据线 171 在纵向延伸并与栅极线 121 交叉以形成多个以矩阵分布的像素区。源电极 173 连结到数据线 171 并延伸到欧姆接触层的一部分 163 上。漏电极 175 位于欧姆接触层的其它部分 165 上，位置关于栅电极 123 与源电极 173 相对，并且与源电极 173 分开。数据衬垫 179 连结到数据线 171 的一端以接收来自外部装置的图象信号。存储电容导体 177 与存储电极 133 重叠以形成用于增大存储能力的存储电容并包括与栅极线 121 重叠的修护部分 178。

在数据布线 171、173、175、177 和 179 上以及半导体层 150 不被数据布线 171、173、175、177 和 179 覆盖的部分上形成钝化层 180。优选地钝化层 180 包括 SiNx 或具有良好平坦化特性的有机绝缘材料。

钝化层 180 中设置有多个分别暴露漏电极 175、存储电容导体 177 和数据衬垫 179 的接触孔 185、187 和 189。钝化层 180 和栅极绝缘层 140 具有多个暴露栅极衬垫 125 的接触孔 182。

在钝化层 180 上的像素区中形成多个像素电极 190。像素电极 190 分别经接触孔 185 和 187 电连结到漏电极 175 和存储电容导体 177。另外，在钝化层 180 上形成多个辅助栅极衬垫 92 和多个辅助数据衬垫 97。优选像素电极 190、辅助栅极衬垫 92 和辅助数据衬垫 97 由透明导体材料如氧化铟锡（“ITO”）或氧化铟锌（“IZO”）形成。或者，像素电极 190 包括具有反射性的反射层如 Ag、Ag 合金、Al 和 Al 合金，并且钝化层 180 在其表面上具有凸起，这给予反射层增强反射率的粗糙度。

修护部分 178 能够很容易地将白色缺陷转变成难以感觉的黑色像素缺陷，而白色缺陷使得像素不断地闪烁并由像素电极 190 的浮置或者对像素电极 190 施加公共电压而造成。即，虽然很难用激光使有缺陷的像素电极 190 与重叠像素电极 190 的栅极线 121 短路以修护白色缺陷，因为夹置在其间的厚绝缘层 180 厚度在约 2~4 μm ，通过使连结到像素电极 190 的修护部分 178 与重叠修护部分 178 的栅极线 121 激光短路，而在大部分时间能够给有缺陷的像素电极 190 提供栅极截止电压（gate-off voltage）。然后，包括常白模式 LCD 的有缺陷像素电极 190 的像素（其在像素电极 190 和公共电极之间不存在电势差时显示白色图象）变暗，因为被提供栅极截止电压的像素电极 190 具有不同于公共电极的电势以产生电场。

虽然在此实施例中通过从存储电容导体 177 延伸的修护部分 178 使存储

电容导体 177 和栅极线 121 重叠,但也可以通过延伸栅极线 121 或延伸栅极线 121 与存储电容导体 177 两者而使存储电容导体 177 和栅极线 121 重叠。修护部分 178 可以有各种形状,如中心有开口的环形。

根据本发明的另一实施例,存储布线包括一对位于像素区的上下部分的
5 存储线和在横向延伸并且位置接近像素区的边缘的多个像素电极。

如上所述,虽然本发明的第一实施例提供了连结到像素电极的修护件,但本发明的第二实施例提供了从栅极线延伸的修护件,参照图 3-5 对此进行详细描述。

图 3 是根据本发明第二实施例的 LCD 的 TFT 阵列板的布局图,图 4 和
10 5 分别表示图 3 所示 LCD 阵列板沿 IV-IV'和 V-V'线的截面图。

TFT 阵列板具有与第一实施例类似的结构。

但是,栅极布线包括多个从多条栅极线 121 延伸并经由栅极绝缘层 140 与多个存储电容导体 177 重叠的修护部分 128。

在覆盖栅极布线 121、123、125 和 128 的栅极绝缘层 140 上形成优选由
15 氢化非晶硅制成的半导体图案 152 和 157。在半导体图案 152 和 157 上形成优选由重掺杂 n 型杂质例如磷 (P) 的非晶硅制成的欧姆接触图案 (或中间层图案) 163、165 和 167。

欧姆接触图案 163、165 和 167 减小底层半导体图案 152 和 157 与上覆
数据布线 171、173、175、177 和 179 之间的接触电阻,并具有与数据布线
20 171、173、175、177 和 179 基本上相同的形状。即,欧姆接触图案 163、165 和 167 包括:多个基本上与数据线单元 171、179 和 173 相同形状的数据线欧姆接触 163,多个具有基本上与漏电极 175 相同形状的漏电极欧姆接触 165,和多个具有基本上与存储电容导体 177 相同形状的存储电容欧姆接触 167。

同时,半导体图案 152 和 157 具有基本上与数据布线 171、173、175、
25 177 和 179 以及欧姆接触图案 163、165 和 167 相同的形状,除了 TFT 沟道区 C 以外。具体地说,半导体图案 152 和 157 包括:多个具有基本上与存储电容导体 177 和存储电容欧姆接触 167 相同形状的存储电容半导体 157;以及多个 TFT 半导体 152,其具有与数据布线和欧姆接触图案的剩余部分略微
30 不同的形状。即,源电极 173 和漏电极 175 在 TFT 沟道区 C 处彼此分开,数据线欧姆接触 163 和漏电极欧姆接触 165 在该处也彼此分开。但是,TFT

半导体 152 在那里连续行进而不断开，以形成 TFT 沟道。

连结到多个象素电极 190 并与多个存储线 131 重叠以形成存储电容的存储电容导体 177 连结到漏电极 175。

钝化层 180 在其表面上有突起，且钝化层 180 上的每个象素电极 190 包括透明电极 191 和具有透射窗 T 的反射电极 192。透明电极 191 由透明导体材料如 ITO 和 IZO 制成，而反射电极 192 由反射导体材料如 Al、Al 合金、Ag 和 Ag 合金制成。

根据本发明第二实施例的修护部分 128 也可以具有环形形状。

下面参考图 1-5 简要描述制造根据本发明第一和第二实施例的 LCD 所用 TFT 阵列板的方法。

首先，在衬底 110 上沉积低阻如 Ag、Ag 合金、Al 和 Al 合金的单层或包含上述单层的多层，并通过利用掩模的光蚀刻来构图，以形成栅极布线 121、123 和 125 以及存储布线 131 和 133。

接下来，依次沉积包括栅极绝缘层 140、半导体层和掺杂非晶硅层的三层，其中优选栅极绝缘层 140 由氮化硅制成，半导体层优选由非晶硅制成。掺杂非晶硅层和半导体层利用掩模被构图，以在栅极绝缘层 140 上与栅电极 23 相对地形成相同形状的欧姆接触层和半导体层 150。

之后，数据导体层被沉积并利用掩模通过光蚀刻被构图，以形成数据布线 171、173、175、177、178 和 179。如果有足够的存储电容，则可以省去存储电容导体 177。

然后，去除不被数据布线 171、173、175、177 和 179 覆盖的欧姆接触层部分，使得欧姆接触层被分成多对关于栅电极 123 的两个分开部分 163 和 165，并且欧姆接触层的分开部分 163 和 165 之间的半导体层 150 部分被暴露。为了稳定半导体层 150 的暴露表面，优选进行氧气等离子处理。

通过在衬底 110 上沉积氮化硅或具有低介电常数和良好平坦化特性的有机绝缘材料来形成钝化层 180。钝化层 180 与栅极绝缘层 140 一起通过光蚀刻被构图，以形成多个暴露栅极衬垫 125、漏电极 175、存储电容导体 177 和数据衬垫 179 的接触孔 182、185、187 和 189。如果不存在存储电容电极，则不需要形成接触孔 187。

最后，沉积 ITO 层或 IZO 层并利用掩模构图，以形成多个象素电极 190、多个辅助栅极衬垫 92 和多个辅助数据衬垫 97。象素电极 190 经接触孔 182

连结到漏电极 175，并经接触孔 187 连结到存储电容导体 177。辅助栅极衬垫 92 和辅助数据衬垫 95 分别经接触孔 182 和 189 连结到栅极衬垫 125 和数据衬垫 179。

同时，根据第二实施例的 LCD 的 TFT 阵列板的制造方法采用单个光致抗蚀剂图案来光蚀刻，用于形成半导体图案 152 和 157，欧姆接触图案 163、165 和 167，以及数据布线 171、173、175、177 和 179。

具体地说，形成栅极布线之后，依次沉积栅极绝缘层 140、优选由非晶硅制成的半导体层和掺杂的非晶硅层。

在其上形成数据导体层，并且在数据导体层上涂覆光致抗蚀剂膜。之后，利用具有用于调节沟道区 C 的光透射率的调节层的掩模，形成厚度取决于位置的光致抗蚀剂图案。光致抗蚀剂图案具有数据布线上的第一部分和沟道区上的第二部分，且第二部分具有小于第一部分的厚度。剩余的区域不具有光致抗蚀剂。

首先利用光致抗蚀剂图案作为蚀刻掩模来形成半导体图案 152 和 157。去除光致抗蚀剂图案的第二部分之后，利用光致抗蚀剂图案的第一部分作为蚀刻掩模来去除沟道区 C 中的数据导体层部分，从而形成数据布线 171、173、175、177 和 179。利用上覆层或膜作为蚀刻掩模来蚀刻掺杂的非晶硅层，以形成欧姆接触图案 163、165 和 167。

通过依次形成多个透明电极 191 和多个反射电极 192 来形成多个像素电极 190。通过在具有凸起的钝化层 180 上沉积透明导体材料并利用带掩模的光蚀刻对沉积的材料构图，从而形成透明电极 191。通过在透明电极 191 上沉积反射导体材料并对沉积的材料构图，从而形成反射电极 192。

因此，通过为电连结到像素电极的导体提供重叠栅极线的修护部分，或者通过为栅极线提供与电连结到像素电极的导体重叠的修护部分，本发明很容易修护 LCD 中 TFT 阵列板的白色像素缺陷，其中这里的 LCD 具有夹置在像素电极和栅极线之间的厚有机绝缘层。

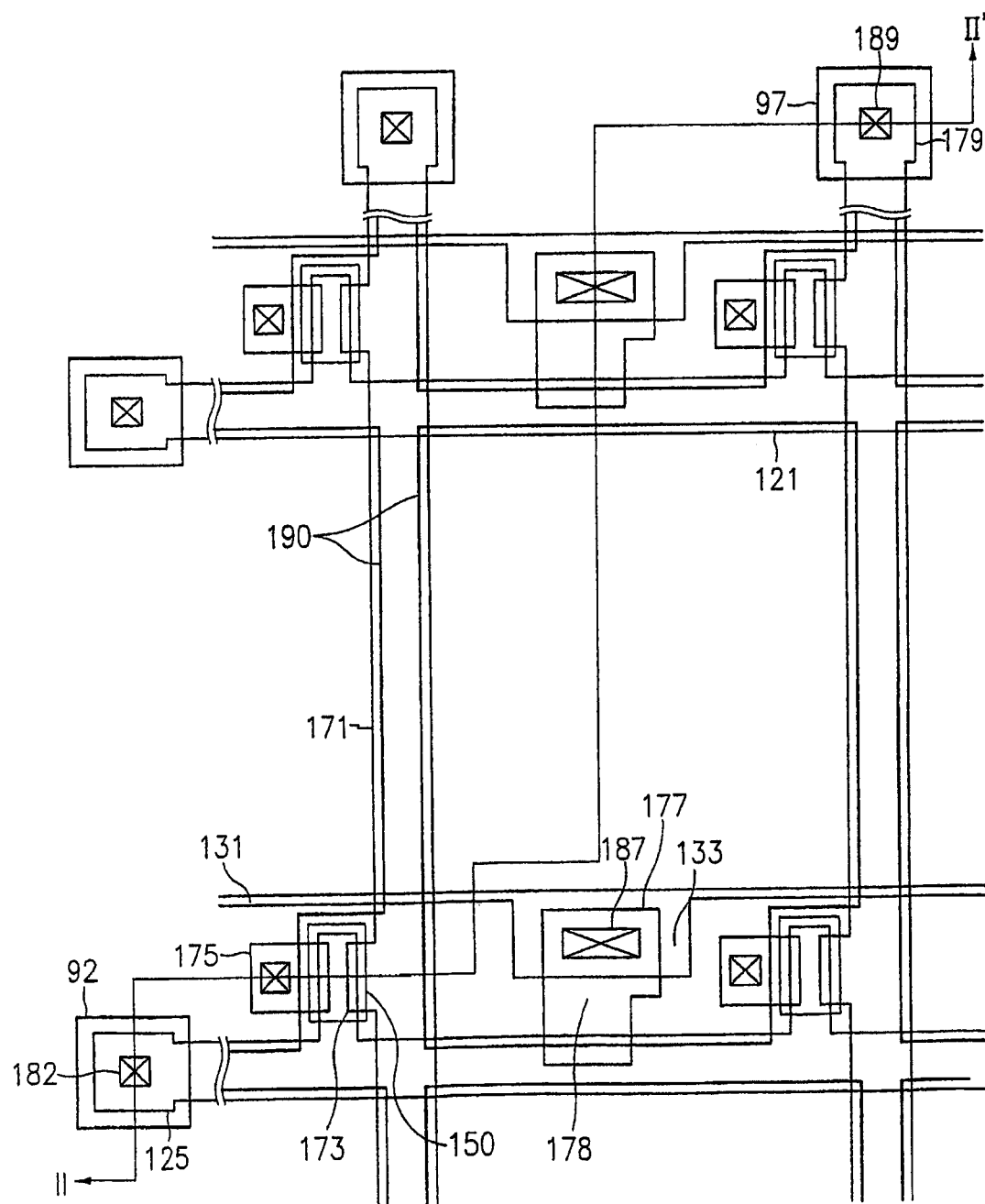


图 1

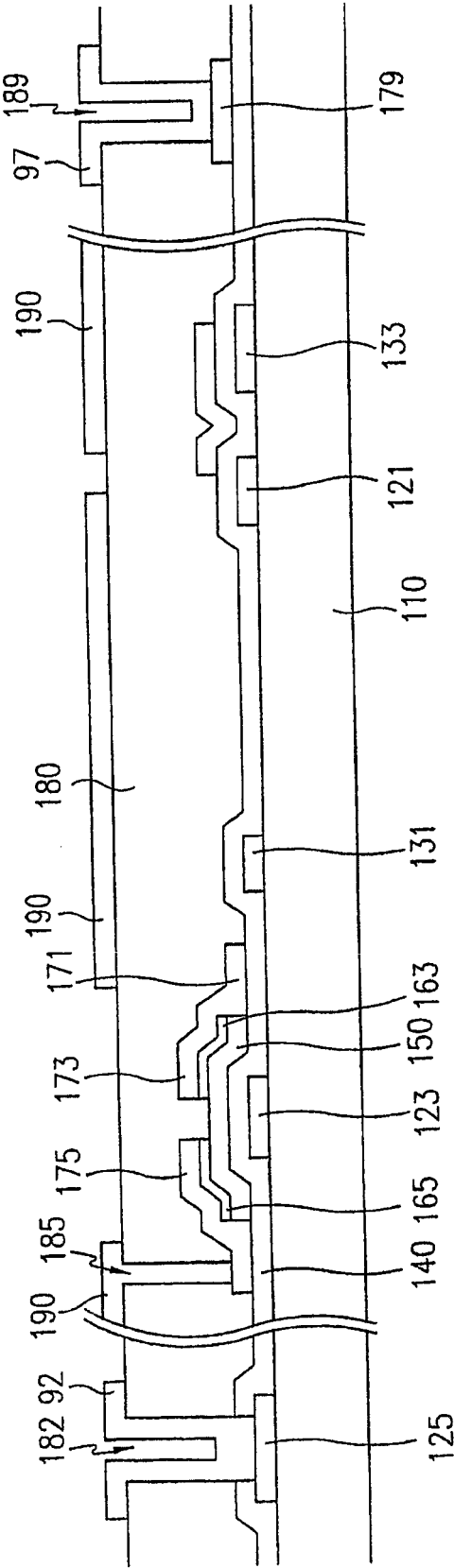


图 2

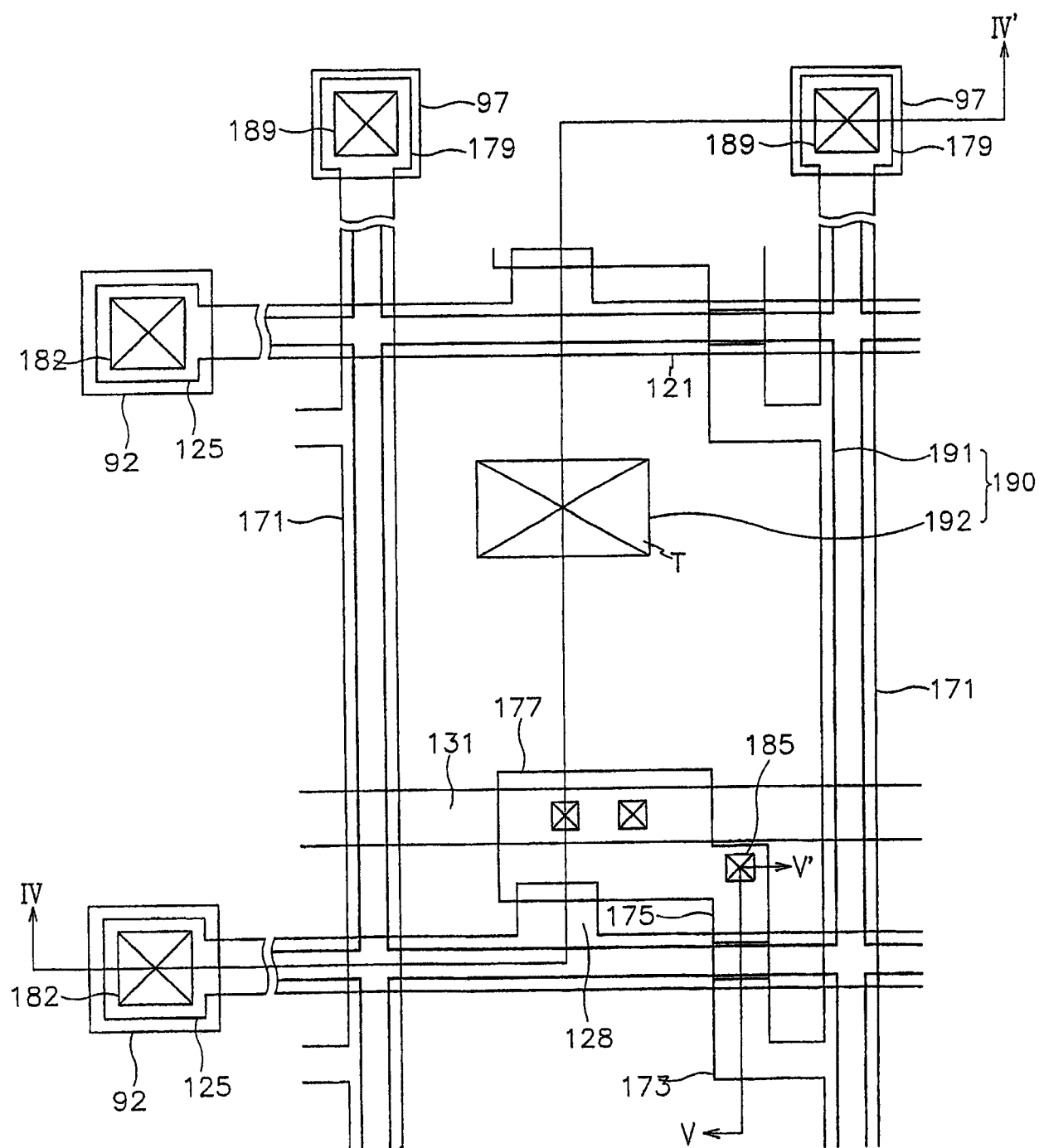
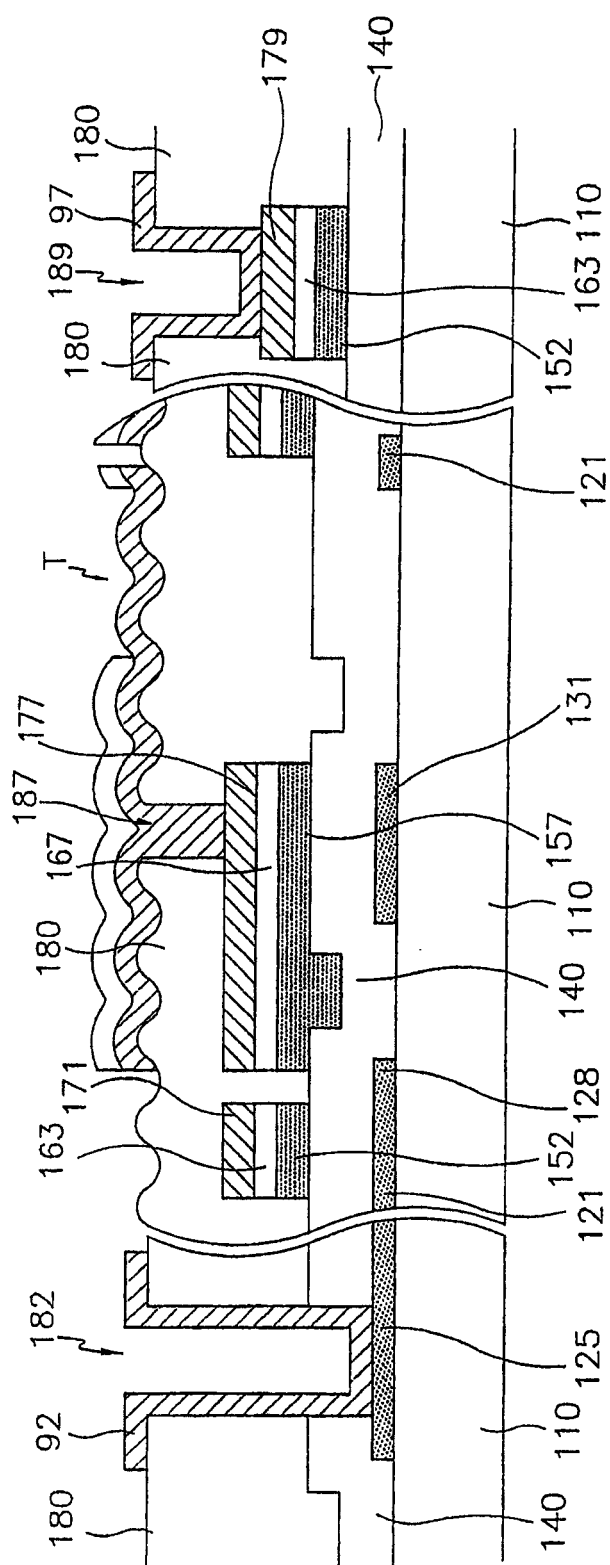


图 3

4
圖

专利名称(译)	用于液晶显示器的薄膜晶体管阵列板		
公开(公告)号	CN1628264A	公开(公告)日	2005-06-15
申请号	CN02829088.7	申请日	2002-09-17
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	全珍 李源规		
发明人	全珍 李源规		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1345 G02F1/136 G02F1/1362 H01L21/768 H01L23/522 H01L29/04 H01L29/786 H01L31/036		
CPC分类号	G02F1/136213 G02F1/136227 G02F2001/136268		
代理人(译)	侯宇		
优先权	1020020031298 2002-06-04 KR		
其他公开文献	CN100376993C		
外部链接	Espacenet SIPO		

摘要(译)

在衬底上形成包括多条栅极线、连结栅极线一端的多个栅极衬垫125及连结栅极线的多个栅电极123的栅极布线和接收公共电压的存储布线。在覆盖栅极布线和存储布线的栅绝缘层上形成半导体层和欧姆接触层。在其上形成数据布线，包括多个与栅极线一起限定多个像素区的数据线、多个延伸到半导体层上的源电极、和多个与源电极分开并关于栅极线与源电极相对的漏电极。在栅绝缘层上形成重叠存储布线的多个存储电容导体以形成存储电容。存储电容导体包括多个从其延伸并重叠栅极线的修护部分。在数据布线和未被数据布线覆盖的半导体层部分上形成钝化层，并且在钝化层上形成多个经设置在钝化层中的多个接触孔连结漏电极和存储电容导体的像素电极。

