

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1368 (2006.01)

H01L 29/786 (2006.01)

H01L 21/336 (2006.01)



[12] 发明专利说明书

专利号 ZL 03142449. X

[45] 授权公告日 2007 年 4 月 25 日

[11] 授权公告号 CN 1312525C

[22] 申请日 2003.6.12 [21] 申请号 03142449. X

[73] 专利权人 统宝光电股份有限公司

地址 台湾省新竹科学工业区苗栗县

[72] 发明人 石储荣 林国隆 陆一民

[56] 参考文献

JP - 11 - 097695 A 1999.4.9

JP - 11 - 345978 A 1999.12.14

JP - 2002124677 A 2002.4.26

JP - 2002353238 A 2002.12.6

CN - 1388590 A 2003.1.1

审查员 袁 洁

[74] 专利代理机构 北京市柳沈律师事务所

代理人 陶凤波 侯 宇

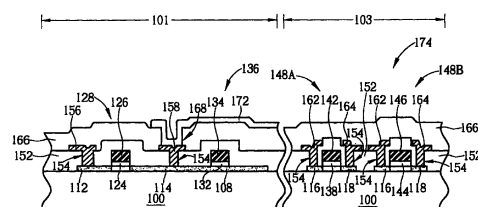
权利要求书 3 页 说明书 12 页 附图 19 页

[54] 发明名称

液晶显示器的制造方法

[57] 摘要

本发明涉及一种制造液晶显示器 (LCD) 的方法, 该方法是先形成 P 形低温多晶硅薄膜晶体管的有源层以及储存电容的下储存电极, 再分别形成 P 型的源极/漏极以及在下储存电极中注入掺杂物, 然后形成栅极绝缘层、栅极电极、电容介电层以及上储存电极, 最后再形成液晶显示器的源极导线、漏极导线以及像素电极。



1. 一种液晶显示器的制造方法，该液晶显示器包括至少一P型低温多晶硅薄膜晶体管以及至少一储存电容，该方法至少包括下列步骤：

提供基板；

在该基板之上形成多晶硅层；

进行第一光刻暨蚀刻工序，去除部分上述多晶硅层，以便在上述基板的表面限定出有源区，其中上述有源区包括源极区域、漏极区域、通道区域以及下储存电极；

进行第二光刻暨蚀刻工序，以便在上述基板之上形成第一掩模，其中该第一掩模暴露出上述源极区域、漏极区域以及下储存电极；

利用第一掩模作为掩蔽物进行P型高浓度离子注入工序，以便在上述源极区域以及漏极区域内分别形成源极电极以及漏极电极，同时在上述下储存电极之内注入掺杂物；

去除上述第一掩模；

在上述基板之上形成第四绝缘层，用以覆盖上述有源区；

在上述基板之上形成金属层，用以覆盖上述有源区；

进行第三光刻暨蚀刻工序，去除部分上述金属层及部分第四绝缘层，以便在上述通道区域之上形成P型低温多晶硅薄膜晶体管的栅极电极，并在上述下储存电极之上形成储存电容的上储存电极，同时分别形成上述P型低温多晶硅薄膜晶体管的栅极绝缘层，并在上述下储存电极之上形成储存电容的电容介电层；

在上述基板之上形成第一绝缘层，用以覆盖上述栅极电极及上储存电极；

进行第四光刻暨蚀刻工序，去除部分上述第一绝缘层，以形成分别连通上述源极电极、漏极电极的第一接触孔；

在上述第一绝缘层之上形成导电层，用以填满上述第一接触孔；

进行第五光刻暨蚀刻工序，去除部分上述导电层，以便在上述第一绝缘层之上形成源极导线及漏极导线，且使源极导线及漏极导线分别经由相应的第一接触孔而被电连接至源极电极及漏极电极；以及

在上述基板上形成第二绝缘层，用以覆盖上述第一绝缘层、源极导线

及漏极导线;

进行第六光刻暨蚀刻工序, 去除部分上述第二绝缘层, 用以形成至少一可通达上述漏极导线的第二接触孔;

在上述第二绝缘层之上形成透明导电层; 以及

进行第七光刻暨蚀刻工序, 去除部分透明导电层, 以便在上述第二绝缘层之上形成至少一像素电极, 且该像素电极经由上述被填有透明导电层的相应第二接触孔被电连接至漏极导线。

2. 如权利要求 1 所述的方法, 其中上述形成多晶硅层的步骤包括下列工序:

进行溅射工序, 以便在上述基板的表面形成非晶硅层; 以及

进行退火工序, 以使上述非晶硅层再结晶形成上述多晶硅层。

3. 如权利要求 1 所述的方法, 其中构成上述第四绝缘层的材料包括以四乙基原硅酸酯为反应气体生成的氧化硅、氧化硅或氮化硅。

4. 如权利要求 1 所述的方法, 其中构成上述透明导电层的材料包括氧化铟锡或氧化铟锌。

5. 一种液晶显示器的制造方法, 该液晶显示器包括至少一 P 型低温多晶硅薄膜晶体管以及至少一储存电容, 该方法至少包括下列步骤:

提供基板;

在该基板之上形成多晶硅层;

进行第一光刻暨蚀刻工序, 去除部分上述多晶硅层, 以便在上述基板的表面限定出有源区, 其中上述有源区包括源极区域、漏极区域、通道区域以及下储存电极;

在基板之上形成第三绝缘层, 用以覆盖上述有源区;

进行第二光刻暨蚀刻工序, 以便在上述第三绝缘层之上形成第一掩模, 其中该第一掩模暴露出上述源极区域、漏极区域以及下储存电极;

利用第一掩模作为掩蔽物进行 P 型高浓度离子注入工序, 以便在上述源极区域以及漏极区域内分别形成源极电极以及漏极电极, 同时上述下储存电极之内注入掺杂物;

去除上述第一掩模;

在上述基板之上形成金属层, 用以覆盖上述有源区;

进行第三光刻暨蚀刻工序, 去除部分上述金属层及部分第三绝缘层,

以便在上述通道区域之上形成 P 型低温多晶硅薄膜晶体管的栅极电极，并在上述下储存电极之上形成储存电容的上储存电极，同时分别形成上述 P 型低温多晶硅薄膜晶体管的栅极绝缘层，并在上述下储存电极之上形成储存电容的电容介电层；

在上述基板之上形成第一绝缘层，用以覆盖上述栅极电极及上储存电极；

进行第四光刻暨蚀刻工序，去除部分上述第一绝缘层，以形成分别连通上述源极电极、漏极电极的第一接触孔；

在上述第一绝缘层之上形成导电层，用以填满上述第一接触孔；

进行第五光刻暨蚀刻工序，去除部分上述导电层，以便在上述第一绝缘层之上形成源极导线及漏极导线，且使源极导线及漏极导线分别经由相应的第一接触孔而被电连接至源极电极及漏极电极；以及

在上述基板上形成第二绝缘层，用以覆盖上述第一绝缘层、源极导线及漏极导线；

进行第六光刻暨蚀刻工序，去除部分上述第二绝缘层，用以形成至少一可通达上述漏极导线的第二接触孔；

在上述第二绝缘层之上形成透明导电层；以及

进行第七光刻暨蚀刻工序，去除部分透明导电层，以便在上述第二绝缘层之上形成至少一像素电极，且像素电极经由上述被填有透明导电层的相应第二接触孔被电连接至漏极导线。

6. 如权利要求 5 所述的方法，其中构成上述第三绝缘层的材料包括以四乙基原硅酸酯为反应气体生成的氧化硅、氧化硅或氮化硅。

7. 如权利要求 5 所述的方法，其中上述形成多晶硅层的步骤包括下列工序：

进行溅射工序，以便在上述基板的表面形成非晶硅层；以及

进行退火工序，以使上述非晶硅层再结晶形成上述多晶硅层。

8. 如权利要求 5 所述的方法，其中构成上述透明导电层的材料包括氧化铟锡或氧化铟锌。

液晶显示器的制造方法

技术领域

本发明涉及一种低温多晶硅薄膜晶体管液晶显示器(low temperature polysilicon thin film transistor liquid crystal display, LTPS TFT-LCD)的制造方法,尤其涉及一种利用七道黄光工序制造并完全由P型低温多晶硅薄膜晶体管构成液晶显示器的制造方法。

背景技术

在现今的平面显示器技术中,液晶显示器(liquid crystal display, LCD)可以说是其中最为成熟的一项技术,例如,日常生活中常见的手机、数码相机、摄影机、笔记本电脑以致于监视器均是利用此项技术所制造的商品。然而随着人们对于显示器视觉感受要求的提高,加上新技术应用领域不断扩展,更高像质、更高清晰度、更高亮度且具低价位的平面显示器已成为未来技术发展的趋势,也是新的显示技术发展的原动力。而平面显示器技术中的低温多晶硅薄膜晶体管除了具有符合有源驱动(actively drive)潮流的特性外,其技术也正是一个可以达到上述目标的重要技术突破,因此建立在此架构之上的各种创新技术,不断应运而生。

请参考图1至图8,图1至图8为现有的制造一低温多晶硅薄膜晶体管液晶显示器98的方法示意图。现有的低温多晶硅薄膜晶体管液晶显示器98制造在一绝缘基板10之上,绝缘基板10必需由透光的(transparent)材料构成,通常为一玻璃基板或一石英(quartz)基板,且绝缘基板10的表面包括一像素阵列区(pixel array area)11以及一周边电路区(periphery circuit area)13。

如图1所示,首先在绝缘基板10的表面形成一非晶硅薄膜(amorphous silicon film,未示出),接着进行一准分子激光退火(excimer laser annealing, ELA)工序,使非晶硅薄膜(未示出)结晶(crystallize)成为一多晶硅层(未示出)。随后进行第一次光刻暨蚀刻工序,以便在绝缘基板10表面上的像素阵列区11内形成一有源区(active area)12,并同时在周边电路区13内形成至少一个有源区14。其中,有源区12的表面包括一源极区域(source region,未示出)、

一漏极区域(drain region, 未示出)、一通道区域(channel region, 未示出)以及一下储存电极(bottom storage electrode)的预定区域(未示出), 而且各个有源区 14 的表面也包括一源极区域(未示出)、一漏极区域(未示出)以及一通道区域(未示出)。

如图 2 所示, 接着再进行第二次光刻暨蚀刻工序, 在绝缘基板 10 的表面上形成一光阻层 16, 用以限定出位于像素阵列区 11 内的下储存电极(bottom storage electrode)18 的位置(site), 接着再进行一道离子注入工序以在像素阵列区 11 内的被暴露出来的有源区 12 内注入高浓度的 N 型掺杂物(dopants), 完成下储存电极 18 的制造。

之后去除光阻层 16, 如图 3 所示, 再在整个结构表面依序形成一绝缘层 22 以及一第一导电层(未示出), 然后进行第三次光刻暨蚀刻工序, 在像素阵列区 11 内形成一薄膜晶体管的栅极电极 24, 并在像素阵列区 11 内的下储存电极 18 之上, 形成一上储存电极 26, 再同时在周边电路区 13 内分别形成一 N 型金属氧化物半导体(NMOS)晶体管的栅极电极 28 以及一 P 型金属氧化物半导体(PMOS)晶体管的栅极电极 32。

接着如图 4 所示, 利用栅极电极 24、28、32 以及上储存电极 26 作为蚀刻掩模, 进行一蚀刻工序, 形成栅极绝缘层(gate insulating layer)34、36、38 以及电容介电层(capacitor dielectric layer)42, 以完成储存电容(storage cap)44 的制造。

随后再利用栅极电极 24、28、32 作为掩蔽物, 进行一道离子注入步骤, 注入低浓度的 N 型离子, 在栅极电极 24、28、32 两侧的有源区 12、14 内形成轻掺杂漏极区域 46、48、52。由于在此所进行的离子注入步骤是注入低浓度的 N 型离子, 故不会对下储存电极 18 的掺杂物浓度有所影响。

如图 5 所示, 然后再进行第四次光刻暨蚀刻工序, 在整个结构表面形成光阻层 54, 此光阻层 54 覆盖了像素阵列区 11 内的栅极电极 24 以及预定用来作为轻掺杂漏极 56 的区域, 并同时覆盖了周边电路区 13 内预定用来制造 P 型金属氧化物半导体晶体管的区域。接着进行一道离子注入步骤, 注入高浓度的 N 型离子, 以便在像素阵列区 11 中的有源区 12 内形成薄膜晶体管 58 的源极电极 62 以及漏极电极 64, 并同时在周边电路区 13 中的有源区 14 内形成 N 型金属氧化物半导体晶体管 66 的源极电极 68 以及漏极电极 72。

之后, 去除光阻层 54, 如图 6 所示, 随后再进行第五次光刻暨蚀刻工序, 在整个结构表面形成光阻层 74, 此光阻层 74 只暴露出周边电路区 13 内预定用来制造 P 型金属氧化物半导体晶体管 76 的区域, 接着再进行一道离子注入步骤, 注入高浓度的 P 型离子, 以便在有源区 14 内形成 P 型金属氧化物半导体晶体管 76 的源极电极 78 及漏极电极 82。由于此处进行的离子注入步骤所注入的是高浓度的 P 型离子, 故之前所形成的 N 型轻掺杂漏极区域 52(如图 5 所示)将被补偿(compensate)并转换成为源极电极 78 以及漏极电极 82。

之后, 去除光阻层 74, 如图 7 所示, 在整个结构表面形成绝缘层 84, 此绝缘层 84 覆盖了栅极电极 24、28、32 以及上储存电极 26。接着再进行第六次光刻暨蚀刻工序, 去除部分绝缘层 84, 而分别形成可连通源极电极 62、68、78 以及漏极电极 72、82 的第一接触孔(contact hole)85。然后在像素阵列区 11 内的第二绝缘层 84 表面形成一可电连接至源极电极 62 的源极导线(source wire)86, 并在周边电路区 13 内的第二绝缘层 84 表面分别形成一可电连接至源极电极 68、78 的源极导线 88, 以及一可电连接 N 型金属氧化物半导体晶体管 66 与 P 型金属氧化物半导体晶体管 76 的导线 92, 完成互补式金属氧化物半导体(complementary metal oxide semiconductor, CMOS)晶体管的制造。

如图 8 所示, 接着在整个结构表面再形成一绝缘层 94, 使此绝缘层 94 覆盖上述绝缘层 84、源极导线 86、88 以及导线 92。再进行第七次光刻暨蚀刻工序, 去除部分绝缘层 94, 并在绝缘层 94 之内形成一可连达漏极电极 64 的第二接触孔 95。随后在绝缘层 94 上形成一透明导电层(未示出), 最后进行第八次光刻暨蚀刻工序去除部分透明导电层, 并在绝缘层 94 上形成一像素电极(pixel electrode)96, 此像素电极 96 经由被填有透明导电层(未显示)的第二接触孔 95 被电连接至位于下层的漏极电极 64, 以完成低温多晶硅薄膜晶体管液晶显示器 98 的制造。

然而现有的制造低温多晶硅薄膜晶体管液晶显示器的方法, 存在一个相当严重的问题。即以上述制造方法所制造出来的低温多晶硅薄膜晶体管液晶显示器, 在形成下储存电极、源极电极、漏极电极以及轻掺杂漏极时, 需要形成三道不同的光阻层以及进行四道离子注入工序。这么多的制造步骤使制造流程变得非常复杂, 同时每一次在形成光阻层时, 都需要进行一

次黄光工序，而每一次黄光工序其实都有对不准(mis-aligned)的风险，在经过如此复杂且多重的黄光工序之后，所制得的元件很难不出现缺陷(defect)。尤其是轻掺杂漏极部分，常常因为制造栅极电极时的对准误差再加上制造像素阵列区内薄膜晶体管的源极电极以及漏极电极时的对准误差，而产生宽度上不对称(asymmetry)的情形，导致元件提早被击穿。此外，现有技术中集成互补式金属氧化物半导体晶体管的制造方法，虽然是沿用集成电路工业的一种常见的制造方法，但是在既包括 N 型金属氧化物半导体晶体管，又包括 P 型金属氧化物半导体晶体管的电路制造方法中，实在是不可能将黄光工序以及离子注入工序的次数明显减少，同时 N 型低温多晶硅薄膜晶体管本身的漏电流(leakage current)大小不容易被控制，故应用在像素区域内往往造成显像质量(image quality)不高。因此，如何能开发出一种新的制造低温多晶硅薄膜晶体管液晶显示器的方法，尽量降低制造流程的复杂程度，减少黄光工序的次数以降低对不准发生的机率，进而减少产品元件的缺陷，提高产品合格率(yield)以及显像质量，便成为十分重要的课题。

发明内容

本发明要解决的技术问题是：提供一种制造低温多晶硅薄膜晶体管液晶显示器的方法，尤其是提供一种利用七道黄光工序制造并完全由 P 型低温多晶硅薄膜晶体管构成液晶显示器的制造方法，其具有优良的对准精确度(precise alignment)以及可靠度(reliability)。

在本发明的优选实施方式中，先提供一绝缘基板，再在该绝缘基板的表面分别形成至少一由多晶硅所构成的 P 型低温多晶硅薄膜晶体管的有源层以及至少一储存电容的下储存电极，且各有源层之中包括一源极区域、一漏极区域以及一通道区域。再进行一第二黄光暨蚀刻工序以及一 P 型离子注入工序，以便在各源极区域以及各漏极区域之内分别形成至少一源极电极以及至少一漏极电极，并同时在各下储存电极之内注入掺杂物。接着在上述绝缘基板的表面上形成一金属层，使该金属层覆盖上述各有源层以及各下储存电极，然后进行一第三黄光暨蚀刻工序，以去除部分金属层，在各通道区域之上形成各低温多晶硅薄膜晶体管的栅极电极，从而完成各 P 型低温多晶硅薄膜晶体管的制造，并在各下储存电极之上形成各储存电容的上储存电极，以完成各储存电容的制造。随后在上述绝缘基板的表面上

形成一第一绝缘层，使第一绝缘层覆盖各栅极电极以及各上储存电极，再进行一第四黄光暨蚀刻工序，以便去除部分第一绝缘层，在该第一绝缘层之内分别形成至少一通达各源极电极、各漏极电极以及各栅极电极的第一接触孔，接着在上述第一绝缘层的表面上形成一导电层，且该导电层填满各第一接触孔，然后进行一第五黄光暨蚀刻工序，以去除部分上述导电层，在第一绝缘层的表面上形成至少一源极导线以及至少一漏极导线，使各源极导线以及各漏极导线分别经由各第一接触孔被电连接至各源极电极以及各漏极电极。随后在上述绝缘基板的表面上形成一第二绝缘层，使该第二绝缘层覆盖上述第一绝缘层、各源极导线以及各漏极导线。

由于本发明利用七道黄光工序制造并完全由 P 型低温多晶硅薄膜晶体管来构成液晶显示器，因此可以大幅度地降低黄光与离子注入工序步骤的总数，达到简化工艺过程的目的，并能有效避免对不准的风险与机率，改善产品元件上出现缺陷的情形，进而提高了产品的置信级。此外，由于 P 型低温多晶硅薄膜晶体管的漏电流较 N 型低温多晶硅薄膜晶体管的漏电流低，而且 P 型低温多晶硅薄膜晶体管本身的漏电流也较容易被控制，因此本发明利用 P 型低温多晶硅薄膜晶体管来制造液晶显示器的方法，可以更有效地改善产品的电气性能，大大有利于液晶显示器显像质量的提高。

附图说明

图 1 至图 8 为现有的制造一低温多晶硅薄膜晶体管液晶显示器的方法示意图；

图 9 至图 13 为本发明第一实施方式中制造一低温多晶硅薄膜晶体管液晶显示器的方法示意图；

图 14 至图 19 为本发明第二实施方式中制造一低温多晶硅薄膜晶体管液晶显示器的方法示意图。

附图标号说明

- | | |
|----------|----------|
| 10 绝缘基板 | 11 像素阵列区 |
| 12 有源区 | 13 周边电路区 |
| 14 有源区 | 16 光阻层 |
| 18 下储存电极 | 22 绝缘层 |

24 栅极电极	26 上储存电极
28 栅极电极	32 栅极电极
34 栅极绝缘层	36 栅极绝缘层
38 栅极绝缘层	42 电容介电层
44 储存电容	46 轻掺杂漏极区域
48 轻掺杂漏极区域	52 轻掺杂漏极区域
54 光阻层	56 轻掺杂漏极
58 薄膜晶体管	62 源极电极
64 漏极电极	66 NMOS 晶体管
68 源极电极	72 漏极电极
76 PMOS 晶体管	74 光阻层
78 源极电极	82 漏极电极
84 绝缘层	85 第一接触孔
86 源极导线	88 源极导线
92 导线	94 绝缘层
96 像素电极	98 低温多晶硅薄膜晶体管
100、200 绝缘基板	101、201 像素阵列区
102、202 有源层	103、203 周边电路区
104、204 有源层	105、205 源极区域
106 第一掩模	107、207 漏极区域
108 下储存电极	109、209 源极区域
111、211 漏极区域	112、222 源极电极
114、214 漏极电极	116、216 源极电极
118、218 漏极电极	123、223 通道区域
124、224 栅极绝缘层	125、225 通道区域
126、226 栅极电极	128、228 P型低温多晶硅薄膜晶体管
132、232 电容介电层	134、234 上储存电极
136、236 储存电容	137、237 通道区域
138、238 栅极绝缘层	142、242 栅极电极
144、244 栅极绝缘层	146、246 栅极电极
148A、148B、248A、248B PMOS 晶体管	

152、252 第二绝缘层	
154、254 第一接触孔	156、256 源极导线
158、258 漏极导线	162、262 源极导线
164、264 漏极导线	166、266 第三绝缘层
168、268 第二接触孔	172、272 像素电极
174、274 低温多晶硅薄膜晶体管液晶显示器	
206 第一绝缘层	208 第一掩模
210 下储存电极	

具体实施方式

请参考图 9 至图 13, 图 9 至图 13 为本发明第一实施方式中制造一低温多晶硅薄膜晶体管液晶显示器 174 的方法示意图。如图 9 所示, 本发明的低温多晶硅薄膜晶体管液晶显示器制造在一绝缘基板 100 之上, 绝缘基板 100 必需由透光材料构成, 通常为玻璃基板或一石英基板, 而且绝缘基板 100 的表面包括一像素阵列区 101 以及一周边电路区 103。

本发明是利用溅射工序或其他工序先在绝缘基板 100 的表面形成一非晶硅薄膜(未示出), 接着进行准分子激光退火工序, 使非晶硅薄膜(未示出)再结晶, 转化为多晶硅层(未示出)。然后, 进行第一次光刻暨蚀刻工序, 去除部分多晶硅层(未示出), 在绝缘基板 100 表面上的像素阵列区 101 内形成一有源区 102, 并同时在周边电路区 103 内形成至少一个有源区 104。其中, 有源区 102 的表面包括一源极区域(未示出)、一漏极区域(未示出)、一通道区域(未示出)以及一下储存电极的预定区域(未示出), 各个有源区 104 的表面包括一源极区域(未示出)、一漏极区域(未示出)以及一通道区域(未示出)。值得一提的是, 上述准分子激光退火工序也可以在第一次光刻暨蚀刻工序之后进行。

接着如图 10 所示, 再进行第二次光刻暨蚀刻工序, 在绝缘基板 100 的表面形成一第一掩模 106, 此第一掩模 106 暴露出像素阵列区 101 内有源区 102 中的源极区域 105 与漏极区域 107 以及下储存电极 108, 并同时暴露出周边电路区 103 内有源区 104 中的源极区域 109 以及漏极区域 111。其中, 为了元件集成(integration)的需要, 在本发明的优选实施方式中, 直接使下储存电极 108 与漏极区域 107 相连。接着利用第一掩模 106 作为掩蔽物, 进行

一道离子注入步骤,注入高浓度的P型离子,以在位于像素阵列区101中的有源区102内形成P型低温多晶硅薄膜晶体管(未示出)的源极电极112以及漏极电极114,并在下储存电极108之内注入P型掺杂物,且同时亦在周边电路区103中的有源区104内形成P型低温多晶硅薄膜晶体管(未示出)的源极电极116以及漏极电极118。

之后,去除第一掩模106,如图11所示,在整个结构表面依序形成第一绝缘层(未示出)以及一金属层(未示出),且上述第一绝缘层以及金属层均覆盖有源区102、104以及下储存电极108。其中,第一绝缘层(未示出)可为单层结构层或复合结构层,构成此第一绝缘层的材料可以是以四乙基原硅酸酯为反应气体的氧化硅(TEOS-SiO_2)、氧化硅或氮化硅(silicon nitride)等,而构成金属层的材料可以是钨(W)或铬(Cr)。此外,在形成第一绝缘层之前,本发明还可包括一清洗步骤,利用臭氧溶液来清洁有源区102、104以及下储存电极108表面,主要目的在于去除有源区102、104以及下储存电极108表面的原生氧化层(native oxide layer,未示出),并同时钝化(passive)有源区102、104以及下储存电极108的表面,以防止在形成多晶硅之前第一绝缘层被进一步氧化,进而确保通道区域不被污染。

随后进行第三次光刻暨蚀刻工序,去除部分第一绝缘层以及金属层,以便在像素阵列区内101的通道区域123上形成低温多晶硅薄膜晶体管的栅极绝缘层124以及栅极电极126,完成P型低温多晶硅薄膜晶体管128的制造;并在下储存电极108之上形成储存电容的电容介电层132以及上储存电极134,完成储存电容136的制造;再同时在周边电路区103的通道区域137上分别形成P型低温多晶硅薄膜晶体管的栅极绝缘层138、144以及栅极电极142、146,完成P型低温多晶硅薄膜晶体管148A、148B的制造。

值得注意的是,在进行第三次光刻暨蚀刻工序时,不论第一绝缘层是单层结构还是复合结构层,均可以保留部分厚度不被蚀刻,甚至于维持全部厚度完全不被蚀刻。不论是那一种情形,都是以设置在栅极电极126、142、146以及上储存电极134之下的第一绝缘层作为栅极绝缘层124、138、144以及电容介电层132,在本发明图示的实施方式中完全去除了第一绝缘层。另外,栅极绝缘层的厚度均小于栅极电极的厚度。

如图12所示,再在整个结构表面形成第二绝缘层152,使此第二绝缘层152覆盖栅极电极126、142、146以及上储存电极134。形成此第二绝缘

层 152 的材料可以是氧化硅、氮化硅或氮氧化硅。再进行第四次光刻暨蚀刻工序去除部分第二绝缘层 152, 并在第二绝缘层 152 内分别形成可连通源极电极 112、116 以及漏极电极 114、118 的第一接触孔 154。

随后在第二绝缘层 152 的表面形成一导电层(未示出), 此导电层填满第一接触孔 154, 接着进行第五次光刻暨蚀刻工序, 去除部分导电层, 以便在像素阵列区内 101 的第二绝缘层 152 表面形成一可电连接至源极电极 112 的源极导线 156, 用来作为低温多晶硅薄膜晶体管液晶显示器的数据线, 以及一可电连接至漏极电极 114 的漏极导线 158。本发明亦可视实际需要, 在周边电路区 103 内的第二绝缘层 152 表面分别形成各自可电连接至源极电极 116 的源极导线 162, 以及各电连接至漏极电极的漏极导线 164。值得注意的是, 栅极电极之上亦可以形成接触孔以及导线。

如图 13 所示, 再在绝缘基板 100 的表面上形成第三绝缘层 166, 使此第三绝缘层 166 覆盖前述绝缘层 152、源极导线 156、162 以及漏极导线 158、164, 并作为平坦层之用, 其中此第三绝缘层 166 的材料可以是氧化硅、氮化硅或是以四乙基原硅酸酯为反应气体所生成的氧化硅。然后进行第六次光刻暨蚀刻工序以去除部分第三绝缘层 166, 并在第三绝缘层 166 内形成一可连通漏极导线 158 的第二接触孔 168。随后在第三绝缘层 166 之上形成一透明导电层(未示出), 此透明导电层(未示出)由氧化铟锡(indium tin oxide, ITO)或氧化铟锌(indium zinc oxide, IZO)构成。最后进行第七次黄光暨蚀刻工序以去除部分透明导电层, 并在第三绝缘层 166 之上形成像素电极 172, 此像素电极 172 经由被填有透明导电层的第二接触孔 168 被电连接至漏极导线 158 以及漏极电极 114, 以完成低温多晶硅薄膜晶体管液晶显示器 174 的制造。

请参考图 14 至图 19, 图 14 至图 19 为本发明第二实施方式中制造一低温多晶硅薄膜晶体管液晶显示器 274 的方法示意图。如图 14 所示, 本发明的低温多晶硅薄膜晶体管液晶显示器是制造在一绝缘基板 200 之上, 绝缘基板 200 必需由透光材料构成, 通常为一玻璃基板或一石英基板, 并且绝缘基板 200 的表面上包括一像素阵列区 201 以及一周边电路区 203。

首先利用溅射工序或是其他工序在绝缘基板 200 表面上形成一非晶硅薄膜(未示出), 接着进行一准分子激光退火工序, 使非晶硅薄膜(未示出)再结晶成为多晶硅层(未示出)。然后进行第一次光刻暨蚀刻工序, 去除部分多

晶硅层,以便在绝缘基板 200 表面上的像素阵列区 201 内形成一有源区 202,并同时在周边电路区 203 内形成至少一个有源区 204。其中,有源区 202 的表面包括一源极区域(未示出)、一漏极区域(未示出)、一通道区域(未示出)以及一下储存电极的预定区域(未示出)。各个有源区 204 的表面包括一源极区域(未示出)、一漏极区域(未示出)以及一通道区域(未示出)。值得一提的是,也可以在第一次光刻暨蚀刻工序之后进行准分子激光退火工序。

接着如图 15 所示,在绝缘基板 200 的表面上形成一第一绝缘层 206,使此第一绝缘层 206 覆盖住有源区 202、204。其中,第一绝缘层 206 可为单层结构层或复合结构层,构成此第一绝缘层 206 的材料可以是以四乙基原硅酸酯(TEOS)为反应气体所生成的氧化硅、氮化硅或氮氧化硅。此外,形成第一绝缘层 206 之前,本发明也可包括一清洗步骤,利用臭氧溶液来清洁上述有源区 202、204 的表面,以去除有源区 202、204 表面的原生氧化层(未示出),并钝化(passive)有源区 202、204 的表面,以防止在形成多晶硅层之前第一绝缘层 206 被进一步氧化,进而确保通道区域(未示出)不被污染。

接着再进行第二次光刻暨蚀刻工序,在绝缘基板 200 的表面形成一第一掩模 208,此第一掩模 208 暴露出像素阵列区 201 内有源区 202 中的源极区域 205 与漏极区域 207 以及下储存电极 210,并同时暴露出周边电路区 203 内有源区 204 中的源极区域 209 以及漏极区域 211。其中,为了元件集成的需要,在本发明的优选实施方式中,下储存电极 210 与漏极区域 207 相连。接着再利用第一掩模 208 作为掩蔽物进行一道高浓度的 P 型离子注入步骤,以便在像素阵列区 201 中的有源区 202 内形成 P 型低温多晶硅薄膜晶体管(未示出)的源极电极 212 以及漏极电极 214,并在下储存电极 210 之内注入掺杂物,并同时在周边电路区 203 中的有源区 204 内形成 P 型低温多晶硅薄膜晶体管(未示出)的源极电极 216 以及漏极电极 218。

去除第一掩模 208 之后,如图 16 所示,在绝缘基板 200 的表面上形成一金属层(未示出),使此金属层覆盖住第一绝缘层 206、有源区 202、204 以及下储存电极 210,构成此金属层的材料可以是钨(W)或铬(Cr)。如图 17 所示,随后进行第三次光刻暨蚀刻工序,去除部分第一绝缘层 206 以及部分金属层,以便在像素阵列区内 201 中的通道区域 223 之上形成低温多晶硅薄膜晶体管的栅极绝缘层 224 以及栅极电极 226,完成 P 型低温多晶硅薄膜晶体管 228 的制造;并在下储存电极 210 之上形成储存电容的电容介电层

232 以及上储存电极 234, 以完成储存电容 236 的制造; 同时, 在周边电路区 203 中的通道区域 237 上分别形成 P 型低温多晶硅薄膜晶体管的栅极绝缘层 238、244 以及栅极电极 242、246, 完成 P 型低温多晶硅薄膜晶体管 248A、248B 的制造。

值得注意的是, 在进行第三次光刻暨蚀刻工序之时, 不论第一绝缘层 206 是单层结构还是复合结构, 均可以保留部分厚度不被蚀刻, 甚至于维持全部的厚度完全不被蚀刻。不论那一种情形, 都是以设置在栅极电极 226、242、246 以及上储存电极 234 下方的第一绝缘层 206 作为栅极绝缘层 224、238、244 以及电容介电层 232, 在本实施方式的图示中完全去除了第一绝缘层 206。另外, 栅极绝缘层的厚度均小于栅极电极的厚度。

如图 18 所示, 在绝缘基板 200 的表面上形成一第二绝缘层 252, 使第二绝缘层 252 覆盖住栅极电极 226、242、246 以及上储存电极 234。此第二绝缘层 252 可以是氧化硅层、氮化硅层或氮氧化硅层。再进行第四次光刻暨蚀刻工序, 以去除部分第二绝缘层 252, 并在第二绝缘层 252 内分别形成可通达源极电极 212、216 以及漏极电极 214、218 的第一接触孔 254。

随后在第二绝缘层 252 的表面上形成一导电层(未示出), 用以填满第一接触孔 254, 接着进行第五次光刻暨蚀刻工序, 以去除部分导电层, 以便在像素阵列区内 201 的第二绝缘层 252 表面形成一电连接至源极电极 212 的源极导线 256, 用来作为低温多晶硅薄膜晶体管液晶显示器的数据线, 以及一电连接至漏极电极 214 的漏极导线 258。本发明亦可视实际需要, 在周边电路区 203 内的第二绝缘层 252 表面分别形成各电连接至源极电极 216 的源极导线 262, 以及各电连接至漏极电极 218 的漏极导线 264。值得注意的是, 在栅极电极之上亦可形成接触孔以及导线。

如图 19 所示, 再在绝缘基板 200 的表面上形成一第三绝缘层 266, 使此第三绝缘层 266 覆盖第二绝缘层 252、源极导线 256、262 以及漏极导线 258、264, 并作为平坦层之用, 此第三绝缘层 266 可以是氧化硅层、氮化硅层或以四乙基原硅酸酯(TEOS)为反应气体所生成的氧化硅层。然后进行第六次光刻暨蚀刻工序, 以去除部分第三绝缘层 266, 并在第三绝缘层 266 之内形成一可通达漏极导线 258 的第二接触孔 268。随后在第三绝缘层 266 之上形成一透明导电层(未示出), 此透明导电层由氧化铟锡(ITO)或氧化铟锌(IZO)构成。最后进行第七次光刻暨蚀刻工序, 以去除部分透明导电层, 并

在第三绝缘层 266 之上形成像素电极 272，此像素电极 272 经由被透明导电层填满的第二接触孔 268 被电连接至漏极导线 258 以及漏极电极 214，以完成低温多晶硅薄膜晶体管液晶显示器 274 的制造。

由于本发明的制造低温多晶硅薄膜晶体管液晶显示器的方法是先利用一掩模以及一重掺杂浓度的 P 型离子注入工序分别形成像素阵列区内 P 型薄膜晶体管的源极电极与漏极电极以及周边电路区内 P 型低温多晶硅薄膜晶体管的源极电极与漏极电极，并同时用电容下电极进行掺杂，再进行栅极电极的制造。因此可以大幅度地降低黄光与离子注入工序的总数，达到工序简化的目的，并能有效避免对不准的风险与机率，改善产品元件上出现缺陷的情形，进而提高了产品的置信级。而且本发明在制造各源极电极以及漏极电极时，同时对下储存电极进行高浓度掺杂，故可确保下储存电极的阻值达到期望值，这有利于符合高置信级测试中老化测试的标准。此外，P 型低温多晶硅薄膜晶体管的漏电流较 N 型低温多晶硅薄膜晶体管的漏电流低，而且 P 型低温多晶硅薄膜晶体管本身的漏电流较容易被控制，故非常适合应用于像素区域。而且，实际生产的产品具有优良电气性能、高置信级以及高显像质量的优点。

与现有的制造低温多晶硅薄膜晶体管液晶显示器的方法相比，本发明披露的一种利用七道黄光工序制造并完全由 P 型低温多晶硅薄膜晶体管构成液晶显示器的制造方法，不仅大幅度地降低了黄光与离子注入工序的总数，达到工序简化的目的，而且也能有效抑制对不准的风险与机率以及产品元件缺陷的问题，从而提高了产品的置信级。此外，由于 P 型低温多晶硅薄膜晶体管的漏电流较 N 型低温多晶硅薄膜晶体管的漏电流低，而且 P 型低温多晶硅薄膜晶体管本身的漏电流也较容易被控制，因此本发明的利用 P 型低温多晶硅薄膜晶体管来制造液晶显示器的方法，可以更有效地改善产品的电气性能，大大有利于液晶显示器显像质量的提高。

以上仅对本发明的优选实施方式进行了描述，显然，凡按本发明申请文件所公开的内容作出的等等的改变与修饰，皆涵盖在本发明要求保护的范围之内。

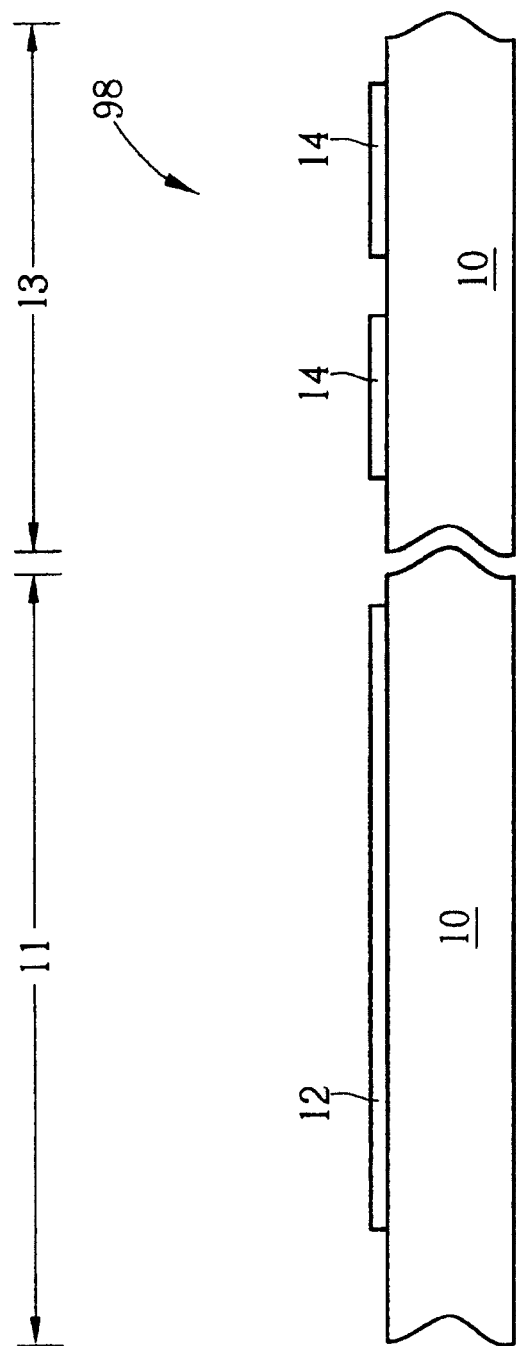


图 1

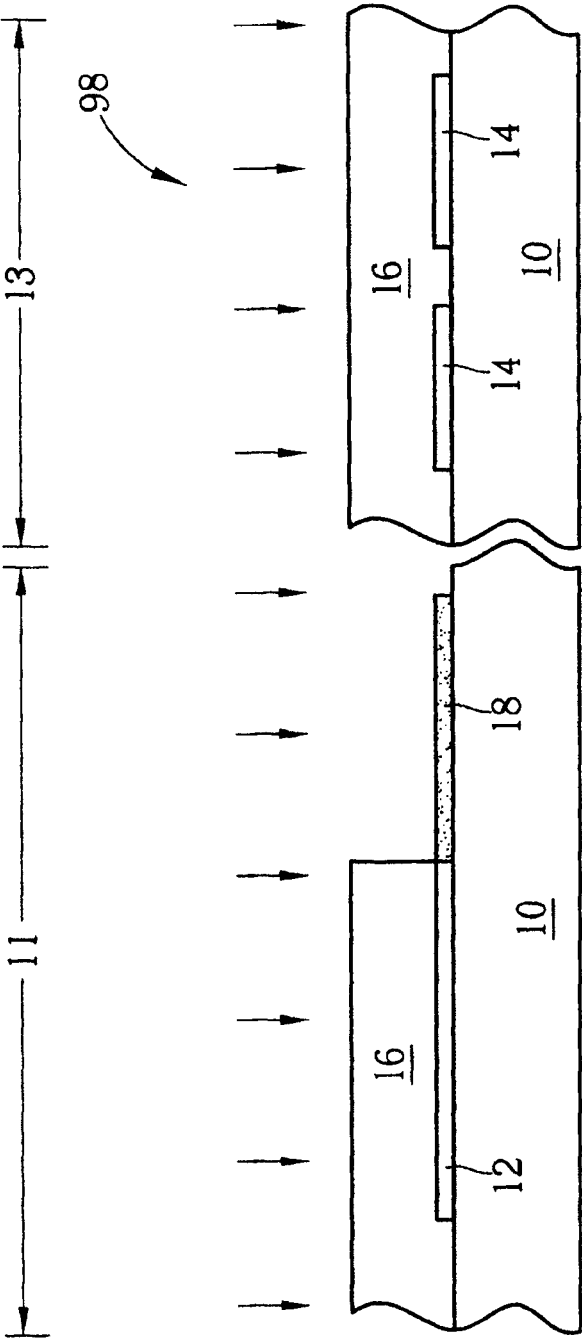


图 2

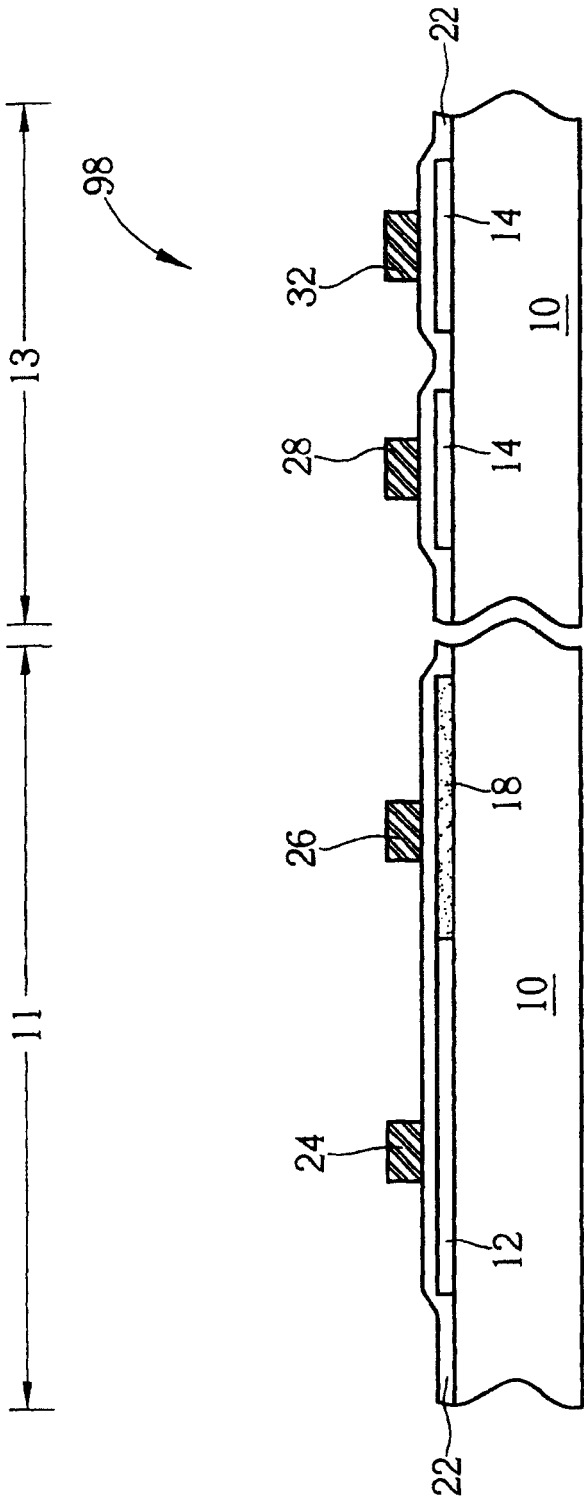


图 3

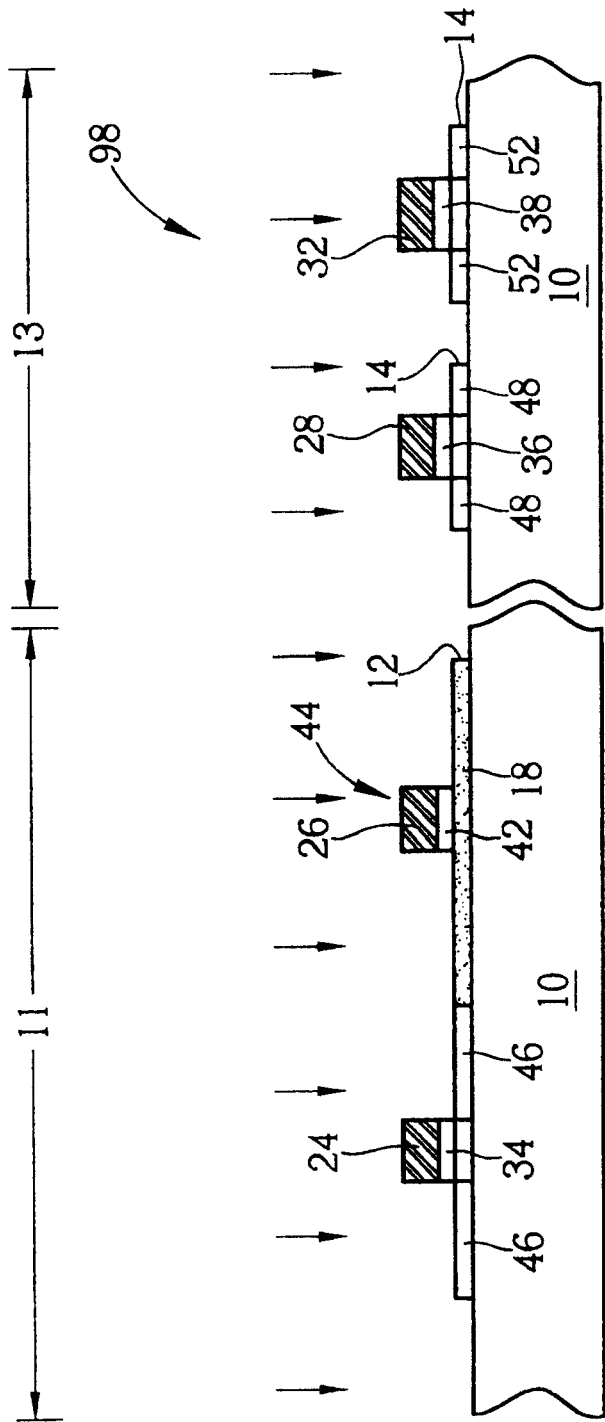


图 4

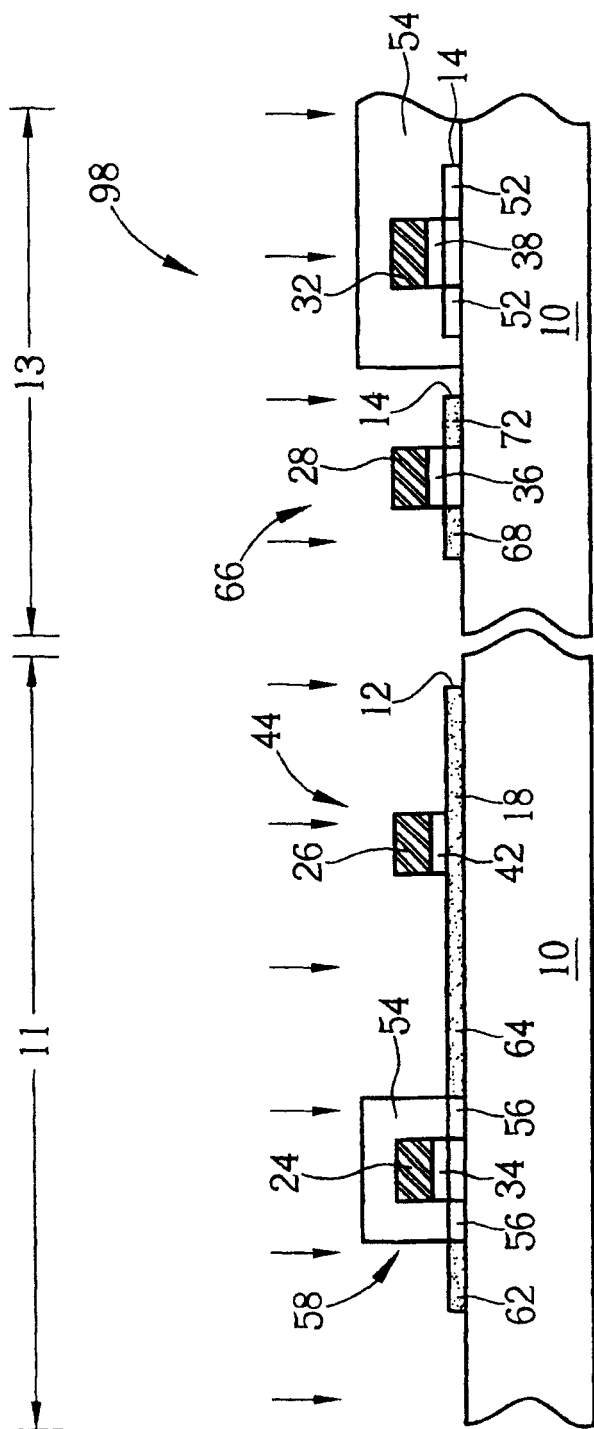


图 5

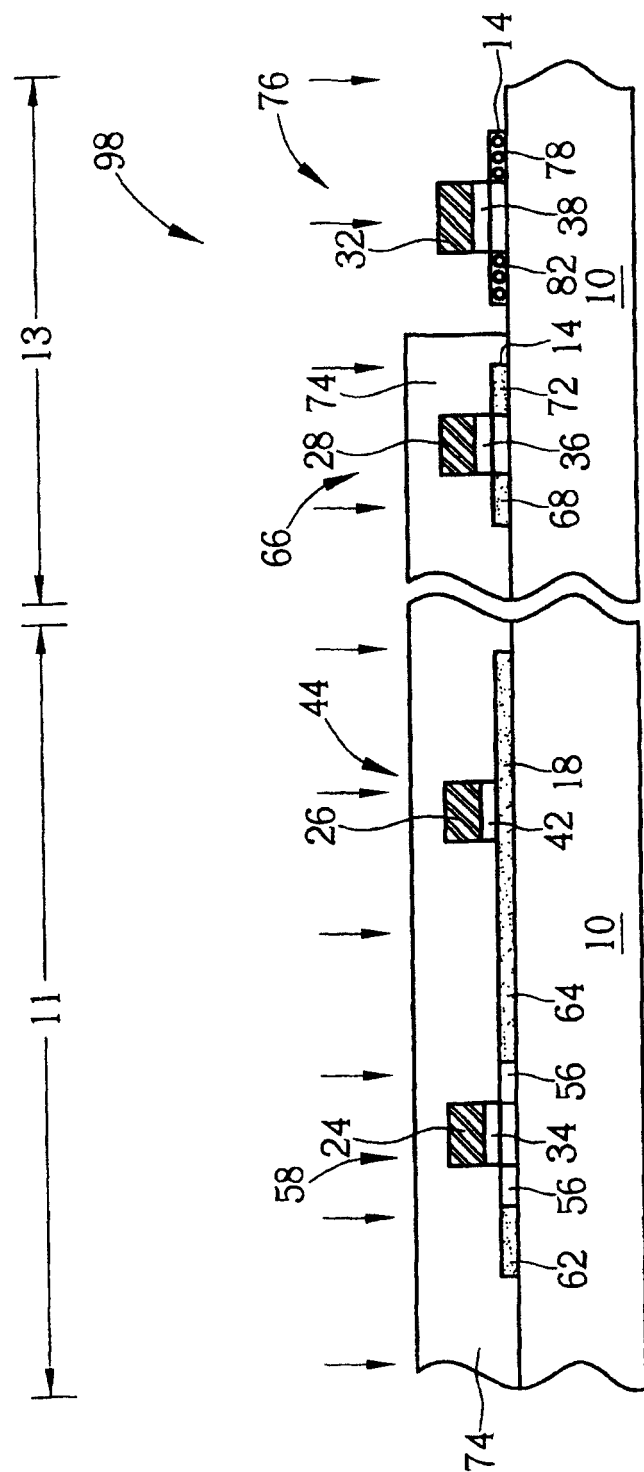


图 6

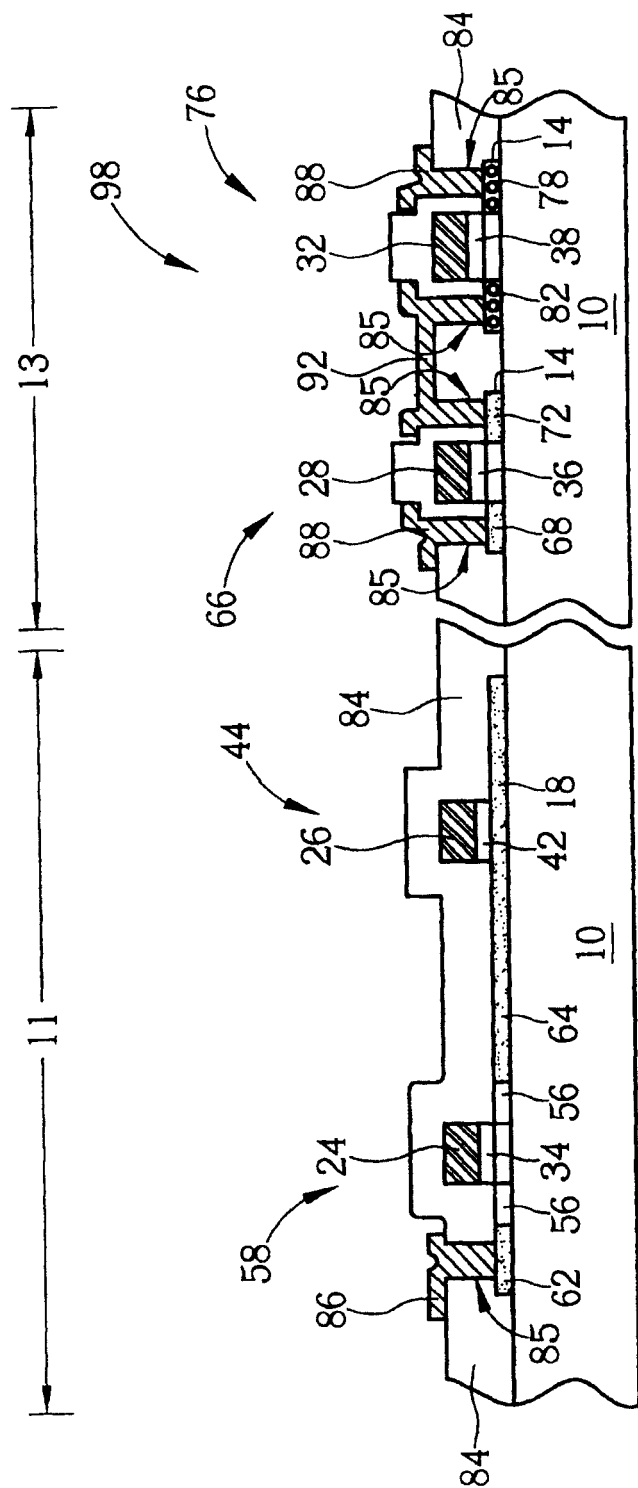


图 7

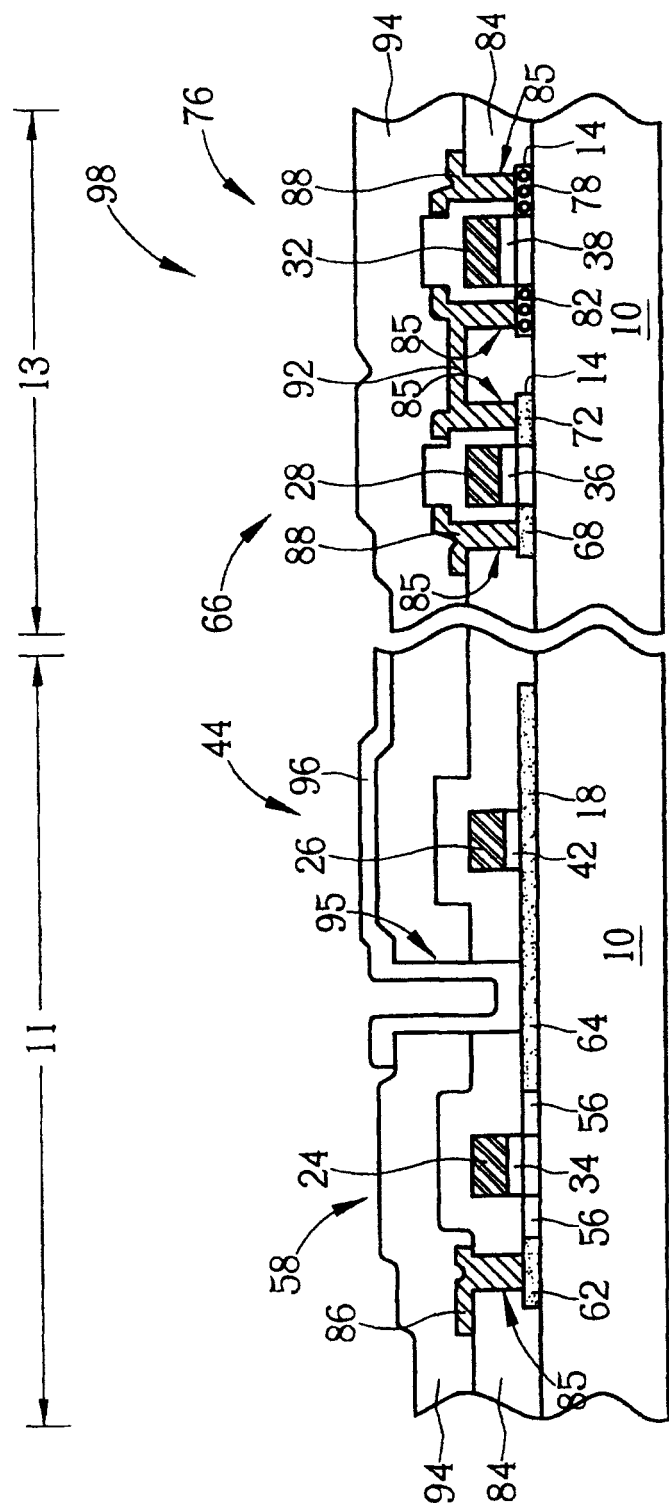


图 8

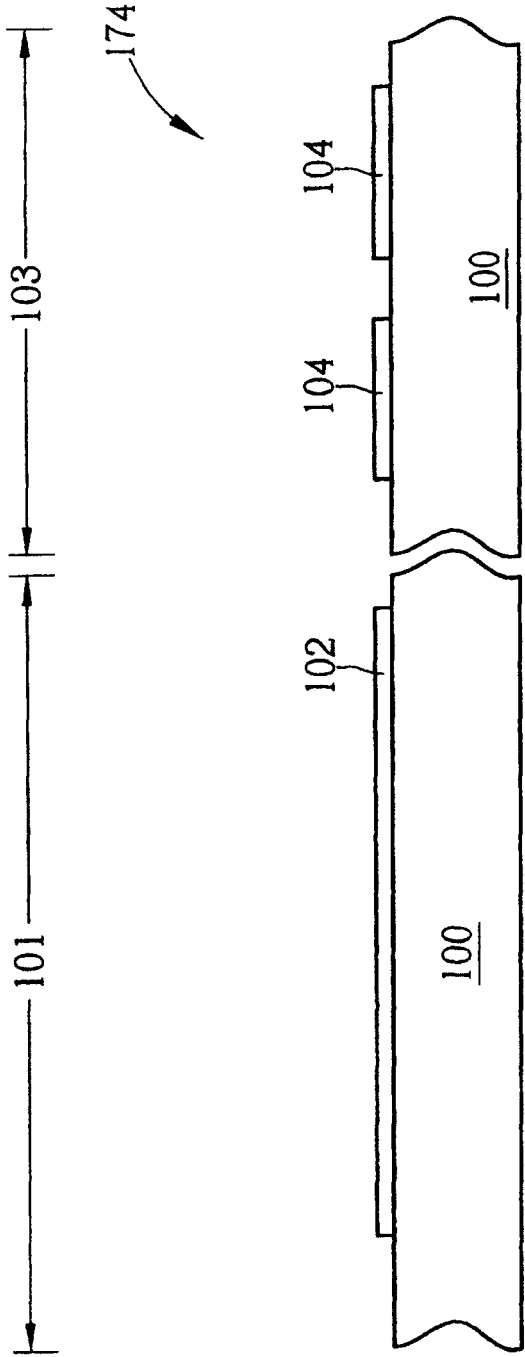


图 9

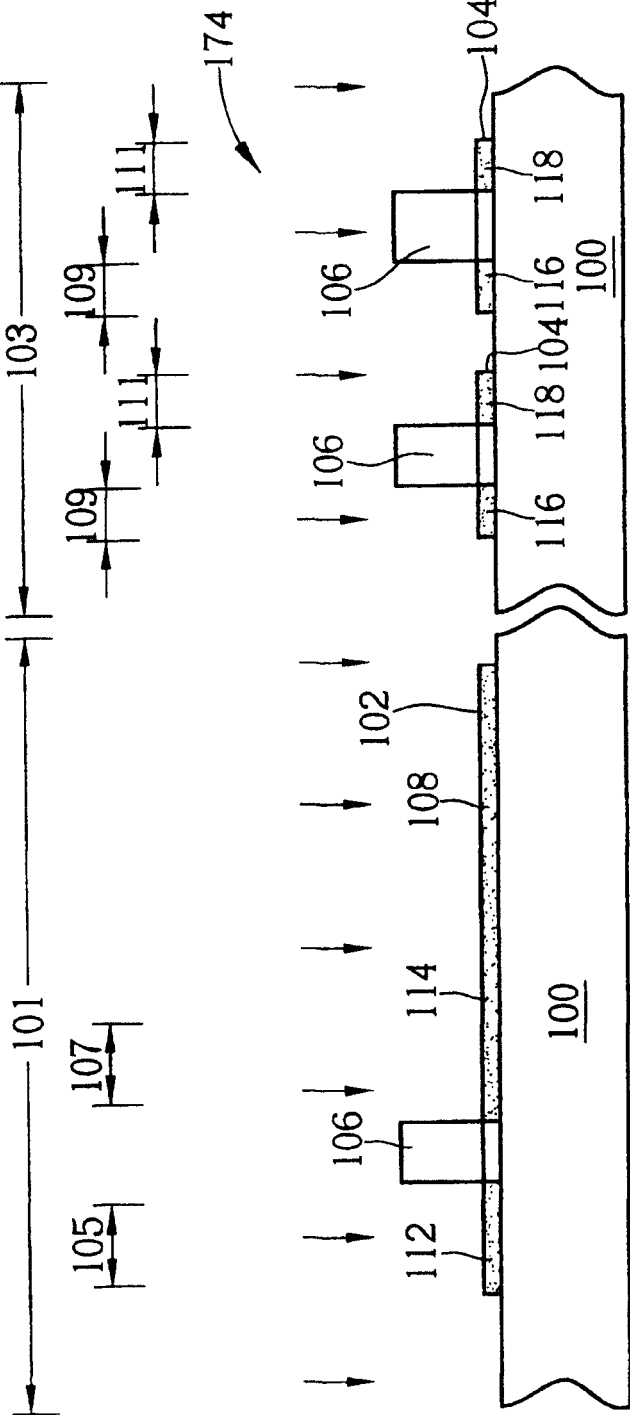


图 10

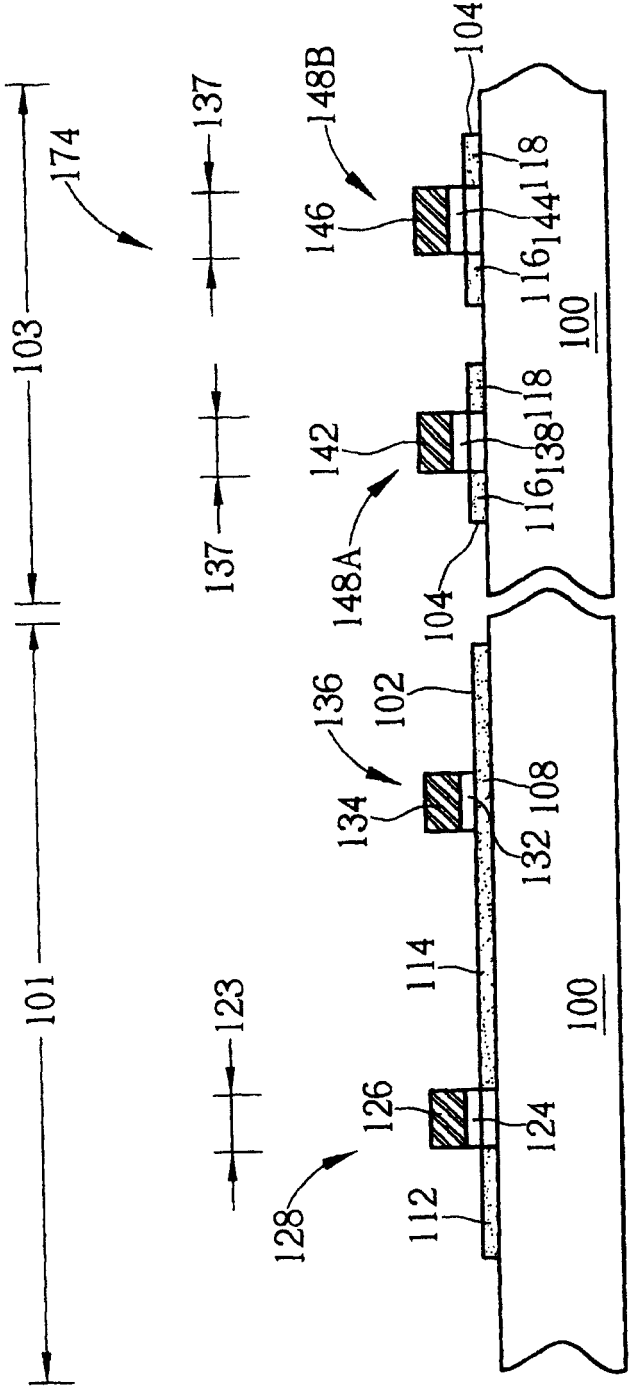


图 11

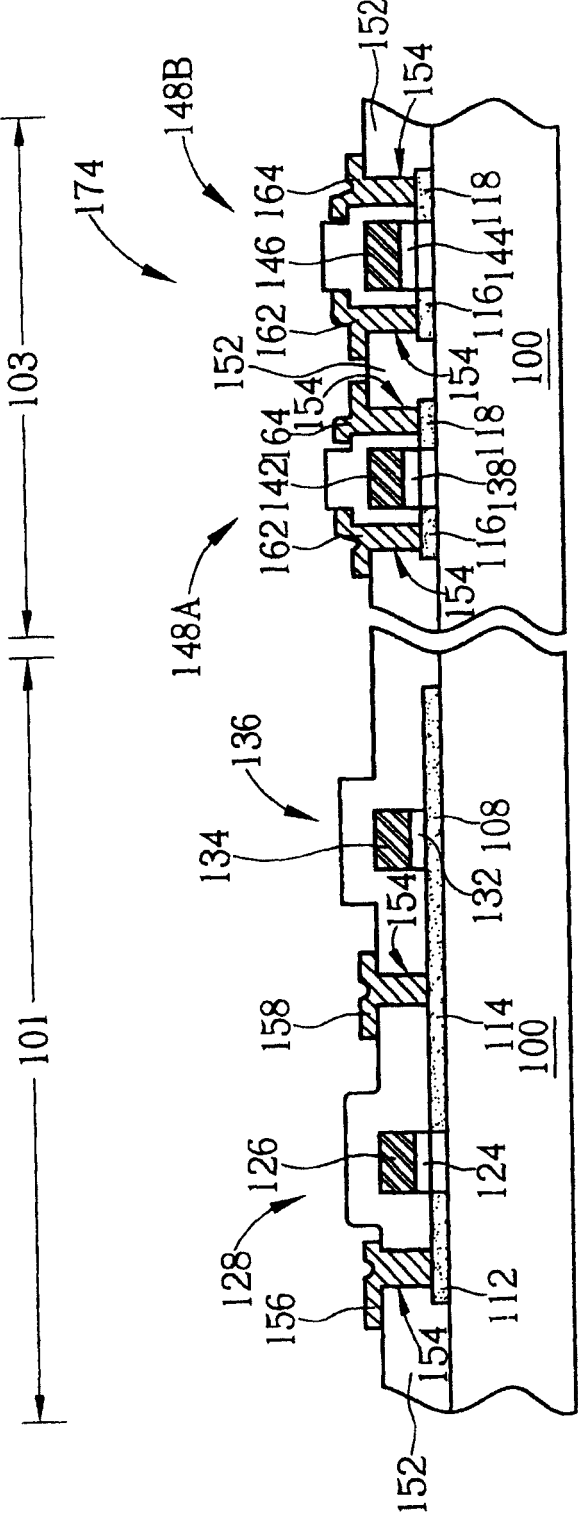


图 12

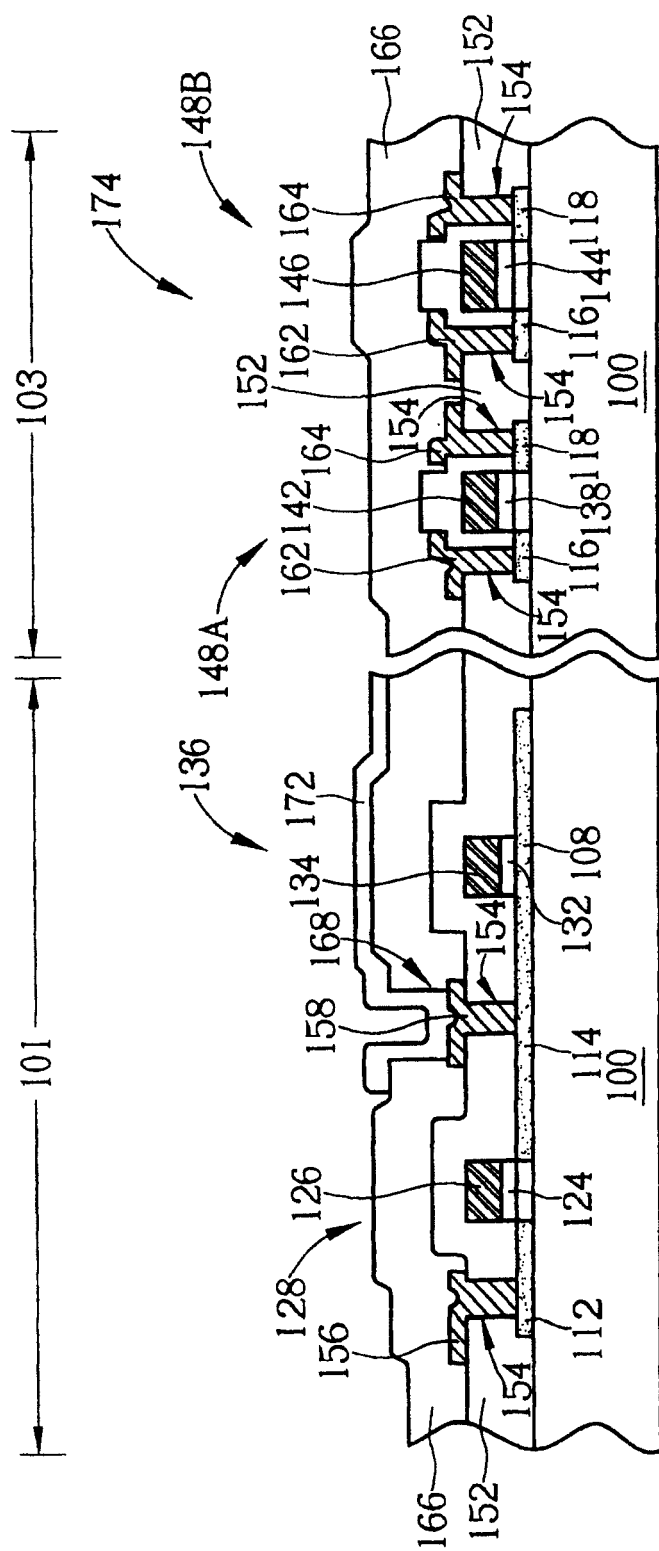


图 13

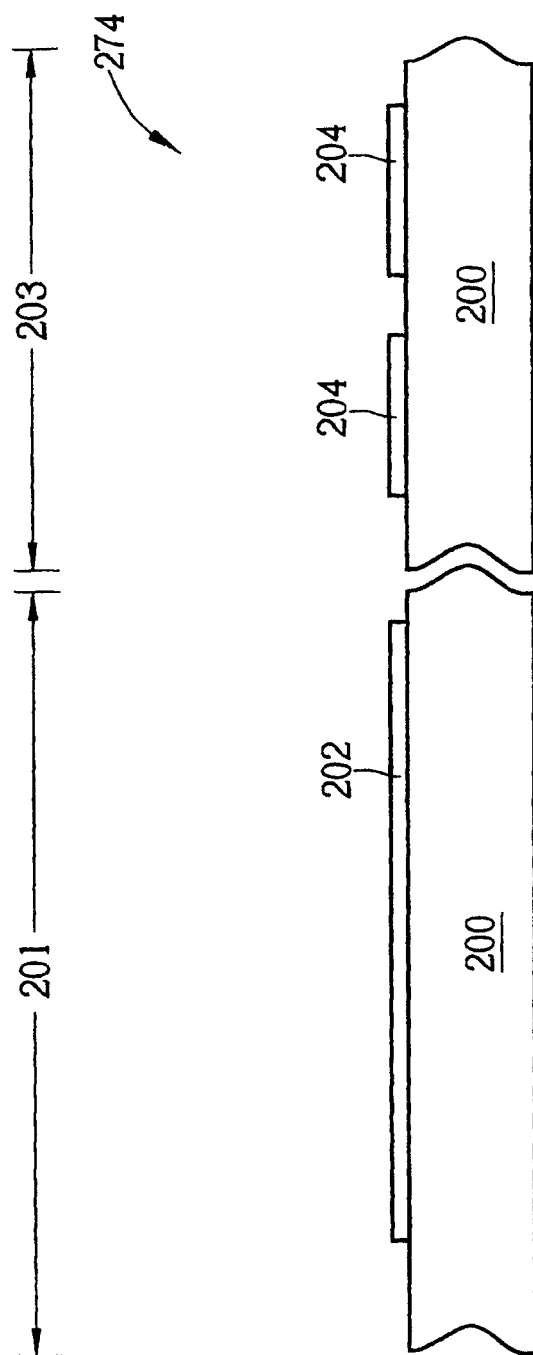


图 14

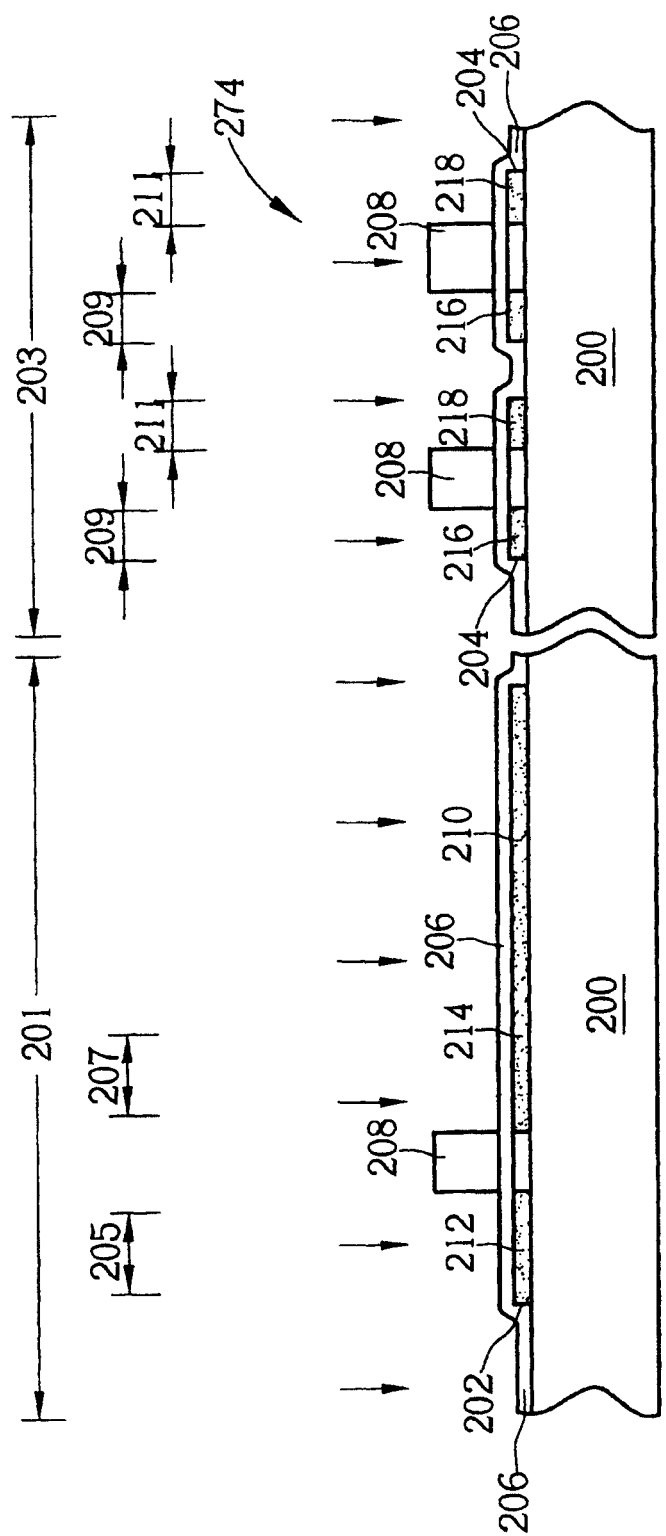


图 15

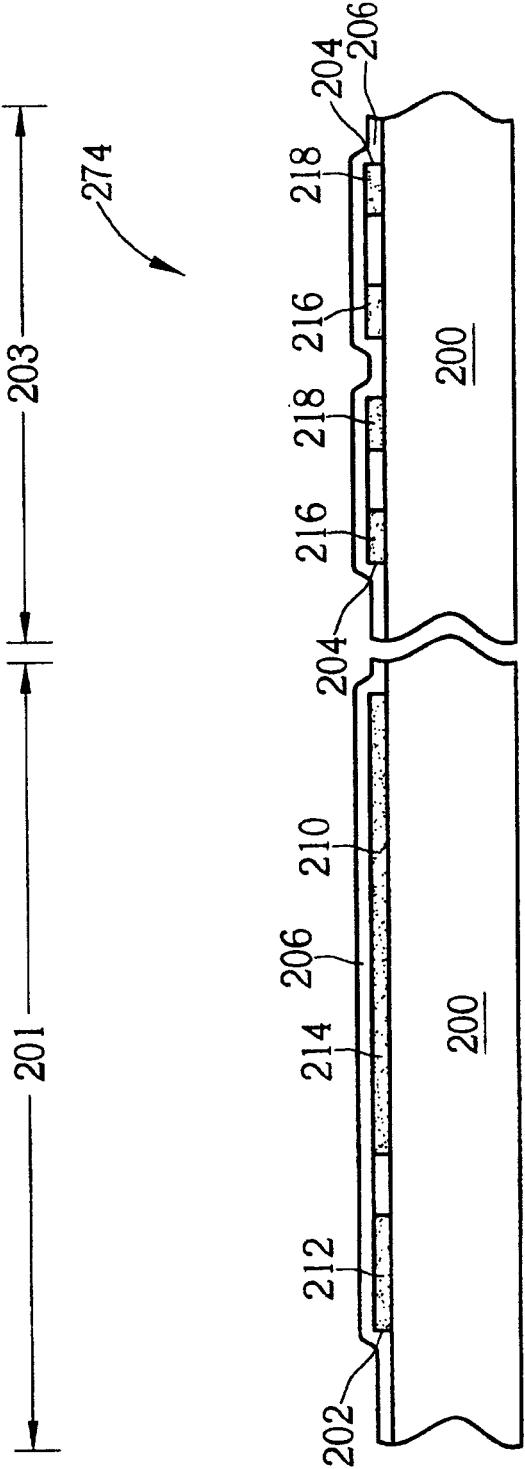


图 16

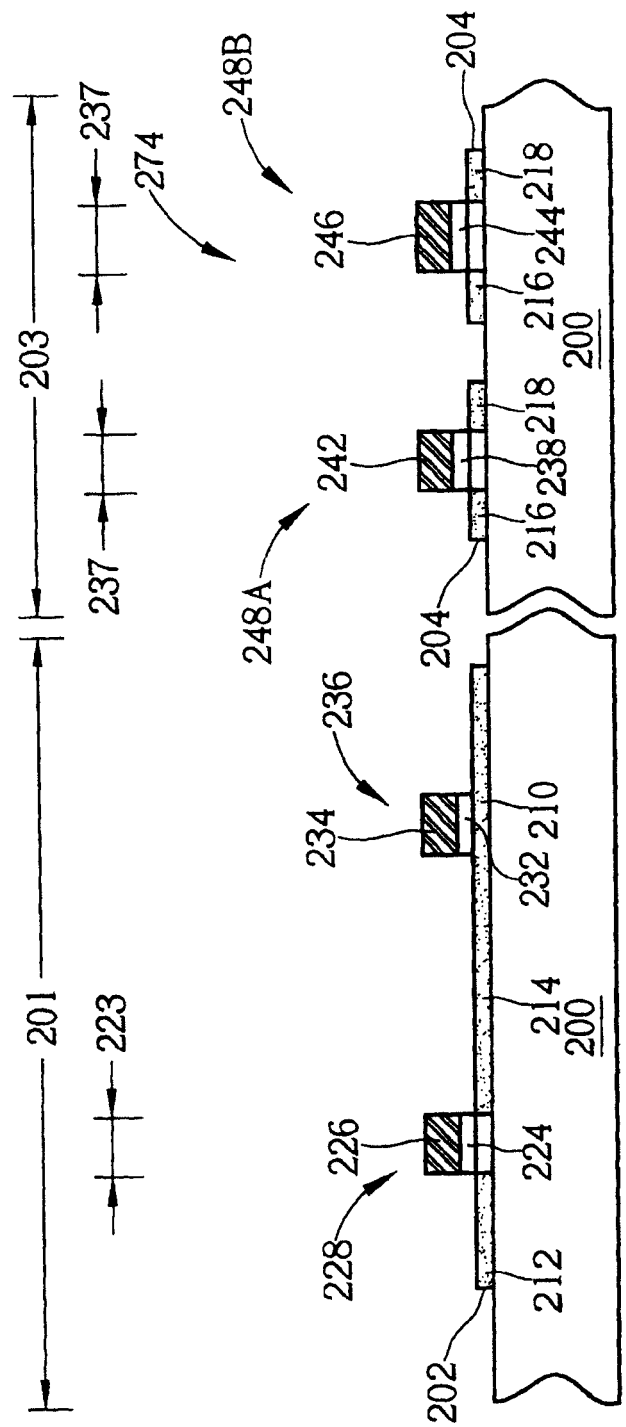


图 17

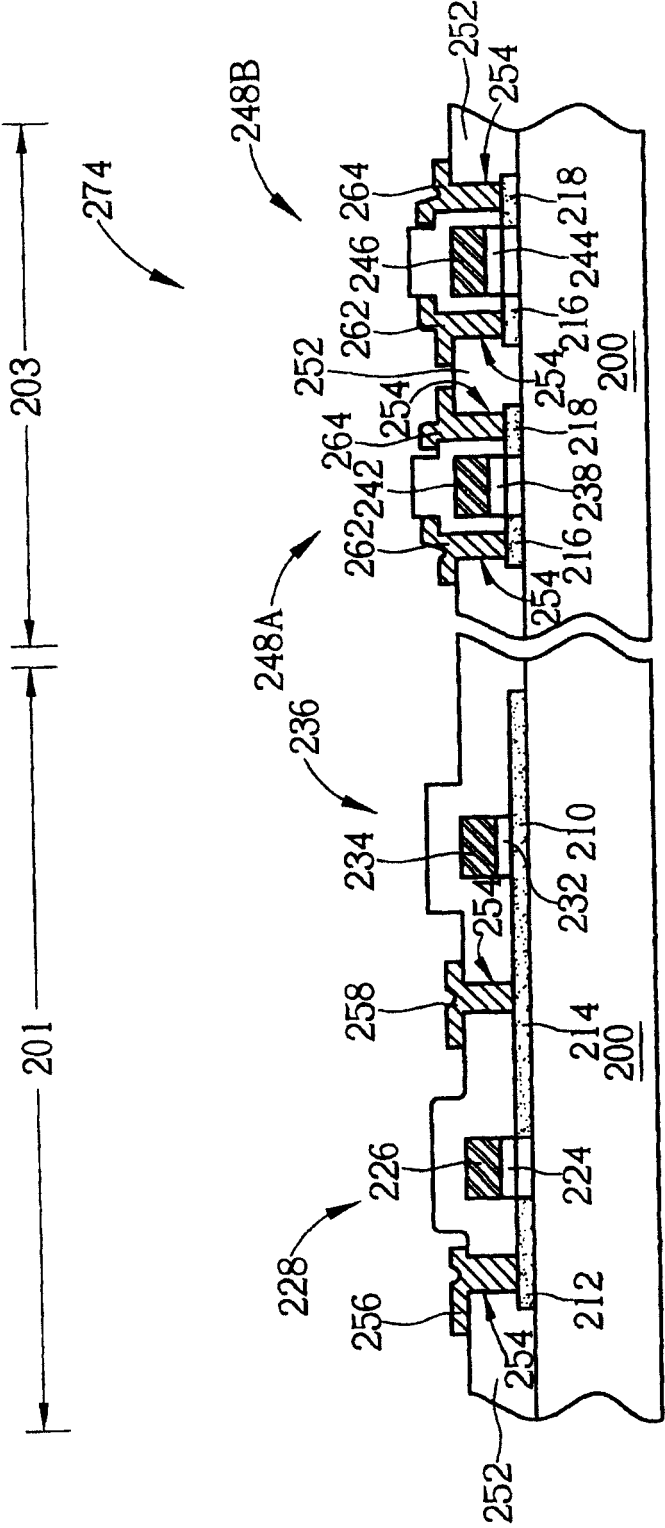


图 18

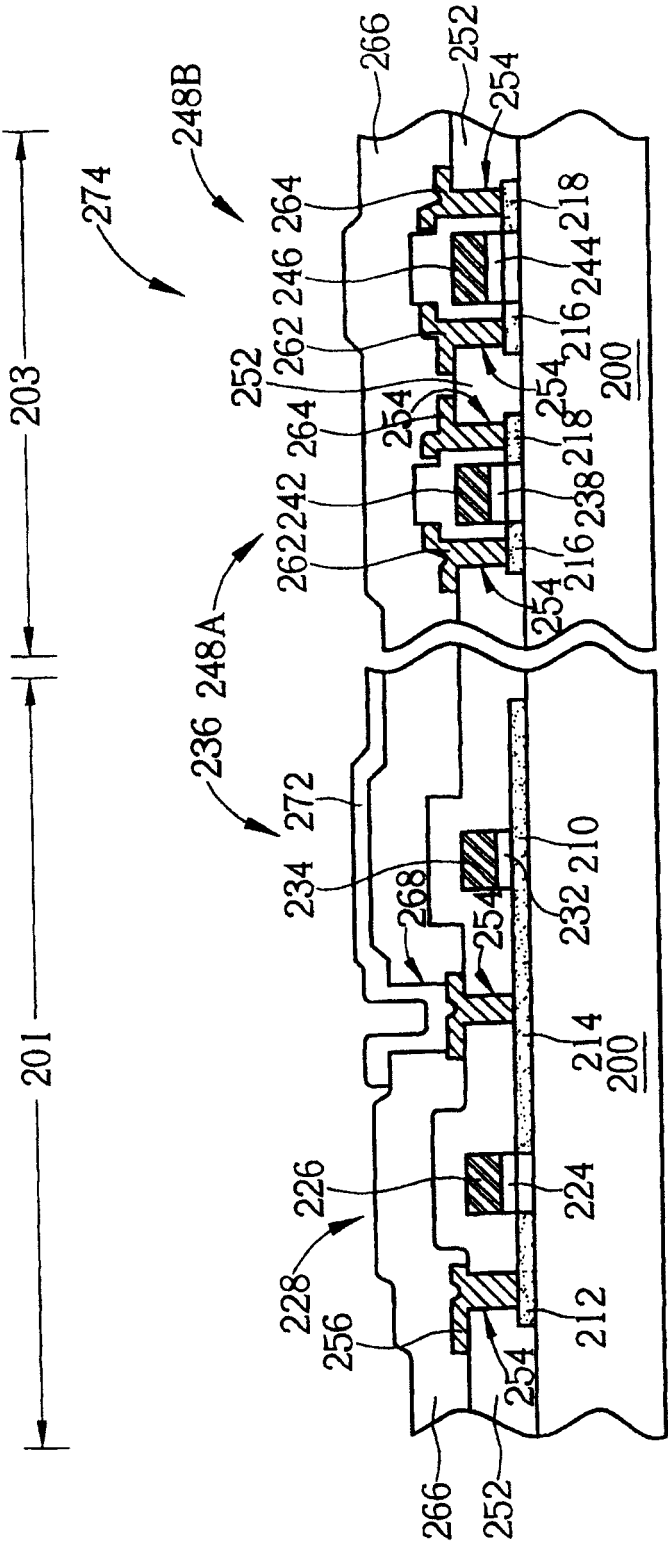


图 19

专利名称(译)	液晶显示器的制造方法		
公开(公告)号	CN1312525C	公开(公告)日	2007-04-25
申请号	CN03142449.X	申请日	2003-06-12
[标]申请(专利权)人(译)	统宝光电股份有限公司		
申请(专利权)人(译)	统宝光电股份有限公司		
当前申请(专利权)人(译)	统宝光电股份有限公司		
[标]发明人	石储荣 林国隆 陆一民		
发明人	石储荣 林国隆 陆一民		
IPC分类号	G02F1/1368 H01L29/786 H01L21/336 G02F1/133 G02F1/136		
代理人(译)	侯宇		
其他公开文献	CN1567029A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种制造液晶显示器(LCD)的方法，该方法是先形成P形低温多晶硅薄膜晶体管的有源层以及储存电容的下储存电极，再分别形成P型的源极/漏极以及在下储存电极中注入掺杂物，然后形成栅极绝缘层、栅极电极、电容介电层以及上储存电极，最后再形成液晶显示器的源极导线、漏极导线以及像素电极。

