

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/1343 (2006.01)



[12] 发明专利说明书

专利号 ZL 01125152.2

[45] 授权公告日 2006 年 6 月 28 日

[11] 授权公告号 CN 1261805C

[22] 申请日 2001.8.30 [21] 申请号 01125152.2

[30] 优先权

[32] 2001. 2. 28 [33] JP [31] 055365/2001

[71] 专利权人 株式会社日立制作所

地址 日本东京

[72] 发明人 西村悦子 阿部诚 若木政利

鬼泽贤一 冲代贤次 仲吉良彰

石井正宏 丹野淳二

审查员 谢有成

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 杜日新

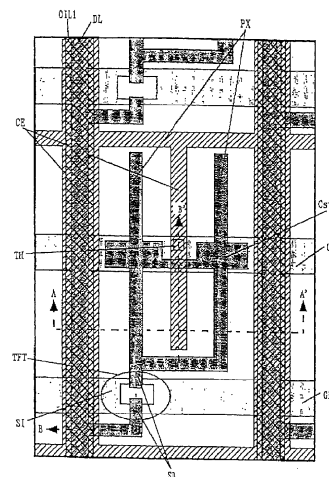
权利要求书 12 页 说明书 59 页 附图 36 页

[54] 发明名称

液晶显示装置

[57] 摘要

一种不会引起配线信号延迟或液晶驱动电压上升，像素孔径率大、高亮度、成品率优良的横向电场方式液晶显示装置。图象信号配线 DL 或扫描信号配线 GL 的至少一方信号配线和共用信号电极 CE，其一部分以层间绝缘膜 PAS 重叠，重叠的部分上形成电容，在该配置构造中，对应于像素电极 PX 上的至少一部分区域选择性形成层间绝缘膜 PAS 所含有的绝缘膜之中至少一层 OIL1。



1、一种液晶显示装置，具有：一对基板；由该基板挟持的液晶层；上述一对基板的第1基板上，具有多条扫描信号配线和与其矩阵状交叉的多条图象信号配线，和对应于这些配线的各个交点而形成的多个薄膜晶体管；由上述多条扫描信号配线和上述图象信号配线包围的各个区域构成至少一个象素，各个象素上有由多个象素共用的共用信号配线连接的共用信号电极，及连接对应的薄膜晶体管的象素电极；通过在上述共用信号电极与上述象素电极间施加的电压，在上述液晶层中产生对上述第1基板具有支配性的平行分量电场，其特征是：

上述共用信号电极与上述图象信号配线或上述扫描信号配线之中至少一方的信号配线，其一部分上介以层间绝缘膜而重叠，

由该重叠部分形成电容，以及

相对于上述象素电极上的至少一部分区域，在上述共用信号电极与上述图象信号配线或上述扫描信号配线的至少一方信号配线相重叠区域的至少一部分区域上，选择性形成上述层间绝缘膜所包括的绝缘膜之中至少一层。

2、一种液晶显示装置，具有一对基板；该基板挟持的采用液晶 $\Delta\epsilon$ 为负的液晶层；上述一对基板的第1基板上，具有多条扫描信号配线和与其矩阵状交叉的多条图象信号配线，和对应于这些配线的各个交点而形成的多个薄膜晶体管；由上述多条扫描信号配线和上述图象信号配线包围的各个区域构成至少一个象素，各个象素上有与多个象素连接的共用信号电极，及连接对应的薄膜晶体管的象素电极；通过在上述共用信号电极与上述象素电极间施加的电压，在上述液晶层中产生对上述第1基板具有支配性的平行分量电场，其特征是：

上述共用信号电极和上述图象信号配线或上述扫描信号配线之中至少一方的信号配线，其一部分上介以层间绝缘膜进行重叠，

由该重叠部分形成电容，并且

设定上述层间绝缘膜中包括的绝缘膜的层数为 n 、第 K 层绝缘膜的介

电系数为 ϵ_K 、膜厚为 d_K 时以公式 (1) 为 S_A ，在上述象素电极上的至少一部分区域，设定上述象素电极上配置的第 1 取向膜和上述象素电极之间配置的绝缘膜的层数为 m 、第 L 层绝缘膜的介电系数为 ϵ_L 、膜厚为 d_L 、对液晶的导向偶极子垂直方向的液晶介电系数为 ϵ_{LC} 时以公式 (2) 且 $m \geq 1$ 为 S_B 的情况下， $S_A < S_B$ 成立，

$$S_A = \frac{1}{\sum_{k=1}^n \frac{d_k}{\epsilon_k}} \quad \text{--- (1)}$$

$$S_B = \frac{1}{\left(\sum_{l=1}^m \frac{d_l}{\epsilon_l} \right) + \frac{\sum_{k=1}^n d_k - \sum_{l=1}^m d_l}{\epsilon_{LC}}} \quad \text{--- (2)}$$

3、一种液晶显示装置，具有一对基板；该基板挟持的采用液晶 $\Delta\epsilon$ 为正的液晶层；上述一对基板的第 1 基板上，具有多条扫描信号配线和与其矩阵状交叉的多条图象信号配线，和对应于这些配线的各个交点而

形成的多个薄膜晶体管；由上述多条扫描信号配线和上述图象信号配线包围的各个区域构成至少一个象素，各个象素上有与多个象素连接的共用信号电极，及连接对应的薄膜晶体管的象素电极；通过在对上述共用信号电极与上述象素电极间施加的电压，在上述液晶层中产生对上述第1基板具有支配性的平行分量电场，其特征是：

上述共用信号电极和上述图象信号配线或上述扫描信号配线之中至少一方信号配线，其一部分上介以层间绝缘膜进行重叠，

由该重叠部分形成电容，并且

设定上述层间绝缘膜中包括的绝缘膜的层数为 n 、第 K 层绝缘膜的介电系数为 ε_K 、膜厚为 d_K 时以公式 (3) 为 S_A ，在上述象素电极上的至少一部分区域，设定上述象素电极上配置的绝缘膜的层数为 m 、第 L 层绝缘膜的介电系数为 ε_L 、膜厚为 d_L 、对液晶的导向偶极子相平行方向的液晶介电系数为 ε_{LC} 时以公式 (4) 且 $m \geq 1$ ，为 S_B 时， $S_A < S_B$ 成立。

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\varepsilon_k}}$$

--- (3)

$$\frac{1}{\left(\sum_{l=1}^m \frac{d_l}{\epsilon_l} \right) + \frac{\sum_{k=1}^n d_k - \sum_{l=1}^m d_l}{\epsilon_{LC}}} \quad \text{---- (4)}$$

4、一种液晶显示装置，具有一对基板；该基板挟持的采用液晶 $\Delta\epsilon$ 为负的液晶层；上述一对基板的第1基板上，具有多条扫描信号配线和与其矩阵状交叉的多条图象信号配线，和对应于这些配线的各个交点而形成的多个薄膜晶体管；由上述多条扫描信号配线和上述图象信号配线包围的各个区域构成至少一个象素，各个象素上有与多个象素连接的共用信号电极，及连接对应的薄膜晶体管的象素电极；通过在上述共用信号电极与上述象素电极间施加的电压，在上述液晶层中产生对上述第1基板具有支配性的平行分量电场，其特征是：

上述共用信号电极和上述图象信号配线或上述扫描信号配线之中的至少一方信号配线，在其一部分上介以层间绝缘膜进行重叠，

由该重叠部分形成电容，并且

在上述象素电极上的至少一部分区域上，在配置于上述第1基板上的第1取向膜与上述象素电极之间不存在绝缘膜，设定上述层间绝缘膜中包括的绝缘膜的层数为 n 、第 K 层绝缘膜的介电系数为 ϵ_K 、膜厚为 d_K 时以公式 (5) 为 S_A ，对液晶的导向偶极子垂直方向的液晶介电系数为 ϵ_{LC} 时以公式 (6) 为 S_B 时， $S_A < S_B$ 成立，

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\varepsilon_k}} \quad \text{----- (5)}$$

$$\frac{\varepsilon_{LC}}{\sum_{k=1}^n d_k} \quad \text{----- (6)}$$

5、一种液晶显示装置，具有一对基板；该基板挟持的采用液晶 $\Delta\epsilon$ 为正的液晶层；上述一对基板的第1基板上，具有多条扫描信号配线和与其矩阵状交叉的多条图象信号配线，和对应于这些配线的各个交点而形成的多个薄膜晶体管；由上述多条扫描信号配线和上述图象信号配线包围的各个区域构成至少一个象素，各个象素上有与多个象素连接的共用信号电极，及连接对应的薄膜晶体管的象素电极；通过在上述共用信号电极与上述象素电极间施加的电压，在上述液晶层中产生对上述第1基板具有支配性的平行分量电场，其特征是：

上述共用信号电极和上述图象信号配线或上述扫描信号配线之中至少一方信号配线，在其一部分上介以层间绝缘膜进行重叠，

由该重叠部分形成电容，并且

在上述象素电极上的至少一部分区域上，在配置于上述第1基板上的第1取向膜与上述象素电极之间不存在绝缘膜，设定上述层间绝缘膜中包括的绝缘膜的层数为 n 、第 K 层绝缘膜的介电系数为 ϵ_K 、膜厚为 d_K 时以公式 (7) 为 S_A ，对液晶的导向偶极子平行方向的液晶介电系数为 ϵ_L 时以公式 (8) 为 S_B 时， $S_A < S_B$ 成立，

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\epsilon_k}}$$

----- (7)

$$\frac{\varepsilon_{LC}}{\sum_{k=1}^n d_k} \quad \text{----- (8)}$$

6、根据权利要求1所述的液晶显示装置，其特征是

上述共用信号电极与上述图象信号配线或上述扫描信号配线之中至少一方的信号配线，在其一部分重叠的部分上形成的上述层间绝缘膜，和

在上述象素电极上的至少一部分区域，配置于在上述第1基板上形成的第1取向膜与上述象素电极之间的绝缘膜，

构成这些绝缘膜层的层数、构成层的材料的膜厚或构成层的材料的介电系数当中至少一项是不同的。

7、根据权利要求1所述的液晶显示装置，其特征是

上述共用信号电极与上述图象信号配线或上述扫描信号配线的至少

一方的信号配线，在其一部分重叠的部分上形成的上述层间绝缘膜由一层构成，

而且，该一层是相对于上述像素电极上的至少一部分区域而选择性形成的。

8、根据权利要求7所述的液晶显示装置，其特征是

上述层间绝缘膜是具有作为上述薄膜晶体管的栅绝缘膜功能的第1绝缘膜一部分或具有作为上述薄膜晶体管的表面保护膜功能的第2绝缘膜一部分的二者之中其一。

9、根据权利要求7所述的液晶显示装置，其特征是

上述层间绝缘膜是除具有作为上述薄膜晶体管的栅绝缘膜功能的第1绝缘膜或具有作为上述薄膜晶体管的表面保护膜功能的第2绝缘膜以外的第3绝缘膜。

10、根据权利要求1所述的液晶显示装置，其特征是

上述共用信号电极，与上述图象信号配线或上述扫描信号配线的至少一方的信号配线，在其一部分重叠的部分上形成的上述层间绝缘膜由二层构成，

而且，其中一层是相对于上述像素电极上的至少一部分区域而选择性形成的。

11、根据权利要求10所述的液晶显示装置，其特征是

上述层间绝缘膜是由具有作为上述薄膜晶体管的栅绝缘膜功能的第1绝缘膜一部分和具有作为上述薄膜晶体管的表面保护膜功能的第2绝缘膜一部分构成二层。

12、根据权利要求10所述的液晶显示装置，其特征是

上述层间绝缘膜之中，一层是具有作为上述薄膜晶体管的栅绝缘膜功能的第1绝缘膜一部分或具有作为上述薄膜晶体管的表面保护膜功能的第2绝缘膜一部分的二者之中其一，

另一方是由上述第1绝缘膜和上述第2绝缘膜以外的绝缘膜，对应于上述像素电极上的至少一部分区域选择性形成的第3绝缘膜。

13、根据权利要求1所述的液晶显示装置，其特征是

上述共用信号电极与上述图象信号配线或上述扫描信号配线的至少一方的信号配线，在其一部分重叠的部分上形成的上述层间绝缘膜由三层以上构成，

而且，其中一层是相对于上述象素电极上的至少一部分区域而选择性形成的。

1 4、根据权利要求 1 3 所述的液晶显示装置，其特征是

上述层间绝缘膜包括：具有作为上述薄膜晶体管的栅绝缘膜功能的第 1 绝缘膜的一部分，具有作为上述薄膜晶体管的表面保护膜功能的第 2 绝缘膜的一部分，和成为上述第 1 绝缘膜、上述第 2 绝缘膜以外的绝缘膜且相对于上述象素电极上的至少一部分区域而选择性形成的第 3 绝缘膜的全部。

1 5、根据权利要求 1 所述的液晶显示装置，其特征是

相对于上述象素电极上的至少一部分区域，上述共用信号电极与上述图象信号配线或上述扫描信号配线之中的至少一方的信号配线，在其一部分被重叠的部分上选择性形成的上述层间绝缘膜的图形形状，仿效上述图象信号配线或上述扫描信号配线的图形而形成的。

1 6、根据权利要求 1 5 所述的液晶显示装置，其特征是

设上述图象信号配线的宽度为 WDL ，与上述图象信号配线重叠部分的上述共用信号电极的宽度为 $WCOM1$ ，仿效上述图象信号配线的图形形状选择性形成的上述层间绝缘膜的宽度为 $WISO1$ 时，

$$WDL < WISO1 < WCOM1$$

$$WDL > 0$$

或者

$$WDL < WCOM1 < WISO1$$

$$WDL > 0$$

成立。

1 7、根据权利要求 1 5 所述的液晶显示装置，其特征是

设上述扫描信号配线的宽度为 WGL ，与上述扫描信号配线重叠部分的上述共用信号电极的宽度为 $WCOM2$ ，仿效上述扫描信号配线的图

形形状选择性形成的上述层间绝缘膜的宽度为 W_{ISO2} 时,

$$W_{GL} < W_{ISO2} < W_{COM2}$$

$$W_{GL} > 0$$

或者

$$W_{GL} < W_{COM2} < W_{ISO2}$$

$$W_{GL} > 0$$

成立。

18、根据权利要求1所述的液晶显示装置，其特征是

对上述共用信号电极和上述图象信号配线，在其一部分被重叠的部分上形成的上述层间绝缘膜，选择性除去或薄膜化上述象素电极上的至少一部分区域上形成的绝缘膜的至少一部分。

19、根据权利要求18所述的液晶显示装置，其特征是

仿效上述象素电极的图形形状，选择性除去或薄膜化在上述象素电极上的至少一部分区域上形成的绝缘膜的至少一部分。

20、根据权利要求19所述的液晶显示装置，其特征是

设上述象素电极的宽度为 W_{PX} ，仿效上述象素电极的图形形状并选择性除去或薄膜化的区域的上述层间绝缘膜的宽度为 W_{ISO3} 时，

$$W_{ISO3} < W_{PX}$$

$$W_{ISO3} > 0$$

成立。

21、根据权利要求1所述的液晶显示装置，其特征是

在除图象信号配线的端子部分、扫描信号配线的端子部分和共用信号配线的端子部分外的区域上，形成绝缘膜使其至少覆盖上述象素电极上，以及上述共用信号电极上。

22、根据权利要求1所述的液晶显示装置，其特征是

省略具有作为上述薄膜晶体管表面保护膜功能的第2绝缘膜。

23、根据权利要求9所述的液晶显示装置，其特征是

上述第3绝缘膜是由涂布型绝缘膜形成的绝缘膜。

24、根据权利要求23所述的液晶显示装置，其特征是

上述涂布型绝缘膜是由印刷、旋涂法形成，包括有机系树脂绝缘膜或Si的绝缘膜。

25、根据权利要求23所述的液晶显示装置，其特征是作为上述第3绝缘膜使用的上述涂布型绝缘膜是光成象形成型。

26、根据权利要求9所述的液晶显示装置，其特征是

利用上述选择性形成的第3绝缘膜图形，一并自对准地加工具有作为上述薄膜晶体管的栅绝缘膜功能的第1绝缘膜或具有作为上述薄膜晶体管的表面保护膜功能的第2绝缘膜或上述第1绝缘膜和上述第2绝缘膜的叠层膜，对上述象素电极上的至少一部分区域，选择性形成上述第1绝缘膜或上述第2绝缘膜或上述第1绝缘膜与上述第2绝缘膜的叠层膜。

27、根据权利要求9所述的液晶显示装置，其特征是上述第3绝缘膜的膜厚为 $0.5\mu\text{m} \sim 4.0\mu\text{m}$ 。

28、根据权利要求9所述的液晶显示装置，其特征是上述第3绝缘膜的介电系数为 $1.5 \sim 6.5$ 。

29、根据权利要求21所述的液晶显示装置，其特征是

作为至少覆盖上述象素电极以及上述共用信号电极上的绝缘膜使用的上述绝缘膜厚为 $0.1 \sim 0.5\mu\text{m}$ 。

30、根据权利要求1所述的液晶显示装置，其特征是

对应于上述象素电极上的至少一部分区域，在上述共用信号电极和上述图象信号配线一部分重叠的部分上有由于选择性形成的上述层间绝缘膜而产生的阶差区域，使其填埋并平坦化，在该区域选择性形成介电系数为7.0以上的第5绝缘膜。

31、根据权利要求1所述的液晶显示装置，其特征是

对应于上述共用信号电极和上述图象信号配线在其一部分重叠的部分上形成的上述层间绝缘膜，由选择性除去或薄膜化上述象素电极上的至少一部分区域上形成的绝缘膜的至少一部分而产生的阶差区域，为使其填埋平坦化，在该区域选择性形成介电系数为7.0以上的第5绝缘膜，

32、根据权利要求1所述的液晶显示装置，其特征是

上述共用信号配线，在与上述共用信号电极相同层上，延伸形成上述共用信号电极。

3 3、根据权利要求1所述的液晶显示装置，其特征是

上述共用信号配线，在与上述扫描信号配线或图象信号配线的二者之一相同层上形成，上述共用信号配线和上述共用信号电极，通过层间绝缘膜上开口的通孔进行连接。

3 4、根据权利要求1所述的液晶显示装置，其特征是

上述像素电极是由氧化铟锡（ITO）或氧化铟锌（IZO）或氧化铟锑（IGO）等氧化铟系透明导电膜构成。

3 5、根据权利要求3 4所述的液晶显示装置，其特征是

上述像素电极是由多晶的氧化铟系透明导电膜构成。

3 6、根据权利要求1所述的液晶显示装置，其特征是

上述共用信号电极，至少其一部分包括氧化铟锡（ITO）或氧化铟锌（IZO）或氧化铟锑（IGO）等氧化铟系透明导电膜。

3 7、根据权利要求3 6所述的液晶显示装置，其特征是

上述共用信号电极的至少一部分中包括的上述氧化铟系透明导电膜是由非晶构成。

3 8、根据权利要求34所述的液晶显示装置，其特征是

在上述像素电极与上述共用信号电极之间不产生电场时，成黑显示为正常黑模式。

液晶显示装置

发明领域

本发明涉及一种液晶显示装置，特别是，涉及横向电场方式的液晶显示装置。

技术背景

众所周知，在构成象素的显示区域上设置作为开关元件的薄膜晶体管T F T器件（T F T：THIN FILM TRANSISTOR）构造的有源矩阵方式液晶显示装置。

关于有源矩阵方式液晶显示装置，可以采用一对基板之间插入液晶层，再以各基板挟持该液晶层的构造。一对基板之中的一方基板（T F T基板）一侧，形成T F T器件、象素电极、扫描信号或图象信号的电极或配线、以及用于连接配线和外部驱动电路的端子等，另一方的基板（C F基板）一侧形成滤色器和对向电极，并通过施加大致与基板平面垂直的纵向电场进行显示的扭转向列显示方式。

对于该方式，将液晶显示装置课题的视野角和对比度，作为能够改进的方式，特开平6 - 1 6 0 8 7 8号公报已经提出，不是在滤色器基板一侧配置对向电极，而是在T F T基板一侧配置共用信号电极，通过将电压加到桩齿状的象素电极与共用信号电极之间，利用与基板平面大致平行的电场分量进行显示的横向电场（IN PLAIN SWITCHING：平面开关）方式的液晶显示装置。

象素电极和共用信号电极也可以用金属电极配线材料构成，如特开平9 - 7 3 1 0 1号公报所示，在扭转向列显示方式中，作为透明象素电极也可以由氧化铟锡（I T O：INDIUM TIN OXIDE）构成。

关于上述横向电场方式的液晶显示装置，除象素电极和共用信号电极以外，在象素电极和共用信号电极和跟这些电极邻接配置的信号配线之

间，原有的显示中也发生不必要的泄漏电场。

所谓邻接这些电极配置的信号配线，例如在 x 方向延伸 y 方向并行设置的扫描信号配线或在 y 方向延伸 x 方向并行设置的图象信号配线。

大家都知道，由该泄漏电场引起的串扰，驱动该部分的液晶发生光泄漏。这样的光泄漏部分将沿着信号配线方向拉出带状条纹，引起图象质量不良。

解决该问题的办法，例如特开平 6-2022127 号公报中已进行详述。

但是，将该液晶显示装置构成为，邻接信号配线配置用于电场屏蔽的屏蔽电极，从外部向该屏蔽电极供给基准电位，因而向屏蔽电极与信号电极之间的电容进行充放电电流大，对驱动电路负载增加得过多。

因此，液晶显示装置的电力损耗大或驱动电路变得太大。进而，需要用于给屏蔽电极外加电位的连接装置，发生步骤增加和连接不良。

这种方式中，对显示有贡献的象素开口部分面积因屏蔽电极的配置部分而缩小，因而存在降低液晶显示装置亮度的大问题。

解决这些问题的办法，特愿平 10 - 543713 (WO 98 / 47044) 号公报中已有详细叙述。

对于与桩齿状的象素电极并行设置和邻接的图象信号配线，采用介以整个基板上形成的有机绝缘膜，在平面上呈现完全重叠的状态下形成基准电极的构造，由图象信号配线产生的无用电力线几乎全部都已经以基准电极作为末端。

因此，能够消除横向电场方式所特有的泄漏电场产生的串扰问题。

本方式中，以往，为了减少串扰，无须在图象信号配线的两侧或对向基板上配置屏蔽电极，因而可以增加开口部分的面积。

由于基准电极上的液晶层具有自遮光层功能，以往，为了隐蔽图象信号配线与屏蔽电极之间的间隙部分而设置的遮光膜（黑矩阵）也就不需要，进而可以提高象素的孔径率。

并且，作为层间膜，设于整个基板的有机绝缘膜，与无机绝缘膜比较，其介电系数小，原因是有机绝缘膜与无机绝缘膜相比容易厚膜化，即使图象信号配线上完全被覆基准电极时，也能减少图象信号配线与基准电

极之间形成的配线寄生电容。

而且，从图象信号配线观察时的负荷减轻，因而使图象信号的配线传播延迟减少，信号电压就足够给显示电极充电。

其结果，可以缩小用于驱动图象信号配线的驱动电路。

但是，上述现有技术里，却发生下述新问题。

如上述的那样，对液晶施加电压进行显示时，利用加到象素电极与共用信号电极之间的电位差。

在上述现有例中，为了减少图象信号配线与共用信号电极之间的电容，在介以整个基板上形成的有机绝缘膜的最上层形成成为基准电极的共用信号电极，而且象素电极被配置于比其更下层的位置，成为象素电极上配置有机绝缘膜的构造。

因而，该有机绝缘膜就在象素电极与共用信号电极之间，形成新的与液晶串联连接的电容。

因此，发生加到象素电极与共用信号电极中间的电位差一部分，被串联连接的液晶层所吸收的问题。其结果在象素电极与共用信号电极中间，考虑到该电压下降部分，就需要增加打算加到液晶上的所希望电压以上的电位差。

即，随着降低象素电极与共用信号电极间的电容因而形成有机绝缘膜的存在，与液晶串联连接的电容分量也减少，作为其结果，因与液晶串联连接的电容而引起的电压下降部分就增大，发生液晶驱动电压上升的新课题。

驱动电压一旦上升，就将招来电力消耗上升，因此特别不适合作为便携式的液晶显示装置。

并且，驱动电压一旦上升，就变成不能使用便宜的低电压驱动器，也发生不能便宜地提供液晶显示装置的课题。

因此，在上述现有例中，就在信号配线上介以层间绝缘膜将变成用于屏蔽电场基准电极的共用信号电极重叠构造的横向电场方式的液晶显示装置来说，难以使形成于信号配线与共用信号电极的重叠部分的信号配线寄生电容降低和串联连接于象素电极与共用信号电极之间的液晶电容

增大两者并存。

因此，若配置在具有像素电极是有机绝缘膜上，即与共用信号电极同层的最上层上，就可以避免上述的驱动电压上升的问题（特愿平 10 - 543713（WO 98 / 47044）号公报）。

而且，因为像素电极和共用信号电极是同层，因制作图形不良而引起像素电极与共用信号电极间短路故障的几率增大。有必要对该部分加大像素电极与共用信号电极的间隔，并对像素电极和共用信号电极图形配置产生限制。

并且，为了连接像素电极与 TFT 的源电极，需要在有机绝缘膜上重新打开通孔，容易导致因连接不良等而发生点缺陷故障。并且，通孔部分对作为开口部没有用。而且该部分孔径率也低下。

发明内容

本发明的目的是提供一种液晶显示装置，在图象信号配线或扫描信号配线的至少一方的信号配线上，介以层间绝缘膜，重叠用于屏蔽电场变成基准电极的共用信号电极的横向电场方式液晶显示装置中，具备：使形成于图象信号配线或扫描信号配线与共用信号电极之间的重叠部分的信号配线寄生电容的降低和像素电极与共用信号电极之间的液晶串联连接的电容增大能够并存的构造。

本发明为达成上述目的，在具有一对基板；挟持该基板的液晶层；上述一对基板的第 1 基板上，具有多条扫描信号配线和与其矩阵状交叉的多条图象信号配线 and 对应于这些配线的各个交点而形成的多个薄膜晶体管；由上述多条扫描信号配线和上述图象信号配线包围的各个区域中构成至少一个像素，各个像素上对多个像素用共用信号图形连接的共用信号电极连接对应的薄膜晶体管的像素电极，通过对上述共用信号电极与上述像素电极间施加的电压，在上述液晶层中发生对上述第 1 基板具有支配性的平行分量电场的液晶显示装置中，将谋求以下手段作为特征。

（1）上述共用信号电极和上述图象信号配线或上述扫描信号配线之中的至少一方信号配线，其一部分上介以层间绝缘膜相重叠，由该重叠部分形成电容，并且，对上述像素电极上的至少一部分区域，在上述共

用信号电极和上述图象信号配线或上述扫描信号配线的至少一方信号配线相重叠区域的至少一部分区域上选择性形成上述层间绝缘膜中包括的绝缘膜之中至少一层的构造。

(2) 上述共用信号电极和上述图象信号配线或上述扫描信号配线之中的至少一方信号配线, 其一部分上介以层间绝缘膜进行重叠, 由该重叠部分形成电容, 并且设上述层间绝缘膜中包括的绝缘膜的层数为 n 、第 K 层绝缘膜的介电系数为 ε_K 、膜厚为 d_K 时以公式 9 为 S_A , 并且在上述像素电极上的至少一部分区域, 设上述像素电极上配置的第 1 取向膜和上述像素电极之间配置的绝缘膜的层数为 m 、第 1 层绝缘膜的介电系数为 ε_L 、膜厚为 d_L 、对液晶的导向偶极子垂直方向的液晶介电系数为 ε_{LC} 时以式 10 (且 $m \geq 1$) 为 S_B 时, 是 $S_A < S_B$ 成立的构造。

$$S_A = \frac{1}{\sum_{k=1}^n \frac{d_k}{\varepsilon_k}} \quad \dots \dots (9)$$

$$\frac{1}{\left(\sum_{l=1}^m \frac{d_l}{\varepsilon_l} \right) + \frac{\sum_{k=1}^n d_k - \sum_{l=1}^m d_l}{\varepsilon_{LC}}}$$

... (10)

(3) 上述共用信号电极和上述图象信号配线或上述扫描信号配线之中的至少一方信号配线，其一部分上介以层间绝缘膜相重叠，由该重叠部分形成电容，并设上述层间绝缘膜中包括的绝缘膜的层数为 n 、第 K 层绝缘膜介电系数为 ε_K 、膜厚为 d_K 时以公式 11 为 S_A ，而且在上述像素电极上的至少一部分区域，设上述像素电极上配置的绝缘膜的层数为 m 、第 1 层绝缘膜的介电系数为 ε_L 、膜厚为 d_L 、对液晶导向偶极子平行方向的液晶介电系数为 ε_{LC} 时以公式 12（且 $m \geq 1$ ）为 S_B 的情况下，是 $S_A < S_B$ 成立的构造。

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\varepsilon_k}}$$

... (1 1)

$$\frac{1}{\left(\sum_{l=1}^m \frac{d_l}{\varepsilon_l} \right) + \frac{\sum_{k=1}^n d_k - \sum_{l=1}^m d_l}{\varepsilon_{LC}}}$$

... (1 2)

(4) 上述共用信号电极和上述图象信号配线或上述扫描信号配线之中的至少一方信号配线, 在其一部分上介以层间绝缘膜进行重叠, 由该重叠部分形成电容, 并且在上述象素电极上的至少一部分区域上, 在配置于上述第 1 基板上的第 1 取向膜与上述象素电极之间不存在绝缘膜, 设上述层间绝缘膜中包括的绝缘膜的层数为 n 、第 K 层绝缘膜介电系数为 ε_K 、膜厚为 d_K 时以公式 1 3 为 S_A , 对液晶的导向偶极子相垂直方向的液晶介电系数为 ε_{LC} 时以公式 1 4 为 S_B 的情况下, 成 $S_A < S_B$ 成立的构造。

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\varepsilon_k}}$$

... (1 3)

$$\frac{\varepsilon_{LC}}{\sum_{k=1}^n d_k}$$

... (1 4)

(5) 上述共用信号电极和上述图象信号配线或上述扫描信号配线之中的至少一方信号配线, 在其一部分上介以层间绝缘膜进行重叠, 由该重叠部分形成电容, 并且在上述象素电极上的至少一部分区域上, 在配置于上述第1基板上的第1取向膜与上述象素电极之间不存在绝缘膜, 设上述层间绝缘膜中包括的绝缘膜的层数为 n 、第 K 层绝缘膜的介电系数为 ε_K 、膜厚为 d_K 时以公式 15 为 S_A , 对液晶导向偶极子平行方向的液晶介电系数为 ε_{LC} 时以公式 16 为 S_B 的情况下, 成 $S_A < S_B$ 成立的构造。

$$\frac{1}{\sum_{k=1}^n \frac{d_k}{\varepsilon_k}}$$

... (1 5)

$$\frac{\varepsilon_{LC}}{\sum_{k=1}^n d_k}$$

... (1 6)

由于采用上述(1)到(5)的任一种构造,即使降低图象信号配线或扫描信号配线与共用信号电极的重叠部分上形成的信号配线寄生电容,也能独立增大象素电极与共用信号电极之间与液晶串联连接的电容,能够抑制驱动电压上升。

具体地说,如(1)所示,由于在配线与共用信号电极的重叠部分形成的层间绝缘膜,就是把为了降低配线寄生电容而形成的层间绝缘膜制成不在象素电极上形成的构造,即选择性形成绝缘膜的构造,使层间绝缘膜厚膜化或层间绝缘膜的构造变化,将与液晶层串联连接的电容独立,能够任意降低配线的寄生电容。

并且,关于驱动电压的降低,如(1)到(5)所示,作成选择性除去象素电极存在的区域上绝缘膜,即,形成与液晶层串联连接的电容绝缘膜的构造。

因此,在选择性除去的区域,将来就有液晶存在。在这里,为了达到降低驱动电压的效果,相对于设选择性除去的绝缘膜的绝缘膜层数为 j 、第 i 层绝缘膜的介电系数为 ε_i 、膜厚为 d_i 时的公式 17,必须以液晶的介电系数设为 ε_{LC} 时的公式 18 为大。

在这里, ε_{LC} 是 $\Delta\varepsilon$ 为正的液晶时对液晶取向平行方向的介电系数,规定 $\Delta\varepsilon$ 为负的液晶时对液晶取向垂直方向的介电系数。即,认为是给液晶层加上电压之际,从下侧基板转向上侧基板时的介电系数。

$$\frac{1}{\sum_{i=1}^j \frac{d_i}{\epsilon_i}} \dots\dots (17)$$

$$\frac{\epsilon_{LC}}{\sum_{i=1}^j d_i} \dots\dots (18)$$

仅当上式成立时，得到降低驱动电压的效果。

一般地说，已实现的液晶显示装置的液晶层 ϵ_{LC} 为 7 以上，因此可

以认为选择性形成的绝缘膜是氮化硅 ($\varepsilon = 6 \sim 7$), 氧化硅 ($\varepsilon = 3 \sim 3 \times 4$), 大部分场合下, 通过选择性除去绝缘膜, 可以增大像素电极与共用信号电极之间串联连接液晶的电容, 并可降低驱动电压。

并且, 作为以上所示方式的组合, 具体地说, 把形成于配线与共用信号电极的重叠部分的层间绝缘膜的构造, 制成例如具有作为栅绝缘膜功能的绝缘膜一部分或具有薄膜晶体管的表面保护膜功能的绝缘膜一部分与除此以外的新型绝缘膜的叠层构造, 对像素电极上的区域选择性形成该新型绝缘膜, 进而, 对像素电极上的区域选择性形成现有构造中使用的绝缘膜, 可以采用在与新型绝缘膜同一区域上选择性形成的办法来实现。

接着, 将用于实现上面所示的构造的更具体构造表示如下。

(6) 在(1)~(5)任一项所述的液晶显示装置中, 用上述层间绝缘膜, 和在上述像素电极上至少一部分区域上配置于在上述第1基板上形成的第1取向膜与上述像素电极之间的绝缘膜, 制成绝缘膜层的层数、构成层的材料的膜厚或构成层的材料的介电系数之中至少一种不同的构造。

(7) 在(1)~(6)任一项所述的液晶显示装置中, 制成上述层间绝缘膜是由一层, 对上述像素电极上至少一部分区域选择性形成其一层的构造。

(8) 在(7)所述的液晶显示装置中, 制成上述层间绝缘膜为具有作为上述薄膜晶体管的栅绝缘膜功能的第1绝缘膜一部分或具有作为上述薄膜晶体管的表面保护膜功能的第2绝缘膜一部分的二者之一的构造。

(9) 在(7)所述的液晶显示装置中, 制成上述层间绝缘膜为除具有作为上述薄膜晶体管的栅绝缘膜功能的第1绝缘膜一部分或具有作为上述薄膜晶体管的表面保护膜功能的第2绝缘膜一部分以外的第3绝缘膜的构造。

(10) 在(1)~(6)任一项所述的液晶显示装置中, 制成上述层间绝缘膜由二层构成, 对上述像素电极上至少一部分区域选择性形成

其中至少一层的构造。

(11) 在(10)所述的液晶显示装置中, 制成上述层间绝缘膜是由具有作为上述薄膜晶体管的栅绝缘膜功能的第1绝缘膜一部分和具有作为上述薄膜晶体管的表面保护膜功能的第2绝缘膜一部分构成的构造。

(12) 可以认为在(10)所述的液晶显示装置中, 在上述层间绝缘膜之中, 一层是具有作为上述薄膜晶体管的栅绝缘膜功能的第1绝缘膜一部分或具有作为上述薄膜晶体管的表面保护膜功能的第2绝缘膜一部分的二者之一, 再一方是由上述第1绝缘膜和上述第2绝缘膜以外的绝缘膜, 制成对上述象素电极上的至少一部分区域选择性形成的第3绝缘膜的构造。

(13) 在(1)~(6)任一项所述的液晶显示装置中, 制成上述层间绝缘膜是由三层以上构成, 而且, 对上述象素电极上至少一部分区域, 选择性形成其中至少一层的构造。

(14) 在(13)所述的液晶显示装置中, 制成上述层间绝缘膜中, 包括用具有作为上述薄膜晶体管的栅绝缘膜功能的第1绝缘膜一部分、具有作为上述薄膜晶体管的表面保护膜功能的第2绝缘膜一部分、和上述第1绝缘膜、上述第2绝缘膜以外的绝缘膜, 对上述象素电极上的至少一部分区域选择性形成的第3绝缘膜的全部的构造。

(15) 在(1)~(6)任一项所述的液晶显示装置中, 制成对上述象素电极上的至少一部分区域, 在上述共用信号电极和上述图象信号配线或上述扫描信号配线之中至少一方的信号配线, 其一部分被重叠的部分上选择性形成的上述层间绝缘膜的图形形状, 仿效上述图象信号配线或上述扫描信号配线的图形而形成的构造。

(16) 在(15)所述的液晶显示装置中, 设定上述图象信号配线的宽度为 WDL , 设定与上述图象信号配线重叠部分的上述共用信号电极的宽度为 $WCOM1$, 设定仿效上述图象信号配线的图形形状选择性形成的上述层间绝缘膜的宽度为 $WISO1$ 时, 则假定为:

$$WDL < WISO1 < WCOM1$$

$$WDL > 0$$

或者

$$WDL < WCOM1 < WISO1$$

$$WDL > 0$$

成立的构造。

(17) 在(15)所述的液晶显示装置中, 设定上述扫描信号配线的宽度为WGL, 设定与上述扫描信号配线重叠部分的上述共用信号电极的宽度为WCOM2, 设定仿效上述扫描信号配线的图形形状选择性形成的上述层间绝缘膜的宽度为WISO2时, 则假定为:

$$WGL < WISO2 < WCOM2$$

$$WGL > 0$$

或者

$$WGL < WCOM2 < WISO2$$

$$WGL > 0$$

成立的构造。

(18) 在(1)~(14)任一项所述的液晶显示装置中, 制成对上述共用信号电极和上述图象信号配线其一部分有重叠的部分上形成的上述层间绝缘膜, 选择性除去或薄膜化上述象素电极上的至少一部分区域上形成的绝缘膜的至少一部分的构造。

(19) 在(18)所述的液晶显示装置中, 制成仿效上述象素电极的图形形状, 将在上述象素电极上的至少一部分区域上形成的绝缘膜的至少一部分选择性除去或薄膜化的构造。

(20) 在(19)所述的液晶显示装置中, 设定上述象素电极的宽度为WPX, 设定仿效上述象素电极的图形形状并选择性除去或薄膜化的区域的上述层间绝缘膜的宽度为WISO3时, 则假定为:

$$WISO3 < WPX$$

$$WISO3 > 0$$

成立的构造。

(21) 在(1)~(20)的任一项所述的液晶显示装置中, 制成

在除至少用于端子连接的露出区域外的区域上形成第4绝缘膜使其至少覆盖上述像素电极上,或进而上述共用信号电极上的构造。

因此,可以被覆保护像素电极、共用信号电极表面,可防止电极材料因接触液晶而引起的相互污染等的副作用。

(22)在(1)到(7)、(9)、(10)、(12)、(13)、(15)~(21)的任一项所述的液晶显示装置中,制成省略具有作为上述薄膜晶体管表面保护膜功能的第2绝缘膜的构造。

就是以第3绝缘膜代替薄膜晶体管表面保护膜的构造,因此,可省略薄膜晶体管的表面保护膜形成步骤,可以简化制造步骤。

(23)在(7)、(9)、(10)、(12)~(22)的任一项所述的液晶显示装置中,制成上述第3绝缘膜和上述第4绝缘膜是由涂布型绝缘膜形成的绝缘膜。

(24)在(23)所述的液晶显示装置中,制成上述涂布型绝缘膜是由印刷、旋涂法等形式,并且包括有机系列的树脂绝缘膜或Si的绝缘膜的构造。

(25)在(23)或(24)所述的液晶显示装置中,制成作为上述第3绝缘膜使用的上述涂布型绝缘膜是光成象(photo image)形成型的构造。

(26)在(10)、(12)到(25)的任一项所述的液晶显示装置中,制成利用上述选择性形成的第3绝缘膜的图形一并自对准地加工具有作为上述薄膜晶体管的栅绝缘膜功能的第1绝缘膜或具有作为上述薄膜晶体管的表面保护膜功能的第2绝缘膜或上述第1绝缘膜和上述第2绝缘膜的叠层膜,对上述像素电极上的至少一部分区域,选择性形成的上述第1绝缘膜或上述第2绝缘膜或上述第1绝缘膜与上述第2绝缘膜的叠层膜的构造。

(27)在(7)、(9)、(10)、(12)到(26)的任一项所述的液晶显示装置中,制成上述第3绝缘膜的膜厚为 $0.5\mu\text{m}\sim 4.0\mu\text{m}$ 的构造。

(28)在(7)、(9)、(10)、(12)到(27)的任一

项所述的液晶显示装置中，制成上述第3绝缘膜的介电系数为1.5~6.5的构造。

(29) 在(27)所述的液晶显示装置中，制成作为上述第4绝缘膜使用的，上述涂布型绝缘膜为 $0.1\ \mu\text{m} \sim 0.5\ \mu\text{m}$ 的构造。

(30) 在(1)到(17)、(21)到(29)的任一项所述的液晶显示装置中，制成对由于选择性形成的上述层间绝缘膜产生的台阶高度差区域进行填埋平坦化的方式，选择性形成介电系数为7.0以上的第5绝缘膜的构造。

(31) 在(18)、(19)、(20)所述的液晶显示装置中，对上述像素电极上的至少一部分区域上形成的绝缘膜的至少一部分进行选择性除去或薄膜化产生的台阶高度差区域进行填埋平坦化的方式，选择性形成介电系数为7.0以上的第5绝缘膜的构造。

根据上述(30)、(31)的构造，不管液晶层的介电系数，都能够降低驱动电压。

并且，通过绝缘膜的选择性形成和选择性除去，可以对产生的台阶高度差进行填埋平坦化。

(32) 在(1)到(31)所述的液晶显示装置中，制成上述共用信号配线，在与上述共用信号电极相同层上延伸上述共用信号电极并形成的构造。

(33) 在(1)到(32)所述的液晶显示装置中，作为上述共用信号配线，在与上述扫描信号配线或图象信号配线的二者之一的相同层上形成，上述共用信号配线和上述共用信号电极通过层间绝缘膜上开口的通孔进行连接的构造。

(34) 在(1)到(33)所述的液晶显示装置中，作为上述像素电极是由氧化铟锡(ITO)或氧化铟锌(IZO)或氧化铟锑(IGO)等氧化铟系透明导电膜构成的构造。

(35) 在(34)所述的液晶显示装置中，作为上述像素电极是由多晶氧化铟系透明导电膜构成的构造。

(36) 在(1)到(35)所述的液晶显示装置中，作为上述共用

信号电极，至少其一部分包括氧化铟锡（ITO）或氧化铟锌（IZO）或氧化铟锑（IGO）等氧化铟系透明导电膜的构造。

（37）在（36）所述的液晶显示装置中，作为在上述共用信号电极的至少一部分包括的上述氧化铟系透明导电膜是由非晶构成的构造。

（38）在（34）到（37）的任一项所述的液晶显示装置中，认为在上述像素电极与上述共用信号电极之间不发生电场之际，作为黑显示为常黑模式的构造。

根据本发明，就不会引起配线的信号延迟或驱动电压的上升，并且可以提供像素孔径率大，亮度高的横向电场方式的液晶显示装置。

附图说明

图1A、1B表示对配线重叠部分的层间绝缘膜构造添加一层新的降低电容用绝缘膜时的降低电容的效果图。

图2A、2B、2C表示变更像素电极上配置的绝缘膜构造时的降低液晶驱动电压的效果图。

图3表示本发明的有源矩阵型液晶显示装置的实施例1，即，通过选择性形成图像信号配线DL和共用信号电极CE的层间绝缘膜OIL1重叠构造的TFT基板的单位像素平面图。

图4是沿图3的A-A'线的TFT基板剖面图。

图5是沿图3的B-B'线的TFT基板剖面图。

图6是在实施例1中变更共用信号电极CE的图形形状构造沿在实施例中A-A'线的剖面图。

图7是包括图3中沿A-A'线的TFT基板和滤色器基板的剖面图。

图8是实施例1中应用多道畴方式的实施例的单位像素平面图。

图9是实施例1中变更共用信号配线CL配置在实施例中的单位像素平面图。

图10是实施例1中用透明导电膜形成像素电极PX的实施例的单位像素平面图。

图11表示实施例1的有源矩阵型液晶显示装置中电路的示意图。

图12A、12B是实施例1的有源矩阵型液晶显示装置的基板端部的剖面典型图。

图13A、13B是实施例1的有源矩阵型液晶显示装置的扫描信号配线GL用端子GTM部分的重要部分平面图(A)、(B)是沿A-A'线剖面图。

图15表示用于实现实施例1的有源矩阵型液晶显示装置构造的工艺流程图。

图16A、16B、16C、16D、16E、16F是按照图15的工艺流程规则制作TFT基板时沿图3的A-A'线剖面图和图16A'、16B'、16C'、16D'、16E'、16F'是沿B-B'线的剖面图。

图17是本发明的有源矩阵型液晶显示装置的实施例2，即，不但在图象信号配线DL上，而且扫描信号配线GL与共用信号电极CE上重叠构造的单位像素平面图。

图18是沿图17的B-B'线剖面图。

图19是实施例2中变更共用信号电极CE的图形形状沿实施例中的B-B'线的剖面图。

图20是实施例2中与共用信号电极CE相同层延伸共用信号电极CE形成共用信号配线CL的实施例的单位像素平面图。

图21是图20中沿B-B'线剖面图。

图22是本发明的有源矩阵型液晶显示装置的实施例3，即，选择性除去像素电极PX上绝缘膜的构造的单位像素平面图。

图23是沿图22的A-A'线剖面图。

图24是沿图22的B-B'线剖面图。

图25是从图22到图24中所示的实施例3，变更选择性除去像素电极PX上的绝缘膜OIL1图形形状构造沿在实施例中的A-A'线剖面图。

图26是关于实施例的第1应用例，选择性使像素电极PX上的绝缘

膜O I L 1 薄膜化的构造沿实施例中的A - A' 线剖面图。

图2 7 是关于实施例3 的第2 应用例, 选择性除去像素电极P X 上绝缘膜的T F T 的表面保护膜P A S 本身的构造的实施例中沿A - A' 线剖面图。

图2 8 是关于实施例3 的第3 应用例, 利用选择性除去像素电极P X 上的绝缘膜O I L 1 图形, 对下层的T F T 表面保护膜P A S 也选择性一并除去的实施例中沿A - A' 线剖面图。

图2 9 是沿图2 8 所示实施例的B - B' 线剖面图。

图3 0 是关于图2 8、图2 9 中所示的第3 应用例, 变更绝缘膜O I L 1 图形形状的构造在实施例中的单位像素平面图。

图3 1 是沿图3 0 中的A - A' 线剖面图。

图3 2 A、3 2 B 是有关本发明实施例3 的第3 应用例的有源矩阵型液晶显示装置的基板端部的剖面典型图。

图3 3 A、3 3 B 是有关本发明实施例3 的第3 应用例的有源矩阵型液晶显示装置的扫描信号配线G L 用端子G T M 部分的重要部分平面图(A), (B) 是沿A - A' 线的剖面图。

图3 4 A、3 4 B 是有关本发明实施例3 的第3 应用例的有源矩阵型液晶显示装置的图象信号配线D L 用端子G T M 部分的重要部分平面图(A), (B) 是沿A - A' 线的剖面图。

图3 5 表示用于本发明实施例3 的第3 应用例的有源矩阵型液晶显示装置构造的工艺流程图。

图3 6 A、3 6 B、3 6 C、3 6 D、3 6 F 是图3 5 的按照工艺流程规则制作T F T 基板时沿图2 2 的A - A' 线剖面图, 和图3 6 A'、3 6 B'、3 6 C'、3 6 D'、3 6 F' 是沿B - B' 线的剖面图。

图3 7 是对于图2 8 和图2 9 所示的实施例3, 选择性除去像素电极上的绝缘膜O I L 1、T F T 的表面保护膜P A S 后, 形成绝缘膜O I L 2 使其覆盖露出的像素电极P X 和共用信号电极C E 表面, 在实施例4 中沿A - A' 线剖面图。

图3 8 是对于图3 7 所示的实施例4, 形成绝缘膜O I L 2 使其仅覆

盖像素电极P X表面, 有关共用信号电极C E露出构造的实施例沿A - A' 线的剖面图。

图3 9 是对于图2 8 和图2 9 所示的实施例3, 形成绝缘膜O I L 2, 使其埋入并平坦化选择性除去像素电极上的绝缘膜O I L 1、T F T的表面保护膜P A S而产生的台阶高度差, 沿本发明实施例5 中的A - A' 线剖面图。

图4 0 是在实施例3 中省略下层的T F T表面保护膜P A S, 由选择性除去像素电极P X上形成的绝缘膜O I L 1兼任T F T表面保护膜P A S, 沿本发明实施例6 的A - A' 线剖面图。

图4 1 是沿图4 0 所示实施例6 的B - B' 线剖面图。

图4 2 是实施例3 中将正交叉型的T F T应用于像素开关器件的本发明的实施例7, 即, 利用选择性除去像素电极P X上的绝缘膜O I L 1也选择性一并除去下层的T F T表面保护膜P A S和栅绝缘膜G I的构造中沿A - A' 线剖面图。

图4 3 是沿图4 2 所示的实施例7 的B - B' 线剖面图。

具体实施方式

在说明具体的实施例以前, 参照图1 A、1 B、图2 A、2 B、2 C, 说明本发明的液晶显示装置工作原理。

在说明图1 A、1 B和图2 A、2 B、2 C的方面, 把上述现有构造的一例作为标准构造, 比较验证本发明构造的效果。

具体地说, 在与图象信号配线相同层上形成像素电极, 作为层间绝缘膜, 其上以膜厚3 5 0 nm 全面形成预定T F T的表面保护膜的氮化硅膜(介电系数 $\varepsilon = 6.7$), 最上层形成共用信号电极。

在图象信号配线上, 介以上述层间绝缘膜重叠兼任屏蔽电极的共用信号电极。该构造相当于后述的图1 A和图2 C中 $x = 0$ 的构造。

首先, 利用图1 A和1 B, 说明对作为现有构造的标准构造, 添加一层降低电容用绝缘膜时的降低电容效果。

图1 A表示为了研究降低电容用绝缘膜效果而使用的构造图。在这

里，所谓降低电容用绝缘膜，就是除作为上述标准构造的层间绝缘膜的氮化硅膜 350 nm 以外，新添加一层的层间绝缘膜。

图 1 B 表示帮助电容值对降低电容用绝缘膜膜厚 x 的变化关系图。所谓标准化电容，定义为变更膜厚 x 对标准构造中配线重叠部分的寄生电容值的各构造的寄生电容值之比。

作为降低电容用绝缘膜，图中示出 (B) 应用由有机材料构成的涂布型绝缘膜 ($\epsilon = 3.0$)，(C) 氮化硅膜 ($\epsilon=6.7$) 的情况。

从图 1 B 添加一层可变成降低电容用绝缘膜的层间绝缘膜时，随介电系数 ϵ 或膜厚的不同等而效果有差别，但是却明显降低配线重叠部分产生的寄生电容，能够降低信号延迟。

并且，相对于标准构造，将寄生电容值降到 $1/5$ 即把标准化电容值变成 0.5，因此很清楚，作为降低电容用绝缘膜，用 $\epsilon = 3.0$ 的涂布型有机绝缘膜时需要 $0.6 \mu\text{m}$ 的膜厚，用 $\epsilon = 6.7$ 的氮化硅膜时需要 $1.4 \mu\text{m}$ 的膜厚。介电系数 ϵ 小的有机绝缘膜方面可用更薄膜获得降低寄生电容的效果。

一方面，如构造 (C) 的氮化硅膜那样，将淀积膜作为降低电容用绝缘膜使用时，例如为了形成氮化硅膜，采用等离子体 CVD 法等，随着膜厚增加，应该需要膜形成时间，就发生生产率下降的新问题。

因此，使用图 2 B 的涂布型有机绝缘膜时，例如形成涂布型绝缘膜，可使用旋涂法等。

要是旋涂法，就调整涂布材料的粘度进行膜厚的控制，这与淀积型 CVD 法不同，对膜厚有生产率几乎不变的优点。

并且，形成涂布型绝缘膜时，把下层的氮化硅膜的针孔、裂纹、下层台阶高度差跨越的附着不良部分统统被填埋，可由于被覆效果进行修补，因此即使最上层的共用信号电极加工时，可以大大减少存在于更型层的各种电极或配线腐蚀、溶解、断线，显然能够大幅度提高成品率。

由于有效被覆上述氮化硅的不良部分，因而配线重叠部分的层间绝缘不良而引起的短路故障也可以减少。

由此可见，作为降低寄生电容即减少配线的信号延迟的方法，用介电

系数小的薄膜达到降低寄生电容的效果，而且将生产率对膜厚化不变的涂布型绝缘膜作为降低电容用绝缘膜使用就更理想。

上述降低寄生电容的效果，在重叠图象信号配线和共用信号电极的区域上配置的绝缘膜，即构成液晶显示装置之际，不依赖于形成与液晶层并联连接的寄生电容区域的绝缘膜构造（本验证中降低电容用绝缘膜的种类（介电系数）、膜厚）。

另一方面，在像素电极上的绝缘膜，即构成液晶显示装置之际，不依赖于形成与液晶层串联连接的寄生电容区域的绝缘膜构造（本验证中降低电容用绝缘膜的种类）。

另外，通过在图象信号配线上以覆盖该图象信号配线的方式重叠配置共用信号电极的效果，有效地屏蔽上述图象信号配线的电场，因而可以防止与邻接像素电极之间的配线串扰，并能防止液晶的光泄漏而引起的图象质量下降。

下面，利用图 2 A、2 B、2 C，对作为现有构造的标准构造，说明有关变更绝缘膜构造时降低液晶驱动电压的效果。

图 2 A 是表示为了验证驱动电压降低效果而使用的构造图。在图 2 A 中，如给像素电极与共用信号电极之间施加电压，液晶层对应于所加电压显示不同的光学特性，使透射率变化。

图 2 B 是表示实际上电压加到像素电极与共用信号电极之间时的透射率变化的一个例子。

在本实施例中，作为液晶的显示方式，由于使用常黑方式，所以施加电压为 0 V 时，透射率大致为 0，一提高施加电压，透射率就徐徐上升，一定的电压值，例如构造（A）的情况下为 V_A ，构造（B）的情况下为 V_B ，都达到透射率峰值 T_{MAX} 。

在液晶显示装置中，由于在 0 V 到提供透射率峰 T_{MAX} 的电压之间驱动液晶，减小提供上述透射率峰 T_{MAX} 的电压，就可能降低液晶的驱动电压。

在这里，就构造（A）和构造（B）来说，像素电极上所配置的绝缘膜的构造不同。构造（A）是配置 $\varepsilon = 6.7$ 的氮化硅膜 350 nm 的标准

构造, 构造 (B) 是叠层配置 $\varepsilon = 3.0$ 涂布型的有机绝缘膜 $0.6 \mu\text{m}$ 的构造。

比较两种构造的施加电压 - 透射率特性的话, 就可以知道, 对透射率的峰值表示大致上相同值, 透射率的值达到峰值的可加电压值, 构造 (B) 相对于构造 (A) 增大 1.2 倍左右。

这个现象, 起源于配置在像素电极上的绝缘膜, 即形成串联连接液晶层的电容的绝缘膜构造不同的缘故。

是由于叠层配置有机绝缘膜的构造 (B) 方电容减少, 引起大的电压下降, 只有该电压下降部分不能高效地将电压施加到液晶层上的缘故。

上述液晶的驱动电压值 (透射率成为峰的电压值), 差不多与图 1 A、1 B 所述的配线重叠部分的层间绝缘膜构造, 即形成信号配线寄生电容区域的绝缘膜构造 (本验证中相当于绝缘膜种类 (介电系数)、膜厚) 无关。

图 2 C 是表示对于标准构造, 在像素电极上也配置降低电容用的涂布型绝缘膜时标准电压值对有机绝缘膜的膜厚 x 的变化图。在这里, 所谓标准电压, 就定义为膜厚 x 不同的各构造透射率变成峰值的电压值对标准构造的透射率变成峰值的电压值之比。

可见随着有机绝缘膜进行膜厚化, 串联连接液晶层的电容减少, 电压下降增大, 标准的液晶驱动电压线性上升。

也就是, 关于液晶的驱动电压, 理想的是像素电极上配置的绝缘膜应尽可能用薄膜构成。作为降低驱动电压的对策最好是制作像素电极上不存在绝缘膜的构造。

并且, 图 2 A、2 B、2 C 中, 作为像素电极上配置的绝缘膜构造, 举例说明介电系数为 3.0 的有机绝缘膜, 但是例如用介电系数比 3.0 的绝缘膜来构成时, 图 2 C 中所示的直线斜度进一步增大, 结果, 可以推测将引起驱动电压更加上升。

相反, 由介电系数比 3.0 还要大的绝缘膜构成时, 直线的斜度将和缓, 很容易推测, 可以降低驱动电压。

本发明人验证后, 由以上两点可知, 仅在信号配线与共用信号电极的

重叠部分上重新配置以降低电容为目的的层间绝缘膜,采用像素电极上尽可能不配置绝缘膜的本发明构造,可见对现有的构造,就能够实现降低配线寄生电容和降低液晶驱动电压的两个方面。

根据以上见解,说明本发明的具体的实施例。

还有,在以下说明中所用的各个附图,SUB 1表示配置薄膜晶体管一侧的透明绝缘基板,TFT表示作为像素开关器件的薄膜晶体管,CSTG表示用于保证液晶的电压保持特性的积累电容,CL表示共用信号配线,CE表示共用信号电极,GE表示扫描信号电极,GL表示扫描信号配线,SI表示半导体层,NSI表示为了保证薄膜晶体管的源电极、漏电极与半导体层的接触而由掺入磷等制造的硅膜构成的电极,SD表示薄膜晶体管的源电极,PX表示像素电极,GI表示上述TFT的栅绝缘膜PAS表示薄膜晶体管表面保护膜,TH表示绝缘膜上开口的通孔,OIL 1表示以降低电容为目的的选择性形成的涂布型绝缘膜,BM表示遮光图形,CF表示滤色器,OC表示外涂膜,SUB 2表示滤色器侧的透明绝缘基板。

并且,ORI 1、2表示向列膜,POL 1、2表示偏振板,GTM表示扫描信号配线用端子,DTM表示图象信号配线用端子,CTM表示共用信号配线用端子,CB表示共用信号配线的总配线,SL表示密封材料,TC 1表示扫描信号配线和共用信号配线用端子的焊区电极,TC 2表示图象信号配线用DTM的焊区电极。

[实施例 1]

下面,参照图1~图16,说明本发明的液晶显示装置的实施例1。

实施例1的液晶显示装置是介以选择性形成的层间绝缘膜OIL 1,重叠图象信号配线DL和共用信号电极CE的构造。

图3是表示本发明液晶显示装置的实施例1的有源矩阵型液晶显示装置的TFT基板侧的单位像素平面图。

图4表示沿图3中的A-A'所示线的TFT基板SUB 1的剖面图,图5表示沿图3中的B-B'所示线的TFT基板SUB 1的剖面

图。

如图3所示,在本实施例1中,在由扫描信号配线GL和图象信号配线DL分开的区域,分别一个个形成薄膜晶体管TF T、C S T G、像素电极P X、共用信号电极C E,构成像素。

像素电极P X和共用信号电极C E的至少一部分,被分割成多个桩齿状或加工成矩阵状。

像素电极P X和共用信号电极C E的桩齿状电极部分沿x方向延伸,并与图象信号配线DL的延伸方向一致。

在本实施例1中,作为薄膜晶体管TF T,采用反交叉型的薄膜晶体管。栅电极GE上施加薄膜晶体管TF T的阈值以上的电压时,半导体层S I变成导通状态,成为薄膜晶体管TF T的源电极、漏电极的图象信号电极S D间变成导通。此时,加到图象信号配线DL上的电压传送到像素电极P X。

栅电极GE的电压,在薄膜晶体管阈值电压以下时,成为薄膜晶体管TF T的源电极漏电极的图象信号电极S D间变成绝缘,因而加到图象信号电极S D的电压不会传递到像素电极P X,当图象信号电极S D为导通状态时就保持传递到的电压。

为了保证液晶的电压特性,在像素电极P X与共用信号配线CL之间,介以栅绝缘膜GI,形成并联连接液晶的积累电容C S T G。

在本实施例1中,在像素区域的周围部分,介以选择性形成的涂布型绝缘膜O I L 1,在x方向形成并行设置的共用信号电极C E,使其覆盖并重叠图象信号配线DL上,通过对TF T表面保护膜P A S、栅绝缘膜GI用合并蚀刻开口的通孔TH,与用扫描信号配线GL同一步骤,同一材料形成的共用信号配线CL电连接起来。

仿效图象信号配线DL的图形,选择性形成涂布型绝缘膜O I L 1的图形形状,使其覆盖上述图象信号配线DL。

并且,本实施例1中,像素电极P X照样使成为薄膜晶体管TF T的源电极漏电极的图象信号电极S D的一方进行延伸形成,照样使图象信号电极S D的另一方延伸并形成图象信号配线DL。

根据本实施例1，在图象信号配线DL上重叠有共用信号电极CE的区域上，仿效共用信号电极CE的图形选择性形成涂布型绝缘膜OIL1时，不会招致液晶驱动电压的上升，并且可以降低图象信号配线DL与共用信号电极CE之间发生产生的寄生电容。例如，作为涂布型绝缘膜OIL1，采用介电系数3.0的材料，设膜厚为 $0.6\mu\text{m}$ 时，图象信号配线DL与共用信号电极CE之间的电容将减少到不形成涂布型绝缘膜OIL1时的约 $1/3$ 。

其结果是，即使重叠配线时，也能防止因信号延迟而引起的信号波形衰减，不会造成图象质量下降，可以提供高图象质量的液晶板。

并且，如上所述，关于像素电极PX上配置的绝缘膜虽然成为引起电压下降的重要因素，但是在本实施例1中选择性形成涂布型绝缘膜OIL1，而在像素电极PX上不存在涂布型绝缘膜OIL1的构造。所以，并不增加成为引起电压下降重要因素的绝缘膜。

其结果，可以防止驱动电压的上升。

采用在图象信号配线DL上重叠共用信号电极CE使其覆盖涂布型绝缘膜OIL1的办法，对上述图象信号配线DL的电场进行有效屏蔽，可以抑制邻接的像素电极PX侧漏电。

根据本实施例1，由于涂布型绝缘膜OIL1的被覆效果，能够被覆位于氮化硅膜上的裂纹、针孔等缺陷，图象信号配线DL上附着部分的被覆不良等，并且能够防止图象信号配线DL与共用信号电极CE间的绝缘不好而引起的短路不良。

并且，因为能够防止加工最上层共用信号电极CE时的蚀刻液通过上述不良部分到达图象信号配线DL表面，所以可以防止电极或配线受溶解。

像素电极PX上形成涂布型绝缘膜OIL1时，引起驱动电压的上升的问题，图2A、2B、2C中已经说明。

其一方面，也可以对不依赖于驱动电压的区域，即，扫描信号配线GL、图象信号配线DL和不存在薄膜晶体管TFT的区域等，不存在像素电极PX的区域形成涂布型绝缘膜OIL1。

在这种情况下，除降低图象信号配线DL、共用信号电极CE间寄生电容的效果外，由于涂布型绝缘膜OIL1的被覆效果，不仅作为图象信号配线DL，而且存在于下层的电极、配线等作为保护膜的功能。

因此，具体点说，能够防止在涂布型绝缘膜OIL1上加工共用信号电极CE时，随着从TFT表面保护膜PAS和栅绝缘膜GI的缺陷部分沾染腐蚀液而发生的图象信号电极DE、进而扫描信号配线GL、栅电极GE、共用信号配线CL的溶解断线。

并且，能够防止随着下层配线材料的一部分从其缺陷部分流向液晶内部，使液晶的电-光特性受影响而发生的液晶显示装置的图象质量下降。

但是，如上述的那样，对于导致驱动电压上升的像素电极PX上和扫描信号或图象信号的端子露出部分和连接共用信号电极CE于共用信号配线CL的通孔TH部分，则不可以形成涂布型绝缘膜OIL1。

如上述的那样，在本实施例1中，涂布型绝缘膜OIL1的图形形状，仿效图象信号配线DL的图形选择性地形成。

如图4所示，将图象信号配线DL的图形宽度定义为 $WDL \mu m$ ，重叠部分仿效图象信号配线DL图形选择性形成的涂布型绝缘膜OIL1的图形宽度为 $WISO1 \mu m$ 、共用信号电极CE的图形宽度为 $WCOM1 \mu m$ 。

至于这些图形的宽度，需要考虑上述图象信号配线的电场屏蔽效果、配线的寄生电容降低效果和光刻步骤中的图形配合精度及加工尺寸精度来进行设计。

关于图象信号配线的电场屏蔽效果，当 $WDL < WCOM1$ 成立，关于配线的寄生电容降低效果 $WDL < WISO1$ 成立的时候，可以得到大的效果。使 $WISO1$ 对 WDL 减小，即，即使将图象信号配线DL作成超出涂布型绝缘膜OIL1图形的构造的情况下，与涂布型绝缘膜OIL1的重叠部分也得到降低寄生电容的效果。

但是，在图象信号配线DL超出涂布型绝缘膜OIL1的部分，就该产生寄生电容，因而不理想。

进而，如图4中所示的实施例1那样，若设定 $WISO1 < WCOM$

1, 重叠形成共用信号电极CE图形, 使之也覆盖选择性形成的涂布型绝缘膜OIL1图形的侧面, 则与全面下层涂布型绝缘膜的现有构造比较, 可以抑制涂布型绝缘膜中的电场发散。

为了进一步提高电场屏蔽效果, 可以使该部分共用信号电极CE的图形宽度WCOM1缩小, 可以提高该部分像素孔径率。

所以, 为获得最大的效果起见, 如图4中所示的实施例1, 应该是

$$WDL < WIS01 < WCOM1$$

$$WDL > 0$$

成立的情况。

并且, 在本实施例1中, 随着选择形成涂布型绝缘膜OIL1, 就会产生新涂布型绝缘膜OIL1图形台阶差。一般大家都知道, 这种台阶差部分容易诱发上层取向膜的涂布不良、由变成为液晶取向进行搓条时的阴暗区域而引起液晶初始取向不良、液晶开关异常(畴)等的图象质量不良的问题。166

并且, 如图4所示的实施例1中, 由于是涂布型绝缘膜OIL1的台阶差收藏在图7中后述的自身遮光区域(共用信号电极CE的图形宽度WCOM1)内的构造($WIS01 < WCOM1$), 所以像素的开口部分不存在涂布型绝缘膜OIL1的台阶差。

因此, 即使选择性形成涂布型绝缘膜OIL1的情况下, 也能防止台阶差部分图象质量不佳。

在本实施例1中, 例如, 设定图象信号配线DL的宽度WDL为6 μ m, WIS01为12 μ m, WCOM1为18 μ m。

另外, 在本实施例1中, 关于单位像素的桩齿状电极的分割数, 附图上像素电极PX为2条, 共用信号电极也不可重叠部分为3条, 但可以变更分割数而不管这个范围。

图6是如图4所示实施例1中变更共用信号电极CE图形形状的构造, 沿实施例1的A-A'所示线的剖面图。

与图4的构造比较, 图象信号配线DL的屏蔽效果稍差以及液晶取向方面, 变得容易受选择性形成的涂布型绝缘膜OIL1所产生的台阶差

部分的影响，而共用信号电极CE不需要附着覆盖式跨过涂布型绝缘膜OIL1的图形台阶差，因而有关共用信号电极CE的断线可能保持冗余。

在本实施例1的情况下，图4中上述的图形宽度相互关系，变为：

$$WDL < WCOM1 < WISO1$$

$$WDL > 0$$

图7为包括沿图3中A-A'所示线的TFT基板SUB1、滤色器SUB2的剖面图。

薄膜晶体管TFT所配置的一侧的透明绝缘基板SUB1称之为TFT基板，介于液晶LC与该TFT基板对向配置的对向侧的透明绝缘基板SUB2。

如图7所示，CF基板在其液晶层LC一侧的表面，首先，划分各像素区域，形成遮光图形BM，在实际上决定该遮光图形BM的像素区域的开口部分形成滤色器CF。而且，覆盖遮光图形BM和滤色器CF，例如形成由树脂膜构成的外涂膜OC，该外涂膜OC的上面形成取向膜ORI1。

在TFT基板、CF基板的各自外侧面（与液晶层LC侧面相反的面）上形成偏振板POL1、POL2。

在本实施例1中，采用像素电极PX与共用信号电极CE之间，不发生与透明绝缘基板SUB1大致平行分量的电场时，进行黑显示的常黑方式的构造。

常黑方式可由液晶的特性（在本实施例1中，例如正，像素电极PX与共用信号电极CE之间的电场方向、取向膜ORI1的搓条方向、偏振板POL的偏振透射轴方向）进行设定。

如采用常黑方式，则在与透明绝缘基板SUB1大致垂直方向发生电场，在几乎不发生大致平行分量电场的共用信号电极CE的正上方（图7中示出的C区域），作为共用信号电极CE，即使采用例如氧化铟锡（TIO）或氧化铟锌（IZO）或氧化铟锑（IGO）等的氧化铟系透明导电膜时，也应进行黑显示，共用信号电极CE本身作为遮住共用

信号配线C L附近驱动液晶电场产生的光泄漏的遮光膜,已经有自身遮光的功能。

因此,在图象信号配线D L上,就不需要黑矩阵B M,因而可以增大该部分的孔径率。

并且,至于透明绝缘基板S U B 2对透明绝缘基板S U B的位置重合,由于不需要对共用信号配线C L的并行方向(x方向)的重合,所以对重合的偏差有裕度大的优点。

在本实施例1中,只是在扫描信号配线G L和薄膜晶体管T F T上设置黑矩阵B M。

图7中虽然没有示出来,但在本实施例1中,仅仅在扫描信号配线G L和薄膜晶体管T F T上设置黑矩阵B M。

在本实施例1中,已说明了常黑方式构造的液晶显示装置。但是,实施例1也适用于常白方式的构造。这时,若共用信号电极C E,例如A I等的金属或其合金之类,制成不透明导电层,就可以具有作为上述自身遮光膜的功能。

图8是实施例1方面,应用多道畴方式的构造的实施例1的单位像素平面图,具体点说,在图3所示的实施例1中,就是像素电极P X和共用信号电极C E上设置弯曲部分。

在这里,所谓多道畴方式,就是要在液晶蔓延方向发生的电场(横向电场),形成与各像素区域内横向电场的方向不同的区域,要是使各区域液晶分子的扭转方向相反(图8中的L C 1、L C 2),例如,就有从左到右分别看见的情况,附加发生显示区域的着色差相抵消的效果。

具体点说,在图8中,在一个方向延伸,对上述一个方向倾斜角度(P型液晶中,使取向膜O R I 1的搓条方向与图象信号配线D L的方向一致时,相当为 $5 \sim 40^\circ$ 的范围)使在与其交差的方向并行设置的带状像素电极P X和共用信号电极C E延伸以后,除反复弯曲角度(-2θ)进行延伸形成锯齿状图形以外,可以带来上述多道畴方式的效果。

另外,在本实施例1中,像素电极P X和共用信号电极C E虽然是在图8中的y方向延伸形成,但是在图8中的x方向使其延伸,对此设置

弯曲部分，也可以获得多道畴的效果。

根据本实施例1，如果变更像素电极P X和共用信号电极C E的图形形状，就可以获得实施例1所示的降低寄生电容的效果，同时也获得多道畴的效果。

图9是在图3所示实施例1中，变更共用信号配线C L配置的构造在实施例1的单位像素平面图。在上述图的实施例1中，要形成共用信号配线C L使其通过像素区域的大约中央，而如本实施例1一样，接近扫描信号配线G L一侧进行配置也行。

图10是在图3所示的实施例1中，用透明导电膜形成像素电极P X的构造在实施例1中的单位像素平面图。

在图3的实施例1中，照样使图象信号电极S D的一方延伸形成像素电极P X，必然地，用构成图象信号电极S D、图象信号配线D L的金属配线材料进行形成。

象实施例1那样，像素电极P X为透明是，由于该部分透过光，为了提高进行白显示时的最大透射率，比像素电极P X由金属等不透明材料构成的情况，能够显示得更明亮。

这时，如图7中所述，没有外加电压时，液晶分子保持初始取向状态，构成偏振板的配置（设为常黑方式）在该状态下使其黑显示，即使像素电极P X变成透明，该部分也不透光，获得优质的黑显示。

因此，一面确保足够的对比度，一面能提高最大透射率。但是，这时，需要重新形成用于形成像素电极P X的透明导电膜和制作图形步骤。

下面，说明有关本发明的基板端部形状、电路和端部形状。

图11是表示本发明实施例1的有源矩阵型液晶显示装置的电路示意图。

图12A、12B是本发明实施例1的有源矩阵型液晶显示装置的基板端部的剖面典型图，图12A是扫描信号配线用端子G T M所配置的一侧端部，图12B是液晶封入口所配置的一侧端部的典型图。

如图11的电路所示，沿x方向延伸，沿y方向并行设置的上述各扫描信号配线G L上介以扫描信号配线用端子G T M，已经由垂直扫描电

路顺次供给扫描信号（电压信号）。

沿扫描信号配线G L配置的各像素区域的薄膜晶体管T F T由上述扫描信号进行驱动。

与该扫描信号配合，从图象信号驱动电路通过图象信号配线用端子D T M，将图象信号提供给沿 y 方向延伸，沿 x 方向并行设置的各图象信号配线D L。

该图象信号通过各像素区域的上述薄膜晶体管T F T，加到像素电极P X上。

在各像素区域，通过共用信号配线用端子C T M，从共用信号配线的总配线C B分支的对向电压，施加到与像素电极P X同时形成的共用信号电极C E上，使这些像素电极P X与共用信号电极C E之间发生电场。

由该电场内，对透明绝缘基板S U B 1具有支配性的平行分量电场，对液晶的光透射率进行控制的构造。

在图1 1或图1 2 A、1 2 B中，各个像素区域中示出的各符号R、G、B分别表示在各个像素区域形成了红色用滤色器、绿色用滤色器和兰色用滤色器。

T F T基板（S U B 1）对C F基板（S U B 2）的固定如图1 2 A、1 2 B所示，用C F基板（S U B 2）周围形成的密封材料完成，该密封材料S L也具有用于将液晶封入透明绝缘基板S U B 1、S U B 2之间的密封材料的功能。

该密封材料S L的外侧，位于T F T基板（S U B 1）的边缘，在未以滤色器基片覆盖的区域上，分别形成扫描信号配线用端子G T M、图象信号配线用端子D T M和共用信号配线用端子C T M。

图1 2 A、1 2 B中，这里举例示出扫描信号配线G L用端子G T M。各端子介以粘合剂中分散导电粒子的各向异性导电膜，采用T C P（TAPE CARRIER PACKAGE：带载封装）或C O G（CHIP ON GLASS：玻板基芯片）连接方式，与图1 1中所述的外部驱动电路连接。

还有，在该密封材料S L的一部分（图1 2 A、1 2 B中下侧）具有附图未示出的液晶封入口，从此口封入液晶后，用液晶密封材料进行密

封。

图1 3 A、1 3 B是本发明实施例1的有源矩阵型液晶显示装置的扫描部分的重要部分平面图1 3 A，和图1 3 B是沿A - A'所示线的图1 3 A剖面图。

图1 4 A、1 4 B是图象信号配线用端子D T M部分的重要部分平面图1 4 A，和图1 4 B是沿A - A'所示线的图1 4 A剖面图。

如图1 3 A、1 3 B所示，作为扫描信号配线用端子G T M，首先，在透明绝缘基板S U B 1上的扫描信号配线用端子形成区域上形成扫描信号配线G L的延伸部分。

接着，覆盖扫描信号配线G L，顺次层叠栅绝缘膜G I和薄膜晶体管T F T的表面保护膜P A S，借助于这些栅绝缘膜G I和表面保护膜P A S中设置的通孔T H，露出扫描信号配线G L伸出的端部的一部分，在这里，要形成端子连接用的焊区电极T C 1使其覆盖扫描信号配线G L伸出材料的端部。

端子连接用的焊区电极T C 1，用形成共用信号电极C E时同样的透明导电膜材料，在同一步骤形成。

按照以上办法，就形成扫描信号配线用端子G T M。

一般，液晶显示装置的端子露出部分，不是金属材料，而是由耐药性、抗蚀性优良的透明导电膜材料构成，然而在本实施例1中，扫描信号配线用端子G T M用抗蚀性优良的透明导电膜材料构成，也能充分确保露出端子部分的可靠性。

并且，在本实施例1中，扫描信号配线G L和共用信号配线C L用同一材料、同一步骤中形成，至于共用信号配线用端子C T M，也用扫描信号配线G L用端子G T M同一材料，在同一步骤中形成，所以必然地是同样的构造。

这时，如图1 1中所述，共用信号配线用端子C T M与扫描信号配线用端子G T M成相反方向引出来。。

图象信号配线用端子D T M部分，如图1 4 A、1 4 B所示，首先，透明绝缘基板S U B 1上形成栅绝缘膜G I以后，在形成图象信号配线

用端子D T M的区域形成图象信号配线D L的延伸部分。

然后,形成薄膜晶体管T F T的表面保护膜P A S,下成图象信号配线用端子D T M以后,在后述的形成端子连接用的焊区电极T C 2的区域一部分中打开通孔T H。

接着,端子连接用的焊区电极T C 2,利用形成共用信号电极C E时同样的透明导电膜材料,在同一步骤形成之。

该焊区T C 2要形成使其覆盖由通孔T H产生的图象信号配线D L端部的露出部分,通过通孔T H,与图象信号配线D L进行电连接。

若采用本构造,图象信号配线用端子D T M也与扫描信号配线用端子G T M同样,用耐湿性、耐药性、抗蚀性都优良的透明导电膜材料来构成,因此可以充分确保露出端子部分的可靠性。

下面,使用图1 5和图1 6 A ~ 1 6 F',说明实施例1的形成方法具体例。

图1 5是表示用于实现本发明实施例1的工艺流程图。图1 6 A ~ 1 6 F是按照图1 5的工艺流程规则制作T F T基板时沿上述图3中以A - A'和图1 6 A' ~ 1 6 F'中以B - B'示出线的剖面图。关于实施例1,具体点说,经过(A) ~ (F)等6个阶段的光刻步骤,完成T F T基板S U B 1。

以下,按步骤顺序进行说明。

步骤(A)

预备透明绝缘基板S U B 1,在其全区域表面上,例如用溅射法形成C r膜为1 0 0 ~ 5 0 0 nm,较好为1 5 0 ~ 3 5 0 nm。

接着,利用光刻技术,选择性蚀刻上述C r膜,在象素区域内形成共用信号电极C E、扫描信号配线G L和共用信号配线C L。

并且,图1 6 A ~ 1 6 F'中未示出,然而在扫描信号配线用端子G T M形成区域形成扫描信号配线G L的延伸部分,在共用信号配线用端子C T M形成区域形成共用信号配线C L的延伸部分。

步骤(B)

在透明绝缘基板S U B 1整个表面上,例如用等离子体C V D法,形

成成为栅绝缘膜G I 的氮化硅膜为200 ~ 700 nm 左右, 较好为300 ~ 500 nm 的膜厚。

进而, 在该栅绝缘膜G I 的整个表面上, 用等离子体CVD法, 顺次层叠非晶硅膜为50 ~ 300 nm, 较好100 ~ 200 nm 的膜厚和作为n型杂质掺入磷的非晶硅膜为10 ~ 100 nm, 较好20 ~ 60 nm 的膜厚。

接着, 利用光刻技术, 蚀刻上述非晶硅膜, 象素区域内形成薄膜晶体管TFT的半导体层S I。

步骤(C)

在透明绝缘基板SUB 1 的整个表面上, 例如用溅射法, 形成Cr膜为100 ~ 500 nm, 较好为150 ~ 350 nm。

接着, 利用光刻技术, 蚀刻上述Cr膜, 在象素区域内, 使成为薄膜晶体管TFT的源电极漏电极的图象信号电极SD和图象信号电极SD照样延伸形成的象素电极PX和形成作为上述图象信号电极SD的延伸部分的图象信号配线DL。

并且, 虽然图16A ~ 16F' 中未示出, 而在图象信号配线DL用端子DTM形成区域上形成图象信号配线DL的延伸部分。

而后, 以蚀刻Cr膜后的图形作为掩模, 蚀刻掺入磷作为n型杂质的非晶硅膜。

象素电极PX的一部分介以栅绝缘膜G I, 在共用信号配线CL间形成积累电容CSTG。

步骤(D)

在透明绝缘基板SUB 1 整个表面上, 例如用等离子体CVD法, 形成成为薄膜晶体管TFT的表面保护膜PAS的氮化硅膜为200 ~ 900 nm左右, 较好为300 ~ 500 nm 的膜厚。

接着, 利用光刻技术, 蚀刻表面保护膜PAS和位于表面保护膜PAS的下层的栅绝缘膜G I, 在象素区域内形成用于露出共用信号配线CL一部分的通孔TH。

与此同时, 分别在扫描信号配线用端子GTM形成区域形成用于使扫

描信号配线G L的延伸部分露出的通孔T H、在共用信号配线用端子C T M形成区域形成用于使共用信号配线C L的延伸部分露出的通孔T H、及在图象信号配线用端子D T M形成区域形成用于露出图象信号配线D L的延伸部分的通孔T H。

步骤(E)

在透明绝缘基板S U B 1整个表面上,例如用旋涂法,涂布聚酰亚胺系、丙烯酸系聚合物、环氧系聚合物、联苯环丁烯系聚合物等种种有机系列树脂或有机溶剂中含有可溶性S i的无机聚合物,例如由S O G膜等绝缘膜构成的绝缘膜O I L 1,膜厚为 $0.5\mu\text{m}\sim 4\mu\text{m}$,较好为 $0.5\mu\text{m}\sim 1.5\mu\text{m}$ 。

接着,利用光刻技术,选择性形成涂布型绝缘膜。选择形成的区域,作为图象信号配线D L与由后述步骤(G)形成的透明导电膜构成的共用信号电极C E重叠配置区域的至少一部分。

但是,像素区域内,有关在像素电极P X上和为电连接由在步骤(G)形成的透明导电膜构成的共用信号电极C E和共用信号配线C L而形成的通孔T H部分、在扫描信号配线用端子G T M形成区域上用于使扫描信号配线G L的延伸部分露出的通孔T H部分、在共用信号配线用端子C T M形成区域上用于使共用信号配线C L的延伸部分露出的通孔T H部分、及在图象信号配线用端子D T M形成区域上使图象信号配线D L的延伸部分露出的通孔T H部分,至少不配置绝缘膜O I L 1。

步骤(F)

在透明绝缘基板S U B 1的整个表面上,,例如用溅射法,形成作为透明导电膜的I T O膜为 $50\sim 300\text{nm}$,较好为 $70\sim 200\text{nm}$ 。

接着,利用光刻技术,蚀刻I T O膜,并在像素区域内,通过通孔T H形成连接共用信号配线C L的共用信号电极C E。

将共用信号电极C E的一部分,介以选择形成作为层间绝缘膜的涂布型绝缘膜O I L 1,配置成与图象信号配线D L重叠。

虽然图1 6 A ~ 1 6 F' 中未示出,而在扫描信号配线用端子G T M形成区域和共用信号配线用端子C T M形成区域上分别形成扫描信号配

线用端子G T M用和共用信号配线用端子C T M用的焊区电极T C 1。

图象信号配线用端子D T M形成区域上，形成图象信号配线用端子D T M用焊区电极T C 2。

通过以上示出的步骤，完成T F T基板一侧构造。

另一方面，在C F基板一侧，形成用染色法制作的滤色器C F和由C r系或有机材料构成的遮光图形B M。

而后，形成将内存平坦化层的外涂膜，贴合T F T基板和C F基板，其间封入液晶层L C，两基板的外侧配置偏振板P O L 1、P O L 2，就成为液晶显示装置。

在本实施例1中，作为涂布型绝缘膜O I L 1，虽然使用光成象形成型的绝缘膜，但是也可以使用光刻步骤，用蚀刻法形成涂布型绝缘膜O I L 1的图形。

例如，作为涂布型绝缘膜O I L 1，也可以使用热硬化型的绝缘膜，采用利用氧与反应全体的干式蚀刻法形成图形。

这时，光刻步骤中所用的光刻胶的膜厚，考虑到干式蚀刻造成的膜厚减少部分，就需要膜厚厚些。

[实施例 2]

下面，参照图1 7到图2 1，说明本发明液晶显示装置的实施例2。

从图1 7到图2 1中，对于与上述实施例1相同的构成要素给予同样的符号，并省略重复说明。

图1 7是表示本发明实施例2的有源矩阵型液晶显示装置的单位象素平面图。

图1 8是以图1 7中B - B'所示线的剖面图。与上述实施例1不同点就是，不仅对于图象信号配线D L，而且对于扫描信号配线G L制作与共用信号电极C E重叠的构造。

具体点说，降低电容用的涂布型绝缘膜O I L 1的图形形状仿效图象信号配线D L和扫描信号配线G L的图形形状进行选择形成，并且在象素电极P X上不配置有涂布型绝缘膜O I L 1。

所以, 在本实施例2的方面, 也可以降低图象信号配线DL和扫描信号配线GL的寄生电容, 可以防止配线的信号延迟和避免液晶驱动电压的上升。

并且, 依靠涂布型绝缘膜OIL1填埋、被覆效果, 也同样可以确保图象信号配线DL和在扫描信号配线GL与共用信号电极CE之间的重叠部分绝缘性, 以及防止加工最上层共用信号电极CE时的蚀刻液通过上述不良部分到达图象信号配线DL, 进而到达扫描信号配线GL表面。

如定义扫描信号配线GL的图象宽度为 $WGL \mu m$ 、与扫描信号配线GL重叠部分上仿效扫描信号配线GL的图形形状并选择性形成的涂布型绝缘膜OIL1的图象宽度为 $WIS02 \mu m$ 、共用信号电极CE的图象宽度为 $WCOM2 \mu m$ 的话, 那么从图3到图6中有关上述的实施例1说明的那样, 为了充分得到扫描信号配线GL的电场屏蔽效果和降低扫描信号配线GL寄生电容的效果, 在本实施例2中, 对扫描信号配线GL与共用信号电极CE的重叠部分, 也需要设定各图象宽度使得

$$WGL < WIS02 < WCOM2$$

$$WGL > 0$$

关系成立。

进而, 要求在涂布型绝缘膜OIL1图形端部的共用信号电极CE的断线冗余时, 需要设定:

$$WGL < WCOM2 < WIS02$$

$$WGL > 0$$

关系成立。

图19是考虑到共用信号电极CE的断线冗余, 变更了共用信号电极CE的图形形状后($WCOM2 < WIS02$), 沿实施例2中以B-B'所示线的剖面图。

规定上述构造, 不但对图象信号配线DL上, 而且对扫描信号配线GL上来说, 也都省略黑矩阵BM, 因而大幅度提高透明绝缘基板SUB2对透明绝缘基板SUB1的位置重合裕度, 可以提高该部分象素的孔径率。

并且,不但在 y 方向而且也在 x 方向延伸,配置矩阵状共用信号电极 C E,因此也能大幅度地降低共用信号电极 C E 本身的配线电阻。

在实施例 2 中,图 2 0 是在与共用信号电极 C E 相同层延伸共用信号电极 C E 而形成共用信号配线 C L 的构造的实施例 2 的单位像素平面图。

图 2 1 是沿图 2 0 中 B - B' 所示线的剖面图。

在本实施例 2 中,是借助于上述矩阵式配置,利用可以大幅度降低共用信号电极 C E 本身配线电阻的构造。

特别设置用于减少配线电阻的共用信号配线 C L,因而能够提高该部分的孔径率。

进而,无须通过通孔 T H 连接共用信号配线 C L 和共用信号电极 C E,因而该部分的成品率也能提高。

在本实施例 2 中,用 I T O 等的透明导电膜形成兼用共用信号配线 C L 的共用信号电极 C E,在要求共用信号配线 C L 更加成为低电阻化的情况下,也可以使用 A I 等金属或合金膜,代替透明导电膜。

[实施例 3]

下面,参照图 2 2 ~ 图 3 7,说明本发明液晶显示装置的实施例 3。

从图 2 2 到图 3 7 中,对与上述实施例 1 相同的构成要素,给予同样的符号并省略重复说明。在实施例 3 中,对存在图象信号配线 D L 或扫描信号配线 G L 与上述共用信号电极 C E 的重叠部分的层间绝缘膜的构造,也包括应用例的变化,说明选择性除去像素电极 P X 上绝缘膜的构造的实施例。

图 2 2 是本发明实施例 3 的基本有源矩阵型液晶显示装置的单位像素平面图。

图 2 3 是沿图 2 2 中 A - A' 所示线的剖面图,图 2 4 是沿图 2 2 中 B - B' 所示线的剖面图。

本实施例 3 是将图象信号配线 D L 和扫描信号配线 G L 与共用信号电极 C E 重叠的实施例 2 中,除像素电极 P X 上和电极配线连接用通孔 T

H和端子连接用的露出部分以外，大体上整个基板上形成降低电容用的涂布型绝缘膜O I L 1的实施例。

换句话说，是关于上述重叠部分，仿效上述像素电极P X的图形形状，选择性除去像素电极P X上的涂布型绝缘膜O I L 1的构造。至于由配线引起的电场屏蔽效果、配线的寄生电容降低效果、液晶驱动电压上升的抑制效果，都与实施例2同样。

在本实施例3中，大体上在整个基板上形成涂布型绝缘膜O I L 1，因而即使栅绝缘膜G I、薄膜晶体管T F T的表面保护膜P A S上存在针孔、裂纹或台阶差跨越部分的粘接不良等的不良部分时，也可以扩大埋入涂布型绝缘膜O I L 1和被覆效果的受益区域。

并且，可以防止加工最上层共用信号电极C E时的蚀刻液，通过上述不良部分到达下层电极或配线表面，因而也能扩大可以防止电极或配线溶解的区域。如图2 4所示，通过通孔T H，将共用信号配线C L和共用信号电极C E连接起来。

在本实施例3中，涂布型绝缘膜O I L 1的通孔T H孔径也比一并加工的薄膜晶体管的表面保护膜P A S和栅绝缘膜G I的孔径小。这是因为共用信号电极C E降低了跨越通孔T H端部台阶差时的断线不良的缘故。

一并加工薄膜晶体管的表面保护膜P A S和栅绝缘膜G I形成的通孔T H将埋入涂布型绝缘膜O I L 1之中，因此最后的通孔T H端部台阶差就应由涂布型绝缘膜O I L 1的形状决定。

本实施例3中，作为涂布型绝缘膜O I L 1，采用光成象型的材料。

因此，通孔T H端部的台阶差和缓，可以实现具有坡度小局面的形状，结果，跨越共用信号电极C E台阶差变得容易起来，可以降低断线的不良部分。

并且，本实施例3中，仿效上述像素电极P X图形形状选择性除去的涂布型绝缘膜O I L 1图形宽度W I S 0 3 μm 要比上述像素电极P X图象宽度W P X μm 窄 ($W I S 0 3 < W P X$)。

因此，随选择除去的涂布型绝缘膜O I L 1图形端部产生的台阶差部

分就等于收藏到象素电极P X图形内，因而可以防止上述台阶差部分的上层取向膜的涂布不良、液晶初始取向不良、液晶开关异常（畴）等的图象质量不佳。

图2 5是关于图2 3中所示的实施例3，变更绝缘膜O I L 1图形形状的构造，沿实施例3里的A - A'所示线的剖面图。当由绝缘膜O I L 1图形端部的台阶造成图象质量下降的影响可以忽略时，如本实施例3的那样，也可以相对于象素电极P X的宽度W P X扩大绝缘膜O I L 1图形宽度W I S O 3 ($W I S O 3 > W P X$)。

作为实施例3的第1应用例，图2 6是选择性使象素电极P X上的涂布型绝缘膜O I L 1薄膜化的构造沿实施例3的A - A'所示线的剖面图。

在单位象素的平面图方面，构造与图2 2类似。

具体点说，就是使图2 2中涂布型绝缘膜O I L 1的通孔T H图形部分薄膜化后的构造。

本实施例3是，在象素电极P X上，使不引起液晶驱动电压显著上升程度的涂布型绝缘膜O I L 1膜厚进行薄膜化的剩余例子。因此，在象素电极P X上也可以被覆涂布型绝缘膜O I L 1进行保护，所以可以防止加工最上层共用信号电极C E时的蚀刻液通过薄膜晶体管T F T表面保护膜P A S的不良部分到达下层的象素电极P X表面，也能防止象素电极P X溶解。2 6 0

本实施例3中，作为选择性使绝缘膜O I L 1薄膜化的方法，具体点说有以下办法。

作为涂布型绝缘膜O I L 1，采用光成象形成型的绝缘膜时，例如，使用多级（gradation）光刻用的曝光掩模，或者是使用多个曝光掩模，多阶段调节绝缘膜O I L 1的曝光强度，通过使涂布型绝缘膜O I L 1对显影液的蚀刻特性起变化，就可以有选择地将一部分区域薄膜化。

任何情况下，对于通孔T H部分、用于连接端子的露出部分，都需要完全除去涂布型绝缘膜O I L 1，因此需要调节残留涂布型绝缘膜O I L 1的区域、薄膜化的区域、完全除去的区域。

并且,也可以利用光刻胶图形,经过二次光刻步骤,用蚀刻法形成涂布型绝缘膜O I L 1的图形。例如,作为涂布型绝缘膜O I L 1,也可以使用热硬化型的绝缘膜,通过用氧的反应气体的干式蚀刻法形成图形。

这时,光刻步骤中使用的光刻胶膜厚,需要考虑因干式蚀刻造成膜厚减少的部分而增加膜厚。

图27是作为实施例3的第2应用例,选择性除去像素电极上作为绝缘膜的T F T表面保护膜P A S本身的构造沿实施例3以A - A'所示线的剖面图。

至于单位像素的平面图,构造与图22类似。

具体点说,是把图22上的涂布型绝缘膜O I L 1图形部分替换成T F T的表面保护膜P A S。

本实施例3中,可以有选择地形成涂布型绝缘膜O I L 1。所以,就图象信号配线D L和扫描信号配线G L,与共用信号电极C E之间重叠部分的配线寄生电容的降低来说,在可能范围内与T F T表面保护膜P A S的加厚相对应。

具体点说,作为T F T的表面保护膜P A S,使用氮化硅膜($\varepsilon = 6.7$)。

按照本实施例3,关于现有的构造,在像素电极P X上对配线重叠部分选择性除去像素电极上存在的T F T表面保护膜P A S本身,因而对现有构造,不是抑制液晶驱动电压的上升,而进一步变成可以降低。

理由表述如下。

之所以成为引起液晶驱动电压的上升的要因,如以前所述是由于像素电极上存在的绝缘膜形成串行连接液晶的电容,并吸收加到共用信号电极C E与像素电极P X间的一部分电压的缘故。

本实施例3中,用现有构造选择性除去像素电极P X上存在的绝缘膜的话,就该在上述选择除去的区域上重新配置液晶层L C以代替绝缘膜。

对于现有构造中的驱动电压,决定在选择除去的构造中的驱动电压大小因素是,对选择性除去的区域上重新配置的液晶施加电压时从T F T基板(S U B 1)向C F基板(S U B 2)看去的液晶的介电系数值。

对重新配置的液晶施加电压时,从 TFT 基板 (SUB1) 向 CF 基板 (SUB2) 看去的介电系数值相对于选择除去的绝缘膜的介电系数高时,该区域的电容与现有构造中的电容相比就变大了,这部分可以减小选择除去的区域上的电压下降。

其结果,向液晶施加很有效的电压,从而减小了驱动电压。

所谓对重新配置的液晶施加电压之际从 TFT 基板 (SUB1) 向 CF 基板 (SUB2) 看去的液晶的介电系数值,就是液晶的 $\Delta\epsilon$ 为负时对液晶的导向偶极子(director)变成垂直方向的介电系数,而液晶的 $\Delta\epsilon$ 为正时,对液晶的导向偶极子变成平行方向的介电系数。

在这里,液晶的 $\Delta\epsilon$ 为负的时候,即使不对液晶施加电压的情况下,从 TFT 基板 (SUB1) 向 CF 基板 (SUB2) 看去的液晶的介电系数值,对液晶的导向偶极子变成垂直方向的介电系数值,然而液晶的 $\Delta\epsilon$ 为正的时候,不对液晶施加电压的情况下,从 TFT 基板 (SUB1) 向 CF 基板 (SUB2) 看去的液晶的介电系数,对液晶的导向偶极子变成垂直方向的介电系数。因此,一般,呈现出其介电系数比选择除去的氮化硅膜的值要小。

但是,加电压时,在选择性除去绝缘膜区域的液晶,对 TFT 基板 (SUB1) 产生垂直方向的电场。

随该电场选择性除去区域的大部分液晶,按照电场改变取向状态,液晶的导向偶极子对 TFT 基板 (SUB1) 转变成垂直状态。因此,对液晶加电压时,从 TFT 基板 (SUB1) 向 CF 基板 (SUB2) 看去的液晶的介电系数值,对液晶的导向偶极子转变成平行方向的介电系数值。

一般说,液晶的 $\Delta\epsilon$ 为负时对液晶的导向偶极子变成垂直方向的介电系数和液晶的 $\Delta\epsilon$ 为正时对液晶的导向偶极子变成平行方向的介电系数,对于氮化硅膜的介电系数值来说很大,因此实际上大部分情况下都能够降低驱动电压。

本实施例 3 中,对应用氮化硅膜作为选择除去的 TFT 基板表面保护膜 PAS 已作了说明,但本发明的效果并不限于此,例如,将比氮化硅

膜介电系数更小的氧化硅膜用作选择除去的绝缘膜的情况下，其效果将更显著。

下面，利用图2 8到图3 6 A ~ 3 6 E'，说明实施例3的第3应用例。具体点说，在图2 2到图2 5所示的实施例3中，说明有关利用选择性除去像素电极P X上形成的涂布型绝缘膜O I L 1图形，对下层的T F T表面保护膜P A S也选择性一并除去的构造。

本实施例3是一面可以降低配线寄生电容，而且一面降低液晶驱动电压的构造。

图2 8是选择性一并除去图2 2中涂布型绝缘膜O I L 1、T F T表面保护膜P A S时沿A - A'所示线的剖面图，图2 9是沿B - B'所示线的剖面图。

制作本构造时，可一并在一次光刻步骤中实行涂布型绝缘膜O I L 1图形加工、T F T表面保护膜P A S和栅绝缘膜G I的通孔T H加工，因而可省一次光刻步骤，并简化步骤。其结果，可提高生产率，并降低生产成本。

并且，对第1涂布型绝缘膜O I L 1图形，不会发生图形套合偏差就能够除去薄膜晶体管T F T的表面保护膜P A S和栅绝缘膜G I，因此像素电极P X上套合通孔T H部分、端子露出部分的的选择形成或选择除去图形的裕度部分尽可能小，可以扩大有助该部分像素孔径率的区域。

在本实施例3中，一并除去由涂布型绝缘膜O I L 1和T F T表面保护膜P A S构成的叠层膜，因此生成的叠层台阶差图形的高度变得更大，随台阶差产生的副作用也处于增大的趋向。

在本实施例3中，也设定仿效上述像素电极P X的图形形状选择性除去涂布型绝缘膜O I L 1的图形宽度 $W I S 0 3 \mu m$ 为比上述平行方向图形宽度 $W P X \mu m$ 窄($W I S 0 3 < W P X$)。

因此，由有选择一并除去的涂布型绝缘膜O I L 1、T F T表面保护膜P A S构成的叠层台阶差图形的端部产生的台阶差部分，就收藏到像素电极P X图形内，所以能够防止上述台阶差部分的上层取向膜的涂布不良、液晶初始取向不良、液晶开关异常(畴)等的图象质量不佳。

并且, 实施本方式的话, 即使随意形成配线重叠部分上降低电容用涂布型绝缘膜O I L 1的情况下, 对现有的构造也可以选择性除去像素电极P X上的绝缘膜, 因此可以进一步降低液晶的驱动电压。

图30是关于图28、图29所示的第3应用例, 变更绝缘膜O I L 1图形形状构造的实施例3里的单位像素平面图, 图31是沿图30中的A - A'所示线的剖面图。本实施例3中, 将选择性除去的涂布型绝缘膜O I L 1图形的开口部分, 配置成比图22大。

因此, 可以减少因涂布型绝缘膜O I L 1图形加工不良而引起的加工不良。

本实施例3中, 涂布型绝缘膜O I L 1图形端部的一方象收藏到共用信号电极图形内一样, 另一方象收藏到像素电极P X图形内一样进行配置, 因而可以防止一并选择除去的涂布型绝缘膜O I L 1和T F T表面保护膜P A S的叠层台阶差部分上的上层取向膜涂布不良、液晶初始取向不良、液晶的开关异常(畴)等的图象质量不佳。

本实施例3中, 一并除去作为液晶驱动电压上升重要原因的像素电极P X上绝缘膜, 使其像素电极P X表面露出。因此, 需要配置涂布型绝缘膜O I L 1图形和共用信号电极C E图形, 以便绝缘膜除去后形成的共用信号电极C E图形与像素电极P X图形重叠而且不会短路。

并且, 本实施例3中, 需要在露出的像素电极P X上形成并加工共用信号电极C E图形。

所以, 构成上层共用信号电极C E的导电膜材料对构成下层像素电极P X的导电膜材料, 就成为可以进行选择性蚀刻条件。

例如, 希望以Al或Al合金形成像素电极P X, 以透明导电膜形成共用信号电极C E时, 例如, 共用信号电极C E需要采用对Al的蚀刻速度小的草酸等弱酸, 可以蚀刻非晶的ITO、或IZO或IGO等。

当像素电极P X、共用信号电极C E一起由透明导电膜形成的情况下, 例如, 上层的共用信号电极C E采用蚀刻速度小的草酸等的弱酸可以蚀刻非晶的ITO、或IZO或IGO等, 下层的像素电极P X采用与上述非晶的ITO、或IZO或IGO相比, 蚀刻速度约小2个数量级的

多晶的 I T O、或 I Z O 或 I G O 等。

还有,对于共用信号电极 C E 加工时不露出象素电极 P X 的构造,具体点说,前面叙述的本发明实施例 1 和实施例 2 及实施例 3 之中的一部分实施例所述的构造例等,对构成象素电极 P X 和共用信号电极 C E 的导电膜材料没有特别限制。

图 3 2 A、3 2 B 是有关图 2 8 到图 3 2 A、3 2 B 中所示第 3 应用例的有源矩阵型液晶显示装置的基板端部剖面典型图。

图 3 3 A、3 3 B 分别表示扫描信号配线 G L 用端子 G T M 部分的重要部分平面图 3 3 A,和图 3 3 B 表示沿 A - A' 所示线的图 3 3 A 的剖面图;图 3 4 A、3 4 B 分别表示图象信号配线 D L 用端子 D T M 部分的重要部分平面图 3 4 A,和图 3 4 B 表示沿 A - A' 所示线的图 3 3 A 的剖面图。

图 3 2 A、3 2 B 到图 3 4 A、3 4 B 中示出了实施例 3 的平面图和剖面图,除选择性形成或除去的涂布型绝缘膜 O I L 1 有无以外的构造,都与实施例 1 中的图 1 2 到图 1 4 相同,因此说明省去。

下面,利用图 3 5 和图 3 6 A ~ 3 6 E',说明有关从图 2 8 到图 3 2 A、3 2 B 中所示的第 3 应用例的形成方法的具体例。

图 3 5 是表示用于实现有关图 2 8 到图 3 2 A、3 2 B 中所示的第 3 应用例的有源矩阵型液晶显示装置构造的工艺流程图。

图 3 6 A ~ 3 6 E 是按照图 3 5 的工艺流程规则制作 T F T 基板时沿图 2 2 上的 A - A',和图 3 6 A' ~ 3 6 E' 是沿 B - B' 所示线的剖面图。

在第 3 应用例中,具体点说,经过 (A) ~ (E) 共 5 个阶段的光刻步骤,完成 T F T 基板 S U B 1。

以下,按步骤顺序进行说明。

步骤 (A)

预备透明绝缘基板 S U B 1,在其全区域表面上,例如用溅射法,形成 C r 膜为 1 0 0 ~ 5 0 0 n m,较好为 1 5 0 ~ 3 5 0 n m。

接着,利用光刻技术,选择性蚀刻上述 C r 膜,在象素区域内形成共

用信号电极C E、扫描信号配线G L和共用信号配线C L。

并且，图1 6 A ~ 1 6 F' 中虽然没有示出，但是在扫描信号配线用端子G T M形成区域，分别形成扫描信号配线G L和共用信号配线C L的延伸部分。

步骤(B)

在透明绝缘基板S U B 1整个表面上，例如用等离子体C V D法，形成将变成栅绝缘膜G I的氮化硅膜为2 0 0 ~ 7 0 0 nm左右，较好为3 0 0 ~ 5 0 0 nm的膜厚。

进而，在该栅绝缘膜G I的整个表面上，用等离子体C V D法，顺序层叠非晶硅膜为5 0 ~ 3 0 0 nm，较好1 0 0 ~ 2 0 0 nm的膜厚和作为n型杂质掺入磷的非晶硅膜为1 0 ~ 1 0 0 nm，较好2 0 ~ 6 0 nm的膜厚。

接着，利用光刻技术，蚀刻上述非晶硅膜，在象素区域内形成薄膜晶体管T F T的半导体层S I。

步骤(C)

在透明绝缘基板S U B 1的整个表面上，例如用溅射法，形成C r膜为1 0 0 ~ 5 0 0 nm，较好为1 5 0 ~ 3 5 0 nm。

接着，利用光刻技术，蚀刻上述C r膜，在象素区域内，使成为薄膜晶体管T F T的源电极漏电极的图象信号电极S D和图象信号电极S D照样延伸并形成的象素电极P X和形成作为上述图象信号电极S D延伸部分的图象信号配线D L。

并且，图1 6 A ~ 1 6 F' 中虽然未示出，但是在图象信号配线D L用端子D T M形成区域上形成图象信号配线D L的延伸部分。

而后，以蚀刻C r膜后的图形作为掩模，蚀刻掺入磷作为n型杂质的非晶硅膜。

象素电极P X的一部分，介以栅绝缘膜G I，在共用信号配线C L间形成积累电容C S T G。

步骤(D)

在透明绝缘基板S U B 1整个表面上，例如用等离子体C V D法，形

成将成为薄膜晶体管 T F T 的表面保护膜 P A S 的氮化硅膜为 2 0 0 ~ 9 0 0 nm, 较好为 3 0 0 ~ 5 0 0 nm 的膜厚。

接着, 在透明绝缘基板 S U B 1 的整个表面上, 例如用旋涂法, 涂布聚酰亚胺系、丙烯酸系聚合物、环氧系聚合物、联苯环丁烯系聚合物等种种有机系列树脂或有机溶剂中含有可溶性 S i 的无机聚合物, 例如由 S O G 膜等绝缘膜构成的涂布型绝缘膜 O I L 1, 膜厚为 0.5 μ m ~ 4 μ m, 较好为 0.5 μ m ~ 1.5 μ m。

其次, 利用光刻技术, 选择性形成涂布型绝缘膜 O I L 1 图形。

选择形成的区域, 除像素区域内, 像素电极 P X 上和为电连接由在步骤 (E) 形成的透明导电膜构成的共用信号电极 C E 和共用信号配线 C L 而形成的通孔 T H 部分、在扫描信号配线用端子 G T M 形成区域上用于使扫描信号配线 G L 的延伸部分露出的通孔 T H 部分、在共用信号配线用端子 C T M 形成区域上用于使共用信号配线 C L 的延伸部分露出的通孔 T H 部分、及在图象信号配线用端子 D T M 形成区域上使图象信号配线 D L 的延伸部分露出的通孔 T H 部分以外, 大体上为基板整个面。

接着, 以上述选择形成的涂布型绝缘膜 O I L 1 图形为掩模, 一并蚀刻 T F T 表面保护膜 P A S 和位于表面保护膜 P A S 下的栅绝缘膜 G I, 并在像素区域内形成用于使像素电极 P X 表面露出的通孔 T H 和用于使共用信号配线 C L 的一部分露出的通孔 T H。

与此同时, 分别在扫描信号配线用端子 G T M 形成区域上形成用于使扫描信号配线 G L 的延伸部分露出的通孔 T H、在共用信号配线用端子 C T M 形成区域上形成用于使共用信号配线 C L 的延伸部分露出的通孔 T H、及在图象信号配线用端子 D T M 形成区域上形成用于使图象信号配线 D L 的延伸部分露出的通孔 T H。

步骤 (E)

在透明绝缘基板 S U B 1 整个表面上, 例如用溅射法, 形成作为透明导电膜的 I T O 膜为 5 0 ~ 3 0 0 nm, 较好为 7 0 ~ 2 0 0 nm。

接着, 利用光刻技术, 蚀刻 I T O 膜, 并在像素区域内, 通过通孔 T H 形成连接共用信号配线 C L 的共用信号电极 C E。

将共用信号电极CE的一部分，介以选择形成作为层间绝缘膜的涂布型绝缘膜OIL1，配置成使其图象信号配线DL和扫描信号配线GL重叠。

图16A~16F'中虽然未示出，但是在扫描信号配线用端子GTM形成区域和共用信号配线用端子CTM形成区域上，分别形成扫描信号配线用端子GTM用和共用信号配线用端子CTM用的焊区电极TC1。

图象信号配线用端子DTM形成区域上，形成图象信号配线用端子DTM用焊区电极TC2。

本实施例3中，构成上层共用信号电极CE的ITO膜对构成下层的象素电极PXCr膜可以进行选择性蚀刻加工，而且达到选择蚀刻的制约条件。

通过以上示出的步骤，完成TFT基板一侧。

本实施例3中，作为涂布型绝缘膜OIL1虽然使用光成象型的绝缘膜，但不言而喻，不用在步骤(D)制作的涂布型绝缘膜OIL1图形作为掩模，而是也可以借助于使用光刻胶的光刻步骤，通过一并蚀刻由涂布型绝缘膜OIL1、TFT表面保护膜PAS和位于表面保护膜PAS的下层的栅绝缘膜GI构成的3层叠层膜，并选择性进行除去和形成。

例如，也可以使用热硬化型的绝缘膜作为涂布型绝缘膜OIL1，通过使用氧气与反应气体的干式蚀刻法进行蚀刻。

这时，光刻步骤中所用的光刻胶的膜厚，需要考虑对TFT绝缘膜OIL1和接着在上述涂布型绝缘膜OIL1上的表面保护膜PAS和位于表面保护膜PAS的下层的栅绝缘膜GI进行一并蚀刻时的膜厚减少部分而增加膜厚。

[实施例4]

下面，参照图37、图38，说明本发明的液晶显示装置的实施例4。在图37和图38中，对与上述实施例1相同的构成要素，给予相同

的符号并省略重复说明。

实施例4是要在实施例3中形成绝缘膜O I L 2使其覆盖露出的象素电极P X和共用信号电极C E表面。绝缘膜O I L 2是以提高工艺成品率为目的新添加的第2涂布型绝缘膜。

图37是在图28和图29中所示的实施例3,选择性除去象素电极上的绝缘膜O I L 1、T F T表面保护膜P A S以后,以覆盖露出的象素电极P X、共用信号电极C E表面的方式形成绝缘膜O I L 2的实施例4中沿A - A'所示线的剖面图。

通过绝缘膜O I L 2被覆表面,可以防止由于构成象素电极P X、共用信号电极C E的导电膜材料流到液晶内部,液晶的电阻率降低等液是液晶电-光学特性受影响而发生液晶显示装置的图象质量下降。

并且,以绝缘膜O I L 2粘接并被覆由共用信号电极C E的图形端部和选择性除去的涂布型绝缘膜O I L 1以及T F T表面保护膜P A S的叠层图形端部而产生的台阶差部分,就可以防止上述台阶差部分上的上层取向膜涂布不好、液晶初始取向不好、液晶的开关异常(畴)等图象质量不好问题。

但是,共用信号电极C E和象素电极P X上存在的绝缘膜,如上所述,将成为使液晶的驱动电压上升的主要原因,需要设定绝缘膜O I L 2的种类(介电系数)和膜厚,以便将驱动电压的上升部分限于容许范围内。

并且,可以缓和由象素电极P X、共用信号电极C E露出而引起的电极表面电场集中,因而可以防止对液晶层L C和取向膜O R I 1外加局部强电场而发生残留图象。

作为第2涂布型绝缘膜O I L 2,例如用旋涂法,涂布聚酰亚胺系、丙烯酸系聚合物、环氧系聚合物、联苯环丁烯系聚合物等种种有机系列树脂或有机溶剂中含有可溶性S i的无机聚合物,例如,形成S O G膜等的涂布型绝缘膜。理想的是膜厚为 $0.1\mu\text{m} \sim 0.5\mu\text{m}$ 的范围。

另外,在形成第2涂布型绝缘膜O I L 2的时候,需要在扫描信号配线用端子G T M形成区域上,形成用于使扫描信号配线G L的延伸部分露出的通孔T H、在共用信号配线用端子C T M形成区域上,形成用于

使共用信号配线C L的延伸部分露出的通孔T H、及在图象信号配线用端子D T M形成区域上,形成用于使图象信号配线D L的延伸部分露出的通孔T H。

图3 8是关于图3 7中所示的实施例4,形成绝缘膜O I L 2使其仅仅覆盖像素电极P X表面,并使共用信号电极C E露出的构造的实施例4中沿A - A'所示线的剖面图。

在本实施例4中,第2涂布型绝缘膜O I L 2是在一并除去像素电极P X上的涂布型绝缘膜O I L 1和T F T表面保护膜P A S,使像素电极P X表面露出以后进行形成的,使其不但被覆和保护露出的像素电极P X表面,而且大致被覆保护基板的整个面。

而且,在以后的步骤中,在加工像素电极P X上的共用信号电极C E的时候,不但可以防止下层的像素电极P X,进而防止存在于下层的电极、配线,通过T F T表面保护膜P A S、栅绝缘膜G I中存在的裂纹、针孔或台阶差跨越部分的附着不好等的不良部分,造成溶解、断线的问题。

因此,在露出的像素电极P X上无须形成并加工共用信号电极C E图形,可以对构成下层像素电极P X的导电膜材料,选择性蚀刻构成上层的共用信号电极C E导电膜材料,而不受所说的制约,对构成像素电极P X和共用信号电极C E的导电膜材料,可以独立地任意选择。

并且,与图3 7中所示的实施例4不同,只有像素电极P X上边存在第2涂布型绝缘膜O I L 2,共用信号电极C E上边不存在。

因而,与图3 7所示的实施例4比较,仅在共用信号电极C E上边存在第2涂布型绝缘膜O I L 2,可以降低液晶驱动电压上升的这种副作用。

但是,共用信号电极C E上边却得不到表面被覆和保护的效果。

本实施例4为了共用信号电极C E加工时保护像素电极P X和存在于下层的配线及电极,变成了添加新的涂布型绝缘膜O I L 2的构造,然而将涂布型绝缘膜作成只有一层O I L 1,给O I L 1附加本实施例所示的O I L 2的效果也获得同样的效果。

此时,如同图26所述实施例3中第1应用例的构造那样,O I L 1不是全部除去选择性形成的区域以外的绝缘膜,而变成在该区域残留薄膜这样的构造。

另外,形成第2涂布型绝缘膜O I L 2之际,为了电连接共用信号电极C E和共用信号配线C L而形成的通孔T H,需要继续形成在扫描信号配线用端子G T M形成区域上,形成用于使扫描信号配线G L的延伸部分露出的通孔T H、在共用信号配线用端子C T M形成区域上,形成用于使共用信号配线C L的延伸部分露出的通孔T H、及在图象信号配线用端子D T M形成区域上,形成用于使图象信号配线D L的延伸部分露出的通孔T H。

[实施例5]

下面,参照图39,说明本发明液晶显示装置的实施例5。

图39中,对于与上述实施例3相同的构成要素给予相同的符号并省略重复说明。

在实施例5中,关于图28和图29中所示的实施例3,在实施例3示出的工艺流程以后,形成绝缘膜O I L 3,使其埋入选择性除去像素电极上的涂布型绝缘膜O I L 1、T F T表面保护膜P A S而生成的台阶差部分,并进行平坦化。

O I L 3是为了降低驱动电压新插入的绝缘膜,该绝缘膜O I L 3以其介电系数比相同区域中选择性除去的绝缘膜介电系数还要高为特征。

按照本实施例5,在选择性除去像素电极上的涂布型绝缘膜O I L 1和T F T表面保护膜P A S的区域上,新形成介电系数高的绝缘膜时,使液晶的介电系数不左右摆动并能降低驱动电压。这时,绝缘膜O I L 3的介电系数越高,驱动电压降低的效果就越大。

并且,按照本实施例5,由于在选择性除去涂布型绝缘膜O I L 1和T F T表面保护膜P A S的台阶差区域上配置有绝缘膜O I L 3,T F T基板(S U B 1)和C F基板(S U B 2)两者扶持的液晶层L C台阶差的间隔差大致为0,没有发生间隔偏差造成的显示不良现象,实现

良好的显示。

还有，在扶持第3涂布型绝缘膜O I L 3之际，需要继续形成在扫描信号配线用端子G T M形成区域上，形成用于使扫描信号配线G L的延伸部分露出的通孔T H、在共用信号配线用端子C T M形成区域上，形成用于使共用信号配线C L的延伸部分露出的通孔T H、及在图象信号配线用端子D T M形成区域上，形成用于使图象信号配线D L的延伸部分露出的通孔T H。

[实施例6]

下面，参照图40，说明本发明液晶显示装置的实施例6。

实施例6是省略下层的T F T表面保护膜P A S，由选择性除去像素电极P X上边而形成的绝缘膜O I L 1，兼任T F T表面保护膜的构造。

图40中表示有关图22所示才实施例3以绝缘膜O I L 1兼任T F T表面保护膜P A S的构造中沿A - A'所示线的剖面图，图41表示B - B'所示线的剖面图。一般，在T F T表面保护膜P A S上使用用等离子体C V D法等真空工艺形成的氮化硅膜等无机绝缘膜，其加工中也使用真空工艺的干式蚀刻法。

至于等离子体C V D法等形成淀积型的膜，随着膜厚加厚，成膜上应该需要时间，就存在生产率下降的问题。

因此，使用涂布型的有机绝缘膜作为表面保护膜P A S的情况，例如以形成涂布型绝缘膜O I L 1来说，可采用旋涂法等。如果用旋涂法，就调整涂布材料的粘度控制膜厚，因此与淀积型C V D法不同，容易形成厚膜。

不用真空工艺的关键，制作薄膜设备也便宜。

此外，若使用光成象型的涂布型绝缘膜，则无须新设干式蚀刻步骤，容易实行选择形成配线重叠部分的涂布型绝缘膜O I L 1和进行像素电极P X上边的选择性除去。

就是，由涂布型绝缘膜O I L 1兼任T F T表面保护膜P A S时，可以省去形成并加工T F T表面保护膜P A S的步骤，因而可提高生产率，

并大幅度降低生产成本。

并且，一旦形成涂布型绝缘膜O I L 1，可以通过填埋因T F T表面保护膜P A S成问题的针孔、裂纹、下层台阶差跨越部的附着不良部分和被覆效果进行修补，因而可以大大减少更下层存在的各种电极、配线受腐蚀、溶解、断线，而可以大幅度提高成品率。

并且，也可以减少配线层叠部分的层间绝缘不良造成的短路。使降低重叠部分的配线寄生电容和降低液晶驱动电压可以两者并立。

但是，本实施例6中，作为T F T的沟道半导体层的非晶硅膜S I的背沟道部分变成直接接触绝缘膜O I L 1的构造。

因而，随非晶硅膜S I、绝缘膜O I L 1的薄膜质量和材料特性，例如接触界面上发生固定电荷，使背沟道部分的漏电流增大等，顾虑T F T特性受影响。此时，需要新的用于保护背沟道部分的处理步骤。

本实施例6中，在形成绝缘膜O I L 1以前，通过将整个基板曝露于氧等离子体中的氧等离子处理，使非晶硅膜S I的背沟道部分的最外层氧化并施加保护处理。

在以上的实施例6中，对利用图象信号配线D L和重叠于扫描信号配线G L上边形成的共用信号电极C E作为自身遮光膜的功能，省略在C F基板(S U B 2)上的y方向和x方向延伸的黑矩阵B M的构造已进行了说明，但是作为反射防止膜的用途方面，也可以留下C F基板(S U B 2)上的黑矩阵B M。

在以上的实施例6中，例如在x方向延伸y方向并行设置形成扫描信号配线G L，在y方向延伸x方向并行设置形成图象信号配线D L，但也可以更换扫描信号配线G L与图象信号配线D L的位置关系来构成。

并且，在以上的实施例6中，介以由层间绝缘膜构成的栅绝缘膜G I，在下层配置扫描信号配线G L，而在上层配置图象信号配线D L，但也可以更换扫描信号配线G L与图象信号配线D L之间的层顺序的位置关系来构成。

另外，该配线的层顺序，也与后述的T F T构造有关。

而且，在以上的实施例6中，关于像素电极P X和共用信号配线C L，

都在与图象信号配线D L相同方向上延伸、并行设置形成，但也可以在与扫描信号配线G L相同方向上延伸、并行设置形成。

图8中所示的共用信号电极C E和像素电极P X上设置弯曲部分的构造，示出了作为改变实施例1构造的构造，然而并不限于此，应用于其它实施例时，就有附加分别表示的效果，多道畴的效果。

在以上的实施例中，作为共用信号配线C L，以使用同一材料、同一步骤在与扫描信号配线G L相同层上形成金属配线为例作过说明，但也可以在与图象信号电极S D、图象信号配线D L相同层上，用同一材料、在同一步骤中形成。

并且，所谓也可以将构成共用信号电极C E的电极材料照样延伸作为共用信号配线C L，就是如实施例中所示的一样。

尽管像素电极P X有时也可以这样使构成的图象信号电极S D延伸而成，也如实施例中所示的一样。

构成栅电极G E、扫描信号配线G L和图象信号电极S D、图象信号配线D L和共用信号配线C L、像素电极P X的金属膜，作为一例使用Cr，但是也可以，例如，用溅射法或蒸发法等形成的Cr、Mo、Ta、Ti、Nb、W等高熔点金属，这些金属的合金或金属硅化物、或作为低电阻配线材料的Al、Al合金、或由这些材料组成的叠层膜构成。

并且，所谓有关像素电极、共用信号电极C E、共用信号配线C L，也可以由透明导电膜构成，就是如实施例中所示的那样。

在以上的实施例中，已说过采用氧化铟锡（ITO）作为透明导电膜，只要透明导电膜得到同样的效果，例如，氧化铟锌（IZO）、氧化铟锑（IGO）等的氧化铟系的其它透明导电膜也都可以。

作为构成由半导体、掺入杂质的硅膜组成电极N S I的硅膜，使用非晶硅膜，但是也可以使用例如，热处理或激光退火处理使非晶硅膜结晶的多晶硅膜。

栅绝缘膜G I和保护膜，例如采用由等离子体CVD法或溅射法等形成的氮化硅膜，但是也可以，例如由氧化硅膜等的绝缘膜构成。

关于栅绝缘膜G I，也可以采用使构成栅电极G E、扫描信号配线G

L的金属一部分表面氧化而得到的绝缘膜。

在以上的实施例中，作为配线重叠部分的层间绝缘膜构造，将包括薄膜晶体管T F T的表面保护膜P A S的构造作为一例进行说明，但是包括栅绝缘膜G I、薄膜晶体管T F T的表面保护膜P A S的叠层膜的情况下，也可以是栅绝缘膜G I、薄膜晶体管T F T的表面保护膜P A S的二者之一不存在的情况或都不存在的情况。

在以上的实施例中，对在开关器件中采用反交叉型T F T的液晶显示装置中应用本发明构造的例子作了说明，但是本发明也不限于此，例如，采用正交叉型T F T、或共平面型T F T等不同构造的T F T的情况也都能够应用。

[实施例 7]

下面，参照图4 2、图4 3，说明本发明液晶显示装置的实施例7。

图4 2和图4 3是表示本发明实施例7的有源矩阵型液晶显示装置的实施例，具体点说，表示有关图2 8和图2 9所示的实施例3，把正交叉型的T F T应用于象素开关器件的构造。

图4 2表示沿A - A'所示线的剖面图，图4 3表示B - B'所示线的剖面图。

一般，正交叉型T F T构造的情况，就是将所谓的上述一连串实施例中所述的反交叉型T F T构造，介以栅绝缘膜G I，使扫描信号配线G L和图象信号配线D L的层顺序成为倒过来的构造。

所以，延伸图象信号电极S D一方，形成象素电极P X时，就应该在最下层配置象素电极P X。

图象信号配线D L于共用信号电极C E的重叠部分中的层间绝缘膜构造变成栅绝缘膜G I、T F T表面保护膜P A S、第1绝缘膜O I L 1的三层叠层绝缘膜构造。

另一方面，一并除去象素电极P X上边存在的绝缘膜时，利用选择性除去象素电极P X上边的绝缘膜O I L 1图形，而成为不但对下层的T F T表面保护膜P A S，而且对栅绝缘膜G I也一并除去的构造。

在应用正交叉型构造的本实施例7中，在降低配线寄生电容效果，降低液晶驱动电压效果方面也都同样。

本发明并不限于以上的实施例构造，凡是以配线重叠部分降低寄生电容和降低液晶驱动电压为目的，在配线的重叠部分和象素电极上边制作绝缘膜层的层数、构成层的材料膜厚或构成层的材料介电系数至少一种不同的构造时，全都适用。

按照本发明的实施例，在图象信号配线或扫描信号配线之中至少一方的信号线上，介以层间绝缘膜，重叠变成屏蔽电场用基准电极的共用信号电极构造的横向电场方式液晶显示装置中，在配线重叠部分上新添加一层降低寄生电容用的层间绝缘膜，并在象素电极上采取选择性形成的构造，不招来液晶驱动电压上升，而可以减少配线重叠部分的寄生电容，并且，能够防止配线间的短路。

并且，如果采用现有构造中配置的象素电极上的层间绝缘膜，对配线重叠部分选择性除去的构造，就已经可以增大象素电极与共用信号电极之间串行连接液晶的电容，给液晶外加电压效率高，因此能够降低驱动电压。

进而，若制成组合两种效果的构造，则可以实现配线寄生电容和液晶驱动电压两者都降低。

因此，可能以高成品率制造高透射率高性能的液晶显示装置。

图 1A

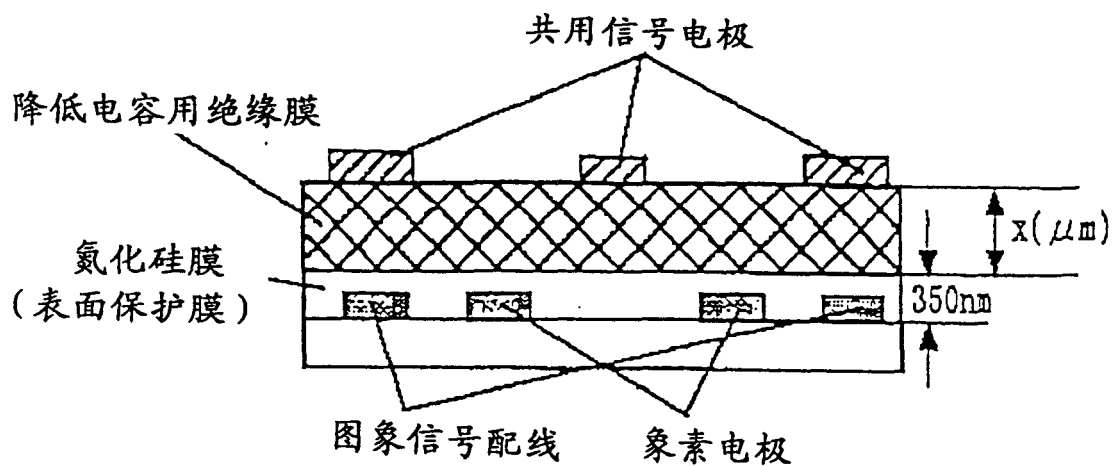


图 1B

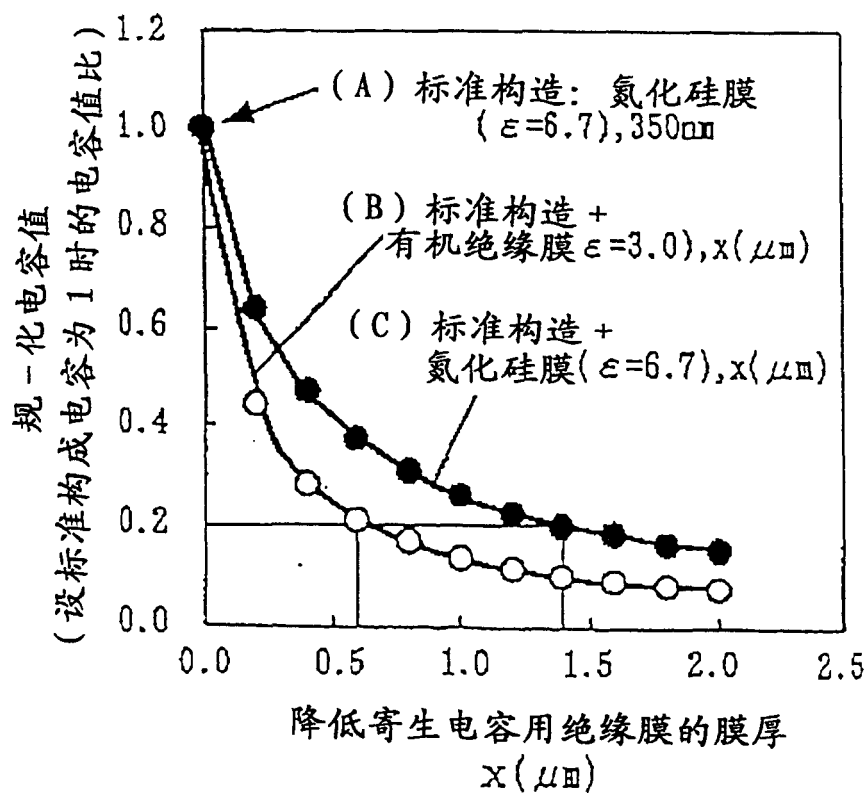


图 2A

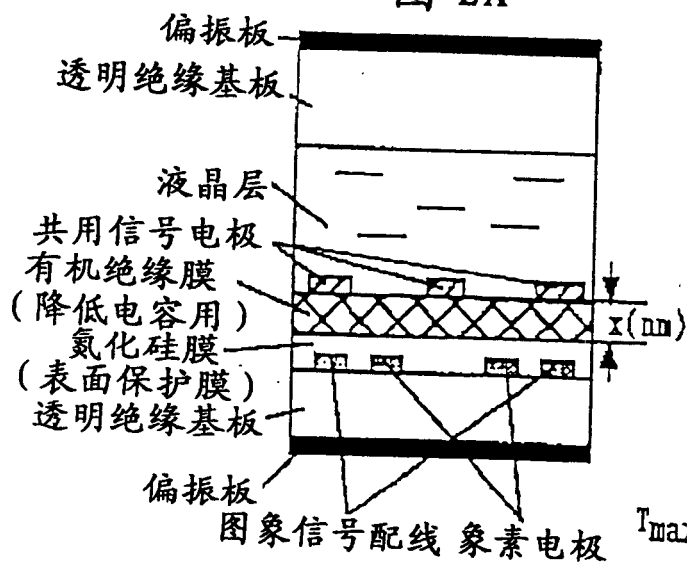


图 2B

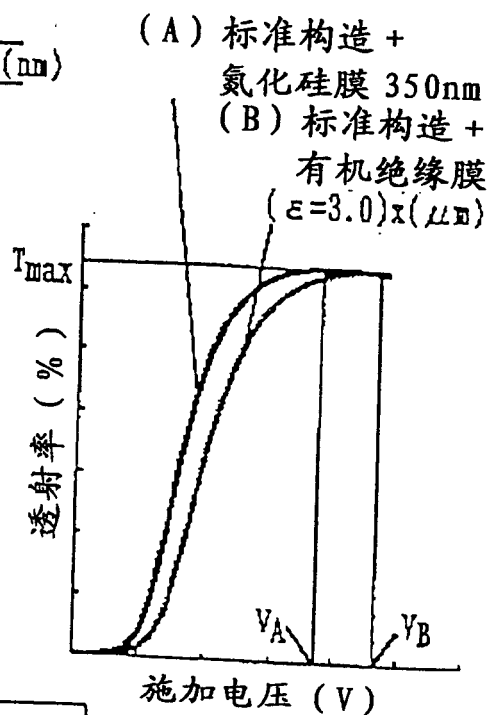


图 2C

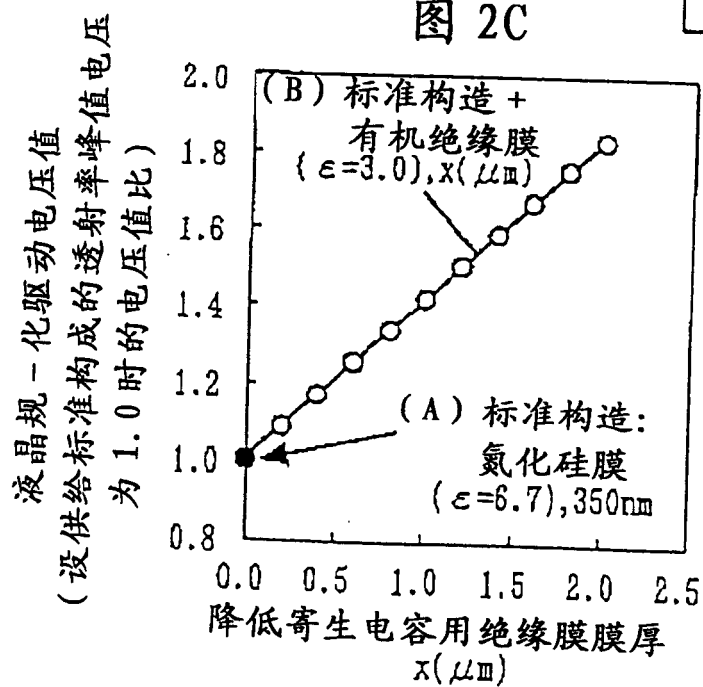


图 3

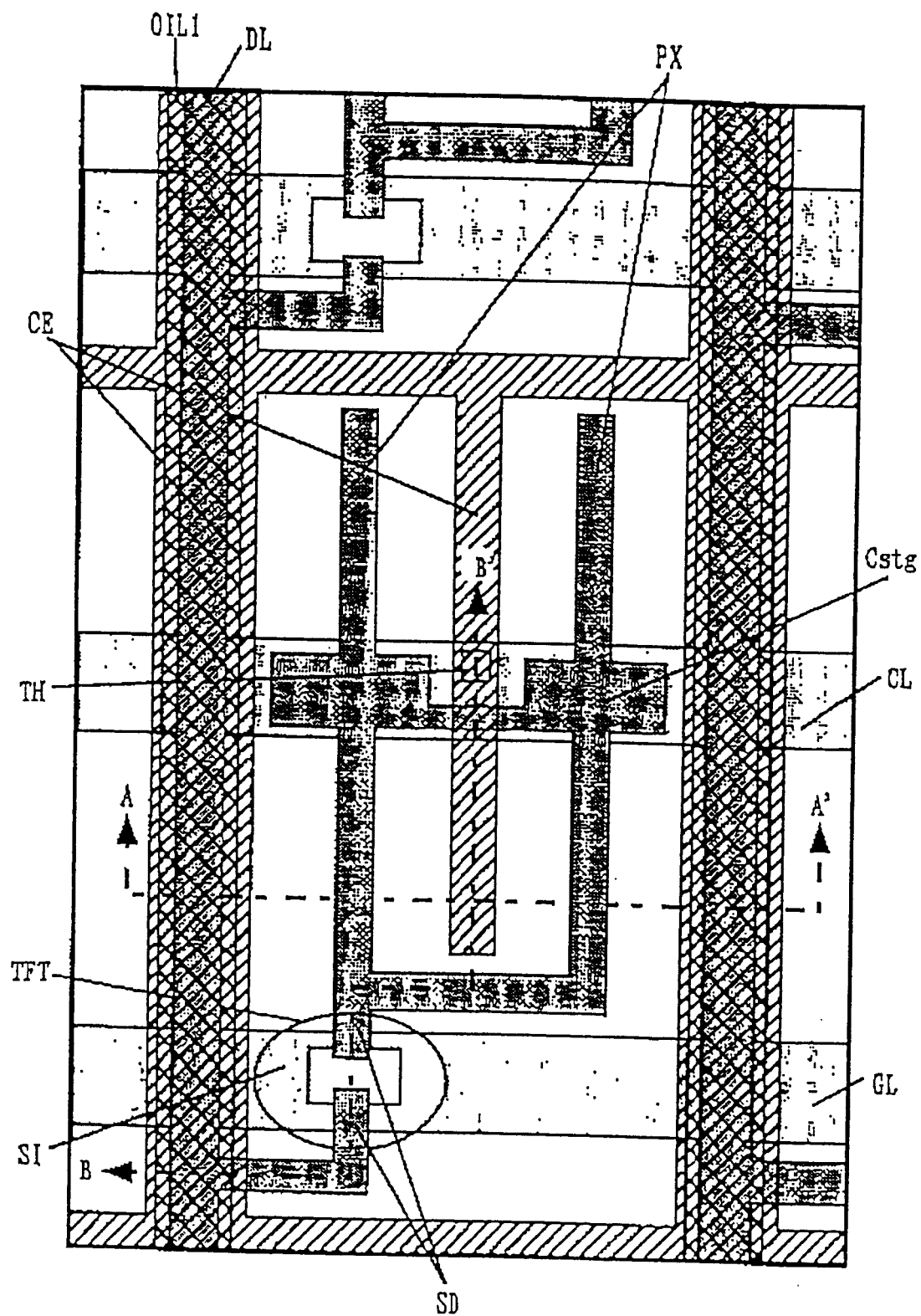


图 4

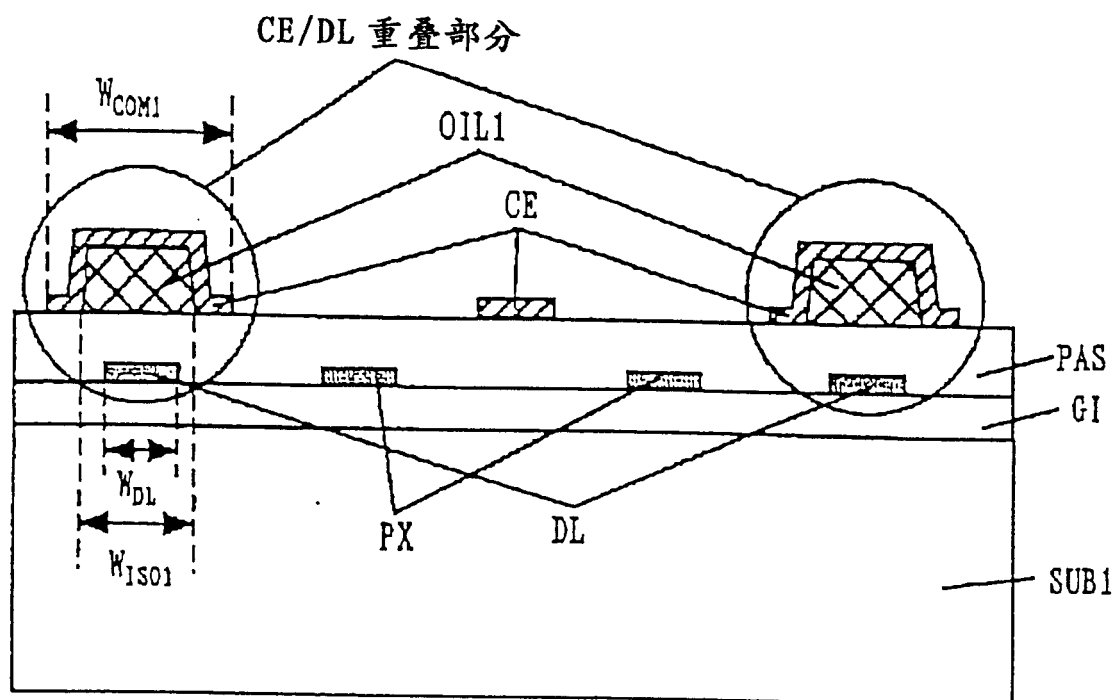


图 5

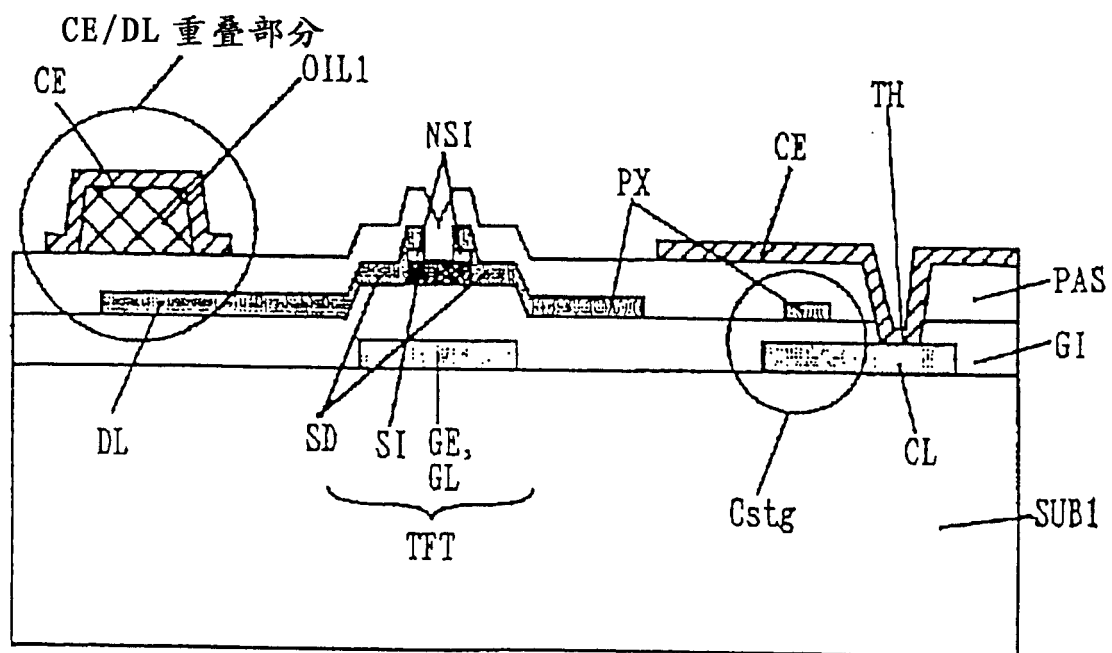


图 6

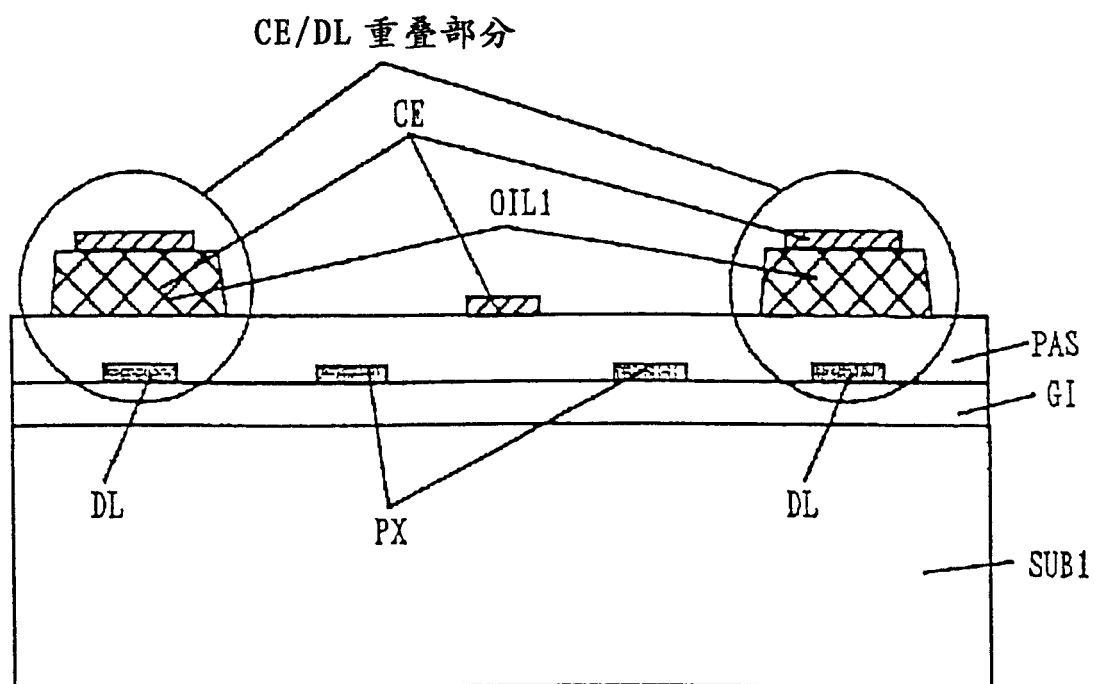


图 7

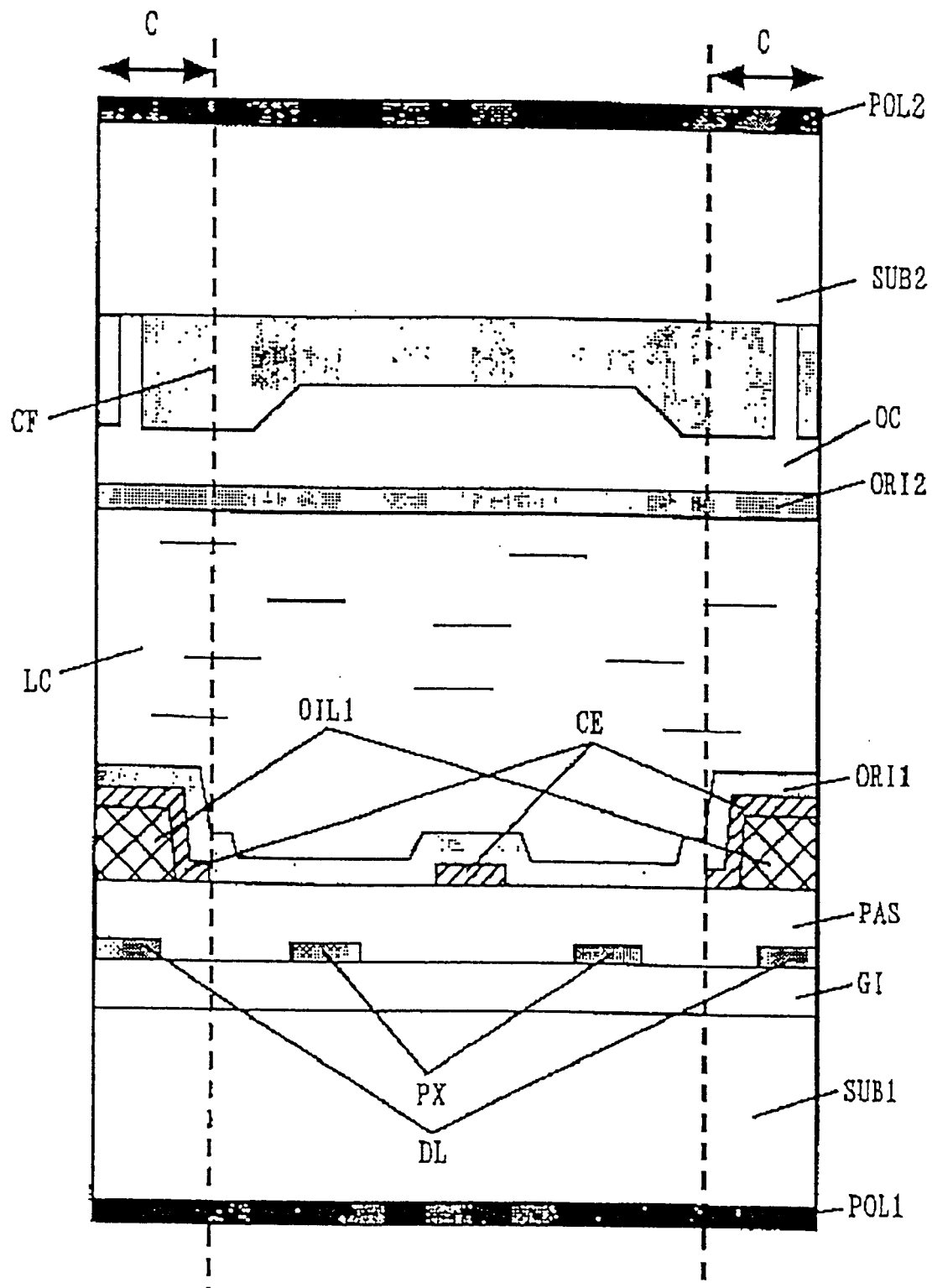


图 8

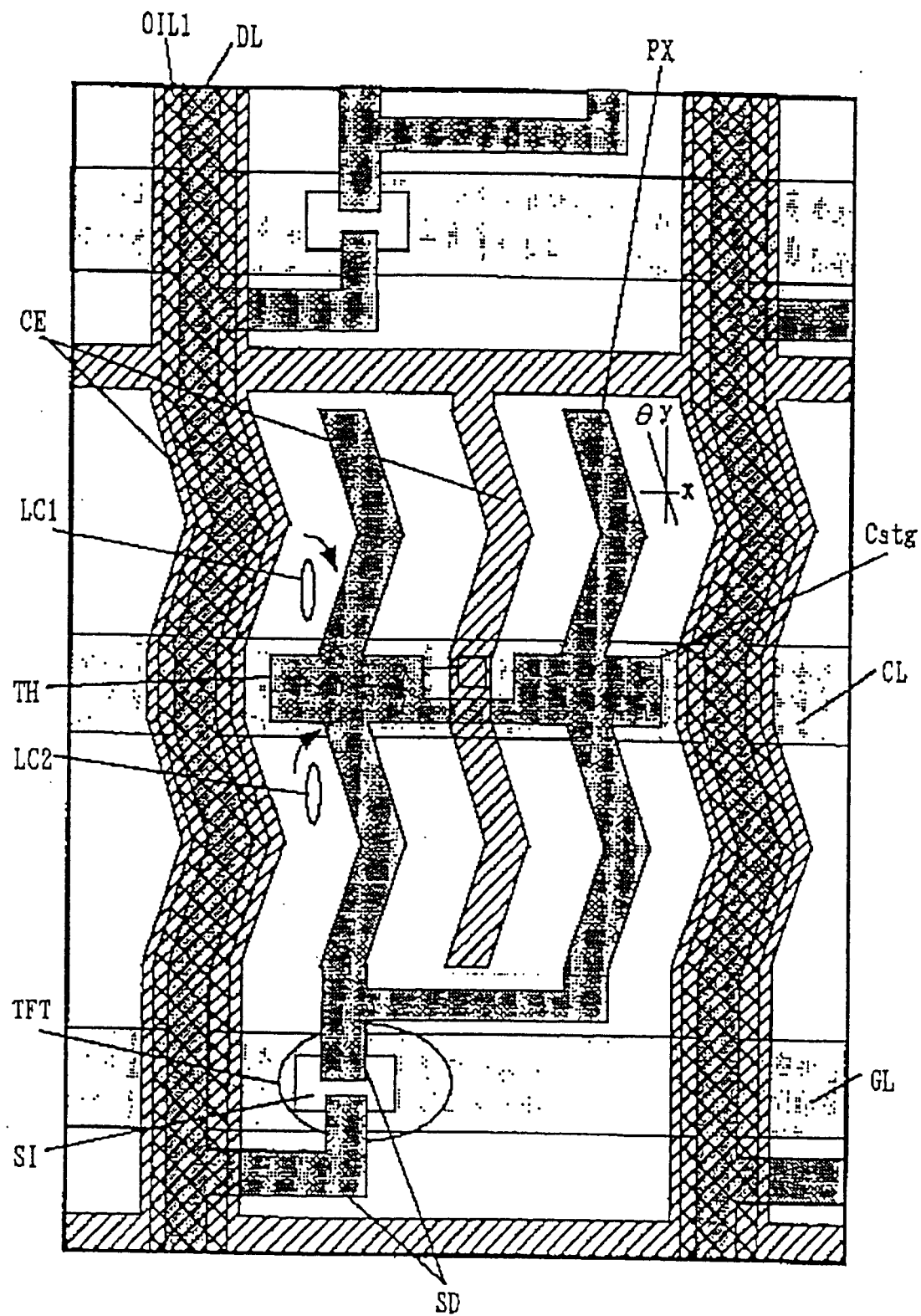


图 10

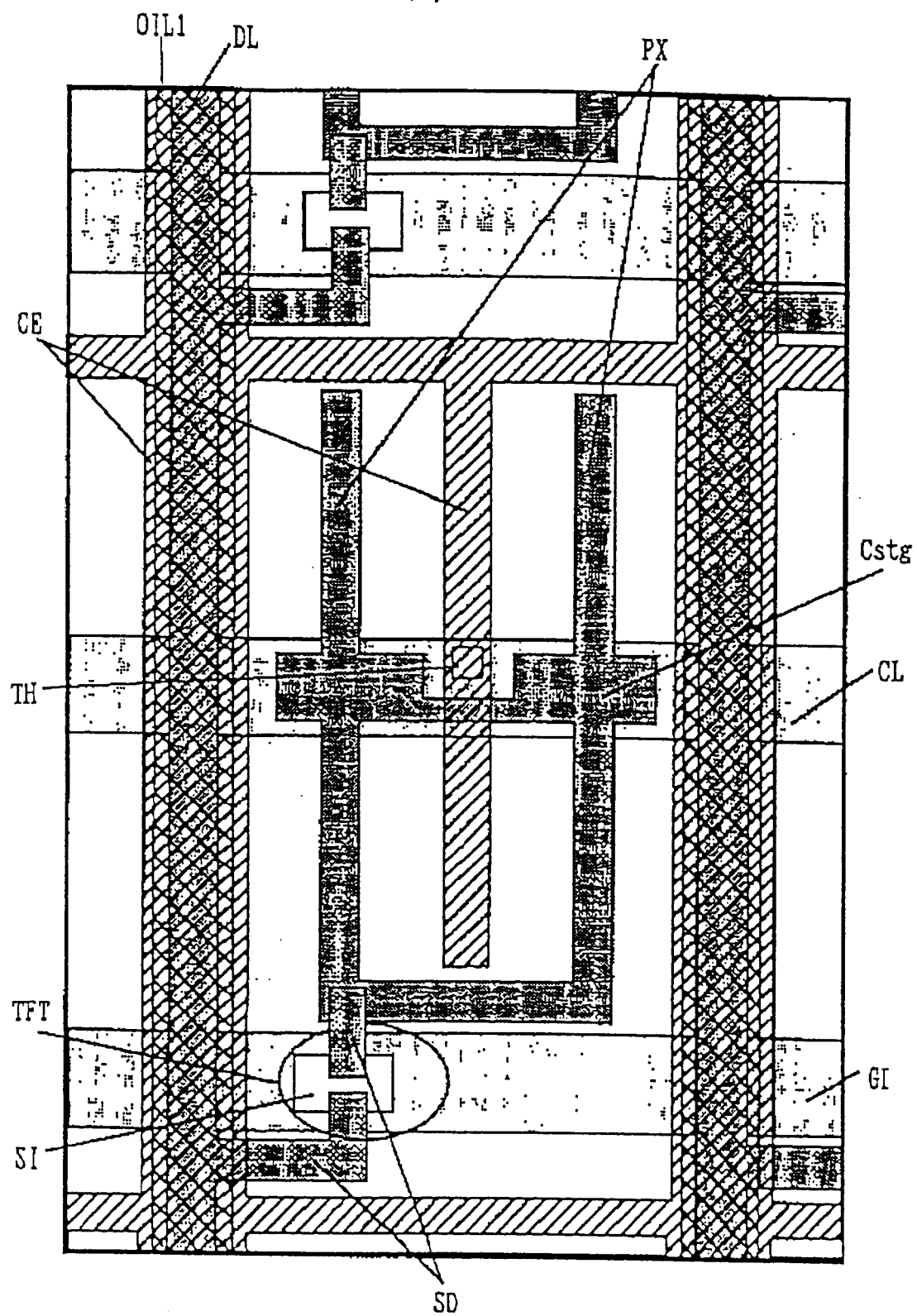


图 11

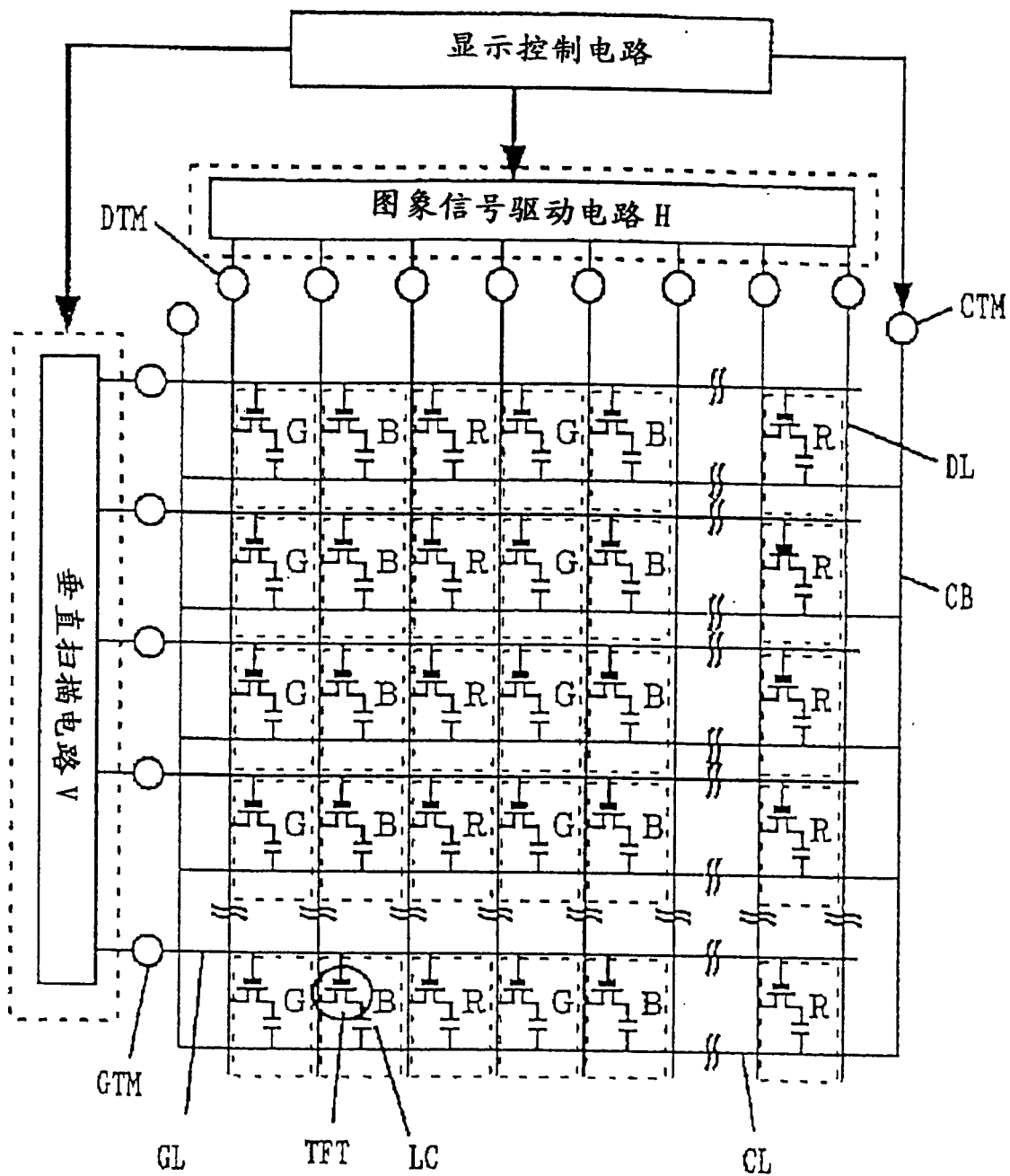


图 12A

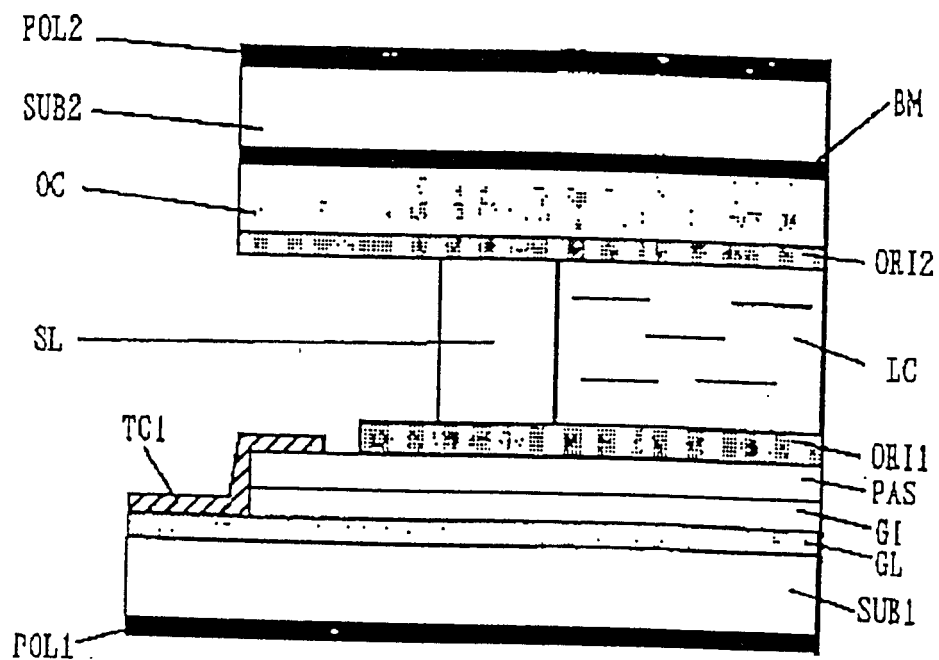


图 12B

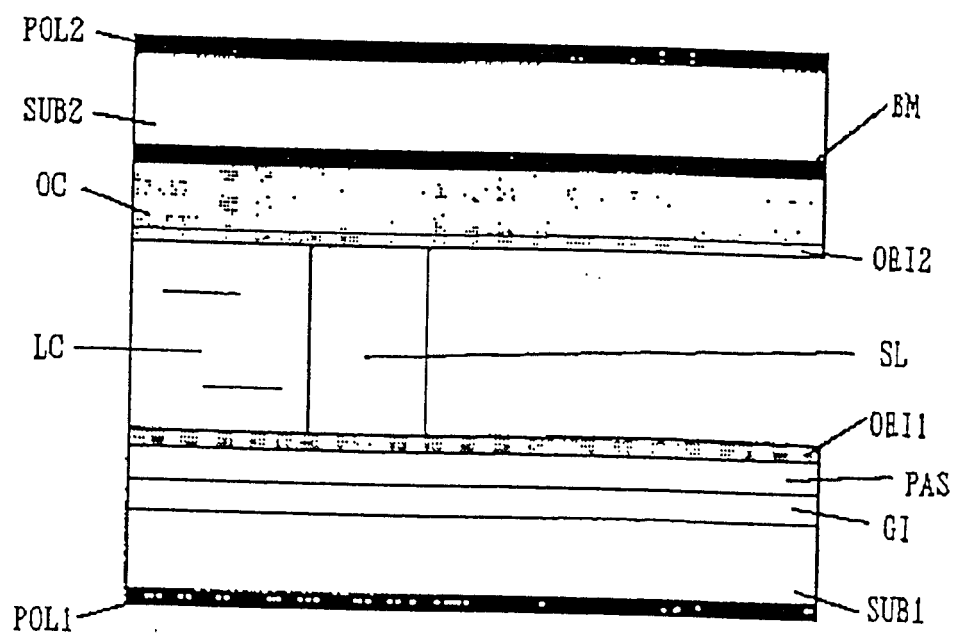


图 13A

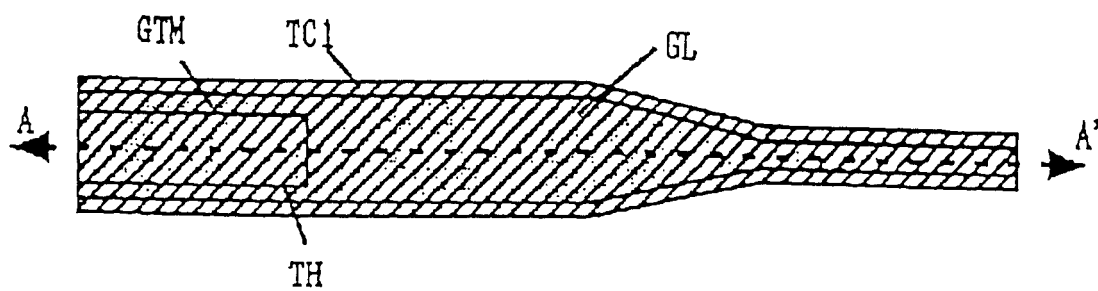


图 13B

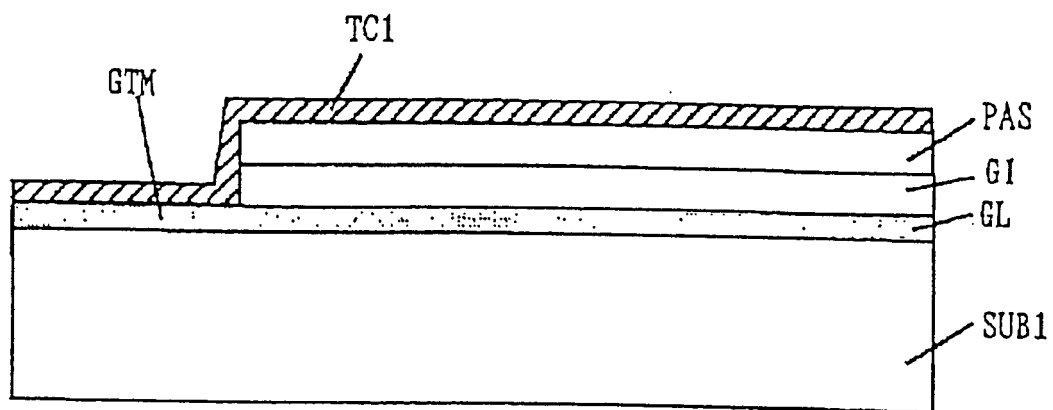


图 14A

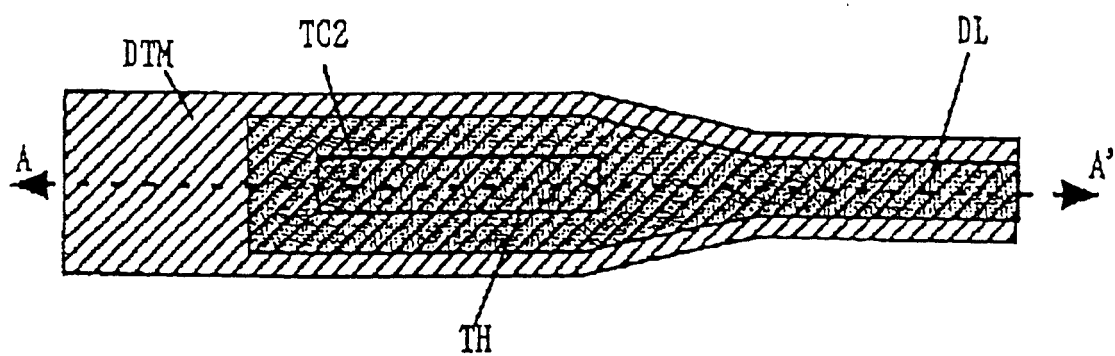


图 14B

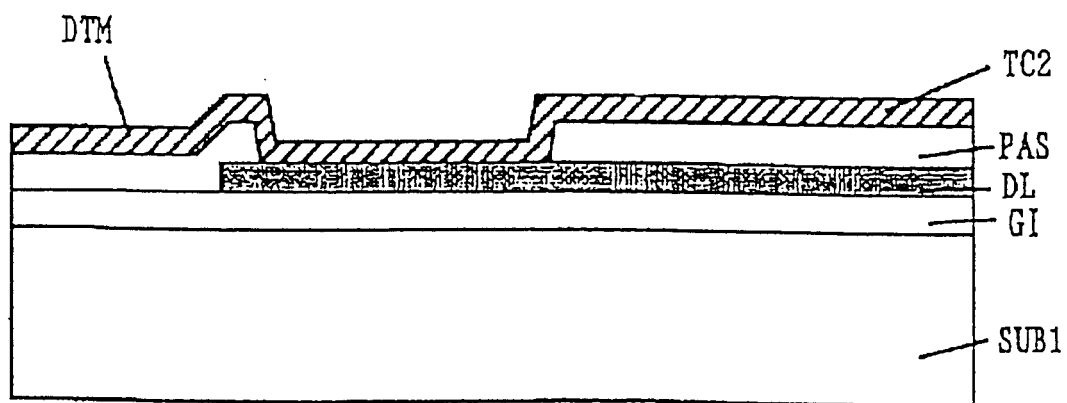


图 15

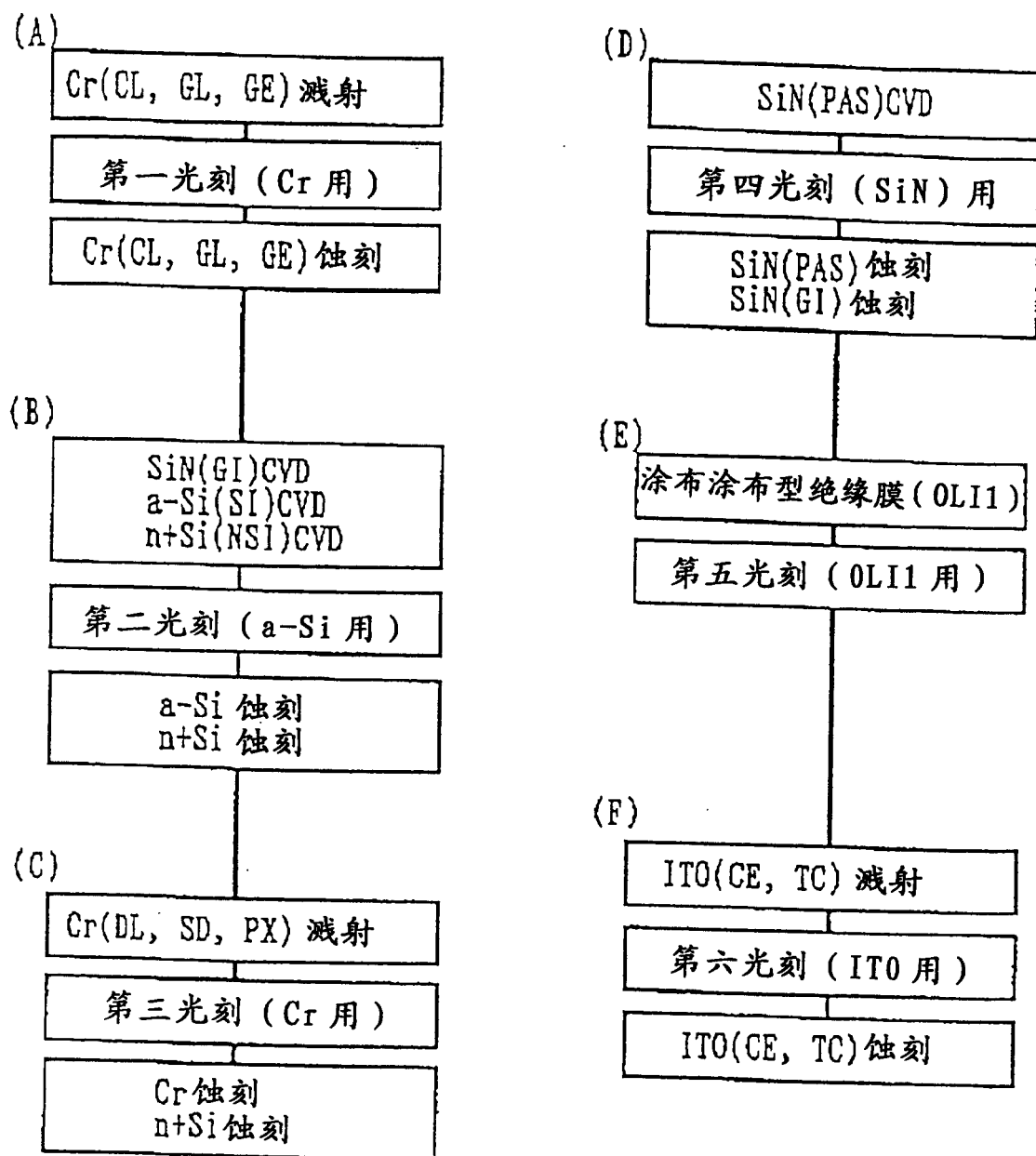


图 16A

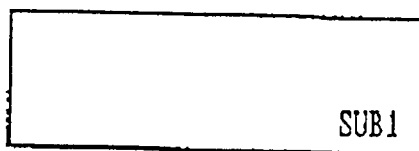


图 16A'

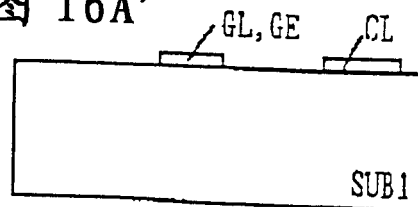


图 16B

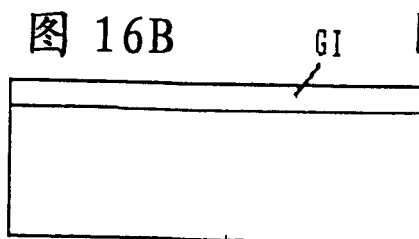


图 16B'

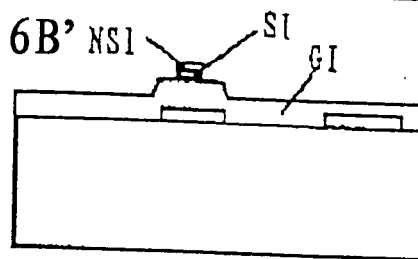


图 16C

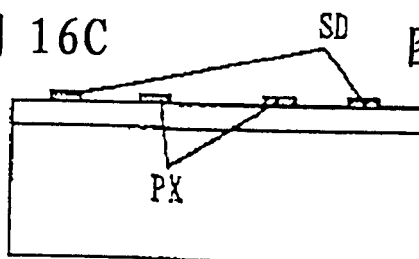


图 16C'

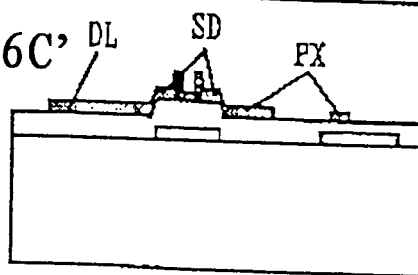


图 16D

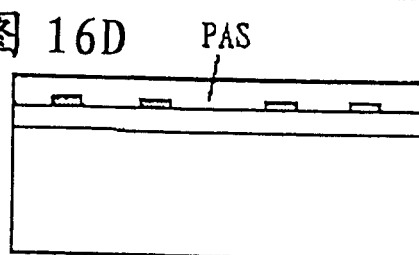


图 16D'

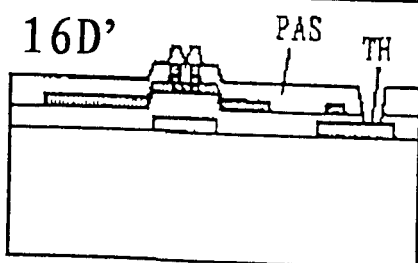


图 16E

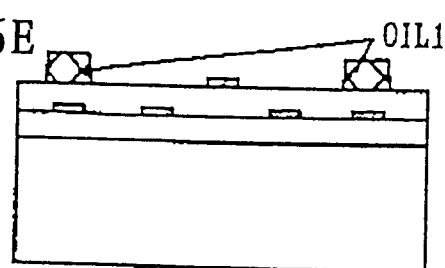


图 16E'

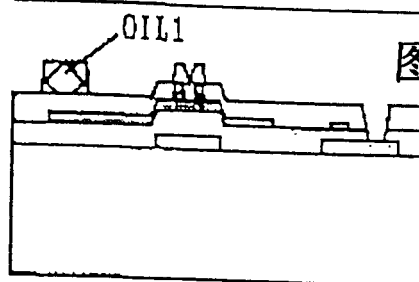


图 16F

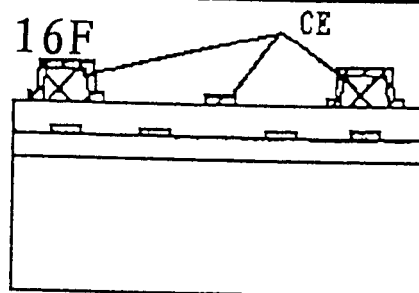


图 16F'

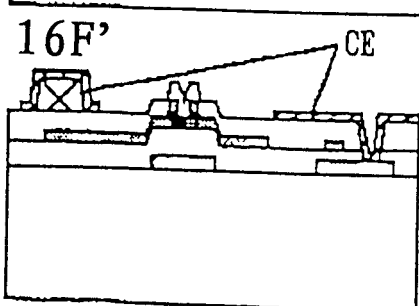


图 17

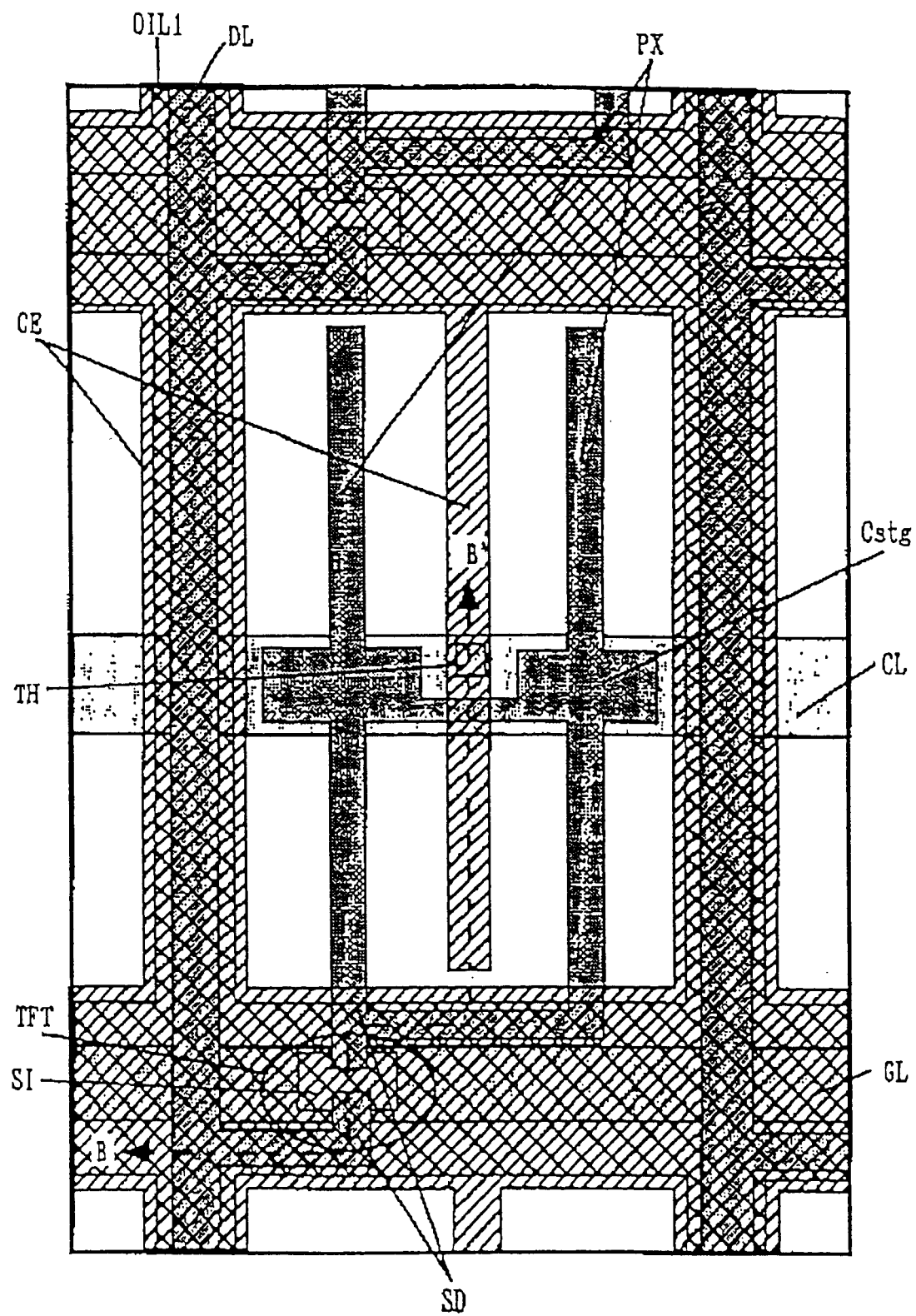


图 19

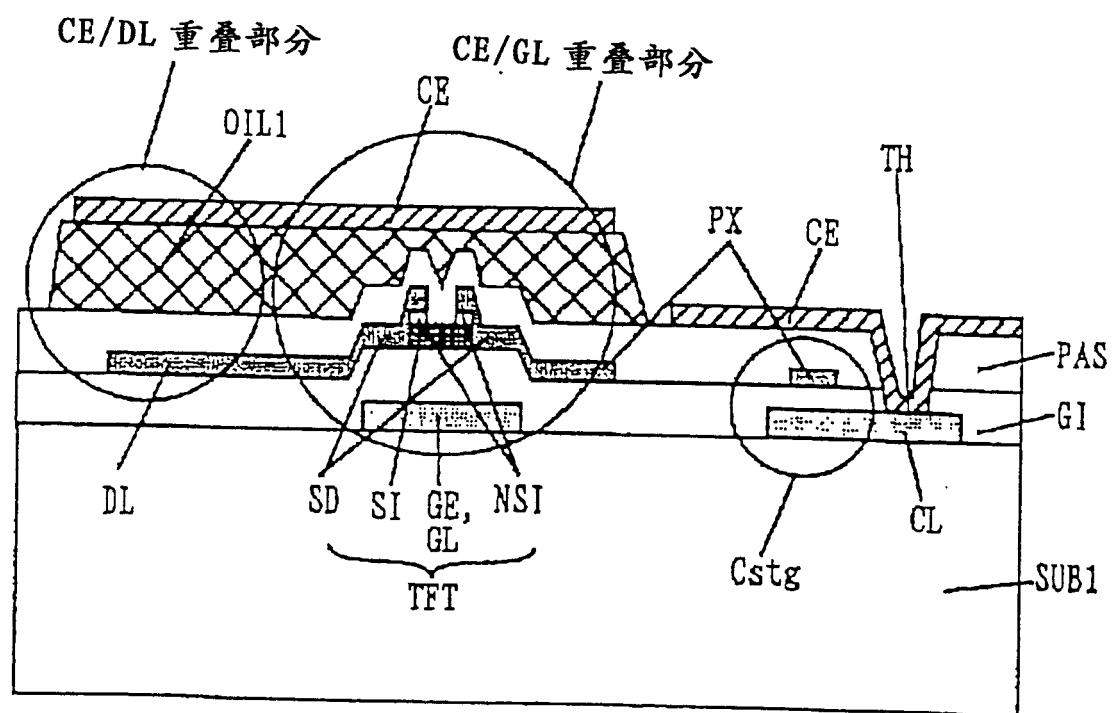


图 22

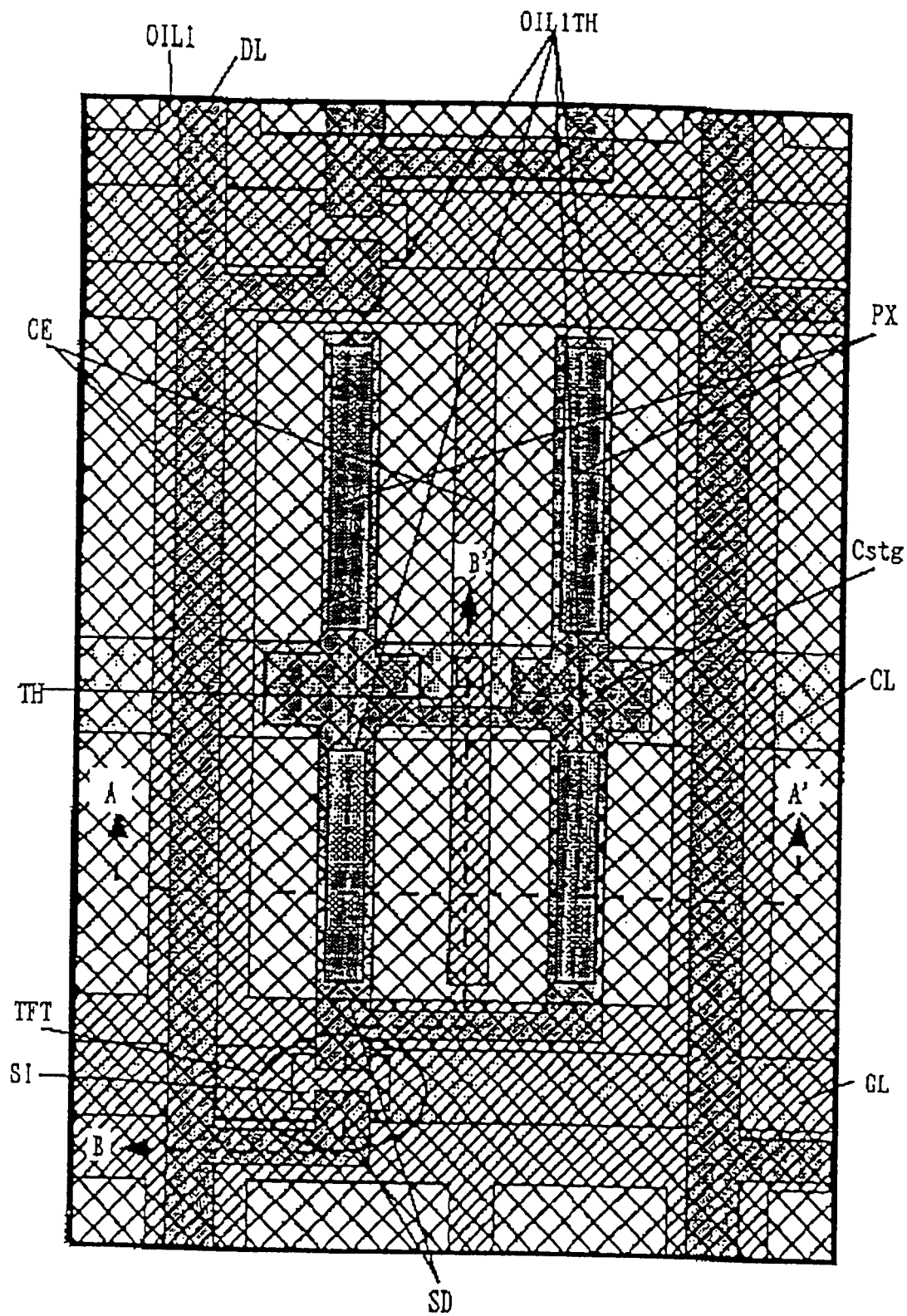


图 23

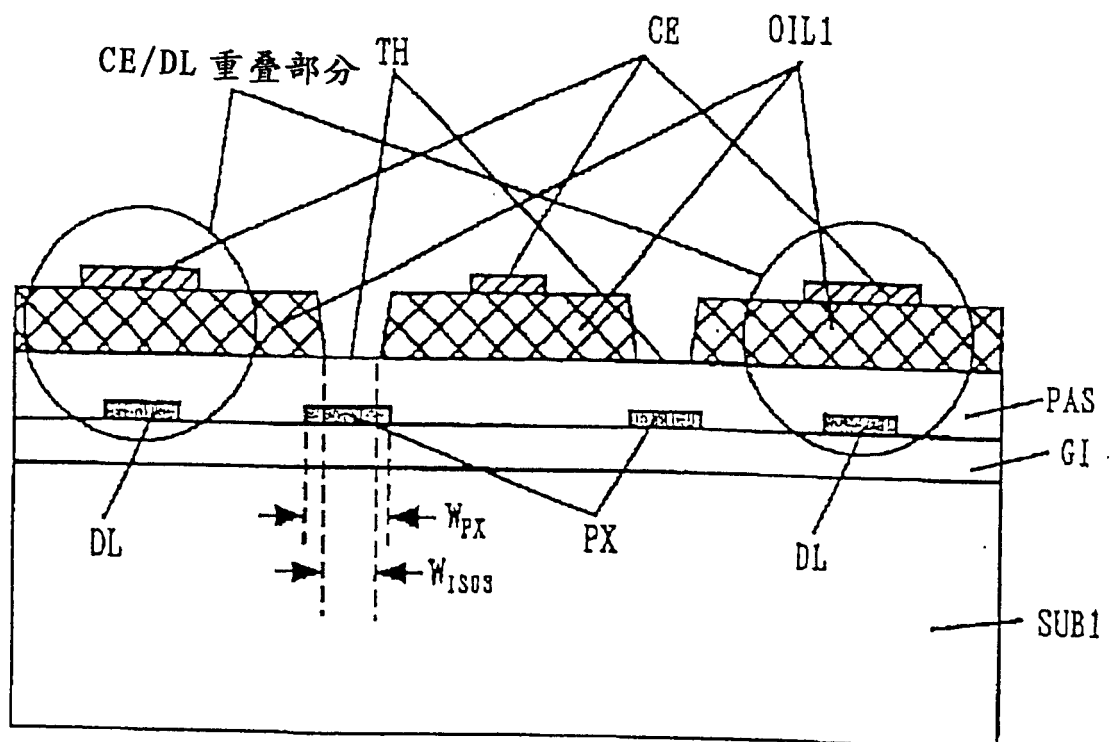


图 24

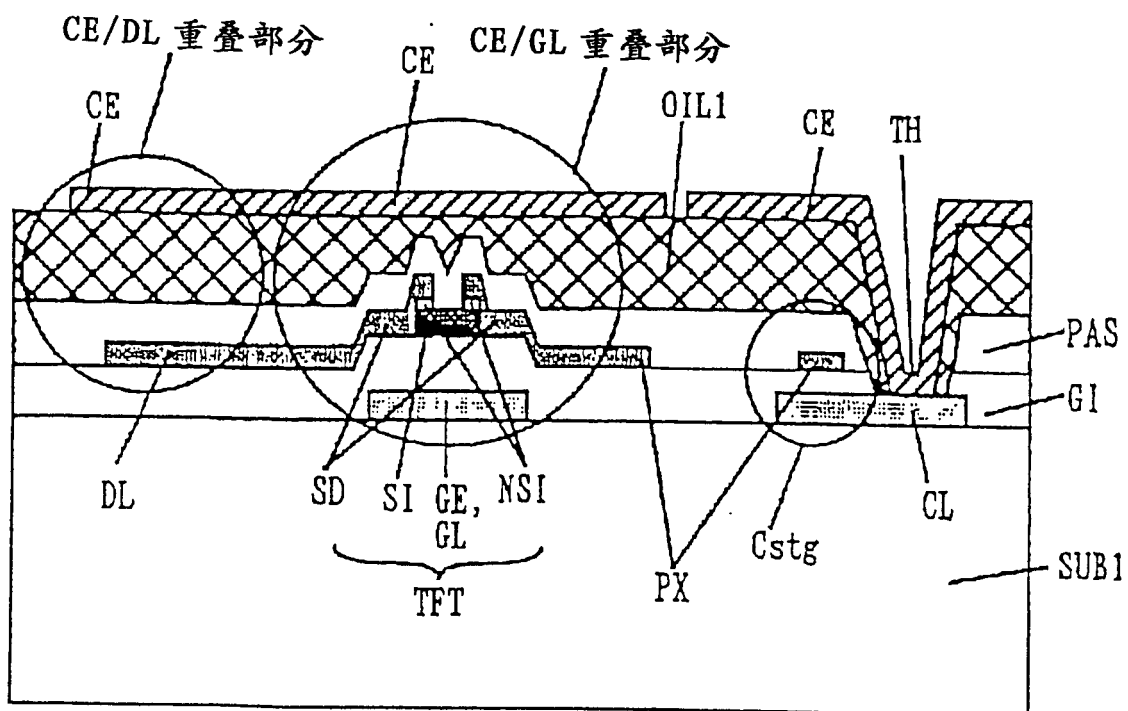


图 25

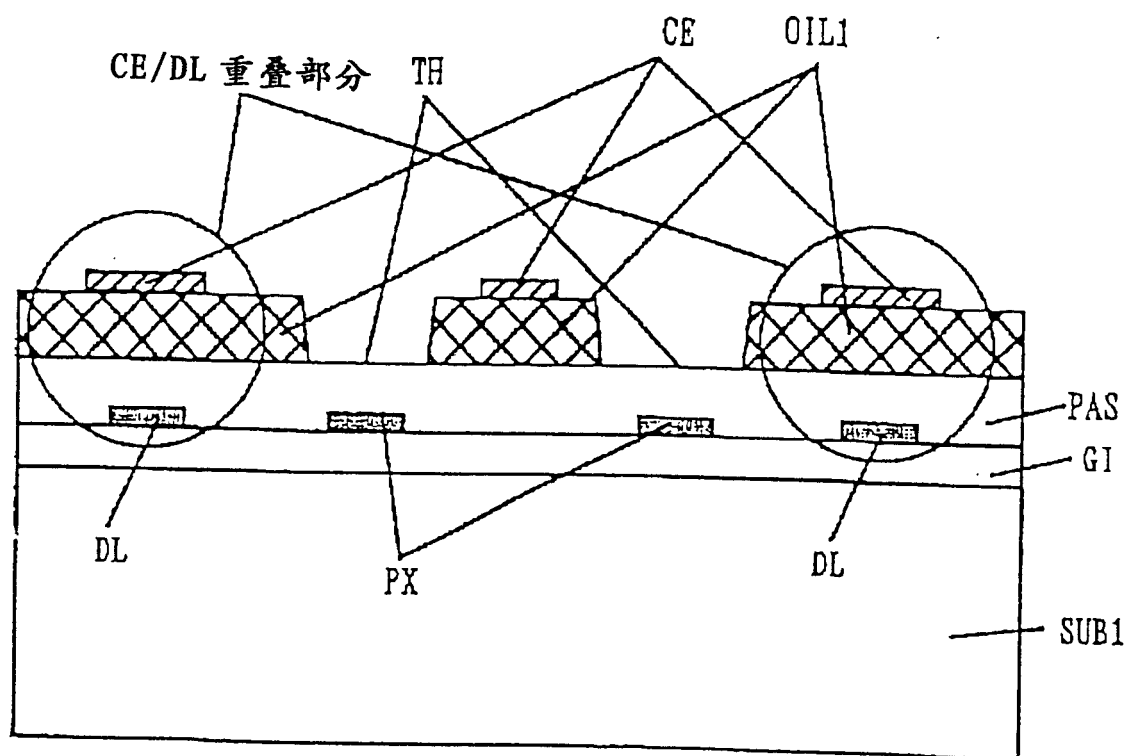


图 26

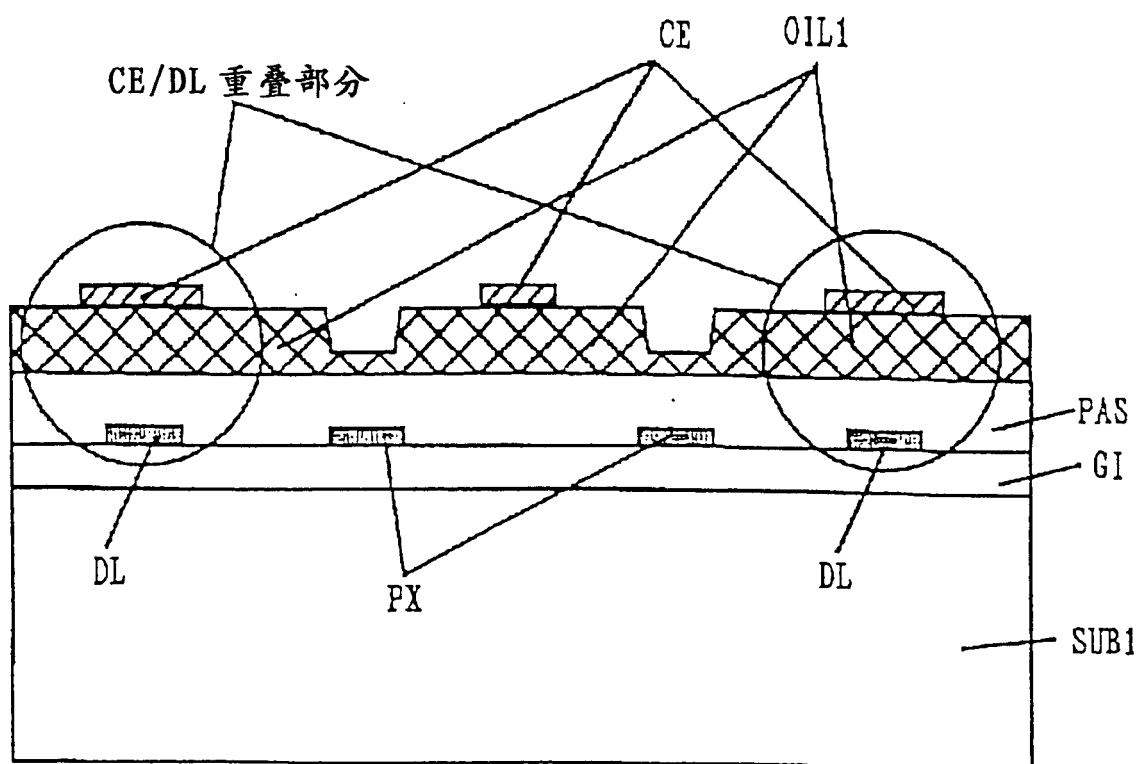


图 27

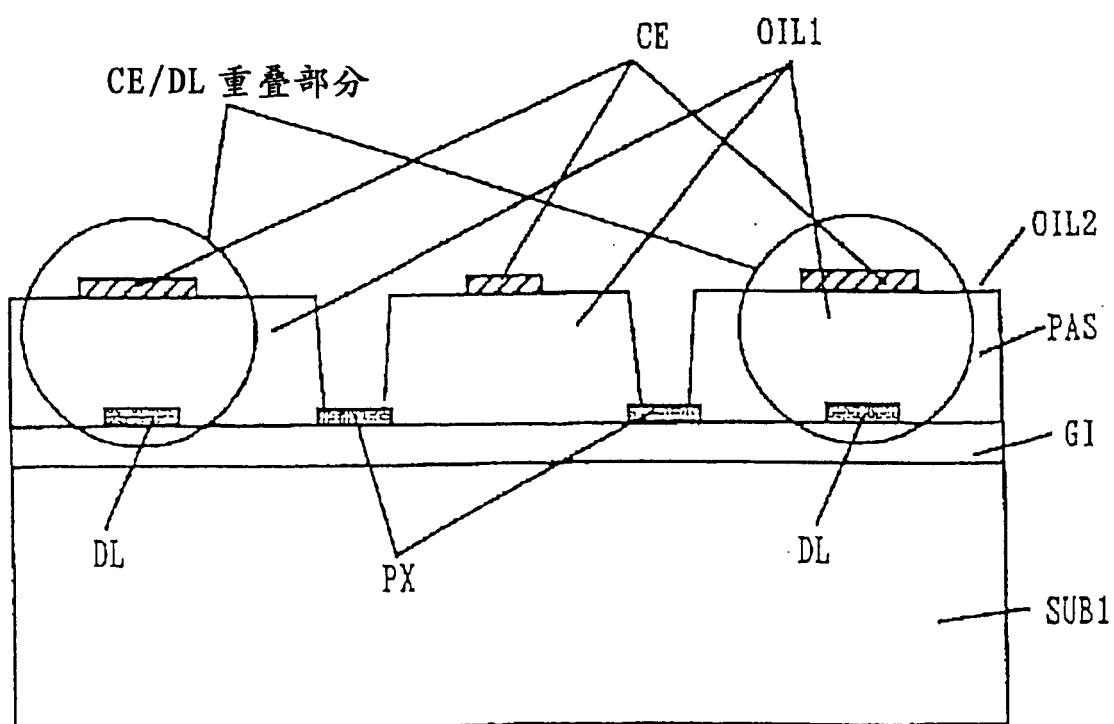


图 28

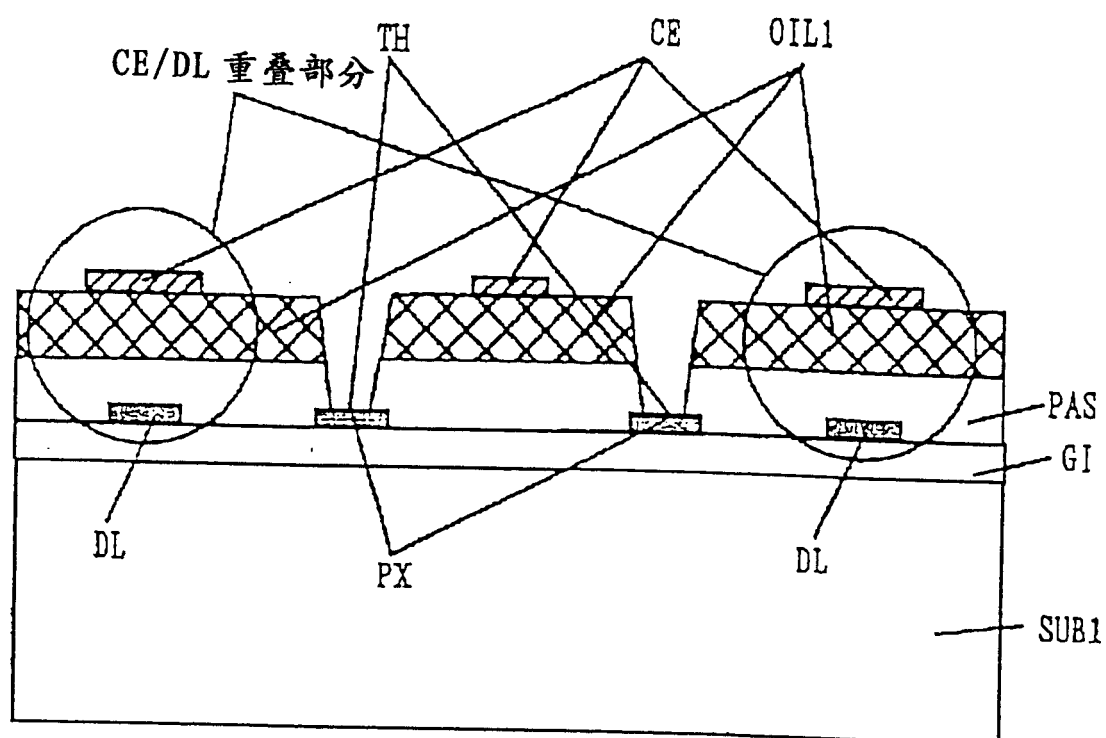


图 29

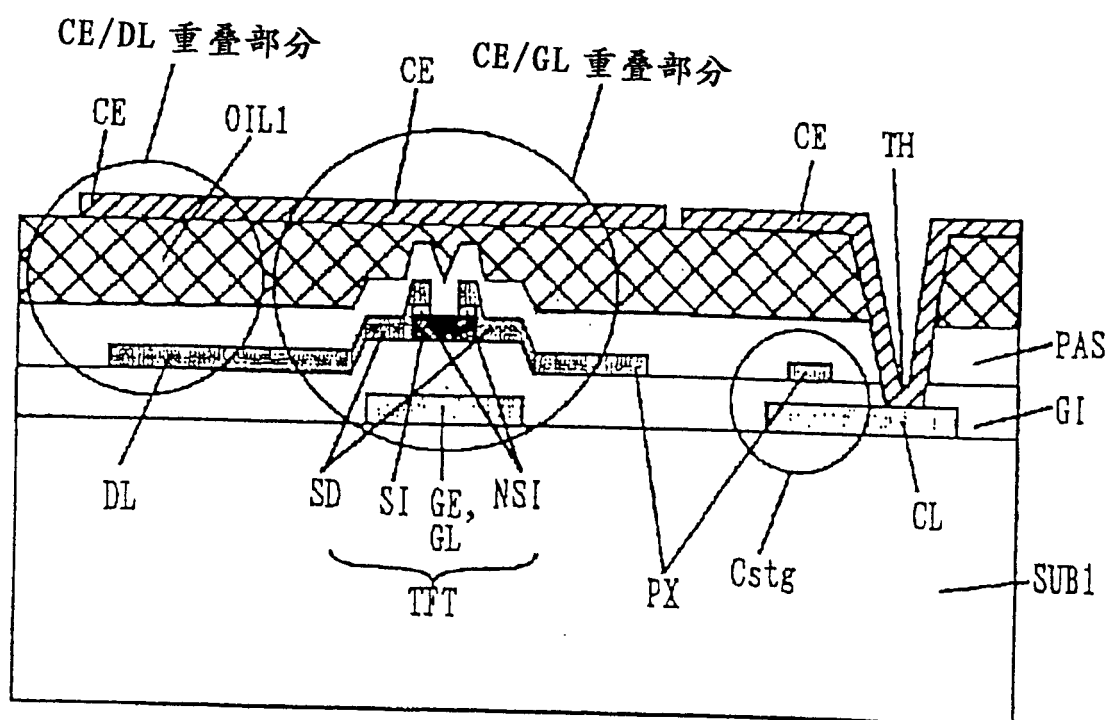


图 30

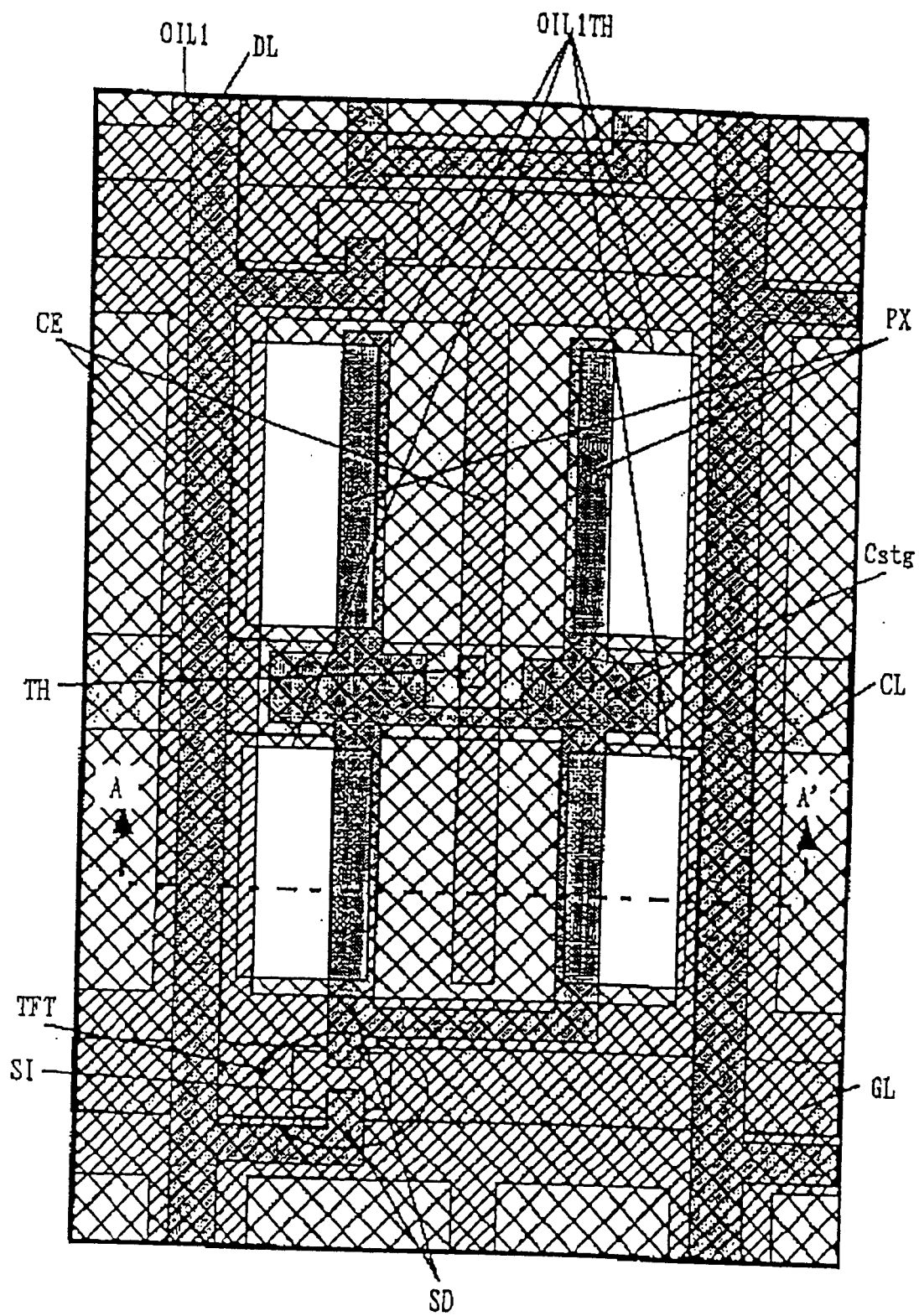


图 31

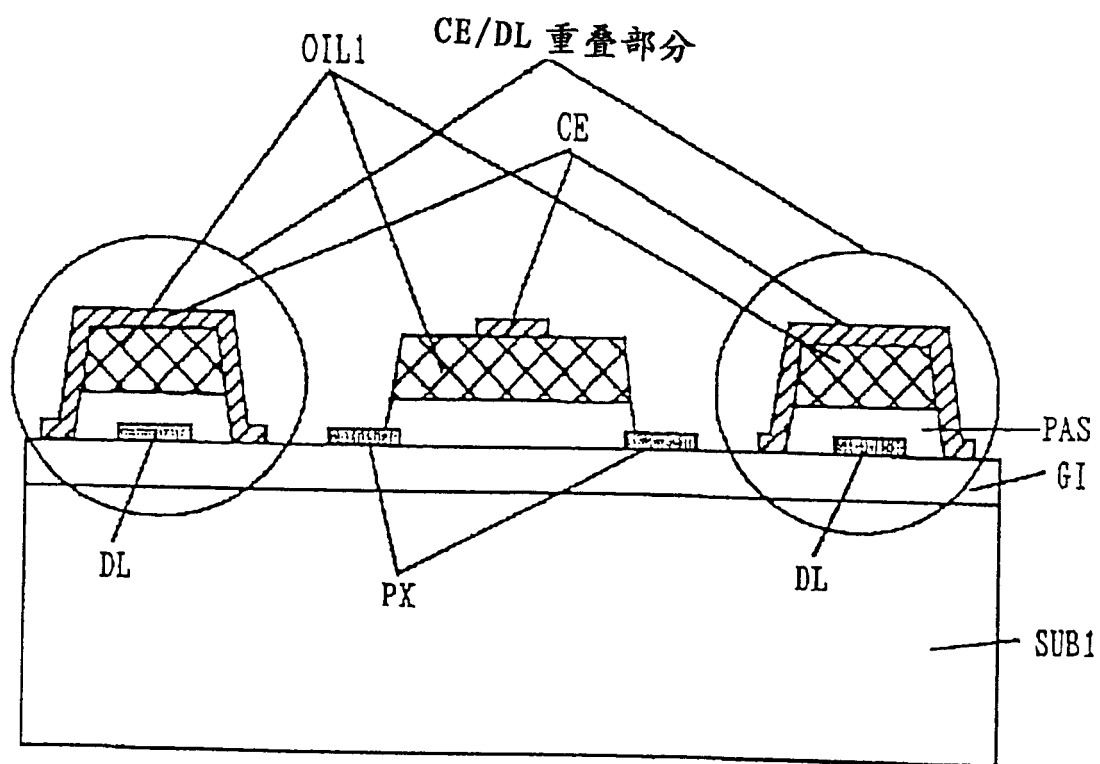


图 32A

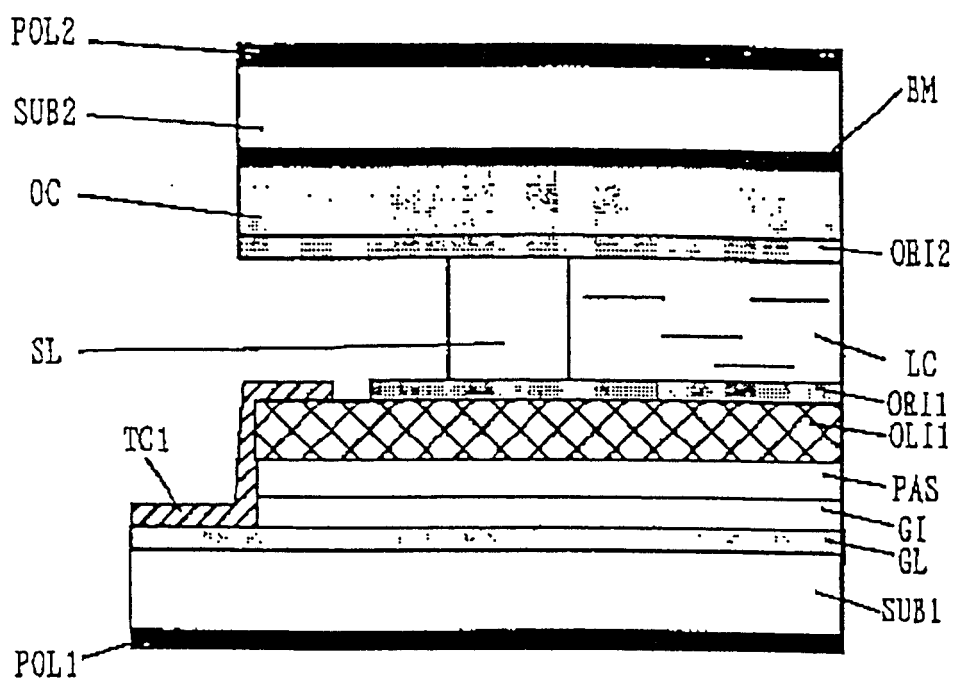


图 32B

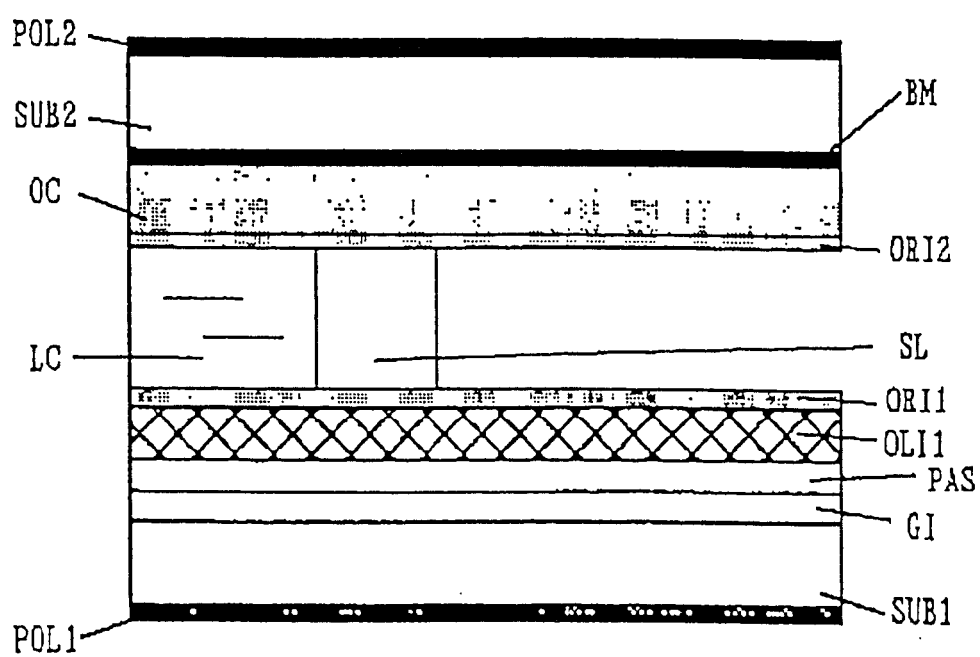


图 33A

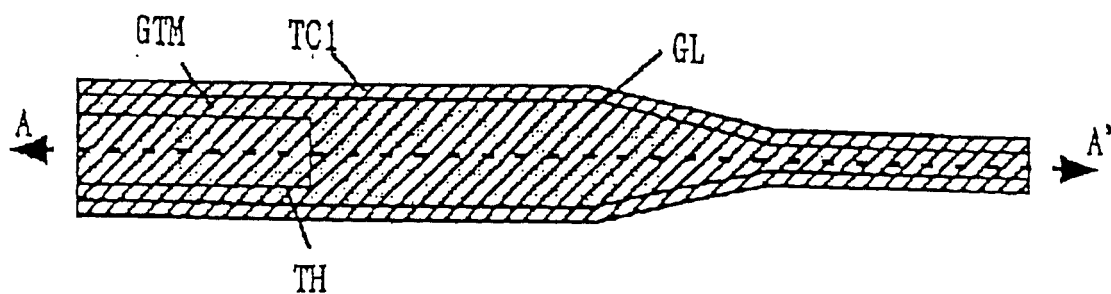


图 33B

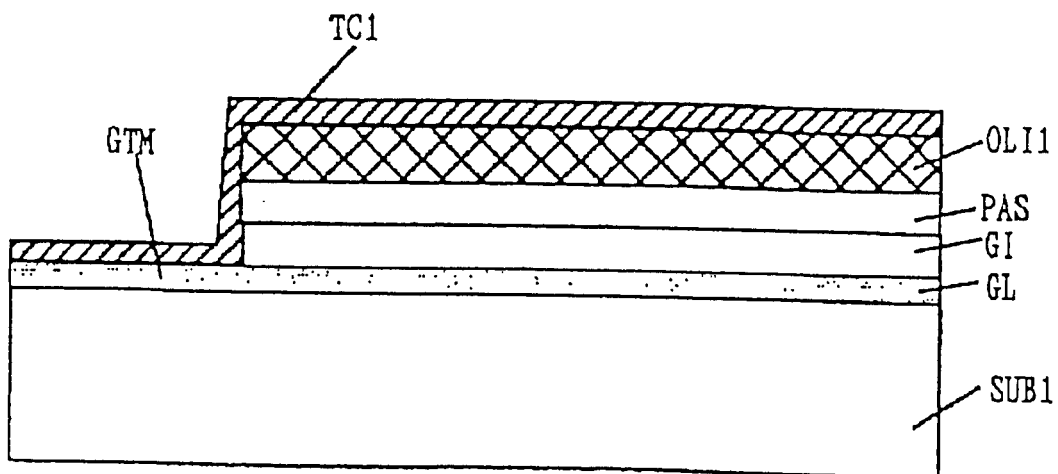


图 34A

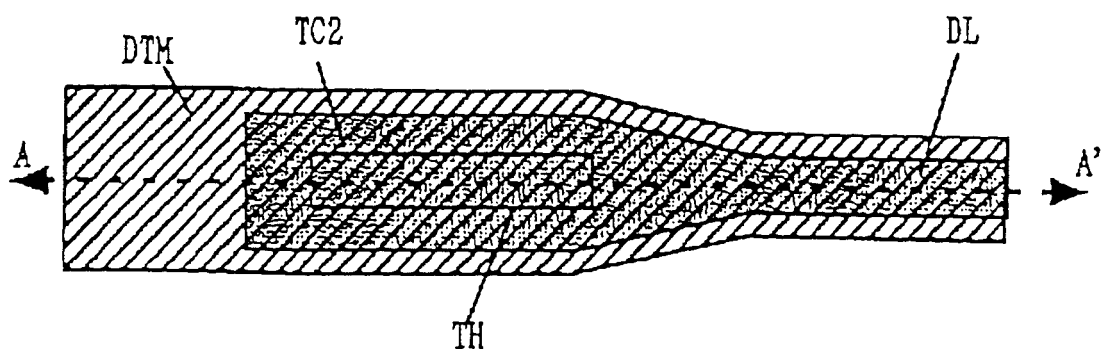


图 34B

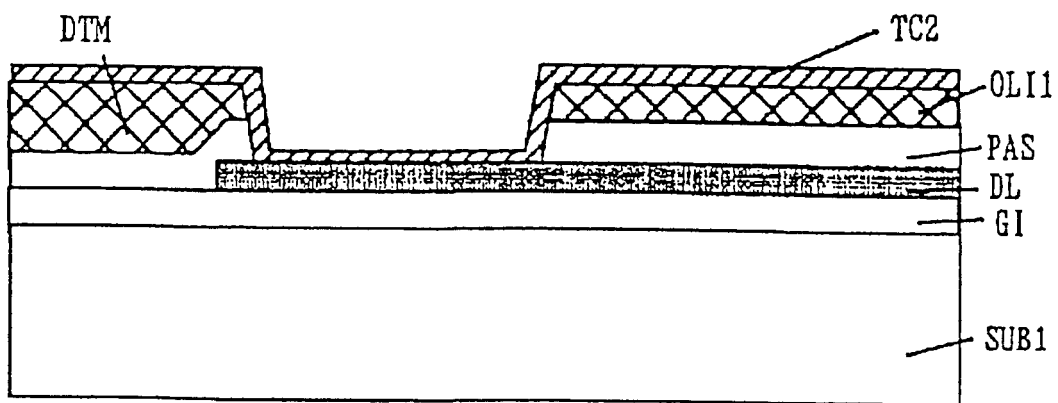


图 35

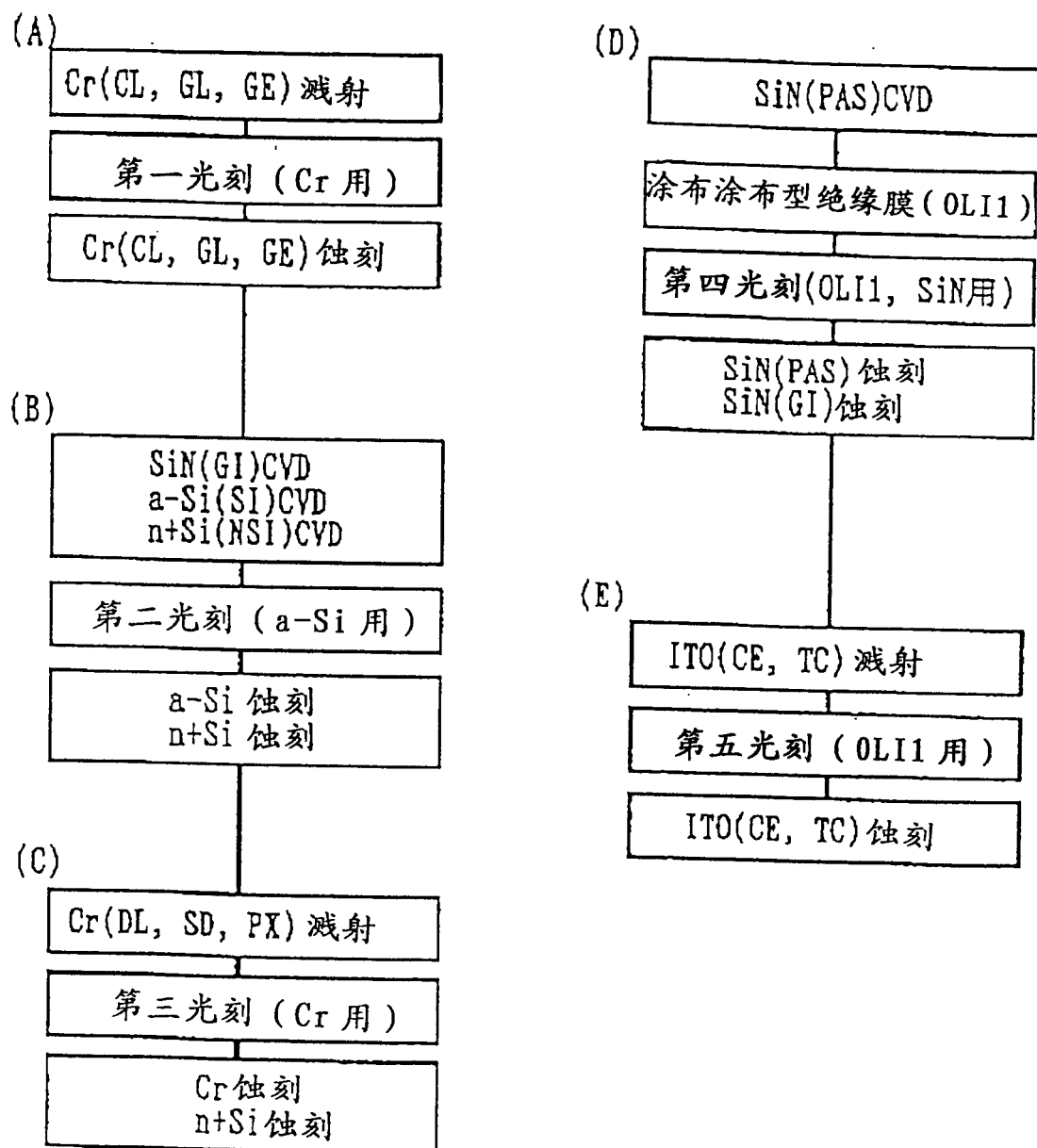


图 36A

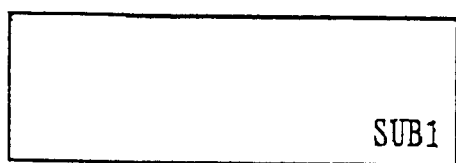


图 36A'

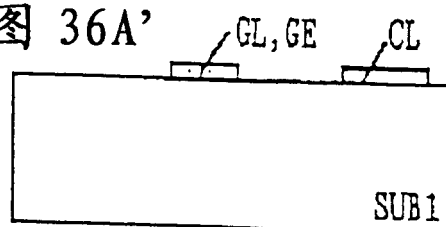


图 36B

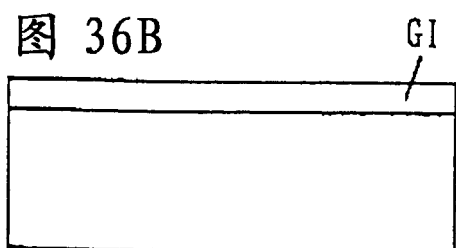


图 36B'

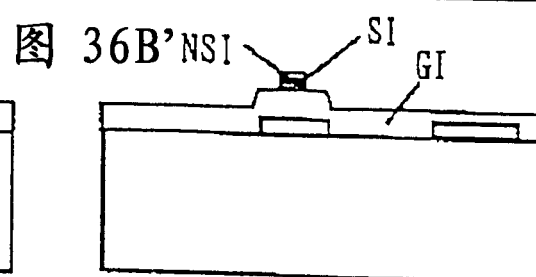


图 36C

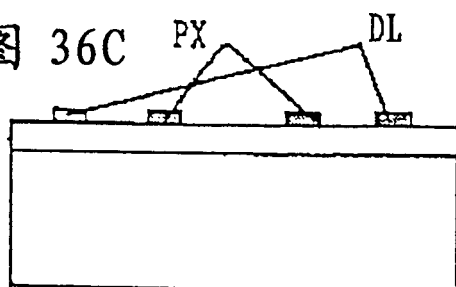


图 36C'

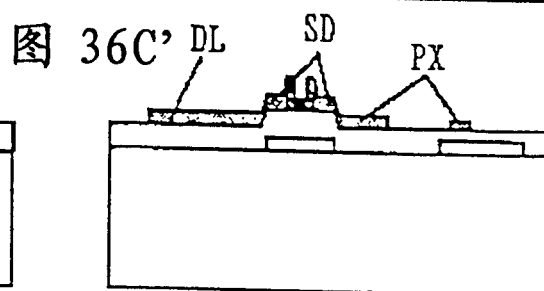


图 36D

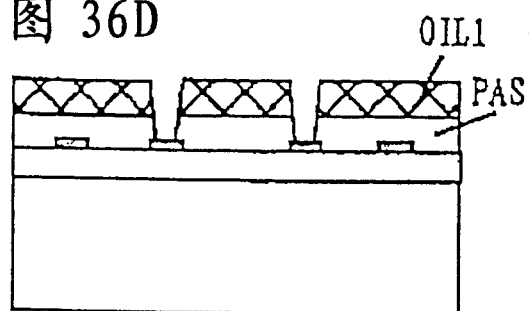


图 36D'

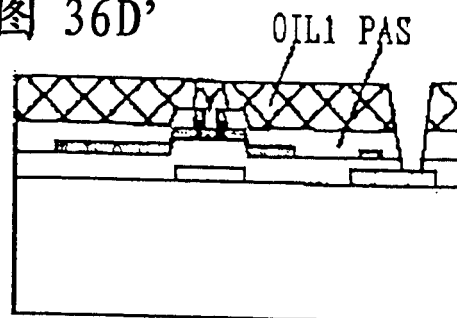


图 36E

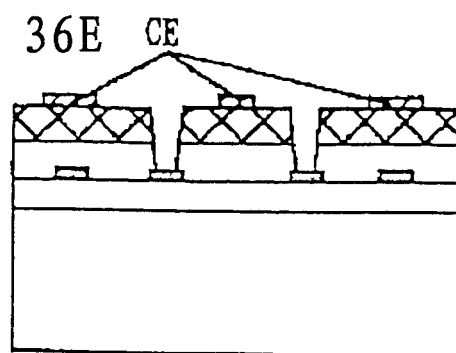


图 36E'

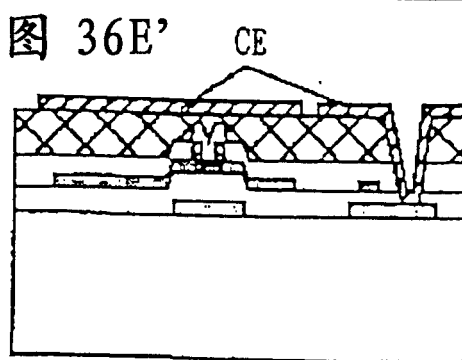


图 37

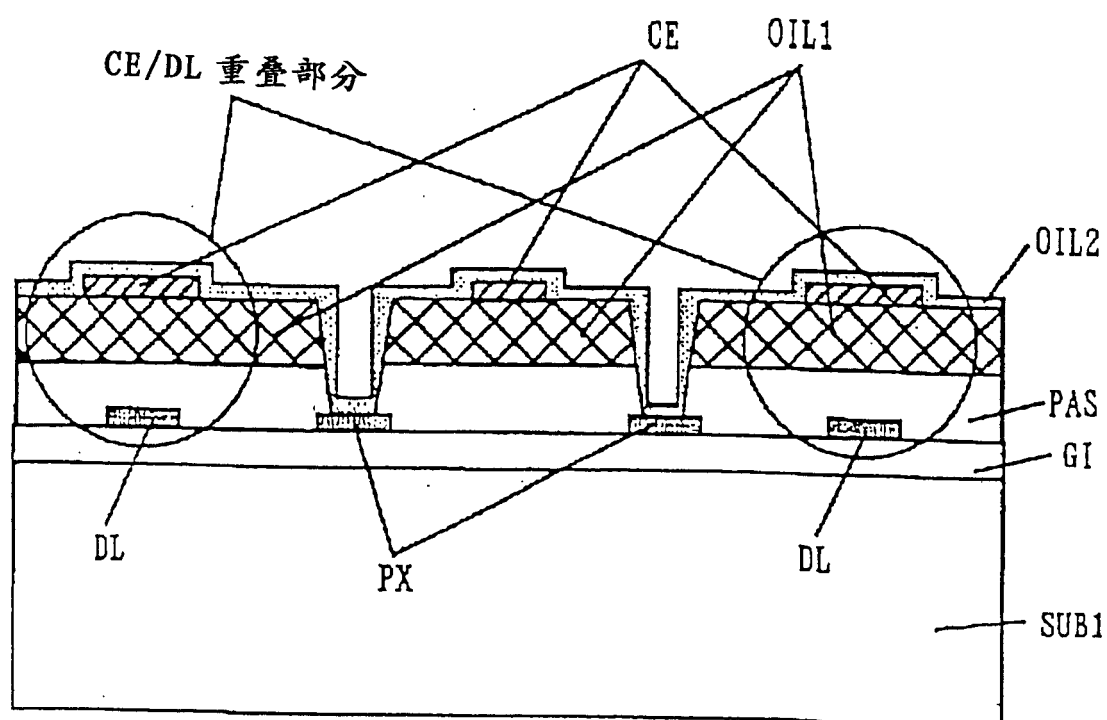


图 38

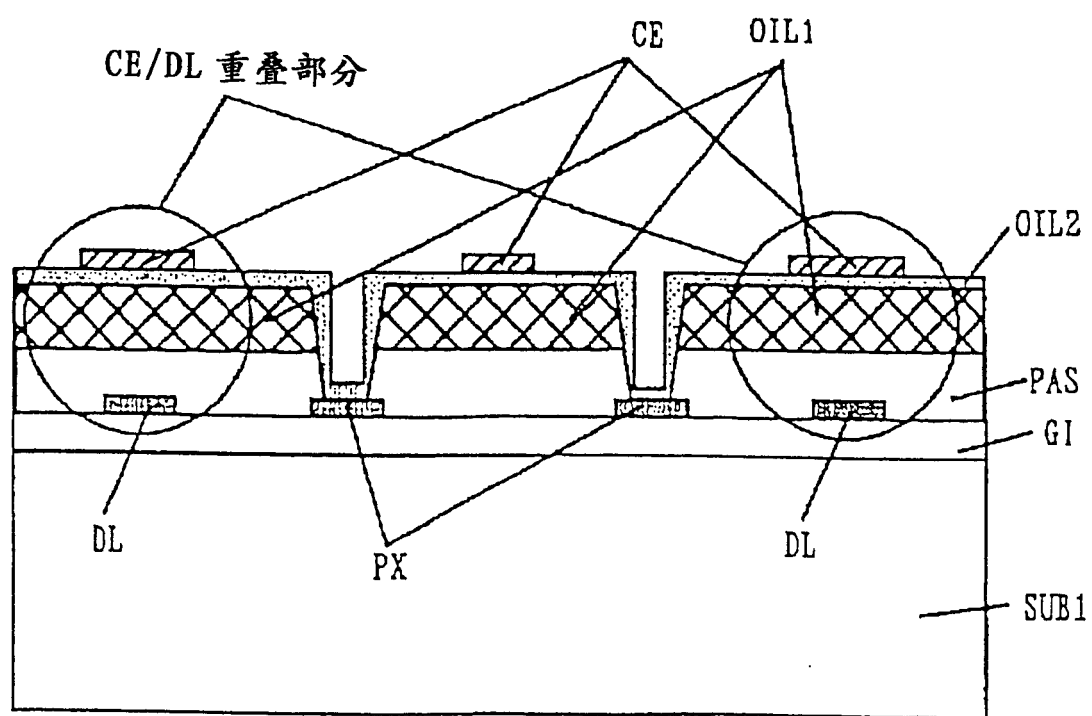


图 39

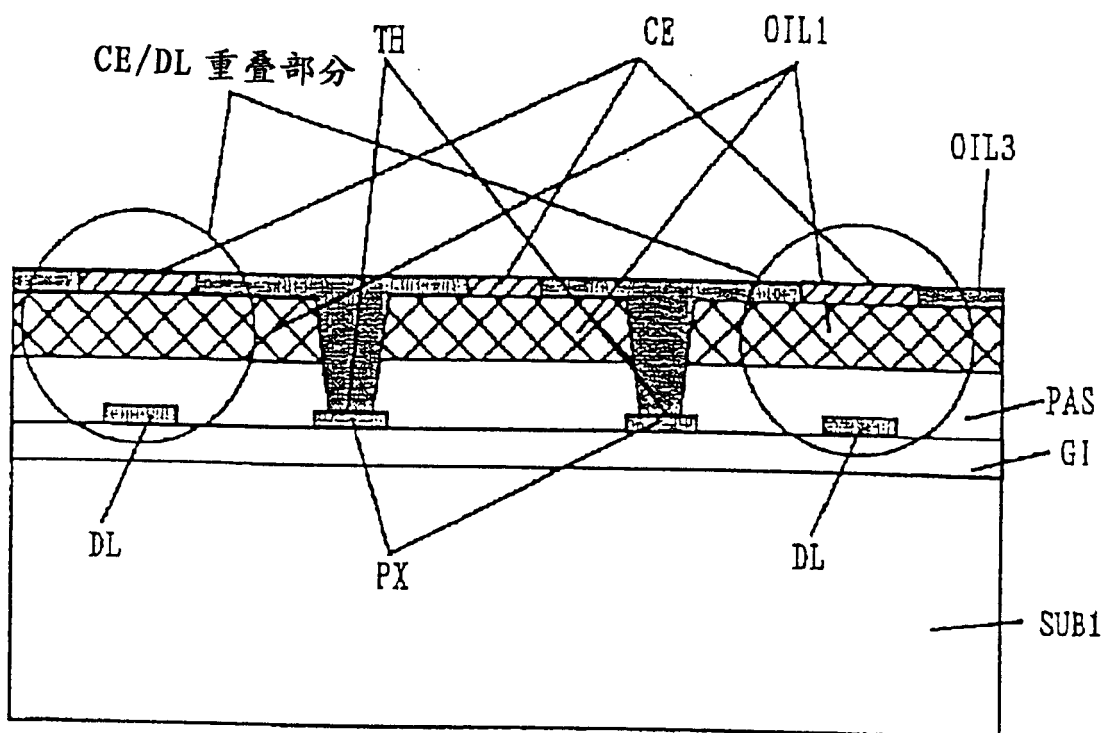


图 40

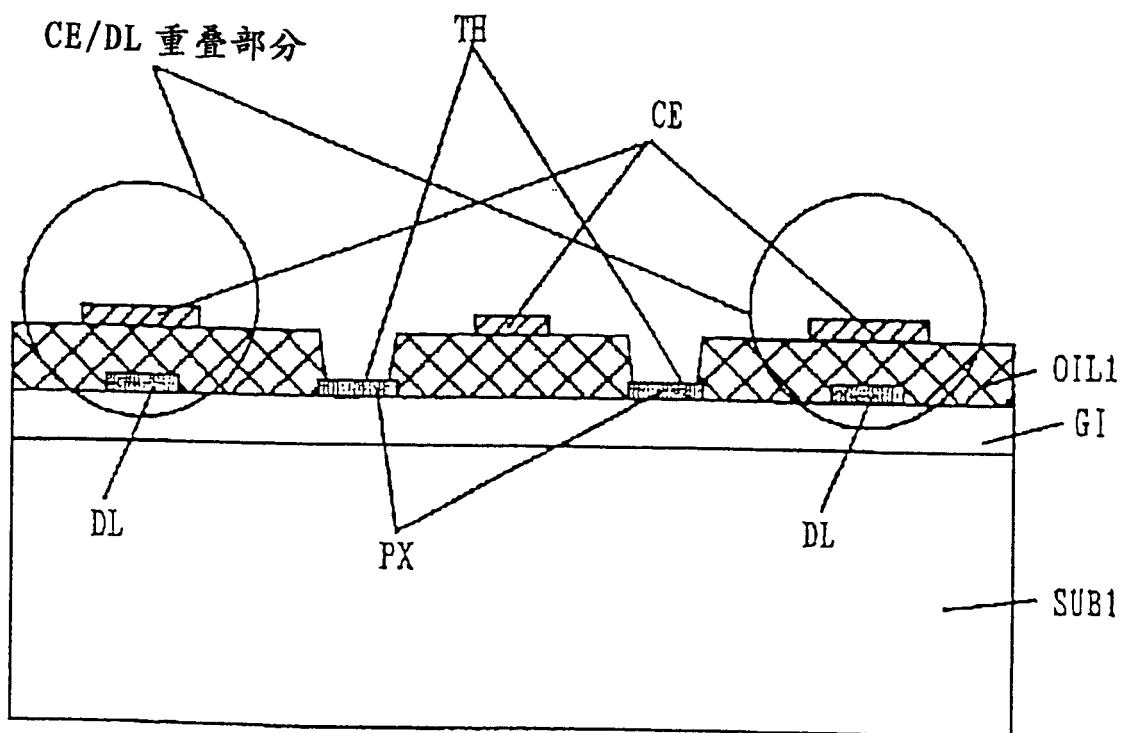


图 41

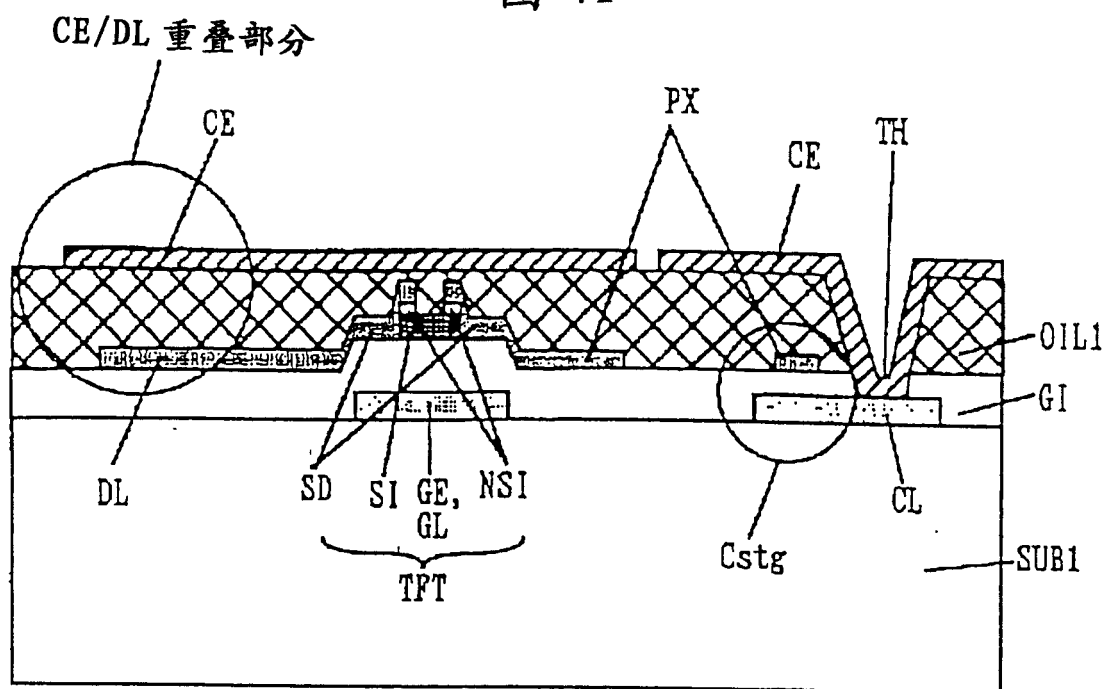


图 42

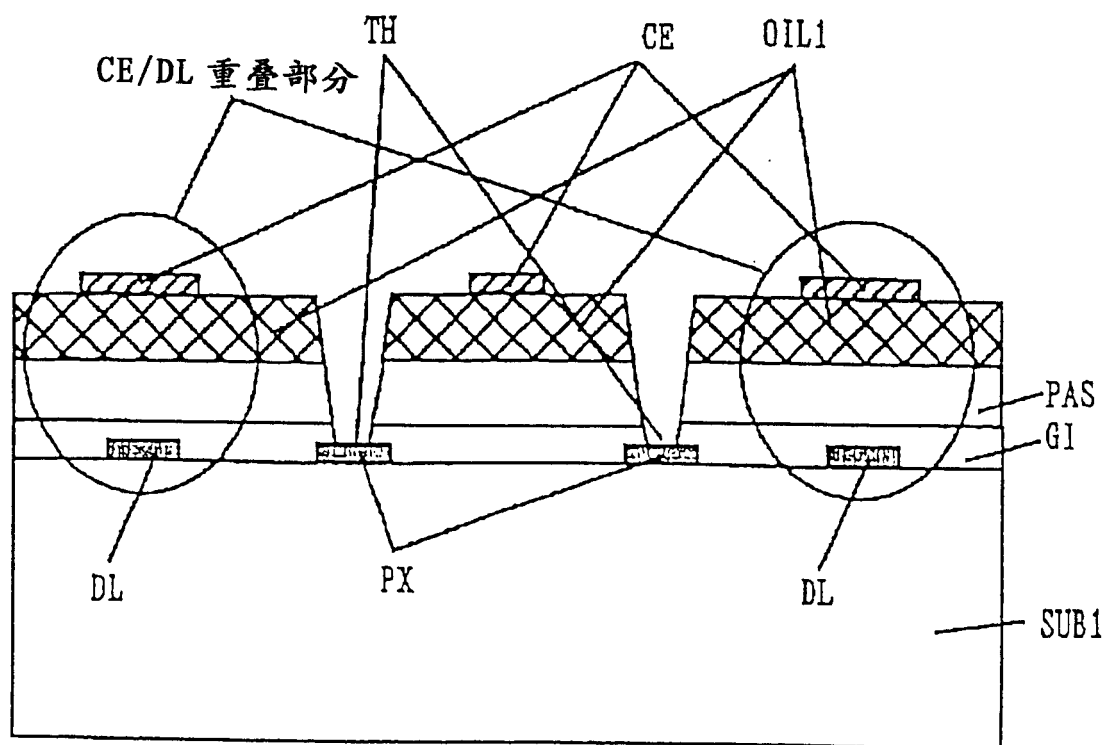
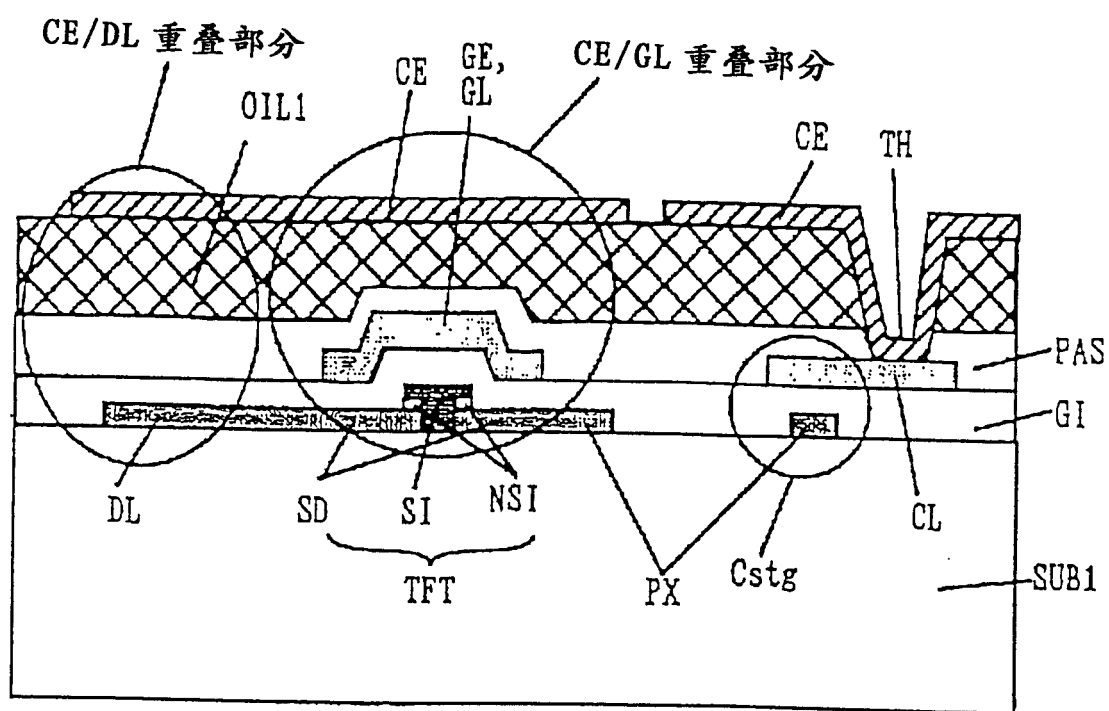


图 43



专利名称(译)	液晶显示装置		
公开(公告)号	CN1261805C	公开(公告)日	2006-06-28
申请号	CN01125152.2	申请日	2001-08-30
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	西村悦子 阿部诚 若木政利 鬼泽贤一 冲代贤次 仲吉良彰 石井正宏 丹野淳二		
发明人	西村悦子 阿部诚 若木政利 鬼泽贤一 冲代贤次 仲吉良彰 石井正宏 丹野淳二		
IPC分类号	G02F1/136 G02F1/1343 G02F1/1333 G02F1/1368 G09F9/30 H01L21/336 H01L29/786		
CPC分类号	G02F1/134363		
优先权	2001055365 2001-02-28 JP		
其他公开文献	CN1373389A		
外部链接	Espacenet SIPO		

摘要(译)

一种不会引起配线信号延迟或液晶驱动电压上升，像素孔径率大、高亮度、成品率优良的横向电场方式液晶显示装置。图象信号配线DL或扫描信号配线GL的至少一方信号配线和共用信号电极CE，其一部分介以层间绝缘膜PAS重叠，重叠的部分上形成电容，在该配置构造中，对应于像素电极PX上的至少一部分区域选择性形成层间绝缘膜PAS所含有的绝缘膜之中至少一层OIL1。

