



(12) 发明专利申请

(10) 申请公布号 CN 101878502 A

(43) 申请公布日 2010. 11. 03

(21) 申请号 200880118252. 7

(51) Int. Cl.

(22) 申请日 2008. 11. 19

G09G 3/36 (2006. 01)

(30) 优先权数据

G02F 1/133 (2006. 01)

2007-308858 2007. 11. 29 JP

G09G 3/20 (2006. 01)

(85) PCT申请进入国家阶段日

2010. 05. 28

(86) PCT申请的申请数据

PCT/JP2008/071484 2008. 11. 19

(87) PCT申请的公布数据

W02009/069674 EN 2009. 06. 04

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川

(72) 发明人 吉田泰则

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 秦晨

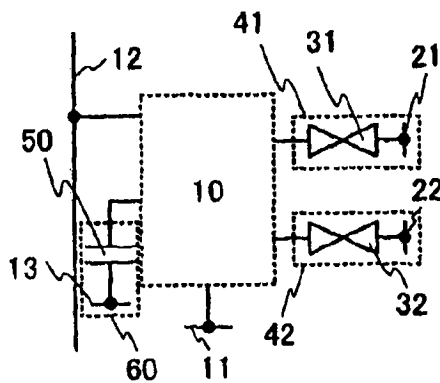
权利要求书 3 页 说明书 57 页 附图 24 页

(54) 发明名称

液晶显示器件和电子器件

(57) 摘要

由于显示器件 (200) 使用包括子像素 (41)-(43) 的像素, 在没有增加功率消耗的情况下通过驱动子像素来提供具有改进的视角和运动图像显示质量的显示器件。本发明提供了能够通过多个开关 (160)-(162) 来改变导电状态的电路 (10)、(60), 并且相互传输在多个子像素和电容器元件 (50)-(52) 中的电荷, 使得在没有施加多倍的外部电压的情况下将所期望的电压施加于多个子像素。而且, 根据电荷的迁移来提供每个子像素显示黑色的时段。



1. 一种包括多个像素的液晶显示器件,所述多个像素中的每一个包括:

第一液晶元件;
第二液晶元件;
电容器元件;以及
电路,

其中所述电路被配置以使第一布线与所述第一液晶元件和所述第二液晶元件中的一个电连接使得第一电压被施加于所述电容器元件以及所述第一液晶元件和所述第二液晶元件中的一个;

其中所述电路被配置以在第一状态和第二状态之间切换,在第一状态中所述第一液晶元件和所述电容器元件电连接且所述第二液晶元件和所述电容器元件电断开,在第二状态中所述第一液晶元件和所述电容器元件电断开且所述第二液晶元件和所述电容器元件电连接;以及

其中所述电路被配置以使所述第一液晶元件、所述第二液晶元件、所述电容器元件、和第二布线电连接使得第二电压被施加于所述第一液晶元件、所述第二液晶元件、和所述电容器元件。

2. 一种包括多个像素的液晶显示器件,所述多个像素中的每一个包括:

第一液晶元件;
第二液晶元件;
电容器元件;以及
电路,

其中所述电路被配置以使所述第一液晶元件、所述第二液晶元件与第一布线电连接使得第一电压被施加于所述第一液晶元件和所述第二液晶元件;

其中所述电路被配置以在第一状态与第二状态之间切换,在第一状态中所述第一液晶元件和所述电容器元件电连接且所述第二液晶元件和所述电容器元件电断开,在第二状态中所述第一液晶元件和所述电容器元件电断开且所述第二液晶元件和所述电容器元件电连接;以及

其中所述电路被配置以使所述第一液晶元件、所述第二液晶元件、所述电容器元件、和第二布线电连接使得第二电压被施加于所述第一液晶元件、所述第二液晶元件、和所述电容器元件。

3. 一种包括多个像素的液晶显示器件,所述多个像素中的每一个包括:

第一液晶元件;
第二液晶元件;
电容器元件;以及
电路,

其中所述电路被配置以使所述第一液晶元件、所述第二液晶元件、所述电容器元件与第一布线连接使得第一电压被施加于所述第一液晶元件、所述第二液晶元件、和所述电容器元件;

其中所述电路被配置以在第一状态与第二状态之间切换,在第一状态中所述第一液晶元件和所述电容器元件电连接且所述第二液晶元件和所述电容器元件电断开,在第二状态

中所述第一液晶元件和所述电容器元件电断开且所述第二液晶元件和所述电容器元件电连接；以及

其中所述电路被配置以使所述电容器元件与第二布线电连接使得第二电压被施加于所述电容器元件。

4. 一种包括多个像素的液晶显示器件，所述多个像素中的每一个包括：

第一液晶元件；

第二液晶元件；

第一开关；电容器元件；

第二开关；

第三开关；以及

第四开关，

其中所述第一开关的一个线端被配置以电连接至第二布线；

其中所述第二开关的一个线端被配置以电连接至所述第一开关的另一线端及所述电容器元件，而所述第二开关的另一线端被配置以电连接至所述第一液晶元件；

其中所述第三开关的一个线端被配置以电连接至所述第一开关的另一线端及所述电容器元件，而所述第三开关的另一线端被配置以电连接至所述第二液晶元件；以及

其中所述第四开关的一个线端被配置以电连接至所述第一开关的另一线端及所述电容器元件，而所述第四开关的另一线端被配置以电连接至第一布线。

5. 一种液晶显示器件，包括

多个像素，所述多个像素中的每一个包括：

第一液晶元件；

第二液晶元件；

第一开关；

电容器元件；

第二开关；

第三开关；以及

第四开关，

其中所述第一开关的一个线端被配置以电连接至第二布线；

其中所述第二开关的一个线端被配置以电连接至所述第一开关的另一线端及所述电容器元件，而所述第二开关的另一线端被配置以电连接至所述第一液晶元件；

其中所述第三开关的一个线端被配置以电连接至所述第一开关的另一线端及所述电容器元件，而所述第三开关的另一线端被配置以电连接至所述第二液晶元件；以及

其中所述第四开关的一个线端被配置以电连接至所述第一开关的另一线端及所述电容器元件，而所述第四开关的另一线端被配置以电连接至第一布线；

第一扫描线；

第二扫描线；

第三扫描线；以及

第四扫描线，

其中所述第一扫描线被配置以通过控制着用于驱动所述第一液晶元件和所述第二液

晶元件的电压的施加状态的信号来控制所述第一开关；

其中所述第二扫描线被配置以通过控制着所述电容器元件和所述第一液晶元件之间的电连接的信号来控制所述第二开关；

其中所述第三扫描线被配置以通过控制着所述电容器元件和所述第二液晶元件之间的电连接的信号来控制所述第三开关；以及

其中所述第四扫描线被配置以通过控制着所述电容器元件和所述第一布线之间的电连接的信号来控制所述第四开关。

6. 根据权利要求 4 或 5 的液晶显示器件, 其中所述第一开关到所述第四开关中的每一个被使用薄膜晶体管来形成。

7. 根据权利要求 1 到 5 中的任一权利要求的液晶显示器件, 其中所述第一液晶元件和所述第二液晶元件中的每一个包括像素电极、公共电极、由所述像素电极到所述公共电极所控制的液晶。

8. 一种电子器件, 包括根据权利要求 1 到 5 中的任一权利要求的液晶显示器件。

液晶显示器件和电子器件

技术领域

[0001] 本发明涉及显示器件和半导体器件。本发明涉及在显示部分内具有显示器件的电子器件。

背景技术

[0002] 液晶显示器件与使用阴极射线管的显示器件相比具有某些优点,例如纤薄,重量轻,功率消耗低等。此外,由于液晶显示器件能够广泛地应用于从显示部分的对角线为几英寸的小尺寸显示器件到大于 100 英寸的大尺寸显示器件,因而液晶显示器件被广泛地用作各种电子器件的显示器件,例如移动电话、照相机、摄像机、电视接收器等。虽然液晶显示器件具有优良的通用性,但是与其它显示器件(例如 CRT 等)相比存在着图像质量低的问题。原因包括:由于显示的大的视角相关性当从偏斜的角度观看时图像质量降低;由于来自背光的光线泄漏对比低;由于缓慢的响应速度运动图像的质量低等。

[0003] 但是,图像质量由于近年来新的液晶模式的发展已经得到了提高。代替已经常规性使用的扭曲向列(TN)模式,下列各种液晶模式得到了发展并投入到了实际应用:具有优良的视角特性的共面切换(IPS)模式及边缘场切换(FFS)模式,具有高对比度的垂直排列(VA)模式,其响应速度快且运动显示的质量高的光学补偿双折射(OCB)模式等。

[0004] 在此,虽然 VA 模式的液晶显示器件容易增加对比度,但是存在的问题是显示的视角相关性仍然是大的。因此,多畴 VA(MVA)模式和图形化 VA(PVA)模式得到了发展,通过这两种模式将像素划分成多个畴,并且改变在每个畴中的液晶取向以使较宽的视角得以实现。但是,即使使用该多畴方法,但仍没有获得足够的视角特性。

[0005] 因而,专利文献 1(日本公开专利申请 No. 2003-295160)提出了将像素划分成多个子像素,并将不同的信号电压施加于每个子像素,使得显示的视角相关性得以平均化以增大视角。

发明内容

[0006] 在专利文献 1 所公开的方法中,由于将像素划分成两个子像素并且将不同的信号电压施加于每个子像素,因而分别需要用于给该两个子像素中的每一个子像素供应信号电压的信号线(也称为数据线或源极线)。而且,用于驱动每个信号线的信号线驱动器(也称为数据驱动器或源极驱动器)也是必要的,以致存在着制造成本和功率消耗随电路规模的增大而增加的问题。

[0007] 而且,近年来,液晶显示器件所使用的液晶面板的清晰度已经得到了提高,并且从而,较高的清晰度逐渐地不仅为用于电视接收器的大尺寸液晶面板而且为用于移动电话等的小尺寸的或中等尺寸的液晶面板所要求。如专利文献 1 所公开的,在通过给多个子像素中的每个子像素供应信号电压来提高视角特性的方法中,增加了电路规模并且需要高速电路。因而,存在的问题是该方法在高清晰度化的趋势中是不利的。

[0008] 而且,为了提高液晶显示器件的图像质量,不仅视角而且运动图像显示的图像质

量、对比度等也都必须提高。如这样所描述的,仅仅提高液晶显示器件的一个特性是不够的,而为了提高液晶显示器件的整体图像质量,其它所有特性同时向着高水平提高是必要的。而且,使器件降低功率消耗与提高液晶显示器件的显示特性一样也是重要的。如果器件的功率消耗得到了降低,则器件的稳定的工作及安全性能够通过抑制热的产生来实现。另外,从应对资源枯竭的对策及防止全球变暖的角度来看,降低功率消耗也是重要的。

[0009] 本发明是在考虑了上述问题的情况下产生的。本发明的目标之一是提供具有提高的视角的显示器件及其驱动方法。作为选择,另一目标是提供具有静止图像及运动图像显示的增强的图像质量的显示器件及其驱动方法。另一目标是提供具有提高的对比度的显示器件及其驱动方法。另一目标是提供没有闪烁的显示器件及其驱动方法。另一目标是提供具有提高的响应速度的显示器件及其驱动方法。另一目标是提供具有低功率消耗的显示器件及其驱动方法。另一目标是提供具有低制造成本的显示器件及其驱动方法。

[0010] 本发明是为了解决以上目标而发明的。具体地,本发明提供了其中能够通过多个开关来改变导电状态的电路,并且在多个子像素和电容器元件中的电荷相互迁移,使得期望电压在没有执行来自外部的多倍电压施加的情况下被施加于多个子像素。而且,根据电荷的迁移来提供每个子像素显示黑色的时段。

[0011] 本发明的液晶显示器件的一个方面包括多个像素。该多个像素包括第一液晶元件、第二液晶元件、电容器元件、及包括功能的电路。使在第一液晶元件或第二液晶元件与第一布线之间的连接开始导电以将第一电压施加于第一液晶元件和电容器元件,或者第二液晶元件和电容器元件。切换在其中使在第一液晶元件和电容器元件之间的连接开始导电并使在第二液晶元件和电容器元件之间的连接断开导电的第一状态与其中使在第一液晶元件和电容器元件之间的连接断开导电并使在第二液晶元件和电容器元件之间的连接开始导电的第二状态之间进行。使在第一液晶元件、第二液晶元件、电容器元件、及第二布线之间的连接开始导电以将第二电压施加于第一液晶元件、第二液晶元件、及电容器元件。

[0012] 本发明的液晶显示器件的另一方面包括多个像素。该多个像素包括第一液晶元件、第二液晶元件、电容器元件、及包括功能的电路。使在第一液晶元件、第二液晶元件、及第一布线之间的连接开始导电以将第一电压施加于第一液晶元件和第二液晶元件。切换在其中使在第一液晶元件和电容器元件之间的连接开始导电并使在第二液晶元件和电容器元件之间的连接断开导电的第一状态与其中使在第一液晶元件和电容器元件之间的连接断开导电并使在第二液晶元件和电容器元件之间的连接开始导电的第二状态之间进行。使在第一液晶元件、第二液晶元件、电容器元件、及第二布线之间的连接开始导电以将第二电压施加于第一液晶元件、第二液晶元件、及电容器元件。

[0013] 本发明的液晶显示器件的另一方面包括多个像素。该多个像素包括第一液晶元件、第二液晶元件、电容器元件、及包括功能的电路。使在第一液晶元件、第二液晶元件、电容器元件、及第一布线之间的连接开始导电以将第一电压施加于第一液晶元件、第二液晶元件、及电容器元件。切换在其中使在第一液晶元件和电容器元件之间的连接开始导电并使在第二液晶元件和电容器元件之间的连接断开导电的第一状态与其中使在第一液晶元件和电容器元件之间的连接断开导电并使在第二液晶元件和电容器元件之间的连接开始导电的第二状态之间进行。使在电容器元件与第二布线之间的连接开始导电以将第二电压施加于电容器元件。

[0014] 本发明的液晶显示器件的另一方面包括多个像素。该多个像素包括第一液晶元件、第二液晶元件、第一开关、电容器元件、第二开关、第三开关、及第四开关。第一开关的一个线端与第二布线电连接。第二开关的一个线端与第一开关的另一线端及电容器元件电连接，而第二开关的另一线端则与第一液晶元件电连接。第三开关的一个线端与第一开关的另一线端及电容器元件电连接，而第三开关的另一线端则与第二液晶元件电连接。第四开关的一个线端与第一开关的另一线端及电容器元件电连接，而第四开关的另一线端则与第一布线电连接。

[0015] 本发明的液晶显示器件的另一方面包括多个像素，其中所述多个像素包括第一液晶元件、第二液晶元件、第一开关、电容器元件、第二开关、第三开关、及第四开关。第一开关的一个线端与第二布线电连接。第二开关的一个线端与第一开关的另一线端及电容器元件电连接，而第二开关的另一线端则与第一液晶元件电连接。第三开关的一个线端与第一开关的另一线端及电容器元件电连接，而第三开关的另一线端则与第二液晶元件电连接。第四开关的一个线端与第一开关的另一线端及电容器元件电连接，而第四开关的另一线端则与第一布线电连接。本发明的液晶显示器件还包括第一扫描线、第二扫描线、第三扫描线、及第四扫描线。第一扫描线通过控制着用于驱动第一液晶元件和第二液晶元件的电压的施加状态的信号来控制第一开关。第二扫描线通过控制着电容器元件与第一液晶元件之间的电连接的信号来控制第二开关。第三扫描线通过控制着电容器元件与第二液晶元件之间的电连接的信号来控制第三开关。第四扫描线通过控制着电容器元件与第一布线之间的电连接的信号来控制第四开关。

[0016] 注意，能够使用各种类型的开关，例如，电开关和机械开关。也就是，只要能够控制电流流向，任何元件都能够使用，不限制于特别的类型。例如，晶体管（例如，双极晶体管或 MOS 晶体管）、二极管（例如，PN 二极管、PIN 二极管、肖特基二极管、金属-绝缘体-金属 (MIM) 二极管、金属-绝缘体-半导体 (MIS) 二极管、或二极管式连接的晶体管）、晶闸管等都能够用作开关。作为选择，其中结合有这样的元件的逻辑电路也能够用作开关。

[0017] 注意，当明确地描述了 A 和 B 连接时，其中包括了 A 和 B 电连接的情形，A 和 B 在功能上连接的情形，以及 A 和 B 直接连接的情形。A 和 B 电连接的情形特别地包括在 A 和 B 之间提供具有某些电操作的对象的情形。在此，A 和 B 中的每一个都是对象（例如，器件、元件、电路、布线、电极、线端、导电膜、或层）。因此，包括在附图和正文中示出的另外的连接关系，不限制于预定的连接关系，例如，在附图和正文中示出的连接关系。

[0018] 注意，对于晶体管，能够使用各种类型的晶体管，不限制于某一类型。例如，能够使用包括非单晶的半导体膜（典型为非晶硅、多晶硅、微晶（也称为半非晶态）硅等）的薄膜晶体管 (TFT)。TFT 的使用具有多个优点。例如，由于晶体管能够在比使用单晶硅的情形的温度低的温度下形成，因而能够实现制造成本的降低或者制造器件的尺寸的增大。随着制造器件的尺寸的增大，晶体管能够使用大的基板来形成。因此，大量的显示器件能够同时形成，并且从而能够以低成本来形成。此外，由于制造温度是低的，因而能够使用低耐热性的基板。因此，晶体管能够形成于透光性基板之上；从而，能够通过使用在透光性基板之上形成的晶体管来控制显示元件中的光线透射。作为选择，由于晶体管的厚度是薄的，因而形成晶体管的膜的一部分能够透射光线；从而，能够增大孔径比 (aperture ratio)。

[0019] 作为选择，能够使用包括化合物半导体或氧化物半导体（例如 ZnO、a-InGaZnO、

SiGe、GaAs、IZO、ITO、或 SnO) 的晶体管,通过使该化合物半导体或氧化物半导体变薄所获得的薄膜晶体管等。因而,能够降低制造温度,并且晶体管能够在例如室温下形成。因此,晶体管能够直接形成于低耐热性的基板上,例如塑料基板或膜基板。注意,该化合物半导体或氧化物半导体不仅能够用于晶体管的沟道部分而且能够用于其它应用。例如,该化合物半导体或氧化物半导体能够用作电阻器、像素电极、或具有透光性质的电极。此外,由于该元件能够与晶体管同时形成,因而能够降低成本。

[0020] 作为选择,能够使用通过使用喷墨法或印制法来形成的晶体管等。因此,晶体管能够在室温下或在低真空下形成,或者能够使用大的基板来形成。由于晶体管能够在不使用掩膜(光罩)的情况下形成,因而能够容易地改变晶体管的布局。此外,由于不必要使用抗蚀剂,因而降低了材料成本并且能够减少步骤数。而且,由于膜只形成于所要求的部分,因而与其中在膜形成于整个表面上之后执行蚀刻的制造方法相比,材料没有被浪费并且成本能够得以降低。

[0021] 注意,一个像素与其亮度能够被控制的一个元件对应。例如,一个像素与一个颜色元件对应,并且用一个颜色元件来表示亮度。因此,在具有 R(红色)、G(绿色)、及 B(蓝色)的颜色元件的颜色显示器件的情形中,图像的最小单元由 R 像素、G 像素、及 B 像素这三种像素来形成。注意,颜色元件并不限制于三种颜色,而是可以使用多于三种颜色的颜色元件和/或可以使用不同于 RGB 的颜色。例如,能够通过添加 W(白色)来使用 RGBW。作为选择,能够使用添加了黄色、青色、品红色、翡翠绿、朱红色等中的一种或多种颜色的 RGB。此外作为选择,能够将 R、G、及 B 中的至少一种颜色相似的颜色添加至 RGB。例如,可以使用 R、G、B1、及 B2。虽然 B1 和 B2 都是蓝色,但是它们具有稍微不同的频率。类似地,能够使用 R1、R2、G、及 B。通过使用该颜色元件,能够执行较接近于真实物体的显示,并且能够降低功率消耗。作为另一个实例,当通过使用多个区域来控制一个颜色元件的亮度时,一个区域能够对应于一个像素。例如,当执行面积灰度比显示或者引入子像素时,在一个颜色元件中提供有控制亮度的多个区域并且用所有区域来表示灰度,以及控制亮度的一个区域能够对应于一个像素。在那种情况下,一个颜色元件由多个像素来形成。作为选择,即使当在一个颜色元件中提供了控制亮度的多个区域时,也可以集合这些区域并且一个颜色元件能够称为一个像素。在那种情况下,一个颜色元件由一个像素形成。另外,当一个颜色元件的亮度由多个区域来控制时,有助于显示的区域还可以具有在某些情形中由像素而定的不同的面积尺寸。作为选择,在控制一个颜色元件中的亮度的多个区域中,给各个区域供应的信号可以轻度变化以扩宽视角。也就是,在一个颜色元件内的多个区域中所包括的像素电极的电位能够是相互不同。因此,施加于液晶分子的电压根据像素电极而变化。因而,视角能够得以扩宽。

[0022] 注意,当明确描述为一个像素(三种颜色的)时,则对应于将 R、G、及 B 这三个像素看作一个像素的情形。当明确描述为一个像素(一种颜色的)时,则对应于将在每个颜色元件中所提供的多个区域集体看作一个像素。

[0023] 注意,在某些情形中像素被提供(被排列)于矩阵中。在此,像素被提供(被排列)于矩阵中的描述包括将像素在纵向或横向的方向上排列成直线或者成锯齿线的情形。例如,当用三种颜色的像素(例如,RGB)来执行全色显示时,其中包括了下列情形:像素排列成条纹状的情形,三种颜色元件的点排列成 Δ 图案的情形,以及将这三种颜色元件的点

设置成 Bayer 布局的情形。注意,颜色元件并不限制于三种颜色,而是可以采用多于三种颜色的颜色元件,例如,RGBW(W 对应于白色)或者以黄色、青色、品红色等中的一种或多种颜色来添加的 RBG。另外,显示区的尺寸可以在颜色元件各自的点方面不同。因而,能够降低功率消耗或者能够延长显示器件的寿命。

[0024] 注意,晶体管是具有至少栅极、漏极、及源极这三个线端的元件。晶体管包括在漏区和源区之间的沟道区,并且电流能够流过漏区、沟道区、及源区。在此,由于晶体管的源极和漏极可以根据晶体管的结构、操作条件等而改变,因而要规定哪个电极是源极或漏极是困难的。因此,在本文献(说明书、权利要求书、附图等)中,起着作为源极和漏极的作用的区域在某些情况下不称为源极或漏极。在这种情况下,例如,可以将源极和漏极中的一个电极称为第一线端而将其中另一电极称为第二线端。作为选择,可以将源极和漏极中的一个电极称为第一电极而将其中另一电极称为第二电极。此外作为选择,可以将源极和漏极中的一个电极称为源区而将其中另一电极称为漏区。

[0025] 注意,栅极对应于栅电极和栅极布线(也称为栅极线、栅极信号线、扫描线、扫描信号线等)的全部或部分。栅电极对应于导电膜与形成具有介入其间的栅极绝缘膜的沟道区的半导体重叠的那部分。注意,在某些情况下,栅电极的一部分与具有介入其间的栅极绝缘膜的 LDD(轻度穹形的漏极)区或源区(或漏区)重叠。栅极布线对应于连接晶体管的栅电极的布线,连接在像素中所包含的栅电极的布线,或者将栅电极连接至另一布线的布线。

[0026] 注意,栅极线端对应于栅电极部分(区域、导电膜、布线等)或者与栅电极电连接的部分(区域、导电膜、布线等)内的一部分。

[0027] 当布线被称为栅极布线、栅极线、栅极信号线、扫描线、扫描信号线等的时候,存在着晶体管的栅极没有连接至布线的情形。在该情形中,栅极布线、栅极线、栅极信号线、扫描线、或扫描信号线对应于在与晶体管的栅极相同的层中所形成的布线,由与晶体管的栅极相同的材料形成的布线,或者在某些情形中与晶体管的栅极同时形成的布线。该布线的实例包括用于存储电容的布线,电源供应线,以及参考电位供应线。

[0028] 源极对应于源区、源电极、及源极布线(也称为源极线、源极信号线、数据线、数据信号线等)中的全部或部分。源区对应于含有大量 p 型杂质(例如,硼或镓)或 n 型杂质(例如,磷或砷)的半导体区。因此,在源区中不包括含有少量 p 型杂质或 n 型杂质的区域,所谓的 LDD(轻度穹形的漏极)区。源电极是由与源区的材料不同的材料所形成的且与源区电连接的导电层的一部分。但是,存在着将源电极和源区集体称为源电极的情形。源极布线对应于连接晶体管的源电极的布线,连接包含于像素中的源电极的布线,或者将源电极连接至另一布线的布线。

[0029] 注意,源极线端对应于源区、源电极、或与源电极电连接的部分(区域、导电膜、布线等)的一部分。

[0030] 在将布线称为源极布线、源极线、源极信号线、数据线、数据信号线等时;存在着晶体管的源极(漏极)不与该布线连接的情形。在该情形中,源极布线、源极线、源极信号线、数据线、或数据信号线对应于在与晶体管的源极(漏极)相同的层中形成的布线,由与晶体管的源极(漏极)相同的材料形成的布线,或者在某些情形中与晶体管的源极(漏极)同时形成的布线。该布线的实例包括用于存储电容的布线、电源供应线、及参考电位供应线。

[0031] 注意,漏极与源极相似。

[0032] 注意,半导体器件对应于具有包含半导体元件(例如,晶体管、二极管、或晶闸管)的电路的器件。半导体器件也可以是指能够通过利用半导体特性而起作用的所有器件。作为选择,半导体器件指的是包含半导体材料的器件。

[0033] 显示元件对应于光调制元件、液晶元件、发光元件、EL元件(有机EL元件、无机EL元件、或包含有机材料和无机材料的EL元件)、电子发射器、电泳元件、放电元件、光反射元件、光衍射元件、数字微镜器件(DMD)等。注意,本发明并不限制于此。

[0034] 显示器件对应于包含显示元件的器件。显示器件可以包括具有显示元件的多个像素。显示器件可以包括用于驱动多个像素的外围驱动器电路。用于驱动多个像素的外围驱动器电路可以形成于与该多个像素相同的基板之上。显示器件还可以包括通过布线接合或凸块接合在基板上所提供的外围驱动器电路,即,通过所谓的玻璃覆晶(COG)、TAB等连接的IC芯片。此外,显示器件还可以包括将IC芯片、电阻器、电容器、电感器、晶体管等贴附于其上的柔性印制电路(FPC)。显示器件还可以包括通过柔性印制电路(FPC)等来连接的并且将IC芯片、电阻器、电容器、电感器、晶体管等贴附于其上的印制线路板(PWB)。显示器件还可以包括光学薄片,例如起偏振片或延迟片。显示器件还可以包括发光器件、外壳、音频输入及输出装置、光学传感器等。

[0035] 在此,发光器件可以包括导光板、棱镜片、扩散片、反射片、光源(例如,LED或冷阴极荧光灯)、冷却装置(例如,水冷型或气冷型)等。

[0036] 液晶显示器件对应于包含液晶元件的显示器件。液晶显示器件在其范畴内包括直视型液晶显示、投影型液晶显示、透射型液晶显示、反射型液晶显示、透反型液晶显示等。

[0037] 当明确描述将B形成于A上或之上时,不一定意味着形成B使其与A直接接触。该描述包括A和B相互不直接接触的情形,即,在A和B之间介入另一对象的情形。在此,A和B中的每一个都与对象(例如,器件、元件、电路、布线、电极、线端、导电膜、或层)对应。

[0038] 对于根据本发明的液晶显示器件及其驱动方法,即使在将一个像素划分成多个子像素以便提高视角时并且在其中将不同的信号电压施加于子像素的用于提高视角的方法被采用时,用于驱动子像素的电路规模的增大,电路的驱动速度的增加等也不发生。结果,功率消耗及制造成本的降低能够得以实现。而且,能够将精确的信号输入给每个子像素,以使静止图像显示的质量能够得以提高。而且,由于黑色的图像能够在不增加具体电路且不改变结构的情况下显示于任意的时序中,因而运动图像显示的质量能够得以提高。

[0039] 此外,对于根据本发明的液晶显示器件及其驱动方法,能够通过提供显示黑色图像的时段来提高对比度。显示的闪烁能够通过缩短显示黑色图像的时段来减少,以及显示的响应速度能够通过超速驱动(overdrive)来增加。而且,液晶面板的驱动器电路的驱动频率能够设置为低,从而能够降低功率消耗。

附图说明

[0040] 图1A到1E示出了在本发明中的第一电路10的导电状态。

[0041] 图2A到2D示出了在本发明中的第一电路10的导电状态。

[0042] 图3A到3D示出了在本发明中的第一电路10的导电状态。

[0043] 图4A到4C示出了在本发明中的第一电路10的导电状态。

[0044] 图5D1到5E示出了在本发明中的第一电路10的导电状态。

- [0045] 图 6A 到 6F 示出了在本发明中的像素电路的电路实例。
- [0046] 图 7A 到 7E 示出了在本发明中的像素电路的电路实例。
- [0047] 图 8A 到 8F 示出了在本发明中的像素电路的电路实例。
- [0048] 图 9A 到 9E 示出了在本发明中的像素电路的电路实例。
- [0049] 图 10A 到 10D 示出了在本发明中的像素电路的电路实例。
- [0050] 图 11A 到 11D 示出了在本发明中的像素电路的具体实例。
- [0051] 图 12A 和 12B 示出了在本发明中的像素电路的具体实例。
- [0052] 图 13A 到 13D 示出了在本发明中的像素电路的具体实例。
- [0053] 图 14A 到 14E 示出了在本发明中的像素电路的电路实例。
- [0054] 图 15A 和 15B 示出了在本发明中的像素电路的电路实例。
- [0055] 图 16A 到 16H 示出了在本发明中的外围驱动电路的制造实例。
- [0056] 图 17A 到 17G 示出了在本发明中的半导体元件的制造实例。
- [0057] 图 18A 到 18D 示出了在本发明中的半导体元件的制造实例。
- [0058] 图 19A 到 19G 示出了在本发明中的半导体元件的制造实例。
- [0059] 图 20A 到 20E 示出了本发明的电子器件。

具体实施方式

[0060] 以下,本发明的实施方式将参考附图来描述。但是本发明能够以多种方式来实施,并且本领域技术人员应当容易理解,在没有脱离本发明的范围和精神的情况下能够不同地改变方式和细节。因此,本发明并没有被看作限制于实施方式的描述。

[0061] (实施方式 1)

[0062] <操作及像素结构的实例>

[0063] 首先,描述了像素电路为了解决以上目标而应当具有的操作以及实现该操作的像素结构实例。像素电路为了解决以上目标而应当具有的操作主要包括下列两种操作。即,(操作 A)通过一次写入将不同的电压写到在像素中所包含的多个子像素,以及(操作 B)在一个帧周期内提供其中所有子像素都显示黑颜色的时段。对于操作 A 的实现,视角能够在不增加用于驱动子像素的电路规模、驱动速度等的情况下得到提高。另外,操作 B 在实现操作 A 的同时实现,因此提高了视角,降低了功率消耗,并且提高了运动图像显示的图像质量。如这样所描述的,不仅在液晶显示器件所具有的特性当中的某一特性的提高,而且其它任何特性同时向高水平的提高对于提高液晶显示器件的整体图像质量都是高效。注意,对于操作 B,如果改变其中所有子像素都显示黑色的时段的长度变成了可能,则能够在将各种运动图像都显示于液晶显示器件上的情形中提供针对运动图像的每种特性的适合的图像质量,这是所希望的。

[0064] 作为实现以上操作的像素结构实例,在图 1A 中示出了第一像素结构。第一像素结构包括与第一布线 11 及第二布线 12 电连接的第一电路 10,与第一电路 10 电连接的第一液晶元件 31,与第一电路 10 电连接的第二液晶元件 32,以及与第一电路 10 电连接的第一电容器元件 50。

[0065] 在此,第一电容器元件 50 具有两个电极,并且与电连接至第一电路 10 的电极不同的那个电极被电连接至第三布线 13。然后,第一电容器元件 50 与第三布线 13 的组合是第

二电路 60。

[0066] 此外,第一液晶元件 31 具有两个电极,并且与第一电路 10 电连接的电极称为第一像素电极,而另一电极则称为第一公共电极。然后,假定第一公共电极与第四布线 21 电连接。但是,第一公共电极可以电连接至另外的布线,并不限制于第四布线 21。而且,第一液晶元件 31 与第四布线 21 的组合是第一子像素 41。

[0067] 类似地,第二液晶元件 32 具有两个电极,并且与第一电路 10 电连接的电极称为第二像素电极,而另一电极则称为第二公共电极。然后,假定第二公共电极与第五布线 22 电连接。但是,第二公共电极可以电连接至另外的布线,并不限制于第五布线 22。而且,第二液晶元件 32 与第五布线 22 的组合是第二子像素 42。

[0068] 注意,在包含于第一像素结构内的电路中第一到第五布线能够根据作用进行如下分类。第一布线 11 能够具有作为其上施加了重置(reset)电压 V_1 的重置线的功能。第二布线 12 能够具有作为其上施加了数据电压 V_2 的数据线的功能。第三布线 13 能够具有作为用于控制第一电容器元件 50 所施加的电压的公共线的功能。第四布线 21 能够具有作为用于控制第一液晶元件 31 所施加的电压的液晶公共电极的功能。第五布线 22 能够具有作为用于控制第二液晶元件 32 所施加的电压的液晶公共电极的功能。

[0069] 但是,每个布线都能够具有不同的作用,并不限制于此。具体地,用于施加相同电压的布线能够是相互电连接的公共布线。由于在电路中的布线的面积能够通过共用布线来减小,因而能够提高孔径比,由此能够降低功率消耗。

[0070] <第一像素结构和功能(1)>

[0071] 然后,详细地描述第一电路 10 应当具有的功能以便实现第一像素结构的上述操作 A 和操作 B。在此,假定:第一电压 V_1 施加于第一布线 11;第二电压 V_2 施加于第二布线 12;第三电压 V_3 施加于第三布线 13;第四电压 V_4 施加于第四布线 21;以及第五电压 V_5 施加于第五布线 22。

[0072] 第一布线 10 包括用于控制与第一电路 10 电连接的第一布线 11、第二布线 12、第一液晶元件 31、第二液晶元件 32、及第一电容器元件 50 的导电状态的多个开关。于是,第一电路 10 应当具有能够在方法上实现为实现上述操作 A 和操作 B 所需要的导电状态的功能。

[0073] <第一导电状态(重置)>

[0074] 在第一像素结构的功能(1)中的第一导电状态是使施加于与第一电路 10 电连接的每个元件(第一液晶元件 31、第二液晶元件 32、及第一电容器元件 50)的电压返回至初始状态的电压(也称为重置电压)。因此,该状态也称为重置状态。

[0075] 第一电路 10 的重置状态通过第一电路 10 的下列导电状态来实现。也就是,使在第一液晶元件 31、第二液晶元件 32、第一电容器元件 50、及第一布线 11 之间的连接开始相互导电。图 1B 示出了这种状态的示意图。在这样的导电状态下,能够将第一电压 V_1 施加于第一液晶元件 31、第二液晶元件 32、及第一电容器元件 50。换句话说,第一电压 V_1 是重置电压。在此,第一电压 V_1 优选为第一液晶元件 31 和第二液晶元件 32 显示黑色的电压。例如,如果第一液晶元件 31 和第二液晶元件 32 的性质正常为黑色,那么最好是第一电压的电平处于 0V 到液晶的阈值电压(透光率开始上升的电压)的范围内。另一方面,如果第一液晶元件 31 和第二液晶元件 32 的性质正常是白色的,那么最好是第一电压 V_1 的电平等于或

大于液晶的饱和电压（透光率结束下降的电压）。

[0076] 注意,有必要关注:施加于液晶的电压的电平是第一电压 V_1 ,与第四电压 V_4 或第五电压 V_5 之间的差值。例如,在将 0V 施加于第一液晶元件的情形中,当第四电压 V_4 或第五电压 V_5 是 0V 的时候,则第一电压 V_1 是 0V。类似地,在将 0V 施加于第一液晶元件的情形中,例如,当第四电压 V_4 或第五电压 V_5 为 5V 的时候,则第一电压 V_1 是 5V。如这样所描述的,第一电压 V_1 通过应当施加于每个液晶元件的电压以及第四电压 V_4 或第五电压 V_5 的电压来确定。在本实施方式中,为了简化,第四电压 V_4 和第五电压 V_5 是 0V,而施加于液晶的电压等于第一电压 V_1 。但是,这只是出于描述方便的考虑,因此,实际的第四电压 V_4 或第五电压 V_5 并不限制于 0V。注意,对于第一电容器元件中的第三电压 V_3 ,为了描述而使用的具体电压与第四电压 V_4 或第五电压 V_5 相似。

[0077] 使与第一电路 10 连接的每个元素处于以上所描述的重置状态的原因如下。第一个原因是应当在第一导电状态之后写入每个液晶元件中的电压并不取决于在第一导电状态之前所写入的电压。如果电压由在第一导电状态之前写入的电压而定,则要正常地控制应当写入每个液晶元件中的电压变得困难,并且结果,要正常地执行液晶显示器件的显示变得困难。第二个原因是每个液晶元件都通过重置状态来显示黑色,并且所有的液晶元件都受到这种控制,由此液晶显示器件显示黑色。换句话说,液晶显示器件显示黑色,以便能够实现上述操作 B。因此,运动图像显示的图像质量得以提高。注意,能够通过控制时序使其处于重置状态来控制黑色显示的时段的长度。增长黑色显示的时段,以使运动图像显示的图像质量得到很大提高。另一方面,缩短黑色显示的时段,以使能够减少液晶显示器件的闪烁。

[0078] <第二导电状态(写入)>

[0079] 在第一像素结构的功能(1)中的第二导电状态是将基于图像信号的电压(也称为数据电压或数据信号)选择性地写入在与第一电路 10 电连接的元件(第一液晶元件 31、第二液晶元件 32、及第一电容器元件 50)当中的第一电容器元件 50、及第一液晶元件 31 或第二液晶元件 32 的任一元件内。因此,这种状态称为写入状态。注意,此时,第一液晶元件 31 和第二液晶元件 32 中没有写入数据电压的那一个元件保持着在第二导电状态之前的电压。

[0080] 第一电路 10 的写入状态通过第一电路 10 的下列导电状态来实现。也就是,使在第二布线 12、第一电容器元件 50 及第一液晶元件 31 或第二液晶元件 32 中的任一元件之间的连接开始相互导电。而且,使第一液晶元件 31 和第二液晶元件 32 中的另一元件与被断开导电的任一上述元件断开导电。图 1C1 和 1C2 示出了当时的每种导电状态。图 1C1 示出了使在第二布线 12、第一电容器元件 50、及第一液晶元件 31 之间的连接开始相互导电,而且还使第二液晶元件 32 断开导电。图 1C2 示出了使在第二布线 12、第一电容器元件 50、及第二液晶元件 32 之间的连接开始相互导电,并且还使第一液晶元件 31 断开导电的情形。在第二导电状态中,能够从图 1C1 和 1C2 所示的导电状态中获得任一导电状态。

[0081] 在这样的导电状态下,将第二电压施加于第一电容器元件 50 和第一液晶元件 31(或第二液晶元件 32),并且第二液晶元件 32(或第一液晶元件 31)能够保持在第二导电状态之前的电压。在此,第二电压是数据电压,并且能够在重复第一像素结构的功能(1)的时长(也称为一个帧周期)内获得不同的电压值。液晶显示器件的显示基于在写入状态中

所写入的第二电压来执行。

[0082] 注意,使施加于液晶元件的电压的极性在恒定时长(例如,一个帧周期)内反转,以便能够防止液晶元件的老化(称为逆向驱动或AC驱动)。例如,为了实现逆向驱动,在每一个帧周期内重复 $V_2 > V_1$ 的状态和 $V_2 < V_1$ 的状态。作为选择,它能够通过在每一个帧周期内重复 $V_2 > V_4(V_5)$ 的状态和 $V_2 < V_4(V_5)$ 的状态来实现。

[0083] 在第二导电状态中,在第一液晶元件 31(或第二液晶元件 32)中写入数据电压并且第二液晶元件 32(或第一液晶元件 31)保持在第二导电状态之前的电压的原因如下。也就是,在第三导电状态之前,需要其中在第一电容器元件与第一液晶元件 31 或第二液晶元件 32 中的任一元件之间存在写入电压的差值的条件。因而,第三导电状态能够是有效的,并且因此能够实现上述操作 A。

[0084] <第三导电状态(分布(Distribution))>

[0085] 在第一像素结构的功能(1)中的第三导电状态是将电荷分布给与第一电路 10 电连接的元件(第一液晶元件 31、第二液晶元件 32、及第一电容器元件 50)当中的第一电容器元件 50 以及第一液晶元件 31 和第二液晶元件 32 中没有于第二导电状态内进行布线的那一个液晶元件(保持在处于第二导电状态之前的电压的那一个液晶元件),并且电压通过分布来改变。因此,这种状态称为分布状态。注意,此时,第一液晶元件 31 和第二液晶元件 32 中没有与第一电容器元件 50 进行电荷分布的那一个液晶元件保持在处于第三导电状态之前的电压。

[0086] 第一电路 10 的分布状态通过第一电路 10 的下列导电状态来实现。也就是,使第一电容器元件 50 与第一液晶元件 31 或第二液晶元件 32 中没有在第二导电状态内执行写入的任一液晶元件开始相互导电。而且,使第一液晶元件 31 和第二液晶元件 32 中的另一液晶元件与断开导电的任意上述元件断开导电。图 1D1 和 1D2 示出了那时的每种导电状态。图 1D1 示出了使在第一电容器元件 50 和第二液晶元件 32 之间的连接开始相互导电,并且还使第一液晶元件 31 断开导电的情形。图 1D2 示出了使在第一电容器元件 50 和第一液晶元件 31 之间的连接开始相互导电,并且还使第二液晶元件 32 断开导电的情形。图 1D1 所示的导电状态在其中图 1C1 所示的导电状态在第二导电状态内被选择的情形中执行。另一方面,图 1D2 所示的导电状态在其中图 1C2 所示的导电状态于第二导电状态内被选择的情形中执行。在这样的导电状态下,电荷分布在第一电容器元件 50 和第二液晶元件 32(或第一液晶元件 31)中发生,并且第一液晶元件 31(或第二液晶元件 32)能够保持在第三导电状态之前的电压。在图 1D1 所示的导电状态中的电荷分布通过下列方程来实现,并且电荷分布之后的电压得以确定。

[0087] (方程 1)

$$[0088] \quad C_{50}V_2 + C_{32}V_1 = C_{50}V_2' + C_{32}V_2'$$

[0089] 该方程针对 V_2' 来求解。

[0090] (方程 2)

$$[0091] \quad V_2' = (C_{50}V_2 + C_{32}V_1)/(C_{50} + C_{32})$$

[0092] 在此, V_1 是第一电压, V_2 是第二电压, V_2' 是电荷分布之后的电压, C_{50} 是第一电容器元件 50 的电容,以及 C_{32} 是第二液晶元件 32 的电容。注意,在图 1D2 所示的导电状态中的电荷分布的方程能够通过代替电容 C_{32} 的第一液晶元件 31 的电容 C_{31} 来获得。在此,如果

电压 V_1 和 V_2 相同, 则 V_2' 将等于 V_2 , 并且从而, 电压不由电荷分布而改变, 这是第三导电状态的目的。换句话说, 这是需要其中写入到第一电容器元件的电压的电平与在处于上述第三导电状态之前写入到第一液晶元件 31 或第二液晶元件 32 中的任一液晶元件的电压的电平不同的这个条件的原因。

[0093] 在第三导电状态中, 第一液晶元件 31 (或第二液晶元件 32) 保持在处于第三导电状态之前的电压, 第二液晶元件 32 (或第一液晶元件 31) 的电压通过与第一电容器元件 50 的电荷分布来改变, 使得第一液晶元件 31 所施加的电压能够不同于第二液晶元件 32 所施加的电压。电压的差异引起了包含于液晶元件中的液晶分子的光学状态的差异, 并且液晶分子的光学状态的差异导致液晶显示器件的视角的提高。而且, 电压的差异通过像素电路中的电荷分布来实现, 使得来自像素电路外部的电压供电是没有必要的。换句话说, 上述操作 A 能够得以满足, 并且从而, 视角能够在没有增加用于驱动子像素的电路规模、驱动速度等的情况下得到提高。

[0094] < 导电状态的次序 >

[0095] 如上所述, 第一电路 10 在第一像素结构的功能 (1) 中应当具有的功能是能够在方法上获得实现上述操作 A 和操作 B 所需要的导电状态。图 1E 简单地示出了该功能的导电状态次序。

[0096] 第一种如下: 首先, 获得在图 1B 中示出的导电状态作为第一导电状态; 其次获得在图 1C1 中示出的导电状态作为第二导电状态; 以及然后获得在图 1D1 中示出的导电状态作为第三导电状态。注意, 在获得第三导电状态之后, 还能够获得在图 1D2 中示出的导电状态作为第四导电状态。在这种情形中, 执行了两次分布, 并且因此, 第一液晶元件 31 和第二液晶元件 32 所施加的电压的差异与单次分布的情形相比能够被减小。

[0097] 第二种如下: 首先, 获得在图 1B 中示出的导电状态作为第一导电状态; 其次, 获得在图 1C2 中示出的导电状态作为第二导电状态; 以及然后获得在图 1D2 中示出的导电状态作为第三导电状态。注意, 在获得第三导电状态之后, 还能够获得在图 1D1 中示出的导电状态作为第四导电状态。在这种情形中, 执行了两次分布, 并且因此, 第一液晶元件 31 和第二液晶元件 32 所施加的电压的差异与单次分布的情形相比能够被减小。

[0098] 在第一像素结构中的第一电路 10 具有这样的功能, 使得上述操作 A 和操作 B 能够得以实现。因此, 具有上述优点的液晶显示器件能够得以实现。

[0099] < 第一像素结构和功能 (2) >

[0100] 在第一像素结构中, 有其中第一电路 10 为了同时满足上述操作 A 和操作 B 所应当具有的其它功能。第一像素结构的功能 (1) 被简单地归结为功能: 按以下次序实现重置状态、写入状态 (C_{50} 以及 C_{31} 或 C_{32} 中的任一个)、及分布状态 (C_{50} 以及 C_{32} 或 C_{31} 中的任一个)。以下所描述的第一像素结构的功能 (2) 被描述为功能: 按以下次序实现重置状态、写入状态 (C_{31} 或 C_{32} 中的任一个)、及分布状态 (C_{50} 以及 C_{32} 或 C_{31} 中的任一个)。该功能将在下文中描述。注意, 与第一像素结构的功能 (1) 的描述一样的上述描述被省略。

[0101] < 第一导电状态 (重置) >

[0102] 在第一像素结构的功能 (2) 中的第一导电状态是使与第一电路 10 电连接的每个元件 (第一液晶元件 31、第二液晶元件 32、和第一电容器元件 50) 所施加的电压返回初始状态的状态。图 2A 示出了导电状态。由于在图 2A 中示出的导电状态以及在图 1B 中示出

的导电状态具有相似的操作和作用,因而详细的描述被省略。

[0103] < 第二导电状态 (写入)>

[0104] 在第一像素结构的功能 (2) 中的第二导电状态是:在与第一电路 10 电连接的元件 (第一液晶元件 31、第二液晶元件 32、和第一电容器元件 50) 当中的第一液晶元件 31 和第二液晶元件 32 中选择性地写入数据电压。此时,第一电容器元件 50 保持在处于第二导电状态之前的电压。

[0105] 图 2B1 示出了在第二导电状态中的第一电路 10 的导电状态。在第二导电状态中,使在第二布线 12、第一液晶元件 31、及第二液晶元件 32 之间的连接开始相互导电,并且此外,使第一电容器元件 50 断开与所有元件的导电。因而,数据电压被选择性地写入第一液晶元件 31 和第二液晶元件 32 中,并且第一电容器元件 50 能够保持在第二导电状态之前的电压。

[0106] 注意,在第二导电状态中,还能够获得在图 2B2 中示出的导电状态而不是在图 2B1 中示出的导电状态。在图 2B2 所示的导电状态中,在第二布线 12 和第一线路 10 之间有两个连接目标,并且使各自的连接目标与第一液晶元件 31 和第二液晶元件 32 开始导电。如这样所描述的,导电通路在第一电路 10 之内形成分支的情形以及使多个元件开始导电的情形 (例如,在图 2B1 中示出的导电状态) 能够由导电通路在第一线路 10 之外形成分支的情形以及使每个通路与第一电路 10 连接的情形代替。这除了特别地在图 2B2 中以外没有在其它图表中示出;但是,它能够应用于本说明书所描述的所有电路。作为不同于图 2B2 的实例,例如,在图 1B、2A 等所示的重置状态中,在第一布线 11 和第一电路 10 之间有三个连接目标,并且能够使每个连接目标与第一电容器元件 50、第一液晶元件 31、及第二液晶元件 32 开始导电。

[0107] < 第三导电状态 (分布)>

[0108] 在第一像素结构的功能 (2) 内的第三导电状态中,电荷在与第一电路 10 电连接的元件 (第一液晶元件 31、第二液晶元件 32、及第一电容器元件 50) 当中的第一电容器元件 50 以及第一液晶元件 31 或第二液晶元件 32 中的任一液晶元件内分布,并且电压由该分布所改变。此时,第一液晶元件 31 和第二液晶元件 32 中没有执行电荷分布的那一个液晶元件保持在处于第三导电状态之前的电压。

[0109] 图 2C1 和 2C2 示出了在第三导电状态中的第一电路 10 的导电状态。由于这是与图 1D1 和 1D2 相同的导电状态,因而详细的描述被省略。每个元件在第三导电状态之前所施加的电压不同于在第一像素结构的功能 (1) 中所描述的电压,使得每个元件在分布之后所施加的电压不同。在图 2C1 所示的导电状态中的电荷分布通过下列方程来实现,并且在电荷分布之后的电压得以确定。

[0110] (方程 3)

$$[0111] \quad C_{50}V_1 + C_{32}V_2 = C_{50}V_2'' + C_{32}V_2''$$

[0112] 该方程针对 V_2'' 来求解。

[0113] (方程 4)

$$[0114] \quad V_2'' = (C_{50}V_1 + C_{32}V_2) / (C_{50} + C_{32})$$

[0115] 在此, V_2'' 是在第一像素结构的功能 (2) 中的电荷分布之后的电压。注意,如果第一液晶元件 31 的电容 C_{31} 代替了电容 C_{32} ,则能够获得在图 2C2 所示的导电状态中的电荷分

布的方程。

[0116] 如这样所描述的,在第一像素结构的功能(2)中,与第一像素结构的功能(1)相似,在第三导电状态中,第一液晶元件31(或第二液晶元件32)保持在处于第三导电状态之前的电压,并且第二液晶元件32(第一液晶元件31)的电压通过与第一电容器元件50的电荷分布而改变,并且因此,第一液晶元件31所施加的电压能够不同于第二液晶元件32所施加的电压。

[0117] 但是,在第一像素结构的功能(2)中的分布之后的电压 V_2'' 变得与在第一像素结构的功能(1)中的分布的之后的电压 V_2' 不同。其影响在下文中通过比较图1D1和2C1的导电状态的情形来描述。在给出在第一像素结构的功能(1)中的分布之后的电压的方程2与给出在第一像素结构的功能(2)中的分布之后的电压 V_2'' 的方程4之间的差值是右侧的分子。方程2所涉及的部分是 $(C_{50}V_2+C_{32}V_1)$,而方程4所涉及的部分是 $(C_{50}V_1+C_{32}V_2)$ 。 V_1 是给出液晶元件的黑色显示的重置电压,而 V_2 是给出液晶元件的某一显示的数据电压。因此,当液晶元件正常为黑色,则关系是 $V_1 \leq V_2$ 。换句话说,在方程2中,在分布之后的电压 V_2' 很大程度地受到 C_{50} 的尺寸的影响。在方程4中,在分布之后的电压 V_2'' 被很大程度地受到 C_{32} 的尺寸的影响。根据特性,例如对 C_{32} 像素当中的变化的控制比对 C_{50} 像素当中的变化的控制更困难的情形中,受 C_{32} 像素当中的变化影响较小的第一像素结构的功能(1)的采用能够导致对在分布之后的电压更精确的控制。反之,在 C_{50} 像素当中的变化控制比 C_{32} 像素当中的变化控制更困难的情形中,受 C_{50} 像素当中的变化影响较小的第一像素结构的功能(2)的采用能够导致对分布之后的电压更精确的控制。注意,在液晶元件正常为白色的情形中,关系则相反。如这样所描述的,通过制造实际液晶显示器件时的条件,能够适当地选择最适合的功能。

[0118] <导电状态的次序>

[0119] 如上所述,第一电路10在第一像素结构的功能(2)中所应当具有的功能是能够在方法上获得实现上述操作A和操作B所需要的导电状态。图2D简单地示出了功能的导电状态的次序。

[0120] 第一种如下:首先,获得在图2A中示出的导电状态作为第一导电状态;其次获得在图2B1或图2B2中示出的导电状态作为第二导电状态;以及然后获得在图2C1中示出的导电状态作为第三导电状态。注意,在获得第三导电状态之后,还能够获得在图2C2中示出的导电状态作为第四导电状态。在这种情形中,执行了两次分布,并且因此,第一液晶元件31和第二液晶元件32所施加的电压的差值与单次分布的情形相比能够得以减小。

[0121] 第二种如下:获得在图2A中示出的第一导电状态作为第一导电状态;其次获得在图2B1或图2B2中示出的导电状态作为第二导电状态;以及然后获得在图2C2中示出的导电状态作为第三导电状态。注意,在获得第三导电状态之后,还能够获得在图2C1中示出的导电状态作为第四导电状态。在这种情形中,执行了两次分布,并且因此,第一液晶元件31和第二液晶元件32所施加的电压的差值与单次分布的情形相比能够得以减小。

[0122] 在第一像素结构中的第一电路10具有这样的功能,使得上述操作A和操作B能够得以实现。因此,具有上述优点的液晶显示器件能够得以实现。

[0123] <第一像素结构和功能(3)>

[0124] 在第一像素结构中,有第一电路10为了同时满足上述操作A和操作B而应当具有

的其它功能。第一像素结构的功能 (1) 和 (2) 是其中在写入状态内选择性地写入第一电容器元件 50、第一液晶元件 31、及第二液晶元件 32 中的两个元件的方法。在功能 (1) 中, 选择性地写入第一电容器元件 50 和第一液晶元件 31 (或第二液晶元件 32), 而在功能 (2) 中, 则选择性地写入第一液晶元件 31 和第二液晶元件 32。将在下文描述的第一像素结构的功能 (3) 是其中在写入状态期间选择性写入第一电容器元件 50、第一液晶元件 31、及第二液晶元件 32 中的一个元件的方法。更具体地, 第一电路 10 能够获得重置状态、写入状态 (C_{50} 、 C_{32} 、及 C_{31} 之一)、分布状态 1 (C_{50} 、及 C_{32} 或 C_{31} 之一、及分布状态 2 (C_{50} 、及 C_{31} 或 C_{32} 之一) 的导电状态, 并且具有在方法上实现这些导电状态的功能。注意, 与第一像素结构的功能 (3) 的描述一样的上述描述被省略。

[0125] < 第一导电状态 (重置) >

[0126] 在第一像素结构的功能 (3) 中的第一导电状态是使与第一电路 10 电连接的每个元件 (第一液晶元件 31、第二液晶元件 32、和第一电容器元件 50) 所施加的电压返回初始状态的状态。图 3A 示出了导电状态。由于在图 3A 中示出的导电状态和在图 1B 中示出的导电状态具有相似的操作和作用, 因而详细的描述被省略。

[0127] < 第二导电状态 (写入) >

[0128] 在第一像素结构的功能 (3) 中的第二导电状态是将数据电压选择性地写入与第一电路 10 电连接的元件 (第一液晶元件 31、第二液晶元件 32、及第一电容器元件 50) 之一。在那时, 除了写入数据电压的元件以外的元件保持在第二导电状态之前的电压。

[0129] 图 3B1 示出了当数据电压在第二导电状态中被选择性地写入第一电容器元件 50 时的第一电路 10 的导电状态。在图 3B1 所示的导电状态中, 使在第二布线 12 和第一电容器元件 50 之间的连接开始相互导电, 并且此外, 使第一液晶元件 31 和第二液晶元件 32 与所有元件断开导电。

[0130] 此外, 图 3B2 示出了当数据电压在第二导电状态中被选择性地写入第一液晶元件 31 时的第一电路 10 的导电状态。在图 3B2 所示的导电状态中, 使在第二布线 12 和第一液晶元件 31 之间的连接开始相互导电, 并且此外, 使第一电容器元件 50 和第二液晶元件 32 与所有元件断开导电。

[0131] 此外, 图 3B3 示出了当数据电压在第二导电状态中被选择性地写入第二液晶元件 32 时的第一电路 10 的导电状态。在图 3B3 所示的导电状态中, 使在第二布线 12 和第二液晶元件 32 之间的连接开始相互导电, 并且此外, 使第一电容器元件 50 和第一液晶元件 31 与所有元件断开导电。

[0132] 在第一像素结构的功能 (3) 中的第二导电状态能够是图 3B1、3B2、或 3B3 所示的导电状态中的任一导电状态。因而, 数据电压被选择性地写入与第一电路 10 电连接的元件 (第一液晶元件 31、第二液晶元件 32、和第一电容器元件 50) 之一, 并且除了写入数据电压的元件以外的元件能够保持在第二导电状态之前的电压。

[0133] < 第三和第四导电状态 (分布) >

[0134] 在第一像素结构的功能 (3) 的第三导电状态中, 电荷在与第一电路 10 电连接的元件 (第一液晶元件 31、第二液晶元件 32、及第一电容器元件 50) 当中的第一电容器元件 50 以及第一液晶元件 31 或第二液晶元件 32 中的任一液晶元件中分布, 并且电压由分布而改变。而且, 虽然电荷也在第四导电状态中分布, 但是在那时, 电荷被分布给第一电容器元件

50 以及与在第三导电状态中与第一电容器元件 50 分布电荷的液晶元件不同的液晶元件,其中所述液晶元件选自第一液晶元件 31 和第二液晶元件 32 当中。

[0135] 图 3C1 示出了当电荷在第三或第四导电状态中分布给第二液晶元件 32 和第一电容器元件 50 时的第一电路 10 的导电状态。在图 3C1 所示的导电状态中,使在第一电容器元件 50 和第二液晶元件 32 之间的连接开始相互导电,并且此外,使第一液晶元件 31 与所有元件断开导电。

[0136] 图 3C2 示出了当电荷在第三或第四导电状态中分布给第一液晶元件 31 和第一电容器元件 50 时的第一电路 10 的导电状态。在图 3C2 所示的导电状态中,使在第一电容器元件 50 和第一液晶元件 31 之间的连接开始相互导电,并且此外,使第二液晶元件 32 与所有元件断开导电。

[0137] < 导电状态的次序 >

[0138] 如上所述,第一电路 10 在第一像素结构的功能 (3) 中所应当具有的功能是能够在方法上获得实现上述操作 A 和操作 B 所需要的导电状态。图 3D 简单地示出了该功能的导电状态的次序。

[0139] 第一种如下:首先,获得在图 3A 中示出的导电状态作为第一导电状态;其次获得在图 3B1 中示出的导电状态作为第二导电状态;然后,获得在图 3C1 中示出的导电状态作为第三导电状态;以及然后获得在图 3C2 中示出的导电状态作为第四导电状态。注意,在这种次序时,当假定:在由第一导电状态重置之后的电压是 V_1 ;在由第二导电状态写入之后的电压是 V_2 ;在电荷由第三导电状态分布之后的电压是 V_2' ;以及在电荷由第四导电状态分布之后的电压是 V_2'' 的时候,在液晶元件正常为黑色的情形中,则满足 $V_1 < V_2'' < V_2' < V_2$ 。在液晶元件正常为白色的情形中,则满足 $V_2 < V_2' < V_2'' < V_1$ 。具体地,在获得第四导电状态之后,液晶元件所施加的电压是用于第一液晶元件 31 的 V_2'' 和用于第二液晶元件 32 的 V_2' (在 $V_4 = V_5 = 0$ 的情形中)。因而,能够实现上述操作 A 和操作 B,使得具有上述优点的液晶显示器件能够得以实现。

[0140] 第二种如下:首先,获得在图 3A 中示出的导电状态作为第一导电状态;其次获得在图 3B1 中示出的导电状态作为第二导电状态;然后,获得在图 3C2 中示出的导电状态作为第三导电状态;以及然后获得在图 3C1 中示出的导电状态作为第四导电状态。注意,虽然由导电状态的改变而产生的电压 (V_2' , V_2'') 的大小关系与第一种次序相同,但是每个液晶元件所施加的电压的关系相反。具体地,在获得第四导电状态之后,液晶元件所施加的电压是用于第一液晶元件 31 的 V_2' 和用于第二液晶元件 32 的 V_2'' (在 $V_4 = V_5 = 0$ 的情形中)。因而,能够实现上述操作 A 和操作 B,使得具有上述优点的液晶显示器件能够得以实现。

[0141] 第三种如下:首先,获得在图 3A 中示出的导电状态作为第一导电状态;其次获得在图 3B2 中示出的导电状态作为第二导电状态;然后,获得在图 3C2 中示出的导电状态作为第三导电状态;以及然后获得在图 3C1 中示出的导电状态作为第四导电状态。注意,虽然由导电状态的改变而产生的电压 (V_2' , V_2'') 的大小关系与第一种次序相同,但是每个液晶元件所施加的电压的关系相反。具体地,在获得第四导电状态之后,液晶元件所施加的电压是用于第一液晶元件 31 的 V_2' 和用于第二液晶元件 32 的 V_2'' (在 $V_4 = V_5 = 0$ 的情形中)。因而,能够实现上述操作 A 和操作 B,使得具有上述优点的液晶显示器件能够得以实

现。

[0142] 第四种如下:首先,获得在图 3A 中示出的导电状态作为第一导电状态;其次获得在图 3B3 中示出的导电状态作为第二导电状态;然后,获得在图 3C1 中示出的导电状态作为第四导电状态;以及然后获得在图 3C2 中示出的导电状态作为第四导电状态。由导电状态的改变而产生的电压 (V_2' , V_2'') 的大小关系与第一种次序相同。具体地,在获得第四导电状态之后,液晶元件所施加的电压是用于第一液晶元件 31 的 V_2'' 和用于第二液晶元件 32 的 V_2' (在 $V_4 = V_5 = 0$ 的情形中)。因而,能够实现上述操作 A 和操作 B,使得具有上述优点的液晶显示器件能够得以实现。

[0143] 应当注意,在第一种次序中产生的电压 (V_2' , V_2'') 与在第四种次序中产生的电压 (V_2' , V_2'') 不一定是相同的。这是因为在第一种次序中的数据电压写入针对第一电容器元件 50 来执行而在第四种次序中的数据电压写入则是针对第二液晶元件 32 来执行。换句话说,即使在写入状态之后的分布状态是相同的,第一电容器元件 50 和第二液晶元件 32 的电容也不同,使得所分布的电荷的总量不同,由此在分布之后所产生的电压也不同。由于该差异,具有能够根据元件制造的变化程度来选择适合的功能的优点。由于该优点已经论及,因而详细的描述被省略。注意,第二种次序和第三种次序也具有相似的关系,以致具有相似的优点。

[0144] < 第二像素结构 >

[0145] 至此已经描述了其中包含一个第一电路 10 和两个液晶元件的像素结构。但是,为了同时满足上述操作 A 和操作 B,在像素结构中所包含的液晶元件的数量可以是两个或更多。在此,描述作为第二像素结构的其中包含一个第一电路 10 和三个液晶元件的像素结构。

[0146] 一般地,由于显示的视角相关性随着子像素的数量增加能够得到良好地平均化,因而它对视角的扩大具有深远的作用。但是,在常规的像素结构中,用于驱动的外围电路的负担随着子像素数量的增加而增加,这导致功率消耗等增大。但是,在本实施方式的像素结构中的主要优点在于:即使子像素的数量增加,驱动能够通过增加执行分布的导电状态的数量来实现,并且外围电路的负担几乎不增加。

[0147] 图 4A 示出了第二像素结构。第二像素结构是将第三子像素 43 添加至图 1A 所示的第一像素结构的结构。第三子像素 43 包括第三液晶元件 33 和第六布线 23。然后,第三液晶元件 33 的一个电极电连接至第一电路 10,而另一电极则电连接至第六布线 23。注意,假定电压 V_6 被施加于第六布线 23。

[0148] 注意,在第二像素结构所包含的电路中的第一到第六布线能够根据作用进行如下分类。第一布线 11 能够具有作为其上施加了重置电压 V_1 的重置线的功能。第二布线 12 能够具有作为其上施加了数据电压 V_2 的数据线的功能。第三布线 13 能够具有作为用于控制第一电容器元件 50 所施加的电压的公共线的功能。第四布线 21 能够具有作为用于控制第一液晶元件 31 所施加的电压的液晶公共电极的功能。第五布线 22 能够具有作为用于控制第二液晶元件 32 所施加的电压的液晶公共电极的功能。第六布线 23 能够具有作为用于控制第三液晶元件 33 所施加的电压的液晶公共电极的功能。但是,每个布线都能够具有不同的职责,并不限制于此。布线,特别是施加相同电压的布线,能够是相互电连接的公共布线。由于在电路中的布线的面积能够通过共用布线来减小,因而能够提高孔径比,由此能够

降低功率消耗。

[0149] < 导电状态的次序 >

[0150] 与第一像素结构相似,第一电路 10 在第二像素结构中所应当具有的功能是在方法上获得实现上述操作 A 和操作 B 所需的导电状态。在此省略了每种导电状态的详细描述。图 4B 示出了重置状态。图 4C1 示出了其中只有第三液晶元件 33 被断开导电的写入状态。图 4C2 示出了其中只有第二液晶元件 32 被断开导电的写入状态。图 4C3 示出了其中只有第一液晶元件 31 被断开导电的写入状态。图 4C4 示出了其中只有第一电容器元件 50 处于非导电状态的写入状态。图 5D1 示出了其中在第一电容器元件 50 和第三液晶元件 33 之间的连接开始导电并且其它元件断开导电的分布状态。图 5D2 示出了其中在第一电容器元件 50 和第二液晶元件 32 之间的连接开始导电并且其它元件断开导电的分布状态。图 5D3 示出了其中在第一电容器元件 50 和第一液晶元件 31 之间的连接开始导电并且其它元件断开导电的分布状态。

[0151] 然后,如图 5E 所简单示出的至少 12 种次序模式可能作为功能的导电状态的次序。虽然省略了详细的描述,但是当图 4C1 到 4C3 的写入状态在图 4B 的重置状态之后获得时,使在写入状态中没有对其执行写入的液晶元件与第一电容器元件 50 之间的连接开始导电,作为第一分布状态。其后,作为第二分布状态,使在第一分布状态中没有与第一电容器元件 50 开始导电的液晶元件与第一电容器元件 50 开始导电。因而,在图 4C1 到 4C3 的写入状态被获得时,总共有六种次序模式是可能的因为两种模式的分布状态能够是可能的。另一方面,在图 4B 的重置状态之后,当图 4C4 的写入状态被获得时,能够获得图 5D1 到 5D3 的任意一个分布状态作为第一分布状态。然后,由于第一分布状态的三种模式中的每一种模式都能够采用第二分布状态的两种模式,因而总共有六种次序模式是可能的。因此,总共有 12 种次序模式是可能的。

[0152] 注意,存在着实现上述操作 A 和操作 B 所需的不同于上述导电状态的其它导电状态。上述实例是如下情形:在第二像素结构中,在写入状态中,在四个元件(第一电容器元件 50、第一液晶元件 31、第二液晶元件 32、及第三液晶元件 33)当中有三个元件被写入而其余那个元件没有被写入。作为选择,能够给出下列情形:在写入状态中,在四个元件当中有两个元件被写入而其余两个元件没有被写入;以及在写入状态中,在四个元件当中有一个元件被写入而其余三个元件没有被写入。虽然省略了详细的描述,但是即使在任意写入状态中,通过在写入状态之后适当地选择图 5D1 到 5D3 所示的分布状态,所写入的电荷被分布给多个液晶元件,并且上述操作 A 和操作 B 能够得以实现。

[0153] 注意,当子像素的数量是四个或更多时,通过适当地选择写入状态及分布状态,所写入的电荷被分布给多个液晶元件,并且上述操作 A 和操作 B 能够以与上述实例相似的方式来实现。因而,具有上述优点的液晶显示器件能够得以实现。

[0154] 注意,虽然本实施方式参考不同的图表来描述内容,但是在每个图表中所描述的内容(能够是部分内容)能够自由地应用于在不同的图表中所描述的内容(能够是部分内容)以及在其它实施方式的不同图表中所描述的内容(能够是部分内容),与它们结合或者用它们来代替。此外,在上述图表中,每个部分都能够与另一个部分以及另一种实施方式的另一个部分结合。

[0155] (实施方式 2)

[0156] 在本实施方式中,特别地描述了在实施方式 1 中所描述的第一像素结构。在实施方式 1 中,仅集中对第一电路 10 之内的导电状态进行了描述。在本实施方式中,对包含于第一电路 10 中的多个开关的导电状态,并且对每个开关切换导电状态的时序(时序图)进行了描述。

[0157] < 电路实例 (1) >

[0158] 作为电路实例 (1),图 6A 到 6D 示出了能够实现在实施方式 1 中所描述的第一电路 10 的功能 (1) 及功能 (3) 的一部分的电路。在此,功能 (3) 的那部分是已经描述的功能 (3) 之中包括其中数据电压仅被选择性地写入第一电容器元件 50 中的导电状态的功能。

[0159] 首先,描述在图 6A 中示出的电路实例。在图 6A 中示出的电路实例包括第一开关 (SW1)、第二开关 (SW2)、第三开关 (SW3)、第四开关 (SW4)、第一电容器元件 50、第二电容器元件 51、第三电容器元件 52、第一液晶元件 31、第二液晶元件 32、第一布线 11、第二布线 12、第三布线 13、第四布线 21、第五布线 22、第六布线 71、及第七布线 72。

[0160] 第一电容器元件 50 的一个电极电连接至第三布线 13。在此,第一电容器元件 50 的与电连接至第三布线 13 的电极不同的电极称为电容器电极。

[0161] 第一液晶元件 31 的一个电极电连接至第四布线 21。在此,第一液晶元件 31 的与电连接至第四布线 21 的电极不同的电极称为第一像素电极。

[0162] 第一液晶元件 32 的一个电极电连接至第五布线 22。在此,第二液晶元件 32 的与电连接至第五布线 22 的电极不同的电极称为第二像素电极。

[0163] 第一开关 SW1 的一个电极电连接至第二布线 12,而第一开关 SW1 的另一电极则电连接至电容器电极。第二开关 SW2 的一个电极电连接至电容器电极,而第二开关 SW2 的另一电极则电连接至第一像素电极。第三开关 SW3 的一个电极电连接至电容器电极,而第三开关 SW3 的另一电极则电连接至第二像素电极。第四开关 SW4 的一个电极电连接至电容器电极,而第四开关 SW4 的另一电极则电连接至第一布线 11。

[0164] 第二电容器元件 51 的一个电极电连接至第一像素电极,而第二电容器元件 51 的另一电极则电连接至第六布线 71。第三电容器元件 52 的一个电极电连接至第二像素电极,而第三电容器元件 52 的另一电极则电连接至第七布线 72。

[0165] 注意,分别给第一液晶元件 31 和第二液晶元件 32 提供了第二电容器元件 51 和第三电容器元件 52,以便施加于每个液晶元件的电压随时间的改变在下文将论及的重置保持状态或数据保持状态中得到抑制,即,以便保持电压。在此,电压随时间的改变由开关处于断开状态的电流(泄漏电流),在液晶元件中流动的泄漏电流,液晶元件的电容改变等引起。因此,在这些影响小的情形中,不一定要提供第二电容器元件 51 和第三电容器元件 52。注意,这能够应用于本说明书中的所有电路以及电路实例 (1)。

[0166] 注意,最好第一电容器元件 50、第二电容器元件 51、及第三电容器元件 52 的电容 C_{50} 、 C_{51} 、及 C_{52} 满足大小关系 $C_{50} > C_{51}$ 和 $C_{50} > C_{52}$ 。这是因为当第一电容器元件 50 在分布状态中单独使用时,第二电容器元件 51 和第三电容器元件 52 分别用作第一液晶元件 31 和第二液晶元件 32 的辅助电容器。更具体地,最好 $(1/2)C_{50} > C_{51}$ 和 $(1/2)C_{50} > C_{52}$ 。 C_{51} 和 C_{52} 根据各自的像素电极的尺寸可以彼此几乎相等,或者可以具有差异。例如,在第一像素电极的尺寸大于第二像素电极的尺寸的情形中, $C_{51} > C_{52}$ 是优选的。类似地,第一液晶元件 31 的电容 C_{31} 和第二液晶元件 32 的电容 C_{32} 根据各自的像素电极的尺寸可以彼此几乎相等,或

者可以具有差异。例如,在第一像素电极的尺寸大于第二像素电极的尺寸的情形中, $C_{31} > C_{32}$ 是优选的。

[0167] < 电路实例 (1) 的控制 >

[0168] 然后,在图 6A 所示的电路实例中的每个开关的控制时序参考图 6E 来描述。在实施方式 1 中所描述的功能 (1) 能够通过根据图 6E 所示的时序图控制每个开关来实现。图 6E 所示的时序图的水平轴表示时间。第一开关 SW1、第二开关 SW2、第三开关 SW3、及第四开关 SW4 的导电状态沿着时间轴示出。而且,在每个时序还示出了施加于第一电容器元件 50、第一液晶元件 31、及第二液晶元件 32 的电压。

[0169] < 重置状态 >

[0170] 首先,使第一电路 10 进入重置状态以便防止在前一帧写入到像素的电压对随后的帧所写入的电压施加影响。时段 <P1> 表示这种状态。时段 <P1> 的目的是将重置电压 V_1 施加于第一电容器元件 50、第一液晶元件 31、及第二液晶元件 32。另一方面,最好是使在数据电压 V_2 施加于其上的第二布线 12 与重置电压 V_1 施加于其上的第一布线 11 之间的连接断开导电。这是因为使在具有电压差值的第一布线 11 和第二布线 12 之间的连接直接开始导电,由此增加了大量的电流流动和功率消耗。对于以上原因,在时段 <P1> 中,第一开关 SW1 处于断开状态;第二开关 SW2 处于导通状态;第三开关 SW3 处于导通状态;以及第四开关 SW4 处于导通状态。虽然最好是时段 <P1> 几乎等于一个栅极选择时段或长度与其相同,但是考虑到完成电荷迁移的时间,时段 <P1> 可以比一个栅极选择时段长。

[0171] < 重置保持状态 >

[0172] 时段 <P2> 的目的是使重置电压 V_1 保持施加于第一液晶元件 31 和第二液晶元件 32。另外,最好是使在第二布线 12 和第一布线 11 之间的连接断开导电,类似于时段 <P1>。为了该目的,SW1 到 SW4 在图 6E 所示的时序图中全部处于断开状态。但是,存在用于实现上述目的与图 6E 所示的状态不同的每个开关的其它状态。换句话说,只要使重置电压 V_1 保持施加于第一液晶元件 31 和第二液晶元件 32 就能够实现时段 <P2> 的目的;因此,例如,SW1 可以处于断开状态,而 SW2 到 SW4 可以处于导通状态,类似于时段 <P1>。在更一般的意义上,只要 SW1 处于断开状态,SW2 到 SW4 中的每一个可以处于导通状态或者处于断开状态。因而,能够使重置电压 V_1 保持施加于第一液晶元件 31 和第二液晶元件 32,并且没有使在第一布线 11 和第二布线 12 之间的连接直接开始导电,使得时段 <P2> 的目的能够得以获得。

[0173] 注意,显示器件在时段 <P2> 内显示黑色。因而,运动图像显示的图像质量由于时段 <P2> 变得更长而得到更大提高。另一方面,显示的闪烁能够由于时段 <P2> 的长度变得更短而减少。注意,最好是时段 <P2> 比时段 <P1> 长。

[0174] < 写入状态 >

[0175] 时段 <P3> 的目的是将数据电压 V_2 施加于第一电容器元件 50 和第一液晶元件 31。为了该目的,在图 6E 所示的时序图中,SW1 处于导通状态;SW2 处于导通状态;SW3 处于断开状态;以及 SW4 处于断开状态。注意,在电路实例 (1) 中,数据电压 V_2 在时段 <P3> 内还能够施加于第一电容器元件 50 和第二液晶元件 32。在那种情形中,SW1 处于导通状态;SW2 处于断开状态;SW3 处于导通状态;以及 SW4 处于断开状态。

[0176] 在时段 <P3> 内的导电状态之下,如图 6E 所示,施加于第一电容器元件 50 和第一液晶元件 31 (或者第二液晶元件 32) 的电压变成数据电压 V_2 ,而施加于第二液晶元件 32 (或

第一液晶元件 31) 的电压则保持于重置电压 V_1 。注意,最好是时段 <P3> 具有与一个栅极选择时段所具体的长度几乎相等或相同。

[0177] < 分布状态 >

[0178] 时段 <P4> 的目的是使在第一电容器元件 50 和第二液晶元件 32 之间的连接开始导电,以使电荷被分布。为了该目的,在图 6E 所示的时序图中,SW1 处于断开状态;SW2 处于断开状态;SW3 处于导通状态;以及 SW4 处于断开状态。注意,当在时段 <P3> 内将数据电压 V_2 施加于第一电容器元件 50 和第二液晶元件 32 时,使在第一电容器元件 50 和第一液晶元件 31 之间的连接开始导电,并且使电荷在时段 <P4> 内分布。在那种情形中,SW1 处于断开状态;SW2 处于导通状态;SW3 处于断开状态;以及 SW4 处于断开状态。

[0179] 如图 6E 所示,在时段 <P4> 内的导电状态之下,施加于第一电容器元件 50 和第二液晶元件 32 (或第一液晶元件 31) 的电压在分布之后变成数据电压 V_2' ,而施加于第一液晶元件 31 (或第二液晶元件 32) 的电压保持为数据电压 V_2 。虽然最好是时段 <P4> 具有与一个栅极选择时段几乎相等的或相同的长度,但是考虑到完成电荷迁移的时间,时段 <P4> 可以比时段 <P3> 长。

[0180] < 数据保持状态 >

[0181] 时段 <P5> 的目的是使在时段 <P4> 内的施加于每个液晶元件的电压保持施加于元件。另外,最好是使在第二布线 12 和第一布线 11 之间的连接断开导电,类似于其它时段。为了该目的,SW1 到 SW4 在图 6E 所示的时序图中处于断开状态。但是,存在用于实现上述目的与图 6E 所示的状态不同的每个开关的其它状态。例如,只要 SW1、SW2、及 SW4 处于断开状态,则 SW3 可以处于导通状态或者处于断开状态。在这样的状态之下,能够使在时段 <P4> 内施加于每个液晶元件的电压保持施加于每个元件,并且没有使在第一布线 11 和第二布线 12 之间的连接直接开始导电,使得时段 <P5> 的目的能够得以实现。注意,最好是时段 <P5> 比时段 <P3> 长。

[0182] < 电路实例 (1) 的控制 (2) >

[0183] 然后,在图 6A 所示的电路实例中的每个开关的控制时序的另一个实例参考图 6F 来描述。在实施方式 1 中描述的功能 (3) 的一部分能够通过根据图 6F 所示的时序图控制每个开关来实现。图 6F 所示的时序图的显示格式与图 6E 所示的时序图的显示格式相似。

[0184] 在此,功能 (3) 的那部分是包括其中只有第一电容器元件 50 被选择性写入的导电状态的功能。注意,由于在电路实例 (1) 的控制 (1) 内的每个开关的导电状态与电路实例 (1) 的控制 (2) 内的每个开关的导电状态之间的差异仅仅是写入状态和分布状态,因而其它导电状态的详细描述被省略。

[0185] < 写入状态 >

[0186] 在时段 <P1> 内的重置状态以及时段 <P2> 内的重置保持状态之后的时段 <P3> 的目的是仅将数据电压 V_2 施加于第一电容器元件 50。为了该目的,在图 6F 所示的时序图中,SW1 处于导通状态;SW2 处于断开状态;SW3 处于断开状态;以及 SW4 处于断开状态。控制 (2) 与控制 (1) 的差异是在电路实例 (1) 的控制 (1) 中处于导通状态的 SW2 处于断开状态。由于该差异,因而能够将数据电压 V_2 仅施加于第一电容器元件 50。注意,最好是时段 <P3> 与一个栅极选择时段长度几乎相等或相同。

[0187] < 分布状态 >

[0188] 时段〈P4-1〉的目的是使在第一电容器元件 50 和第一液晶元件 31 之间的连接开始导电,以使电荷被分布。为了该目的,在图 6F 所示的时序图中,SW1 处于断开状态;SW2 处于导通状态;SW3 处于断开状态;以及 SW4 处于断开状态。时段〈P4-2〉的目的是使在第一电容器元件 50 和第二液晶元件 32 之间的连接开始导电,以使电荷被分布。为了该目的,在图 6F 所示的时序图中,SW1 处于断开状态;SW2 处于断开状态;SW3 处于导通状态;以及 SW4 处于断开状态。因而,使电荷与第一电容器元件 50 在不同的时序分布于第一液晶元件 31 及第二液晶元件 32,使得如图 6F 所示,施加于第一液晶元件 31 的电压变成数据电压 V_2' ,而施加于第一电容器元件 50 和第二液晶元件 32 的电压变成在第二分布之后的数据电压 V_2'' 。虽然最好是时段〈P4-1〉和时段〈P4-2〉各自都具有与一个栅极选择时段几乎相等或相同的长度,但是考虑到完成电荷迁移的时间,时段〈P4-1〉和时段〈P4-2〉中的每一个都可以比时段〈P3〉长。

[0189] 注意,分布的次序在第一液晶元件 31 和第二液晶元件 32 之间可以相反。在那种情形中,在第二分布之后施加于第一液晶原件 31 和第二液晶元件 32 的电压与以上实例中的那些相比是相反的。

[0190] 〈电路实例 (1) 的其它实例〉

[0191] 在此,描述能够执行与以上描述的电路实例 (1) 相似的控制的其它电路实例。在图 6A 所示的电路实例 (1) 中,包括第四开关 SW4 以及与第四开关 SW4 的一个电极电连接的第一布线 11 的部分称为重置电路 90。为了能够使第一电路 10 进入重置状态,可以将重置电路 90 电连接至第一电路的任意一个内部电极(典型为电容器电极、第一像素电极、及第二像素电极)。换句话说,在图 6A 中示出的电路是重置电路 90 和电容器电极电连接的实例。在图 6B 中示出的电路是重置电路 90 和第一像素电极电连接的实例。在图 6C 中示出的电路是重置电路 90 和第二像素电极电连接的实例。注意,由于对在图 6B 和 6C 中示出的电路的控制能够是与已经描述过的对在图 6A 中示出的电路的控制相同的,因而详细的描述被省略。

[0192] 在图 6D 中示出的电路是将重置电路 90 从图 6A 到 6C 所示的电路中删除的实例。在图 6D 所示的电路中,给第二布线 12 供电的电压在时段〈P3〉内为数据电压 V_2 而在时段〈P1〉内则为重置电压 V_1 。另外,设置第一开关 SW1 使其在时段〈P1〉内处于导通状态,使得重置状态得以实现。另一方面,与以上描述相似的控制和其它时段内执行,使得写入状态得以实现。如这样所描述的,与图 6A 到 6C 所示的电路的功能相似的功能能够通过使用第二布线 12 以及用于重置的第一开关 SW1 来实现,没有使用重置电路 90。

[0193] 注意,在图 6E 和 6F 中示出的时序图只是实例,并且存在能够实现该目的其它控制方法。虽然详细地描述了图 6A 所示的电路的其它控制方法,但是对图 6B 到 6D 所示的电路的描述被省略。在其它控制方法中的每个电路的每个开关的导电状态可以通过在图 6A 所示的电路的控制方法中所描述的下列思想来确定。

[0194] 〈电路实例 (2)〉

[0195] 作为电路实例 (2),图 7A 到 7D 示出了能够实现在实施方式 1 中所描述的第一电路 10 的功能 (2) 的电路。

[0196] 首先,描述在图 7A 中示出的电路实例。在图 7A 中示出的电路实例包括第一开关 (SW1)、第二开关 (SW2)、第三开关 (SW3)、第四开关 (SW4)、第一电容器元件 50、第二电容器

元件 51、第三电容器元件 52、第一液晶元件 31、第二液晶元件 32、第一布线 11、第二布线 12、第三布线 13、第四布线 21、第五布线 22、第六布线 71、及第七布线 72。

[0197] 第一电容器元件 50 的一个电极电连接至第三布线 13。在此，第一电容器元件 50 的与电连接至第三布线 13 的电极不同的电极称为电容器电极。这与电路实例 (1) 相似。

[0198] 第一液晶元件 31 的一个电极电连接至第四布线 21。在此，第一液晶元件 31 的与电连接至第四布线 21 的电极不同的电极称为第一像素电极。这与电路实例 (1) 相似。

[0199] 第二液晶元件 32 的一个电极电连接至第五布线 22。在此，第二液晶元件 32 的与电连接至第五布线 22 的电极不同的电极称为第二像素电极。这与电路实例 (1) 相似。

[0200] 第一开关 SW1 的一个电极电连接至第二布线 12，而第一开关 SW1 的另一电极则电连接至第二像素电极。第二开关 SW2 的一个电极电连接至第二像素电极，而第二开关 SW2 的另一电极则电连接至第一像素电极。第三开关 SW3 的一个电极电连接至电容器电极，而第三开关 SW3 的另一电极则电连接至第二像素电极。第四开关 SW4 的一个电极电连接至第二像素电极，而第四开关 SW4 的另一电极则电连接至第一布线 11。

[0201] 第二电容器元件 51 的一个电极电连接至第一像素电极，而第二电容器元件 51 的另一电极则电连接至第六布线 71。第三电容器元件 52 的一个电极电连接至第二像素电极，而第三电容器元件 52 的另一电极则电连接至第七布线 72。

[0202] < 电路实例 (2) 的控制 >

[0203] 然后，在图 7A 所示的电路实例中的每个开关的控制时序参考图 7E 来描述。在实施方式 1 中描述的功能 (2) 能够通过根据图 7E 所示的时序图控制每个开关来实现。虽然图 7E 所示的时序图的每个开关的控制时序与图 6E 的相似，但是在图 7E 的下部示出的施加于第一电容器元件 50、第一液晶元件 31、及第二液晶元件 32 的电压值与图 6E 所示的不同。

[0204] 注意，与电路实例 (1) 相同的部分的描述被省略。

[0205] < 重置状态 >

[0206] 首先，使第一电路 10 开始重置状态以便防止在前一帧内写入像素的电压对电压随后的帧所写入的电压施加影响。时段 <P1> 表示该状态。时段 <P1> 的目的是将重置电压 V_1 施加于第一电容器元件 50、第一液晶元件 31、及第二液晶元件 32。另一方面，最好是使在数据电压 V_2 施加于其上的第二布线 12 与重置电压 V_1 施加于其上的第一布线 11 之间的连接断开导电。这是因为使在具有电压差异的第一布线 11 和第二布线 12 之间的连接直接开始导电，由此增加大量的电流流动和功率消耗。为了以上原因，在时段 <P1> 内，第一开关 SW1 处于断开状态；第二开关 SW2 处于导通状态；第三开关 SW3 处于导通状态；以及第四开关 SW4 处于导通状态。虽然最好是时段 <P1> 与一个栅极选择时段长度几乎相等或相同，但是考虑到完成电荷迁移的时间，时段 <P1> 可以比一个栅极选择时段长。

[0207] < 重置保持状态 >

[0208] 时段 <P2> 的目的是使重置电压 V_1 保持施加于第一液晶元件 31 和第二液晶元件 32。另外，最好是使在第二布线 12 和第一布线 11 之间的连接断开导电，与时段 <P1> 相似。为了该目的，SW1 到 SW4 在图 7E 所示的时序图中全部处于断开状态。但是，存在用于获得以上目的的每个开关的与图 7E 所示的状态不同的其它状态。换句话说，只要使重置电压 V_1 保持施加于第一液晶元件 31 和第二液晶元件 32，就能够实现时段 <P2> 的目的；因此，例如，SW1 可以处于断开状态，而 SW2 到 SW4 可以处于导通状态，与时段 <P1> 相似。在更一般

的意义上,只要 SW1 处于断开状态,SW2 到 SW4 中的每一个可以处于导通状态或者处于断开状态。在这样的状态之下,能够使重置电压 V_1 保持施加于第一液晶元件 31 和第二液晶元件 32,并且没有使在第一布线 11 和第二布线 12 之间的连接直接开始导电,使得时段 <P2> 的目的能够得以实现。

[0209] 注意,显示器件在时段 <P2> 内显示黑色。因而,运动图像显示的图像质量由于时段 <P2> 变得更长而得到更大提高。另一方面,显示的闪烁能够由于时段 <P2> 的长度变得更短而减少。注意,最好是时段 <P2> 比时段 <P1> 长。

[0210] < 写入状态 >

[0211] 时段 <P3> 的目的是当将数据电压 V_2 施加于第一液晶元件 31 和第二液晶元件 32 时,使重置电压 V_1 保持施加于第一电容器元件 50。为了该目的,在图 7E 所示的时序图中,SW1 处于导通状态;SW2 处于导通状态;SW3 处于断开状态;以及 SW4 处于断开状态。注意,最好是时段 <P3> 具有与一个选择时段所具有的长度几乎相等或相同的长度。

[0212] < 分布状态 >

[0213] 时段 <P4> 的目的是使在第一电容器元件 50 和第二液晶元件 32 之间的连接开始导电,以使电荷被分布。为了该目的,在图 7E 所示的时序图中,SW1 处于断开状态;SW2 处于断开状态;SW3 处于导通状态;以及 SW4 处于断开状态。

[0214] 如图 7E 所示,在时段 <P4> 内的导电状态之下,施加于第一电容器元件 50 和第二液晶元件 32(或者第一液晶元件 31) 的电压变成在分布之后的数据电压 V_2' ,并且施加于第一液晶元件 31(或者第二液晶元件 32) 的电压保持作为数据电压 V_2 。虽然最好是时段 <P4> 具有与一个电极选择时段几乎相等或相同的长度,但是考虑到完成电荷迁移的时间,时段 <P4> 可以比时段 <P3> 长。

[0215] < 数据保持状态 >

[0216] 时段 <P5> 的目的是使在时段 <P4> 内施加于每个液晶元件的电压保持施加于元件。另外,最好是使在第二布线 12 和第一布线 11 之间的连接断开导电,与其它时段相似。为了该目的,SW1 到 SW4 在图 7E 所示的时序图中全部处于断开状态。但是,存在用于实现上述目的每个开关的与图 7E 所示的状态不同的其它状态。例如,只要 SW1、SW2、及 SW4 处于断开状态,则 SW3 可以处于导通状态或者处于断开状态。在这样的状态之下,能够使在时段 <P4> 内施加于每个液晶元件的电压保持施加于每个元件,并且没有使在第一布线 11 和第二布线 12 之间的连接直接开始导电,使得时段 <P5> 的目的能够得以实现。注意,最好是时段 <P5> 比时段 <P3> 长。

[0217] 注意,在图 7A 中,在第一液晶元件 31 和第一开关 SW1 之间提供了第二开关 SW2;但是,可以在第二液晶元件 32 和第二开关 SW1 之间提供第二开关 SW2。具体地,在图 7A 中,包含于第一开关 SW1、第三开关 SW3 及第四开关 SW4 内的并且与第二像素电极电连接的每个电极可以电连接至第一像素电极,而非第二像素电极。在那种情形中,在分布之后施加于第一液晶元件 31 和第二液晶元件 32 的电压与上述实例相比是相反的。注意,在分布之后施加于第一液晶元件 31 和第二液晶元件 32 的电压通过改变第二开关 SW2 的布局而相互改变,并且能够将该电压影响应用于其它电路(例如,在图 7B、7C、及 7D 中示出的电路)。

[0218] < 电路实例 (2) 的其它实例 >

[0219] 在此,描述能够执行与以上描述的电路实例 (2) 相似的控制的其它电路实例。在

图 7A 所示的电路实例 (2) 中,包括第四开关 SW4 以及与第四开关 SW4 的一个电极电连接的第一布线 11 的部分称为重置电路 90,如同在电路实例 (1) 中那样。为了能够使第一电路 10 进入重置状态,重置电路 90 可以电连接至第一电路的任意一个内部电极(典型为电容器电极、第一像素电极、及第二像素电极)。换句话说,在图 7A 中示出的电路是重置电路 90 和电容器电极电连接的实例。在图 7B 中示出的电路是重置电路 90 和第一像素电极电连接的实例。在图 7C 中示出的电路是重置电路 90 和第二像素电极电连接的实例。注意,由于对在图 7B 和 7C 中示出的电路的控制能够与已经描述的在图 7A 中示出的电路的控制相同,因而详细的描述被省略。

[0220] 在图 7D 中示出的电路是将重置电路 90 从图 7A 到 7C 所示的电路中删除的实例。在图 7D 所示的电路中,重置状态在没有使用重置电路 90 的情况下通过使用第二布线 12 和第一开关 SW1 来实现。也就是,在图 7D 所示的电路中,给第二布线 12 供电的电压在时段 <P3> 内是数据电压 V_2 而在时段 <P1> 内则是重置电压 V_1 。另外,第一开关 SW1 在时段 <P1> 内变成了导通状态,使得重置状态得以实现。另一方面,与以上描述相似的控制和其它时段内执行,使得写入状态得以实现。如这样所描述的,与图 7A 到 7C 所示的电路的功能相似的功能能够通过使用第二布线 12 以及用于重置的第一开关 SW1 来实现,没有使用重置电路 90。

[0221] < 电路实例 (3) >

[0222] 然后,作为电路实例 (3),图 8A 到 8D 示出了能够实现在实施方式 1 中描述的第一电路 10 的功能 (1) 及功能 (3) 的一部分的电路。电路实例 (3) 的功能 (3) 的一部分是包括其中将数据电压只是选择性地写入第一液晶元件 31 的导电状态的功能。注意,在上述功能 (3) 当中仅对包括其中将数据电压只是选择性地写入第一液晶元件 31 的导电状态的功能进行了描述。但是,显然,如果在图 8A 到 8D 中示出的第一液晶元件 31 和第二液晶元件 32 的布局交换,则能够在上述的功能 (3) 中实现包括其中将数据电压只是选择性地写入第二液晶元件 32 的导电状态的功能。

[0223] 首先,描述在图 8A 中示出的电路实例。在图 8A 中示出的电路实例包括第一开关 (SW1)、第二开关 (SW2)、第三开关 (SW3)、第四开关 (SW4)、第一电容器元件 50、第二电容器元件 51、第三电容器元件 52、第一液晶元件 31、第二液晶元件 32、第一布线 11、第二布线 12、第三布线 13、第四布线 21、第五布线 22、第六布线 71、及第七布线 72。

[0224] 第一电容器元件 50 的一个电极电连接至第三布线 13。在此,第一电容器元件 50 的与电连接至第三布线 13 的电极不同的电极称为电容器电极。这与电路实例 (1) 和 (2) 相似。

[0225] 第一液晶元件 31 的一个电极电连接至第四布线 21。在此,第一液晶元件 31 的与电连接至第四布线 21 的电极不同的电极称为第一像素电极。这是与电路实例 (1) 和 (2) 相似。

[0226] 第二液晶元件 32 的一个电极电连接至第五布线 22。在此,第二液晶元件 32 的与电连接至第五布线 22 的电极不同的电极称为第二像素电极。这与电路实例 (1) 和 (2) 相似。

[0227] 第一开关 SW1 的一个电极电连接至第二布线 12,而第一开关 SW1 的另一电极则电连接至第一像素电极。第二开关 SW2 的一个电极电连接至第一像素电极,而第二开关 SW2

的另一电极则电连接至电容器电极。第三开关 SW3 的一个电极电连接至电容器电极,而第三开关 SW3 的另一电极则电连接至第二像素电极。第四开关 SW4 的一个电极电连接至电容器电极,而第四开关 SW4 的另一电极则电连接至第一布线 11。

[0228] 第二电容器元件 51 的一个电极电连接至第一像素电极,而第二电容器元件 51 的另一电极则电连接至第六布线 71。第三电容器元件 52 的一个电极电连接至第二像素电极,而第三电容器元件 52 的另一电极则电连接至第七布线 72。

[0229] < 电路实例 (3) 的控制 (1) >

[0230] 与上述的电路实例 (1) 的控制 (1) 相似,在实施方式 1 中所描述的功能 (1) 能够通过根据图 8E 所示的时序图控制在电路实例 (3) 中所包含的每个开关来实现。控制方法被称为电路实例 (3) 的控制 (1)。由于已经描述了电路实例 (1) 的控制 (1),因而对电路实例 (3) 的控制 (1) 的详细描述被省略。简要地,在实施方式 1 中所描述的功能 (1) 能够通过每个状态按下列次序来实现:其中只有 SW1 处于断开状态的重置状态,其中所有开关都处于断开状态(或者与重置状态相同的状态)的重置保持状态,其中 SW3 和 SW4 处于断开状态的写入状态,其中只是 SW3 处于导通状态的分布状态,以及其中所有开关都处于断开状态(或者与分布状态相同的状态)的数据保持状态。注意,在图 8E 中示出的时序图的每个开关的控制时序与图 6E 的相似,并且施加于第一电容器元件 50、第一液晶元件 31、及第二液晶元件 32 的在图 8E 的下部示出的电压值与图 6E 中所示的相似。

[0231] < 电路实例 (3) 的控制 (2) >

[0232] 而且,与上述的电路实例 (1) 的控制 (2) 相似,在实施方式 1 中所描述的功能 (3) 的一部分能够通过根据图 8F 所示的时序图控制在电路实例 (3) 中所包含的每个开关来实现。该控制方法称为电路实例 (3) 的控制 (2)。由于已经描述了电路实例 (1) 的控制 (2),因而对电路实例 (3) 的控制 (2) 的详细描述被省略。简要地,在实施方式 1 中所描述的功能 (3) 能够通过每个状态按以下次序来实现:其中只有 SW1 处于断开状态的重置状态,其中所有开关都处于断开状态(或者与重置状态相同的状态)的重置保持状态,其中只有 SW1 处于导通状态的写入状态,其中只有 SW2 处于导通状态的分布状态 (1),其中只有 SW3 处于导通状态的分布状态 (2),以及其中所有开关都处于断开状态(或者与分布状态 (2) 相同的状态)的数据保持状态。注意,图 8F 所示的时序图的每个开关的控制时序与图 6F 的相似,在图 8F 的下部示出的施加于第一电容器元件 50、第一液晶元件 31、及第二液晶元件 32 的电压值与图 6F 示出的不同。

[0233] < 电路实例 (3) 的其它实例 >

[0234] 在此,描述能够执行与上述电路实例 (3) 相似的控制的其它电路实例。在图 8A 所示的电路实例 (3) 中,包括第四开关 SW4 以及与第四开关 SW4 的一个电极电连接的第一布线 11 的部分称为重置电路 90,如同在电路实例 (1) 或电路实例 (2) 中。为了能够使第一电路 10 开始重置状态,重置电路 90 可以与第一电路的任意一个内部电极(典型为电容器电极、第一像素电极、及第二像素电极)电连接。换句话说,在图 8A 中示出的电路是重置电路 90 和电容器电极电连接的实例。在图 8B 中示出的电路是重置电路 90 和第一像素电极电连接的实例。在图 8C 中示出的电路是重置电路 90 和第二像素电极电连接的实例。注意,由于在图 8B 和 8C 中示出的电路的控制能够与已经描述的在图 8A 中所示出的电路的控制相同,因而详细的描述被省略。

[0235] 在图 8D 中示出的电路是将重置电路 90 从图 8A 到 8C 所示的电路中删除的实例。在图 8D 所示的电路中,重置状态在没有使用重置电路 90 的情况下通过使用第二布线 12 和第一开关 SW1 来实现。也就是,在图 8D 所示的电路中,给第二布线 12 供电的电压在时段 <P3> 内是数据电压 V_2 而在时段 <P1> 内则是重置电压 V_1 。另外,第一开关 SW1 在时段 <P1> 内变成导通状态,使得重置状态的得以实现。另一方面,与以上描述相似的控制和其它时段内执行,使得写入状态得以实现。如这样所描述的,与图 8A 到 8C 所示的电路的那些功能相似的功能能够通过使用第二布线 12 以及用于重置的第一开关 SW1 来实现,没有使用重置电路 90。

[0236] < 电路实例 (4) >

[0237] 然后,作为电路实例 (4),图 9A 示出了能够实现在实施方式 1 中所描述的第一电路 10 的功能 (1)、功能 (2)、及功能 (3) 的电路。电路实例 (4) 的特征是通过使开关的数量具有冗余,能够在没有改变电路结构的情况下通过开关控制来实现各种功能。

[0238] 在图 9A 中示出的电路实例包括第一开关 (SW1)、第二开关 (SW2-1)、第三开关 (SW3)、第四开关 (SW4)、第五开关 (SW2-2)、第一电容器元件 50、第二电容器元件 51、第三电容器元件 52、第一液晶元件 31、第二液晶元件 32、第一布线 11、第二布线 12、第三布线 13、第四布线 21、第五布线 22、第六布线 71、及第七布线 72。

[0239] 第一电容器元件 50 的一个电极电连接至第三布线 13。在此,第一电容器元件 50 的与电连接至第三布线 13 的电极不同的电极称为电容器电极。这与电路实例 (1)、(2)、及 (3) 相似。

[0240] 第一液晶元件 31 的一个电极电连接至第四布线 21。在此,第一液晶元件 31 的与电连接至第四布线 21 的电极不同的电极称为第一像素电极。这与电路实例 (1)、(2)、及 (3) 相似。

[0241] 第二液晶元件 32 的一个电极电连接至第五布线 22。在此,第二液晶元件 32 的与电连接至第五布线 22 的电极不同的电极称为第二像素电极。这与电路实例 (1)、(2)、及 (3) 相似。

[0242] 而且,在图 9A 中示出的电路实例的每个元件的电连接在下文描述,假定除了上述元件以外在电路实例 (4) 中还提供了内部电极 P。

[0243] 第一开关 SW1 的一个电极电连接至第二布线 12,而第一开关 SW1 的另一电极则电连接至内部电极 P。第二开关 SW2-1 的一个电极电连接至内部电极 P,而第二开关 SW2-1 的另一电极则电连接至第一像素电极。第三开关 SW3 的一个电极电连接至内部电极 P,而第三开关 SW3 的另一电极则电连接至电容器电极。第四开关 SW4 的一个电极电连接至内部电极 P,而第四开关 SW4 的另一电极则连接至第一布线 11。第五开关 SW2-2 的一个电极电连接至内部电极 P,而第五开关 SW2-2 的另一电极则电连接至第二像素电极。

[0244] 第二电容器元件 51 的一个电极电连接至第一像素电极,而第二电容器元件 51 的另一电极电连接至第六布线 71。第三电容器元件 52 的一个电极电连接至第二像素电极,而第三电容器元件 52 的另一电极则电连接至第七布线 72。

[0245] 在图 9A 所示的电路实例 (4) 中,在上述第一电路 10 中所包含的功能 (1)、(2)、及 (3) 能够通过适当控制的每个开关来实现。如这样所描述的,用于为了实现不同功能而控制每个开关的方法参考图 10A 到 10D 来描述。

[0246] 注意,在图 10A 到 10D 中,每个开关的状态在各自的导电状态(重置状态、重置保持状态、写入状态、分布状态、及数据保持状态)中以“导通(ON)”或“断开(OFF)”来示出。在这些导电状态当中的重置状态、重置保持状态、及数据保持状态在图 10A 到 10D 中是相同的。换句话说,在重置状态中,只有 SW1 处于断开状态,而其它开关则处于导通状态。在重置保持状态中,所有开关都处于断开状态(或者与重置状态相同)。在数据保持状态中,所有开关都处于断开状态(或者与分布状态相同)。关于它们的详细描述被省略,因为已经进行过该描述。在此,描述在写入状态和分布状态中的每个开关的状态。

[0247] 注意,对于在图 10A 到 10D 中描述的所有控制方法,用于控制第二开关(SW2-1)和第五开关(SW2-2)的方法是可互换的。换句话说,即使通过象控制 SW2-2 那样的控制方法来控制 SW2-1,以及即使通过象控制 SW2-1 那样的控制方法来控制 SW2-2,显然其结果也是只有第一子像素和第二子像素的作用相交换,而本质操作并没有改变。

[0248] < 电路实例(4)的控制(1)>

[0249] 如图 10A 所示的那样控制每个开关的情形被描述为电路实例(4)的控制(1)。图 10A 所示的控制方法是在通过电路实例(4)来实现由电路实例(1)或(3)所实现的功能(1)时的控制方法。图 10A 所示的控制方法如下:首先,在重置状态和重置保持状态之后,在写入状态中,SW1 处于导通状态;SW2-1 处于导通状态;SW2-2 处于断开状态;SW3 处于导通状态;以及 SW4 处于断开状态。因而,能够在第一电容器元件 50 和第一液晶元件 31 中写入数据电压 V_2 ,并且能够使重置电压 V_1 保持施加于第二液晶元件 32。在写入状态之后的分布状态中,SW1 处于断开状态;SW2-1 处于断开状态;SW2-2 处于导通状态;SW3 处于导通状态;以及 SW4 处于断开状态。因而,使电荷能够在第一电容器元件 50 和第二液晶元件 32 中分布。然后,在分布状态之后,数据保持状态根据以上所描述的方法来获得。

[0250] < 电路实例(4)的控制(2)>

[0251] 如图 10B 所示的那样控制每个开关的情形被描述为电路实例(4)的控制(2)。图 10B 所示的控制方法是在通过电路实例(4)来实现由电路实例(2)所实现的功能(2)时的控制方法。图 10B 所示的控制方法如下:首先,在重置状态和重置保持状态之后,在写入状态中,SW1 处于导通状态;SW2-1 处于导通状态;SW2-2 处于导通状态;SW3 处于断开状态;以及 SW4 处于断开状态。因而,能够在第一液晶元件 31 和第二液晶元件 32 中写入数据电压 V_2 ,并且能够使重置电压 V_1 保持所施加于第一电容器元件 50。在写入状态之后的分布状态中,SW1 处于断开状态;SW2-1 处于断开状态;SW2-2 处于导通状态;SW3 处于导通状态;以及 SW4 处于断开状态。因而,使电荷能够在第一电容器元件 50 和第二液晶元件 32 中分布。然后,在分布状态之后,数据保持状态根据以上所描述的方法来获得。

[0252] < 电路实例(4)的控制(3)>

[0253] 如图 10C 所示的那样控制每个开关的情形被描述为电路实例(4)的控制(3)。图 10C 所示的控制方法是在通过电路实例(4)来实现由电路实例(3)所实现的功能(3)的一部分时的控制方法。图 10C 所示的控制方法如下:首先,在重置状态或重置保持状态之后,在写入状态中,SW1 处于导通状态;SW2-1 处于导通状态;SW2-2 处于断开状态;SW3 处于断开状态;以及 SW4 处于断开状态。因而,能够在第一液晶元件 31 中写入数据电压 V_2 ,并且能够使重置电压 V_1 保持施加于第一电容器元件 50 和第二液晶元件 32。在写入状态之后的分布状态(1)中,SW1 处于断开状态;SW2-1 处于导通状态;SW2-2 处于断开状态;SW3 处于导

通状态 ; 以及 SW4 处于断开状态。因而, 能够使电荷在第一电容器元件 50 和第一液晶元件 31 中分布。然后, 在分布状态 (2) 中, SW1 处于断开状态 ; SW2-1 处于断开状态 ; SW2-2 处于导通状态 ; SW3 处于导通状态 ; 以及 SW4 处于断开状态。因而, 使电荷能够在第一电容器元件 50 和第二液晶元件 32 中分布。然后, 在分布状态之后, 数据保持状态根据以上所描述的方法来获得。

[0254] < 电路实例 (4) 的控制 (4) >

[0255] 如图 10D 所示的那样控制每个开关的情形被描述为电路实例 (4) 的控制 (4)。图 10D 所示的控制方法是在通过电路实例 (4) 来实现由电路实例 (1) 所实现的功能 (3) 的一部分时的控制方法。图 10D 所示的控制方法如下 : 首先, 在重置状态和重置保持状态之后, 在写入状态中, SW1 处于导通状态 ; SW2-1 处于断开状态 ; SW2-2 处于断开状态 ; SW3 处于导通状态 ; 以及 SW4 处于断开状态。因而, 能够在第一电容器元件 50 中写入数据电压 V_2 , 并且能够使重置电压 V_1 保持所施加于第一液晶元件 31 和第二液晶元件 32。在写入状态之后的分布状态 (1) 中, SW1 处于断开状态 ; SW2-1 处于导通状态 ; SW2-2 处于断开状态 ; SW3 处于导通状态 ; 以及 SW4 处于断开状态。因而, 使电荷能够在第一电容器元件 50 和第一液晶元件 31 中分布。然后, 在分布状态 (2) 中, SW1 处于断开状态 ; SW2-1 处于断开状态 ; SW2-2 处于导通状态 ; SW3 处于导通状态 ; 以及 SW4 处于断开状态。因而, 使电荷能够在第一电容器元件 50 和第二液晶元件 32 中分布。然后, 在分布状态之后, 数据保持状态根据以上所描述的方法来获得。

[0256] < 电路实例 (4) 的控制方法的选择 >

[0257] 通过这种方式, 在图 9A 所示的电路实例 (4) 中, 数据电压 V_2 能够分别地写入每个元件 (第一电容器元件 50、第一液晶元件 31、及第二液晶元件 32) 中, 并且此外, 能够以所有组合来执行电荷分布。结果, 以上所描述的功能 (1)、(2)、及 (3) 能够仅通过使用电路实例 (4) 来实现。因此, 能够使用图 9A 所示的电路实例 (4) 以便根据条件切换以上所描述的功能。

[0258] 描述如图 10A 所示的那样控制每个开关的情形 (功能 (1)) 的优点。在那时, 在写入状态和数据保持状态中, 使数据电压 V_2 保持施加于第一液晶元件 31 并保持。这意味着第一液晶元件 31 的显示没有受到每个元件的电容变化的影响。因此, 具有能够均匀显示的优点。注意, 当功能 (1) 通过图 6A 到 6D 所示的电路实例 (1) 来实现时, 以及当功能 (1) 通过图 8A 到 8D 所示的电路实例 (3) 来实现时, 具有相同的优点。

[0259] 然后, 描述如图 10B 所示的那样控制每个开关的情形 (功能 (2)) 的优点。此时, 在写入状态中将数据电压 V_2 施加于第一液晶元件 31 和第二液晶元件 32, 在数据保持状态中将电压 V_2' 和电压 V_2'' 施加于第一液晶元件 31 和第二液晶元件 32。在此, 当液晶元件的特性正常为黑色时, 据发现因为满足 $V_2'' < V_2' < V_2$ 所以采用了用于提高液晶元件的响应速度的超速驱动。通常, 为了执行超速驱动而需要使用查询表 (LUT) 等的图像数据的转换过程, 并且因此, 提高了制造成本和功率消耗。但是, 在由功能 (2) 进行的驱动中, 适当地设置数据电压 V_2 , 以及在分布之后的电压 V_2' 和电压 V_2'' , 使得超速驱动能够在没有图像数据的变换过程的情况下执行。结果, 在没有增加制造成本和功率消耗的情况下, 能够提高液晶元件的响应速度, 并且提高了运动图像显示的图像质量。注意, 当功能 (2) 通过图 7A 到 7D 所示的电路实例 (2) 来实现时, 具有相同的优点。

[0260] 218

[0261] 然后,描述如图 10C 或 10D 所示的那样控制每个开关的情形(功能(3))的优点。此时,在写入阶段中于其中写入数据电压 V_2 的元件是第一电容器元件 50、第一液晶元件 31、及第二液晶元件 32 中的任意一个。因而,由于负载在写入期间是小的,因而能够降低功率消耗。注意,当功能(3)通过图 6A 到 6D 所示的电路实例(1)来实现时,以及当功能(3)通过图 8A 到 8D 所示的电路实例(3)来实现时,具有相同的优点。

[0262] 通过图 9A 所示的电路实例(4),具有这样的优点的功能能够根据条件来切换。例如,功能切换能够执行如下:在均匀显示是特别必要的情况(在静止图像显示等时)中,显示由功能(1)来执行;在液晶元件的响应速度的提高是特别必要的情况(在运动图像显示等时)中,显示由功能(2)来执行;在功率消耗的降低是特别必要的情况(在驱动以电池等来执行时)中,显示由功能(3)来执行;等。

[0263] 注意,象上述实例一样,其中当由功能(1)来执行均匀显示时,通过以使用 LUT 等来转换图像这样的方式来执行超速驱动而提高液晶元件的响应速度的结构。

[0264] < 电路实例(4)的其它实例 >

[0265] 注意,在电路实例(4)中,重置电路 90 的连接目标能够以与上述电路实例(1)到(3)相似的方式进行不同地改变。对于重置电路 90 的连接目标,例如,能够给出第一像素电极(图 9B)、第二像素电极(图 9C)、电容器电极(图 9D)等。而且,重置电路 90 可以通过与上述电路实例(1)到(3)相似的方式来删除(图 9E)。

[0266] 注意,在本实施方式的电路实例(电路实例(1)、电路实例(2)、电路实例(3)和电路实例(4))中所包含的第一到第七布线能够根据作用进行如下分类。第一布线 11 能够具有作为其上施加了重置电压 V_1 的重置线的功能。第二布线 12 能够具有作为其上施加了数据电压 V_2 的数据线的功能。第三布线 13 能够具有作为用于控制第一电容器元件 50 所施加的电压的公共线的功能。第四布线 21 能够具有作为用于控制第一液晶元件 31 所施加的电压的液晶公共电极的功能。第五布线 22 能够具有作为用于控制第二液晶元件 32 所施加的电压的液晶公共电极的功能。第六布线 71 能够具有作为用于控制第二电容器元件 51 所施加的电压的公共线的功能。第七布线 72 能够具有作为用于控制第三电容器元件 52 所施加的电压的公共线的功能。但是,每个布线能够具有不同的作用,没有限制于此。布线,特别是用于施加相同电压的布线,能够是相互电连接的公共布线。由于在电路中的布线的面积能够通过共用布线来减小,因而能够提高孔径比,由此能够降低功率消耗。

[0267] 注意,在本实施方式中,将显示元件描述为液晶元件;但是,也能够使用其它的显示元件,例如自发光元件,利用荧光粉发光的元件,利用外部光的反射的元件等。例如,作为使用自发光元件的显示器件,能够给出有机 EL 显示、无机 EL 显示等。例如,作为使用利用荧光粉发光的元件的显示器件,能够被给出利用阴极射线管(CRT)的显示、等离子体显示面板(PDP)、场发射显示(FED)等。例如,作为使用利用外部光反射的元件的显示器件,能够给出电子纸等。

[0268] 虽然本实施方式参考不同的附图来描述,但是在每个附图中所描述的内容(或者可以是部分内容)能够自由地应用于在另一附图中所描述的内容(或者可以是部分内容)以及在另一种实施方式的附图中所描述的内容(或者可以是部分内容),与它们结合或者用它们来代替。此外,在以上所描述的附图中,每个部分都能够与另一个部分以及另一种实

施方式的另一个部分结合。

[0269] (实施方式 3)

[0270] 在本实施方式中,具体地描述了在实施方式 2 中所描述的各种电路实例。在实施方式 2 中,描述了在第一电路 10 中所包含的多个开关的导电状态和时序图。在本实施方式中,对于在实施方式 2 所描述的各种电路实例中所示的开关,参考电路图表的具体实例详细描述了使用晶体管的情形。

[0271] < 电路实例 (1) 的具体实例 (1) >

[0272] 首先,描述在实施方式 2 中的电路实例 (1) 的具体实例。在图 11A 中描述的电路是图 6A 所示的电路实例 (1) 的具体实例 (1) 并且包括第一晶体管 Tr1、第二晶体管 Tr2、第三晶体管 Tr3、第四晶体管 Tr4、第一电容器元件 50、第二电容器元件 51、第三电容器元件 52、第一液晶元件 31、第二液晶元件 32、第一布线 101、第二布线 102、第三布线 103、第四布线 104、第五布线 105、第六布线 106、第七布线 107、第八布线 108、第九布线 109、及第十布线 110。

[0273] 第一电容器元件 50 的一个电极电连接至第八布线 108。在此,第一电容器元件 50 的与电连接至第八布线 108 的电极不同的电极称为电容器电极。

[0274] 第一液晶元件 31 的一个电极电连接至第六布线 106。在此,第一液晶元件 31 的与电连接至第六布线 106 的电极不同的电极称为第一像素电极。

[0275] 第二液晶元件 32 的一个电极电连接至第六布线 106。在此,第二液晶元件 32 的与电连接至第六布线 106 的电极不同的电极称为第二像素电极。

[0276] 第一晶体管 Tr1 的源电极和漏电极中的一个电极电连接至第五布线 105。第一晶体管 Tr1 的源电极和漏电极中的另一电极则电连接至电容器电极。第一晶体管 Tr1 的栅电极电连接至第一布线 101。

[0277] 第二晶体管 Tr2 的源电极和漏电极中的一个电极电连接至电容器电极。第二晶体管 Tr2 的源电极和漏电极中的另一电极则电连接至第一像素电极。第二晶体管 Tr2 的栅电极电连接至第二布线 102。

[0278] 第三晶体管 Tr3 的源电极和漏电极中的一个电极电连接至电容器电极。第三晶体管 Tr3 的源电极和漏电极中的另一电极则电连接至第二像素电极。第三晶体管 Tr3 的栅电极电连接至第三布线 103。

[0279] 第四晶体管 Tr4 的源电极和漏电极中的一个电极电连接至电容器电极。第四晶体管 Tr4 的源电极和漏电极中的另一电极则电连接至第七布线 107。第四晶体管 Tr4 的栅电极电连接至第四布线 104。

[0280] 第二电容器元件 51 的一个电极电连接至第一像素电极,而第二电容器元件 51 的另一电极则电连接至第九布线 109。第三电容器元件 52 的一个电极电连接至第二像素电极,而第三电容器元件 52 的另一电极则电连接至第十布线 110。

[0281] 注意,假定晶体管的尺寸由每个晶体管的沟道宽度 W 与沟道长度 L 的比 (W/L) 来表示。能够制成较大的晶体管以在导通状态下流过大量的电流 (能够使导通状态下的电阻变小)。在此,每个晶体管的尺寸 W/L 优选地满足 (Tr1 或 Tr4) > (Tr2 或 Tr3)。这是因为,在重置状态或写入状态中,在 Tr1 或 Tr4 中比在 Tr2 或 Tr3 中流过较大量的电流。因而,能够快速执行写入和重置。更详细地,Tr1 和 Tr4 的尺寸优选地满足 Tr1 > Tr4。这是因为

由于由 Tr1 所进行的电压写入在一个栅极选择时段之内执行,因而存在较少的时间空余。对于 Tr2 和 Tr3 的尺寸,最好是在与 Tr2 和 Tr3 电连接的液晶元件或电容器元件中所包含的电极的尺寸,并且晶体管的尺寸是大的。原因是由于具有大的电极的元件具有大的电容,因而有必要通过给这样的元件使用较大量的电流来执行写入、重置、分布等。

[0282] 注意,在图 11A 中示出的电路并排布置于基板之上,以使形成显示部分。在图 11A 中示出的电路是形成显示部分的电路的最小单元,并且这称为像素或像素电路。

[0283] 注意,在图 11A 示出的电路中所包含的第一到第十布线由每个相邻的像素电路所共用。

[0284] 注意,如图 13D 所示,第六布线 106 和第七布线 107 可以相互电连接。而且,与第七布线 107 相似,第八布线 108 到第十布线 110 中的每个布线都可以电连接至第六布线 106。

[0285] 注意,在图 11A 所示的电路中所包含的第一到第十布线按作用分类的结果如下。第一布线 101 能够具有作为用于控制第一晶体管 Tr1 的第一扫描线的功能。第二布线 102 能够具有作为用于控制第二晶体管 Tr2 的第二扫描线的功能。第三布线 103 能够具有作为用于控制第三晶体管 Tr3 的第三扫描线的功能。第四布线 104 能够具有作为用于控制第四晶体管 Tr4 的第四扫描线的功能。第五布线 105 能够具有作为用于施加数据电压的数据线的功能。第六布线 106 能够具有作为用于控制施加于液晶元件的电压的液晶公共电极的功能。第七布线 107 能够具有作为用于施加重置电压的重置线的功能。第八布线 108 能够具有作为用于控制施加于第一电容器元件 50 的电压的第一电容器线的功能。第九布线 109 能够具有作为用于控制施加于第二电容器元件 51 的电压的第二电容器线的功能。第十布线 110 能够具有作为用于控制施加于第三电容器元件 52 的电压的第三电容器线的功能。但是,每个布线都能够具有不同的作用,没有限制于此。布线,特别是用于施加相同电压的布线,能够是相互电连接的公共布线。由于在电路中的布线的面积能够通过共用布线来减小,因而能够提高孔径比,由此能够降低功率消耗。更具体地,当使用具有其中在晶体管基板侧上提供液晶元件的公共电极的结构液晶元件(IPS 模式、FFS 模式等)时,则第六布线 106、第七布线 107、第八布线 108、第九布线 109、及第十布线 110 能够相互电连接。

[0286] < 电路实例 (1) 的具体实例 (2) >

[0287] 然后,描述在实施方式 2 中的电路实例 (1) 的另一具体实例。图 11B 所示的电路是图 6A 所示的电路实例 (1) 的具体实例 (2) 并且包括第一晶体管 Tr1、第二晶体管 Tr2、第三晶体管 Tr3、第四晶体管 Tr4、第一电容器元件 50、第二电容器元件 51、第三电容器元件 52、第一液晶元件 31、第二液晶元件 32、第一布线 101、第二布线 102、第三布线 103、第四布线 104、第五布线 105、第六布线 106、第七布线 107、第八布线 108、及第九布线 109。

[0288] 在电路实例 (1) 的具体实例 (2) 与电路实例 (1) 的具体实例 (1) 之间的差异是在电路实例 (1) 的具体实例 (1) 中提供的第十布线 110 没有被提供在电路实例 (1) 的具体实例 (2) 中,并且由此,第三电容器元件 52 的电连接与电路实例 (1) 的具体实例 (1) 中的不同。在电路实例 (1) 的具体实例 (2) 中,第三电容器元件 52 的一个电极电连接至第二像素电极,而第三电容器元件 52 的另一电极则电连接至第九布线 109。在电路实例 (1) 的具体实例 (2) 中的其它连接与电路实例 (1) 的具体实例 (1) 中的连接相似。

[0289] 如这样所描述的,通过减少布线数量,能够减小在显示部分中的布线面积,由此能够提高孔径比并且能够降低功率消耗。注意,当布线的数量象电路实例 (1) 的具体实例 (1)

中的那样多时,有着操作稳定的优点,因为电压能够给每个元件确定地供电。

[0290] 注意,在电路实例(1)的具体实例(2)中,给出了其中第二电容器元件51和第三电容器元件52的电连接目标为公共目标的实例;但是,能够实现任意组合,不限制于以上实例。例如,第一电容器元件50和第三电容器元件52的电连接可以是公共的。第四晶体管Tr4和第三电容器元件52的电连接可以是公共的。第四晶体管Tr4和第二电容器元件51电连接可以是公共的。第四晶体管Tr4和第一电容器元件50的电连接可以是公共的。

[0291] <电路实例(1)的具体实例(3)>

[0292] 然后,描述在实施方式2中的电路实例(1)的另一具体实例。在图11C中示出的电路是在图6A中示出的电路实例(1)的具体实例(3)并且包括第一晶体管Tr1、第二晶体管Tr2、第三晶体管Tr3、第四晶体管Tr4、第一电容器元件50、第二电容器元件51、第三电容器元件52、第一液晶元件31、第二液晶元件32、第一布线101、第二布线102、第三布线103、第四布线104、第五布线105、第六布线106、第七布线107、及第八布线108。

[0293] 在电路实例(1)的具体实例(3)与电路实例(1)的具体实例(2)之间的差异是在电路实例(1)的具体实例(2)中提供的第九布线109没有被提供在电路实例(1)的具体实例(3)中,并且因此,第二电容器元件51和第三电容器元件52的电连接与在电路实例(1)的具体实例(2)中的不同。在电路实例(1)的具体实例(3)中,第二电容器元件51的一个电极电连接至第一像素电极,而第二电容器元件51的另一电极则电连接至第八布线108。第三电容器元件52的一个电极电连接至第二像素电极,而第三电容器元件52的另一电极则电连接至第八布线108。在电路实例(1)的具体实例(3)中的其它连接与在电路实例(1)的具体实例(2)中的连接相似。

[0294] 如这样所描述的,通过减少布线的数量,能够降低显示部分内的布线面积,由此能够提高孔径比并且能够降低功率消耗。注意,当布线的数量象电路实例(1)的具体实例(1)和(2)中的那样多时,有着操作稳定的优点,因为电压能够给每个元件确定地供电。

[0295] 注意,在电路实例(1)的具体实例(3)中,给出了其中第一电容器元件50、第二电容器元件51、及第三电容器元件52的电连接目标是公共目标的实例;但是,能够实现任意组合,不限制于以上实例。例如,第四晶体管Tr4、第二电容器51、及第三电容器元件52的电连接可以是公共的。第四晶体管Tr4、第三电容器52、及第一电容器元件50的电连接可以是公共的。第四晶体管Tr4、第一电容器元件50、及第二晶体管元件51的电连接可以是公共的。

[0296] <电路实例(1)的具体实例(4)>

[0297] 然后,描述在实施方式2中的电路实例(1)的另一具体实例。在图11D中示出的电路是在图6A中示出的电路实例(1)的具体实例(4)并且包括第一晶体管Tr1、第二晶体管Tr2、第三晶体管Tr3、第四晶体管Tr4、第一电容器元件50、第二电容器元件51、第三电容器元件52、第一液晶元件31、第二液晶元件32、第一布线101、第二布线102、第三布线103、第四布线104、第五布线105、第六布线106、及第七布线107。

[0298] 在电路实例(1)的具体实例(4)与电路实例(1)的具体实例(3)之间的差异是在电路实例(1)的具体实例(3)中提供的第八布线108没有被提供于电路实例(1)的具体实例(4)中,并且因此,第一电容器元件50、第二电容器元件51、及第三电容器元件52的电连接与在电路实例(1)的具体实例(3)中的不同。在电路实例(1)的具体实例(4)中,第一

电容器元件 50 的一个电极电连接至电容器电极,而第一电容器元件 50 的另一电极则电连接至第七布线 107。第二电容器元件 51 的一个电极电连接至第一像素电极,而第二电容器元件 51 的另一电极则电连接至第七布线 107。第三电容器元件 52 的一个电极电连接至第二像素电极,而第三电容器元件 52 的另一电极则电连接至第七布线 107。在电路实例 (1) 的具体实例 (4) 中的其它连接与在电路实例 (1) 的具体实例 (3) 中的连接相似。

[0299] 如这样所描述的,通过减少布线的数量,能够减小显示部分内的布线面积,由此能够提高孔径比并且能够降低功率消耗。注意,当布线的数量象电路实例 (1) 的具体实例 (1) 到 (3) 中的那样多时,则有着操作稳定的优点,因为电压能够给每个元件确定地供电。

[0300] 注意,在电路实例 (1) 的具体实例 (4) 中,由于在像素电路中只提供了其上施加了恒定电压的一个布线,所谓的电源供应线(不同于液晶公共电极),因而由于在稳定操作和孔径比之间的优良平衡,它是特别有用的像素电路。

[0301] 注意,由于在电路实例 (1) 的具体实例 (4) 中所包含的第七布线共同连接至多个元件,因而它也称为公共电源供应线、公共线等。

[0302] < 电路实例 (1) 的具体实例 (5) >

[0303] 然后,描述在实施方式 2 中的电路实例 (1) 的另一具体实例。在图 12A 中示出的电路是图 6A 所示的电路实例 (1) 的具体实例 (5) 并且包括第一晶体管 Tr1、第二晶体管 Tr2、第三晶体管 Tr3、第四晶体管 Tr4、第一电容器元件 50、第二电容器元件 51、第三电容器元件 52、第一液晶元件 31、第二液晶元件 32、第一布线 101、第二布线 102、第五布线 103、第四布线 104、第五布线 105、及第六布线 106。

[0304] 电路实例 (1) 的具体实例 (5) 的像素结构是没有提供如电路实例 (1) 的具体实例 (1) 到 (4) 中所示的所谓的电源供应线(不同于液晶公共电极)。在这种情形中,在像素电路中需要恒定电压的电极电连接至相邻像素的扫描线,以使给电极供给恒定的电压。换句话说,相邻像素的扫描线能够被用作电源供应线。

[0305] 在电路实例 (1) 的具体实例 (5) 中,在属于第 k 行的像素中所包含的第一电容器元件 50 的一个电极电连接至像素的电容器电极,而第一电容器元件 50 的另一电极则电连接至在属于第 (k-1) 行的像素中所包含的第四布线 104。在属于第 k 行的像素中所包含的第二电容器元件 51 的一个电极电连接至该像素的第一像素电极,而第二电容器元件 51 的另一电极则电连接至在属于第 (k-1) 行的像素中所包含的第四布线 104。在属于第 k 行的像素中所包含的第三电容器元件 52 的一个电极电连接至该像素的第二像素电极,而第三电容器元件 52 的另一电极则电连接至在属于 (k-1) 行的像素中所包含的第四布线 104。在属于第 k 行的像素中所包含的第四晶体管 Tr4 的源电极和漏电极中的一个电极电连接至该像素的电容器电极。第四晶体管 Tr4 的源电极和漏电极中的另一电极则电连接至在属于第 (k-1) 行的像素中所包含的第四布线 104。第四晶体管 Tr4 的栅电极电连接至该像素的第四布线 104。在电路实例 (1) 的具体实例 (5) 中的其它连接与在电路实例 (1) 的具体实例 (4) 中的连接相似。注意, k 是大于或等于 2 且小于或等于 n(n 是显示部分的行数) 的整数。

[0306] 用作电源供应线的扫描线优选包含于随后的像素中,其中该的像素属于在像素所隶属(第 k 行)之前的时序所选择的随后的行。典型地,如在电路实例 (1) 的具体实例 (5) 中所示出的,属于第 (k-1) 行的像素的第四扫描线能够用作电源供应线。其原因在下文参

考图 12B 所示的时序图来描述。

[0307] 图 12B 所示的时序图沿着时间轴示出了属于第 (k-1) 行的第一布线 101、第二布线 102、第三布线 103、及第四布线 104, 以及属于第 k 行的第一布线 101、第二布线 102、第三布线 103、及第四布线 104 所施加的电压以便实现上述功能 (1)。

[0308] 如图 12B 所示, 每个开关的导电状态出现于在属于第 (k-1) 行的像素与属于第 k 行的像素之间的不同时序。在图 12B 所示的时序图中, 差别为一个栅极选择时段。

[0309] 如这样所描述的, 施加于每个扫描线的电压随时间而改变, 并且电压改变的时长受到限制。例如, 当显示部分的行数为 480 时, 一个栅极选择时段最多只有 1/480 帧。换句话说, 将施加于扫描线的电压设置为高电平的时长只是全部时长的 1/480, 而使低电平电压保持施加于扫描线则为其余时长 479/480。由于该百分比差异, 能够将扫描线用作低电平的电源供应线。

[0310] 但是, 最好是尽可能地避免在电路执行重要操作的时段内改变用作电源供应线的扫描线的电压, 即使百分比是小的。具体地, 在功能 (1) 中, 如果扫描线的电压在重置状态、写入状态、及分布状态的时段内改变, 则有可能没有正确地执行重置、写入、及分布, 因此最好避免这种情况。

[0311] 据发现, 满足其中所施加的电压在属于第 k 行的像素处于重置状态 (时段 <P1>)、写入状态 (时段 <P3>)、及分布状态 (时段 <P4>) 时不处于高电平的条件的扫描线是属于第 (k-1) 行的扫描线当中的第一布线 101、第二布线 102、及第四布线 104。其电压以较小的频率改变的扫描线是第一布线 101 和第四布线 104。而且, 由电压变化对显示的影响较小的扫描线是第四布线 104。这是因为属于 (k-1) 行的像素的第四布线 104 在属于第 k 行的像素到达重置状态之前变成高电平。因而, 即使属于第 k 行的像素受到电压变化的影响, 其后出现的重置状态也会强制性导致显示黑色。

[0312] 由于该原因, 属于第 (k-1) 行的像素的第四扫描线被用作在图 12A 所示的电路中的电源供应线。但是, 能够将另外的扫描线用作电源供应线。例如, 能够使用属于第 (k-1) 行的像素的第一扫描线或第二扫描线。而且, 能够将属于在第 (k-1) 行之前的行的扫描线用作属于第 k 行的像素的电源供应线。在任何情况下, 任意扫描线都能够用作电源供应线, 只要扫描线满足上述条件。

[0313] 如这样所描述的, 通过将扫描线用作电源供应线, 能够减少布线数量并且减小在显示部分中用于布线的面积, 由此能够提高孔径比并且能够降低功率消耗。

[0314] < 电路实例 (2) 的具体实例 >

[0315] 然后, 描述在实施方式 2 中的电路实例 (2) 的具体实例。图 13A 所示的电路是图 7A 所示的电路实例 (2) 的具体实例并且包括第一晶体管 Tr1、第二晶体管 Tr2、第三晶体管 Tr3、第四晶体管 Tr4、第一电容器元件 50、第二电容器元件 51、第三电容器元件 52、第一液晶元件 31、第二液晶元件 32、第一布线 101、第二布线 102、第三布线 103、第四布线 104、第五布线 105、第六布线 106、及第七布线 107。

[0316] 第一电容器元件 50 的一个电极电连接至第七布线 107。在此, 第一电容器元件 50 的与电连接至第七布线 107 的电极不同的电极称为电容器电极。

[0317] 第一液晶元件 31 的一个电极电连接至第六布线 106。在此, 第一液晶元件 31 的与电连接至第六布线 106 的电极不同的电极称为第一像素电极。

[0318] 第二液晶元件 32 的一个电极电连接至第六布线 106。在此,第二液晶元件 32 的与电连接至第六布线 106 的电极不同的电极称为第二像素电极。

[0319] 第一晶体管 Tr1 的源电极和漏电极中的一个电极电连接至第五布线 105。第一晶体管 Tr1 的源电极和漏电极中的另一电极电连接至第二元素电极。第一晶体管 Tr1 的栅电极电连接至第一布线 101。

[0320] 第二晶体管 Tr2 的源电极和漏电极中的一个电极电连接至第二像素电极。第二晶体管 Tr2 的源电极和漏电极中的另一电极电连接至第一元素电极。第二晶体管 Tr2 的栅电极电连接至第二布线 102。

[0321] 第三晶体管 Tr3 的源电极和漏电极中的一个电极电连接至电容器电极。第三晶体管 Tr3 的源电极和漏电极中的另一电极电连接至第二元素电极。第三晶体管 Tr3 的栅电极电连接至第三布线 103。

[0322] 第四晶体管 Tr4 的源电极和漏电极中的一个电极电连接至第二元素电极。第四晶体管 Tr4 的源电极和漏电极中的另一电极电连接至第七布线 107。第四晶体管 Tr4 的栅电极电连接至第四布线 104。

[0323] 第二电容器元件 51 的一个电极电连接至第一元素电极,而第二电容器元件 51 的另一电极则电连接至第七布线 107。第三电容器元件 52 的一个电极电连接至第二元素电极,而第三电容器元件 52 的另一电极则电连接至第七布线 107。

[0324] 在此,每个晶体管的尺寸 W/L 优选地满足 $(Tr1 \text{ 或 } Tr4) > (Tr2 \text{ 或 } Tr3)$ 。这是因为,在重置状态或写入状态中,在 Tr1 或 Tr4 中比在 Tr2 或 Tr3 中流过较大的电流。因而,能够快速执行写入和重置。更详细地,Tr1 和 Tr4 的尺寸优选地满足 $Tr1 > Tr4$ 。这是因为由于由 Tr1 所进行的电压写入在一个栅极选择时段之内执行,因而存在较少的时间空余。对于 Tr2 和 Tr3 的尺寸,最好是在与 Tr2 和 Tr3 电连接的液晶元件或电容器元件中所包含的电极的尺寸,并且晶体管的尺寸是大的。原因是由于具有大的电极的元件具有大的电容,因而有必要通过给这样的元件使用较大的电流来执行写入、重置、分布等。

[0325] 注意,在图 13A 中示出的电路并排布置于基板之上,以使形成显示部分。在图 13A 中示出的电路是形成显示部分的电路的最小单元,并且这称为像素或像素电路。

[0326] 注意,在图 13A 示出的电路中所包含的第一到第七布线由每个相邻的像素电路所共用。

[0327] 注意,如图 13D 所示,第六布线 106 和第七布线 107 可以相互电连接。

[0328] 注意,在图 13A 所示的电路中所包含的第一到第七布线按作用分类的结果如下。第一布线 101 能够具有作为用于控制第一晶体管 Tr1 的第一扫描线的功能。第二布线 102 能够具有作为用于控制第二晶体管 Tr2 的第二扫描线的功能。第三布线 103 能够具有作为用于控制第三晶体管 Tr3 的第三扫描线的功能。第四布线 104 能够具有作为用于控制第四晶体管 Tr4 的第四扫描线的功能。第五布线 105 能够具有作为用于施加数据电压的数据线的功能。第六布线 106 能够具有作为用于控制施加于液晶元件的电压的液晶公共电极的功能。第七布线 107 能够具有作为用于施加公共电压的公共线的功能。但是,每个布线都能够具有不同的作用,没有限制于此。布线,特别是用于施加相同电压的布线,能够是相互电连接的公共布线。由于在电路中的布线的面积能够通过共用布线来减小,因而能够提高孔径比,由此能够降低功率消耗。更具体地,当使用具有其中在晶体管基板侧上提供液晶元件

的公共电极的结构的液晶元件（IPS 模式、FFS 模式等）时，则第六布线 106 和第七布线 107 能够相互电连接。

[0329] 注意，为了避免重复的描述，对于电路实例 (2) 的具体实例，仅给出其中在像素电路中提供了一个除液晶公共电极外的电源供应线的情形。还能够在电路实例 (2) 中使用不同数量的电源供应线，如同电路实例 (1) 的具体实例 (1) 到 (4) 所描述的。而且，能够象电路实例 (1) 的具体实例 (5) 所描述的那样省略电源供应线。

[0330] < 电路实例 (3) 的具体实例 >

[0331] 然后，描述在实施方式 2 中的电路实例 (3) 的另一具体实例。图 13B 所示的电路是图 8A 所示的电路实例 (3) 的具体实例并且包括第一晶体管 Tr1、第二晶体管 Tr2、第三晶体管 Tr3、第四晶体管 Tr4、第一电容器元件 50、第二电容器元件 51、第三电容器元件 52、第一液晶元件 31、第二液晶元件 32、第一布线 101、第二布线 102、第三布线 103、第四布线 104、第五布线 105、第六布线 106、及第七布线 107。

[0332] 第一电容器元件 50 的一个电极电连接至第七布线 107。在此，第一电容器元件 50 的与电连接至第七布线 107 的电极不同的电极称为电容器电极。

[0333] 第一液晶元件 31 的一个电极电连接至第六布线 106。在此，第一液晶元件 31 的与电连接至第六布线 106 的电极不同的电极称为第一像素电极。

[0334] 第二液晶元件 32 的一个电极电连接至第六布线 106。在此，第二液晶元件 32 的与电连接至第六布线 106 的电极不同的电极称为第二像素电极。

[0335] 第一晶体管 Tr1 的源电极和漏电极中的一个电极电连接至第五布线 105。第一晶体管 Tr1 的源电极和漏电极中的另一电极电连接至第一像素电极。第一晶体管 Tr1 的栅电极电连接至第一布线 101。

[0336] 第二晶体管 Tr2 的源电极和漏电极中的一个电极电连接至第一像素电极。第二晶体管 Tr2 的源电极和漏电极中的另一电极电连接至电容器电极。第二晶体管 Tr2 的栅电极电连接至第二布线 102。

[0337] 第三晶体管 Tr3 的源电极和漏电极中的一个电极电连接至电容器电极。第三晶体管 Tr3 的源电极和漏电极中的另一电极电连接至第二像素电极。第三晶体管 Tr3 的栅电极电连接至第三布线 103。

[0338] 第四晶体管 Tr4 的源电极和漏电极中的一个电极电连接至第二像素电极。第四晶体管 Tr4 的源电极和漏电极中的另一电极电连接至第七布线 107。第四晶体管 Tr4 的栅电极电连接至第四布线 104。

[0339] 第二电容器元件 51 的一个电极电连接至第一像素电极，而第二电容器元件 51 的另一电极则电连接至第七布线 107。第三电容器元件 52 的一个电极电连接至第二像素电极，而第三电容器元件 52 的另一电极则电连接至第七布线 107。

[0340] 在此，每个晶体管的尺寸 W/L 优选地满足 $(Tr1 \text{ 或 } Tr4) > (Tr2 \text{ 或 } Tr3)$ 。这是因为，在重置状态或写入状态中，在 Tr1 或 Tr4 中比在 Tr2 或 Tr3 中流过较大的电流。因而，能够快速执行写入和重置。更详细地，Tr1 和 Tr4 的尺寸优选地满足 $Tr1 > Tr4$ 。这是因为由于由 Tr1 所进行的电压写入在一个栅极选择时段之内执行，因而存在较少的时间空余。对于 Tr2 和 Tr3 的尺寸，最好是在与 Tr2 和 Tr3 电连接的液晶元件或电容器元件中所包含的电极的尺寸，并且晶体管的尺寸是大的。原因是由于具有大的电极的元件具有大

的电容,因而有必要通过给这样的元件使用较大的电流来执行写入、重置、分布等。

[0341] 注意,在图 13B 中示出的电路并排布置于基板之上,以使形成显示部分。在图 13B 中示出的电路是形成显示部分的电路的最小单元,并且这称为像素或像素电路。

[0342] 注意,在图 13B 示出的电路中所包含的第一到第七布线由每个相邻的像素电路所共用。

[0343] 注意,如图 13D 所示,第六布线 106 和第七布线 107 可以相互电连接。

[0344] 注意,在图 13B 所示的电路中所包含的第一到第七布线按作用分类的结果如下。第一布线 101 能够具有作为用于控制第一晶体管 Tr1 的第一扫描线的功能。第二布线 102 能够具有作为用于控制第二晶体管 Tr2 的第二扫描线的功能。第三布线 103 能够具有作为用于控制第三晶体管 Tr3 的第三扫描线的功能。第四布线 104 能够具有作为用于控制第四晶体管 Tr4 的第四扫描线的功能。第五布线 105 能够具有作为用于施加数据电压的数据线的功能。第六布线 106 能够具有作为用于控制施加于液晶元件的电压的液晶公共电极的功能。第七布线 107 能够具有作为用于施加公共电压的公共线的功能。但是,每个布线都能够具有不同的作用,没有限制于此。布线,特别是用于施加相同电压的布线,能够是相互电连接的公共布线。由于在电路中的布线的面积能够通过共用布线来减小,因而能够提高孔径比,由此能够降低功率消耗。更具体地,当使用具有其中在晶体管基板侧上提供液晶元件的公共电极的结构的液晶元件 (IPS 模式、FFS 模式等) 时,则第六布线 106 和第七布线 107 能够相互电连接。

[0345] 注意,为了避免重复的描述,对于电路实例 (3) 的具体实例,仅给出其中在像素电路中提供了一个除液晶公共电极外的电源供应线的情形。还能够在电路实例 (3) 中使用不同数量的电源供应线,如同电路实例 (1) 的具体实例 (1) 到 (4) 所描述的。而且,能够象电路实例 (1) 的具体实例 (5) 所描述的那样省略电源供应线。

[0346] < 电路实例 (4) 的具体实例 >

[0347] 然后,描述在实施方式 2 中的电路实例 (4) 的另一具体实例。图 13C 所示的电路是图 9A 所示的电路实例 (4) 的具体实例并且包括第一晶体管 Tr1、第二晶体管 Tr2-1、第三晶体管 Tr3、第四晶体管 Tr4、第五晶体管 Tr2-2、第一电容器元件 50、第二电容器元件 51、第三电容器元件 52、第一液晶元件 31、第二液晶元件 32、第一布线 101、第二布线 102、第三布线 103、第四布线 104、第五布线 105、第六布线 106、第七布线 107、及第八布线 111。

[0348] 第一电容器元件 50 的一个电极电连接至第七布线 107。在此,第一电容器元件 50 的与电连接至第七布线 107 的电极不同的电极称为电容器电极。

[0349] 第一液晶元件 31 的一个电极电连接至第六布线 106。在此,第一液晶元件 31 的与电连接至第六布线 106 的电极不同的电极称为第一像素电极。

[0350] 第二液晶元件 32 的一个电极电连接至第六布线 106。在此,第二液晶元件 32 的与电连接至第六布线 106 的电极不同的电极称为第二像素电极。

[0351] 而且,图 13C 所示的电路实例 (4) 的具体实例包括如在图 9A 中所示的内部电极 P。

[0352] 第一晶体管 Tr1 的源电极和漏电极中的一个电极电连接至第五布线 105。第一晶体管 Tr1 的源电极和漏电极中的另一电极电连接至内部电极 P。第一晶体管 Tr1 的栅电极电连接至第一布线 101。

[0353] 第二晶体管 Tr2-1 的源电极和漏电极中的一个电极电连接至内部电极 P。第二晶

晶体管 Tr2-1 的源电极和漏电极中的另一电极电连接至第一像素电极。第二晶体管 Tr2-1 的栅电极电连接至第二布线 102。

[0354] 第三晶体管 Tr3 的源电极和漏电极中的一个电极电连接至内部电极 P。第三晶体管 Tr3 的源电极和漏电极中的另一电极电连接至电容器电极。第三晶体管 Tr3 的栅电极电连接至第三布线 103。

[0355] 第四晶体管 Tr4 的源电极和漏电极中的一个电极电连接至内部电极 P。第四晶体管 Tr4 的源电极和漏电极中的另一电极电连接至第七布线 107。第四晶体管 Tr4 的栅电极电连接至第四布线 104。

[0356] 第二晶体管 Tr2-2 的源电极和漏电极中的一个电极电连接至内部电极 P。第二晶体管 Tr2-2 的源电极和漏电极中的另一电极电连接至第二像素电极。第二晶体管 Tr2-2 的栅电极电连接至第八布线 111。

[0357] 第二电容器元件 51 的一个电极电连接至第一像素电极, 而第二电容器元件 51 的另一电极则电连接至第七布线 107。第三电容器元件 52 的一个电极电连接至第二像素电极, 而第三电容器元件 52 的另一电极则电连接至第七布线 107。

[0358] 在此, 每个晶体管的尺寸 W/L 优选地满足 $(Tr1 \text{ 或 } Tr4) > (Tr2-1, Tr2-2, \text{ 或 } Tr3)$ 。这是因为, 在重置状态或写入状态中, 在 Tr1 或 Tr4 中比在 Tr2-1、Tr2-2、或 Tr3 中流过较大的电流。因而, 能够快速执行写入和重置。更详细地, Tr1 和 Tr4 的尺寸优选地满足 $Tr1 > Tr4$ 。这是因为由于由 Tr1 所进行的电压写入在一个栅极选择时段之内执行, 因而存在较少的时间空余。对于 Tr2-1、Tr2-2、或 Tr3 的尺寸, 最好是在与 Tr2-1、Tr2-2、或 Tr3 电连接的液晶元件或电容器元件中所包含的电极的尺寸, 并且晶体管的尺寸是大的。原因是由于具有大的电极的元件具有大的电容, 因而有必要通过给这样的元件使用较大量的电流来执行写入、重置、分布等。

[0359] 注意, 在图 13C 中示出的电路并排布置于基板之上, 以使形成显示部分。在图 13C 中示出的电路是形成显示部分的电路的最小单元, 并且这称为像素或像素电路。

[0360] 注意, 在图 13C 示出的电路中所包含的第一到第八布线由每个相邻的像素电路所共用。

[0361] 注意, 如图 13D 所示, 第六布线 106 和第七布线 107 可以相互电连接。

[0362] 注意, 在图 13C 所示的电路中所包含的第一到第八布线按作用分类的结果如下。第一布线 101 能够具有作为用于控制第一晶体管 Tr1 的第一扫描线的功能。第二布线 102 能够具有作为用于控制第二晶体管 Tr2-1 的第二扫描线的功能。第三布线 103 能够具有作为用于控制第三晶体管 Tr3 的第三扫描线的功能。第四布线 104 能够具有作为用于控制第四晶体管 Tr4 的第四扫描线的功能。第五布线 105 能够具有作为用于施加数据电压的数据线的功能。第六布线 106 能够具有作为用于控制施加于液晶元件的电压的液晶公共电极的功能。第七布线 107 能够具有作为用于施加公共电压的公共线的功能。第八布线 111 能够具有作为用于控制第五晶体管 Tr2-2 的第五扫描线的功能。但是, 每个布线都能够具有不同的作用, 没有限制于此。布线, 特别是用于施加相同电压的布线, 能够是相互电连接的公共布线。由于在电路中的布线的面积能够通过共用布线来减小, 因而能够提高孔径比, 由此能够降低功率消耗。更具体地, 当使用具有其中在晶体管基板侧上提供液晶元件的公共电极的结构的液晶元件 (IPS 模式、FFS 模式等) 时, 则第六布线 106 和第七布线 107 能够相

互电连接。

[0363] 注意,为了避免重复的描述,对于电路实例(4)的具体实例,仅给出其中在像素电路中提供了一个除液晶公共电极外的电源供应线的情形。还能够在电路实例(4)中使用不同数量的电源供应线,如同电路实例(1)的具体实例(1)到(4)所描述的。而且,能够象电路实例(1)的具体实例(5)所描述的那样省略电源供应线。

[0364] 注意,在本实施方式中,将显示元件描述为液晶元件;但是,也能够使用其它的显示元件,例如自发光元件,利用荧光粉发光的元件,利用外部光的反射的元件等。例如,对于使用自发光元件的显示器件,能够给出有机 EL 显示、无机 EL 显示等。例如,对于使用利用荧光粉发光的元件的显示器件,能够给出利用阴极射线管(CRT)的显示、等离子体显示面板(PDP)、场发射显示(FED)等。例如,对于使用利用外部光反射的元件的显示器件,能够给出电子纸等。

[0365] 虽然本实施方式参考不同的附图来描述,但是在每个附图中所描述的内容(或者可以是部分内容)能够自由地应用于在另一附图中所描述的内容(或者可以是部分内容)以及在另一种实施方式的附图中所描述的内容(或者可以是部分内容),与它们结合或者用它们来代替。此外,在以上所描述的附图中,每个部分都能够与另一个部分以及另一种实施方式的另一个部分结合。

[0366] (实施方式 4)

[0367] 在本实施方式中,描述了其中以上所描述的各种电路包括除液晶元件外的显示元件的情形。如上所述,各种元件以及液晶元件能够用作能够包括于本说明书的像素中的显示元件。

[0368] 各种元件以及液晶元件能够用作在实施方式 1 到 3 中所描述的像素结构内的显示元件。在将除液晶元件外的元件用作显示元件的情形中,当显示元件象液晶元件那样使用直流电压来驱动时,以及当流过显示元件的电流小时,液晶元件可以用具有以上所描述的结构显示元件来代替。但是,当被代替的显示元件是由电流驱动的显示元件(电流驱动显示元件)时,则不仅需要显示元件的代替,而且需要以下将要描述的结构改变。

[0369] 对于电流驱动显示元件,能够使用具有高结晶度的发光二极管(LED),使用有机材料的有机发光二极管(OLED;也称为有机 EL)等。电流驱动显示元件是其发光强度由流过显示元件的电流量值确定的显示元件。图 14A 和 14B 是其中将电流驱动显示元件使用于实施方式 1 所描述的像素结构内的情形的像素结构的实例。

[0370] 在图 14A 所示的像素结构的实例中的第一子像素 41 和第二子像素 42 的结构不同于图 1A 中所示的像素结构的实例的第一子像素 41 和第二子像素 42 的结构,而其它结构则彼此相似。具体的不同点如下。在图 1A 所示的像素结构的实例中,第一子像素 41 包括第一液晶元件 31 和第一公共电极,以及第二子像素 42 包括第二液晶元件 32 和第二公共电极。另一方面,在图 14A 所示的像素结构的实例中,第一子像素 41 包括第一电流控制电路 121、第一电流驱动显示元件 131、第一阳极线 141、及第一阴极线 151,以及第二子像素 42 包括第二电流控制电路 122,第二电路驱动显示元件 132、第二阳极线 142、及第二阴极线 152。

[0371] 在图 14A 所示的像素结构的实例的第一子像素 41 中,第一电流控制电路 121 包括至少三个电极 121a、121b、及 121c。电极 121a 电连接至第一电路 10。电极 121b 电连接至第一阳极线 141。电极 121c 电连接至第一电流驱动显示元件 131。第一电流驱动显示元件

131 包括至少两个电极。一个电极电连接至电极 121c, 而另一电极则电连接至第一阴极线 151。

[0372] 类似地, 在第二子像素 42 中, 第二电流控制电路 122 包括至少三个电极 122a、122b、及 122c。电极 122a 电连接至第一电路 10。电极 122b 电连接至第二阳极线 142。电极 122c 电连接至第二电流驱动显示元件 132。第二电流驱动显示元件 132 包括至少两个电极。一个电极电连接至电极 122c。另一电极电连接至第二阴极线 152。

[0373] 在此, 第一电流控制电路 121 和第二电流控制电路 122 是用于基于第一电路 10 所供给的电压分别控制流过第一电流驱动显示元件 131 和第二电流驱动显示元件 132 的电流的电路。图 14C 和 14D 示出了具有该功能的第一电流控制电路 121 和第二电流控制电路 122 的具体实例。

[0374] 图 14C 所示的电路是 p 沟道晶体管, 并且其栅电极电连接至电极 121a 或电极 122a。源电极和漏电极中的一个电极电连接至电极 121b 或电极 122b。源电极和漏电极中的另一电极则电连接至电极 121c 或电极 122c。通过这样的结构, 流过电流驱动显示元件的电流能够基于电极 121a 或电极 122a 所施加的电压来控制。

[0375] 图 14D 所示的电路是 n 沟道晶体管, 并且其栅极电连接至电极 121a 或电极 122a。源电极和漏电极中的一个电极电连接至电极 121b 或电极 122b。源电极和漏电极中的另一电极电连接至电极 121c 或电极 122c。通过这样的结构, 流过电流驱动显示元件的电流能够基于电极 121a 或电极 122a 所施加的电压来控制。

[0376] 注意, 图 14B 所示的像素结构的实例与图 14A 中所示的像素结构的实例相似, 除了第一电流驱动显示元件 131 和第二电流驱动显示元件 132 的方向与图 14A 所示的像素结构的实例相比是相反的以外。

[0377] 当将图 14C 所示的电路使用于在图 14A 所示的像素结构的实例中的第一电流控制电路 121 和第二电流控制电路 122 时, 则能够容易地固定 p 沟道晶体管的源电极的电位, 由此不管电流驱动显示元件的电流电压特性如何都能够馈入恒定的电流。因而, 例如, 即使在电流电压特性由于电流驱动显示元件的退化而改变时, 电流驱动显示元件的发光强度与退化之前的发光强度相比也并没有改变, 由此具有能够防止显示器件的老化的优点。

[0378] 相反地, 当将图 14D 所示的电路使用于在图 14A 所示的像素结构的实例中的第一电流控制电路 121 和第二电流控制电路 122 时, 并且, 例如, 当在第一电路 10 中所包含的开关是 n 沟道晶体管时, 则在图 14A 所示的像素结构的实例中所包含的所有晶体管的极性能够是 n 沟道。因而, 显示器件的制造工艺的数量与其中电路包括两种极性的晶体管的情形相比能够得以减少, 由此具有能够降低制造成本的优点。

[0379] 而且, 当将图 14D 所示的电路使用于在图 14B 所示的像素结构的实例中的第一电流控制电路 121 和第二电流控制电路 122 时, 则能够容易地固定 n 沟道晶体管的源电极的电位, 由此不管电流驱动显示元件的电流电压特性如何都能够馈入恒定的电流。因而, 例如, 即使当电流电压特性由于电流驱动显示元件的退化而改变时, 电流驱动显示元件的发光强度与退化之前的发光强度相比也并没有改变, 由此具有能够防止显示器件老化的优点。

[0380] 相反地, 当将图 14C 所示的电路使用于在图 14B 所示的像素结构的实例中的第一电流控制电路 121 和第二电流控制电路 122 时, 并且, 例如, 当在第一电路 10 中所包含的开关

关是 p 沟道晶体管时,则在图 14B 所示的像素结构的实例中所包含的所有晶体管的极性能够是 p 沟道。因而,显示器件的制造工艺的数量与其中电路包括两种极性的晶体管的情形相比能够得以减少,由此具有能够降低制造成本的优点。

[0381] 注意,各种电路以及在图 14C 和 14D 中所示出的电路都能够用于电流控制电路。例如,如果将所谓的阈值校正电路使用于电流控制电路,则能够校正晶体管的阈值,由此能够减少在像素之中的电流值的变化,并且能够执行均匀且美观的显示。

[0382] 图 14E 示出了阈值校正电路的实例。图 14E 所示的电流控制电路包括开关 160、161、及 162,电容器元件 170 和 171,以及布线 180 和 181。开关 160 的一个电极电连接至晶体管的栅电极,而开关 160 的另一电极则电连接至晶体管的源电极和漏电极中的一个电极。开关 161 的一个电极电连接至晶体管的源电极和漏电极中的一个电极,而开关 161 的另一电极则电连接至电极 121c 或电极 122c。开关 162 的一个电极电连接至晶体管的栅电极,而开关 162 的另一电极则电连接至布线 181。电容器元件 170 的一个电极电连接至晶体管的栅电极,而电容器元件 170 的另一电极则电连接至布线 180。电容器元件 171 的一个电极电连接至晶体管的栅电极,而电容器元件 171 的另一电极则电连接至电极 121a 或电极 122a。注意,在图 14E 所示的阈值校正电路中使用了 p 沟道晶体管;但是,也可以使用 n 沟道晶体管。

[0383] 简单描述图 14E 所示的电流控制电路的操作。首先,开关 161 变成断开状态,而开关 162 变成导通状态,以使电容器元件 170 和 171 初始化。初始化电压此时由布线 181 供给并且可以是确实使晶体管导通的电压电平。随后,开关 160 变成导通状态,而开关 161 变成断开状态,以及开关 162 变成断开状态,以致使电流通过晶体管在电容器元件 170 和 171 内流动。在这种状态中,当晶体管的栅极和源极之间电压电平变成与晶体管的阈值相等时电流停止。此时,电极 121a 或电极 122a 的电压固定于预定电压。因而,能够将基于晶体管的阈值的电压施加于电容器元件 171 的相对的端。然后,晶体管的栅电极变成浮置状态(开关 160 处于断开状态,以及开关 162 处于断开状态),并且然后,将基于图像信号的电压施加于电极 121a 或电极 122a。因而,晶体管的栅极电压能够是基于图像信号的电压,以晶体管的阈值来校正。对于这种状态,当开关 161 变成为导通状态时,则能够使基于图像信号的电流通过晶体管在电流驱动显示元件中流动。注意,由于晶体管元件 170 被用来保持晶体管的栅电极所施加的电压,因而如果能够通过晶体管的寄生电容或其它方法来保持栅电极所施加的电压,则不必要提供电容器元件 170。注意,施加于布线 180 的电压可以是恒定电压。因此,例如,布线 180 可以电连接至电极 121b 或电极 122b。

[0384] 作为一个实例,图 15A 示出了在用本实施方式所描述的电流驱动显示元件来代替在图 6A 所示的电路实例(1)的第一子像素 41 和第二子像素 42 中所包含的液晶元件的情形中的电路。图 15A 所示的电路是将图 14C 所示的电路用作电流控制电路的实例。对于图 15A 所示的电流,即使在使用电流驱动显示元件(例如有机 EL 元件)时,也能够执行在实施方式 1 到 3 中所描述的驱动。此外,在这种情形中,由于像素结构在使用电流驱动显示元件(例如有机 EL 元件)时是简单的,因而制造产出率能够得以提高。

[0385] 作为另一实例,图 15B 示出了在用本实施方式所描述的电流驱动显示元件来代替在图 6A 所示的电路实例(1)的第一子像素 41 和第二子像素 42 中所包含的液晶元件,并且还将图 14E 所示的电路用作电流控制电路的情形中的实例。在这种情形中,能够校正晶

体管的阈值,由此能够减小在像素中的电流值的变化,并且能够执行均匀且美观的显示。注意,开关 162 能够以与开关 SW4 相同的时序来控制。而且,布线 181 可以电连接至第一布线 11。

[0386] 注意,将电流驱动显示元件(例如有机 EL 元件)用于子像素的优点是,例如,通过使用子像素能够同时实现发出亮光的子像素和发出暗光的子像素,使得发出暗光的子像素的寿命能够得以增加。而且,通过按预定时长(例如,一个帧周期)交替地驱动发出亮光的子像素和发出暗光的子像素,能够使显示元件的退化在子像素当中平均化,由此进一步抑制显示元件的退化。

[0387] 虽然本实施方式参考不同的附图来描述,但是在每个附图中所描述的内容(或者可以是部分内容)能够自由地应用于在另一附图中所描述的内容(或者可以是部分内容)以及在另一种实施方式的附图中所描述的内容(或者可以是部分内容),与它们结合或者用它们来代替。此外,在以上所描述的附图中,每个部分都能够与另一个部分以及另一种实施方式的另一个部分结合。

[0388] (实施方式 5)

[0389] 在本实施方式中,描述了包括用以上描述的各种像素结构来形成的显示部分的显示面板的结构。

[0390] 注意,在本实施方式中,显示面板包括于其上形成像素电路的基板以及被形成为与基板接触的整体结构。例如,在将像素电路形成于玻璃基板上时,玻璃基板、被形成为与玻璃基板接触的晶体管、布线等的组合称为显示面板。

[0391] 象像素电路一样,用于驱动像素电路的外围驱动器电路在某些情形中形成于显示面板之上(以集成的方式形成的)。外围驱动器电路典型地包括用于控制显示部分的扫描线的扫描驱动器(也称为扫描线驱动器、栅极驱动器等)和用于控制信号线的驱动器(也称为信号线驱动器、源极驱动器等),并且在某些情形中还包括用于控制这些驱动器的时序控制器,用于处理图像数据的数据处理单元,用于产生供电电压的供电电路,数字模拟转换器的参考电压产生部分等。

[0392] 外围驱动器电路形成于其上集成有像素电路的相同的基板上,从而能够减少在显示面板和外部电路之间的基板的连接部分的数量。基板的连接部分的机械强度是不牢固的,并且容易发生不良连接。因此,具有其中基板的连接部分的数量减小能够导致器件的可靠性增大的优点。此外,外部电路数量的减少能够允许制造成本降低。

[0393] 但是,在其上形成有像素电路的基板之上的半导体元件与形成于单晶半导体基板上的元件相比具有低迁移率并且元件当中的特性变化大。因此,当以集成的方式将外围驱动器电路和像素电路形成于相同的基板之上时,有必要考虑许多事实,例如为实现电路的功能所必需的元件的性能提高,弥补元件性能的不足的电路的技术等。

[0394] 当以集成的方式将外围驱动器电路和像素电路形成于相同的基板之上时,例如,能够主要给出下列结构:(1) 只有显示部分的形成;(2) 显示部分和扫描驱动器以集成的方式的形成;(3) 显示部分、扫描驱动器、及数据驱动器以集成的方式的形成;以及(4) 显示部分、扫描驱动器、数据驱动器、及其它外围驱动器电路以集成的方式的形成。但是,也可以将其其它组合用于以集成的方式形成的电路组合。例如,当扫描驱动器所安置的框架面积必须减小而数据驱动器所安置的框架面积不需要减小时,(5) 显示部分和数据驱动器以集成的

方式形成的结构在某些情形中是最适合的。类似地,还能够采用下列结构:(6) 显示部分和其它外围驱动器电路以集成的方式的形成;(7) 显示部分、数据驱动器、及其它外围驱动器电路以集成的方式的形成;以及(8) 显示部分、扫描驱动器、及其它外围驱动器电路以集成的方式的形成。

[0395] <(1) 只有显示部分的形成>

[0396] 在上述组合之中,(1) 只有显示部分的形成参考图 16A 来描述。图 16A 中所示的显示面板 200 包括显示部分 201 和连接点 202。连接点 202 包括多个电极,并且能够通过使连接基板 203 连接至连接点 202 来将驱动信号从显示面板 200 的外部输入到显示面板 200 的内部。

[0397] 注意,当扫描驱动器和数据驱动器没有以与显示部分集成的方式来形成时,在连接部分 202 中所包含的电极的数量变得较接近于在显示部分 201 中所包含的扫描线及信号线的数量之和。但是,到信号线的输入按时分来执行,使得信号线的电极的数量能够等于 1 除以时分数。例如,在能够显示颜色的显示器件中,到与 R、G、及 B 对应的信号线的输入除以时间,以使信号线的电极数能够减少至三分之一。这与本实例方式中的其它实例相似。

[0398] 注意,对于没有与显示部分 201 以集成的方式形成的外围驱动器电路,能够使用以单晶半导体制成的 IC。IC 可以安装于外部的印制线路板上,可以安装 (TAB) 于连接基板 203,以及可以安装 (COG) 于显示面板 200 上。这与本实例方式中的其它实例相似。

[0399] 注意,为了抑制元件由于包含于显示部分 201 内的扫描线或信号线中的静电产生而受到破坏的现象 (ESD; 静电放电),显示面板 200 可以在每个扫描线、每个信号线、或每个电源供应线之间包括静电放电保护电路。因而,能够提高显示面板 200 的产出率,由此能够降低制造成本。这与本实施方式中的其它实例相似。

[0400] 图 16A 所示的显示面板 200 是有效的,特别是在包含于显示面板 200 内的半导体元件用具有低迁移率的半导体(例如非晶硅等)来形成时。这是因为除显示部分外的外围驱动器电路没有以集成的方式形成于显示面板 200 上,使得显示面板 200 的产出率能够得以提高。因而,能够降低制造成本。而且,在实施方式 1 到 4 中所描述的像素结构就包括至少四个扫描线乘以一行的像素,并且需要用于驱动这些扫描线的四种扫描驱动器。因而,外围驱动器电路没有以集成的方式形成于显示面板 200 上,由此能够减小框架面积。

[0401] <(2) 显示部分和扫描驱动器以集成的方式的形成>

[0402] 在上述组合之中,(2) 显示部分和扫描驱动器以集成的方式的形成参考图 16B 来描述。图 16B 所示的显示面板 200 包括显示部分 201、连接点 202、第一扫描驱动器 211、第二扫描驱动器 212、第三扫描驱动器 213、及第四扫描驱动器 214。连接点 202 包括多个电极,并且能够通过使连接基板 203 连接至连接点 202 来将驱动信号从显示面板 200 的外部输入到显示面板 200 的内部。

[0403] 在图 16B 所示的显示面板 200 的情形中,第一扫描驱动器 211、第二扫描驱动器 212、第三扫描驱动器 213、及第四扫描驱动器 214 以与显示部分 201 集成的方式来形成,使得不需要扫描驱动器侧的连接点 202 和连接基板 203。因此,具有外部基板能够自由排列的优点。而且,由于基板的连接点的数量小,因而较少发生不良连接,由此器件的可靠性能够得以提高。

[0404] 在图 16B 所示的显示面板 200 中所包含的半导体元件可以用具有低迁移率的半导

体（例如非晶硅）来形成或者可以用具有高迁移率的半导体（例如多晶硅或单晶硅）来形成。特别地，当半导体元件用非晶硅来形成时，则在倒置交错型晶体管的制造工艺中的步骤数少。因而，能够降低制造成本。当半导体元件用多晶硅来形成时，则晶体管的尺寸能够由高迁移率而减小。因而，能够提高孔径比，并且能够降低功率消耗。而且，由于扫描驱动器电路的面积能够由晶体管尺寸的减小而减小，因而能够减小框架面积。当半导体元件用单晶硅来形成时，则晶体管的尺寸能够由极高的迁移率而进一步减小。因而，能够提高孔径比，并且能够进一步减小框架面积。

[0405] <(3) 显示部分、扫描驱动器、及数据驱动器以集成方式的形成>

[0406] 在上述组合之中，(3) 显示部分、扫描驱动器、及数据驱动器以集成的方式的形成参考图 16C 来描述。图 16C 中所示的显示面板 200 包括显示部分 201、连接点 202、第一扫描驱动器 211、第二扫描驱动器 212、第三扫描驱动器 213、第四扫描驱动器 214、及数据驱动器 221。连接点 202 包括多个电极，并且能够通过使连接基板 203 连接至连接点 202 来将驱动信号从显示面板 200 的外部输入到显示面板 200 的内部。

[0407] 在图 16C 所示的显示面板 200 的情形中，第一扫描驱动器 211、第二扫描驱动器 212、第三扫描驱动器 213、第四扫描驱动器 214、及数据驱动器 221 以与显示部分 201 集成的方式来形成，以致不需要扫描驱动器侧的连接点 202 和连接基板 203，并且还能够减少在扫描驱动器侧所提供的连接基板 203 的数量。因此，具有外部基板能够自由排列的优点。而且，由于基板的连接点的数量少，因而较少发生不良连接，由此能够提高器件的可靠性。

[0408] 在图 16C 所示的显示面板 200 中所包含的半导体元件可以用具有低迁移率的半导体（例如非晶硅）来形成或者可以用具有高迁移率的半导体（例如多晶硅或单晶硅）来形成。特别地，当半导体元件用非晶硅来形成时，则在倒置交错型晶体管的制造工艺中的步骤数少。因而，能够降低制造成本。当晶体管元件用多晶硅来形成时，则晶体管的尺寸能够由高迁移率而减小。因而，能够提高孔径比，并且能够降低功率消耗。而且，由于扫描驱动器电路和数据驱动器电路的面积能够由晶体管尺寸的减小而减小，因而能够减小框架面积。由于数据驱动器特别地具有比扫描驱动器的驱动频率高的驱动频率，因而能够确定地操作的数据驱动器通过使用多晶硅形成半导体元件来实现。当半导体元件用单晶硅来形成时，则晶体管的尺寸能够由极高的迁移率而进一步减小。因而，能够提高孔径比，并且能够进一步减小框架面积。

[0409] <(4) 显示部分、扫描驱动器、数据驱动器、及其它外围驱动器电路以集成的方式的形成>

[0410] 在上述组合之中，(4) 显示部分、扫描驱动器、数据驱动器、及其它外围驱动器电路以集成的方式的形成参考图 16D 来描述。图 16D 中所示的显示面板 200 包括显示部分 201、连接点 202、第一扫描驱动器 211、第二扫描驱动器 212、第三扫描驱动器 213、第四扫描驱动器 214、数据驱动器 221、以及其它外围驱动器电路 231、232、233、及 234。在此，一个实例是其中以集成的方式形成的其它外围驱动器电路数为 4。能够采用不同数量及种类的以集成的方式形成的其它外围驱动器电路。例如，外围驱动器电路 231 可以是时序控制器。外围驱动器电路 232 可以是用于处理图像数据的数据处理单元。外围驱动器电路 233 可以是用于产生供电电压的供电电路。外围驱动器电路 234 可以是数字模拟转换器 (DAC) 的参考电压产生部分。连接点 202 包括多个电极，并且能够通过使连接基板 203 连接至连接点 202

来将驱动信号从显示面板 200 的外部输入到显示面板 200 的内部。

[0411] 在图 16D 所示的显示面板 200 的情形中,第一扫描驱动器 211、第二扫描驱动器 212、第三扫描驱动器 213、第四扫描驱动器 214、数据驱动器 221、以及其它外围驱动器电路 231、232、233、及 234 以与显示部分 201 集成的方式形成,以致不需要在扫描驱动器侧提供的连接部分 202 和连接基板 203,并且还能够减少在扫描驱动器侧提供的连接基板 203 的数量。因此,具有外部基板能够自由排列的优点。而且,由于基板的连接点的数量少,因而较少发生不良连接,由此能够提高器件的可靠性。

[0412] 在图 16D 所示的显示面板 200 中所包含的半导体元件可以用具有低迁移率的半导体(例如非晶硅)来形成或者可以用具有高迁移率的半导体(例如多晶硅或单晶硅)来形成。特别地,当半导体元件用非晶硅来形成时,则倒置交错型晶体管的制造工艺的步骤数少。因而,能够降低制造成本。当半导体元件用多晶硅来形成时,则晶体管的尺寸能够由高迁移率而减小。因而,能够提高孔径比,并且能够降低功率消耗。而且,由于扫描驱动器电路和数据驱动器电路的面积能够由晶体管尺寸的减小而减小,因而能够减小框架面积。由于数据驱动器特别地具有比扫描驱动器的驱动频率高的驱动频率,因而能够确定地操作的数据驱动器通过使用多晶硅形成半导体元件来实现。而且,由于其它外围驱动器电路需要高速逻辑电路(数据处理单元等)或模拟电路(时序控制器、DAC 的参考电压产生部分、供电电路等),因而以具有高迁移率的半导体元件形成电路提供了许多优点。当半导体元件特别地用单晶硅来形成时,则晶体管的尺寸能够由极高的迁移率而进一步减小。因而,能够提高孔径比,并且能够进一步减小框架面积,并且确定地操作其它外围驱动器电路。将供电电压设置为低等,由此能够降低功率消耗。

[0413] < 以与其它组合集成的方式的形成 >

[0414] 图 16E、16F、16G、及 16H 分别示出了 (5) 显示部分和数据驱动器以集成的方式的形成,(6) 显示部分和其它外围驱动器电路以集成的方式的形成;(7) 显示部分、数据驱动器、及其它外围驱动器电路以集成的方式的形成;以及 (8) 显示部分、扫描驱动器、及其它外围驱动器电路以集成的方式的形成。整体形成的优点和半导体元件的各自材料与以上描述相似。

[0415] 如图 16E 所示,当 (5) 显示部分和数据驱动器以集成的方式的形成被实现时,则能够减小除已经设置数据驱动器的部分外的框架面积。

[0416] 如图 16F 所示,当 (6) 显示部分和其它外围驱动器电路以集成的方式的形成被实现时,其它外围驱动器电路则能够自由地排列,以使能够通过适当地选择满足目的的部分来减小框架面积。

[0417] 如图 16G 所示,在 (7) 显示部分、数据驱动器、以及其它外围驱动器电路以集成的方式的形成被实现的情形中,框架面积中已经设置扫描驱动器的部分能够在扫描驱动器以集成的方式形成时减小。

[0418] 如图 16H 所示,在 (8) 显示部分、扫描驱动器、及其它外围驱动器电路以集成的方式的形成被实现的情形中,框架面积中已经设置数据驱动器的部分能够在数据驱动器以集成的方式形成时减小。

[0419] 虽然本实施方式参考不同的附图来描述,但是在每个附图中所描述的内容(或者可以是部分内容)能够自由地应用于在另一附图中所描述的内容(或者可以是部分内容)

以及在另一种实施方式的附图中所描述的内容（或者可以是部分内容），与它们结合或者用它们来代替。此外，在以上所描述的附图中，每个部分都能够与另一个部分以及另一种实施方式的另一个部分结合。

[0420] （实施方式 6）

[0421] 在本实施方式中，描述了晶体管的结构及制造晶体管的方法。

[0422] 图 17A 到 17G 示出了结构及制造晶体管的方法的实例。图 17A 示出了晶体管的结构实例。图 17B 到 17G 示出了制造晶体管的方法的实例。

[0423] 注意，结构及制造晶体管的方法并不限于图 17A 到 17G 所示的结构及制造方法，而是能够采用不同的结构及制造方法。

[0424] 首先，晶体管的结构实例参考图 17A 来描述。图 17A 是各自具有不同结构的多个晶体管的截面图。在此，在图 17A 中，各自具有不同结构的多个晶体管成行布置，这是为了描述晶体管的结构。因此，晶体管实际上不需要象图 17A 所示的那样布置而是能够根据需要分别形成。

[0425] 然后，描述形成晶体管的每个层的特性。

[0426] 基板 7011 能够是使用硼硅酸钡玻璃、硼硅酸铝玻璃等的玻璃基板，石英基板，陶瓷基板，含有不锈钢的金属基板等。此外，也能够使用由典型为聚对苯二甲酸乙二酯 (PET)、聚萘二甲酸乙二酯 (PEN)、或聚醚砜 (PES) 的塑料形成的基板，或者由柔性合成树脂（例如丙烯酸树脂）形成的基板。通过使用柔性基板，能够形成能弯曲的半导体器件。柔性基板对基板的面积和性质没有严格的限制。因此，例如，当将具有其每个边长为 1 米或更大的矩形形状的基板用作基板 7011 时，生产率能够显著提高。与使用圆形硅基板的情形相比，该优点是特别有利的。

[0427] 绝缘膜 7012 起着作为基础膜的作用并且被提供以防止来自基板 7011 的碱金属（例如 Na）或碱土金属对半导体元件特性的不利影响。绝缘膜 7012 能够具有单层结构或叠层结构的含有氧或氮的绝缘膜，例如氧化硅 (SiO_x)、氮化硅 (SiN_x)、氮氧化硅 (SiO_xN_y) ($x > y$)、或氧氮化硅 (SiN_xO_y) ($x > y$)。例如，当绝缘膜 7012 被设置具有双层结构，最好是将氮氧化硅膜用作第一绝缘膜并且将氮化硅膜用作第二绝缘膜。作为另一实例，当绝缘膜 7012 被设置具有三层结构时，最好是将氮氧化硅膜用作第一绝缘膜，将氧氮化硅膜用作第二绝缘膜，并且将氮化硅膜用作第三绝缘膜。

[0428] 半导体层 7013、7014、及 7015 能够使用非晶态半导体、微晶硅半导体、或半非晶态半导体 (SAS) 来形成。作为选择，可以使用多晶硅半导体层。SAS 是具有在非晶态结构与结晶态（包括单晶的和多晶的）结构之间的中间结构的并且具有在自由能方面稳定的第三状态的半导体。而且，SAS 包括具有短程有序及晶格畸变的结晶区。能够至少在膜的一部分中观察到 0.5 ~ 20nm 的结晶区。当以硅作为主要成分时，拉曼光谱移位至波数低于 520cm^{-1} 的那侧。被认为是从硅晶格中获得的 (111) 和 (220) 的衍射峰值由 X 光衍射观察到。SAS 含有至少 1 原子百分比或更多的氢或卤素以补偿悬挂键。SAS 通过原料气体的辉光放电分解（等离子体 CVD）来形成。对于原料气体，能够使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等以及 SiH_4 。作为选择，可以混合 GeF_4 。原料气体可以用 H_2 ，或者 H_2 和一种或多种选自 He、Ar、Kr、及 Ne 的稀有气体元素来稀释。稀释比的范围为 2 ~ 1000 倍。压力的范围为大约 0.1 ~ 133Pa，以及电源频率是 1 ~ 120MHz，优选为 13 ~ 60MHz。基板加热温度可以

是 300°C 或更低。在大气成分（例如氧、氮、及碳）中的杂质浓度象在膜中的杂质元素那样优选为 $1 \times 10^{20} \text{cm}^{-1}$ 或更小。特别地，氧浓度是 $5 \times 10^{19} / \text{cm}^3$ 或更小，优选为 $1 \times 10^{19} / \text{cm}^3$ 或更小。在此，非晶态半导体层使用以硅（Si）作为其主要成分（例如， $\text{Si}_x\text{Ge}_{1-x}$ ）的材料通过例如溅射法、LPCVD 法、或等离子体 CVD 法那样的方法来形成。然后，通过例如激光结晶法，使用 RTA 或退火炉的热结晶法，或者使用促进结晶的金属元素的热结晶法那样的结晶法来使非晶态半导体层结晶。

[0429] 绝缘膜 7016 能够具有单层结构或叠层结构的含有氧或氮的绝缘膜，例如氧化硅（ SiO_x ）、氮化硅（ SiN_x ）、氮氧化硅（ SiO_xN_y ）（ $x > y$ ）、或氧氮化硅（ SiN_xO_y ）（ $x > y$ ）。

[0430] 栅电极 7017 能够具有单层结构的导电膜或叠层结构的两层或三层导电膜。对于栅电极 7017 的材料，能够使用导电膜。例如，能够使用例如钽（Ta）、钛（Ti）、钼（Mo）、钨（W）、铬（Cr）、或硅（Si）的元素的单层膜；含有上述元素的氮化物膜（典型为氮化钽膜、氮化钨膜、或氮化钛膜）；其中结合有上述元素的合金膜（典型为 Mo-W 合金或 Mo-Ta 合金）；含有上述元素的硅化物膜（典型为硅化钨膜或硅化钛膜）等。注意，上述的单层膜、氮化物膜、合金膜、硅化物膜等能够具有单层结构或叠层结构。

[0431] 绝缘膜 7018 能够通过例如溅射法或等离子体 CVD 法那样的方法获得单层结构或叠层结构的含有氧或氮的绝缘膜，例如氧化硅（ SiO_x ）、氮化硅（ SiN_x ）、氮氧化硅（ SiO_xN_y ）（ $x > y$ ）、或氧氮化硅（ SiN_xO_y ）（ $x > y$ ）；或者含有碳的膜，例如 DLC（类金刚石碳）。

[0432] 绝缘膜 7019 能够具有单层结构或叠层结构的硅氧烷树脂；含有氧或氮的绝缘膜，例如氧化硅（ SiO_x ）、氮化硅（ SiN_x ）、氮氧化硅（ SiO_xN_y ）（ $x > y$ ）、或氧氮化硅（ SiN_xO_y ）（ $x > y$ ）；含有碳的膜，例如 DLC（类金刚石碳）；或者有机材料，例如环氧树脂、聚酰亚胺、聚酰胺、聚乙烯苯酚、苯并环丁烯、或丙烯酸树脂。注意，硅氧烷树脂对应于具有 Si-O-Si 键的树脂。硅氧烷包括硅（Si）氧（O）键的骨架结构。作为替代，至少含有氢的有机基团（例如烷基团或芳烃）被使用。氟代基团可以包含于有机基团中。注意，能够直接提供绝缘膜 7019 以使其在没有提供绝缘膜 7018 的情况下覆盖栅电极 7017。

[0433] 对于导电膜 7023，能够使用例如 Al、Ni、C、W、Mo、Ti、Pt、Cu、Ta、Au、或 Mn 的元素的单层膜，含有上述元素的氮化物膜，其中结合有上述元素的合金膜，含有上述元素的硅化物膜等。例如，对于含有多种上述元素的合金，能够使用含有 C 和 Ti 的 Al 合金，含有 Ni 的 Al 合金，含有 C 和 Ni 的 Al 合金，含有 C 和 Mn 的 Al 合金等。例如，当导电膜具有叠层结构时，能够将 Al 置 Mo、Ti 等之间；因而，Al 的耐热性和耐化学反应性能够得以提高。

[0434] 然后，参考在图 17A 中示出的各自具有不同结构的多个晶体管的截面图来描述每种结构的特性。

[0435] 晶体管 7001 是单漏极晶体管。由于单漏极晶体管能够通过简单的方法来形成，因而它有利于降低制造成本和提高产出率。注意，锥度角（tapered angle）为 45° 或更大且小于 95° ，并且优选为 60° 或更大且小于 95° 。作为选择，锥度角能够小于 45° 。在此，半导体层 7013 和 7015 具有不同的杂质浓度。半导体层 7013 用作沟道形成区。半导体层 7015 用作源区和漏区。通过以这种方式控制杂质浓度，能够控制半导体层的电阻率。而且，半导体层和导电膜 7023 的电连接状态能够较接近于欧姆接触。注意，对于分别形成各自具有不同杂质数量的半导体层的方法，能够使用其中使用栅电极 7017 作为掩膜将杂质掺杂于半导体层内的方法。

[0436] 晶体管 7002 是其中使栅电极 7017 成角度为至少某些度数的锥形的晶体管。由于晶体管能够通过简单的方法来形成,因而它有利于将低制造成本和提高产出率。在此,半导体层 7013、7014、及 7015 具有不同的杂质浓度。半导体层 7013 用作沟道区,半导体层 7014 用作轻掺杂漏 (LDD) 区,以及半导体层 7015 用作源区和漏区。通过以这种方式控制杂质数量,能够控制半导体层的电阻率。而且,半导体层和导电膜 7023 的电连接状态能够较接近于欧姆接触。由于晶体管包括 LDD 区,因而高电场几乎没有被施加于晶体管的内部,使得由热载流子引起的元件退化能够得以抑制。注意,对于分别形成各自具有不同杂质数量的半导体层的方法,能够使用其中使用栅电极 7017 作为掩膜将杂质掺杂于半导体层内的方法。在晶体管 7002 中,由于使栅电极 7017 成角度为至少某些度数的锥形,因而能够提供穿过栅电极 7017 在半导体层内掺杂的杂质浓度的梯度,并且能够容易地形成 LDD 区。注意,锥度角为 45° 或更大且小于 95° , 并且优选为 60° 或更大且小于 95° 。作为选择,锥度角能够小于 45° 。

[0437] 晶体管 7003 是其中栅电极 7017 由至少两个层形成并且下栅电极比上栅电极长的晶体管。在本说明书中,下栅电极和上栅电极的形状称为帽子形状。当栅电极 7017 具有帽子形状时,能够在不添加光掩膜的情况下形成 LDD 区。注意,其中 LDD 区与栅电极 7017 重叠的结构(如同晶体管 7003)特别地称为 GOLD(栅极重叠 LDD) 结构。对于形成具有帽子形状的栅电极 7017 的方法,可以使用下列方法。

[0438] 首先,当栅电极 7017 被图形化时,用干法蚀刻来蚀刻下栅电极和上栅电极以使其侧表面成斜面(锥形化)。然后,通过各向异性刻蚀将上栅电极的斜面处理成几乎垂直的。因而,具有为帽子形状的横截面的栅电极得以形成。其后,杂质元素被掺杂两次,以使形成用作沟道区的半导体层 7013,用作 LDD 区的半导体层 7014,以及用作源电极和漏电极的半导体层 7015。

[0439] 注意,LDD 区与栅电极 7017 重叠的部分称为 Lov 区域,而 LDD 区没有与栅电极 7017 重叠的部分称为 Loff 区域。在此,Loff 区在抑制截止电流值方面是高度有效的,然而由于热载流子它在通过减轻在漏极附近的电场来防止导通电流值的退化方面并不是很有效。另一方面,Lov 区在通过减轻在漏极附近的电场来防止导通电流的退化方面是有效的,然而它在抑制截止电流值方面并不是很有效。从而,最好是形成具有适合于多种电路中的每一种电路的特性的结构的晶体管。例如,当半导体器件用作显示器件时,具有 Loff 区的晶体管优选地用作像素晶体管以便抑制截止电流值。另一方面,对于外围电路中的晶体管,优选使用具有 Lov 区的晶体管以便通过减轻在漏极附近的电场来防止导通电流值的退化。

[0440] 晶体管 7004 是包含与栅电极 7017 的侧表面接触的侧壁 7021 的晶体管。当晶体管包含侧壁 7021,能够使与侧壁 7021 重叠的区域成为 LDD 区域。

[0441] 晶体管 7005 是其中 LDD(Loff) 区通过使用掩膜 7022 对半导体层执行掺杂而形成的晶体管。从而,能够确定地形成 LDD 区,并且能够减小晶体管的截止电流值。

[0442] 晶体管 7006 是其中 LDD(Lov) 区通过使用掩膜对半导体层执行掺杂而形成的晶体管。从而,能够确定地形成 LDD 区,并且能够通过减轻在晶体管的漏极附近的电场来防止导通电流值的退化。

[0443] 然后,图 17B 到 17G 示出了制造晶体管的方法的实例。

[0444] 注意,晶体管的结构和制造晶体管的方法并不限制于图 17A 到 17G 中的晶体管结

构和制造方法,而是能够使用多种结构和制造方法。

[0445] 在本实施方式中,使用等离子体处理来氧化或氮化基板 7011 的表面、绝缘膜 7012 的表面、半导体层 7013 的表面、半导体层 7014 的表面、半导体层 7015 的表面、绝缘膜 7016 的表面、绝缘膜 7018 的表面、或绝缘膜 7019 表面,以使能够氧化或氮化半导体层或绝缘膜。通过用等离子体处理以这种方式来氧化或氮化半导体层或绝缘膜,半导体层或者绝缘膜的表面得以修改,并且能够使绝缘膜形成为比用 CVD 法或溅射法形成的绝缘膜更致密。因而,能够抑制例如针孔那样的缺陷,并且能够提高半导体器件的特性等。受到等离子体处理的绝缘膜 7024 称为等离子体处理型绝缘膜。

[0446] 注意,侧壁 7021 能够使用氧化硅 (SiO_x) 或氮化硅 (SiN_x)。对于用于在栅电极 7017 的侧表面上形成侧壁 7021 的方法,能够使用例如其中氧化硅 (SiO_x) 膜或氮化硅 (SiN_x) 膜在栅电极 7017 形成之后形成,并且然后,通过各向异性刻蚀来蚀刻氧化硅 (SiO_x) 膜或氮化硅 (SiN_x) 膜的方法。因而,氧化硅 (SiO_x) 膜或氮化硅 (SiN_x) 膜仅保留于栅电极 7017 的侧表面上,以使侧壁 7021 能够形成于栅电极 7017 的侧表面上。

[0447] 图 18D 示出了底栅晶体管和电容器元件的截面结构。

[0448] 第一绝缘膜(绝缘膜 7092)形成于基板 7091 的整个表面之上。但是,结构并不限制于此。其中没有形成第一绝缘膜(绝缘膜 7092)的情形也是可能的。第一绝缘膜能够防止来自基板的杂质对半导体层的不利影响以及对晶体管性质的不利改变。也就是,第一绝缘膜起着作为基础膜的作用。因而,能够形成具有高可靠性的晶体管。对于第一绝缘膜,能够使用氧化硅膜、氮化硅膜、氮氧化硅膜 (SiO_xN_y) 等的单层或叠层。

[0449] 第一导电层(导电层 7093 和 7094)形成于第一绝缘膜之上。导电层 7093 包括起着作为晶体管 7108 的栅电极的作用的部分。导电层 7094 包括起着作为电容器元件 7109 的第一电极的作用的部分。对于第一导电层,能够使用例如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 的元素,或者这些元素的合金。作为选择,能够使用这些元素(包括它们的合金)的叠层。

[0450] 第二绝缘膜(绝缘膜 7104)被形成以覆盖至少第一导电层。第二绝缘膜起着作为栅极绝缘膜的作用。对于第二绝缘膜,能够使用氧化硅膜、氮化硅膜、氮氧化硅膜 (SiO_xN_y) 等的单层或叠层。

[0451] 注意,对于第二绝缘膜与半导体层接触的部分,优选使用氧化硅膜。这是因为在半导体层和第二绝缘膜之间的界面的陷阱能级得到了降低。

[0452] 当第二绝缘膜与 Mo 接触时,氧化硅膜优选用于第二绝缘膜与 Mo 接触的部分。这是因为氧化硅膜不氧化 Mo。

[0453] 半导体层通过光刻法、喷墨法、印制法等形成于第二绝缘膜之上与第一导电层重叠的部分中的一部分内。部分半导体层扩展至第二绝缘膜之上没有与第一导电膜重叠的部分。半导体层包括沟道形成区(沟道形成区 7100)、LDD 区(LDD 区 7098 和 7099)、及杂质区(杂质区 7095、7096、及 7097)。沟道形成区 7100 起着作为晶体管 7108 的沟道形成区的作用。LDD 区 7098 和 7099 起着作为晶体管 7108 的 LDD 区的作用。注意,LDD 区 7098 和 7099 不一定要形成。杂质区 7095 包括起着作为晶体管 7108 的源电极和漏电极中的一个电极的作用的部分。杂质区 7096 包括起着作为晶体管 7108 的源电极和漏电极中的另一电极的作用的部分。杂质区 7097 包括起着作为电容器元件 7109 的第二电极的作用的部分。

[0454] 第三绝缘膜（绝缘膜 7101）被完全形成。接触孔选择性地形成于第三绝缘膜的一部分内。绝缘膜 7101 起着作为夹层膜的作用。对于第三绝缘膜，能够使用无机材料（例如，氧化硅、氮化硅、或氮氧化硅），具有低介电常数的有机化合物材料（例如，光敏的或非光敏的有机树脂材料）等。作为选择，可以使用含有硅氧烷的材料。注意，硅氧烷是骨架结构由硅（Si）氧（O）键形成的材料。作为替代，至少含有氢（例如烷基团或芳烃）的有机基团被使用。氟代基团可以包含于有机基团中。

[0455] 第二导电层（导电层 7102 和 7103）形成于第三绝缘膜之上。导电层 7102 穿过形成于第三绝缘膜中的接触孔连接至晶体管 7108 的源电极和漏电极中的另一电极。因而，导电层 7102 包括起着作为晶体管 7108 的源电极和漏电极中的另一电极的作用的部分。当导电层 7103 电连接至导电层 7094 时，导电层 7103 包括充当电容器元件 7109 的第一电极的部分。作为选择，当导电层 7103 电连接至杂质区 7097 时，导电层 7103 包括起着作为电容器元件 7109 的第二电极的作用的部分。此外作为选择，当导电层 7103 没有连接至导电层 7094 和杂质区 7097 时，不同于电容器元件 7109 的电容器元件被形成。在该电容器元件中，导电层 7103、杂质区 7097、及绝缘膜 7101 分别用作第一电极、第二电极、及绝缘膜。对于第二导电层，能够使用例如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 的元素，或者这些元素的合金。作为选择，能够使用这些元素的叠层（包括它们的合金）。

[0456] 注意，在第二导电层形成之后的步骤中，可以形成各种绝缘膜或各种导电膜。

[0457] 然后，在晶硅（a-Si:H）膜、微晶膜等被用作晶体管的半导体层的情形中描述晶体管及电容器元件的结构。

[0458] 图 18A 示出了顶栅晶体管和电容器元件的横截面结构。

[0459] 第一绝缘膜（绝缘膜 7032）形成于基板 7031 的整个表面上。第一绝缘膜能够防止来自基板的杂质对半导体层的不利影响以及对晶体管性质的不利改变。也就是，第一绝缘膜起着作为基础膜的功能。因而，能够形成具有高可靠性的晶体管。对于第一绝缘膜，能够使用氧化硅膜、氮化硅膜、氮氧化硅（ SiO_xN_y ）等的单层或叠层。

[0460] 注意，第一绝缘膜不一定要形成。在这种情形中，步骤数的减少和制造成本的降低能够得以实现。而且，由于结构能够被简化，因而产出率能够得以提高。

[0461] 第一导电膜（导电膜 7033、7034、及 7035）形成于第一绝缘膜之上。导电层 7033 包括起着作为晶体管 7048 的源电极和漏电极中的一个电极的作用的部分。导电层 7034 包括起着作为晶体管 7048 的源电极和漏电极中的另一电极的作用的部分。导电膜 7035 包括起着作为电容器元件 7049 的第一电极的作用的部分。对于第一导电层，能够使用例如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 的元素，或者这些元素的合金。作为选择，能够使用这些元素（包括它们的合金）的叠层。

[0462] 第一半导体层（半导体层 7036 和 7037）形成于导电层 7033 和 7034 之上。半导体层 7036 包括起着作为源电极和漏电极中的一个电极的作用的部分。半导体层 7037 包括起着作为源电极和漏电极中的另一电极的作用的部分。对于第一半导体层，能够使用例如含有磷的硅等。

[0463] 第二半导体层（半导体层 7038）形成于第一绝缘膜之上以及于导电层 7033 和导电层 7034 之间。半导体层 7038 的一部分扩展至导电层 7033 和 7034 之上。半导体层 7038 包括起着作为晶体管 7048 的沟道形成区的作用的部分。对于第二半导体层，能够使用没有

结晶度的半导体层（例如非晶硅（a-Si:H）层），半导体层（例如微晶半导体（ μ -Si:H）层）等。

[0464] 形成第二绝缘膜（绝缘膜 7039 和 7040）以覆盖至少半导体层 7038 和导电层 7035。第二绝缘膜起着作为栅极绝缘膜的作用。对于第二绝缘膜，能够使用氧化硅膜、氮化硅膜、氮氧化硅（ SiO_xN_y ）等的单层或叠层。

[0465] 注意，对于第二绝缘膜与第二半导体层接触的部分，优选使用氧化硅膜。这是因为在第二半导体层和第二绝缘膜之间的界面的陷阱能级得到了降低。

[0466] 当第二绝缘膜与 Mo 接触时，氧化硅膜优选地使用于与 Mo 第二绝缘膜接触的部分。这是因为氧化硅膜不氧化 Mo。

[0467] 第二导电层（导电层 7041 和 7042）形成于第二绝缘膜之上。导电层 7041 包括起着作为晶体管 7048 的栅电极的作用的部分。导电层 7042 起着作为电容器元件 7049 的第二电极或布线的作用。对于第二导电层，能够使用例如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 的元素，或者这些元素的合金。作为选择，能够使用这些元素（包括它们的合金）的叠层。

[0468] 注意，在第二导电层形成之后的步骤中，可以形成各种绝缘膜或各种导电膜。

[0469] 图 18B 示出了倒置交错型（底栅）晶体管和电容器元件的横截面结构。特别地，图 18B 所示的晶体管具有沟道蚀刻型结构。

[0470] 第一绝缘膜（绝缘膜 7052）形成于基板 7051 的整个表面上。第一绝缘膜能够防止来自基板的杂质对半导体层的不利影响以及对晶体管性质的不利改变。也就是，第一绝缘膜起着作为基础膜的作用。因而，能够形成具有高可靠性的晶体管。对于第一绝缘膜，能够使用氧化硅膜、氮化硅膜、氮氧化硅膜（ SiO_xN_y ）等的单层或叠层。

[0471] 注意，第一绝缘膜不一定要形成。在这种情形中，步骤数的减少和制造成本的降低能够得以实现。此外，由于结构能够被简化，因而能够提高产出率。

[0472] 第一导电层（导电层 7053 和 7054）形成于第一绝缘膜之上。导电层 7053 包括起着作为晶体管 7068 的栅电极的作用的部分。导电层 7054 包括起着作为电容器元件 7069 的第一电极的作用的部分。对于第一导电层，能够使用例如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 的元素，或者这些元素的合金。作为选择，能够使用这些元素（包括它们的合金）的叠层。

[0473] 形成第二绝缘膜（绝缘膜 7055）以覆盖至少第一导电层。第二绝缘膜起着作为栅极绝缘膜的作用。对于第二绝缘膜，能够使用氧化硅膜、氮化硅膜、氮氧化硅膜（ SiO_xN_y ）等的单层或叠层。

[0474] 注意，对于第二绝缘膜与半导体层接触的部分，优选使用氧化硅膜。这是因为陷阱能级在半导体层和第二绝缘膜之间的界面得到了降低。

[0475] 当第二绝缘膜与 Mo 接触时，氧化硅膜优选地使用于第二绝缘膜与 Mo 接触的部分。这是因为氧化硅膜不氧化 Mo。

[0476] 第一半导体层（半导体层 7056）通过光刻法、喷墨法、印制法等形成于第二绝缘膜之上与第一导电膜重叠的部分中的一部分内。半导体层 7056 的一部分扩展至第二绝缘膜之上没有与第一导电层重叠的部分。半导体层 7056 包括起着作为晶体管 7068 的沟道形成区的作用的部分。对于半导体层 7056，能够使用不具有结晶度的半导体层（例如非晶硅

(a-Si:H) 层), 半导体层 (例如微晶半导体 (μ -Si:H) 层) 等。

[0477] 第二半导体层 (半导体层 7057 和 7078) 形成于第一半导体层的一部分之上。半导体层 7057 包括起着作为源电极和漏电极中的一个电极的作用的部分。半导体层 7058 包括起着作为源电极和漏电极中的另一电极的作用的部分。对于第二半导体层, 能够使用例如含有磷的硅等。

[0478] 第二导电层 (导电层 7059、7060、及 7061) 形成于第二导电层和第二绝缘膜之上。导电层 7059 包括起着作为晶体管 7068 的源电极和漏电极中的一个电极的作用的部分。导电层 7060 包括起着作为晶体管 7068 的源电极和漏电极中的另一电极的作用的部分。导电层 7061 包括起着作为电容器元件 7069 的第二电极的作用的部分。对于第二导电层, 能够使用例如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 的元素, 或这些元素的合金等。作为选择, 能够使用这些元素 (包括它们的合金) 的叠层。

[0479] 注意, 在第二导电层形成之后的步骤中, 可以形成各种绝缘膜或各种导电膜。

[0480] 在此, 对为沟道蚀刻型晶体管的特征的步骤的实例进行描述。第一半导体层和第二半导体层能够使用相同的掩膜来形成。具体地, 第一半导体层和第二半导体层连续地形成。此外, 第一半导体层和第二半导体层使用相同的掩膜来形成。

[0481] 对为沟道蚀刻类型晶体管的特征的步骤的另一实例进行描述。晶体管的沟道区能够在不使用另加的掩膜的情况下形成。具体地, 在第二导电层形成之后, 第二半导体层的一部分通过使用第二导电层作为掩膜来去除。作为选择, 第二半导体层的一部分通过使用与第二导电层相同的掩膜来去除。在所去除的第二半导体层之下的第一半导体层用作晶体管的沟道形成区。

[0482] 图 18C 示出了倒置交错型 (底栅) 晶体管和电容器元件的横截面结构。特别地, 图 18C 所示的晶体管具有沟道保护 (沟道终止) 结构。

[0483] 第一绝缘膜 (绝缘膜 7072) 形成于基板 7071 的整个表面之上。第一绝缘膜能够防止来自基板的杂质对半导体层的不利影响以及对晶体管性质的不利改变。也就是, 第一绝缘膜起着作为基础膜的作用。因而, 能够形成具有高可靠性的晶体管。对于第一绝缘膜, 能够使用氧化硅膜、氮化硅膜、氮氧化硅膜 (SiO_xN_y) 等的单层或叠层。

[0484] 注意, 第一绝缘膜不一定要形成。在这种情形中, 步骤数的减少和制造成本的降低能够得以实现。此外, 由于结构能够被简化, 因而能够提高产出率。

[0485] 第一导电层 (导电层 7073 和 7074) 形成于第一绝缘膜之上。导电膜 7073 包括起着作为晶体管 7088 的栅电极的作用的部分。导电层 7074 包括起着作为电容器元件 7089 的第一电极的作用的部分。对于第一导电层, 能够使用例如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 的元素, 或者这些元素的合金。作为选择, 能够使用这些元素 (包括它们的合金) 的叠层。

[0486] 形成第二绝缘膜 (绝缘膜 7075) 以覆盖至少第一导电层。第二绝缘膜起着作为栅极绝缘膜的作用。对于第二绝缘膜, 能够使用氧化硅膜、氮化硅膜、氮氧化硅膜 (SiO_xN_y) 等的单层或叠层。

[0487] 注意, 对于第二绝缘膜与半导体层接触的部分, 优选使用氧化硅膜。这是因为在半导体层和第二绝缘膜之间的界面的陷阱能级得到了降低。

[0488] 当第二绝缘膜与 Mo 接触时, 氧化硅膜优选地使用于第二绝缘膜与 Mo 接触的部分。

这是因为氧化硅膜不氧化 Mo。

[0489] 第一半导体层（半导体层 7076）通过光刻法、喷射法、印制法等形成于第二绝缘膜之上与第一导电层重叠的部分中的一部分内。半导体层 7076 的一部分扩展至第二绝缘膜之上没有与第一导电层重叠的部分。半导体层 7076 包括起着作为晶体管 7088 的沟道形成区的作用的部分。对于半导体层 7076，能够使用不具有结晶度的半导体层（例如非晶硅（a-Si:H）层），半导体层（例如微晶半导体（ μ -Si:H）层）等。

[0490] 第三绝缘膜（绝缘膜 7082）形成于第一半导体层的一部分之上。绝缘膜 7082 防止晶体管 7088 的沟道区由蚀刻而去除。也就是，绝缘膜 7082 起着作为沟道保护膜（沟道终止膜）的作用。对于第三绝缘膜，能够使用氧化硅膜、氮化硅膜、氮氧化硅膜（ SiO_xN_y ）等的单层或叠层。

[0491] 第二半导体层（半导体层 7077 和 7078）形成于第一半导体层的一部分和第三绝缘膜的一部分之上。半导体层 7077 包括起着作为源电极和漏电极中的一个电极的作用的部分。半导体层 7078 包括起着作为源电极和漏电极中的另一电极的作用的部分。对于第二半导体层，能够使用例如含有磷的硅等。

[0492] 第二导电层（导电层 7070、7080、及 7081）形成于第二半导体层之上。导电层 7079 包括起着作为晶体管 7088 的源电极和漏电极中的一个电极的作用的部分。导电层 7080 包括起着作为晶体管 7088 的源电极和漏电极中的另一电极的作用的部分。导电膜 7081 包括起着作为电容器元件 7089 的第二电极的作用的部分。作为第二导电层，能够使用例如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 的元素，或者这些元素的合金。作为选择，能够使用这些元素（包括它们的合金）的叠层。

[0493] 注意，在第二导电层形成之后的步骤中，可以形成各种绝缘膜或各种导电膜。

[0494] 然后，描述其中将半导体基板用作用于形成晶体管的基板的实例。由于使用半导体基板形成的晶体管具有高迁移率，因而能够减小晶体管的尺寸。因此，每单位面积的晶体管数能够得以增加（集成度能够得以提高），并且基板的尺寸在相同电路结构的情况下能够随着集成度的提高而减小。因而，能够降低制造成本。此外，由于电路规模在基板尺寸相同的情况下能够随着集成度的提高而增大，因而能在不增加制造成本的情况下提供更高级的功能。而且，特性变化的减少能够提高制造产出率。操作电压的降低能够降低功率消耗。高迁移率能够实现高速的操作。

[0495] 当通过集成使用半导体基板所形成的晶体管而形成的电路以 IC 芯片等形式安装于器件上时，能够给器件提供多种功能。例如，当显示器件的外围驱动器电路（例如，数据驱动器（源极驱动器）、扫描驱动器（栅极驱动器）、时序控制器、图像处理电路、接口电路、供电电路、或振荡电路）通过集成使用半导体基板所形成的晶体管来形成时，能够以低功率消耗进行高速操作的小的外围电路能够低成本高产出率地形成。注意，通过集成使用半导体基板所形成的晶体管而形成的电路可以包括单极晶体管。因而，制造工艺能够被简化，使得制造成本能够得以降低。

[0496] 通过集成使用半导体基板所形成的晶体管而形成的电路还可以用于例如显示面板。更具体地，电路能够用于反射型液晶面板（例如硅基液晶（LCOS）器件），其中集成了微镜的数字微镜器件（DMD）元件，EL 面板等。当该显示面板使用半导体基板来形成时，能够以低功率消耗进行高速操作的小的显示面板能够低成本高产出率地形成。注意，显示面板可

以形成于具有除了驱动显示面板的功能外的功能的元件（例如大规模集成电路（LSI））之上。

[0497] 以下，描述使用半导体基板来形成晶体管的方法。作为一个实例，图 19A 到 19G 所示的那些步骤可以用于形成晶体管。

[0498] 图 19A 示出了区域 7112 和区域 7113，其中元件由所述区域 7112 和区域 7113 隔离于半导体基板 7110、绝缘膜 7111（也称为场效氧化膜）、及 p 阱 7114。

[0499] 只要是半导体基板的任意基板都能够用作基板 7110。例如，能够使用具有 n 型或 p 型导电性的单晶 Si 基板，化合物半导体基板（例如，GaAs 基板、InP 基板、GaN 基板、SiC 基板、蓝宝石基板、或 ZnSe 基板），通过粘接方法或 SIMOX（注氧隔离）方法形成的 SOI（绝缘体上硅）基板等。

[0500] 图 19B 示出了绝缘膜 7121 和 7122。绝缘膜 7121 和 7122 能够由氧化硅膜通过以下方式形成，例如，通过热处理来氧化在半导体基板 7110 中所提供的区域 7112 和 7113 的表面。

[0501] 图 19C 示出了导电膜 7123 和 7124。

[0502] 对于导电膜 7123 和 7124 的材料，能够使用选自钽（Ta）、钨（W）、钛（Ti）、钼（Mo）、铝（Al）、铜（Cu）、铬（Cr）、铌（Nb）等的元素，或者以该元件作为其主要成分的合金材料或化合物材料。作为选择，能够使用通过以上元素的氮化所获得的金属氮化物膜。此外作为选择，能够使用典型为以杂质元素（例如磷）掺杂的多晶硅或者其中引入了金属材料的硅化物的半导体材料。

[0503] 图 19D 到 19G 示出了栅电极 7130、栅电极 7131、抗蚀掩膜 7132、杂质区 7134、沟道形成区 7133、抗蚀掩膜 7135、杂质区 7137、沟道形成区 7136、第二绝缘膜 7138、及布线 7139。

[0504] 第二绝缘膜 7138 能够通过 CVD 方法、溅射法等形成具有单层结构或叠层结构的含有氧和 / 或氮的绝缘膜，例如氧化硅（ SiO_x ）、氮化硅（ SiN_x ）、氮氧化硅（ SiO_xN_y ）（ $x > y$ ），或氧氮化硅（ SiN_xO_y ）（ $x > y$ ）；含有碳的膜，例如 DLC（类金刚石碳）；有机材料，例如环氧树脂、聚酰亚胺、聚酰胺、聚乙烯苯酚、苯并环丁烯、或丙烯酸树脂；或者硅氧烷材料，例如硅氧烷树脂。硅氧烷材料对应于具有（Si-O-Si）键的材料。硅氧烷具有含硅（Si）氧（O）键的骨架结构。作为硅氧烷的替代，至少含有氢的有机基团（例如，烷基团或芳烃）被使用。氟代基团可以包括于有机基团中。

[0505] 布线 7139 通过 CVD 法、溅射法等由选自铝（Al）、钨（W）、钛（Ti）、钽（Ta）、钼（Mo）、镍（Ni）、铂（Pt）、铜（Cu）、金（Au）、银（Ag）、锰（Mn）、钕（Nd）、碳（C）、及硅（Si）的元素，或者以该元素作为其主要成分的合金材料或化合物材料的单层或叠层形成。以铝作为其主要成分的合金材料对应于，例如，以铝作为其主要成分并且还含有镍的材料，或者以铝作为其主要成分并且还含有镍以及碳和硅之一或两者的材料。布线 7139 优选形成为具有阻挡膜、铝硅（Al-Si）膜、及阻挡膜的叠层结构或者阻挡膜、铝硅（Al-Si）膜、氮化钛膜、及阻挡膜的叠层结构。注意，阻挡膜对应于由钛、氮化钛、钼、或氮化钼形成的薄膜。铝和铝硅是用于形成布线 7139 的合适材料，因为它们具有低电阻值并且是廉价的。例如，当提供阻挡层作为顶层和底层时，能够防止铝或铝硅的隆起的产生。例如，当阻挡膜由为具有高还原性的元素的钛来形成时，即使在晶体半导体膜上形成天然氧化物薄膜，该天然氧化膜也能够被还原。

结果,布线 7139 能够在电学及物理方面以有利的条件连接至晶体半导体。

[0506] 注意,晶体管的结构并不限于附图所示的那些。例如,能够使用具有倒置交错型结构、FinFET 结构等的晶体管。FinFET 结构是优选的,因为它能够抑制随晶体管尺寸减小而发生的短沟道效应。

[0507] 以上是关于结构和制造晶体管的方法的描述。在本实施方式中,布线、电极、导电层、导电膜、线端、通孔、插头等优选由选自铝 (Al)、钽 (Ta)、钛 (Ti)、钼 (Mo)、钨 (W)、钕 (Nd)、铬 (Cr)、镍 (Ni)、铂 (Pt)、金 (Au)、银 (Ag)、铜 (Cu)、镁 (Mg)、钪 (Sc)、钴 (Co)、锌 (Zn)、铌 (Nb)、硅 (Si)、磷 (P)、硼 (B)、砷 (As)、镓 (Ga)、铟 (In)、锡 (Sn)、及氧 (O) 的一种或多种元素;或者包含一种或多种上述元素的化合物或合金材料(例如,氧化铟锡 (ITO)、氧化铟锌 (IZO)、含氧化硅的氧化铟锡 (ITSO)、氧化锌 (ZnO)、氧化锡 (SnO)、氧化锡隔 (CTO)、铝钕 (Al-Nd)、镁银 (Mg-Ag)、或钼铌 (Mo-Nb));其中结合有这些化合物的基板等。作为选择,它们优选地形成含有包含硅和一种或多种上述元素的化合物(硅化物)(例如,铝硅、钼硅、或硅化镍);或者氮和一种或多种上述元素的化合物(例如,氮化钛、氮化钽、或氮化钼)的基板。

[0508] 注意,硅 (Si) 可以含有 n 型杂质(例如磷)或 p 型杂质(例如硼)。当硅含有杂质时,则电导率增加,并且能够实现与普通导体相似的功能。因此,这种硅能够容易地用作布线、电极等。

[0509] 另外,能够使用具有不同水平的结晶度的硅,例如单晶硅、多晶硅、或微晶硅。作为选择,能够使用不具有结晶度的硅,例如非晶硅。通过使用单晶硅或多晶硅,能够减小布线、电极、导电层、导电膜、线端等的电阻。通过使用非晶硅或微晶硅,能够以简单的工艺来形成布线等。

[0510] 铝和银具有高电导率,并且从而能够减小信号延迟。而且,由于能够容易地蚀刻铝和银,因而它们容易图形化并且能够对它们进行快速 (minutely) 处理。

[0511] 铜具有高电导率,并且从而能够减小信号延迟。当使用铜时,优先采用叠层结构来提高附着力。

[0512] 钼和钛是优选的,因为即使钼或钛与氧化物半导体(例如,ITO 或 IZO)或硅接触也不会引起缺陷。而且,钼和钛是优选的,因为它们容易蚀刻并且具有高耐热性。

[0513] 钨是优选的,因为它具有例如高耐热性的优点。

[0514] 钕也是优选的,因为它具有例如高耐热性的优点。特别地,钕铝合金是优选的,因为耐热性得到了增加并且铝几乎不会引起隆起。

[0515] 硅被优选使用,因为它能够与包含于晶体管中的半导体层同时形成并且具有高耐热性。

[0516] 由于 ITO、IZO、ITSO、氧化锌 (ZnO)、硅 (Si)、氧化锡 (SnO)、及氧化铟锡 (CTO) 具有透光性质,因而它们能够用于透射光的部分。例如,它们能够用于像素电极或公共电极。

[0517] IZO 是优选的,因为它容易蚀刻及处理。在蚀刻 IZO 时,几乎不留下残留物。因此,当 IZO 用于像素电极时,则能够减少液晶元件或发光元件的缺陷(例如短路或取向无序)。

[0518] 布线、电极、导电层、导电膜、线端、通孔、插头等能够具有单层结构或多层结构。通过采用单层结构,能够简化布线、电极、导电层、导电膜、线端等的每种制造工艺,能够减少工艺的天数,并且能够降低成本。作为选择,通过采用多层结构,在利用了每种材料的优点

并且减少其缺点时能够形成高质量的布线、电极等。例如,当低电阻材料(例如,铝)包含于多层结构中时,布线的电阻减小能够得以实现。作为另一实例,当采用其中低耐热性材料置入高耐热性材料之间的叠层结构时,能够利用低耐热性材料的优点提高布线、电极等的耐热性。例如,最好采用其中含有铝的层被置入含有钼、钛、钽等的层之间的叠层结构。

[0519] 当布线、电极等相互直接接触时,它们在某些情形中会互相不利地影响。例如,一个布线或一个电极被混合到另一布线或另一电极的材料之内并且改变其性质,并且因而,在某些情形中不能获得预期的功能。作为另一实例,当高电阻的部分形成时,则可能发生问题使得它不能被正常地形成。在这样的情形中,在叠层结构内将非反应性材料优选地置入反应性材料中或者使其优选地覆盖反应性材料。例如,当 ITO 与铝连接时,优选将钛、钼、或钽的合金置入 ITO 和铝之间。作为另一实例,当硅与铝连接时,优选将钛、钼、或钽的合金置入硅和铝之间。

[0520] 词语“布线”表示包含导体的部分。布线可以是直线形状的或者在不是直线形状的情况下变短。因此,电极包含于布线中。

[0521] 注意,碳纳米管可以用于布线、电极、导电层、导电膜、线端、通孔、插头等。由于碳纳米管具有透光性质,因而它能够用于透射光的部分。例如,碳纳米管能够用于像素电极或公共电极。

[0522] 虽然本实施方式参考不同的附图来描述,但是在每个附图中所描述的内容(或者可以是部分内容)能够自由地应用于在另一附图中所描述的内容(或者可以是部分内容)以及在另一种实施方式的附图中所描述的内容(或者可以是部分内容),与它们结合或者用它们来代替。此外,在以上所描述的附图中,每个部分都能够与另一个部分以及另一种实施方式的另一个部分结合。

[0523] (实施方式 7)

[0524] 本实施方式将描述电子器件的实例。

[0525] 图 20A 示出了包括外壳 9360、显示部分 9631、扬声器 9633、操作键 9635、连接线端 9636、记录媒体读取部分 9672 等的便携式游戏机。图 20A 所示的便携式游戏机能够具有各种功能,例如读取记录媒体内所存储的程序或数据以显示在显示部分上的功能;通过无线通信与其它便携式游戏机共用信息的功能等。注意,图 20A 所示的便携式游戏机的功能并不限制于它们,而是便携式游戏机能够具有各种功能。

[0526] 图 20B 示出了包括外壳 9630、显示部分 9631、扬声器 9633、操作键 9635、连接线端 9636、快门按钮 9676、图像接收部分 9677 等的数码相机。图 20B 所示的具有电视接收功能的数码相机能够具有各种功能,例如拍摄静止图像和运动图像的功能;自动或手动地调整所拍摄的图像的功能;从天线获得各种信息的功能;存储所拍摄的图像或从天线获得的信息的功能;以及在显示部分内显示拍摄图像或从天线获得的信息的功能。注意,图 20B 所示的具有电视接收功能的数码相机的功能并不限制于它们,而是具有电视接收功能的数码相机能够具有各种功能。

[0527] 图 20C 示出了包括外壳 9630、显示部分 9631、扬声器 9633、操作键 9635、连接线端 9636 等的电视接收器。图 20C 所示的电视接收器能够具有各种功能,例如将电视的无线电波转换成图像信号的功能;将图像信号转换成适合于显示的信号的功能;以及转换图像信号的帧频的功能。注意,图 20C 所示的电视接收器的功能并不限制于它们,而是电视接收器

能够具有各种功能。

[0528] 图 20D 示出了包括外壳 9630、显示部分 9631、扬声器 9633、操作键 9635、连接线端 9636、指向装置 9681、外部连接端口 9680 等的计算机。图 20D 所示的计算机能够具有各种功能,例如在显示部上内显示各种信息(例如,静止图像、运动图像、及文字图像)的功能;通过各种软件(程序)来控制处理的功能;例如无线通信或有线通信的通信功能;通过使用通信功能与各种计算机网络连接的功能;以及通过使用通信功能来发送或接收各种数据的功能。注意,图 20D 所示的计算机的功能并不限制于它们,而是计算机能够具有各种功能。

[0529] 图 20E 示出了包括外壳 9630、显示部分 9631、扬声器 9633、操作键 9635、麦克风 9638 等的移动电话。图 20E 所示的移动电话能够具有各种功能,例如显示各种信息(例如,静止图像、运动图像、及文字图像)的功能;在显示部分上显示日历、日期、时间等的功能;操作或编辑显示于显示部分上信息的功能;以及通过各种软件(程序)来控制过程的功能。注意,图 20E 所示的移动电话的功能并不限制于它们,而是移动电话能够具有各种功能。

[0530] 在本实施方式中所描述的电子器件的特征在于具有用于显示某类信息的显示部分。由于该电子器件能够增大视角,因而能够执行具有从任何角度上其视觉变化都小的显示。此外,为了提高视角,即使在将一个像素划分为多个子像素并且将不同的信号电压施加于每个子像素以便提高视角时,也没有引起电路规模的增大或者用于驱动子像素的电路的驱动速度的提高。结果,功率消耗的降低和制造成本的降低能够得以实现。而且,能够将精确的信号输入每个子像素,使得静止图像显示的质量能够得以提高。而且,由于黑色图像能够在不添加具体电路和不改变结构的情况下于任意时序内显示,因而运动图像显示的质量能够得以提高。

[0531] 虽然本实施方式参考不同的附图来描述,但是在每个附图中所描述的内容(或者可以是部分内容)能够自由地应用于在另一附图中所描述的内容(或者可以是部分内容)以及在另一种实施方式的附图中所描述的内容(或者可以是部分内容),与它们结合或者用它们来代替。此外,在以上所描述的附图中,每个部分都能够与另一个部分以及另一种实施方式的另一个部分结合。本申请基于在 2007 年 11 月 29 日向日本专利局提交的日本专利申请 No. 2007-308858,特此以引用的方式并入其全部内容。

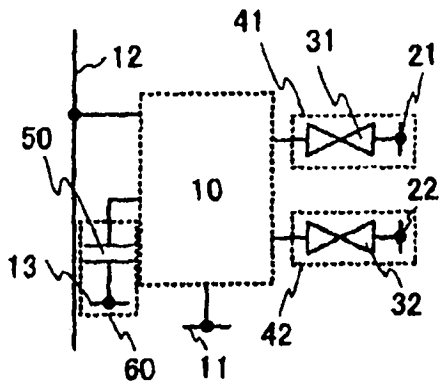


图 1A

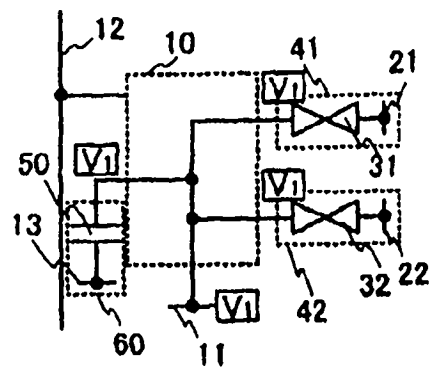


图 1B

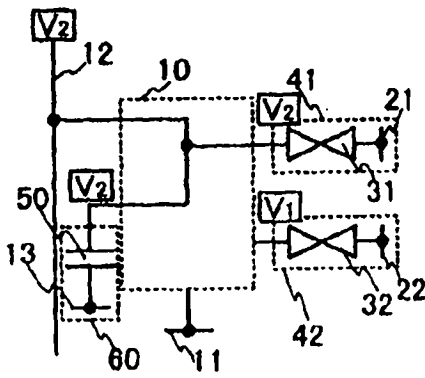


图 1C1

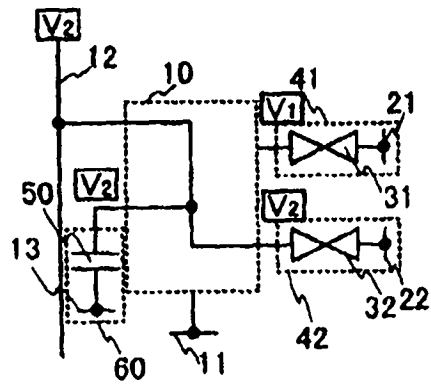


图 1C2

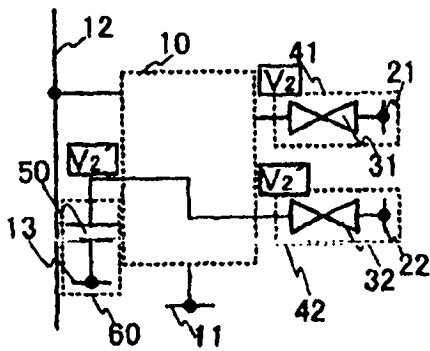


图 1D1

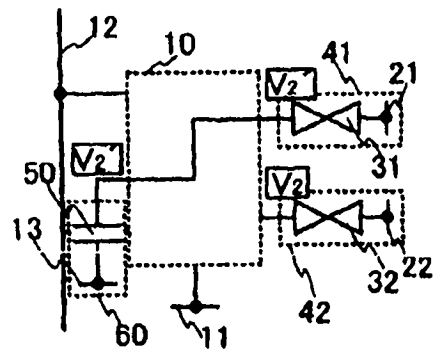


图 1D2

次序

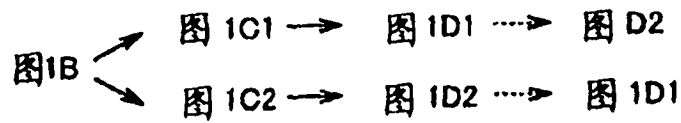


图 1E

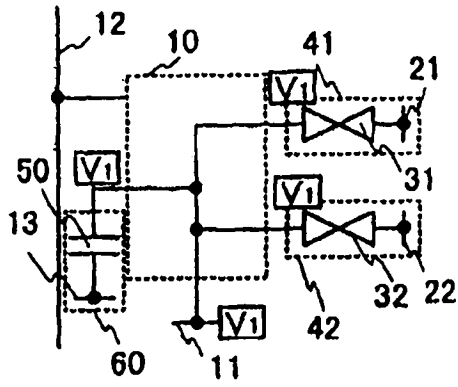


图 2A

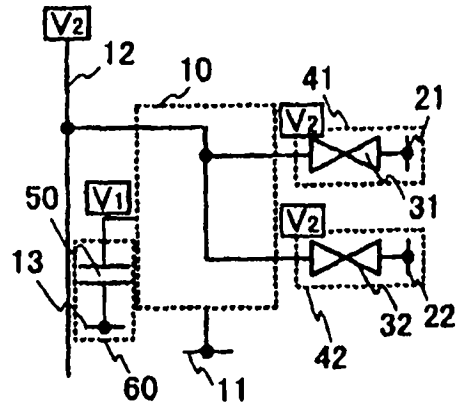


图 2B1

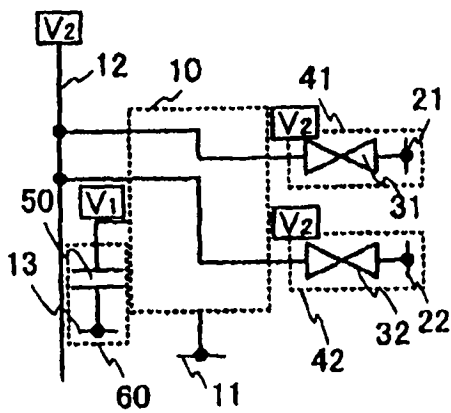


图 2B2

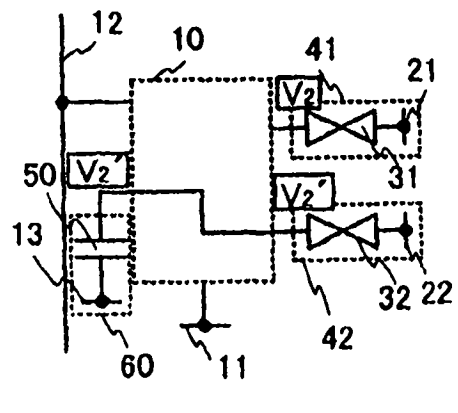


图 2C1

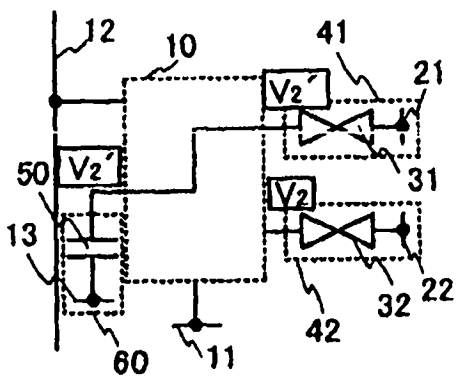


图 2C2

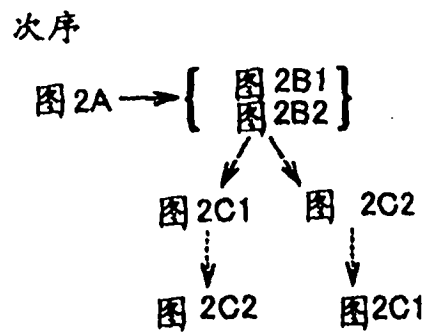


图 2D

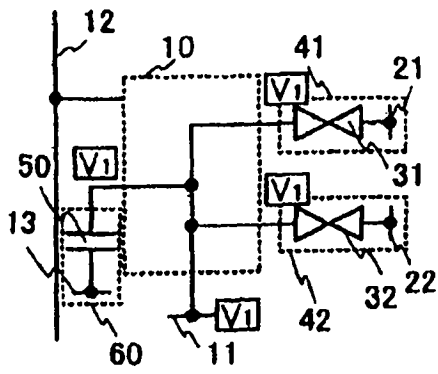


图 3A

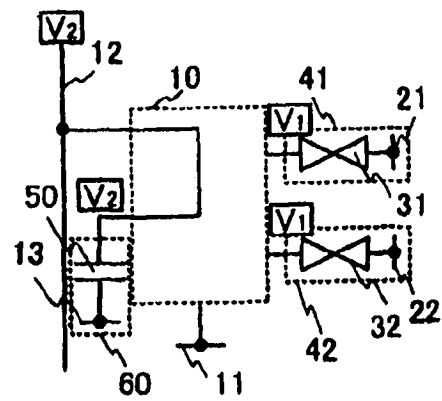


图 3B1

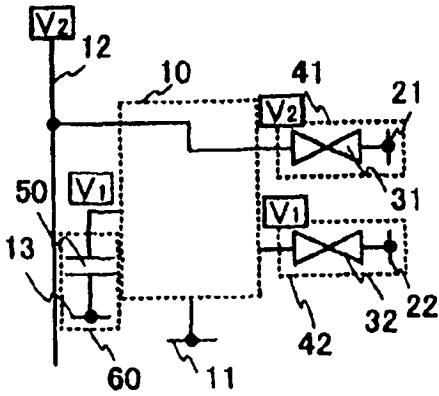


图 3B2

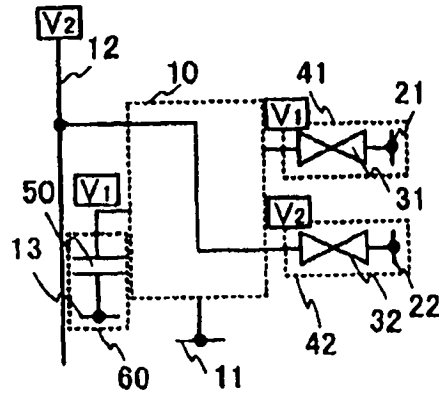


图 3B3

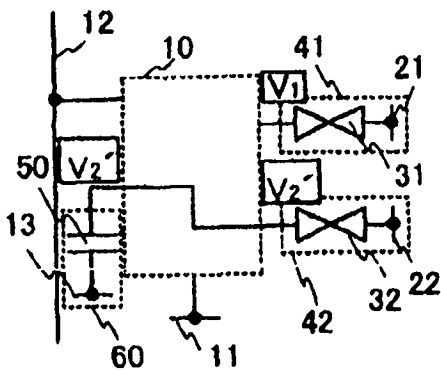


图 3C1

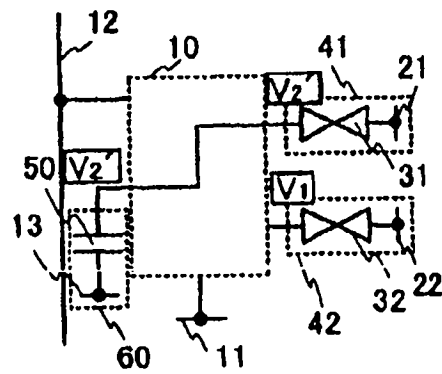


图 3C2

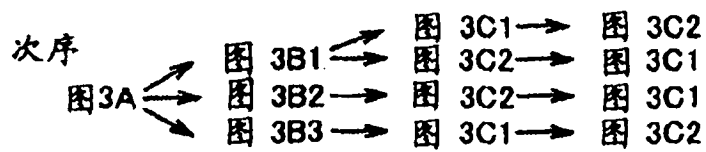


图 3D

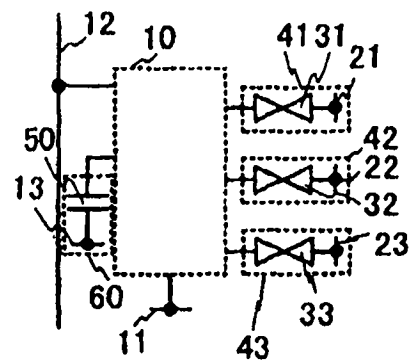


图 4A

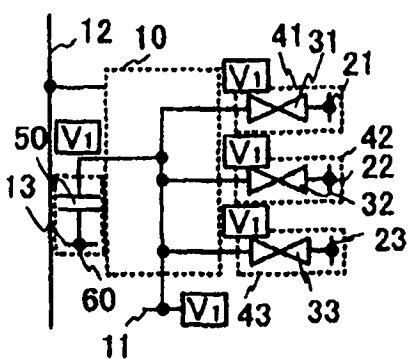


图 4B

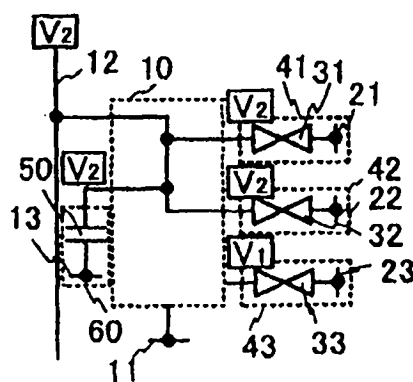


图 4C1

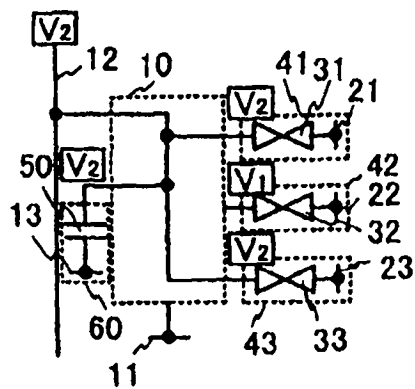


图 4C2

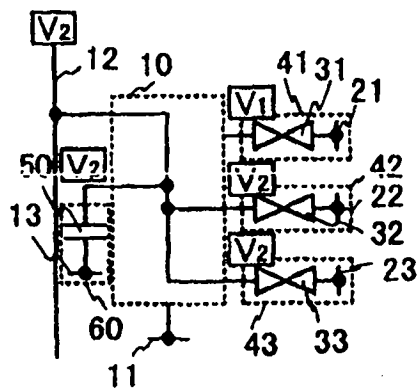


图 4C3

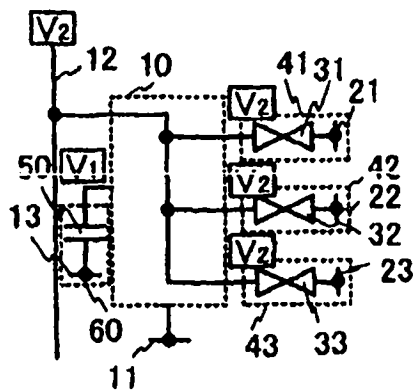


图 4C4

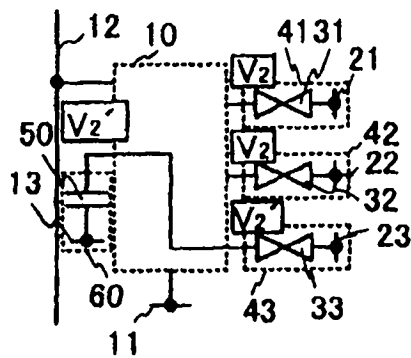


图 5D1

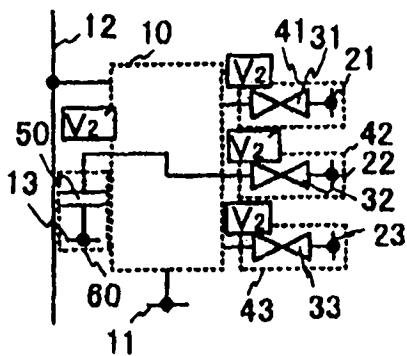


图 5D2

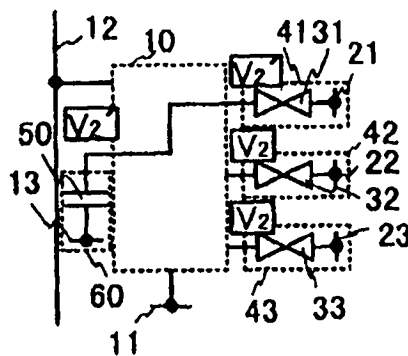


图 5D3

次序

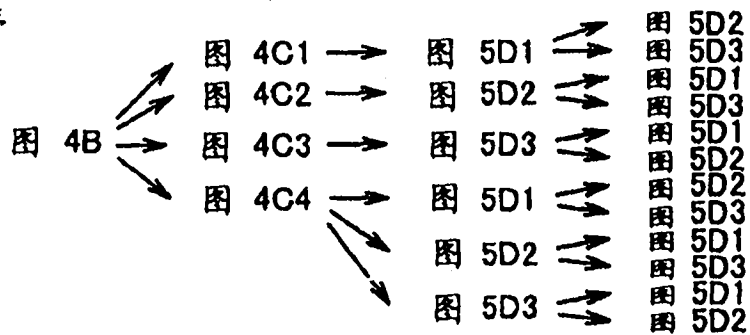


图 5E

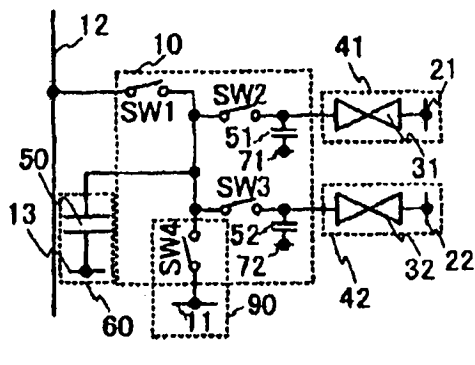


图 6A

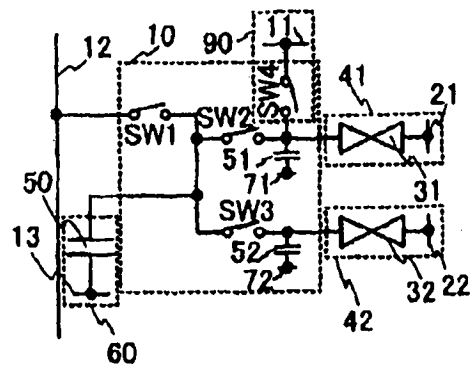


图 6B

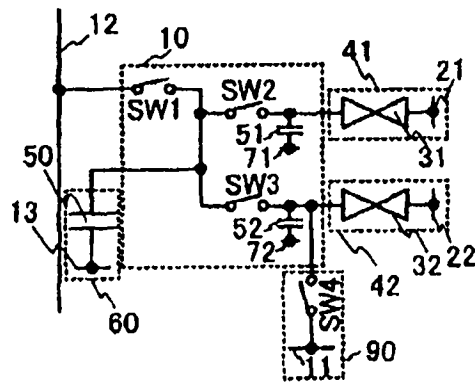


图 6C

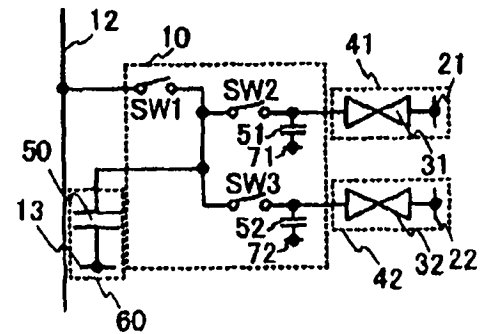


图 6D

	<P1>*	<P2>	<P3><P4>	<P5>	
SW1	ON	OFF	ON	OFF	* 图 8A-8C: OFF 图 8D: ON
SW2	ON	OFF	ON	OFF	
SW3	ON	OFF	ON	OFF	
SW4	ON	OFF	OFF	OFF	
50	V1	V2	V2	V2	
31	V1			V2	
32	V1			V2	

图 6E

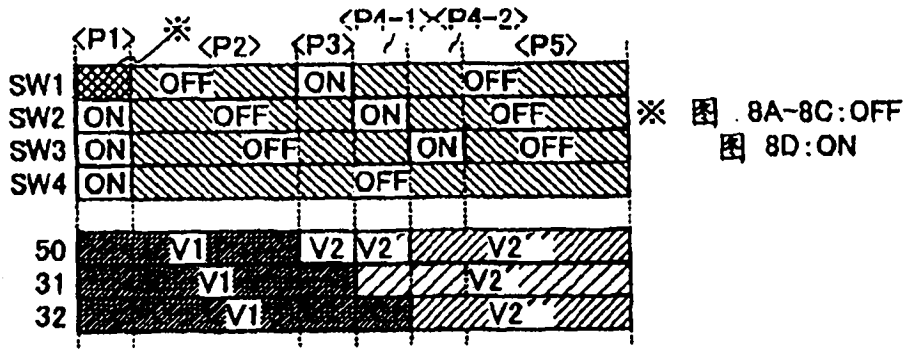


图 6F

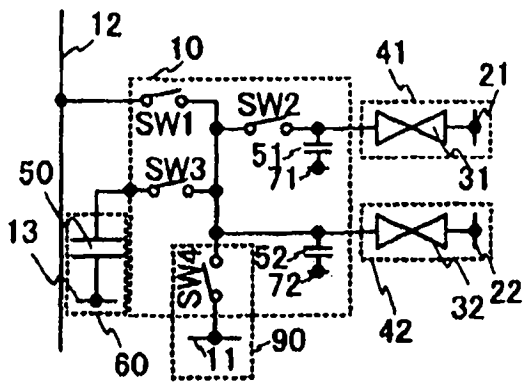


图 7A

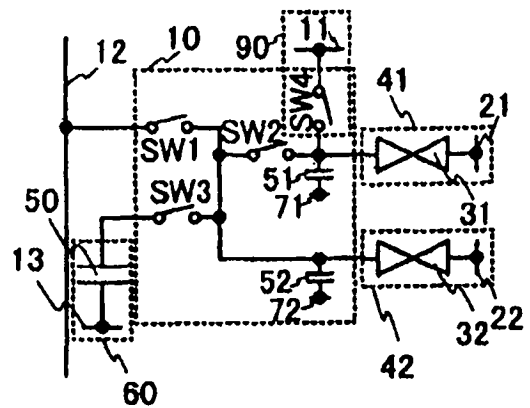


图 7B

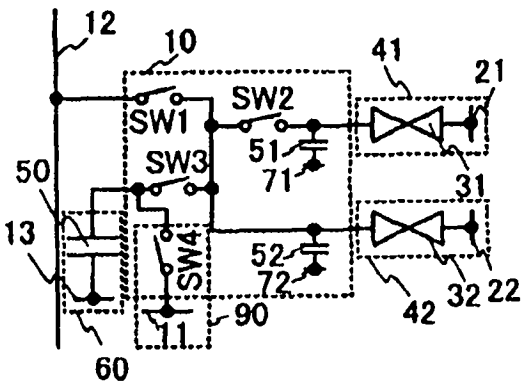


图 7C

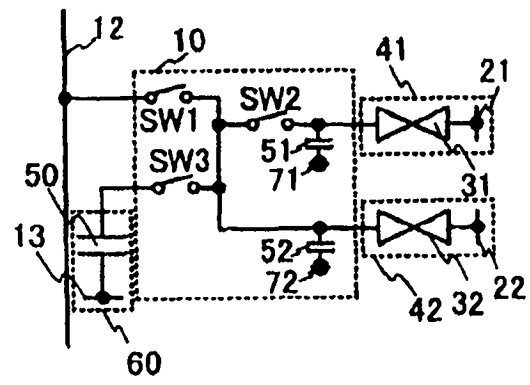


图 7D

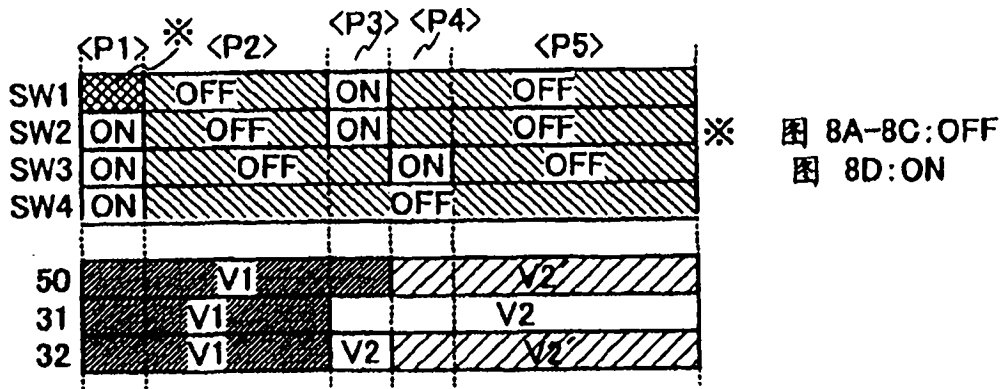


图 7E

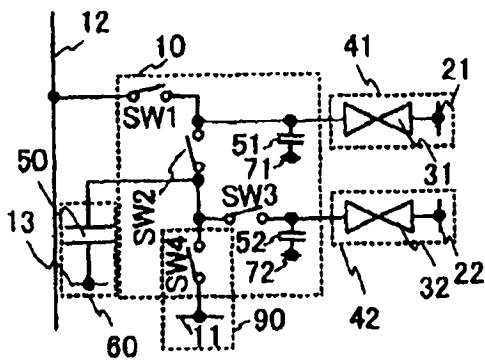


图 8A

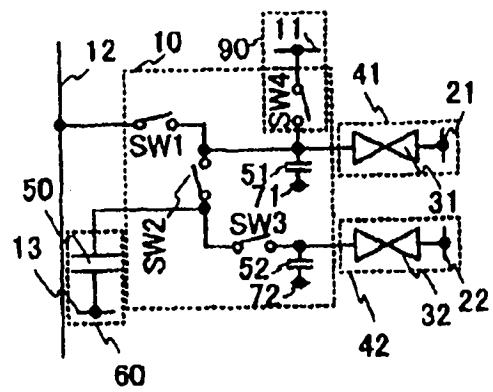


图 8B

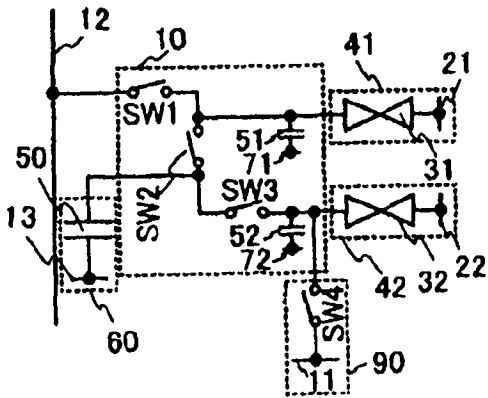


图 8C

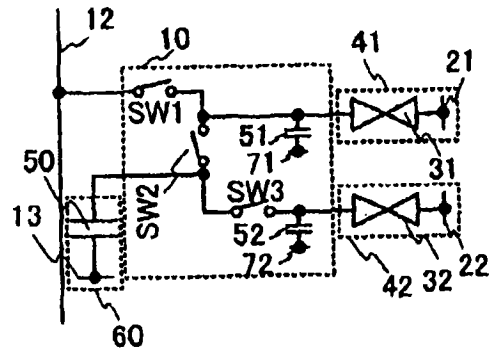


图 8D

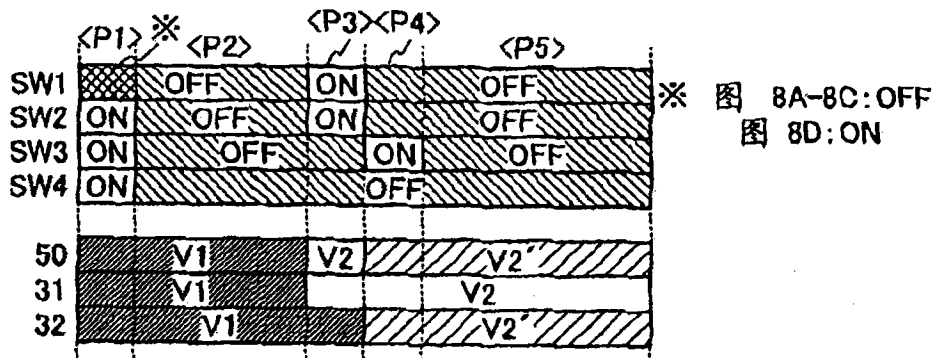


图 8E

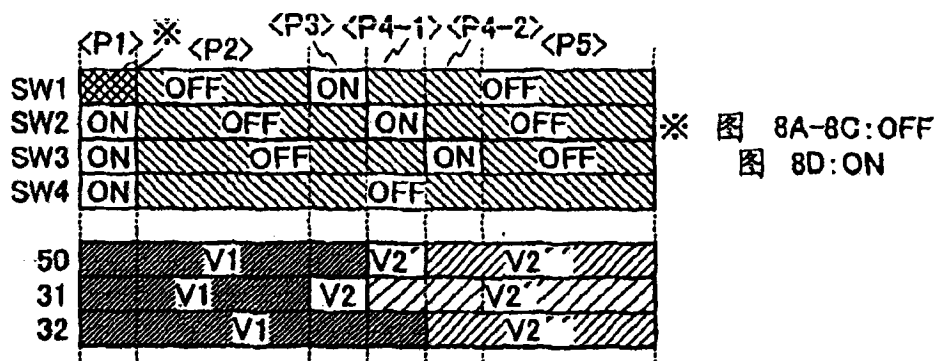


图 8F

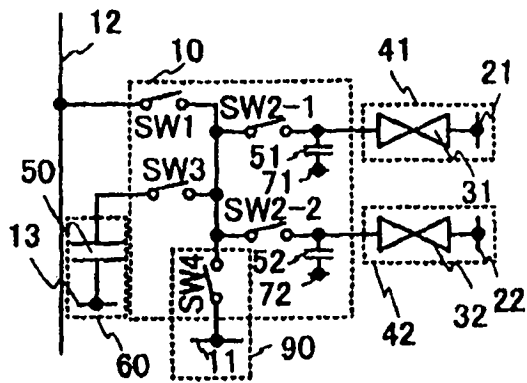


图 9A

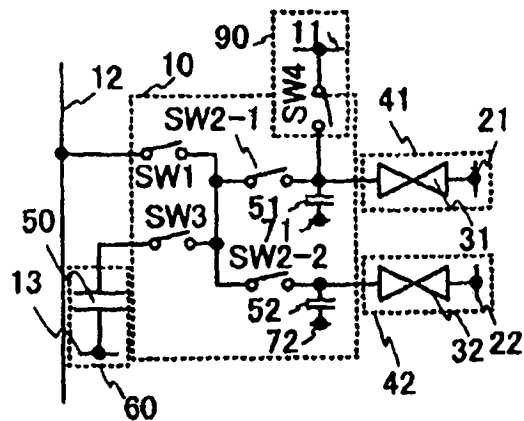


图 9B

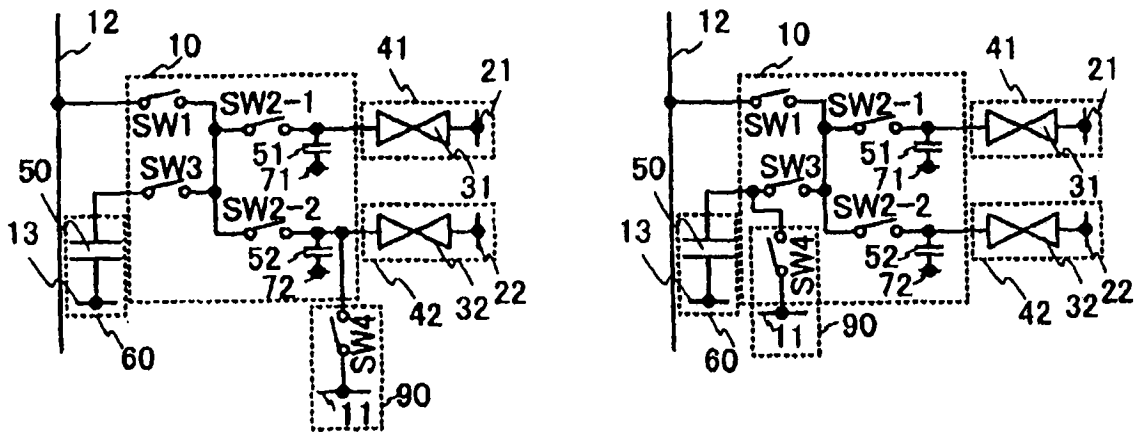


图 9D

图 9C

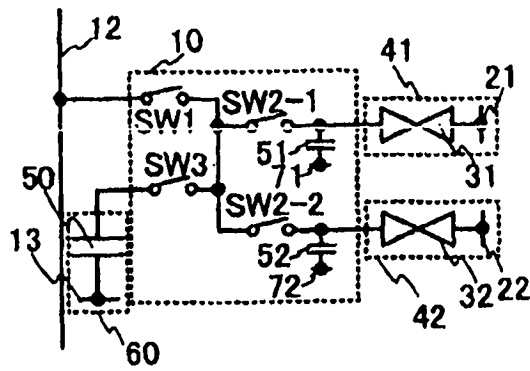


图 9E

	<P1>	<P2>	<P3><P4>	<P5>
SW1	ON	OFF	ON	OFF
SW2-1	ON	OFF	ON	OFF
SW2-2	ON	OFF	ON	OFF
SW3	ON	OFF	ON	OFF
SW4	ON		OFF	

图 10A

	<P1> *	<P2>	<P3><P4>	<P5>
SW1	OFF	OFF	ON	OFF
SW2-1	ON	OFF	ON	OFF
SW2-2	ON	OFF	ON	OFF
SW3	ON	OFF	ON	OFF
SW4	ON		OFF	

图 10B

	<P1> *	<P2>	<P3><P4-1>	<P4-2>	<P5>
SW1	OFF	OFF	ON	OFF	OFF
SW2-1	ON	OFF	ON	OFF	OFF
SW2-2	ON	OFF	ON	ON	OFF
SW3	ON	OFF	ON	OFF	OFF
SW4	ON		OFF		

图 10C

	<P1> *	<P2>	<P3><P4-1>	<P4-2>	<P5>
SW1	OFF	OFF	ON	OFF	OFF
SW2-1	ON	OFF	ON	OFF	OFF
SW2-2	ON	OFF	ON	ON	OFF
SW3	ON	OFF	ON	OFF	OFF
SW4	ON		OFF		

* 图 9A-9D: OFF
图 9E: ON

图 10D

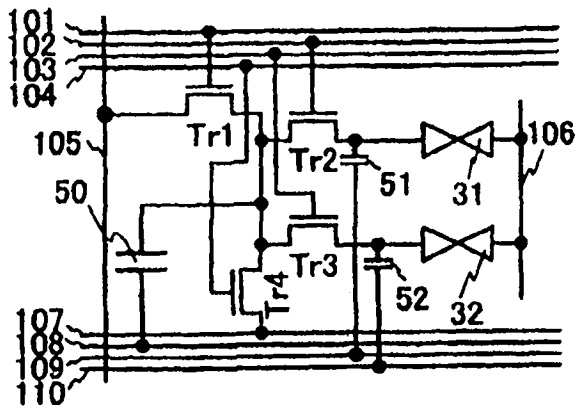


图 11A

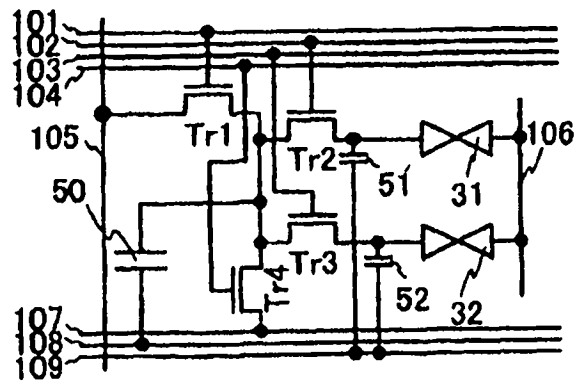


图 11B

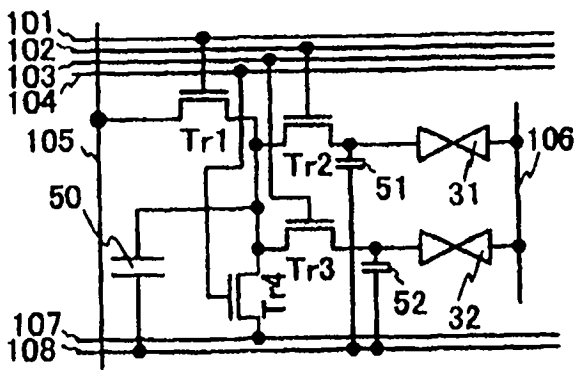


图 11C

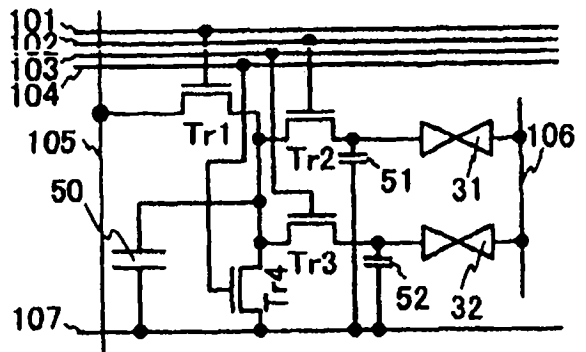


图 11D

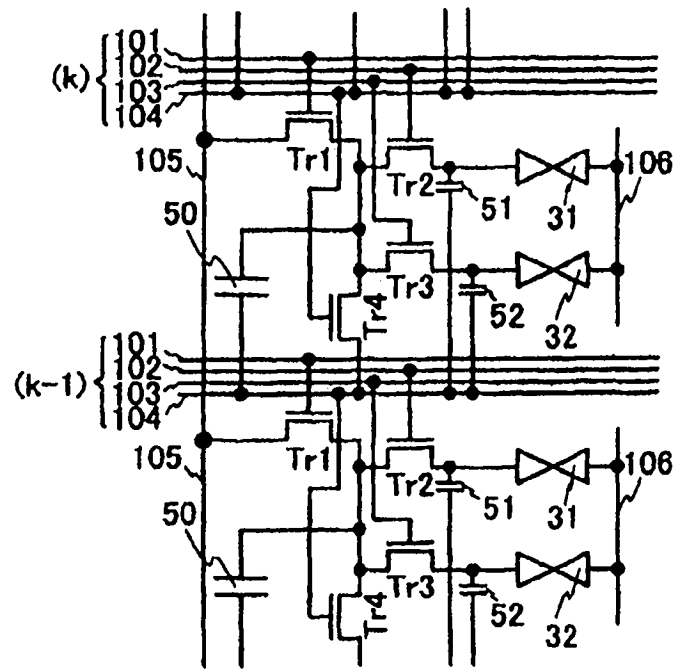


图 12A

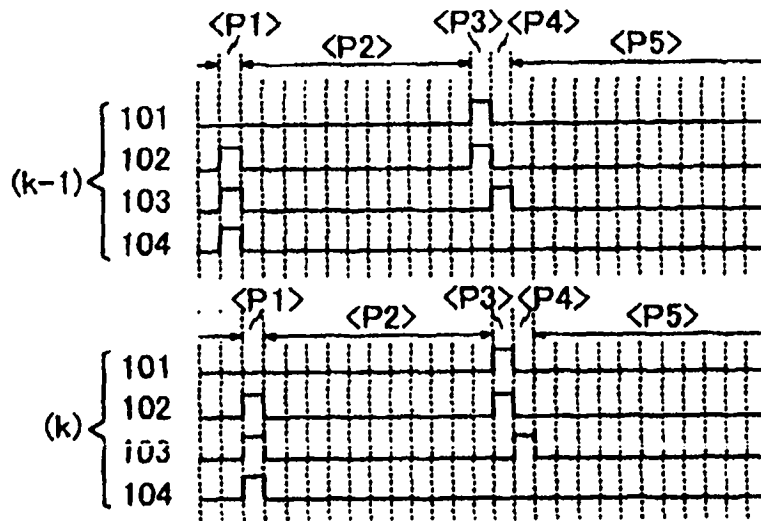


图 12B

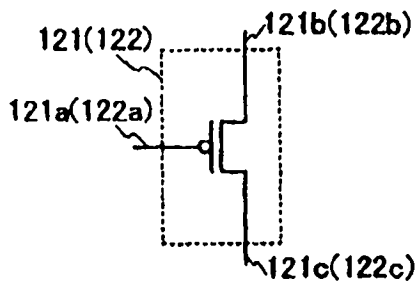


图 14C

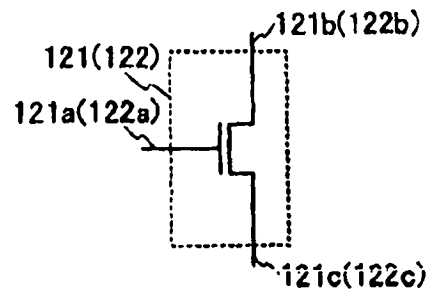


图 14D

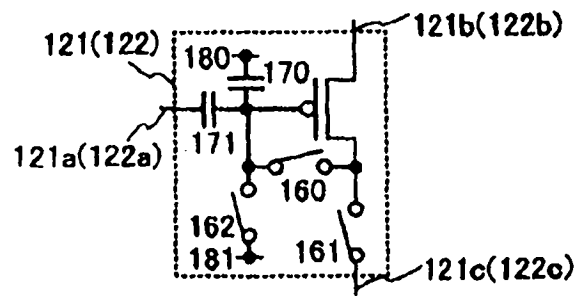


图 14E

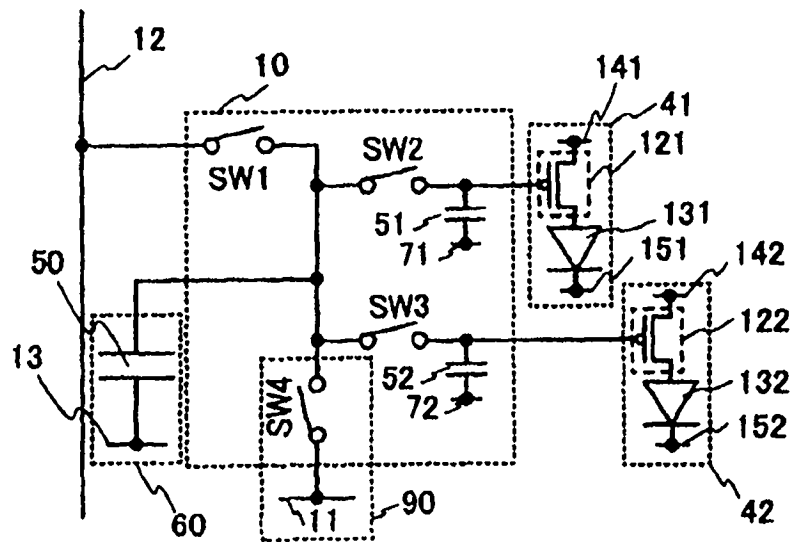


图 15A

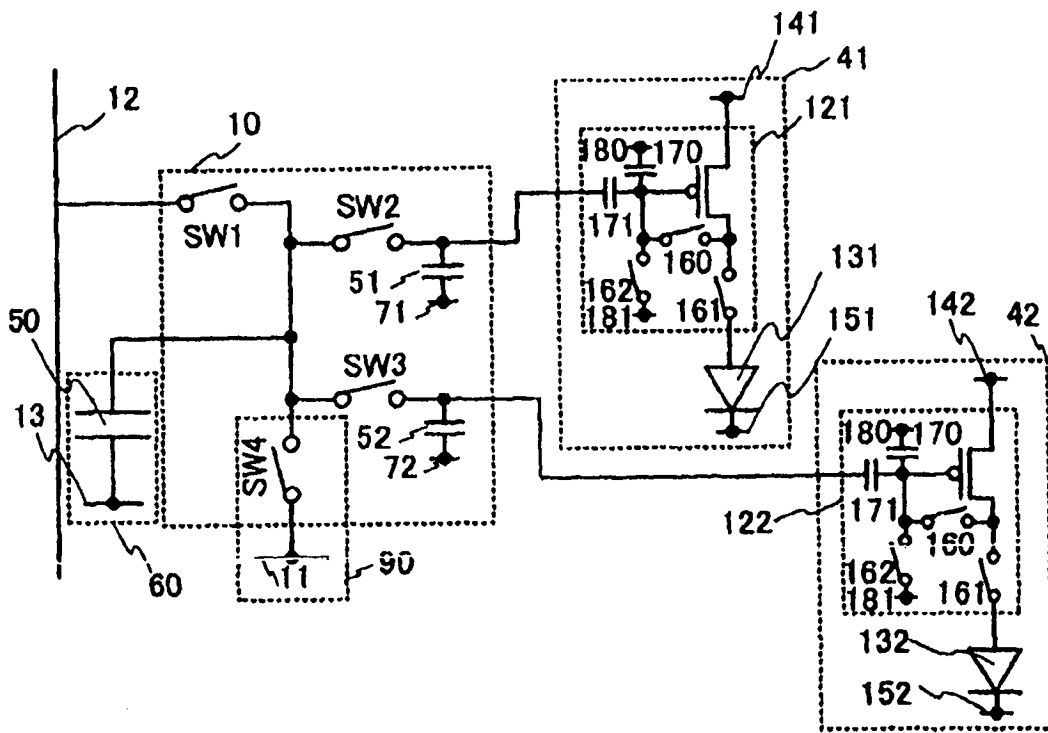


图 15B

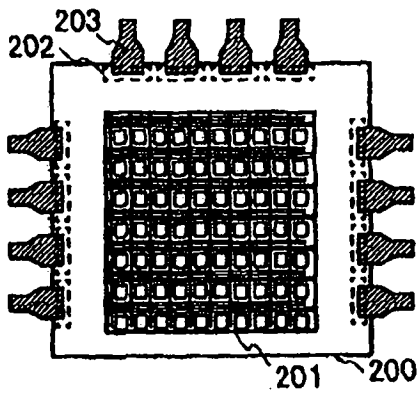


图 16A

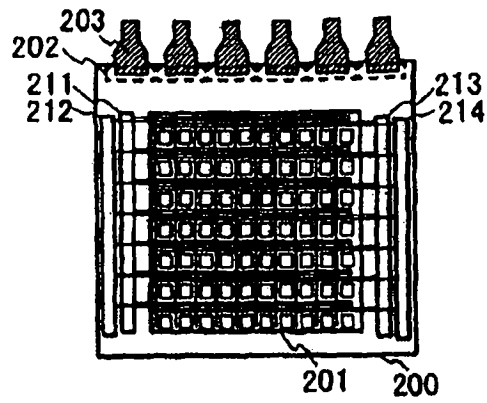


图 16B

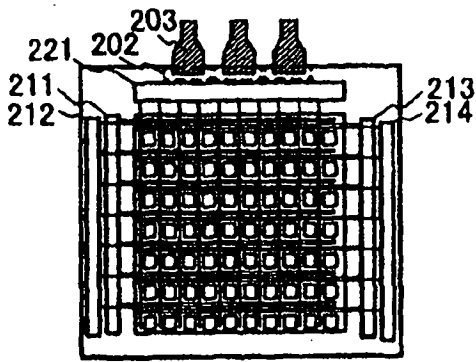


图 16C

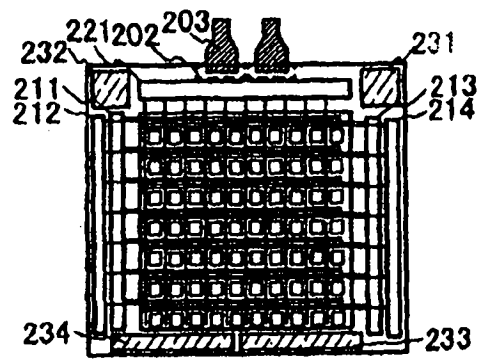


图 16D

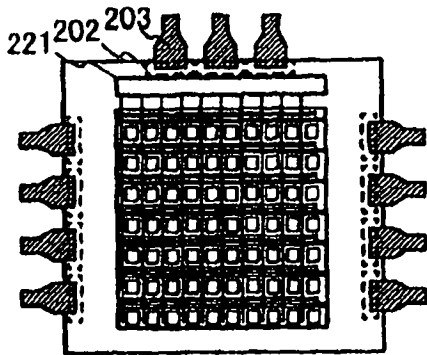


图 16E

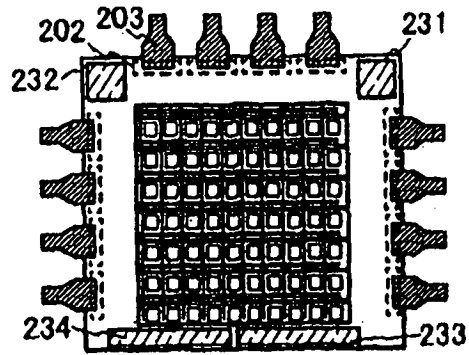


图 16F

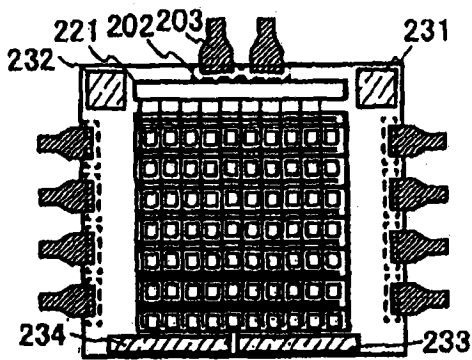


图 16G

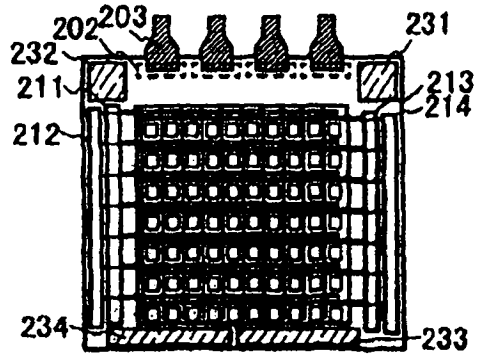


图 16H

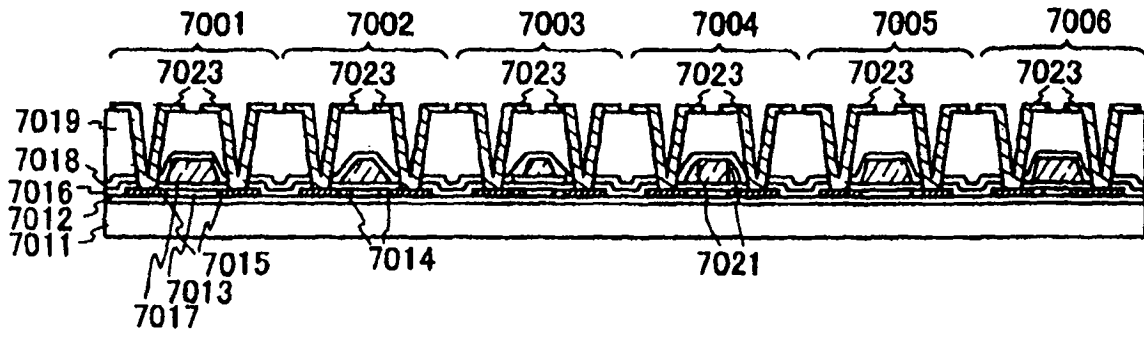


图 17A

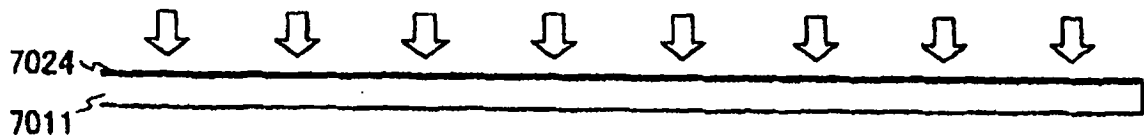


图 17B

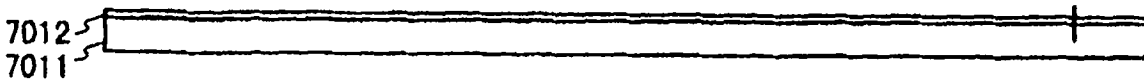


图 17C

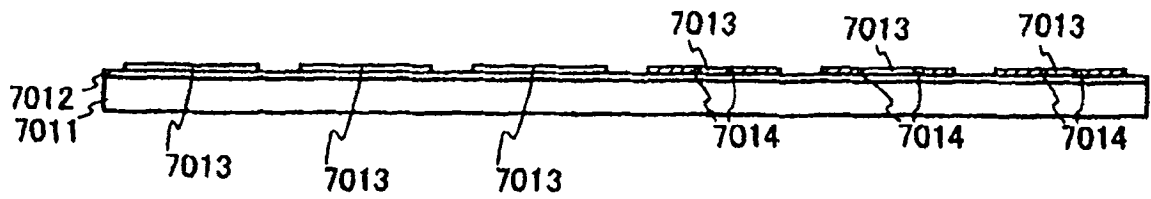


图 17D

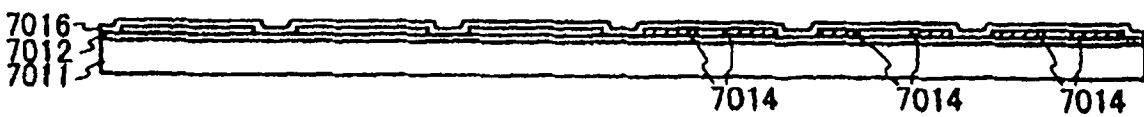


图 17E

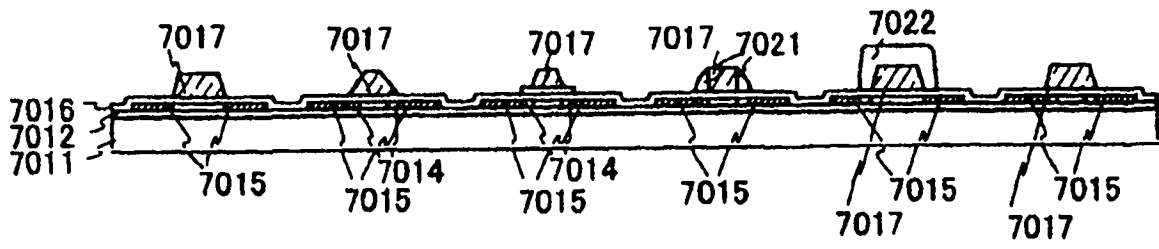


图 17F



图 17G

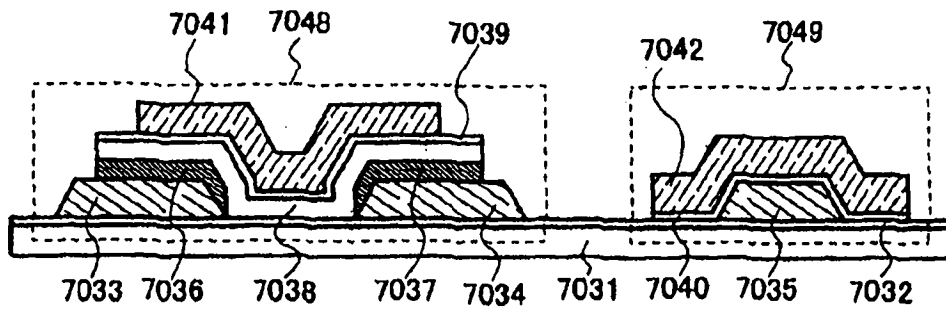


图 18A

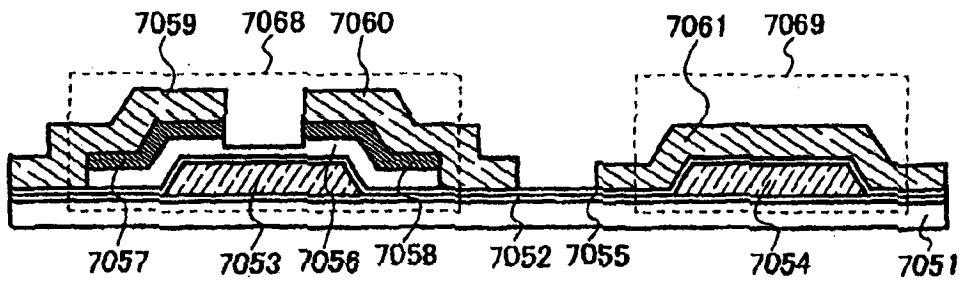


图 18B

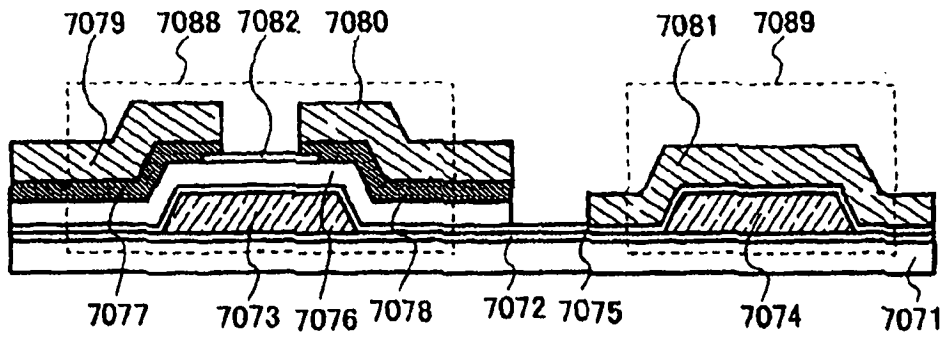


图 18C

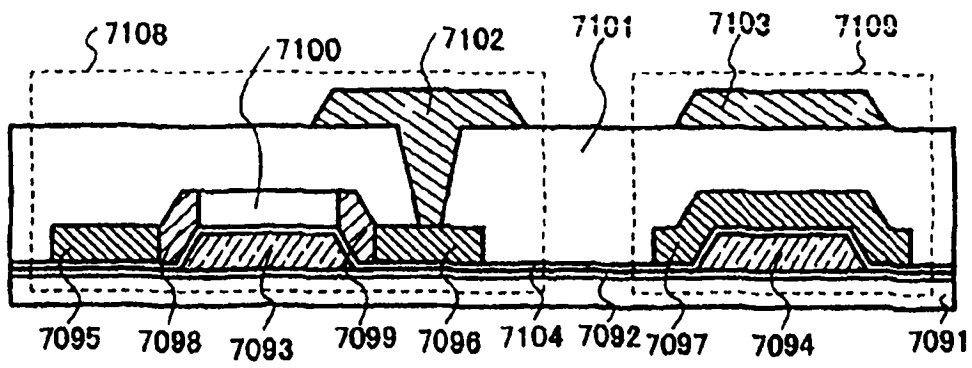


图 18D

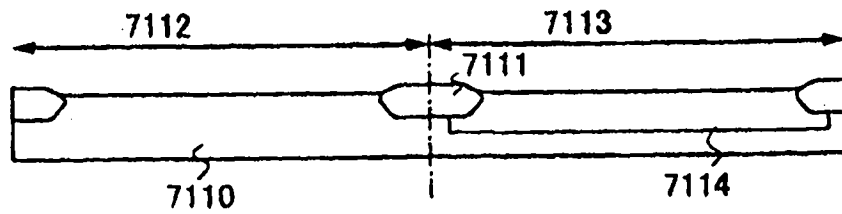


图 19A

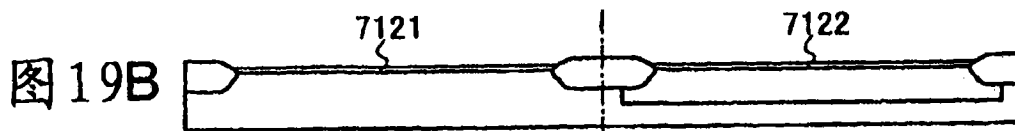


图 19B

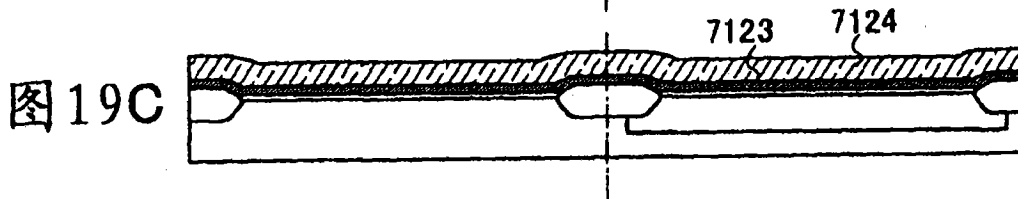


图 19C

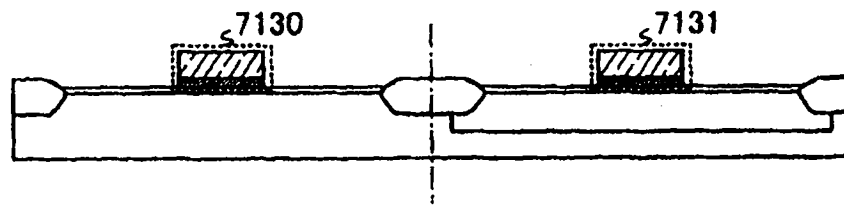


图 19D

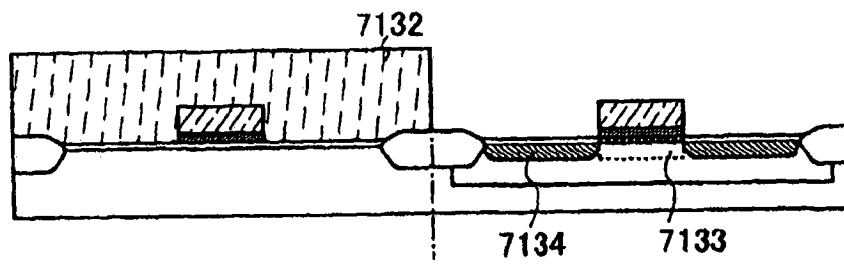
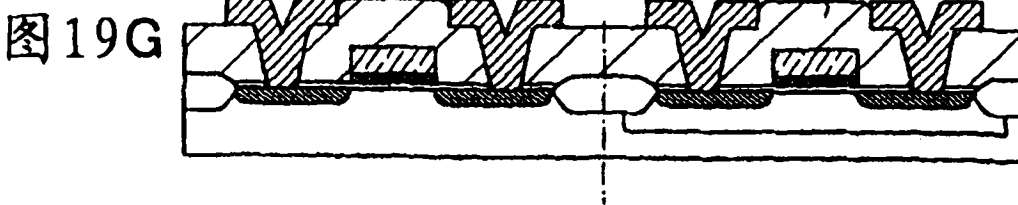
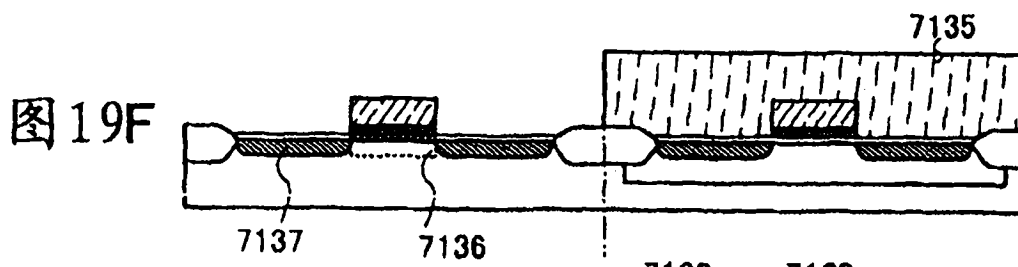


图 19E



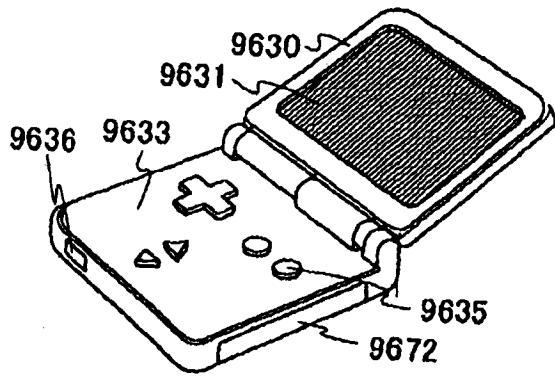


图 20A

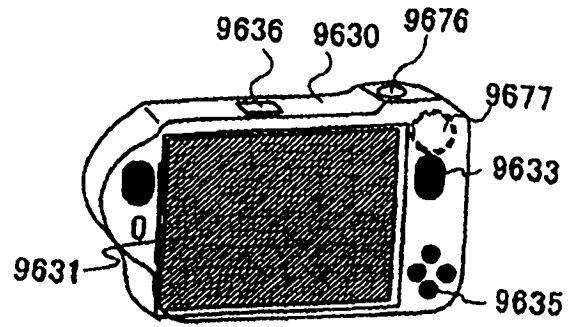


图 20B

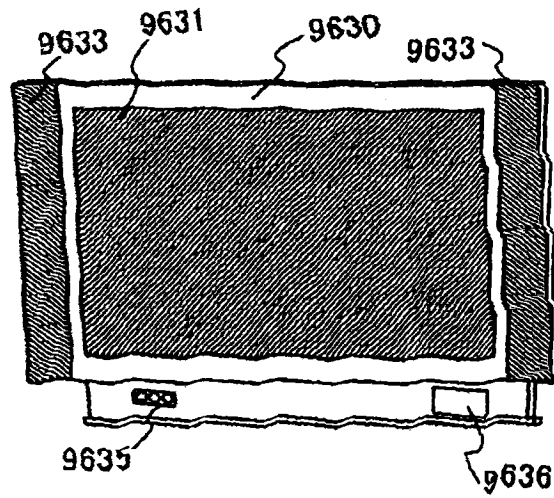


图 20C

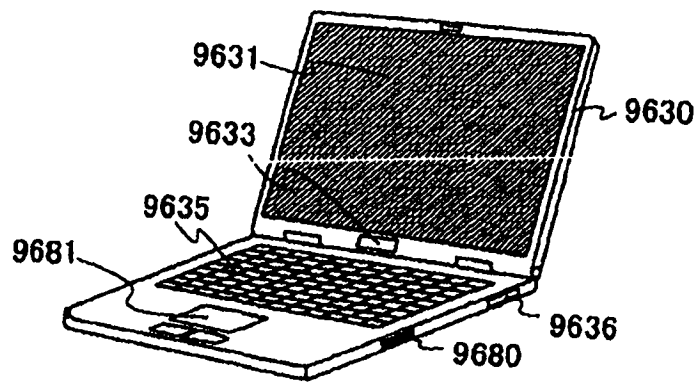


图 20D

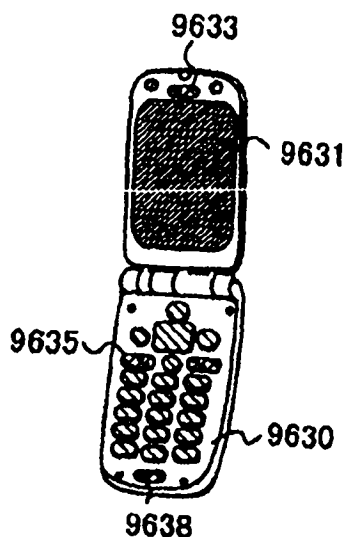


图 20E

附图标记说明

10:第一电路;11:第一布线;12:第二布线;13:第三布线;21:第四布线;22:第五布线;23:第六布线;31:第一液晶元件;32:第二液晶元件;33:第三液晶元件;41:第一子像素;42:第二子像素;43:第三子像素;50:电容器元件;51:电容器元件;52:电容器元件;60:第二电路;71:第六布线;72:第七布线;90:重置电路;101:第一布线;102:第二布线;103:第三布线;1104:第四布线;105:第五布线;106:第六布线;107:第七布线;108:第八布线;109:第九布线;110:第十布线;111:第八布线;121:第一电流控制电路;122:第二电流控制电路;131:第一电流驱动显示元件;132:第二电流驱动显示元件;141:第一阳极线;142:第二阳极线;151:第一阴极线;152:第二阴极线;160:开关;161:开关;162:开关;170:电容器元件;171:电容器元件;180:布线;181:布线;200:显示面板;201:显示部分;202:连接点;203:连接基板;211:第一扫描驱动器;212:第二扫描驱动器;213:第三扫描驱动器;214:第四扫描驱动器;221:数据驱动器;231:外围驱动器电路;232:外围驱动器电路;233:外围驱动器电路;234:外围驱动器电路;121a:电极;121b:电极;121c:电极;122a:电极;122b:电极;122c:电极;7001:晶体管;7002:晶体管;7003:晶体管;7004:晶体管;7005:晶体管;7006:晶体管;7011:基板;7012:绝缘膜;7013:半导体层;7014:半导体层;7015:半导体层;7016:绝缘膜;7017:栅电极;7018:绝缘膜;7019:绝缘膜;7021:侧壁;7022:掩膜;7023:导电膜;7024:绝缘膜;7031:基板;7032:绝缘膜;7033:导电层;7033:导电层;7034:导电层;7035:导电层;7036:半导体层;7037:半导体层;7038:半导体层;7039:绝缘膜;7040:绝缘膜;7041:导电层;7042:导电层;7048:晶体管;7049:电容器元件;7051:基板;7052:绝缘膜;7053:导电层;7054:导电层;7055:绝缘膜;7056:半导体层;7057:半导体层;7058:半导体层;7059:导电层;7060:导电层;7061:导电层;7068:晶体管;7069:电容器元件;7071:基板;7072:绝缘膜;7073:导电层;7074:导电层;7075:绝缘膜;7076:半导体层;7077:半导体层;7078:半导体层;7079:导电层;7080:导电层;7081:导电层;7082:绝缘膜;7088:晶体管;7089:电容器元件;7091:基板;7092:绝缘膜;7093:导电层;7094:导电层;7095:杂质区;7096:杂质区;7097:杂质区;7098:LDD区;

7099 :LDD 区 ;7100 :沟道形成区 ;7101 :绝缘膜 ;7102 :导电层 ;7103 :导电层 ;7104 :绝缘膜 ;7108 :晶体管 ;7109 :电容器元件 ;7110 :半导体基板 ;7111 :绝缘膜 ;7112 :区域 ;7113 :区域 ;7114 :p 阱 ;7121 :绝缘膜 ;7122 :绝缘膜 ;7123 :导电膜 ;7124 :导电膜 ;7130 :栅电极 ;7131 :栅电极 ;7132 :抗蚀掩膜 ;7133 :沟道形成区 ;7134 :杂质区 ;7135 :抗蚀掩膜 ;7136 :沟道形成区 ;7137 :杂质区 ;7138 :绝缘膜 ;7139 :布线 ;9630 :外壳 ;9631 :显示部分 ;9633 :扬声器 ;9635 :操作键 ;9636 :连接线端 ;9638 :麦克风 ;9672 :记录媒体读取部分 ;9676 :快门按钮 ;9677 :图像接收部分 ;9680 :外部连接端口 ;以及 9681 :指向装置。

专利名称(译)	液晶显示器件和电子器件		
公开(公告)号	CN101878502A	公开(公告)日	2010-11-03
申请号	CN200880118252.7	申请日	2008-11-19
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社半导体能源研究所		
当前申请(专利权)人(译)	株式会社半导体能源研究所		
[标]发明人	吉田泰则		
发明人	吉田泰则		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G2300/0443 G09G3/207 G09G3/3648 G09G3/3233 G09G2300/0447 G09G3/3607		
代理人(译)	秦晨		
优先权	2007308858 2007-11-29 JP		
其他公开文献	CN101878502B		
外部链接	Espacenet SIPO		

摘要(译)

由于显示器件(200)使用包括子像素(41)-(43)的像素，在没有增加功率消耗的情况下通过驱动子像素来提供具有改进的视角和运动图像显示质量的显示器件。本发明提供了能够通过多个开关(160)-(162)来改变导电状态的电路(10)、(60)，并且相互传输在多个子像素和电容器元件(50)-(52)中的电荷，使得在没有施加多倍的外部电压的情况下将所期望的电压施加于多个子像素。而且，根据电荷的迁移来提供每个子像素显示黑色的时段。

