



(12) 发明专利

(10) 授权公告号 CN 101458907 B

(45) 授权公告日 2012. 10. 24

(21) 申请号 200810183892. 8

JP 2006106574 A, 2006. 04. 20, 全文.

(22) 申请日 2008. 12. 15

EP 1618552 A1, 2006. 01. 25, 全文.

(30) 优先权数据

审查员 李军

2007-322401 2007. 12. 13 JP

(73) 专利权人 瑞萨电子株式会社

地址 日本神奈川

(72) 发明人 梅田谦吾

(74) 专利代理机构 中原信达知识产权代理有限

责任公司 11219

代理人 孙志湧 穆德骏

(51) Int. Cl.

G09G 3/36 (2006. 01)

(56) 对比文件

CN 1979311 A, 2007. 06. 13, 全文.

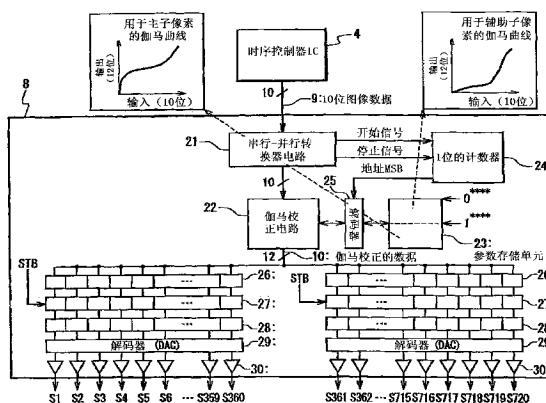
权利要求书 3 页 说明书 9 页 附图 10 页

(54) 发明名称

液晶显示装置, 数据驱动器 IC 和驱动液晶显示面板的方法

(57) 摘要

本发明提供一种用于驱动液晶显示面板的装置和方法。该显示装置设有液晶显示面板和驱动液晶显示面板的数据驱动器 IC。液晶显示面板设有栅极线、第一和第二数据线和像素, 该像素包括连接至栅极线和第一数据线的第一子像素和连接至栅极线和第二数据线的第二子像素。数据驱动器 IC 设有伽马校正电路和驱动电路。伽马校正电路通过根据第一伽马曲线对外部接收的图像数据执行伽马校正来生成第一伽马校正的数据, 并通过根据第二伽马曲线对图像数据执行伽马校正来生成第二伽马校正的数据。驱动电路响应于第一伽马校正的数据驱动第一数据线并响应于第二伽马校正的数据驱动第二数据线。



1. 一种液晶显示装置,包括:
液晶显示面板 ;和
数据驱动器 IC,该数据驱动器 IC 驱动所述液晶显示面板,
其中,所述液晶显示面板包括:
栅极线 ;
第一和第二数据线 ;和
像素,该像素包括连接至所述栅极线和所述第一数据线的第子像素以及连接至所述栅极线和所述第二数据线的第二子像素,
其中,所述数据驱动器 IC 包括:
伽马校正电路,该伽马校正电路通过根据第一伽马曲线对外部接收的图像数据执行伽马校正来生成第一伽马校正的数据,并且通过根据第二伽马曲线对所述图像数据执行伽马校正来生成第二伽马校正的数据 ;和
驱动电路,该驱动电路响应于所述第一伽马校正的数据驱动所述第一数据线并且响应于所述第二伽马校正的数据驱动所述第二数据线。
2. 根据权利要求 1 所述的液晶显示装置,其中,所述伽马校正电路包括:
参数存储单元,该参数存储单元存储与所述第一伽马曲线相关联的第一计算参数和与所述第二伽马曲线相关联的第二计算参数 ;
计数器,该计数器与所述图像数据的接收同步地操作 ;
解码器,该解码器用于响应于所述图像数据和从所述计数器接收的计数值来选择所述参数存储单元的地址 ;和
伽马校正电路,该伽马校正电路生成所述第一伽马校正的数据和所述第二伽马校正的数据,
其中,当所述计数值为第一值时,所述解码器选择所述参数存储单元的其中存储所述第一计算参数的地址,并且所述伽马校正电路通过使用所述选择的第一计算参数执行近似伽马校正计算来生成所述第一伽马校正的数据,并且
其中,当所述计数值为第二值时,所述解码器选择所述参数存储单元的其中存储所述第二计算参数的地址,并且所述伽马校正电路通过使用所述选择的第二计算参数执行近似伽马校正计算来生成所述第二伽马校正的数据。
3. 根据权利要求 1 所述的液晶显示装置,其中,所述伽马校正电路包括:
参数存储单元,该参数存储单元存储与所述第一伽马曲线相关联的第一查找表和与所述第二伽马曲线相关联的第二查找表 ;
计数器,该计数器与所述图像数据的接收同步地操作 ;
解码器,该解码器用于响应于所述图像数据和从所述计数器接收的计数值选择所述参数存储单元的地址 ;和
伽马校正电路,该伽马校正电路生成所述第一伽马校正的数据和所述第二伽马校正的数据,
其中,当所述计数值为第一值时,所述解码器选择所述参数存储单元的其中存储所述第一查找表的地址,并且所述伽马校正电路通过使用所述选择的第一查找表执行近似伽马校正计算来生成所述第一伽马校正的数据,并且

其中,当所述计数值为第二值时,所述解码器选择所述参数存储单元的其中存储所述第二查找表的地址,并且所述伽马校正电路通过使用所述选择的第二查找表执行近似伽马校正计算来生成所述第二伽马校正的数据。

4. 一种用于驱动液晶显示面板的数据驱动器 IC,所述液晶显示面板包括栅极线、第一和第二数据线以及像素,所述像素包括连接至所述栅极线和所述第一数据线的第一子像素以及连接至所述栅极线和所述第二数据线的第二子像素,所述驱动器 IC 包括:

伽马校正电路,该伽马校正电路通过根据第一伽马曲线对外部接收的图像数据执行伽马校正来生成第一伽马校正的数据,并且通过根据第二伽马曲线对所述图像数据执行伽马校正来生成第二伽马校正的数据;和

驱动电路,该驱动电路响应于所述第一伽马校正的数据驱动所述第一数据线并且响应于所述第二伽马校正的数据驱动所述第二数据线。

5. 根据权利要求 4 所述的数据驱动器 IC,其中,所述伽马校正电路包括:

参数存储单元,该参数存储单元存储与所述第一伽马曲线相关联的第一计算参数和与所述第二伽马曲线相关联的第二计算参数;

计数器,该计数器与所述图像数据的接收同步地操作;

解码器,该解码器用于响应于所述图像数据和从所述计数器接收的计数值选择所述参数存储单元的地址;和

伽马校正电路,该伽马校正电路生成所述第一伽马校正的数据和所述第二伽马校正的数据,

其中,当所述计数值为第一值时,所述解码器选择所述参数存储单元的其中存储所述第一计算参数的地址,并且所述伽马校正电路通过使用所述选择的第一计算参数执行近似伽马校正计算来生成所述第一伽马校正的数据,并且

其中,当所述计数值为第二值时,所述解码器选择所述参数存储单元的其中存储所述第二计算参数的地址,并且所述伽马校正电路通过使用所述选择的第二计算参数执行近似伽马校正计算来生成所述第二伽马校正的数据。

6. 根据权利要求 4 所述的数据驱动器 IC,其中,所述伽马校正电路包括:

参数存储单元,该参数存储单元存储与所述第一伽马曲线相关联的第一查找表和与所述第二伽马曲线相关联的第二查找表;

计数器,该计数器与所述图像数据的接收同步地操作;

解码器,该解码器用于响应于所述图像数据和从所述计数器接收的计数值选择所述参数存储单元的地址;和

伽马校正电路,该伽马校正电路生成所述第一伽马校正的数据和所述第二伽马校正的数据,

其中,当所述计数值为第一值时,所述解码器选择所述参数存储单元的其中存储所述第一查找表的地址,并且所述伽马校正电路通过使用所述选择的第一查找表执行近似伽马校正计算来生成所述第一伽马校正的数据,并且

其中,当所述计数值为第二值时,所述解码器选择所述参数存储单元的其中存储所述第二查找表的地址,并且所述伽马校正电路通过使用所述选择的第二查找表执行近似伽马校正计算来生成所述第二伽马校正的数据。

7. 一种用于驱动液晶显示面板的方法,所述液晶显示面板包括栅极线、第一和第二数据线以及像素,所述像素包括连接至所述栅极线和所述第一数据线的第1子像素以及连接至所述栅极线和所述第二数据线的第2子像素,所述方法包括:

将图像数据外部供给到数据驱动器 IC;

由所述数据驱动器 IC 通过根据第一伽马曲线对所述图像数据执行伽马校正来生成第一伽马校正的数据;

由所述数据驱动器 IC 通过根据第二伽马曲线对所述图像数据执行伽马校正来生成第二伽马校正的数据;

响应于所述第一伽马校正的数据驱动所述第一数据线;并且

响应于所述第二伽马校正的数据驱动所述第二数据线。

液晶显示装置,数据驱动器 IC 和驱动液晶显示面板的方法

技术领域

[0001] 本发明涉及液晶显示,更具体地,涉及一种液晶显示面板的驱动技术,在该液晶显示面板中每个像素包括多个子像素。

[0002] 背景技术

[0003] 视角是液晶显示装置的重大问题之一,并因此已经提出了用于改善视角的各种技术。一种已知的用于改善视角的技术是利用两个或者更多个子像素组成一个像素并用不同的驱动电压驱动子像素。典型地,每个像素由两个子像素组成。用不同的驱动电压驱动在同一像素中的子像素允许在不同的方向上配向子像素内的液晶分子。当斜着浏览图像时,这样的驱动技术允许校正和最小化伽马曲线的扭曲。Sang Soo Kim 在题为“The World’s Largest(82-in.) TFT-LCD” SID 05 DIGEST, 2005, pp. 1842-1847 的一文中公开了这样的技术。

[0004] 该文献公开了一种双数据线结构,在该双数据线结构中,液晶显示面板中的每个像素由两个子像素组成。图 1 是示出采用双数据线结构的液晶显示面板的典型构造的概念图。在采用双数据线结构的液晶显示面板中,每个像素由两个子像素组成,并且沿着每条像素线安排两条数据线。将成对的数据线中的一条连接至每个对应的像素中的两个子像素中的一个,并且将另一条连接至两个子像素中的另一个。将一个像素中的两个子像素连接至同一栅极线。

[0005] 更具体地,每个点 101 包括三个像素:R 像素 102、G 像素 103 和 B 像素 104。R 像素 102 每个均由两个 R 子像素 102A 和 102B 组成,并且沿着 R 像素 102 的每列设置两条数据线 $R_i(A)$ 、 $R_i(B)$;R 子像素 102A 被连接至数据线 $R_i(A)$,并且 R 子像素 102B 被连接至数据线 $R_i(B)$ 。同一 R 像素 102 中的 R 子像素 102A 和 102B 被连接至同一栅极线。G 像素 103 和 B 像素 104 每一个都被类似地构造。G 像素 103 每一个都由两个 G 子像素 103A 和 103B 组成,并且沿着 G 像素 103 的每列设置两条数据线 $G_i(A)$ 和 $G_i(B)$ 。相应地,B 像素 104 每个均由两个 B 子像素 104A 和 104B 组成,并且沿着 B 像素 104 的每列设置两条数据线 $B_i(A)$ 和 $B_i(B)$ 。

[0006] 如图 2 中所示,每个子像素包括 TFT(薄膜晶体管)、在公共电极 VCOM 和像素电极之间形成的液晶电容器以及在公共电极 VCOM 和保留电极(retaining electrode)之间形成的保持电容器(retention capacitor)。例如,R 子像素 102A 包括 TFT 105A、液晶电容器 106A 以及保持电容器 107A,并且 R 子像素 102B 包括 TFT 105B、液晶电容器 106B 以及保持电容器 107B。类似地构造其它子像素。

[0007] 当某栅极线 G_i 被选择时,用从数据线 $R_i(A)$ 供给的驱动电压驱动连接至栅极线 G_i 的 R 子像素 102A,并且用从数据线 $R_i(B)$ 供给的驱动电压驱动连接至栅极线 G_i 的 R 子像素 102B。对于 G 像素 103 和 B 像素 104,同样如此。当某栅极线 G_i 被选择时,分别用从数据线 $G_i(A)$ 和 $B_i(A)$ 供给的驱动电压驱动连接至栅极线 G_i 的 G 子像素 103A 和 B 子像素 104A,并且分别用从数据线 $G_i(B)$ 和 $B_i(B)$ 供给的驱动电压驱动均连接至栅极线 G_i 的 G 子像素 103B 和 B 子像素 104B。

[0008] 在具有图 1 和图 2 中所示的构造的液晶显示面板中,对于图像数据的相同值用不同的驱动电压驱动两个子像素。换言之,根据不同的伽马曲线驱动每个像素中的两个子像素。因此,用于驱动两个子像素的驱动电压的产生要求根据不同伽马曲线的伽马校正。为了提供根据不同伽马曲线的伽马校正,图 1 和图 2 中所示的液晶显示装置采用了特殊的驱动方法,该方法没有普遍用于普通液晶显示装置中。

[0009] 日本专利申请特开 JP-P2007-226242A 公开了驱动图 1 和图 2 中所示的构造的液晶显示面板的技术。图 3 是示出在该日本专利申请中公开的液晶显示装置 100 的构造的框图。液晶显示装置 100 设有如图 1 和图 2 中构造的液晶面板 110、存储单元 120、时序控制器 130、栅极驱动器 140 和数据驱动器 150。因为液晶显示被构造有时序控制器 IC(集成电路)、栅极驱动器 IC 和数据驱动器 IC 的结构是液晶显示的一种普通结构,所以本领域的技术人员应了解时序控制器 130、栅极驱动器 140 和数据驱动器 150 分别对应于时序控制器 IC、栅极驱动器 IC 和数据驱动器 IC。存储单元 120 包括:第一存储部分 122,该部分包括描述用于“高像素”(即,R 子像素 102A、G 子像素 103A 和 B 子像素 104A)的伽马曲线的 LUT;和第二存储部分 124,该部分包括描述用于“低像素”(即,R 子像素 102B、G 子像素 103B 和 B 子像素 104B)的伽马曲线的 LUT。第一和第二存储部分 122 和 124 每个均设有用于红(R)、绿(G)和蓝(B)色的不同的 LUT。

[0010] 液晶显示装置 100 如下地操作:时序控制器 130 使用存储在第一存储部分 122 中的 LUT 从图像信号 R、G 和 B 生成第一图像数据 RH、GH 和 BH,并还使用存储在第二存储部分 124 中的 LUT 从图像信号 R、G 和 B 生成第二图像数据 RL、GL 和 BL。时序控制器 130 将第一图像数据 RH、GH 和 BH 以及第二图像数据 RL、GL 和 BL 传输至数据驱动器 150。数据驱动器 150 响应于第一图像数据 RH、GH 和 BH 而驱动“高像素”,并响应于图像数据 RL、GL 和 BL 而驱动“低像素”。

[0011] 图 3 的液晶显示装置 100 的一个缺点是增大了到数据驱动器 150(或者数据驱动器 IC)的数据传输量。图 3 中所示的液晶显示装置 100 要求为每个像素传输两个图像数据片段(即:第一和第二图像数据)。图 3 中所示的液晶显示装置 100 要求在传输第一和第二图像数据时增加位宽。例如,对于图像信号 R、G 和 B 都是 10 位数据的情况,第一图像数据 RH、GH 和 BH 和第二图像数据 RL、GL 和 BL 的位宽必须大于 10 位(例如:12 位),用于对图像信号 R、G 和 B 执行伽马校正。因此,液晶显示装置 100 不希望有地要求将增加的量的数据传输到数据驱动器 150。这要求增加的数据传输率来传输每个水平周期内增加量的数据,标准使用中标准化其长度。数据传输率的增加是不可取的,因为这会增加数据错误率。

发明内容

[0012] 在本发明的一方面中,液晶显示装置设有液晶显示面板和驱动液晶显示面板的数据驱动器 IC。液晶显示面板设有栅极线、第一和第二数据线和像素,所述像素包括连接至栅极线和第一数据线的第 一子像素以及连接至栅极线和第二数据线的第二子像素。数据驱动器 IC 设有伽马校正电路和驱动电路。伽马校正电路通过根据第一伽马曲线对外部接收到的图像数据执行伽马校正生成第一伽马校正的数据,并通过根据第二伽马曲线对图像数据执行伽马校正生成第二伽马校正的数据。驱动电路响应于第一伽马校正的数据驱动第一数据线并且响应于第二伽马校正的数据驱动第二数据线。

[0013] 这样的结构有效地减少了到用于驱动液晶显示面板的数据驱动器 IC 的数据传输量,在液晶显示面板中每个像素包括多个子像素。

附图说明

[0014] 根据下面结合附图对某些优选实施例的详细说明,本发明的上述和其它的目标、优点和特征将是显而易见的,其中:

[0015] 图 1 是示出每个像素由两个子像素组成的液晶显示面板的典型构造的概念图;

[0016] 图 2 是示出每个像素由两个子像素组成的传统液晶显示面板的构造的电路图;

[0017] 图 3 是示出传统液晶显示的构造的框图;

[0018] 图 4 是示出本发明的第一实施例的液晶显示装置的示例性构造的框图;

[0019] 图 5 是示出第一实施例的数据驱动器 IC 的示例性构造的框图;

[0020] 图 6 是示出第一实施例中数据驱动器 IC 的示例性操作的时序图;

[0021] 图 7 是示出第二实施例的数据驱动器 IC 的示例性构造的框图;

[0022] 图 8 是示出第二实施例中数据驱动器 IC 的示例性操作的时序图;

[0023] 图 9 是示出第三实施例的数据驱动器 IC 的示例性构造的框图;和

[0024] 图 10 是示出第三实施例中数据驱动器 IC 的示例性操作的时序图。

具体实施方式

[0025] 将在这里参照说明性实施例描述本发明。该领域中的技术人员将会认识到使用本发明的教导可以完成许多替代实施例,并且本发明不限于为解释性目的而示出的实施例。

[0026] (第一实施例)

[0027] 图 4 是示出本发明的第一实施例的液晶显示 1 的示例性构造的框图。液晶显示 1 设有液晶显示面板 2、在基板 3 上设置的时序控制器 4、在基板 5 上设置的栅极驱动器 IC 6 和在基板 7 上设置的数据驱动器 IC8。

[0028] 液晶显示面板 2 设置有栅极线 G1、G2、……、数据线 D1、D2、D3、D4、……以及在栅极线和数据线的交叉点上设置的像素 11。构造本实施例的液晶显示面板 2,使得每个像素 11 包括两个子像素:主子像素 12A 和辅助子像素 12B。沿着像素 11 的每列设置两条数据线。沿着像素 11 的最左边的列设置数据线 D1 和 D2,沿着像素 11 的次最左边的列设置数据线 D3 和 D4,并且沿着像素 11 的第三最左边的列设置数据线 D5 和 D6。将主子像素 12A 连接至奇数编号的数据线 $D(2i-1)$,辅助子像素 12B 连接至偶数编号的数据线 $D(2i)$ 。同一像素 11 内的主子像素 12A 和辅助子像素 12B 被共同连接至同一栅极线。例如,在像素 11 的最上边的线中设置的主子像素 12A 和辅助子像素 12B 被共同连接至栅极线 G1。在本实施例中,可以将沿着某栅极线排列的像素 11 称为一条水平线上的像素 11。

[0029] 主子像素 12A 每个均设置有像素电极 13A 和 TFT 14A,而辅助子像素 12B 每个均设置有像素电极 13B 和 TFT 14B。TFT 14A 设置在像素电极 13A 和相应的奇数编号的数据线 $S(2i-1)$ 之间,而 TFT 14B 设置在像素电极 13B 和相应的偶数编号的数据线 $S(2i)$ 之间。在同一像素 11 的主子像素 12A 和辅助子像素 12B 中设置的 TFT 14A 和 14B 的栅极被连接至同一栅极线。尽管在图 4 中仅部分地示出液晶显示面板 2 的构造,但是技术人员会理解类似地构造整个液晶显示面板 2。

[0030] 时序控制器 IC 4 串行地将图像数据 9 传输至各数据驱动器 IC 8。在本实施例中, 图像数据 9 是利用十位表示每个像素的灰阶度的十位数据。应注意, 不同于图 3 中所示的液晶显示装置, 在进行伽马校正之前将图像数据 9 从时序控制器 IC 4 传输到数据驱动器 IC 8。另外, 时序控制器 IC 4 通过将时序控制信号(未示出)供应到数据驱动器 IC 8 和栅极驱动器 IC 6 而提供数据驱动器 IC 8 和栅极驱动器 IC 6 的时序控制。

[0031] 栅极驱动器 IC 6 接下来驱动液晶显示面板 2 的栅极线 G_i 。

[0032] 将数据线 D_i 连接至各数据驱动器 IC 8 的源输出 S_i , 数据驱动器 IC 8 响应于图像数据 9 而驱动液晶显示面板 2 的数据线 D_i 。具体地, 各数据驱动器 IC 8 通过从奇数编号的源输出 $S(2i-1)$ 输出驱动电压驱动连接至奇数编号的数据线 $D(2i-1)$ 的主子像素 12A, 并且通过从偶数编号的源输出 $S(2i)$ 输出驱动电压驱动连接至偶数编号的数据线 $D(2i)$ 的辅助子像素 12B。

[0033] 构造本实施例的各数据驱动器 IC 8, 以根据不同伽马曲线对每个像素 11 内的主子像素 12A 和辅助子像素 12B 执行伽马校正。即, 数据驱动器 IC 8 依赖于通过根据第一伽马曲线(下文中, 称其为伽马曲线“A”)对相应的图像数据 9 进行伽马校正生成的数据来驱动目标像素内的主子像素 12A, 而依赖于通过根据第二伽马曲线(下文中, 称其为伽马曲线“B”)对相应的图像数据 9 进行伽马校正生成的数据来驱动目标像素内的辅助子像素 12B。应注意, 不同于图 3 中所示的液晶显示装置 100, 在数据驱动器 IC 8 内执行伽马校正。

[0034] 图 5 是示出数据驱动器 IC 8 的示例性构造的示意图。在图 5 中, 示出了对于下述情况的数据驱动器 IC 8 的示例性构造: 其中每个数据驱动器 IC 8 设置有 720 个源输出 S_1 至 S_{720} ; 每个数据驱动器 IC 8 在每个水平周期中驱动 360 个像素 11。数据驱动器 IC 8 设置有串行-并行转换器电路 21、伽马校正电路 22、参数存储单元 23、1 位的计数器 24、解码器 25、12 位的锁存电路 26、27、电平转换器 28、12 位的解码器 29 和放大器电路 30。锁存电路 26、27、电平转换器 28 和解码器 29 的数目等于每个数据驱动器 IC 8 的源输出的数目。在图 5 的构造中, 为每个数据驱动器 IC 8 提供 720 个源输出 S_1 至 S_{720} , 因此, 锁存电路 26、27、电平转换器 28、解码器 29 和放大器电路 30 的数目都是 720。

[0035] 串行-并行转换器电路 21 对串行传输的图像数据 9 进行串行-并行转换, 并且将串行-并行转换后的图像数据 9 供给到伽马校正电路 22。

[0036] 伽马校正电路 22、参数存储单元 23、1 位的计数器 24 和解码器 25 组成伽马校正电路, 用于通过对图像数据 9 进行伽马校正来生成伽马校正的数据 10。在本实施例中, 伽马校正的数据 10 是 12 位的数据, 而图像数据 9 是 10 位的数据。

[0037] 具体地, 参数存储单元 23 存储下述计算参数, 即用于根据伽马曲线“A”通过近似计算执行伽马校正(即, 对主子像素 12A 执行的伽马校正)的计算参数, 和用于根据伽马曲线“B”通过近似计算执行伽马校正(即, 对辅助子像素 12B 执行的伽马校正)的计算参数。应注意, 计算参数是用于确定近似公式的数据, 该近似公式用于从图像数据 9 的灰阶值计算伽马校正的数据 10 的灰阶值。例如, 近似公式中包括的未确定的系数可以作为计算参数存储在参数存储单元 23 中。用于根据伽马曲线“A”执行近似计算的计算参数被存储在参数存储单元 23 中其最高有效位为“1”的地址中, 并且用于根据伽马曲线“B”执行近似计算的计算参数被存储在其最高有效位为“0”的地址中。

[0038] 计数器 24 包括一位计数值, 该值指定对参数存储单元 23 的访问是要对伽马曲线

“A”的计算参数进行还是要对伽马曲线“B”的计算参数进行。具体地,将计数器 24 的计数值作为参数存储单元 23 的目的地址的最高有效位提供给解码器 25,从而指示所述访问是对伽马曲线“A”的计算参数进行的还是对伽马曲线“B”的计算参数进行的。具体地,当开始信号有效时,计数器 24 开始以接收用于每个像素的图像数据 9 时的频率两倍的频率在“0”和“1”之间切换计数值。计数值被供给到解码器 25,以指示参数存储单元 23 的地址的最高有效位。当停止信号有效时,计数器 24 停止切换计数值,并且然后被复位。

[0039] 解码器 25 从伽马校正电路 22 接收图像数据 9,并选择参数存储单元 23 的目的地址,将从计数器 24 接收的计数值确认为目的地址的最高有效位,并且将从伽马校正电路 22 接收的图像数据 9 确认为目的地址的较低位。

[0040] 伽马校正电路 22 通过使用从参数存储单元 23 的所选择的目的地址接收的计算参数,对图像数据 9 执行近似伽马校正计算,来生成伽马校正的数据 10。将生成的伽马校正的数据 10 供给到锁存电路 26。如后面所述,伽马校正电路 22 交替地输出根据对应于主子像素 12A 的伽马曲线“A”校正的伽马校正的数据 10 和根据对应于辅助子像素 12B 的伽马曲线“B”校正的伽马校正的数据 10。

[0041] 锁存电路 26、27、电平转换器 28、解码器 29 和放大器电路 30 作为驱动电路运行,所述驱动电路响应于伽马校正的数据 10 驱动连接至源输出 S1 至 S720 的数据线 D1 至 D720。

[0042] 具体地,锁存电路 26 顺序地接收从伽马校正电路 22 传输的伽马校正的数据 10。锁存电路 26 被构造为顺序地从左至右接收伽马校正的数据 10。因此,被第奇数个传输的伽马校正的数据 10 被存储在奇数编号的锁存电路 26 中,并且被第偶数个传输的伽马校正的数据 10 被存储在偶数编号的锁存器电路 26 中。换言之,用对应于主子像素 12A 的伽马曲线校正的伽马校正的数据 10 被存储在与奇数编号的源输出 $S(2i-1)$ 关联的锁存电路 26 中,并且用对应于辅助子像素 12B 的伽马曲线校正的伽马校正的数据 10 被存储在与偶数编号的源输出 $S(2i)$ 相关联的锁存电路 26 中。

[0043] 锁存电路 27 响应于选通信号 STB 的有效同时锁存存储在锁存电路 26 中伽马校正的数据 10。锁存电路 27 通过电平转换器 28 将锁存的伽马校正的数据 10 传输至解码器 29。解码器 29 对从锁存电路 27 接收的伽马校正的数据 10 执行 D/A 转换,以生成与由伽马校正的数据 10 指示的灰阶值对应的模拟电压信号。放大器电路 30 通过从源输出 S1 至 S720 输出驱动电压来驱动数据线 D1 至 D720,所述源输出 S1 至 S720 具有与从解码器 29 接收的模拟电压信号的电压电平相对应的电压电平;驱动电压的电压电平与由解码器 29 产生的相应的模拟电压信号的电压电平基本相同。

[0044] 图 6 是示出本实施例的液晶显示 1 的示例性操作的时序图。接下来,与感兴趣的水平线 (horizontal line of interest) 中的各像素 11 对应的图像数据 9 分别用符号 D(ORG1) 至 D(ORG360) 表示。通过用对应于主子像素 12A 的伽马曲线“A”对图像数据 D(ORGK) 执行伽马校正生成伽马校正的数据 10 用符号 D(GAK) 表示。相应地,通过用对应于辅助子像素 12B 的伽马曲线“B”对图像数据 D(ORGK) 执行伽马校正获得的伽马校正的数据 10 用符号 D(GBK) 表示。

[0045] 在本实施例中,在每个水平周期中将与一条水平线中的像素 11 相对应的 360 个图像数据 D(ORG1) 至 D(ORG360) 传输到数据驱动器 IC 8。在传输图像数据 D(ORG1) 至 D(ORG360) 之前,使开始信号有效从而开始计数器 24 的操作。接着,当传输第一图像数据

D(ORG1) 时,将计数器 24 的输出设为“1”。这使得地址的最高有效位被设为“1”,允许访问参数存储单元 23 中伽马曲线“A”的计算参数。此外,解码器 25 接收图像数据 D(ORG1),并选择与图像数据 D(ORG1) 的灰阶值对应的地址。伽马校正电路 22 从所选择的地址获得伽马曲线“A”的计算参数,并使用所获得的计算参数和图像数据 D(ORG1) 执行近似伽马校正操作从而生成与图像数据 D(ORG1) 对应的伽马校正的数据 D(GA1)。从伽马校正电路 22 输出的伽马校正的数据 D(GA1) 被存储在与源输出 S1 对应的锁存电路 26 中。

[0046] 接着,将计数器 24 的输出设为“0”。这使得地址的最高有效位被设为“0”,允许访问参数存储单元 23 中伽马曲线“B”的计算参数。解码器 25 选择与图像数据 D(ORG1) 的灰阶值对应的地址。伽马校正电路 22 获得所选择的伽马曲线“B”的计算参数,并使用所获得的伽马曲线“B”的计算参数和图像数据 D(ORG1) 执行近似操作,以输出与图像数据 D(ORG1) 对应的伽马校正的数据 D(GB1)。从伽马校正电路 22 输出的伽马校正的数据 (GB1) 被存储在与源输出 S2 对应的锁存电路 26 中。

[0047] 用相同的方式对图像数据 D(ORG2) 至 D(ORG360) 执行伽马校正。这导致伽马校正的数据 D(GAi) 被存储在与奇数编号的源输出 S(2i-1) 对应的锁存电路 26 中,并且伽马校正的数据 D(GBi) 被存储在与偶数编号的源输出 S(2i) 对应的锁存电路 26 中。

[0048] 当选通信号 STB 在下一水平周期的消隐周期被上拉到高电平时,在前一水平周期中锁存电路 26 中准备的伽马校正的数据 D(GA1)、D(GB1)、D(GA2)、D(GB2)、……、D(GA360) 和 D(GB360) 被传输到锁存电路 27。这允许将伽马校正的数据 D(GAi) 存储在与奇数编号的源输出 S(2i-1) 对应的锁存电路 27 中,并且将伽马校正的数据 D(GBi) 存储在与偶数编号的源输出 S(2i) 对应的锁存电路 27 中。

[0049] 然后,响应于被传输到锁存电路 27 的伽马校正的数据 D(GA1)、D(GB1)、D(GA2)、D(GB2)、……、D(GA360) 和 D(GB360) 驱动源输出 S1 至 S720。结果,响应于通过用伽马曲线“A”的伽马校正生成的伽马校正的数据 D(GA1) 至 D(GA360) 驱动主子像素 12A,并且响应于通过用伽马曲线“B”的伽马校正生成的伽马校正的数据 D(GB1) 至 D(GB360) 驱动辅助子像素 12B。应注意,通过奇数编号的数据线 D(2i-1) 将主子像素 12A 连接至奇数编号的源输出 S(2i-1),并且通过偶数编号的数据线 D(2i) 将辅助子像素 12B 连接至偶数编号的源输出 S(2i)。

[0050] 本实施例的液晶显示 1 的一个优点是减少到数据驱动器 IC 8 的数据传输量,这是由下述构造导致的:即在数据驱动器 IC 8 中执行伽马校正。在图 3 所示的液晶显示装置 100 中,对于下述情况每像素的数据传输量是 24 位:图像信号 R、G 和 B 每个都是 10 位数据,并且通过伽马校正产生的第一图像数据 RH、GH 和 BH 以及第二图像数据 RL、GL 和 BL 每个都是 12 位数据。在该情况下,当通过每个都具有 720 个通道的八个数据驱动器 IC 驱动液晶显示面板时,要求数据传输率为 668Mbps。另一方面,至于本实施例的液晶显示 1,对于图像数据 9 为 10 位数据的情况下,一个像素所要求的数据传输量为 10 位。在该情况下,对于通过每个都具有 720 个通道的八个数据驱动器 IC 驱动液晶显示面板的情况下,仅要求数据传输率为 278Mbps。如所述的,本实施例的液晶显示装置 1 有效地减少了到数据驱动器 IC 8 的数据传输量,并从而允许减少将图像数据传输到数据驱动器 IC 8 所要求的数据传输率。

[0051] 应注意,为了便于理解,在本实施例的上述描述中没有提及各像素 11 的颜色。在商业上使用的液晶显示面板中,像素 11 可以包括红色像素 (R 像素)、绿色像素 (G 像素) 和

蓝色像素 (B 像素)。在该情况下,优选的是,基于感兴趣的像素的颜色,在伽马校正中使用不同的伽马曲线。本领域的技术人员应理解通过在参数存储单元 23 中准备以下六组计算参数,很容易地实现这样的改变:

- [0052] (1) 与用于 R 像素内的主子像素的伽马曲线相关联的计算参数;
- [0053] (2) 与用于 R 像素内的辅助子像素的伽马曲线相关联的计算参数;
- [0054] (3) 与用于 G 像素内的主子像素的伽马曲线相关联的计算参数;
- [0055] (4) 与用于 G 像素内的辅助子像素的伽马曲线相关联的计算参数;
- [0056] (5) 与用于 B 像素的主子像素的伽马曲线相关联的计算参数;
- [0057] (6) 与 B 像素的辅助子像素的伽马曲线相关联的计算参数,并且通过根据各个感兴趣的像素 11 的颜色对参数存储单元 23 进行寻址。

[0058] 尽管参数存储单元 23 在上述的本实施例中描述为存储用于执行近似伽马校正操作的计算参数,但是可以代替地将与伽马曲线相关联的 LUT(查找表)存储在存储单元 23 中。在该情况下,伽马校正电路 22 执行表查找以从对应于相关联的伽马曲线的 LUT 获得与图像数据对应的伽马校正的数据,并输出所获得的伽马校正的数据。

[0059] (第二实施例)

[0060] 图 7 是示出本发明的第二实施例的液晶显示 1 的数据驱动器 IC 8 的示例性构造的框图。第二实施例的数据驱动器 IC 8 的构造几乎与第一实施例的相类似。不同之处如下:首先,用参数存储单元 23A 和参数存储单元 23B 代替参数存储单元 23,其中参数存储单元 23A 用于存储用于用伽马曲线“A”执行近似伽马校正操作的计算参数,参数存储单元 23B 用于存储用于用伽马曲线“B”执行近似伽马校正操作的计算参数。其次,用选择器 31 代替解码器 25。在本实施例中,将计数器 24 的输出作为选择器控制信号供给到选择器 31,该选择器控制信号切换选择器 31 的操作。选择器 31 根据计数器 24 的输出选择参数存储单元 23A 和 23B 中的一个,并将所选择的存储单元连接至伽马校正电路 22。伽马校正电路 22 从与所选择的参数存储单元的图像数据 9 对应的地址获得计算参数,并使用所获得的计算参数和图像数据 9 执行近似伽马校正操作。最终的图像数据(在下文中,被称为伽马校正的数据 10)被传输到锁存电路 26。

[0061] 图 8 是示出第二实施例的液晶显示 1 的示例性操作的时序图。第二实施例中液晶显示 1 的操作几乎与第一实施例的类似。

[0062] 当传输第一图像数据 D(ORG1)时,计数器 24 的输出被设为“1”并且选择器控制信号被设为“1”。结果,选择器 31 选择参数存储单元 23A,允许访问参数存储单元 23A,该参数存储单元 23A 存储用于用伽马曲线“A”执行近似操作的计算参数。伽马校正电路 22 从与图像数据 D(ORG1)的灰阶值相对应的参数存储单元 23A 的地址中获得伽马曲线“A”的计算参数,并使用伽马曲线“A”的计算参数和 D(ORG1)执行近似操作以输出与图像数据 D(ORG1)相对应的伽马校正的数据 D(GA1)。从伽马校正电路 22 输出的伽马校正的数据 D(GA1)被存储在与源输出 S1 相对应的锁存电路 26 中。

[0063] 然后,计数器 24 的输出被设为“0”并且选择器控制信号被设为“1”。结果,选择器 31 选择参数存储单元 23B,允许访问参数存储单元 23B,该参数存储单元 23B 存储用于用伽马曲线“B”执行近似操作的计算参数。伽马校正电路 22 从与图像数据 D(ORG1)的灰阶值相对应的参数存储单元 23B 的地址中获得伽马曲线“B”的计算参数,使用伽马曲线“B”

的计算参数和 D(ORG1) 执行近似操作以输出与图像数据 D(ORG1) 相对应的伽马校正的数据 D(GB1)。从伽马校正电路 22 输出的伽马校正的数据 D(GB1) 被存储在与源输出 S2 相对应的锁存电路 26 中。

[0064] 用相同的方式对图像数据 D(ORG2) 至 D(ORG360) 执行伽马校正。结果,伽马校正的数据 D(GAi) 被存储在与奇数编号的源输出 S(2i-1) 相对应的锁存电路 26 中,并且伽马校正的数据 D(GBi) 被存储在与偶数编号的源输出 S(2i) 相对应的锁存电路 26 中。

[0065] 在锁存电路 26 中准备的伽马校正的数据 D(GA1)、D(GB1)、D(GA2)、D(GB2)、……、D(GA360)、D(GB360) 被传输到锁存电路 27。此外,响应于被传输到锁存电路 27 的图像数据 D(GA1)、D(GB1)、D(GA2)、D(GB2)、……、D(GA360) 和 D(GB360) 驱动源输出 S1 至 S720。结果,响应于通过用伽马曲线“A”的伽马校正生成的伽马校正的数据 D(GA1) 至 D(GA360) 驱动主子像素 12A,并且响应于通过用伽马曲线“B”的伽马校正生成的伽马校正的数据 D(GB1) 至 D(GB360) 驱动辅助子像素 12B。

[0066] 第二实施例的液晶显示,如第一实施例的情况一样,也有效地减少了到数据驱动器 IC 8 的数据传输量,并从而允许减少数据传输到数据驱动器 IC 8 所要求的数据传输率。

[0067] 尽管第二实施例中的参数存储单元 23A 和 23B 被描述为存储用于执行近似伽马校正操作的计算参数,但是参数存储单元 23A 和 23B 可以存储伽马曲线的 LUT(查找表)来代替计算参数。在该情况下,伽马校正电路 22 从伽马曲线的 LUT 中获得与图像数据相对应的伽马校正的数据的灰阶值,并输出最终的伽马校正的数据。

[0068] (第三实施例)

[0069] 图 9 是示出本发明的第三实施例的液晶显示 1 的数据驱动器 IC 8 的示例性构造的框图。在第三实施例中,在数据驱动器 IC 8 中设置了两个伽马校正电路 22A 和 22B。伽马校正电路 22A 存储与伽马曲线“A”相关联的计算参数,并且伽马校正电路 22A 通过使用图像数据 9 和与伽马曲线“A”相关联的计算参数执行近似伽马校正操作来生成伽马校正的数据 10A。另一方面,伽马校正电路 22B 存储与伽马曲线“B”相关联的计算参数,并且伽马校正电路 22B 通过使用图像数据 9 和伽马曲线“B”的计算参数执行近似伽马校正操作来生成伽马校正的数据 10B。

[0070] 由伽马校正电路 22A 生成的伽马校正的数据 10A 被存储在与奇数编号的源输出 S(2i-1) 相对应的锁存电路 26 中,并且由伽马校正电路 22B 生成的伽马校正的数据 10B 被存储在与偶数编号的源输出 S(2i) 相对应的锁存电路 26 中。应注意,在本实施例中,连接在伽马校正电路 22A 和与奇数编号的源输出 S(2i-1) 相对应的锁存电路 26 之间的信号线与连接在伽马校正电路 22B 和与偶数编号的源输出 S(2i) 相对应的锁存电路 26 之间的信号线分离地提供。存储在锁存电路 26 中的伽马校正的数据 10A 和 10B 被传输至锁存电路 27,然后从锁存电路 27 传输至解码器 29。作为这些操作的结果,从奇数编号的源输出 S(2i-1) 输出与伽马校正的数据 10A 相对应的驱动电压,并从偶数编号的源输出 S(2i) 输出与伽马校正的数据 10B 相对应的驱动电压。

[0071] 图 10 是示出第三实施例中的液晶显示 1 的示例性操作的时序图。在本实施例中,在每个水平周期中将一条水平线中像素 11 相对应的图像数据 D(ORG1) 至 D(ORG360) 传输到数据驱动器 IC 8。当将第一图像数据 D(ORG1) 传输至数据驱动器 IC 8 时,伽马校正电路 22A 根据伽马曲线“A”执行伽马校正以生成伽马校正的数据 D(GA1),并且伽马校正电路

22B 根据伽马曲线“B”执行伽马校正以生成伽马校正的数据 D(GB1)。从伽马校正电路 22A 输出的伽马校正的数据 D(GA1) 被存储在与源极线 S1 相对应的锁存电路 26 中,并且从伽马校正电路 22B 输出的伽马校正的数据 D(GB1) 被存储在与源极线 S2 相对应的锁存电路 26 中。

[0072] 用相同的方式对图像数据 D(ORG2) 至 D(ORG360) 执行伽马校正。结果,伽马校正的数据 D(GA_i) 被存储在与奇数编号的源输出 S(2i-1) 相对应的锁存电路 26 中,并且伽马校正的数据 D(GB_i) 被存储在与偶数编号的源输出 S(2i) 相对应的锁存电路 26 中。

[0073] 当在下一水平周期的消隐周期中将选通信号 STB 上拉到高电平时,前一水平周期中锁存电路 26 中准备的伽马校正的数据 D(GA1)、D(GB1)、D(GA2)、D(GB2)、……、D(GA360) 和 D(GB360) 被传输到锁存电路 27。结果,伽马校正的数据 D(GA_i) 被存储在与奇数编号的源输出 S(2i-1) 相对应的锁存电路 27 中,并且伽马校正的数据 D(GB_i) 被存储在与偶数编号的源输出 S(2i) 相对应的锁存电路 27 中。

[0074] 然后,响应于被传输到锁存电路 27 的 D(GA1)、D(GB1)、D(GA2)、D(GB2)、……、D(GA360) 和 D(GB360) 驱动源输出 S1 至 S720。结果,响应于通过用伽马曲线“A”的伽马校正生成的伽马校正的数据 D(GA1) 至 D(GA360) 驱动主子像素 12A,并且根据通过用伽马曲线“B”的伽马校正生成的伽马校正的数据 D(GB1) 至 D(GB360) 驱动辅助子像素 12B。

[0075] 第三实施例的液晶显示装置,如第一和第二实施例的情况一样,有效地减少了到数据驱动器 IC 8 的数据传输量,并从而允许减少了将数据传输到数据驱动器 IC 8 要求的数据传输率。另外,与第一和第二实施例的液晶显示装置相比较,第三实施例的液晶显示装置的优点在于允许伽马校正电路的操作速度较慢。但是,应注意,与第三实施例的液晶显示装置相比较,第一和第二实施例的液晶显示装置的优点是减少了硬件尺寸。

[0076] 尽管在第三实施例中用于执行近似伽马校正操作的计算参数被存储在伽马校正电路 22A 和 22B 中,但是伽马曲线的 LUT(查找表)也可以存储在那里以替代所述计算参数。在该情况下,伽马校正电路 22A 和 22B 从伽马曲线的 LUT 中获得与图像数据相对应的伽马校正的数据的灰阶值,并输出所获得的伽马校正的数据。

[0077] 显然,本发明不限于上述实施例,而是可在不脱离本发明的范围情况下进行修改和变化。特别应注意,尽管上述实施例涉及下述构造,即一个像素由两个子像素组成并且沿着像素的每列设置两条数据线,但是本发明可应用于下述构造,即在一个像素中包括的子像素的数量是三个或者更多并且为像素的一列设置的数据线的数量是三条或者更多。

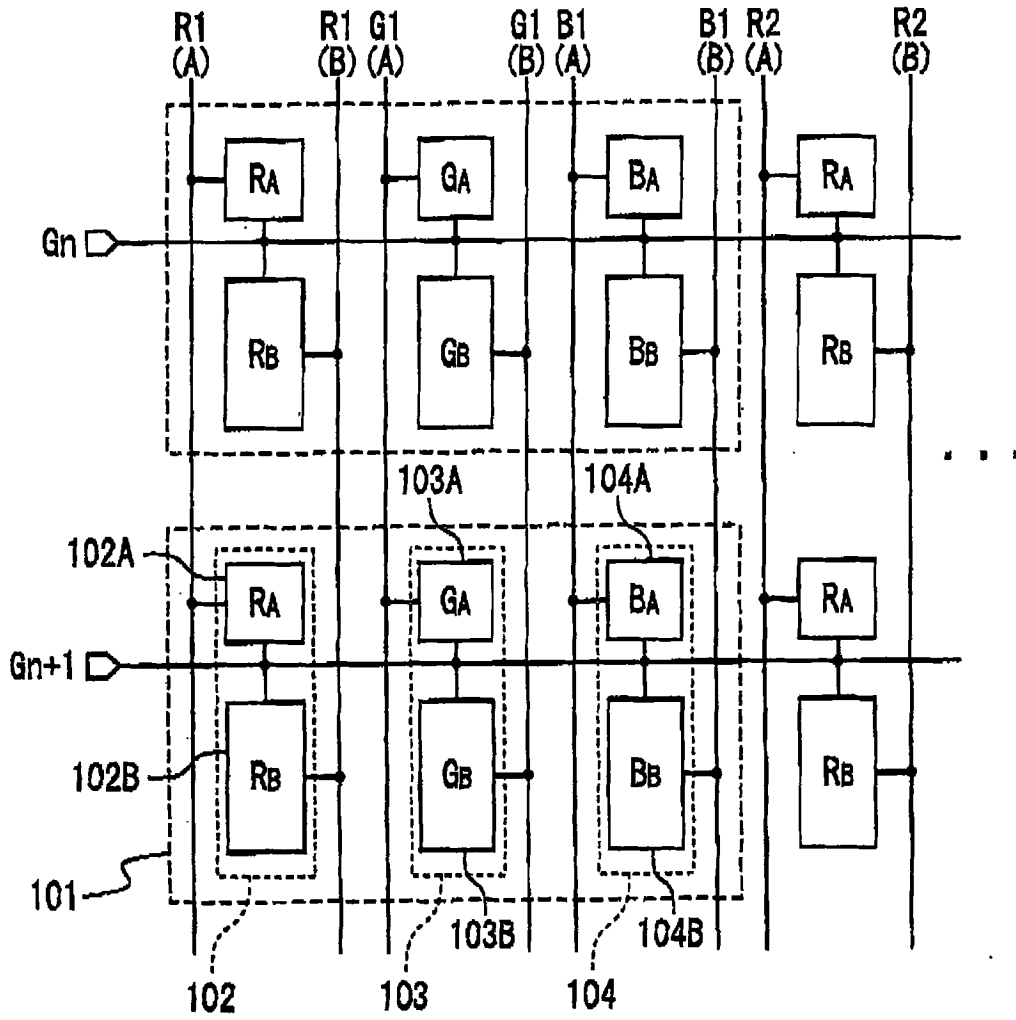


图 1 现有技术

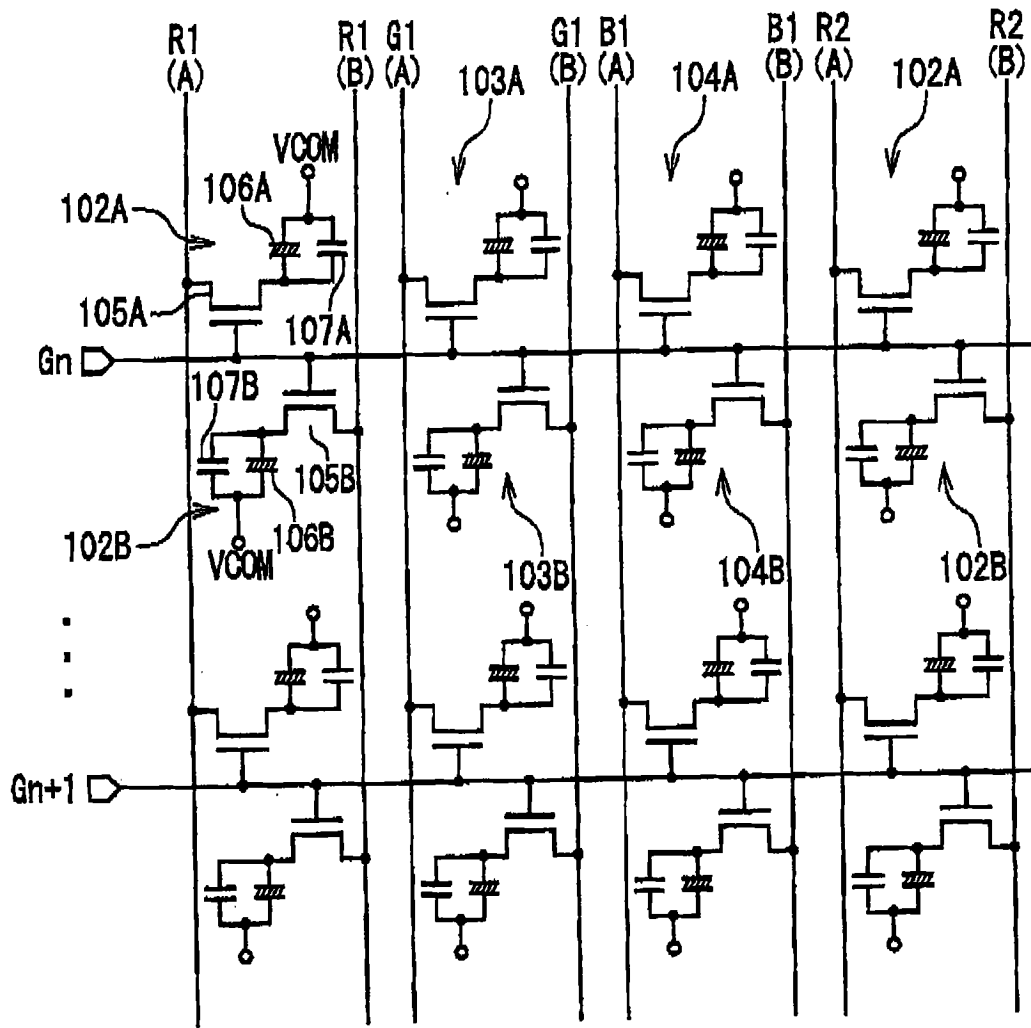


图 2 现有技术

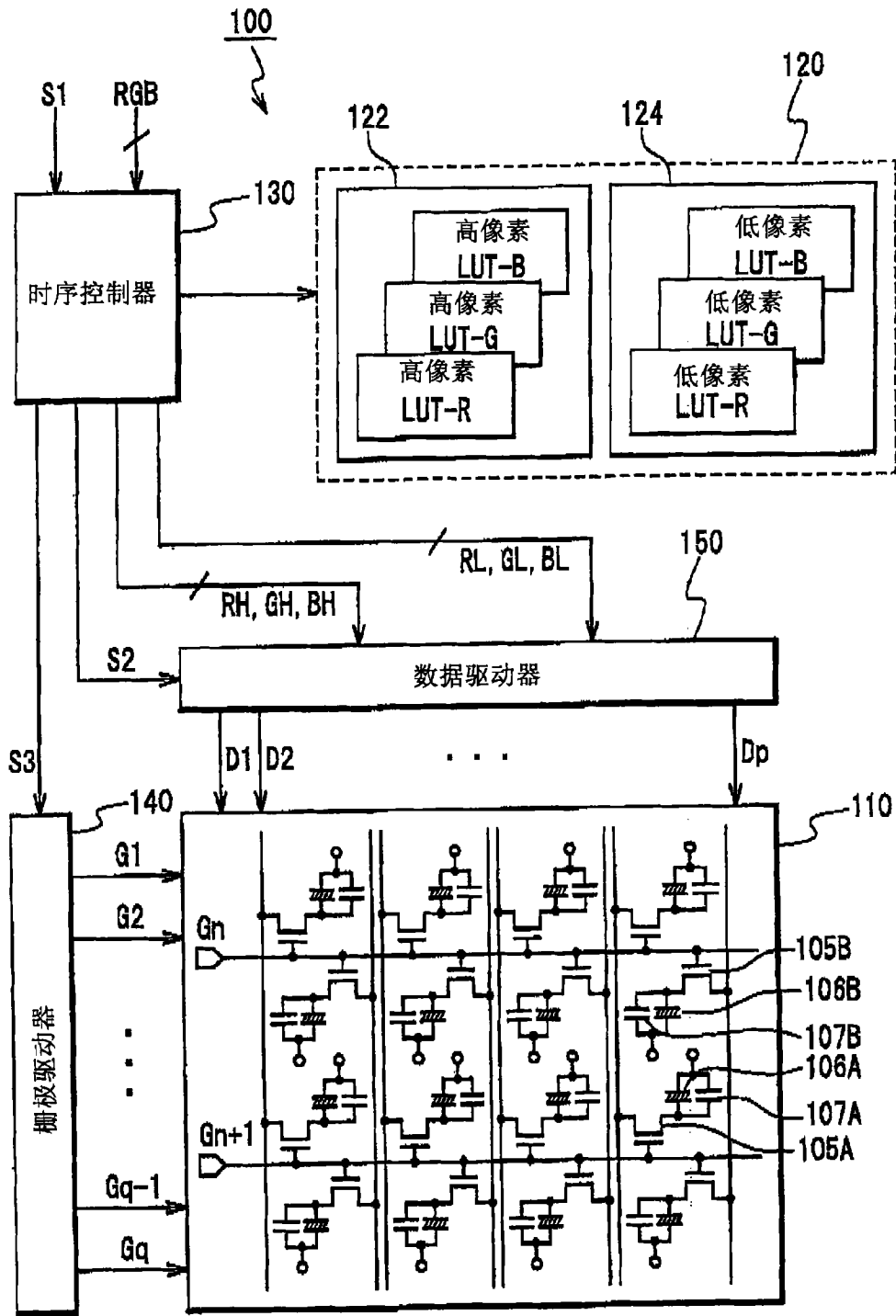


图 3 现有技术

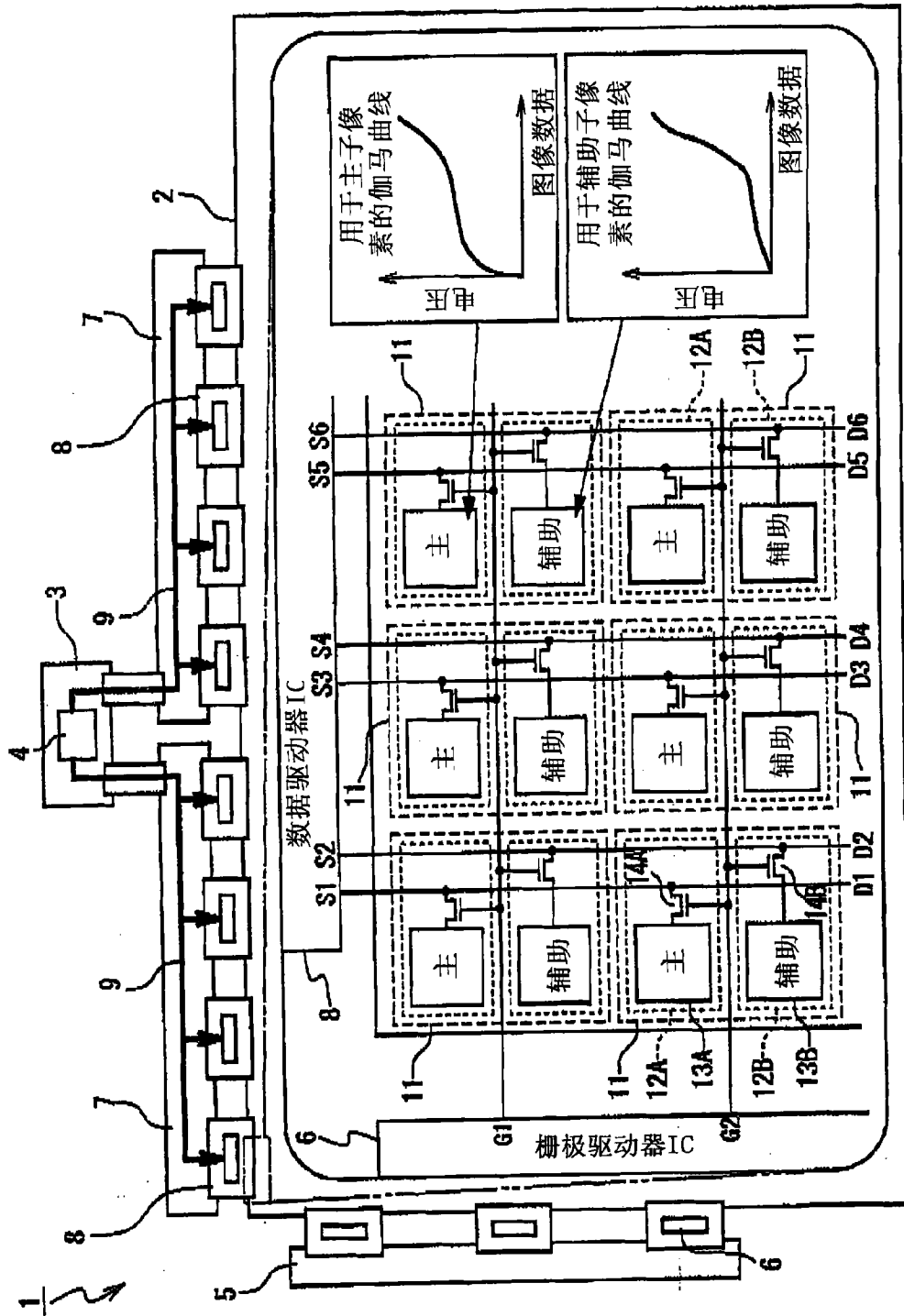


图4

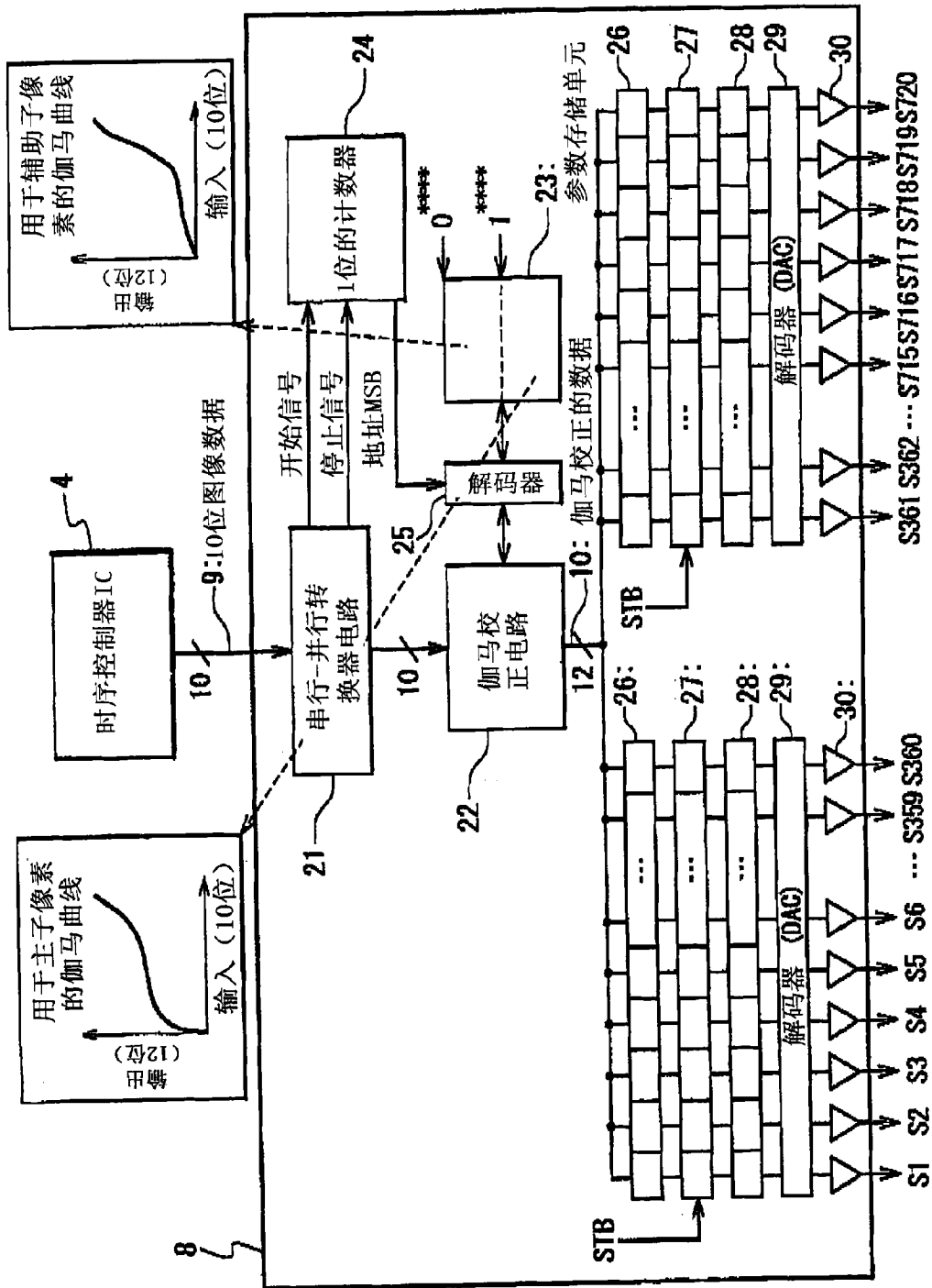


图5

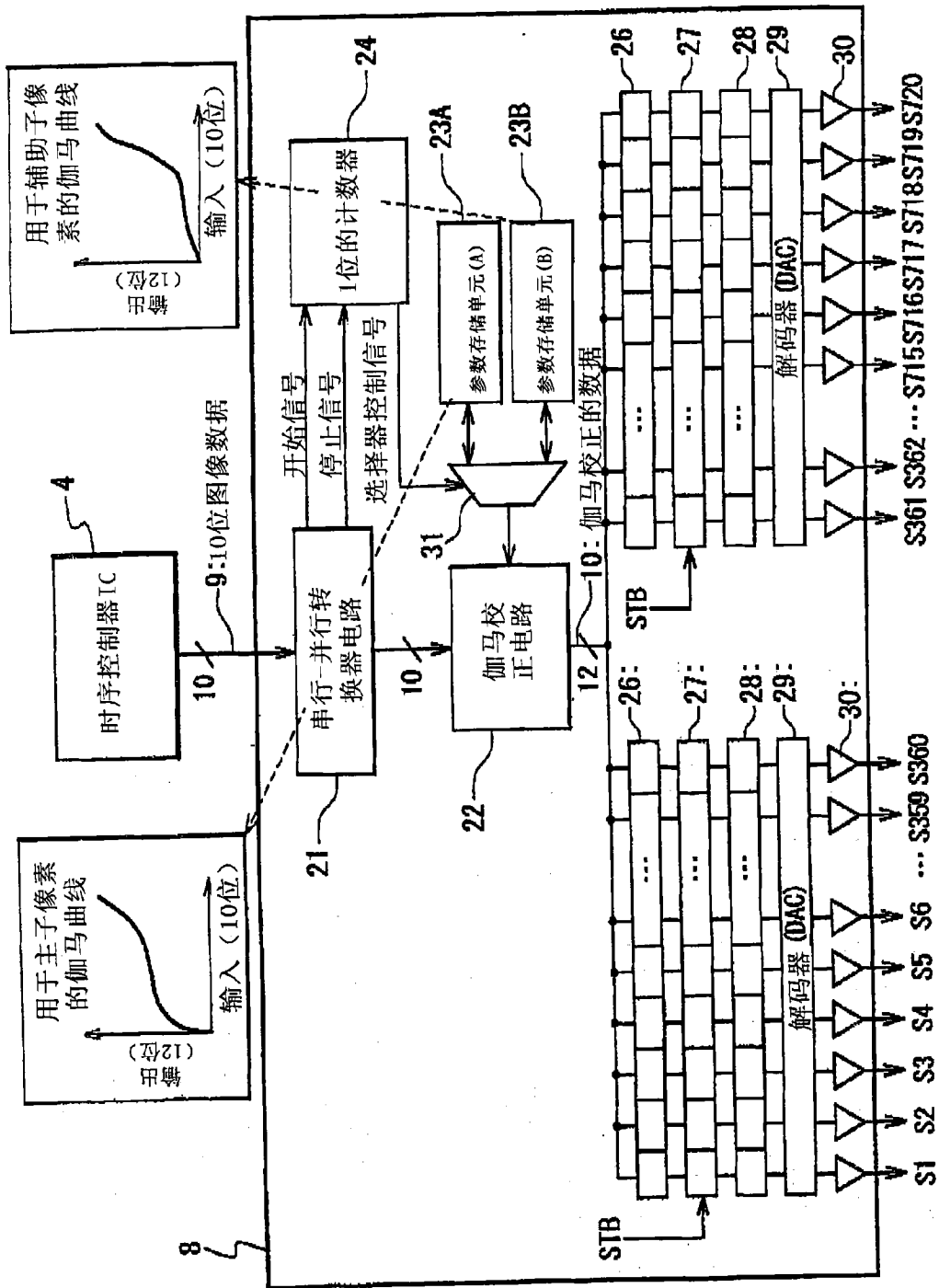


图7

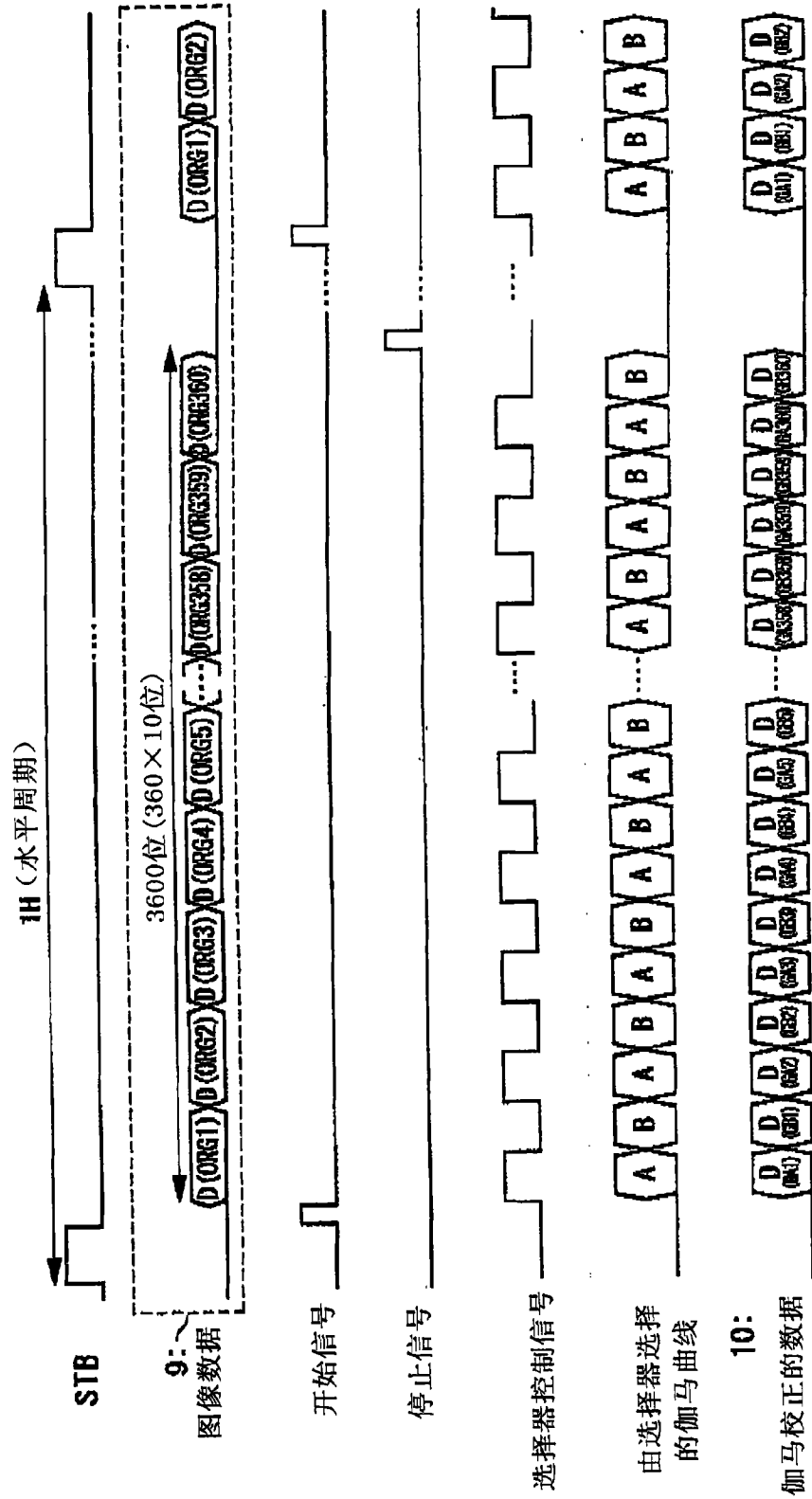


图8

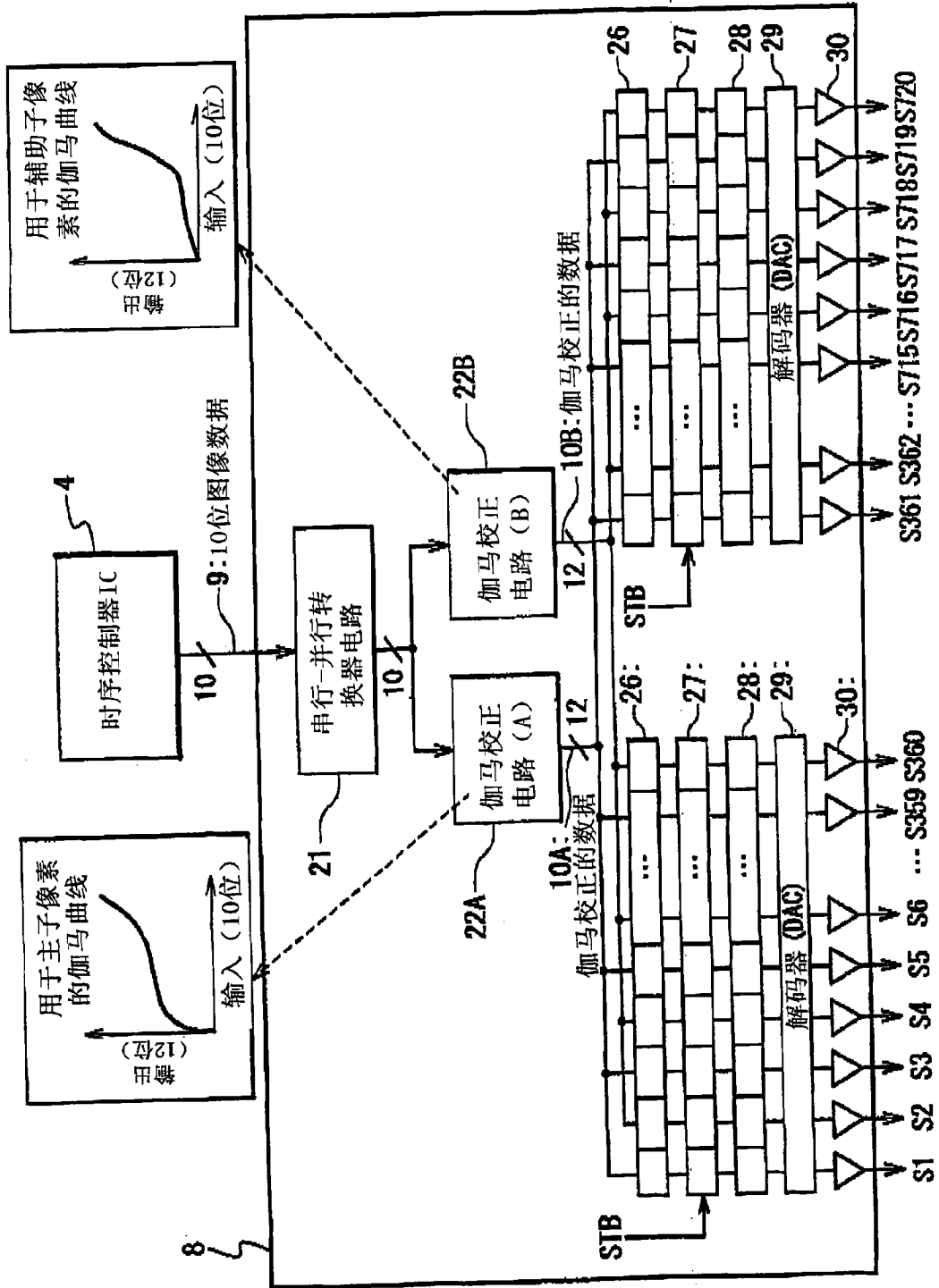


图9

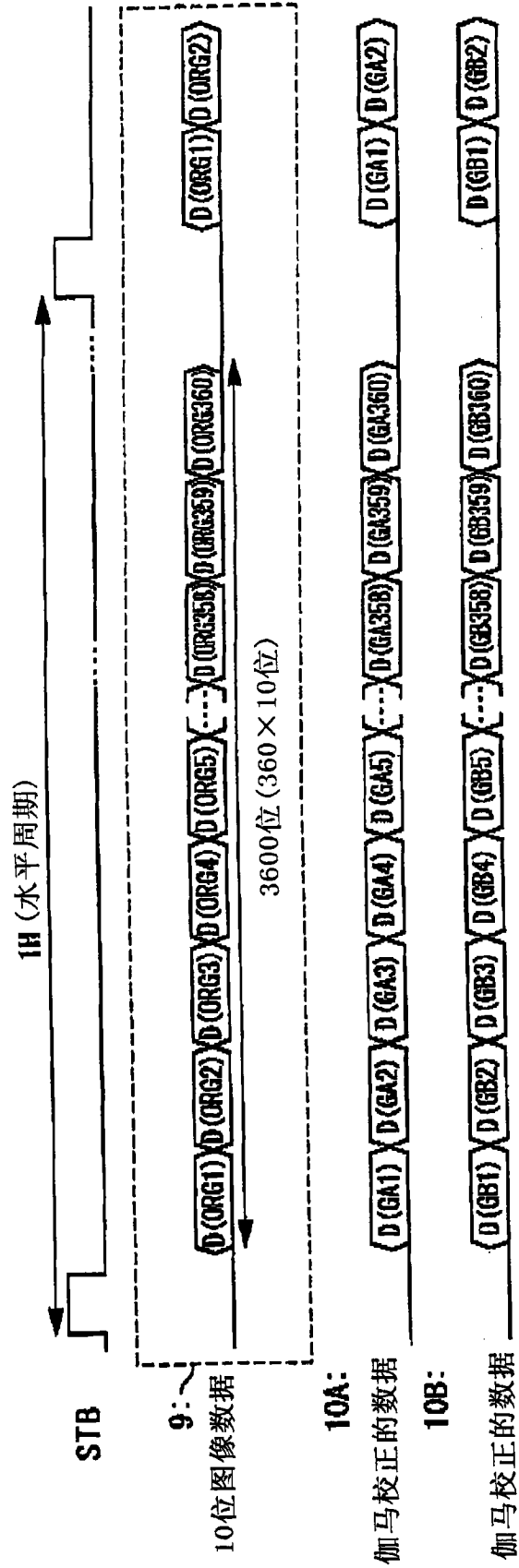


图10

专利名称(译)	液晶显示装置,数据驱动器IC和驱动液晶显示面板的方法		
公开(公告)号	CN101458907B	公开(公告)日	2012-10-24
申请号	CN200810183892.8	申请日	2008-12-15
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	恩益禧电子股份有限公司		
当前申请(专利权)人(译)	瑞萨电子株式会社		
[标]发明人	梅田谦吾		
发明人	梅田谦吾		
IPC分类号	G09G3/36		
CPC分类号	G09G2300/0443 G09G3/3648 G09G2310/027 G09G2320/028 G09G2310/08 G09G2320/0276		
审查员(译)	李军		
优先权	2007322401 2007-12-13 JP		
其他公开文献	CN101458907A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种用于驱动液晶显示面板的装置和方法。该显示装置设有液晶显示面板和驱动液晶显示面板的数据驱动器IC。液晶显示面板设有栅极线、第一和第二数据线和像素，该像素包括连接至栅极线和第一数据线的第一子像素和连接至栅极线和第二数据线的第二子像素。数据驱动器IC设有伽马校正电路和驱动电路。伽马校正电路通过根据第一伽马曲线对外部接收的图像数据执行伽马校正来生成第一伽马校正的数据，并通过根据第二伽马曲线对图像数据执行伽马校正来生成第二伽马校正的数据。驱动电路响应于第一伽马校正的数据驱动第一数据线并响应于第二伽马校正的数据驱动第二数据线。

