

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/136 (2006.01)

G09G 3/36 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710136260.1

[43] 公开日 2008年1月16日

[11] 公开号 CN 101105618A

[22] 申请日 2007.7.12

[21] 申请号 200710136260.1

[30] 优先权

[32] 2006.7.13 [33] JP [31] 192274/2006

[71] 申请人 株式会社日立显示器

地址 日本千叶县

[72] 发明人 仓桥永年 石井正宏 山形浩史

[74] 专利代理机构 北京市金杜律师事务所

代理人 季向冈

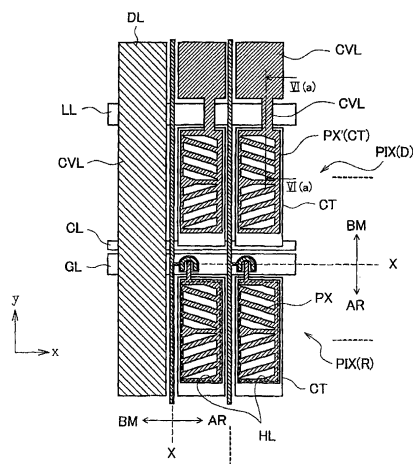
权利要求书 2 页 说明书 10 页 附图 5 页

[54] 发明名称

液晶显示装置

[57] 摘要

本发明提供一种液晶显示装置，包括：隔着液晶而相对配置的一对基板；在该一对基板中的一块基板上呈矩阵状形成的多条栅极信号线和多条漏极信号线；由该栅极信号线和漏极信号线定义的多个像素区域；以及在该像素区域内形成的基准电极和像素电极，在显示区域和非显示区域均形成有上述多个像素区域，施加在上述基准电极上的电压被施加于上述非显示区域的像素区域内的上述像素电极上。能避免发生在所谓虚设像素附近的漏光和显示不均。



1. 一种液晶显示装置，其特征在于，

包括：

隔着液晶而相对配置的一对基板；

在上述一对基板中的一块基板上呈矩阵状形成的多条栅极信号线和多条漏极信号线；

由上述栅极信号线和上述漏极信号线定义的多个像素区域；以及在上述像素区域内形成的基准电极和像素电极，

在显示区域和非显示区域上均形成有上述多个像素区域，

施加在上述基准电极上的电压被施加于上述非显示区域的像素区域内的上述像素电极上。

2. 根据权利要求1所述的液晶显示装置，其特征在于：

在上述非显示区域内的不与上述基准电极重复的位置上具有与上述栅极信号线平行配置的非显示区域布线，施加在上述基准电极上的电压被施加于上述非显示区域布线上。

3. 根据权利要求2所述的液晶显示装置，其特征在于：

上述非显示区域布线与上述栅极信号线形成在相同层上。

4. 根据权利要求1所述的液晶显示装置，其特征在于：

在上述显示区域和上述非显示区域的像素区域内设有共同连接在排列于其行方向上的各像素区域的基准电极上的共用信号线，

上述显示区域和上述非显示区域的上述共用信号线均由相同层和相同图案构成。

5. 根据权利要求1所述的液晶显示装置，其特征在于：

上述显示区域内的像素区域具有薄膜晶体管，该薄膜晶体管根据来自上述栅极信号线的栅极信号来进行动作，并利用该动作将来自上述漏极信号线的图像信号提供给上述像素电极，

上述非显示区域内的像素区域不具有上述薄膜晶体管。

6. 根据权利要求1所述的液晶显示装置，其特征在于：

用于将基准电压施加到上述非显示区域内的像素区域的像素电极上的基准电压供给信号线形成在上述非显示区域内，

上述基准电压供给信号线与上述漏极信号线平行而形成。

7. 根据权利要求6所述的液晶显示装置，其特征在于：

上述基准电压供给信号线的线宽大于上述漏极信号线的线宽。

8. 根据权利要求7所述的液晶显示装置，其特征在于：

上述基准电极为矩形形状。

9. 根据权利要求8所述的液晶显示装置，其特征在于：

上述基准电压供给信号线的线宽与上述基准电极的宽度实质上相同。

10. 根据权利要求1所述的液晶显示装置，其特征在于：

在与上述非显示区域的像素区域重叠的位置上形成有遮光膜。

液晶显示装置

技术领域

本发明涉及一种液晶显示装置，尤其涉及具有被称作为所谓虚设像素（dummy pixel）的非显示用像素的液晶显示装置。

背景技术

液晶显示装置在隔着液晶而相对配置的各基板的液晶侧的面上形成有多个像素，并由该像素的集合而形成液晶显示部（液晶显示区域）。

各像素例如包括：开关元件（薄膜晶体管），形成在由栅极信号线和漏极信号线所包围的区域内，并由来自该栅极信号线的栅极信号导通（ON），其中，该栅极信号线在 x 方向上延伸并沿 y 方向排列设置，该漏极信号线在 y 方向上延伸并沿 x 方向排列设置；像素电极，经由该导通的开关元件而被供给来自漏极信号线的图像信号；以及基准电极，在它与该像素电极之间产生电场。

当在具有这种像素的液晶显示部中进行显示驱动时，通过对各栅极信号线进行栅极信号的依次供给（扫描）来依次选择沿着各栅极信号线形成的像素行，并根据其定时（timing）对通过各漏极信号线而被选择的像素行的各像素提供图像信号。并且，此时，被供给图像信号各像素，在直至被供给下一图像信号的期间，利用其具有的电容元件或者寄生电容，使像素电极保持与该图像信号对应的电压。

但是，在这种结构中，最上段和最下段的像素行的各像素，产生电容值的差异、液晶配向的紊乱等，从而导致出现最上段和最下段的像素行的各像素的显示与其它像素的显示不同的现象。

为此，采用了如下的方法来形成，即用遮光膜遮盖最上段和最下段的像素行中的上述各像素，使这些像素不参与显示，作为所谓的虚

设 (dummy) 像素。

关于这种虚设像素的详细情况,例如在下述专利文献1或者专利文献2中进行了公开。

专利文献1: 日本特开 2005-241778 号公报 (对应美国申请: US 2005/0184980 A1)

专利文献2: 日本特开平 11-52427 号公报

发明内容

但是,由这种结构构成的液晶显示装置,例如,如专利文献1所述,形成如下的结构,即:其虚设像素,与参与显示的其它像素同样地被驱动,重复进行透光和遮光。因此,该虚设像素即使被遮光膜所遮盖,也存在会从该遮光膜的边缘漏光这样的问题。

另一方面,专利文献2,形成其虚设像素不连接其栅极信号线和漏极信号线的结构,不进行透光和遮光。

但是,发现存在以下这种现象,即:专利文献2所述的虚设像素,电位始终处于不稳定状态,该虚设像素附近的液晶内的杂质容易被吸引至该电位不稳定的部分,因此造成在虚设像素的附近出现显示不均。

本发明的目的在于提供一种避免了在所谓的虚设像素(非显示用像素)附近发生漏光和显示不均的液晶显示装置。

简单说明在本申请所公开的发明中具有代表性的内容的概要如下所述。

本发明提供一种液晶显示装置,其特征在于,包括:隔着液晶而相对配置的一对基板;在该一对基板中的一块基板上呈矩阵状形成的多条栅极信号线和多条漏极信号线;由该栅极信号线和漏极信号线定义的多个像素区域;以及在该像素区域内形成的基准电极和像素电极,在显示区域和非显示区域上均形成有上述多个像素区域,施加在上述基准电极上的电压被施加于上述非显示区域的像素区域内的上述像素电极上。

即本发明构成为通过对虚设像素中的像素电极和基准电极施加相同的电压，从而不进行虚设像素的液晶的驱动。

另外，本发明并不限于上述结构，在不脱离本发明的技术思想的范围内，可以进行各种变更。

这样地构成的液晶显示装置，能够避免在所谓的虚设像素（非显示用像素）的附近发生漏光和显示不均。

附图说明

图 1 是表示本发明的液晶显示装置一个实施例的图，且是表示配置在黑底（black matrix）的外围部附近的各像素的俯视图。

图 2A 和图 2B 是表示本发明的液晶显示装置一个实施例的概略结构图。

图 3A 和图 3B 是表示本发明的液晶显示装置一个实施例的图，且是表示黑底外围的结构图。

图 4 是用于本发明的液晶显示装置一个实施例的黑底的俯视图。

图 5 是表示本发明的液晶显示装置一个实施例的图，且是表示配置在液晶显示区域内的各像素的俯视图。

图 6A 是图 1 的 VI (a) -VI (a) 线的剖视图，图 6B 是图 5 的 VI (b) -VI (b) 线的剖视图。

具体实施方式

以下，使用附图说明本发明的液晶显示装置的实施例。

图 2A 和图 2B 是表示本发明的液晶显示装置一个实施例的概略结构图。

在图 2A 中，具有隔着液晶而相对配置的基板 1、2。例如，该各块基板 1、2 均由玻璃等透明基板构成。基板 2 的面积形成得稍小于基板 1 的面积，在基板 1 的例如图中左侧边和上侧边具有从基板 2 露出的区域。在基板 1 的图中左侧边的上述区域安装有由半导体芯片构成的栅极信号驱动电路 GD，在图中上侧边的上述区域安装有由半导

体芯片构成的漏极信号驱动电路 DD。

利用在该基板 2 的外围的全部区域上形成的密封剂 SL 来将基板 2 固定于基板 1 上，该密封剂 SL 还具有用作夹在各基板 1、2 之间的液晶的密封剂的功能。

由上述密封剂 SL 所包围的区域即形成有后述的黑底（遮光膜）BM 的开口的区域，构成为液晶显示区域 AR。

液晶显示区域 AR 由配置成矩阵状的多个像素的集合体构成。各像素的结构在图 2A 和图 2B 中以上述液晶显示区域 AR 内的虚线圆 A 的放大图 2B 中的等效电路表示。

即如放大图 2B 所示，形成有在图中 x 方向延伸且沿 y 方向排列设置的栅极信号线 GL 和共用信号线 CL，还形成有在图中 y 方向延伸且沿 x 方向排列设置的漏极信号线 DL。

而且，上述栅极信号线 GL 与共用信号线 CL 例如交互配置为如下形式，即在图中从上侧至下侧交互配置有栅极信号线 GL、距该栅极信号线 GL 较远的共用信号线 CL、距该共用信号线 CL 较近的栅极信号线 GL、距该栅极信号线 GL 较远的共用信号线 CL、……。

由栅极信号线 GL、距该栅极信号线 GL 较远的共用信号线 CL、以及一对漏极信号线 DL 所包围的区域构成为像素区域。

在该像素区域具有：薄膜晶体管 TFT，利用来自上述栅极信号线 GL 的栅极信号而被导通（ON）；像素电极 PX，经由该被导通的薄膜晶体管 TFT 而被供给来自漏极信号线 DL 的图像信号；以及基准电极 CT（也称作共用电极 CT），与上述共用信号线 CL 连接在一起，使其与该像素电极 PX 之间产生电场。

使在上述像素电极 PX 与基准电极 CT 之间，产生例如与基板 1、2 的面大致平行的电场，利用该电场使液晶的分子动作。

上述各栅极信号线 GL，例如在图 2A 中左侧，延伸至超出上述密封剂 SL 的形成区域，连接在上述栅极信号驱动电路 GD 的输出凸焊点（bump）上。另外，上述各共用信号线 CL，例如在图 2A 中右侧，延伸至超出上述密封剂 SL 的形成区域，连接在共用信号端子 CTM

上。而且，上述各漏极信号线 DL，例如在图 2A 中上侧，延伸至超出上述密封剂 SL 的形成区域，连接在上述漏极信号驱动电路 DD 的输出凸焊点上。

上述栅极信号驱动电路 GD，例如通过对各栅极信号线 GL 依次供给（扫描）栅极信号来选择像素列，上述漏极信号驱动电路 DD 经由各漏极信号线 DL 对被选择的上述像素列的各像素提供图像信号。

图 3A 和图 3B 是将上述液晶显示装置的液晶显示区域 AR 的图中左上的部分放大表示的图，即是将图 2A 所示的虚线矩形框 B 的部分放大表示的图。其中，图中省略了栅极信号驱动电路 GD、栅极信号线 GL、漏极信号驱动电路 DD、漏极信号线 DL 等的图示。

在图 3A 中，设置有基板 2，该基板 2 在其外围经由密封剂 SL 被固定在基板 1 上。

而且，在上述基板 2 的液晶侧的面形成有黑底 BM。该黑底 BM，如图 4 所示，构成准确地在与液晶显示区域 AR 中除去各像素的外围的中央部相对的部分设置了开口 HL 的图案，但在图 3A 中，为了简化而仅示出没有形成该黑底 BM 的上述开口 HL 的宽 W 的外围部（以下，有时称作黑底 BM 的外围部）。

此外，图 3B 示出图 3A 的 b-b 线的剖面。在图 3B 中，在基板 1 的与基板 2 相对的液晶 LC 侧的面形成各像素 PIX，这些像素 PIX 包括参与实际显示的像素 PIX(R) 和被称作所谓的虚设像素的像素 PIX(D)。

该虚设像素 PIX(D) 在本实施例中，作为与栅极信号线 GL 平行的例如 1 行构成的像素组而形成在配置成矩阵状的参与显示的各像素 PIX(R) 的上段部，以及作为与栅极信号线 GL 平行的例如 1 行构成的像素组而形成在配置成矩阵状的参与显示的各像素 PIX(R) 的下段部。

而且，这些虚设像素 PIX(D) 被配置在上述黑底 BM 的外围部的下方的位置上，由于在该黑底 BM 的外围部上没有形成开口 HL，因此液晶显示装置的观察者看不到。

该虚设像素 PIX (D) 的结构将在后面详细描述, 但由于需要使其具有与参与显示的像素 PIX (R) 所具有的电容 (包括寄生电容)、和影响液晶的配向的表面起伏的形状等相同的条件, 因此优选以与该像素 PIX (R) 大致相同的结构来形成该虚设像素 PIX (D)。

图 5 是表示参与显示的像素 PIX (R) 的一个实施例的俯视图, 例如示出 2×3 个像素 PIX (R)。此外, 图 6B 示出图 5 的 VI (b) -VI (b) 线的剖视图。

首先, 在基板 1 的液晶侧的面, 形成有栅极信号线 GL 和共用信号线 CL。例如, 对于像素区域, 栅极信号线 GL 形成在图中上方, 共用信号线 CL 形成在下方。由这些栅极信号线 GL、共用信号线 CL、以及后述的漏极信号线 DL 划分上述像素区域邻接的其它像素区域。在栅极信号线 GL 与共用信号线 CL 之间的像素区域, 形成基准电极 CT, 该基准电极 CT 通过保持原样地与该共用信号线 CL 重叠而形成, 来与该共用信号线 CL 电连接在一起。

基准电极 CT 由在像素区域的除去若干外围部的中央部所形成的平面状的电极构成, 并且, 例如形成由 ITO (Indium Tin Oxide) 膜构成的透明电极。

如此, 在形成有栅极信号线 GL、共用信号线 CL、以及基准电极的基板 1 的表面, 一并遮盖这些栅极信号线 GL、共用信号线 CL、以及基准电极 CT 地形成有第一绝缘膜 IN1。该第一绝缘膜 IN1 例如由氮化硅膜构成, 在后述的薄膜晶体管 TFT 的形成区域具有作为栅极绝缘膜的功能。

而且, 在第一绝缘膜 IN1 的上面, 与上述栅极信号线 GL 的一部分重叠地形成半导体层 SC, 进而, 通过在该半导体层 SC 的上面相互离开地形成漏极电极 DT 和源极电极 ST, 从而形成将栅极信号线 GL 的上述一部分作为栅极电极的反向交错 (stagger) 结构的 MIS 型晶体管 (薄膜晶体管 TFT)。

此处, 例如, 上述漏极电极 DT, 与漏极信号线 DL 一体地形成, 并且, 在此时同时形成源极电极 ST。源极电极 ST 形成一直延伸至半

导体层 SC 的形成区域之外，在其延伸部与后述的像素电极 PX 连接在一起。

另外，在薄膜晶体管 TFT 中，其漏极电极 DT 和源极电极 ST 具有根据偏压方式而相互转换的性质，但在本说明书中，将与漏极信号线 DL 连接的一侧称作漏极电极 DT，将与像素电极 PX 连接的一侧称作源极电极 ST。

另外，上述漏极电极 DT、漏极信号线 DL、以及源极电极 ST，形成在第二绝缘膜 IN2 的上面，该第二绝缘膜 IN2 形成在基板 1 的表面并覆盖上述半导体层 SC，上述漏极电极 DT 和源极电极 ST 经由形成在该第二绝缘膜 IN2 上的通孔电连接在上述半导体层 SC 上。此处，上述第二绝缘膜 IN2 起到了用于避免液晶与上述薄膜晶体管 TFT 的直接接触的保护膜的功能。

而且，在上述第二绝缘膜 IN2 的上面形成有像素电极 PX，该像素电极 PX 与上述基准电极 CT 重叠。该像素电极 PX 是以在一个方向延伸的带状电极排列设置于与该一个方向交叉的方向上、且在该各个电极的例如两端相互连接的图案来进行形成，例如形成由 ITO (Indium Tin Oxide) 膜构成的透明电极。

当在上述基准电极 CT 与像素电极 PX 之间产生电压差时，与基板 2 的面大致平行地产生对应于该电压差的电场，利用该电场使液晶的分子动作。

另外，虽然没有进行图示，但在形成有上述像素电极 PX 的基板 1 的表面形成有配向膜，该配向膜与液晶直接接触，决定该液晶的初始配向方向。

此外，在与图 5 所示的各像素相对的基板 2 的液晶侧的面上所形成的黑底 BM 遮盖栅极信号线 GL、漏极信号线 DL、以及薄膜晶体管 TFT 等，形成使像素的中央部露出的开口，该开口在图 5 中用符号 HL 表示。

图 1 是表示被称作虚设像素的像素 PIX (D) 的一个实施例的俯视图，描绘着上述像素 PIX (R) 和与该像素 PIX (R) 邻接的该像素

PIX (D)。

即在图 1 中, 示出划分液晶显示区域 AR 与黑底 BM 的外围部的虚线部 X-X, 以该虚线部 X-X 为界, 在黑底 BM 的外围部一侧形成有被称作虚设像素的像素 PIX (D), 在液晶显示区域 AR 一侧形成有参与显示的像素 PIX (R)。此外, 图 6A 示出图 1 的 VI (a) -VI (a) 线的剖视图。

上述像素 PIX (D), 形成在由布线层 LL、共用信号线 CL、以及后述的漏极信号线 DL 所包围的区域内, 其中, 布线层 LL 形成在基板 1 的上面。

上述布线层 LL 对应于参与显示的像素 PIX (R) 的栅极信号线 GL, 在相当的位置以与该栅极信号线 GL 相同的图案来进行形成。之所以不将该布线层 LL 称作栅极信号线 GL, 是因为不是向该布线层 LL 提供栅极信号, 而是施加基准电压的缘故。

此外, 在上述共用信号线 CL, 与参与显示的像素 PIX (R) 的共用信号线 CL 同样地被施加基准电压。

在形成有上述布线层 LL、共用信号线 CL 的基板 1 的表面, 一并覆盖上述布线层 LL、共用信号线 CL 地形成有第一绝缘膜 IN1。该第一绝缘膜 IN1 是使在参与显示的像素 PIX (R) 上形成的上述第一绝缘膜 IN1 一直延伸至该像素 PIX (D) 的区域而形成的。

而且, 该像素 PIX (D) 没有形成在参与显示的像素 PIX (R) 上所形成的薄膜晶体管 TFT。如后述那样, 这是因为该像素 PIX (D) 为不进行其液晶的驱动的结构, 因而也就不再需要形成薄膜晶体管 TFT 的缘故。

另外, 在本实施例中, 像素 PIX (D) 的与形成有参与显示的像素 PIX (R) 的薄膜晶体管 TFT 的位置相对应位置距液晶显示区域 AR 较远, 这是因为考虑到由未形成该薄膜晶体管 TFT 而导致的像素表面的配向的紊乱不至于影响到该液晶显示区域 AR 的缘故。

在上述第一绝缘膜 IN1 的上面形成有第二绝缘膜 IN2。该第二绝缘膜 IN2 是使在参与显示的像素 PIX (R) 上形成的上述第二绝缘膜

IN2 一直延伸至该像素 PIX (D) 的区域而形成的。

而且, 在该第二绝缘膜 IN2 的上面, 与上述基准电极 CT 重叠地形成有电极 PX'。该电极 PX'是以与参与显示的像素 PIX (R) 的像素电极 PX 相同层及相同图案来构成的。该电极 PX'不像该像素电极 PX 那样被提供图像信号, 而是被施加上述基准电压。

即该电极 PX'跨过上述布线层 LL, 与在远离液晶显示区域 AR 的方向引出而形成的基准电压供给信号线 CVL 一体地形成, 通过该基准电压供给信号线 CVL 而被供给基准电压。

由此, 上述像素 PIX (D) 具有的电极 PX'和基准电极 CT 分别被施加基准电压, 因此, 不会使液晶动作, 不会重复进行透光和遮光。

因此, 不存在从黑底 BM 的端部发生漏光这样的问题。而且, 上述像素 PIX (D) 的电位始终处于稳定状态, 能够避免吸引其附近的液晶内的杂质的现象, 能够防止发生显示不均。

此外, 在液晶显示区域 AR 的外侧的外围中的、与漏极信号线 DL 平行的位置, 与该漏极信号线 DL 平行地形成有基准电压供给信号线 CVL。

该基准电压供给信号线 CVL, 与从上述像素 PIX (D) 的电极 PX'直接引出的上述基准电压供给信号线 CVL 一起, 形成较大的线宽, 由这些基准电压供给信号线 CVL, 形成包围液晶显示区域 AR 和被称作虚设像素的像素 PIX (D) 的形成区域之外的全部外围的比较大的区域。由此, 能够避免噪声的侵入, 使液晶显示区域 AR 的各像素 PIX (R) 进行稳定的动作。

另外, 在图 1 中, 示出了在液晶显示区域 AR 的最上段一侧配置的虚设像素 PIX (D) 的结构。但是, 在液晶显示区域 AR 的最下段一侧也形成有虚设像素 PIX (D), 该虚设像素 PIX (D) 的结构也和图 1 所示的结构相同。

上述液晶显示装置, 以如下的结构作为对象, 即: 在参与显示的各像素 PIX (R) 中, 在基准电极 CT 与像素电极 PX 之间产生与基板 1 平行的电场, 利用该电场使液晶分子动作。

这种液晶显示装置，与例如在隔着液晶配置的各基板的各相对面上配置电极、在这些电极之间产生电场的结构的液晶显示装置相比，使用了比较弱的电场。将像素电极 PX 配置在极为接近基准电极 CT 的位置，也是由于这些电场比较弱的缘故。

这意味着邻接参与显示的像素地配置虚设像素，即使对该虚设像素中的相当于上述基准电极 CT 和像素电极 PX 的各电极施加与在上述基准电极 CT 上所施加的电压相同的电位，也不会发生参与显示的像素所产生的上述电场被引入虚设像素一侧这样的问题。

因此，在与虚设像素邻接的参与显示的像素中，即使将上述虚设像素制作成如上述那样的结构，也不会由此而造成电场分布的紊乱。

另外，在上述实施例中，虚设像素在液晶显示区域的上段和下段仅各形成了一行，但本发明不限于此，显然也可以各自形成多行。

上述各实施例可以分别单独或者进行组合来使用。因为能单独或者叠加来实现各个实施例的效果。

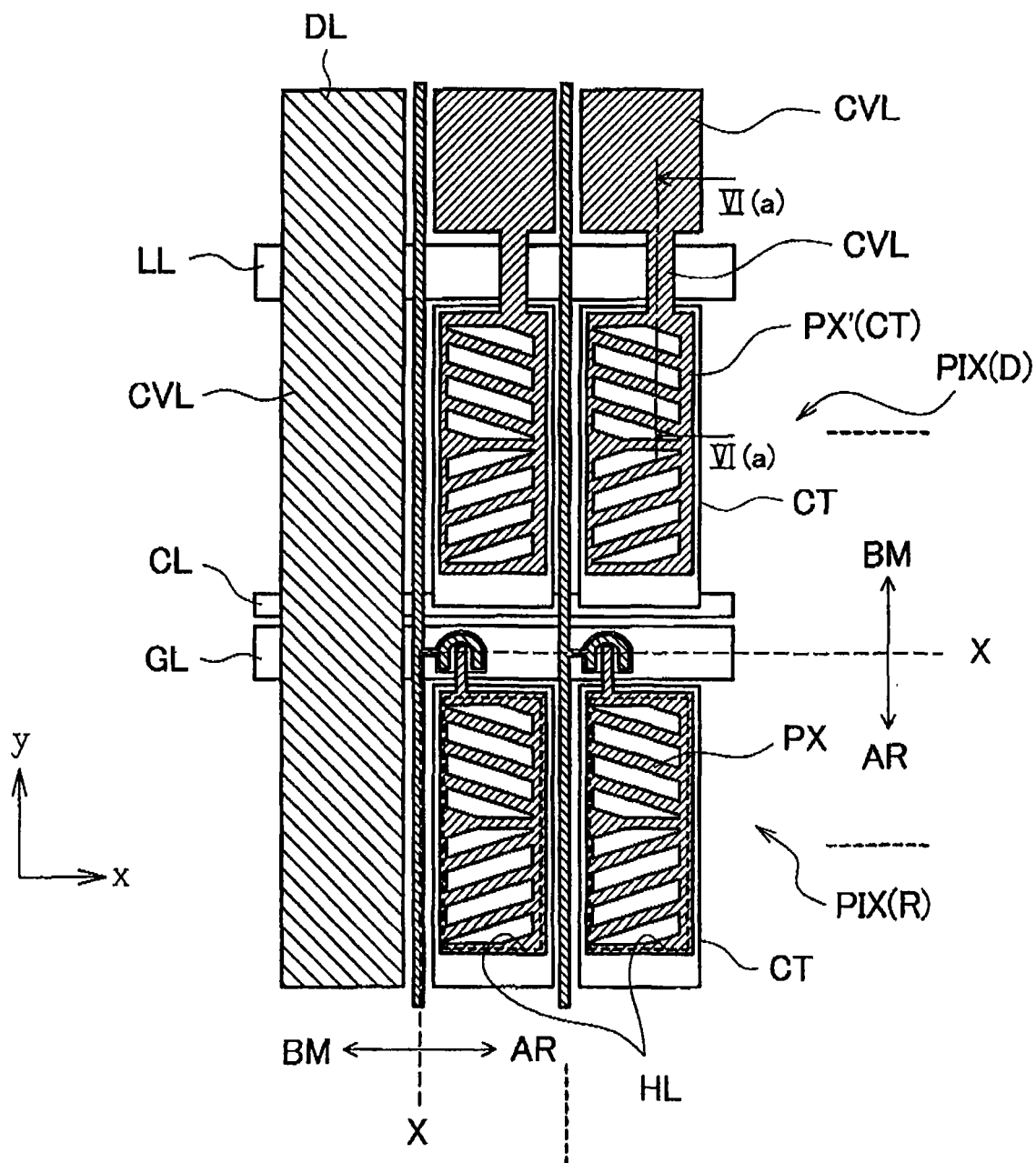


图 1

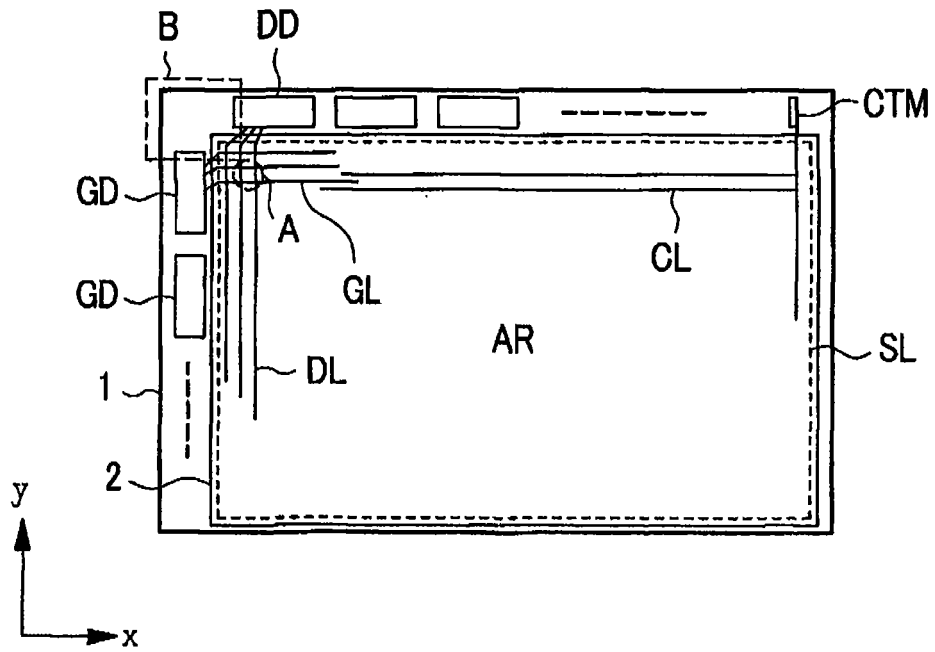


图 2A

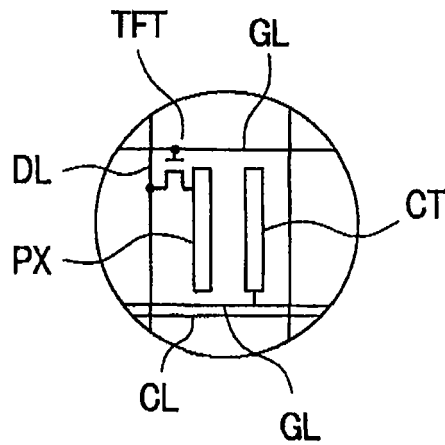


图 2B

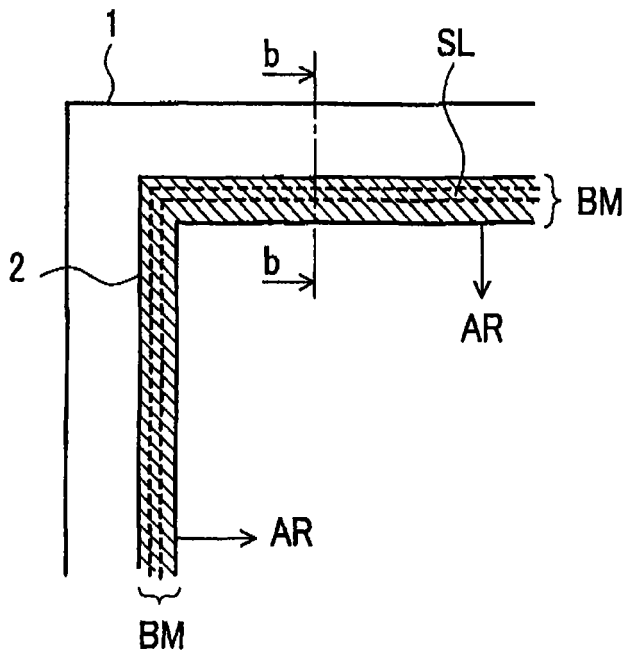


图 3A

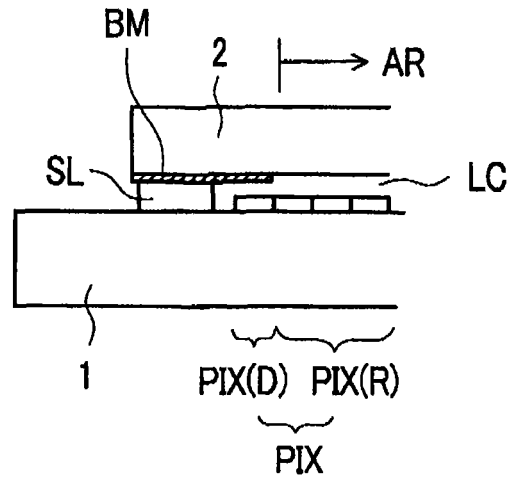


图 3B

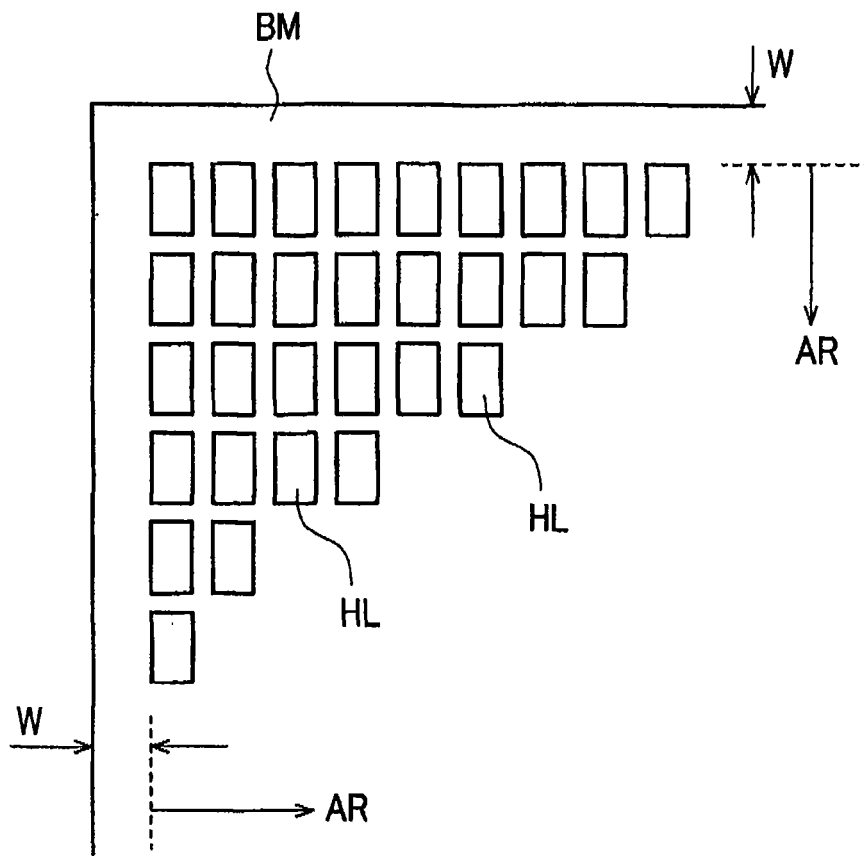


图 4

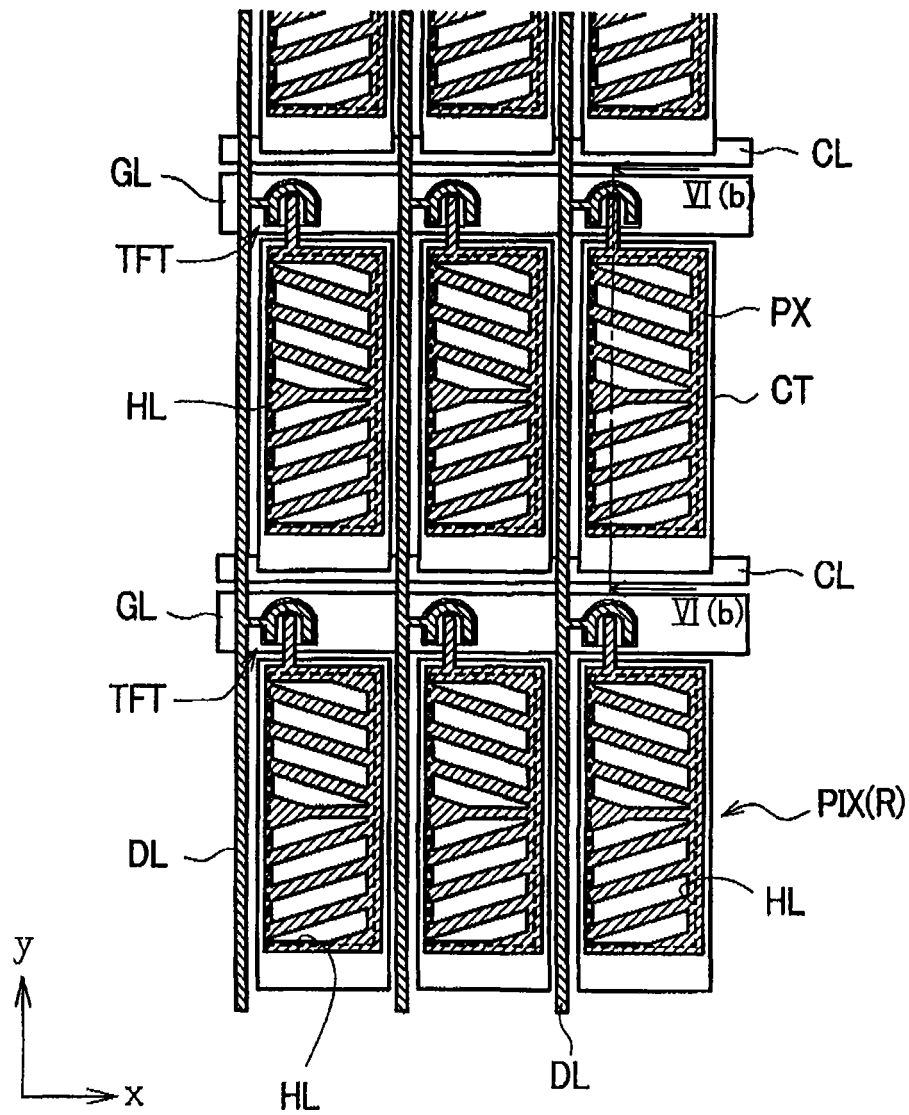


图 5

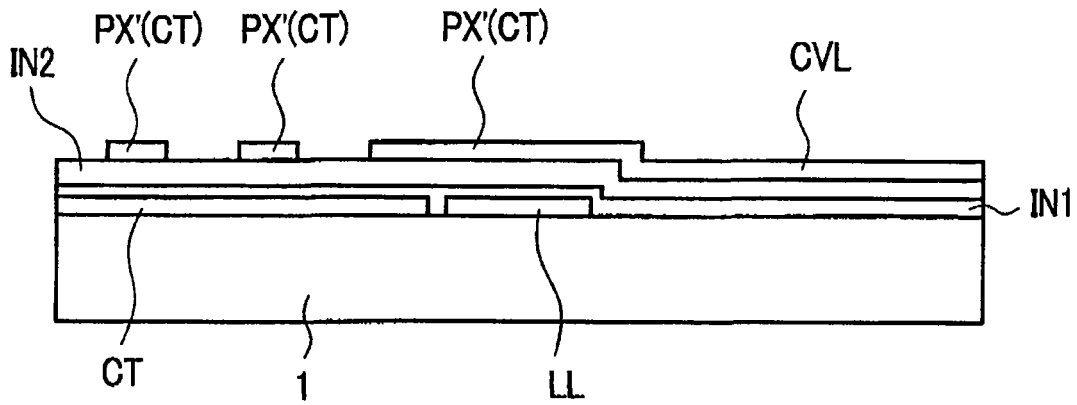


图 6A

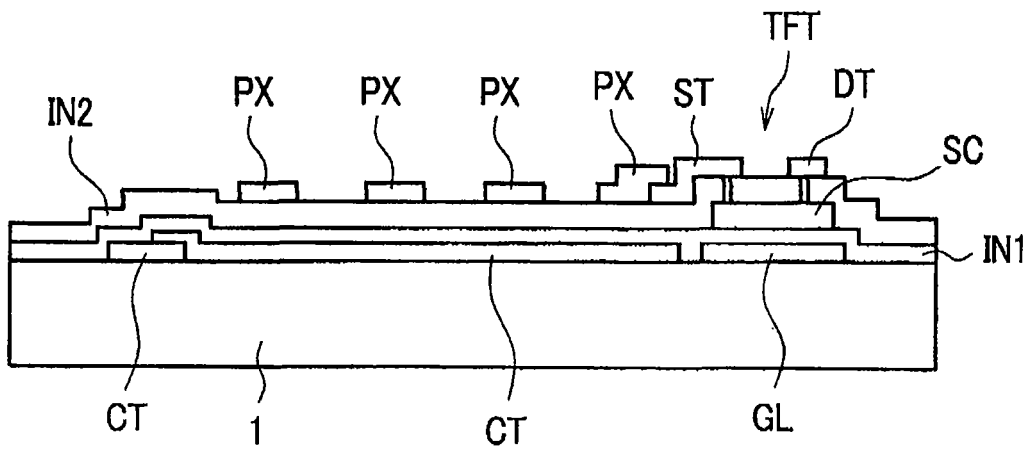


图 6B

专利名称(译)	液晶显示装置		
公开(公告)号	CN101105618A	公开(公告)日	2008-01-16
申请号	CN200710136260.1	申请日	2007-07-12
[标]申请(专利权)人(译)	株式会社日立显示器		
申请(专利权)人(译)	株式会社日立显示器		
当前申请(专利权)人(译)	株式会社日立显示器		
[标]发明人	仓桥永年 石井正宏 山形浩史		
发明人	仓桥永年 石井正宏 山形浩史		
IPC分类号	G02F1/1362 G02F1/136 G09G3/36		
CPC分类号	G09G2300/0434 G02F2001/133388 G09G3/3648 G02F1/134363 G09G2310/0232		
优先权	2006192274 2006-07-13 JP		
其他公开文献	CN101105618B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示装置，包括：隔着液晶而相对配置的一对基板；在该一对基板中的一块基板上呈矩阵状形成的多条栅极信号线和多条漏极信号线；由该栅极信号线和漏极信号线定义的多个像素区域；以及在该像素区域内形成的基准电极和像素电极，在显示区域和非显示区域均形成有上述多个像素区域，施加在上述基准电极上的电压被施加于上述非显示区域的像素区域内的上述像素电极上。能避免发生在所谓虚设像素附近的漏光和显示不均。

