

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公开说明书

[21] 申请号 200610068241.5

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/133 (2006.01)

G02F 1/1343 (2006.01)

H01L 29/786 (2006.01)

[43] 公开日 2006 年 11 月 29 日

[11] 公开号 CN 1869796A

[22] 申请日 2006.3.22

[21] 申请号 200610068241.5

[30] 优先权

[32] 2005. 5. 23 [33] JP [31] 2005 - 148993

[71] 申请人 三菱电机株式会社

地址 日本东京都

[72] 发明人 中堀正树 内田祐介 长山显祐
石贺展昭

[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 浦柏明 刘宗杰

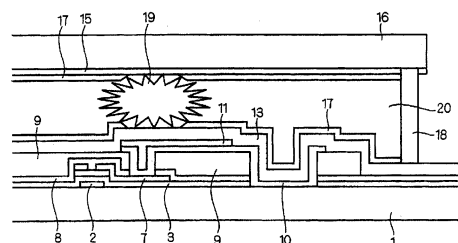
权利要求书 2 页 说明书 18 页 附图 18 页

[54] 发明名称

液晶显示装置

[57] 摘要

本发明的目的在于：提供一种液晶显示装置，即使使用预定的蚀刻剂，按预定的形状图形化非晶质的导电性膜，形成保护绝缘膜使之覆盖该图形化了的导电性膜，也能够防止该保护绝缘膜的异常生长。本发明的一个例子的液晶显示装置，在上面形成有薄膜晶体管的玻璃基板 1 与在上面形成有对置电极的滤色基板 16 之间，密封液晶。而且，像素电极 10 与薄膜晶体管的漏电极连接。此外，通过具有透明性的保护绝缘膜 13 覆盖像素电极 10。该像素电极 10 具有包含 In 与 Zn 的氧化化合物。



1. 一种液晶显示装置，其特征在于，

配备：

形成有薄膜晶体管的第一基板；

与上述第一基板对置，形成有对置电极的第二基板；

密封在上述第一基板与上述第二基板之间的液晶；

与上述薄膜晶体管的漏电极连接的像素电极；以及

覆盖上述像素电极的具有透明性的保护绝缘膜，

上述像素电极具有包含 In 与 Zn 的氧化化合物。

2. 一种液晶显示装置，其特征在于，

配备：

形成有薄膜晶体管的第一基板；

与上述第一基板对置，形成有具有透明性的对置电极的第二基板；

密封在上述第一基板与上述第二基板之间的液晶；

与上述薄膜晶体管的漏电极连接的像素电极；

与上述像素电极连接的反射电极；

在上述反射电极上形成的透明导电膜；以及

覆盖上述透明导电膜的具有透明性的保护绝缘膜，

上述透明导电膜具有包含 In 与 Zn 的氧化化合物。

3. 如权利要求 1 或者 2 所述的液晶显示装置，其特征在于，

在上述像素电极或者上述透明导电膜中进而包含 Sn 氧化物。

4. 如权利要求 3 所述的液晶显示装置，其特征在于，

在上述像素电极或者上述透明导电膜中，Zn 氧化物对总量的重量百分比是 1Wt % 或以上，10Wt % 或以下。

5. 如权利要求 1 或者 2 所述的液晶显示装置，其特征在于，

上述保护绝缘膜是氮化硅膜。

6. 如权利要求 1 或者 2 所述的液晶显示装置，其特征在于，

上述保护绝缘膜是氧化硅膜。

7. 如权利要求 1 或者 2 所述的液晶显示装置，其特征在于，

上述保护绝缘膜是氧化硅膜与氮化硅膜的按该顺序层叠的叠层膜。

8. 如权利要求 1 或者 2 所述的液晶显示装置，其特征在于，
上述像素电极或者上述透明导电膜是非晶质性的。

9. 如权利要求 1 或者 2 所述的液晶显示装置，其特征在于，
在构成上述薄膜晶体管的栅电极、源电极及漏电极中，至少有一个包含 Al 或者 Mo。

液晶显示装置

技术领域

本发明是涉及液晶显示装置的发明，特别是，涉及具有为了防止电极间短路而形成的保护绝缘膜的液晶显示装置的发明。

背景技术

液晶显示装置，通过在玻璃等透明绝缘性基板上矩阵状配置了薄膜晶体管的有源矩阵型的阵列基板与配备了对置电极的滤色基板之间，封入液晶构成。

该液晶显示装置作为平板显示器已经商品化，适用于笔记本电脑和其他的OA监视器等。

在上述结构的液晶显示装置中，在阵列基板上形成的像素电极（在反射型显示装置或者半透射型显示装置的情况下，包含通过Al合金等形成的反射电极）与上述对置电极之间，施加预定的电压。于是，液晶分子的定向状态发生适当变化，能够进行预定的图像显示（参照专利文献1）。

在上述结构的液晶显示装置的制造方法中，在将像素电极图形化的情况下，按照该像素电极的材料，其蚀刻剂不同。例如，在像素电极是非晶质的透明导电膜的情况下，需要使用草酸等弱酸。此外，在像素电极是结晶性的透明导电膜的情况下，需要使用王水等强酸。

但是，在像素电极的下层中，通过绝缘膜形成栅电极和源电极。在这样的结构中，为了低电阻化，在栅电极和源电极的至少一方由包含Al合金和Mo合金的材料形成的情况下，当进行像素电极的图形化时，使用王水等强酸作为蚀刻剂时，往往引起显示不良。

就是说，王水等强酸通过位于像素电极的下层的绝缘膜的针孔到达在更下层上形成的上述材料构成的栅电极等中。而且，在该栅电极等中，发生因该强酸引起的腐蚀。这样当栅电极等腐蚀时，往往引起显示不良。

从以上情况可知，当在栅电极等的材料中采用Al合金等的情况下，在像素电极的图形化时使用的蚀刻剂，需要使用草酸等弱酸。因

此,作为像素电极,需要采用能够用草酸等弱酸性的蚀刻剂蚀刻的非晶质的ITO膜(透明导电膜)(参照专利文献2)。

再有,当金属等导电性异物夹持在滤色基板与阵列基板之间的情况下,对置电极与像素电极短路,有可能发生点缺陷等显示不良。为了防止该显示不良,形成保护绝缘膜,使之覆盖像素电极(在反射型显示装置或者半透射型显示装置的情况下,也包含反射电极)。

[专利文献1]特开2003-50389号公报

[专利文献2]特开2003-51496号公报

如上所述,在栅电极等的材料中采用Al合金等的情况下,作为像素电极,至少在进行蚀刻处理的时候需要采用非晶质的ITO膜。

但是,当通过用草酸等蚀刻非晶质的ITO膜、图形化像素电极时,在除去了ITO膜的区域中,在该非晶质的ITO膜中作为残渣出现微量混入的结晶ITO。而且,当成膜保护绝缘膜使之覆盖该像素电极时,在除去了ITO膜的区域中,发现因粒状的ITO残渣的影响,保护绝缘膜异常生长。

此外,在由非晶质的ITO膜构成的像素电极上,形成氮化硅膜作为保护绝缘膜。于是,在该氮化硅膜的形成过程中,氨和氢气等离子体分解,生成氢自由基。通过该氢基的影响,在ITO膜上(像素电极上),发生In的还原反应,在像素电极上,氮化硅膜异常生长。

这样,不仅除去了ITO的区域中,而且在ITO上也发生保护绝缘膜的异常生长,其结果是,引起该液晶显示装置的显示不良。

发明内容

因此,本发明的目的在于:提供一种液晶显示装置,即使使用预定的蚀刻剂,将非晶质的导电性膜图形化成预定的形状,形成保护绝缘膜使之覆盖该图形化了的导电性膜,也能够防止该保护绝缘膜的异常生长。

为了达到上述目的,本发明第一方面的液晶显示装置配备:形成有薄膜晶体管的第一基板;与上述第一基板对置,形成有对置电极的第二基板;密封在上述第一基板与上述第二基板之间的液晶;与上述薄膜晶体管的漏电极连接的像素电极;以及覆盖上述像素电极的具有透明性的保护绝缘膜,上述像素电极具有包含In与Zn的氧化化合物。

此外，本发明第二方面的液晶显示装置配备：形成有薄膜晶体管的第一基板；与上述第一基板对置，形成有具有透明性的对置电极的第二基板；密封在上述第一基板与上述第二基板之间的液晶；与上述薄膜晶体管的漏电极连接的像素电极；与上述像素电极连接的反射电极；在上述反射电极上形成的透明导电膜；以及覆盖上述透明导电膜的具有透明性的保护绝缘膜，上述透明导电膜具有包含 In 与 Zn 的氧化化合物。

在上述第一方面或者第二方面的液晶显示装置中，由于像素电极或者透明导电膜具有包含 In 与 Zn 的氧化化合物，因而在非晶质膜中不存在结晶粒（结晶性氧化物）的状态中，能够实施该像素电极或者透明导电膜的图形化。因此，即使通过草酸系的蚀刻剂，蚀刻（图形化）该像素电极或者透明导电膜，在该蚀刻后，也能够防止发生蚀刻残渣。因此，即使在其后形成保护绝缘膜，也能够防止该保护绝缘膜 13 的异常生长。

附图说明

图 1 是表示具有实施方式 1 的液晶显示装置的阵列基板的结构的透视平面图。

图 2 是表示具有实施方式 1 的液晶显示装置的阵列基板的结构的剖面图。

图 3 是表示实施方式 1 的液晶显示装置的结构的一部分的剖面图。

图 4 是用于说明实施方式 1 的液晶显示装置的制造方法的工序剖面图。

图 5 是用于说明实施方式 1 的液晶显示装置的制造方法的透视平面图。

图 6 是用于说明实施方式 1 的液晶显示装置的制造方法的透视平面图。

图 7 是用于说明实施方式 1 的液晶显示装置的制造方法的工序剖面图。

图 8 是用于说明实施方式 1 的液晶显示装置的制造方法的透视平面图。

图 9 是用于说明实施方式 1 的液晶显示装置的制造方法的工序剖面图。

图 10 是用于说明实施方式 1 的液晶显示装置的制造方法的工序剖面图。

图 11 是用于说明实施方式 1 的液晶显示装置的制造方法的工序剖面图。

图 12 是用于说明实施方式 1 的液晶显示装置的制造方法的工序剖面图。

图 13 是表示具有实施方式 2 的液晶显示装置的阵列基板的结构剖面图。

图 14 是表示具有实施方式 3 的液晶显示装置的阵列基板的结构剖面图。

图 15 是用于说明实施方式 3 的液晶显示装置的制造方法的透视平面图。

图 16 是用于说明实施方式 3 的液晶显示装置的制造方法的工序剖面图。

图 17 是用于说明实施方式 3 的液晶显示装置的制造方法的透视平面图。

图 18 是用于说明实施方式 3 的液晶显示装置的制造方法的工序剖面图。

[符号说明]

1 玻璃基板、	2 栅电极、	3 栅绝缘膜、
4 半导体层、	5 欧姆接触层、	6 源电极、
7 漏电极、	8 钝化膜、	9 有机膜、
9a、11d 凹凸形状、	10 像素电极、	11 反射电极、
11a 下层反射电极、	11b 上层反射电极、	12 接触孔、
13 保护绝缘膜、	13a 氧化硅膜、	13b 氮化硅膜、
14 透射部、	15 对置电极、	16 滤色基板、
17 定向膜、	18 密封剂、	19 导电性异物、
20 液晶、	21 透明导电膜	

具体实施方式

以下，参照表示其实施方式的附图，具体地说明本发明。

〈实施方式1〉

图1是表示配备了本实施方式的液晶显示装置的有源矩阵型阵列基板的一部分的透视平面图。

本实施方式的液晶显示装置矩阵状设置栅电极2与源电极6(在图1中，仅仅图示了矩阵形状的一部分)。而且，在该栅电极2与源电极6的交叉点附近，形成薄膜晶体管。再有，薄膜晶体管配备栅电极2、源电极6及漏电极7。此外，在用栅电极2与源电极6划分的各区域中，形成各像素。

此外，本实施方式的液晶显示装置是在一像素中具有反射部与透射部的半透射型液晶显示装置。在这里，在反射部中形成像素电极10与反射电极11，在透射部中仅仅形成像素电极10。

图1是表示具有该结构的有源矩阵型阵列基板的一部分的透视平面图。此外，图2表示图1的A-A剖面图。在这里，如图2所示，阵列基板是在玻璃基板1上形成各部件的基板。

如图2所示，在作为玻璃等的透明绝缘性基板的玻璃基板1上，形成栅电极2。此外，形成栅绝缘膜3使之覆盖栅电极2。此外，在栅绝缘膜3的预定的位置中，以预定的图形形成半导体膜层4与欧姆接触层5按该顺序层叠的层状结构。此外，在欧姆接触层5与栅绝缘膜3上，形成以预定形状图形化了的源电极6及漏电极7。

再有，由栅电极2、源电极6及漏电极7等形成薄膜晶体管。

在这里，为了低电阻化，在栅电极2、源电极6及漏电极7中的一个或者几个中，包含Mo或者Al。这样，在栅电极2等中，包含Mo或者Al。因此，如上所述，在其后的像素电极10的蚀刻处理时使用的蚀刻剂需要是草酸等弱酸。此外，这样，由于通过弱酸性的蚀刻剂实施像素电极10的蚀刻处理，至少蚀刻处理前的像素电极10需要是用该弱酸性的蚀刻剂能够蚀刻的非晶质性的材料。

此外，除去形成了源电极6与漏电极7的区域以外的欧姆接触层5。

此外，如图2所示，在源电极6及漏电极7上，形成由无机材料构成的氮化硅膜等钝化膜8。在钝化膜8上，形成由丙烯等树脂构成的在表面内具有凹凸形状的有机膜9。进而，在有机膜9上以预定的图形

形成像素电极 10，在该像素电极 10 上以预定图形形成反射电极 11。

在这里，像素电极 10 至少在蚀刻阶段中是具有非晶质的透明性的导电膜。此外，像素电极 10 通过在钝化膜 8 及有机膜 9 中形成的接触孔 12 与下层的漏电极 7 连接。此外，通过除去栅绝缘膜 3、钝化膜 8 及有机膜 9，玻璃基板 1 的表面的一部分露出（将该露出部分称为透射部 14），形成像素电极 10 使之延伸覆盖该透射部 14。

此外，反射电极 11 具有下层反射电极 11a 与上层反射电极 11b 的 2 层结构。再有，反射电极 11 没有形成在上述透射部 14 中。此外，由于在表面是凹凸形状的有机膜 9 上形成反射电极 11，因而该反射电极 11 也具有凹凸形状。通过该反射电极 11 的凹凸形状，能够引起光的乱反射。

此外，如图 2 所示，形成具有透明性的保护绝缘膜 13，使之覆盖有机膜 9、像素电极 10 及反射电极 11。

此外，如图 3 的剖面图所示，液晶显示装置与配备上述结构的阵列基板对置设置滤色基板 16。

在这里，在滤色基板 16 中形成对置电极 15，涂覆定向膜 17 使之覆盖该对置电极 15。此外，在阵列基板（玻璃基板 1）的最上层中也涂覆定向膜 17。此外，滤色基板 16 与阵列基板通过密封剂 18 粘合，在两基板之间封入包含导电性异物 19 的液晶 20。

如图 3 所示，在像素电极 10（或者反射电极 11）与对置电极 15 之间存在导电性异物 19。在这里，即使该导电性异物 19 顶破定向膜 17，由于通过保护绝缘膜 13 覆盖像素电极 10（或者反射电极 11），因而在像素电极 10（或者，反射电极 11）与对置电极 15 之间，也没有产生短路。因此，能够提供防止因该短路引起的显示不良的液晶显示装置。

在上式结构的本实施方式的液晶显示装置中，像素电极 10 包含以下的成分。

就是说，在本实施方式中，像素电极 10 是由包含 In、Zn 的氧化化合物（IZO）或者包含 In、Zn 及 Sn 的氧化化合物构成的透明导电膜。再有，像素电极 10 在上述蚀刻处理阶段中至少是非晶质性的。

通过使像素电极 10 含有 Zn 氧化物，能够使结晶化温度相对增高。因此，能够在非晶质膜中不存在结晶粒（结晶性氧化物）的状态下，

实施该像素电极 10 的图形化。因此,即使通过草酸系的蚀刻剂蚀刻该像素电极 10 (图形化),也能够防止在该蚀刻后发生蚀刻残渣。

这样,由于不存在蚀刻残渣,不仅在由非晶质的透明性导电膜构成的像素电极 10 上,即使在通过图形化除去该透明性导电膜露出有机膜 9 的地方,也能够防止因上述粒状的 IT0 残渣引起的保护绝缘膜 13 的异常生长。

在这里,在像素电极 10 是由包含 In、Zn 及 Sn 的氧化化合物构成的非晶质的透明导电膜的情况下,例如也希望限制 ZnO 对 In_2O_3 、 SnO_2 及 ZnO 的总量的重量百分比。

其原因在于,这是由于当 ZnO 对总量的重量百分比过低时,尽管能够防止发生上述蚀刻后的残渣,但存在降低结晶化温度的倾向(就是说,成为结晶化容易进行的倾向),像素电极 10 的加工性困难的缘故。另一方面,当 ZnO 对总量的重量百分比过高时,像素电极 10 的电阻值增大的缘故。

本发明者确认,如果 ZnO 对 In_2O_3 、 SnO_2 及 ZnO 的总量的重量百分比是 1Wt % 或以上、10Wt % 或以下的范围,能够防止发生蚀刻残渣,同时,也不产生上述各问题(就是说,结晶化温度和电阻值的问题)。

例如,在重量百分比中,在 In_2O_3 : SnO_2 : ZnO = 89: 5: 6 的情况下,像素电极 10 的结晶化温度约为 250℃ 左右。当像素电极 10 的结晶化温度高到这样的程度时,能够防止发生蚀刻残渣,而且,也不产生该像素电极 10 的加工性的问题。

再有,由于追加保护绝缘膜 13 的成膜,或者用于晶体管的性能稳定化的热处理工序,即使在蚀刻阶段是非晶质的透明导电膜,在阵列工序的最后阶段中也能够结晶化。

接着,说明本实施方式的液晶显示装置的制造方法。

首先,如图 4 所示,在玻璃基板 1 上形成预定图形的栅电极 2。具体情况如下所述。

例如,通过使用了公知的 Ar 气体的溅射法,在玻璃基板 1 上成膜厚度 200~300nm 的 Mo 或者 Mo 合金等的高熔点金属。在这里,溅射条件如下: 溅射方式是 DC 磁控溅射方式(a DC magnetron sputtering method),成膜功率密度 $3\text{W}/\text{cm}^2$, Ar 气体流量 100sccm,成膜时压力 0.2~0.4Pa,成膜时温度 100~180℃。

在该高熔点金属成膜后，通过第一次的光刻工序，在该高熔点金属上形成抗蚀剂图形。而且，以该抗蚀剂图形作为掩模，使用包含公知的硝酸+醋酸+磷酸+纯净水的蚀刻剂，蚀刻高熔点金属。然后，通过除去上述抗蚀剂图形，在玻璃基板上形成预定图形的栅电极2（图4）。

接着，如图4所示，在玻璃基板1上顺序成膜栅绝缘膜3、半导体层4及欧姆接触层5，使之覆盖栅电极2。然后，以预定的形状图形化由半导体层4及欧姆接触层5构成的半导体叠层。图5表示到该工序为止的液晶显示装置的平面图。再有，图4是图5的A-A剖面图。在这里，在图5中，由于栅电极2存在于下层，因而用虚线图示。

栅绝缘膜3、半导体层4及欧姆接触层5的具体的形成方法如下。

例如，用化学气相生长法（CVD法），在玻璃基板1上成膜厚度300~500nm的成为栅绝缘膜3的氮化硅，使之覆盖栅电极2。而且，同样用CVD法，在该栅绝缘膜3上，成膜厚度100~200nm的成为半导体层4的非晶硅。进而，同样用CVD法，在该半导体层4上，成膜厚度30~50nm以磷作为杂质进行掺杂了的n+型非晶硅。

然后，通过第二次的光刻工序，在该欧姆接触层5上形成抗蚀剂图形。而且，以该抗蚀剂作为掩模，通过使用了氟系气体的公知的干法刻蚀，蚀刻半导体层4及欧姆接触层5。然后，通过除去上述抗蚀剂图形，在玻璃基板1上形成栅绝缘膜3及预定图形的半导体叠层（半导体层4及欧姆接触层5）（图4、5）。

在形成栅绝缘膜3、半导体层4及欧姆接触层5后，接着，在栅绝缘膜3及欧姆接触层5上，形成预定图形的源电极6及预定图形的漏电极7。图6表示到该工序为止的液晶显示装置的平面图。此外，图7表示图6的A-A剖面图。在这里，在图6中，用虚线图示栅电极2及半导体叠层（半导体层4及欧姆接触层5）。

源电极6及漏电极7的具体的形成方法如下。

例如，用溅射法，在栅绝缘膜3及欧姆接触层5上，成膜厚度为200~400nm的成为源电极6及漏电极7的金属薄膜（Mo膜等）。

然后，通过第三次的光刻工序，在该金属薄膜上形成抗蚀剂图形。而且，将该抗蚀剂图形作为掩模，用包含公知的硝酸+醋酸+磷酸+纯净水的蚀刻剂，蚀刻该金属薄膜。通过该蚀刻处理，在栅绝缘膜3

及欧姆接触层 5 上, 形成预定图形的源电极 6 及预定图形的漏电极 7 (图 6、7)。

然后, 将该抗蚀剂图形、源电极 6 及漏电极 7 作为掩模, 通过用氟系气体的公知的干法刻蚀, 蚀刻露出的欧姆接触层 5。然后, 除去上述抗蚀剂图形 (图 6、7)。

接着, 形成钝化层 8, 使之覆盖在玻璃基板 1 上形成的栅绝缘膜 3、源电极 6 及漏电极 7 等。而且, 在该钝化膜 8 上, 形成具有感光性的有机膜 9。然后, 在该有机膜 9 的预定的表面上设置凹凸形状 9a。进而, 形成贯通有机膜 9 及钝化膜 8、具有预定的开口面积的接触孔 12, 及贯通有机膜 9、钝化膜 8 及栅绝缘膜 3 的具有预定的开口面积成为透射部 14 的开口部。

图 8 表示到该工序为止的液晶显示装置的平面图。此外, 图 9 表示图 8 的 A-A 剖面图。再有, 在图 8 中, 用虚线图示存在于下层的各部分 2、6、7 等。

在这里, 从图 9 可知, 漏电极 7 从接触孔 12 的底部露出。此外, 玻璃基板 1 从成为透射部 14 的开口部的底部露出。再有, 凹凸形状 9a 从有机膜 9 的表面形成到预定的深度 (就是说, 不贯通有机膜 9)。

钝化膜 8 及具有凹凸形状 9a、成为接触孔 12 与透射部 14 的开口部的有机膜 9 的具体的形成方法如下。

例如, 用 CVD 法, 成膜厚度 100nm 左右成为钝化膜 8 的氮化硅膜, 使之覆盖在玻璃基板 1 上形成的各部分 3、6、7 等。然后, 用旋转涂覆法, 在钝化膜 8 上涂覆厚度 $3.2 \sim 3.9 \mu\text{m}$ 成为有机膜 9 的 JSR 制 PC335。

然后, 通过第四次光刻工序, 对有机膜 9, 形成凹凸形状 9a 及开口部。在这里, 开口部形成在与接触孔 12 及透射部 14 相当的位置的有机膜 9 中。此外, 钝化膜 8 从开口部的底部露出。

而且, 将该有机膜 9 作为掩模, 通过使用了氟系气体的公知的干法刻蚀, 蚀刻钝化膜 8 及栅绝缘膜 3。通过实施该蚀刻处理, 形成成为漏电极 7 从底部露出的接触孔 12 及玻璃基板 1 从底部露出的透射部 14 的开口部 (图 8、9)。

在形成了接触孔 12 等的有机膜 9 形成后, 接着, 在有机膜 9 上, 形成预定图形的像素电极 10。在这里, 像素电极 10 是具有透明性的导

电膜。图 10 表示该像素电极 10 形成后的工序剖面图。

如图 10 所示，像素电极 10 也形成在接触孔 12 的侧面及底面中。因此，像素电极 10 与漏电极 7 电连接。此外，像素电极 10 也形成在成为透射部 14 的开口部的侧面及底面中。

像素电极 10 的具体的形成方法如下。

例如，用溅射法，成膜厚度 100nm 左右成为像素电极 10 的具有透明性的导电膜，使之覆盖有机膜 9（包含成为接触孔 12 及透射部 14 的开口部）。在这里，具有透明性的导电膜是包含氧化铟（ In_2O_3 ）、氧化锌（ ZnO ）及氧化锡（ SnO_2 ）的非晶质状态的 ITZO 膜。

在形成具有该透明性的导电膜后，通过第五次的光刻工序，在具有该透明性的导电膜上形成抗蚀剂图形。而且，将该抗蚀剂图形作为掩模，用公知的草酸系的蚀刻剂，蚀刻具有透明性的导电膜。通过该蚀刻处理，在有机膜 9（包含成为接触孔 12 及透射部 14 的开口部）上，形成预定图形的像素电极 10（图 10）。

在这里，通过在像素电极 10 中含有 Zn 氧化物，成为相对较高的结晶化温度。因此，在非晶质膜中不存在结晶粒（结晶性氧化物）（就是说，提高了像素电极 10 的非晶质性）。因此，即使通过草酸系的蚀刻剂蚀刻该像素电极 10（图形化），也能够防止在该蚀刻后发生蚀刻残渣。

再有，即使在像素电极 10 的下层中存在的栅绝缘膜 3 和钝化膜 8 中有针孔等薄膜缺陷，由于使用草酸等弱酸作为蚀刻剂，也不会对由包含 Al 合金和 Mo 合金的材料形成的栅电极 2 和源电极 6 等，造成损伤。

在形成该像素电极 10 后，除去上述抗蚀剂图形，接着，成膜金属薄膜，使之至少覆盖像素电极 10。在这里，金属薄膜在可见光区域具有光反射特性。而且，通过将该金属薄膜图形化成预定的形状，形成反射电极 11。

到该工序为止的液晶显示装置的平面图能够从图 1 把握。此外，图 11 表示到上述工序为止的同样的 A-A 剖面。再有，在图 1 中，存在于下层的各部分 2、6、7、10 等用虚线图示。

在这里，从图 1、11 可知，像素电极 10 从成为透射部 14 的开口部的底部露出。此外，伴随着有机膜 9 的凹凸形状 9a，该凹凸形状 9a

上的反射电极 11 具有凹凸形状 11d。此外，反射电极 11 具有由下层反射电极 11a 与上层反射电极 11b 构成的 2 层结构。

反射电极 11 的具体形成方法如下。

例如，用溅射法，成膜厚度 100nm 左右成为下层反射电极 11a 的金属薄膜，使之覆盖像素电极 10。在这里，该金属薄膜（下层反射电极 11a）是 Mo 或者在 Mo 中添加了少量的其他元素的 Mo 合金等。再有，作为该 Mo 合金能够采用通过在 Mo 中添加了 Nb 而成的 MoNb 合金和通过在 Mo 中添加 W 而成的 MoW 合金。

然后，用溅射法，在下层反射电极 11a 上，成膜 300nm 左右成为上层反射电极 11b 的金属薄膜。在这里，该金属薄膜（上层反射电极 11b）在可见光区域中具有高的光反射特性。在这里，该金属薄膜（上层反射电极 11b）是 Al 或者在 Al 中添加了少量的其他的元素的 Al 合金等。再有，作为该 Al 合金，能够采用通过在 Al 中添加了 0.1~2wt % 的 Cu 而成的 AlCu 合金。

在形成 2 层结构的金属薄膜后，通过第六次的光刻工序，在该 2 层结构的金属薄膜上形成抗蚀剂图形。而且，将该抗蚀剂图形作为掩模，用包含磷酸 + 硝酸 + 醋酸的蚀刻剂，蚀刻 2 层结构的金属薄膜。然后，除去上述抗蚀剂图形。通过该蚀刻处理，形成预定图形的反射电极 11（图 1、11）。

在这里，如图 1、11 所示，在成为透射部 14 的开口部的底部中，形成像素电极 10，但没有形成反射电极 11。

在形成反射电极 11 后，接着，形成具有预定图形的保护绝缘膜 13，使之覆盖像素电极 10、反射电极 11 及有机膜 9 等。图 2 是到该工序为止的液晶显示装置的与上述同样的 A-A 剖面。在这里，保护绝缘膜 13 是为了防止设置在滤色基板 16 上的对置电极 15 与像素电极 10（或者反射电极 11）的短路而形成的。此外，保护绝缘膜 13 具有透明性。

保护绝缘膜 13 的具体形成方法如下。

例如，用等离子体 CVD 法，成膜成为保护绝缘膜 13 的氮化硅膜，使之覆盖有机膜 9、像素电极 10 及反射电极 11 等。

在这里，如上所述，在形成像素电极 10 时（图形化），不发生粒状的蚀刻残渣。因此，在形成该氮化硅膜时也没有氮化硅膜的异常生

长。

在形成该氮化硅膜后，通过第七次的光刻工序，在该氮化硅膜上形成抗蚀剂图形。而且，将该抗蚀剂图形作为掩模，蚀刻氮化硅膜。然后，除去上述抗蚀剂图形。通过该蚀刻处理，形成预定图形的保护绝缘膜 13（图 2）。

再有，在氮化硅膜的成膜工序中经过热处理工序。因此，在蚀刻阶段中，是非晶质的透明导电膜也有能够得到结晶化的情况。

在这里，如上所述，保护绝缘膜 13 是为了防止通过包含在液晶 20 内的导电性异物 19 引起对置电极 15 与像素电极 10（或者反射电极 11）的短路而形成的。因此，在玻璃基板 1 上，如端子部（没有图示）那样，除去氮化硅膜（保护绝缘膜 13）的区域，被限制在由液晶 20 介于其间与对置电极 15 对置的区域以外的区域上。

在到以上为止的工序后，由具有导电性异物 19 的液晶 20 介于其间，粘合形成了对置电极 15 和定向膜 17 的滤色基板 16 与具有图 2 所示的结构玻璃基板 1（阵列基板），使得两基板 1、16 对置（图 3）。

通过该一连串的工序，完成本实施方式的液晶显示装置。

这样，在本实施方式的液晶显示装置中，在像素电极 10（透明性导电膜）中，包含 In 氧化物及 Zn 氧化物。

因此，在蚀刻之前，在非晶质的透明导电膜内，不存在结晶性氧化物，在用于形成该像素电极 10 的蚀刻处理时，没有发生蚀刻残渣物的情况。因此，即使在其后形成保护绝缘膜 13，也能够防止该保护绝缘膜 13 的异常生长。因此，没有发生在显示部中的白浊现象的情况，也没有发生因反射率降低引起的显示不良的情况。

再有，在上述中，谈到了采用氮化硅膜作为保护绝缘膜 13 的情况。但是，在由非晶质 ITO 膜构成的像素电极 10 上，形成氮化硅膜作为保护绝缘膜时，如上所述，在形成该氮化硅膜的过程中，氨和氢气等离子体分解，生成氨基。通过该氨基的影响，在 ITO 膜上（像素电极 10 上）引起 In 的还原反应，在像素电极 10 上有可能发生氮化硅膜的异常生长。

因此，为了避免上述 In 的还原反应，可以采用氧化硅膜作为保护绝缘膜 13，或者也可以采用按氧化硅膜与氮化硅膜的顺序层叠的叠层膜。图 12 表示采用按氧化硅膜与氮化硅膜的顺序层叠的叠层膜作为保

护绝缘膜 13 的情况下的剖面图。

在形成该叠层膜的情况下，例如，用等离子体 CVD 法形成氧化硅膜 13a 后，同样用等离子体 CVD 法，在该氧化硅膜 13a 上形成氮化硅膜 13b。然后，将该叠层膜图形化成预定的形状（就是说，形成保护绝缘膜 13）（图 12）。

这样，通过采用按顺序层叠了氧化硅膜与氮化硅膜的叠层膜作为保护绝缘膜 13，能够提供没有氮化硅膜的异常生长，进而，耐湿性优秀的保护绝缘膜 13。

此外，在上述中，谈到了对半透射型液晶显示装置应用本实施方式的情况。但是，毫无疑问即使对透射型液晶显示装置，也能够应用本实施方式。

<实施方式 2>

由于对置电极 15 具有透明性，为了改善显示特性，存在在反射电极 11 上形成透明导电膜的技术。对具有该结构的液晶显示装置，也能够应用本发明。

就是说，在该透明导电膜中含有包含 In 与 Zn 的氧化化合物。

图 13 是表示本实施方式的液晶显示装置的结构（具体地说是阵列基板的结构）的剖面图。再有，与在实施方式 1 中说明过的部件相同的部件，在本实施方式中也标注相同的符号。

在这里，与上述同样，为了低电阻化，在栅电极 2、源电极 6 及漏电极 7 的一个或者几个中包含 Mo 或者 Al。这样，在栅电极 2 等中，包含 Mo 或者 Al。因此，如上所述，在其后的透明导电膜的蚀刻处理时使用的蚀刻剂需要是草酸等弱酸。此外，这样，由于通过弱酸性的蚀刻剂实施透明导电膜的蚀刻处理，至少蚀刻处理前的透明导电膜，需要是能够用该弱酸性的蚀刻剂蚀刻的非晶质性的导电膜。

从图 2 与图 13 的比较可知，本实施方式的液晶显示装置除透明导电膜 21 形成在反射电极 11 上以外，与实施方式 1 的显示装置的结构相同。因此，以下，对与实施方式 1 相同的部分省略其说明，仅仅详细地说明不同的部分。

如图 13 所示，在本实施方式的液晶显示装置中，在反射电极 11 与保护绝缘膜 13 之间形成透明导电膜 21。如上所述，由于对置电极

15 具有透明性,为了改善显示特性,在反射电极 11 上形成透明导电膜 21。

本实施方式的液晶显示装置(具体地说是透明导电膜 21)的形成方法如下。再有,在本实施方式中,仅仅谈到与实施方式 1 的液晶显示装置的制造方法不同的工序,对相同的工序省略其说明。

通过在实施方式 1 中说明过的一连串工序,形成成为反射电极 11 的 2 层结构的金属薄膜。在这里,该 2 层结构的金属薄膜还没有图形化(就是说,反射电极 11 还没有具有预定的图形)。再有,2 层结构的金属薄膜形成前的工序,与在实施方式 1 中说明过的内容相同。

接着,在 2 层结构的金属薄膜上形成透明导电材料。然后,通过图形化该透明导电材料及 2 层结构的金属薄膜,形成反射电极 11 及透明导电膜 21(图 13)。具体的形成方法如下。

例如,用溅射法,成膜厚度 3~15nm 左右成为透明导电膜 21 的透明性导电材料。在这里,透明性导电材料(透明导电膜 21)是包含氧化铟(In_2O_3)、氧化锌(ZnO)及氧化锡(SnO_2)的非晶质状态的 ITZO 膜。

在成膜该透明性导电材料后,通过光刻工序,在该透明性导电材料上形成抗蚀剂图形。而且,将该抗蚀剂图形作为掩模,用公知的草酸系的蚀刻剂,蚀刻透明性导电材料。然后用相同的抗蚀剂图形作为掩模,用包含磷酸+硝酸+醋酸的蚀刻剂,蚀刻 2 层结构的金属薄膜。然后,除去上述抗蚀剂图形。

通过上述一连串的蚀刻处理,形成具有预定的图形的反射电极 11(具体地说,由下层反射电极 11a 与上层反射电极 11b 构成的 2 层结构的反射电极 11),同时,在该反射电极 11 上形成预定图形的透明导电膜 21(图 13)。

在这里,通过在透明导电膜 21 中含有 Zn 氧化物,成为比较高的结晶化温度。因此,在非晶质膜中不存在结晶粒(结晶性氧化物)(就是说,提高了透明导电膜 21 的非晶质性)。因此,即使通过草酸系的蚀刻剂蚀刻该透明导电膜 21(图形化),也能够防止在该蚀刻后发生蚀刻残渣。

在形成该反射电极 11 及透明导电膜 21 后,接着,形成具有预定图形的保护绝缘膜 13,使之覆盖像素电极 10、透明导电膜 21 及有机

膜 9 等(图 13)。在这里,保护绝缘膜 13 是为了防止设置在滤色基板 16 上的对置电极 15 与像素电极 10 (或者透明导电膜 21) 的短路而形成的。此外,保护绝缘膜 13 具有透明性。

由于保护绝缘膜 13 的具体的结构及形成方法与实施方式 1 同样,在这里省略其说明。

在这里,如上所述,在形成透明导电膜 21 时没有发生粒状的蚀刻残渣。因此,在形成保护绝缘膜 13 时,也没有该保护绝缘膜 13 异常生长的情况。

此外,在保护绝缘膜 13 的成膜工序中经过热处理工序。因此,在蚀刻阶段中是非晶质的透明导电膜也有结晶化的情况。

在以上工序后,由具有导电性异物 19 的液晶 20 介于其间粘合形成了对置电极 15 和定向膜 17 的滤色基板 16 与具有图 13 所示结构的玻璃基板 1,使得两基板 1、16 对置。

通过该一连串的工序,完成本实施方式的液晶显示装置。

这样,在本实施方式的液晶显示装置中,在透明导电膜 21 中除 In 氧化物之外包含 Zn 氧化物。

因此,在蚀刻以前是非晶质的透明导电膜 21 内,不存在结晶性氧化物,在用于该透明导电膜 21 的图形化的蚀刻处理时,不发生蚀刻残渣。因此,即使形成其后的保护绝缘膜 13,也能够防止该保护绝缘膜 13 的异常生长。因此,不发生显示部的白浊现象,也不发生因反射率的降低引起的显示不良。

再有,在本实施方式的液晶显示装置中,像素电极 10 可以包含 Zn 氧化物,也可以不包含 Zn 氧化物。但是,与实施方式 1 同样,即使在蚀刻前是非晶质的像素电极 10 中,通过在 In 氧化物之外包含 Zn 氧化物,在透明导电膜 21 的蚀刻处理时不仅不发生蚀刻残渣,而且如实施方式 1 说明过的那样,在像素电极 10 的蚀刻处理中也不发生蚀刻残渣。

因此,通过在蚀刻处理前在非晶质的像素电极 10 中也包含 Zn 氧化物,能够更可靠地防止保护绝缘膜 13 的异常生长。

此外,在本实施方式中,谈到了对半透射型液晶显示装置应用本发明的情况。但是,本发明也能够应用于反射型液晶显示装置中,这是毫无疑问的。

<实施方式 3>

实施方式 1、2 的液晶显示装置，通过另外设置反射电极 11 构成半透射型的液晶显示装置。但是，通过使漏电极 7 具有反射功能，能够省略反射电极 11，构成半透射型液晶显示装置。

本实施方式的特征在于：在使漏电极 7 具有反射功能的半透射型液晶显示装置中，与实施方式 1 同样，在像素电极 10 中包含 In 氧化物及 Zn 氧化物。

图 14 是本实施方式的液晶显示装置（详细地说是阵列基板）的剖面图。再有，与在实施方式 1 中说明过的部件相同的部件，在本实施方式中也标注相同的符号。

由于本实施方式的液晶显示装置没有发射电极 11，如图 14 所示那样，省略有机膜 9。

此外，通过使漏电极 7 具有反射功能，该漏电极 7 担当反射电极 11 的代用品的功能。因此，从防止画质降低的观点看，在本实施方式中，漏电极 7 最好比实施方式 1 的漏电极 7 面积大。

此外，由于没有反射电极 11 及有机膜 9，在本实施方式中，如图 14 所示，形成保护绝缘膜 13 使之覆盖钝化膜 8 与像素电极 10。

此外，从图 14 可知，在本实施方式的液晶显示装置中，在透射部 14 中，在玻璃基板 1 与像素电极 10 之间存在栅绝缘膜 3 及钝化膜 8。这是依赖于下述理由。

就是说，在实施方式 1 中，具有包含成为透射部 14 的开口部的有机膜 9。而且，进行将该有机膜 9 作为掩模使用的蚀刻处理。但是，在本实施方式中不存在有机膜 9。因此，在本实施方式中，在透射部 14 中，没有除去栅绝缘膜 3 及钝化膜 8，残存在玻璃基板 1 与像素电极 10 之间。

再有，即使在玻璃基板 1 与像素电极 10 之间存在绝缘膜，在液晶显示装置的动作上也没有特别的问题产生。

由于除此以外的结构与实施方式 1 的液晶显示装置大体相同，故省略其详细的说明。

接着，说明本实施方式的液晶显示装置的制造方法。再有，形成源电极 6 及漏电极 7，然后，直到成膜成为钝化膜 8 的氮化硅膜为止的

工序与实施方式1同样。因此,省略到该工序为止的说明。

在这里,在本实施方式中,漏电极7替代反射电极11的功能。因此,从防止降低画质的观点看,最好该漏电极7的面积大。

在上述工序后,接着,形成钝化膜8使之覆盖在玻璃基板1上形成的栅绝缘膜3、源电极6及漏电极7。进而,形成贯通钝化膜8具有预定的开口面积的接触孔12。

图15表示到该工序为止的液晶显示装置的平面图。此外,图16表示图15的B-B剖面图。再有,在图15中,用虚线图示存在在比钝化膜8更下层中的各部分2、4、5等(但是,从图面上考虑,用实线图示源电极6与漏电极7)。

在这里,从图16可知,漏电极7从接触孔12的底部露出。

钝化膜8及接触孔12的具体的形成方法如下。

例如,用CVD法,成膜厚度300~400nm的成为钝化膜8的氮化硅膜,使之覆盖在玻璃基板1上形成的各部分3、6、7等。

然后,通过光刻工序,在氮化硅膜(钝化膜8)上形成抗蚀剂图形。而且,将该抗蚀剂图形作为掩模,通过使用了氟系气体的公知的干法刻蚀,蚀刻钝化膜8。通过实施该蚀刻处理,在钝化膜8中形成漏电极7从底部露出的接触孔12(图15、16)。

在形成形成了接触孔12的钝化膜8后,接着,在钝化膜8上形成预定图形的像素电极10。在这里,像素电极10是具有透明性的导电膜。

图17表示到该工序为止的液晶显示装置的平面图。此外,图18表示图17的B-B剖面图。再有,在图17中,用虚线图示存在在比像素电极10更下层中的各部分2、6、7、12等。

如图18所示,像素电极10在接触孔12中与漏电极7电连接。

像素电极10的具体的形成方法如下。

例如,用溅射法,成膜厚度100nm左右成为像素电极10的具有透明性的导电膜,使之覆盖钝化膜8。在这里,具有透明性的导电膜是包含氧化铟(In_2O_3)、氧化锌(ZnO)及氧化锡(SnO_2)的非晶质状态的ITZO膜。

在形成具有该透明性的导电膜后,通过光刻工序,在具有透明性的导电膜上形成抗蚀剂图形。而且,将该抗蚀剂图形作为掩模,用公

知的草酸系的蚀刻剂，蚀刻具有透明性的导电膜。然后，除去抗蚀剂图形。通过该蚀刻处理，在钝化膜 8 上，形成预定图形的像素电极 10（图 17、18）。

在这里，通过在像素电极 10 中含有 Zn 氧化物，成为比较高的结晶化温度。因此，在非晶质膜中不存在结晶粒（结晶性氧化物）（就是说，提高了像素电极 10 的非晶质性）。因此，即使通过草酸系的蚀刻剂蚀刻该像素电极 10（图形化），也能够防止在该蚀刻后发生蚀刻残渣。

在形成像素电极 10 后，接着，形成具有预定图形的保护绝缘膜 13，使之覆盖像素电极 10 等。图 14 是到该工序为止的液晶显示装置的剖面图。

再有，保护绝缘膜 13 的具体的形成方法与在实施方式 1 中说明过的方法相同。因此，在这里省略其说明。

如上所述，在形成像素电极 10 时不发生粒状的蚀刻残渣。因此，在形成保护绝缘膜 13 时，能够防止该保护绝缘膜 13 的异常生长。

再有，在保护绝缘膜 13 的成膜工序中经过热处理工序。因此，在蚀刻阶段中是非晶质的透明导电膜也有结晶化的情况。

在到上述为止的工序后，由具有导电性异物 19 的液晶 20 介于其间，粘合形成了对置电极 15 和定向膜 17 的滤色基板 16 与具有图 14 所示的结构玻璃基板 1，使得两基板 1、16 对置。

通过该一连串的工序，完成本实施方式的液晶显示装置。

这样，在本实施方式的液晶显示装置中，在像素电极 10（具有透明性的导电膜）中，除 In 氧化物之外包含 Zn 氧化物。

因此，在蚀刻前具有非晶质的透明性的导电膜内，不存在结晶性氧化物，在用于形成该像素电极 10 的蚀刻处理时，不发生蚀刻残渣。因此，即使形成其后的保护绝缘膜 13，也能够防止该保护绝缘膜 13 的异常生长。因此，不发生显示部的白浊现象，也不发生因反射率降低引起的显示不良。

此外，由于本实施方式的液晶显示装置没有反射电极 11 和有机膜 9，与实施方式 1 的液晶显示装置相比，其制造工序简化。

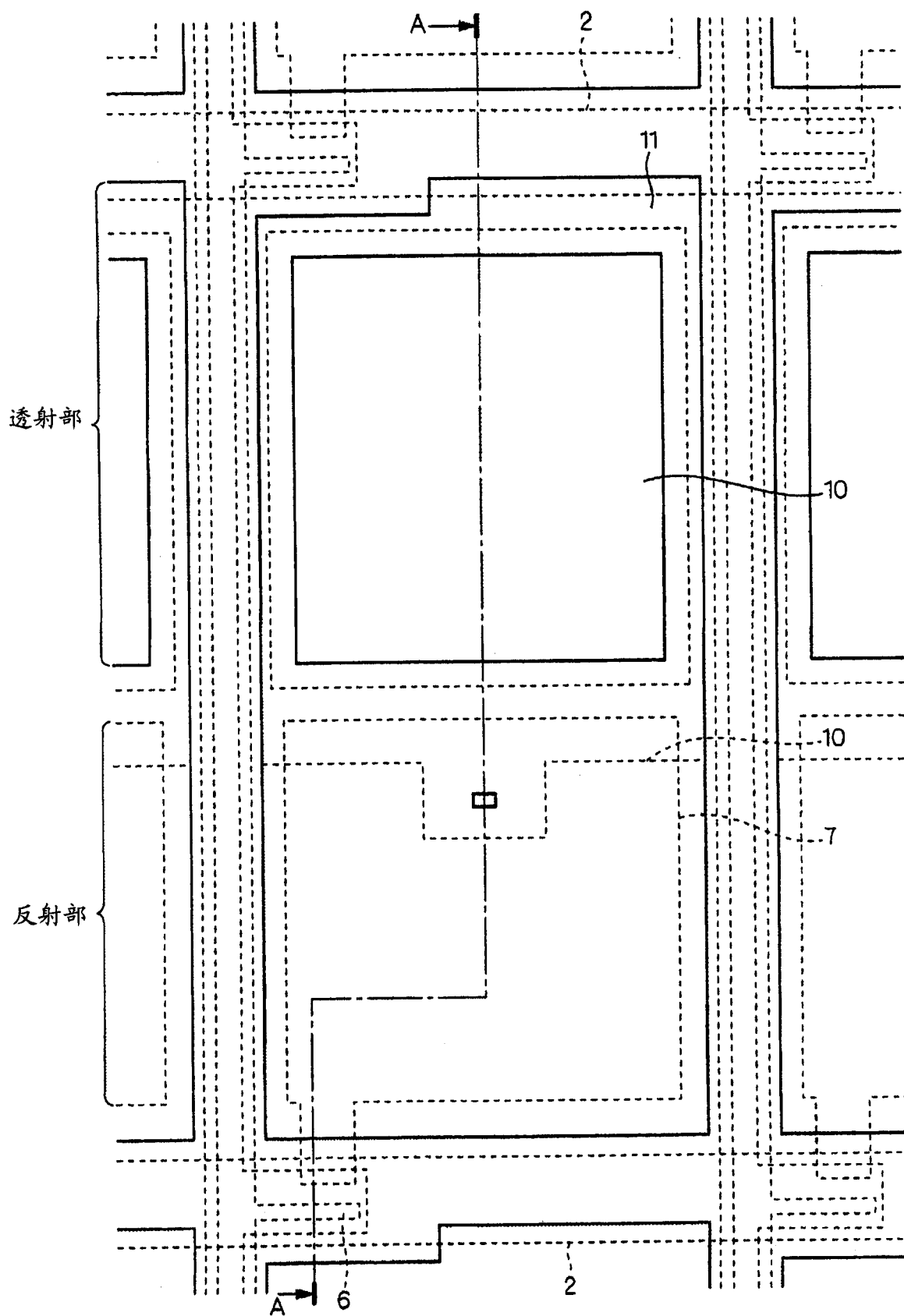


图 1

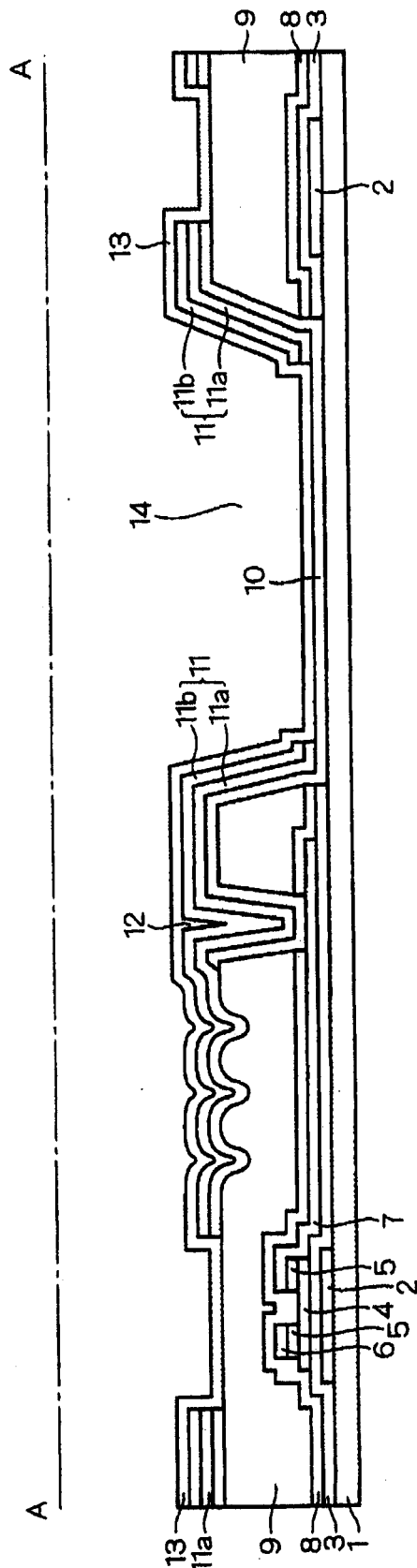


图 2

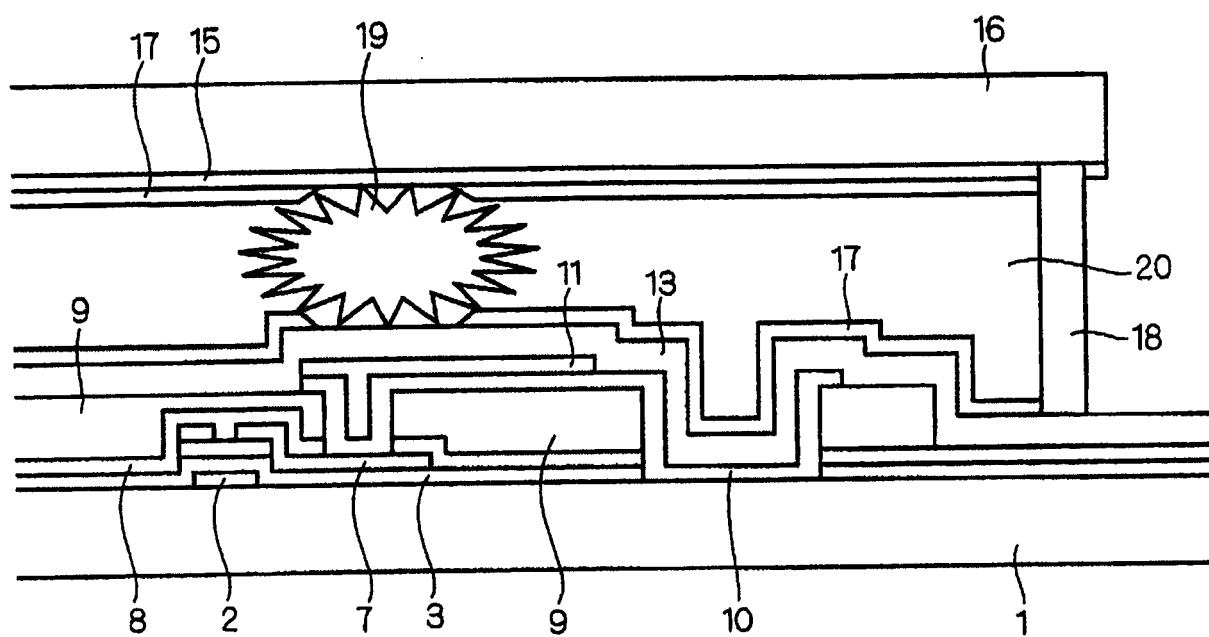


图 3

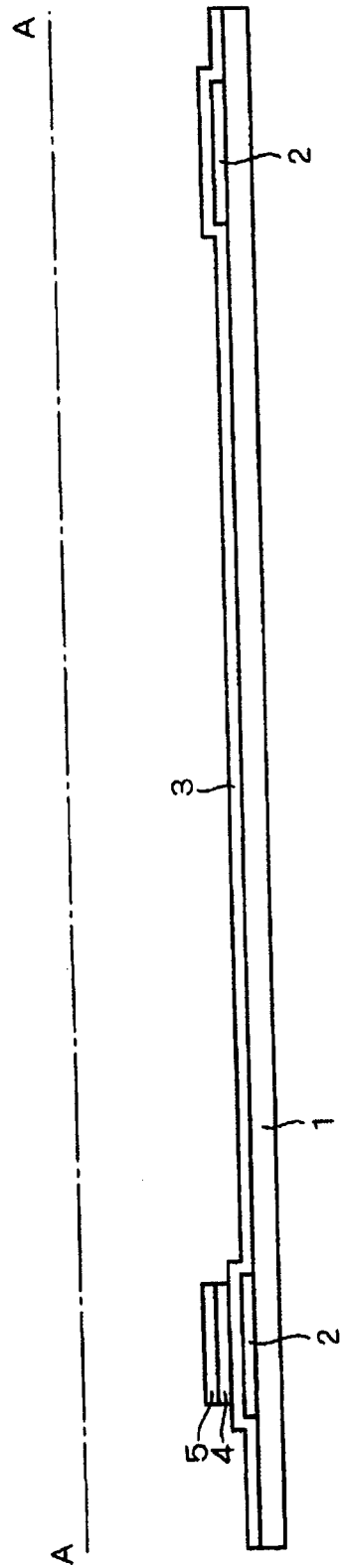


图 4

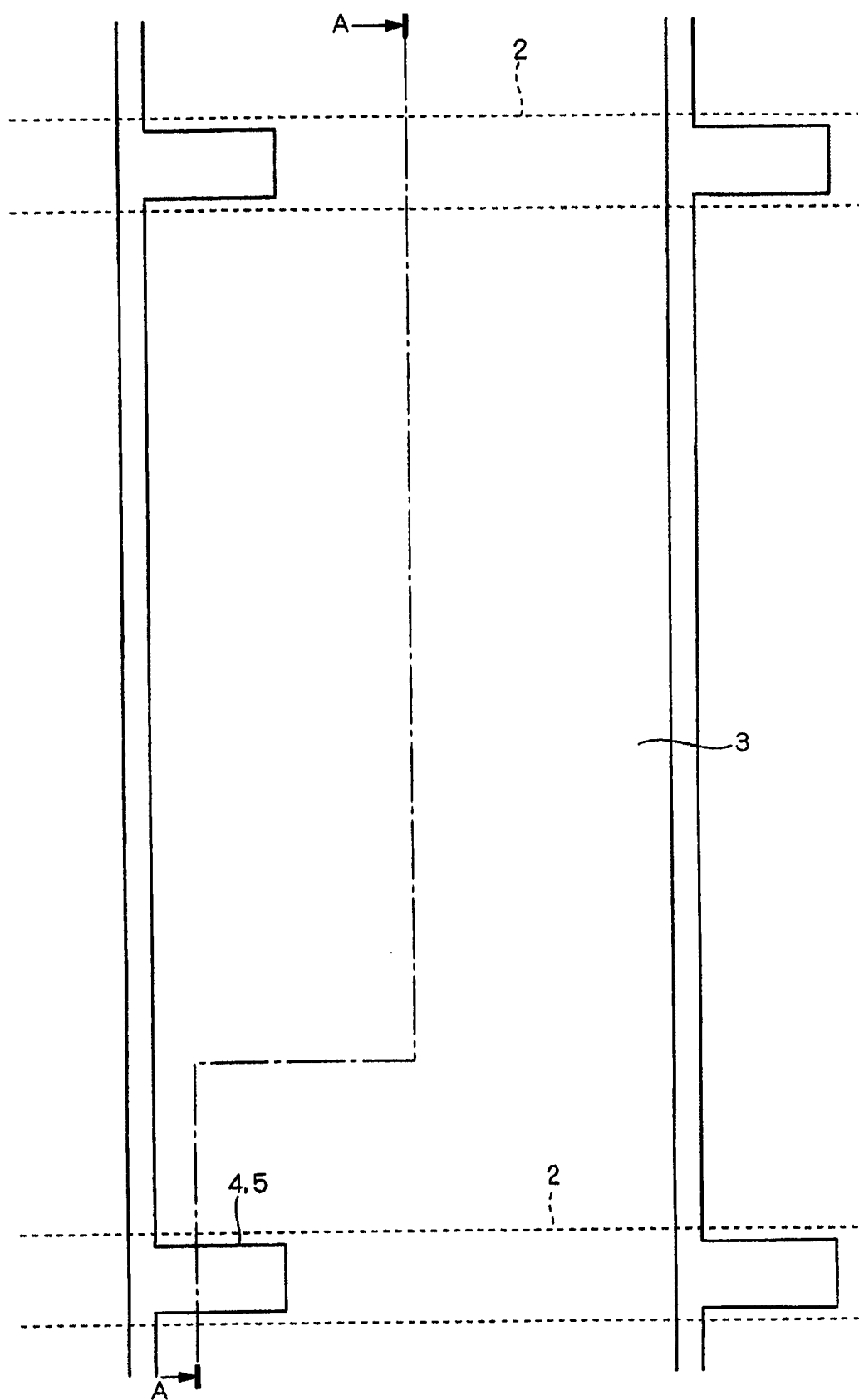


图 5

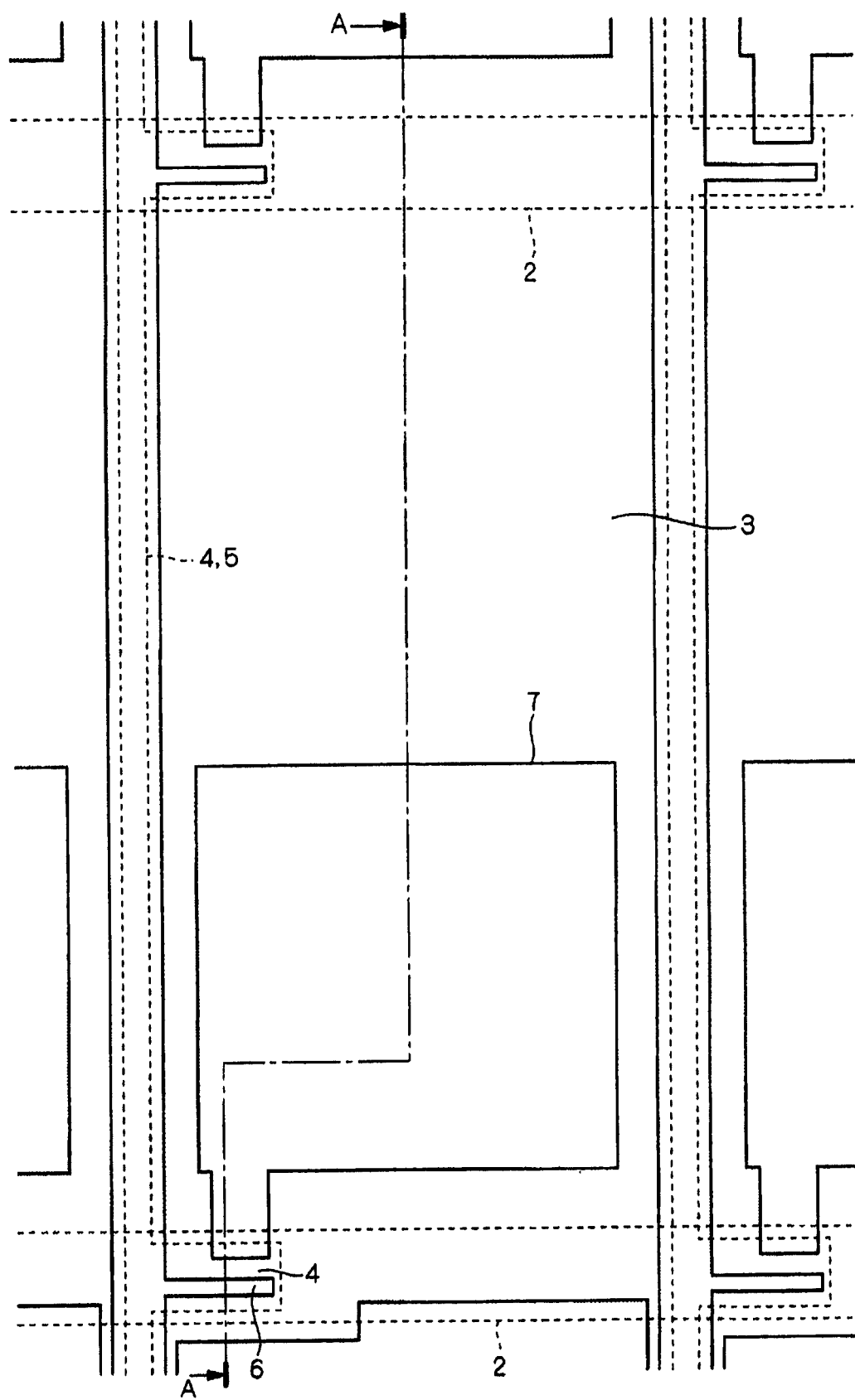


图 6

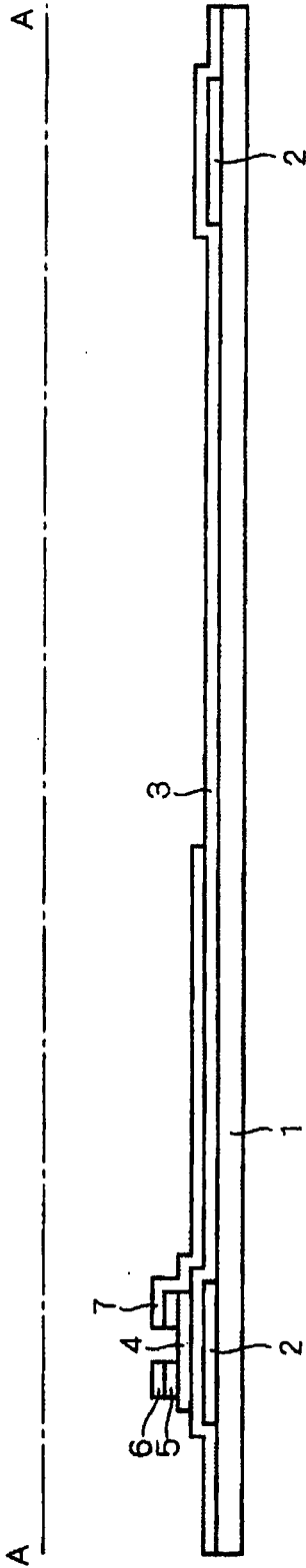


图 7

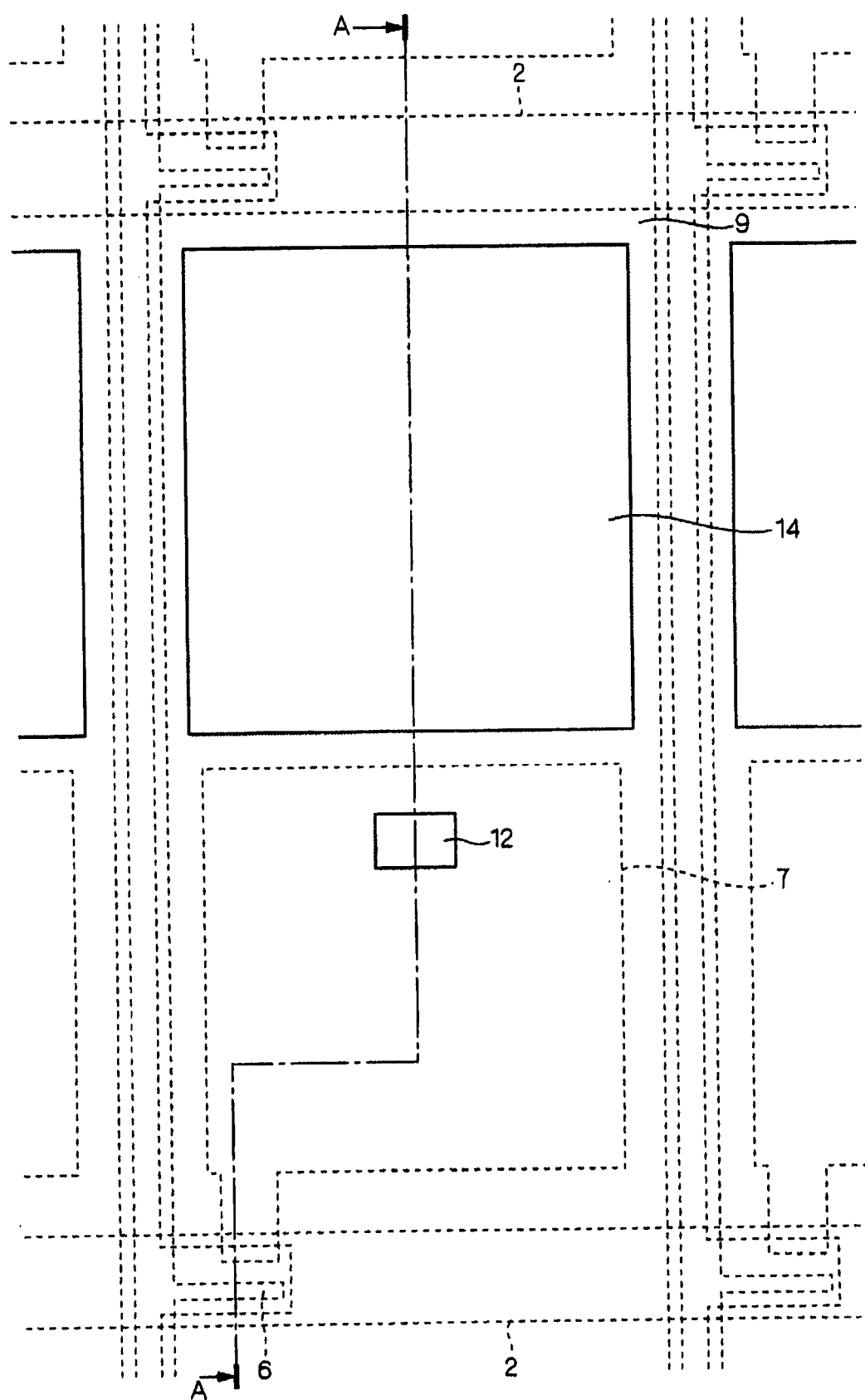


图 8

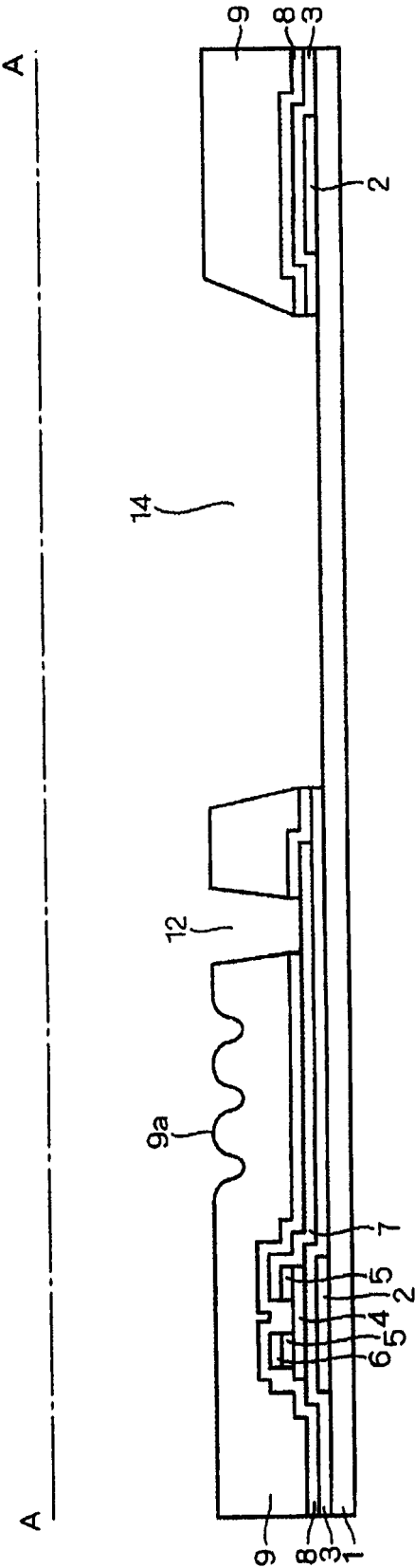


图 9

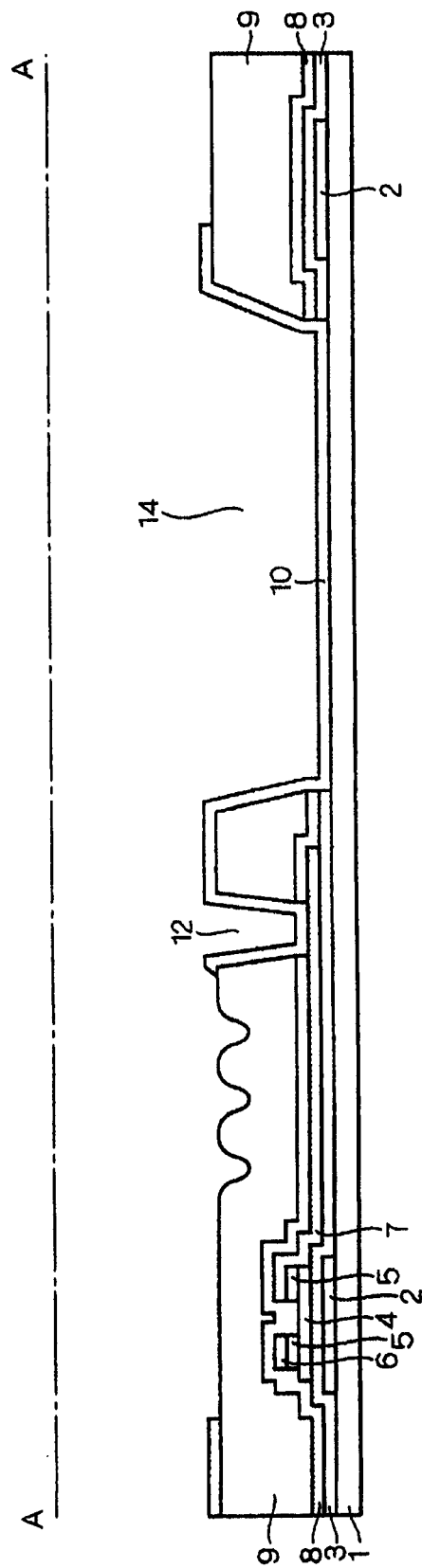


图 10

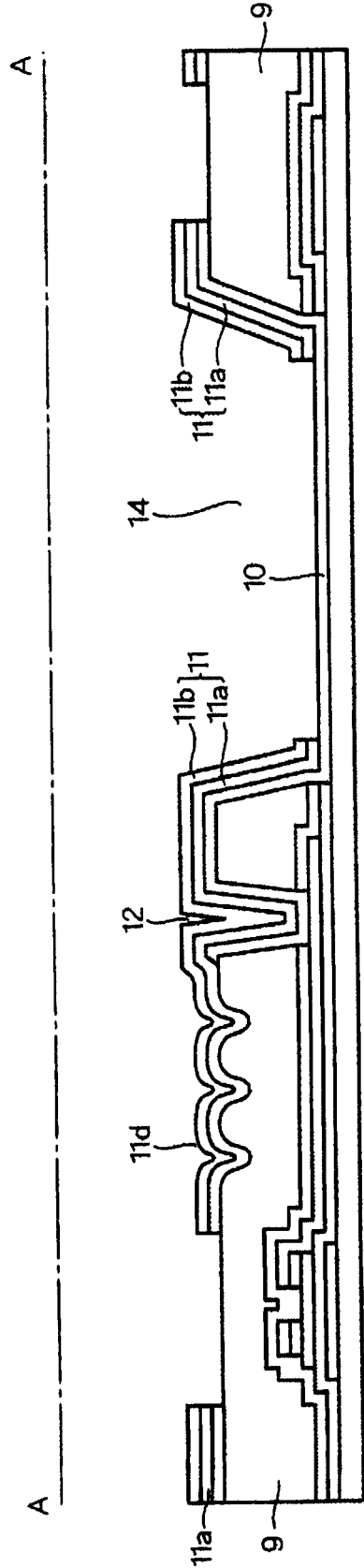


图 11

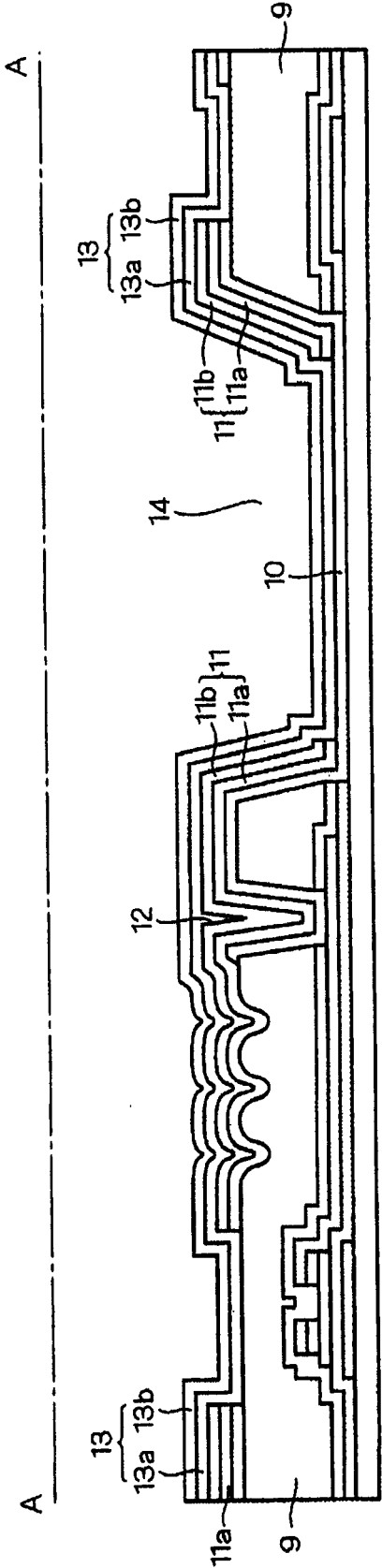


图 12

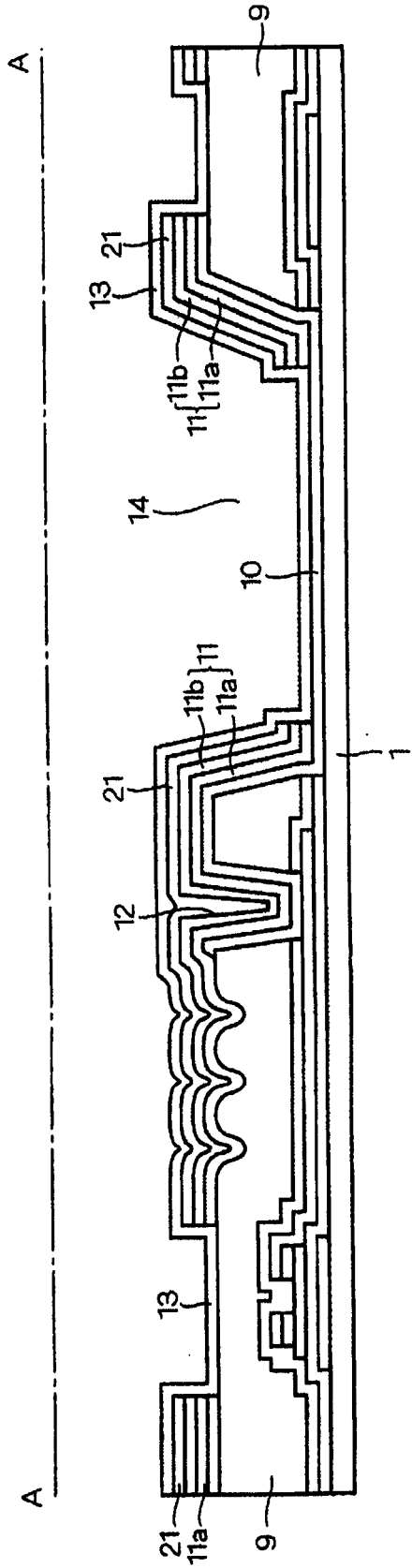


图 13

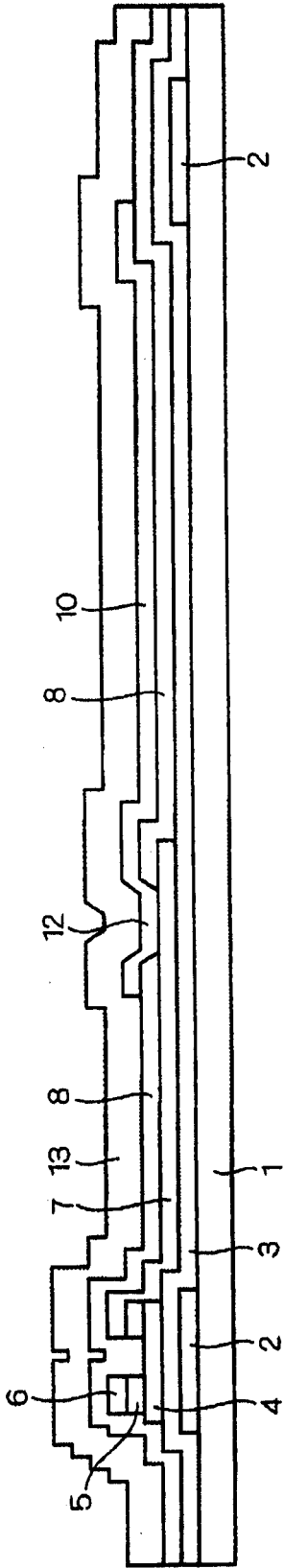


图 14

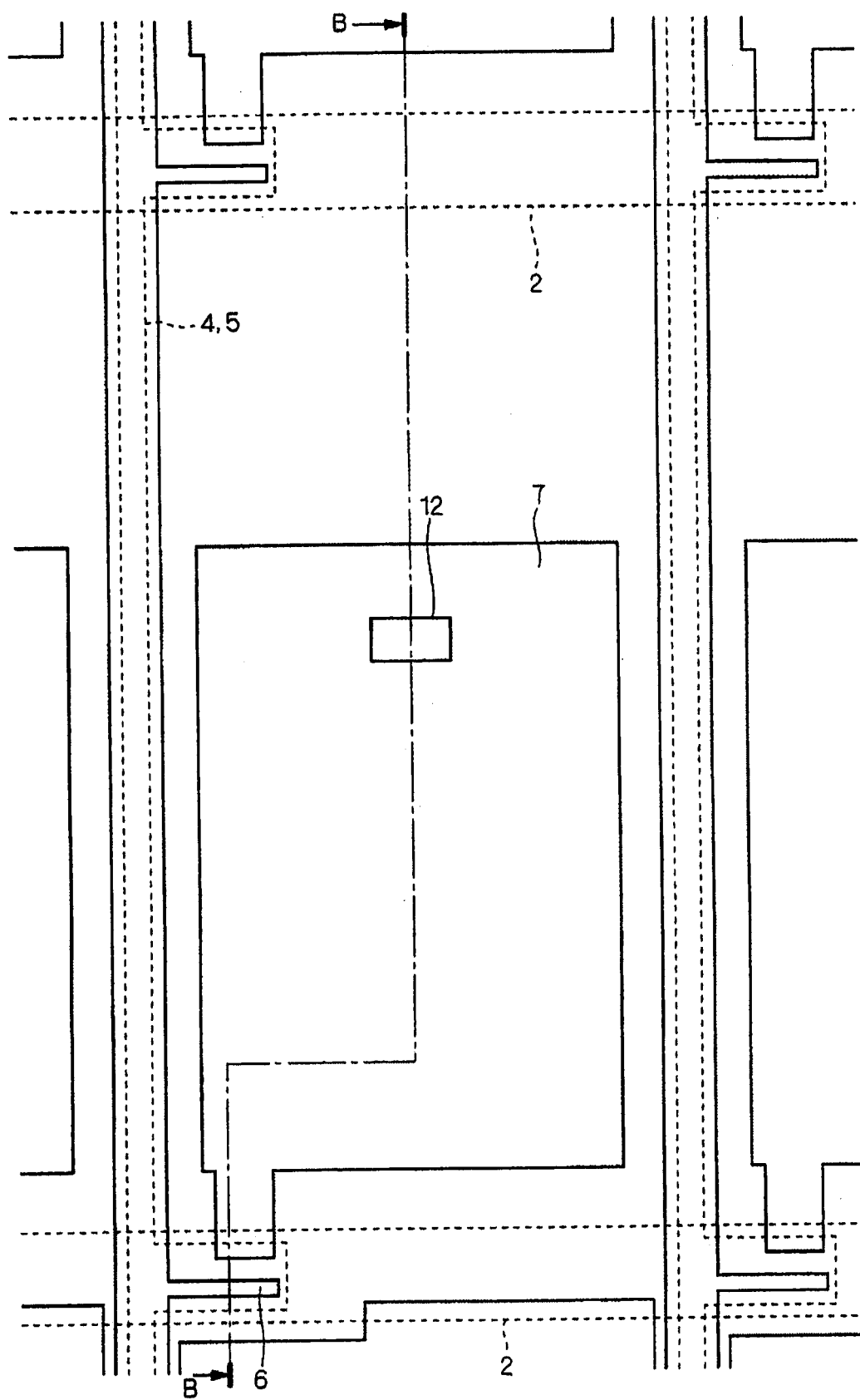


图 15

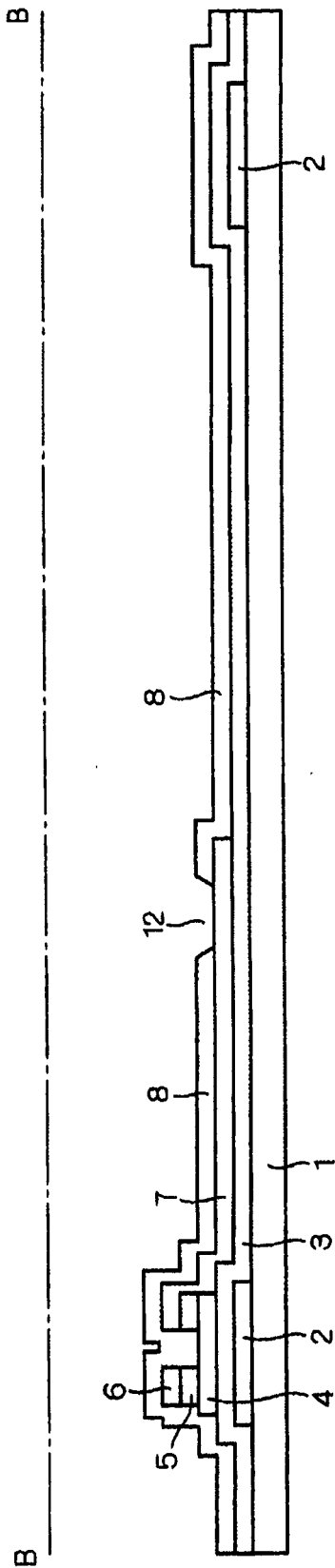


图 16

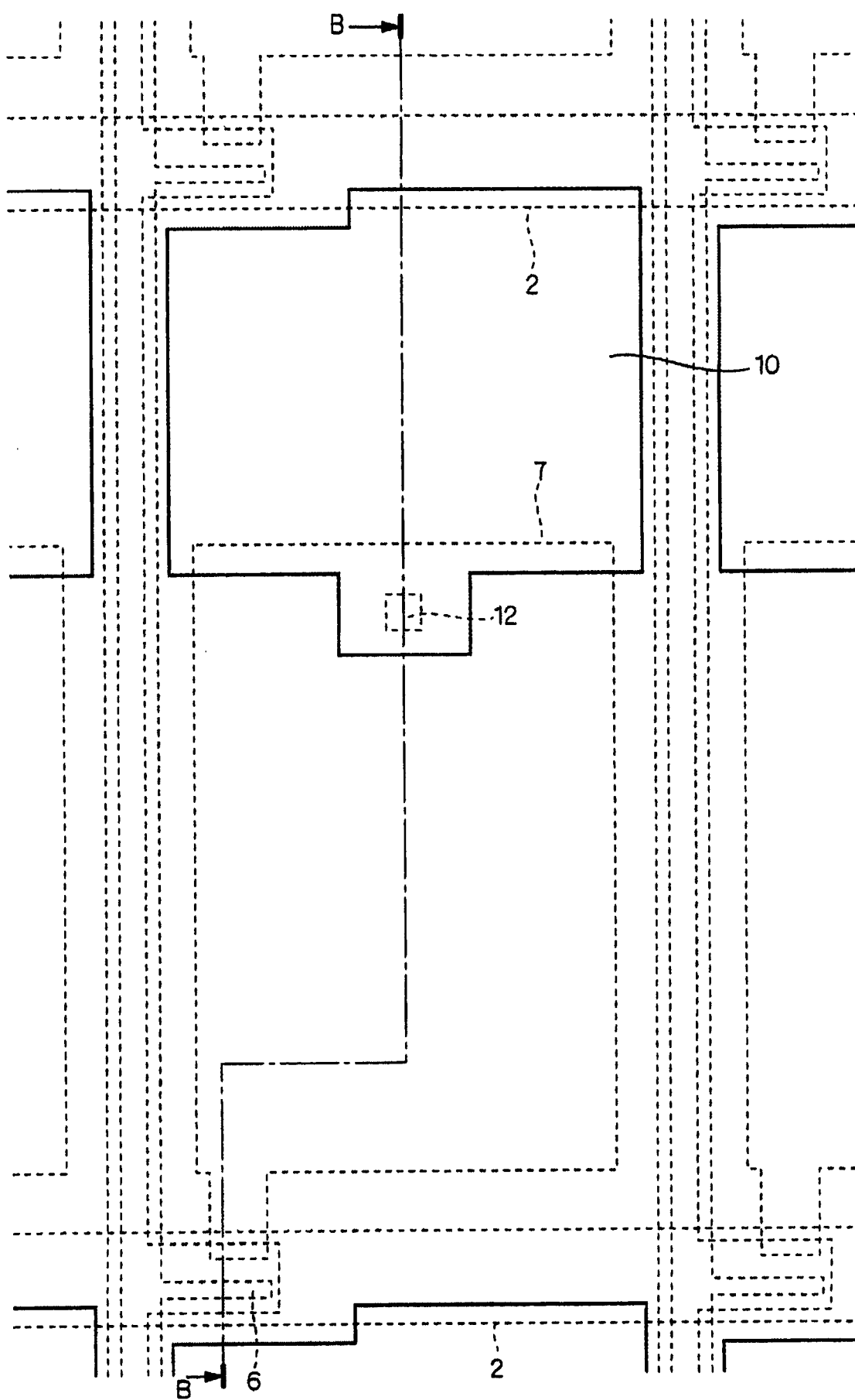


图 17

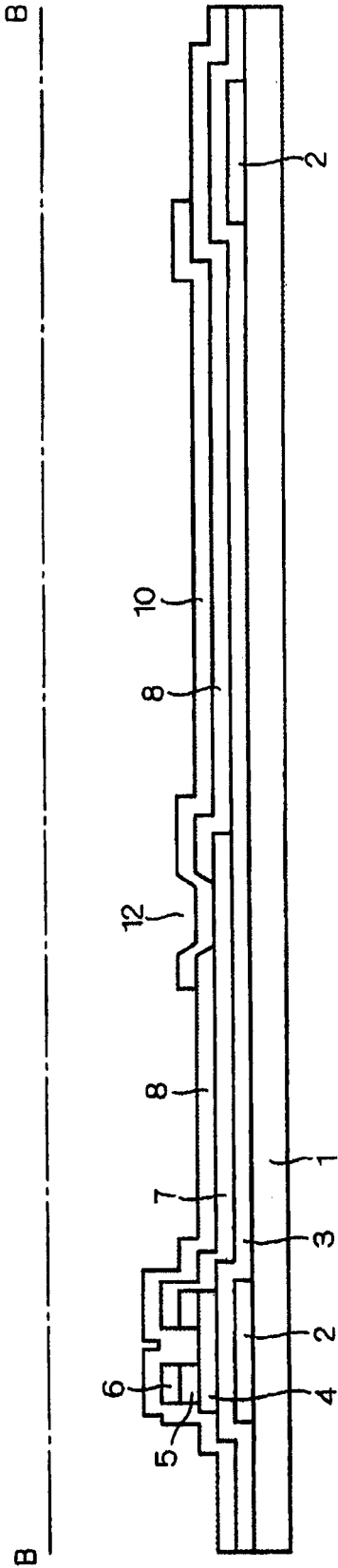


图 18

专利名称(译)	液晶显示装置		
公开(公告)号	CN1869796A	公开(公告)日	2006-11-29
申请号	CN200610068241.5	申请日	2006-03-22
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	中堀正树 内田祐介 长山显祐 石贺展昭		
发明人	中堀正树 内田祐介 长山显祐 石贺展昭		
IPC分类号	G02F1/136 G02F1/133 G02F1/1343 H01L29/786		
CPC分类号	H01L27/14621 G02F1/136227 G02F1/13439 G02F1/133555		
代理人(译)	刘宗杰		
优先权	2005148993 2005-05-23 JP		
外部链接	Espacenet SIPO		

摘要(译)

本发明的目的在于：提供一种液晶显示装置，即使使用预定的蚀刻剂，按预定的形状图形化非晶质的导电性膜，形成保护绝缘膜使之覆盖该图形化了的导电性膜，也能够防止该保护绝缘膜的异常生长。本发明的一个例子的液晶显示装置，在上面形成有薄膜晶体管的玻璃基板1与在上面形成有对置电极的滤色基板16之间，密封液晶。而且，像素电极10与薄膜晶体管的漏电极连接。此外，通过具有透明性的保护绝缘膜13覆盖像素电极10。该像素电极10具有包含In与Zn的氧化化合物。

