

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.  
G02F 1/1362 (2006.01)



## [12] 发明专利申请公开说明书

[21] 申请号 200380106858.6

[43] 公开日 2006 年 2 月 1 日

[11] 公开号 CN 1729423 A

[22] 申请日 2003.12.9

[21] 申请号 200380106858.6

[30] 优先权

[32] 2002.12.19 [33] GB [31] 0229699.4

[86] 国际申请 PCT/IB2003/005886 2003.12.9

[87] 国际公布 WO2004/057416 英 2004.7.8

[85] 进入国家阶段日期 2005.6.20

[71] 申请人 皇家飞利浦电子股份有限公司

地址 荷兰艾恩德霍芬

共同申请人 LG 飞利浦液晶显示器有限公司

[72] 发明人 I·D·弗伦奇 S·-I·帕克

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 吴立明 张志醒

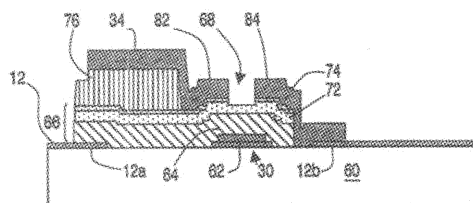
权利要求书 2 页 说明书 8 页 附图 12 页

[54] 发明名称

液晶显示器

[57] 摘要

一种用于液晶显示器的有源板，具有布置为多列的绝缘层(76)，每个绝缘层列都与两个相邻像素列的像素电极(12)交迭。不透明的导体层形成在基板之上且对其构图，以在绝缘层的顶部上限定列导体(34)以及在薄膜晶体管层(66)的顶部上限定用于晶体管的源和漏电极。因此，将绝缘层(76)限定在列导体(34)的下面，使得它位于交叉的行和列导体之间。另外，绝缘层(76)的列与相邻像素电极(12)对相交迭，使得列导体可以与像素电极交迭，由此增加了像素孔径。然而，透明的像素电极(12)是将要淀积的第一层。这得到了如下优点，即用于高质量有源矩阵 LCD(AMLCD)显示器制造的工艺简化和相应的成本缩减。



1. 一种用于液晶显示器的有源板的形成方法, 包括:

淀积和构图基本透明的导体层, 以限定在绝缘基板上以行和列排列的像素电极 (12) 阵列;

5 在与像素电极不同的绝缘基板的区域上限定行导体 (30) 和连接的栅导体部分 (30b);

在栅导体部分之上淀积和构图薄膜晶体管层 (66), 以形成晶体管主体, 该薄膜晶体管层至少包括栅绝缘体 (70) 和半导体层 (72);

10 形成排列为多列的绝缘层 (76), 每个绝缘层列都与两个相邻的像素列的像素电极 (12) 交迭; 以及

在基板之上形成不透明导体层并构图该不透明导体层, 以限定绝缘层 (76) 顶部上的列导体 (34), 以及薄膜晶体管层 (66) 顶部上的源 (82) 和漏 (84) 电极, 其之一连接到列导体上, 且另一个连接到相关的像素电极上。

15 2. 如权利要求 1 所要求的方法, 其中每个晶体管主体的薄膜晶体管层 (66) 还与相邻的像素电极 (12) 交迭。

3. 如任一前述权利要求所要求的方法, 其中绝缘层 (76) 包括聚合物。

20 4. 如权利要求 3 所要求的方法, 其中聚合物包括光丙烯酸聚合物。

5. 如权利要求 1 或 2 所要求的方法, 其中用第一单掩模工艺进行限定行导体 (30) 和像素电极 (12) 的阵列。

6. 如权利要求 5 所要求的方法, 其中用第二单掩模工艺进行形成晶体管主体和绝缘层。

25 7. 如权利要求 6 所要求的方法, 其中用第三单掩模工艺进行形成列导体 (34) 以及源和漏电极 (82、84)。

8. 如权利要求 7 所要求的方法, 其中每个单掩模工艺都使用半色调光掩模。

30 9. 一种有源矩阵液晶显示器, 包括具有其间夹有液晶的有源板和无源板, 其中有源板包括:

绝缘基板 (60);

像素电极 (12) 的行和列的阵列和行导体 (30) 的阵列, 占用了

基板之上的不同区域，像素电极基本透明，且行导体（30）具有栅导体部分（30b）；

在栅导体部分之上的薄膜晶体管层（66），以限定晶体管主体；

- 5 排列为多列的绝缘层（76），每个绝缘层列都与两个相邻像素列的像素电极（12）交迭；

不透明的列导体（34），设置在绝缘层（76）的顶部上；以及

在薄膜晶体管层（66）顶部上的晶体管的源和漏电极（82、84），其中之一连接到列导体（34），且其另一个连接到相关的像素电极（12）。

- 10 10. 如权利要求 9 所要求的器件，其中薄膜晶体管层（66）除了限定晶体管主体外，还限定了位于绝缘层下面的列。

11. 如权利要求 9 或 11 所要求的器件，其中绝缘层（76）包括聚合物。

- 15 12. 如权利要求 11 所要求的器件，其中聚合物包括光丙烯酸聚合物。

## 液晶显示器

## 技术领域

- 5 本发明涉及有源矩阵液晶显示器，且尤其是涉及在制造这种显示器中使用的晶体管基板，公知为有源板。

## 背景技术

- 10 液晶显示器通常包括有源板和无源板，其间夹有液晶材料。有源板包括晶体管开关器件的阵列，通常具有与显示器各像素相关的一个晶体管。每个像素还与有源板上的像素电极相关，给像素电极施加信号用于控制单个像素的亮度。

- 15 图1示出了AMLCD透射区的典型图。基本像素是正方形的，但分成了红色10a、绿色10b和蓝色10c的三个垂直子像素10。为了增加光学孔径（即，增加其上提供了已调光输出的区域），必须减小黑线的宽度H和W。由于子像素3:1的高宽比，所以将列宽W减小一个量（例如一微米）将使光学孔径增加行宽度H对应减小的三倍。

- 20 有源板的较大区域至少部分是透明的，需要透明是因为显示器通常通过背光来照亮。主要地，由不透明的行和列导体覆盖的区域仅仅是不透明的部分板。如果像素电极没有覆盖透明区，则将存在没有通过像素电极调制的液晶材料区，但其接收来自背光的光。这减小了显示器的对比度和黑度。

- 25 图2示出了如下结构，其中像素电极12设置在列导体14之间，使得在有源板上的像素和列之间存在间隙16，经由该间隙16可以穿过未调制的光18。LC层的区域20被列14遮蔽，而区域22通过像素电极12调制。这就是所谓的“标准”显示器。在这种显示器中，通常提供黑色掩模层用于遮蔽有源板的这些区域，且另外来遮蔽工作特性随着光而变的晶体管。常规地，黑色掩模层位于有源矩阵单元的无源板上。在单元制造期间板与板对准比基板上层与层对准更不精确。
- 30 这表示黑色掩模必须相对较大，以确保它阻挡像素边缘的杂散光。图3示出了在无源板上具有黑色掩模24的单元，且示出需要的交迭为26。黑色掩模层24列的宽度限定了图1中的宽度W。

该交迭减小了显示像素的孔径，其减小了显示器的功率效率。这对于电池工作的器件如便携式产品是特别不希望的。

图 4 示出了组成示于图 1 中的子像素的电子组件。行导体 30 连接到 TFT 32 的栅极，且列电极 34 耦合至源极。提供在像素之上的液晶材料有效地限定了液晶单元 36，其延伸在晶体管 32 的漏极和共地平面 38 之间。通过无源板限定了地平面 38，且通过像素电极 12 限定了 LC 单元的其它端。像素存储电容 40 连接在晶体管 32 的漏极和与相邻行像素相关的行导体或其它的单独线 41 之间。

已提议使用有源板的层来提供所需的掩模功能。例如，一个提议是限定像素电极 12 以使行和列导体 30、34 交迭，使得在行和列导体与像素电极之间没有间隙，否则其将需要遮蔽。这产生了高孔径像素，且称为场遮蔽像素（FSP）设计。

图 5 示出了穿过 FSP 面板的 TFT 的横截面，图 6 示出了穿过列的横截面。

像素电极 50 与如图 5 所示的行导体交迭，且与如图 6 所示的列导体 34 交迭。行和列导体阻挡了如图 6 示意性示出的光通路。像素电极设置在聚合物层 54 之上，且经由聚合物层 54 中的通孔 56 与 TFT 32 的漏极 52 接触。

对聚合物层的主要功能需求在于，它应当是具有接触孔和低电容的均匀高透明层。它还应当具有好的平面化特性，以除去在 LC 单元中会产生旋错线的列边缘之上的台阶。通常使用一微米以上的苯并环丁烯（BCB）层，这是由于它高的透明度、低的介电常数（ $\epsilon_r = 2.7$ ）和好的平面特性。

因为 BCB 层高的材料成本和工艺成本，所以使用的 BCB 层是很昂贵的层。能够购买光可限定的（photodefinable）BCB，但它不能用于该申请，因为它不具有高的透光性。这表示在制备期间必须使用蚀刻掩模层。难以使用光致抗蚀剂蚀刻层，因为蚀刻 BCB 还蚀刻了光致抗蚀剂。这将 BCB 的厚度限制为约 1 微米。如果使用金属和光致抗蚀剂层的组合来构图 BCB，则由于额外的工艺设备和必需的工艺而变得很昂贵。

发明内容

根据本发明，提供了一种用于液晶显示器的有源板的形成方法，包括：

淀积和构图基本透明的导体层，以限定在绝缘基板上以行和列排列的像素电极阵列；

- 5       在与像素电极不同的绝缘基板区域之上限定行导体和连接的栅导体部分；

在栅导体部分之上淀积和构图薄膜晶体管层，以形成晶体管主体，该薄膜晶体管层至少包括栅绝缘体和半导体层；

- 10       形成布置为多列的绝缘层，每个绝缘层列都与两个相邻像素列的像素电极交迭；以及

在基板之上形成不透明导体层并构图该不透明导体层，以在绝缘层的顶部上限定列导体，以及在薄膜晶体管层的顶部上限定晶体管的源电极和漏电极，其中之一连接到列导体上，且另一个连接到相关的像素电极上。

- 15       在该方法中，将绝缘层限定在列导体的下面，使得它位于交叉的行和列导体之间。另外，绝缘层的列与相邻像素电极对相交迭，使得列导体可以与像素电极交迭，由此增加了像素孔径。然而，透明的像素电极是即将淀积的第一层。这得到了如下优点，即用于高质量有源矩阵 LCD (AMLCD) 显示器制造的工艺简化和相应的成本缩减。本发明提供
- 20       提供了一种降低图 1 中示出的宽度 W 的有效的低成本方式。

每个晶体管主体的薄膜晶体管层还可与相邻的像素电极交迭。以该方式，晶体管层还位于列导体下面，且在行和列导体之间提供了另外的隔离。特别地，栅绝缘体层提供了另外的电容性隔离。

绝缘层优选包括聚合物，例如光丙烯酸，并用作场遮蔽层。

- 25       可以用第一单掩模工艺进行限定像素电极和行导体的阵列。可以用第二单掩模工艺进行形成晶体管主体和绝缘层。可以用第三单掩模工艺进行形成列导体和源、漏电极。因此，可以使用三掩模工艺用于显示器的制造。每个单掩模工艺都可使用半色调光掩模。

- 30       本发明还提供了一种有源矩阵液晶显示器，包括具有之间夹有液晶的有源板和无源板，其中有源板包括：

绝缘基板；

行和列像素电极的阵列以及行导体的阵列，占用了基板之上的不

同区域, 像素电极基本透明, 且行导体具有栅导体部分;

在栅导体部分之上的薄膜晶体管层, 以限定晶体管主体;

布置为多列的绝缘层, 每个绝缘层列都与两个相邻像素列的像素电极交迭;

5 不透明的列导体, 设置在绝缘层的顶部上; 以及

在薄膜晶体管层顶部上的晶体管的源和漏电极, 其中之一连接到列导体, 且其另一个连接到相关的像素电极。

该器件通过本发明的方法形成, 且具有多行绝缘体, 该绝缘体使列导体与行导体隔开, 且能够使行导体与相邻的像素电极列交迭(且由此完全地填充其间的空间)。

而且, 除了晶体管主体外, 薄膜晶体管层还可限定位于绝缘层下面的列。

#### 附图说明

15 现在将参考附图详细地描述本发明的实例, 其中:

图 1 示出了公知的彩色 AMLCD 的平面图;

图 2 示出了公知的标准 AMLCD 的剖面;

图 3 示出了如何使用黑色掩模层来提高图 2 的 AMLCD 的性能;

图 4 示出了每个像素的电学元件;

20 图 5 以晶体管剖面示出了公知的场遮蔽像素设计;

图 6 以列剖面示出了公知的场遮蔽像素设计;

图 7 以晶体管剖面示出了本发明显示器的有源板;

图 8 以列剖面示出了本发明显示器的有源板;

25 图 9A 至 9D 示出了本发明方法中的像素电极和行导体的制造步骤;

图 10 以平面图示出了由图 9A 至 9D 的方法产生的结构;

图 11A 至 11D 示出了本发明方法中的晶体管主体和绝缘层的制造步骤;

30 图 12 以平面图示出了在图 11A 至 11D 的方法步骤中淀积的晶体管层和绝缘层的形状;

图 13 以平面图示出了由图 11A 至 11D 的方法产生的结构;

图 14A 至 14E 示出了在本发明方法中的列导体和源、漏电极的制

造步骤;

图 15 以平面图示出了在图 14A 至 14D 的方法步骤中淀积的列导体和源、漏电极的形状; 以及

图 16 以平面图示出了完整的器件结构。

5

#### 具体实施方式

图 7 和 8 以晶体管的剖面 (图 7) 和列的剖面 (图 8) 示出了本发明显示器的有源板。剖面的位置可以参见图 16。

有源板包括绝缘基板 60, 在基板 60 之上直接淀积像素电极 12 的阵列。还在基板之上直接提供了行导体 30 的阵列, 且占用了与像素电极不同的区域。像素电极基本透明, 优选由 ITO 形成, 而行导体包括像素电极的 ITO 层 62 和用于增加电导率且致使行导体不透明的附加层 64。行导体 30 具有限定栅导体的部分, 如可以参见图 7。

在栅导体之上提供了薄膜晶体管层 66, 以限定晶体管主体 68。这些层包括氮化硅栅绝缘体 70、非晶硅层 72 和 n 型掺杂的硅接触层 74。这些层 66 不仅限定了晶体管主体, 而且延伸到相邻的像素电极 (图 7 中的 12a)。在该实例中, 晶体管层还在列下面延伸, 如可以参见图 8。

将聚合物绝缘层 76 限定为多列, 每个绝缘层列都与两个相邻像素列的像素电极 12 交迭, 如图 8 所示。在聚合物绝缘层 76 的顶部上提供了不透明的列导体 34, 且限定列导体 34 的金属层还在薄膜晶体管层 66 的顶部上限定了晶体管 68 的源 82 和漏 84 电极。源和漏 82 中的一个连接到列导体 80 上, 且另一个 84 连接到相关的像素电极 12b 上。

没有聚合物场遮蔽层 76, 在像素和列 34 之间的电容变得过高。在其自身上不能够使用氮化硅栅绝缘体层, 因为它具有 6.4 的介电常数, 且将需要不切实际的厚层来提供足够低的电容。

该高光学孔径比阵列的设计有几个优点。第一个是聚合物不需是透明的。这表示可以使用大范围的聚合物, 包括光可限定的聚合物。这会产生更低的成本且为更短的、更简单的制造工艺开辟道路。聚合物层还不需要具有如此好的平面特性, 因为它不跨接可见像素的边缘。更多的聚合物选择和更简单的制造工艺的结合在制造时产生了大

量的成本节省。可以使用几种不同的聚合物，如光可限定的聚酰亚胺或丙烯酸层。

现在将描述具有附加电容电极的图 7 和 8 中示出的器件的制造方法。如以下显而易见的，可以使用三个掩模工艺，尤其是利用半色调光掩模。半色调掩模可以用衍射光栅或富含硅的氮化硅作为灰色掩模来制作。两种技术都减小了光吞吐量，以产生如下区域，其中发光强度介于掩模的清楚区和覆盖有金属的区域之间的中间。以该方式，可以使用半色调掩模，来限定有两种不同厚度光聚合物的区域，以及其中完全除去了光聚合物的区域。这可以用于减小所需的光掩模的总数量。

在图 9、11 和 14 中，剖面的左列是 TFT 的剖面，对应于图 7，剖面的右列是列的剖面，对应于图 8。为了清楚起见，在图中已放大了各层的厚度和宽度或以其它方式使它们变形。

图 9、11 和 14 中每个都示出了本发明方法的三个掩模工艺其中之一。

图 9A 至 9D 示出了制造像素电极和行导体的最初步骤。

在图 9A 中，使用溅射淀积技术来淀积 ITO 层 62 和栅金属层 64。使用半色调掩模 81 来蚀刻金属和 ITO。如所示的，半色调掩模在层 62、64 的部分之上较厚，以限定行导体和栅导体。在图 9B 中，使用氧气等离子体来蚀刻掉薄层的光致抗蚀剂，仅留下最初具有厚光致抗蚀剂的区域，即栅导体区 30 中的光致抗蚀剂。在图 9C 中，从像素电极区蚀刻掉栅金属。除去图 9D 中的光致抗蚀剂，留下 ITO 像素电极和行导体 30，其为两层 ITO 和栅金属叠层的形式。

图 10 以平面图示出了由图 9A 至 9D 的方法产生的结构。如所示的，像素电极 12 的行和列的阵列提供有行导体 30 的阵列，占用了像素电极的行之间的空间。行导体 30 具有栅导体部分 30b 以及行部分 30a。在该实例中，行部分 30b 具有较宽的部分 30c，其用作如在下面进一步显而易见的电容端子。

图 10 中的剖面箭头示出了观察图 9 的左列和右列的地方。

图 11A 至 11D 示出了在本发明方法中的晶体管主体和绝缘层的制造步骤。

在图 11A 中，使用等离子体淀积来限定氮化硅 (SiN) 70、非晶

硅 72 和 n+掺杂的非晶硅 74 的 TFT 叠层 66。

在图 11B 中, 将光聚合物 80 如光丙烯酸, 构图为对应所希望形状的 SiN 栅绝缘体层和场遮蔽绝缘体形状的两层。如上所述, 将场遮蔽绝缘体布置为多列, 且由此该列提供有光聚合物的较厚区 80a。

5 在图 11C 中, 等离子体蚀刻 TFT 叠层, 使得 TFT 层 66 限定列以及 TFT 晶体管主体。

在图 11D 中, 部分地蚀刻光聚合物, 以仅在最初为厚层聚合物的位置, 即在列之上留下图案 76。

10 注意, 光聚合物 76 的宽度在图 11D 的两个剖面中实际上相同, 但为了方便起见已使图变形。列实际上为恒定宽度。

图 12 以平面图示出了在图 11A 至 11D 的方法步骤中淀积的晶体管层和绝缘层的形状。在图 12 中, 形成绝缘层 76 的光聚合物示出为比下面的 TFT 层 66 略窄。这仅仅是以便都能看到, 但事实上已将左侧蚀刻为相同的图案且将使它们对准。而且对于左列仅示出了 TFT 15 区, 但事实上像素图案将会重复。

图 13 以平面图示出了由图 9 和 11 的方法步骤产生的组合结构。

图 14A 至 14E 示出了列导体和源、漏电极的制造步骤。

20 在图 14A 中, 将顶部金属层 90 淀积 (溅射) 在基板之上, 且使用半色调掩模 92 将光致抗蚀剂层限定为两种厚度。较低厚度 92a 用于 TFT, 其中在 TFT 的栅区域中将要除去部分 n+非晶硅层, 且较厚部分 92b 用于列导体和源、漏接触。

在图 14B 中, 蚀刻顶部金属 90, 以留下金属列和源、漏接触 (但在栅极之上没有间隙)。

25 在图 14C 中, 利用  $O_2$  等离子体削薄光致抗蚀剂层, 直至暴露出栅极上方的区域。

在图 14D 中, 在 TFT 沟道区中再次仅蚀刻顶部金属。而且然后使用等离子体蚀刻来除去下面的 n+非晶硅层, 以使 n+层仅形成用于源和漏的接触部分。

在图 14E 中, 除去了顶部光致抗蚀剂层 92。

30 图 15 以平面图示出了在图 14A 至 14D 的方法步骤中淀积的列导体和源、漏电极的形状。还示出了暴露出的非晶硅晶体管主体 72。还将顶部金属层 90 构图以限定电容顶部接触 94。

图 16 以平面图示出了完整的器件结构。TFT 可以通过单独的聚合物或 SiN 层钝化，或可以使用 LC 聚酰亚胺配向层。

可以将本发明应用到任何较高光学孔径透射的 TN AMLCD。

在以上实例中，聚合物场遮蔽层 76 位于 TFT 叠层（氮化硅和非晶硅层）的上方，但可从列的下面省略 TFT 叠层，且该设计仍会工作。聚合物叠层所需的关键特征在于，它具有足够低的电容以将串扰减小到可接受的程度。

以上仅给出了一个具体的实例。将意识到，用于形成各种层的材料是常规的。对于具体实例中示出的那些工艺条件以及各种光学附加层，对于本领域技术人员来说将是显而易见的。

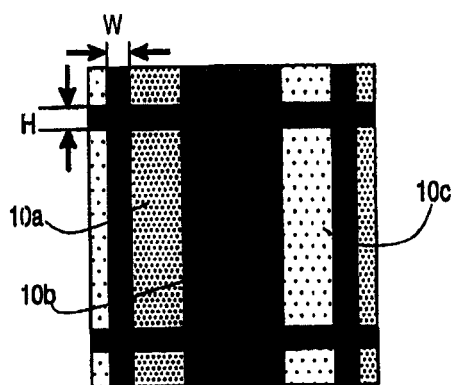


图 1

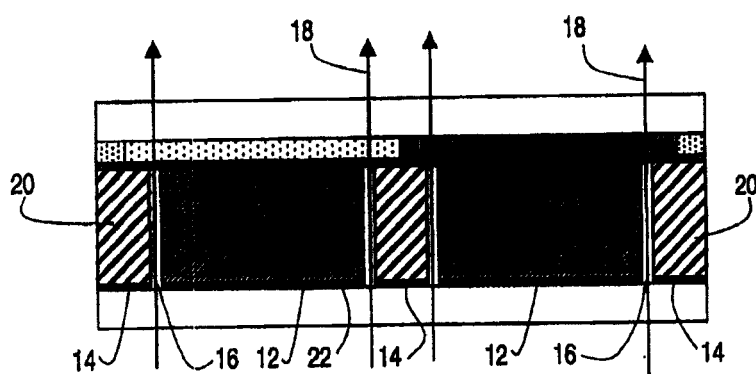


图 2

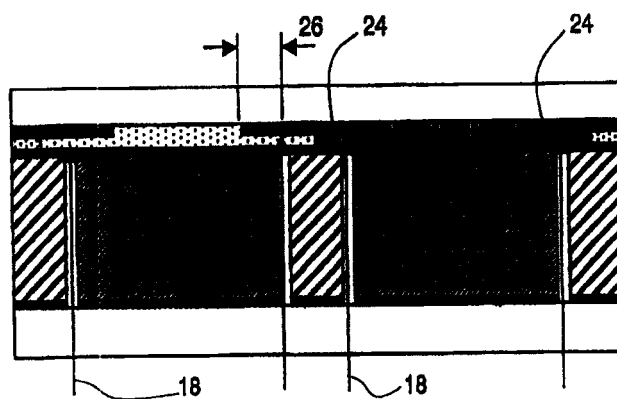


图 3

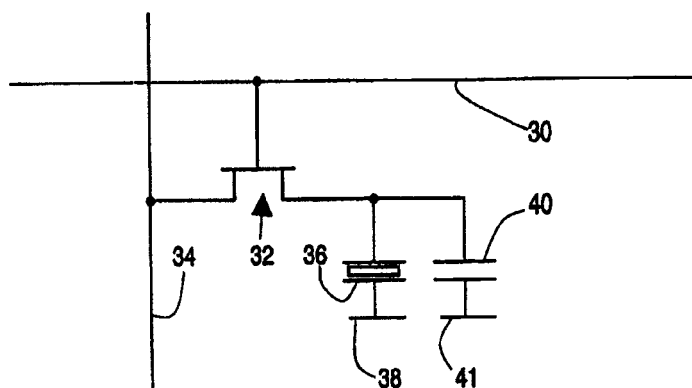


图 4

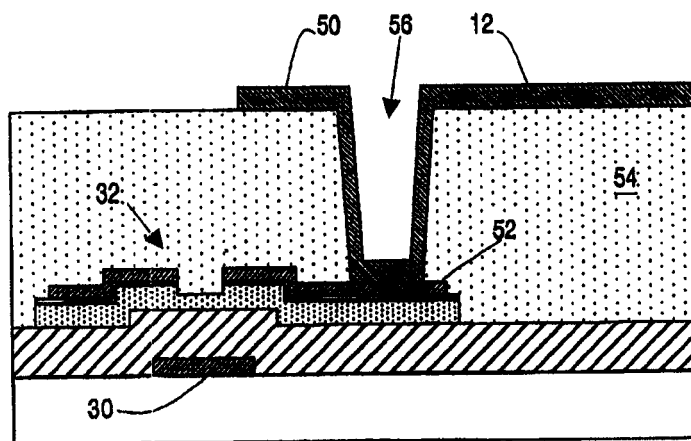


图 5

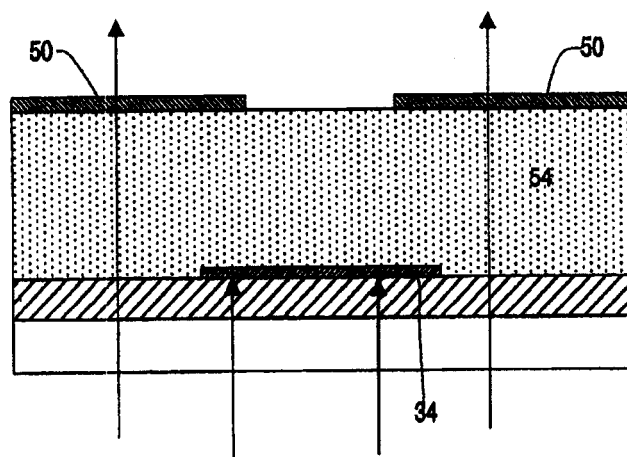


图 6

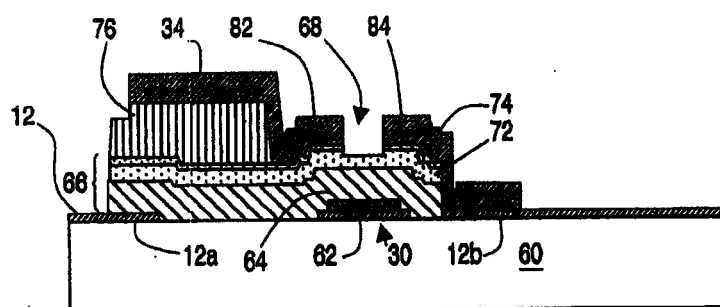


图 7

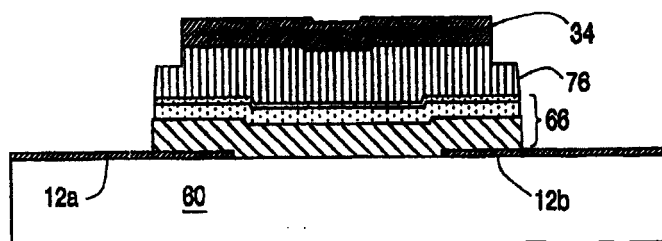


图 8

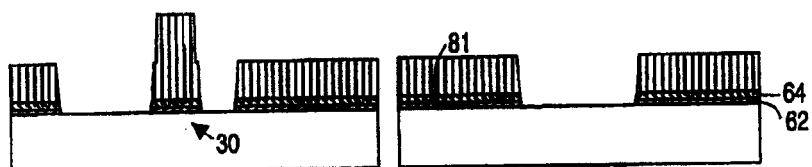


图 9A

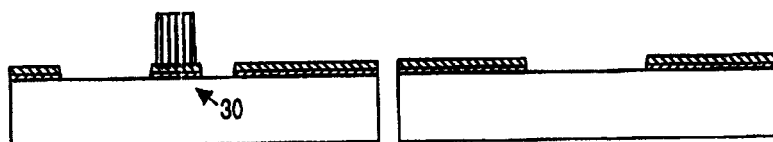


图 9B

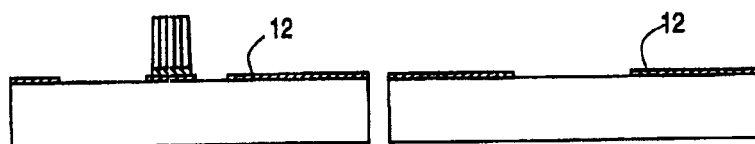


图 9C

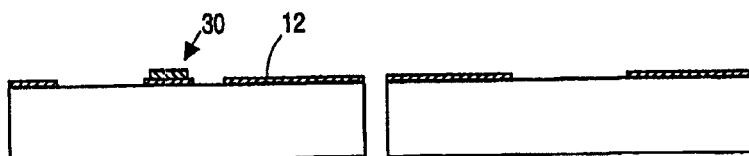


图 9D

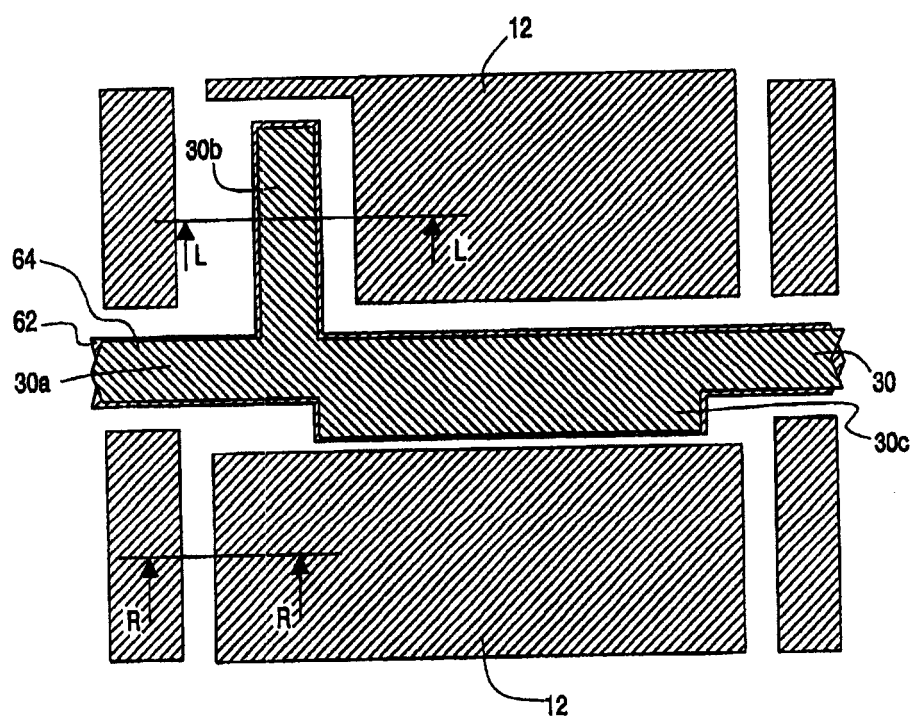


图 10

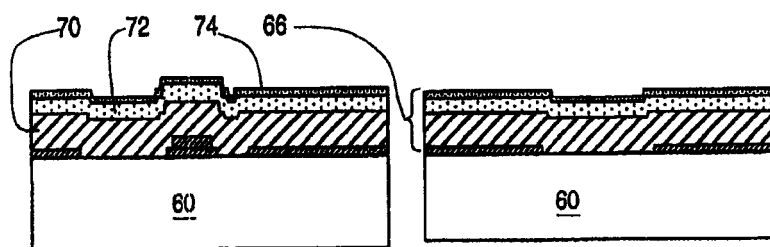


图 11A

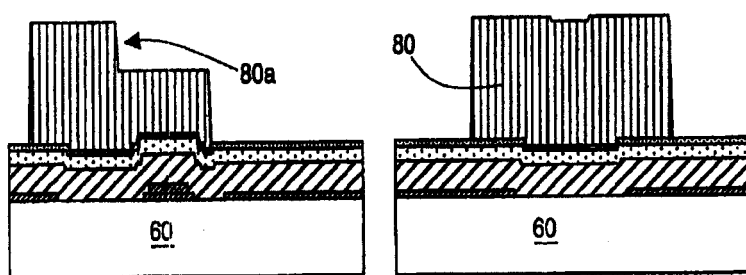


图 11B

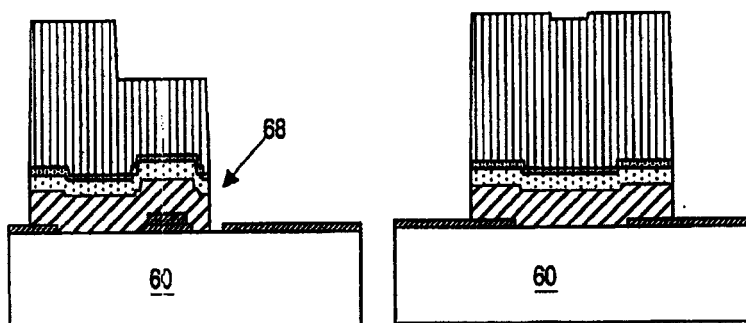


图 11C

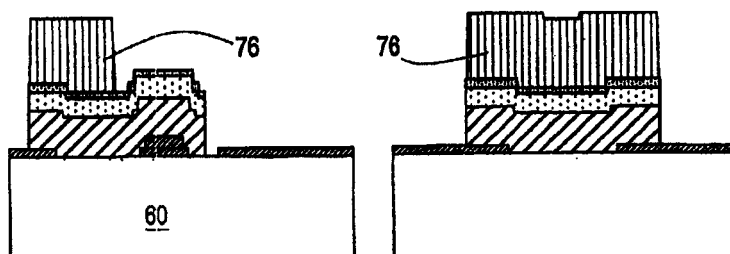


图 11D

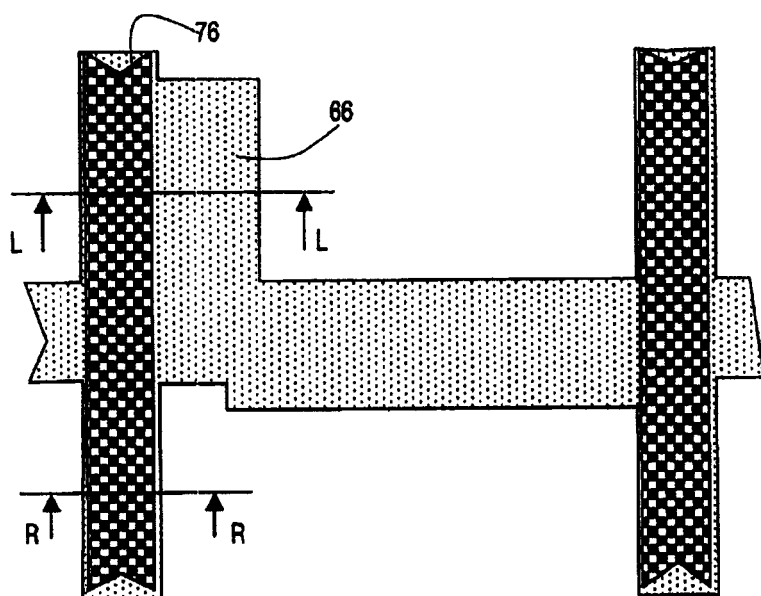


图 12

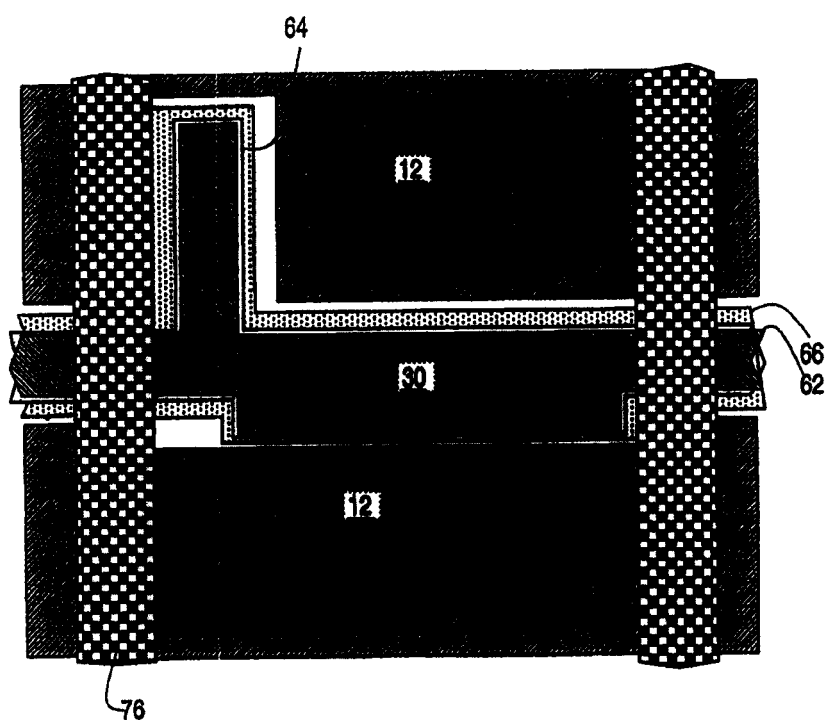
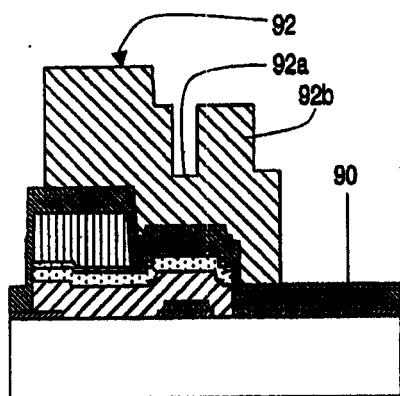
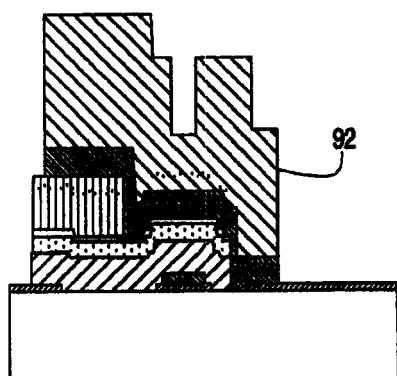
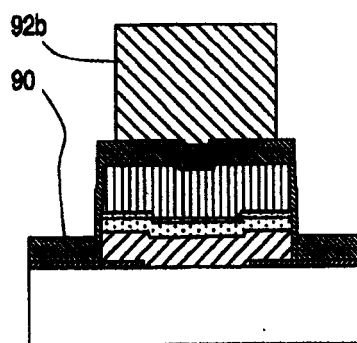


图 13



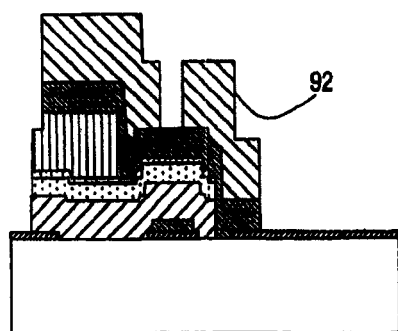
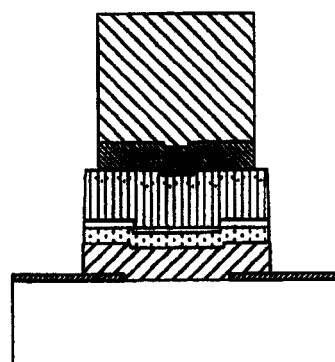
图

14A



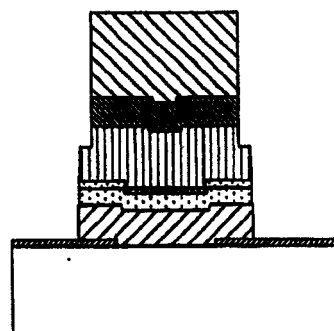
图

14B



图

14C



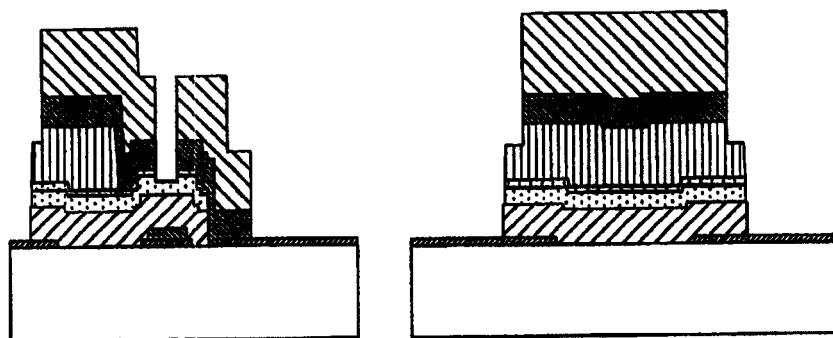


图 14D

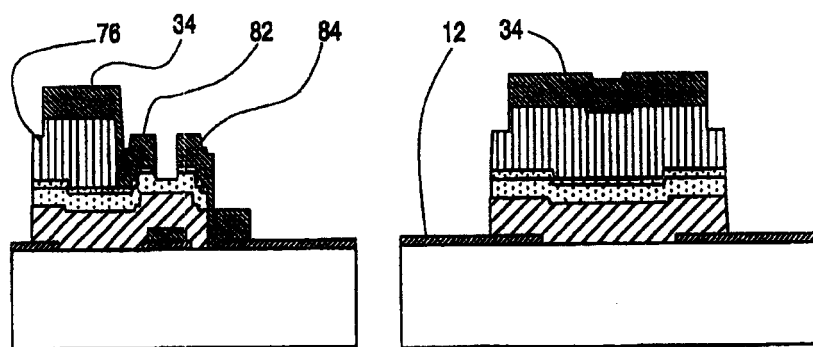


图 14E

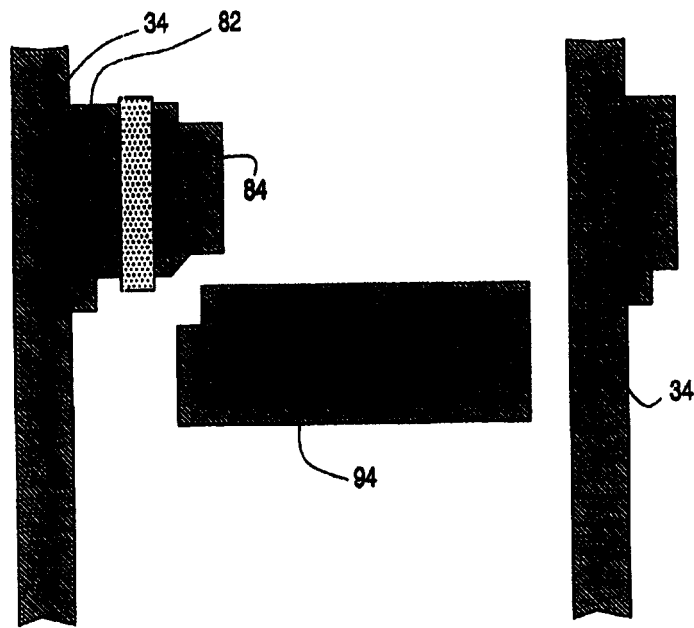


图 15

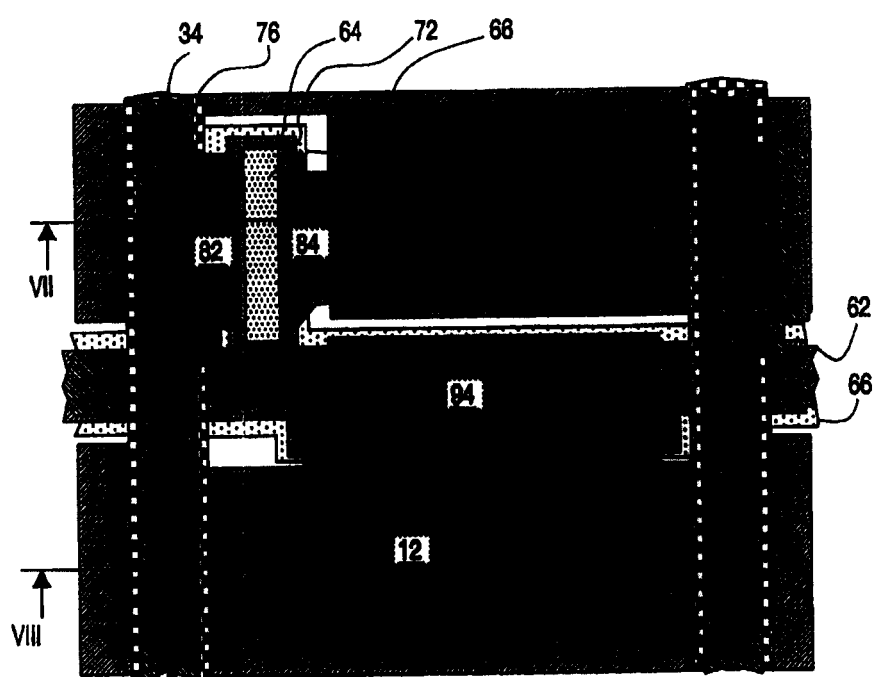


图 16

|                |                                                                    |         |            |
|----------------|--------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示器                                                              |         |            |
| 公开(公告)号        | <a href="#">CN1729423A</a>                                         | 公开(公告)日 | 2006-02-01 |
| 申请号            | CN200380106858.6                                                   | 申请日     | 2003-12-09 |
| [标]申请(专利权)人(译) | 皇家飞利浦电子股份有限公司                                                      |         |            |
| 申请(专利权)人(译)    | 皇家飞利浦电子股份有限公司                                                      |         |            |
| 当前申请(专利权)人(译)  | 皇家飞利浦电子股份有限公司                                                      |         |            |
| [标]发明人         | ID弗伦奇<br>S I帕克                                                     |         |            |
| 发明人            | I· D· 弗伦奇<br>S· - I· 帕克                                            |         |            |
| IPC分类号         | G02F1/1362 G02F1/136 G02F1/1333                                    |         |            |
| CPC分类号         | G02F1/133345 G02F1/136286 G02F1/136209 G02F2201/40 G02F2001/136295 |         |            |
| 代理人(译)         | 吴立明                                                                |         |            |
| 优先权            | 2002029699 2002-12-19 GB                                           |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a>                     |         |            |

#### 摘要(译)

一种用于液晶显示器的有源板，具有布置为多列的绝缘层(76)，每个绝缘层列都与两个相邻像素列的像素电极(12)交迭。不透明的导体层形成在基板之上且对其构图，以在绝缘层的顶部上限定列导体(34)以及在薄膜晶体管层(66)的顶部上限定用于晶体管的源和漏电极。因此，将绝缘层(76)限定在列导体(34)的下面，使得它位于交叉的行和列导体之间。另外，绝缘层(76)的列与相邻像素电极(12)对相交迭，使得列导体可以与像素电极交迭，由此增加了像素孔径。然而，透明的像素电极(12)是将要淀积的第一层。这得到了如下优点，即用于高质量有源矩阵LCD(AMLCD)显示器制造的工艺简化和相应的成本缩减。

