

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G02F 1/136

G02F 1/133

H01L 29/786

H01L 21/00



[12] 发明专利申请公开说明书

[21] 申请号 200410086802.5

[43] 公开日 2005 年 5 月 4 日

[11] 公开号 CN 1612023A

[22] 申请日 2004. 10. 28

[21] 申请号 200410086802.5

[30] 优先权

[32] 2003. 10. 29 [33] KR [31] 10-2003-0076080

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 姜元锡

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

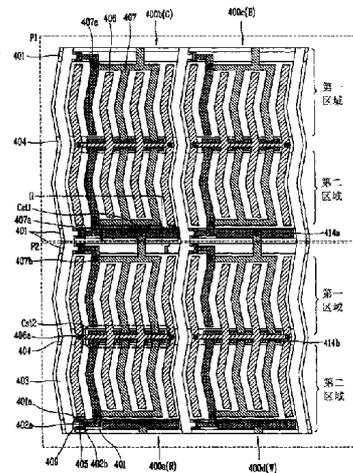
代理人 徐金国 梁 挥

权利要求书 3 页 说明书 10 页 附图 10 页

[54] 发明名称 共平面开关模式液晶显示器件及其制造方法

[57] 摘要

本发明公开了一种 IPS 模式 LCD 器件及其制造方法。该 IPS 模式 LCD 器件包括：第一和第二基板；在所述第一基板上水平 and 垂直设置的多条栅线 and 数据线；由所述栅线 and 数据线限定的多个子像素；将所述子像素分隔为上面区域，即第一区域 and 下区域，即第二区域并限定以 2 × 2 矩阵形式设置的第一到第四子像素的公共线；设置在每一第一到第四子像素内并产生共平面电场的至少一对公共电极 and 像素电极；连接到所述第一区域的像素电极并设置在所述栅线上的第一存储线；连接到所述第二区域的像素电极并设置在所述公共线上的第二存储线；形成在所述栅线 and 数据线交叉点处的开关元件；以及形成在所述第一 and 第二基板之间的液晶层。



- 1、一种共平面开关模式液晶显示器件，包括：
第一基板和第二基板；
5 在所述第一基板上水平设置的多条栅线；
在所述第一基板上垂直设置的多条数据线，所述栅线和数据线限定像素区；
位于所述栅线之间的公共线，该公共线将所述像素区分隔为第一区域和第二区域，并且在像素区域内限定以 2×2 矩阵形式设置的第一到第四子像素；
10 设置在每一子像素内的至少一对公共电极和像素电极；
连接到第一区域的像素电极并设置在所述栅线上的第一存储线；
连接到第二区域的像素电极并设置在所述公共线上的第二存储线；
形成在所述栅线和数据线交叉点处的开关元件；以及
形成在所述第一和第二基板之间的液晶层。
- 15 2、按照权利要求1所述的共平面开关模式液晶显示器件，其特征在于，所述像素电极和公共电极包括透明材料。
- 3、按照权利要求2所述的共平面开关模式液晶显示器件，其特征在于，所述透明材料包括铟锡氧化物（ITO）。
- 4、按照权利要求1所述的共平面开关模式液晶显示器件，其特征在于，
20 所述第一到第四子像素分别是红（R）、绿（G）、蓝（B）和白（W）像素。
- 5、按照权利要求1所述的共平面开关模式液晶显示器件，其特征在于，所述栅线和第一存储线形成第一存储电容。
- 6、按照权利要求1所述的共平面开关模式液晶显示器件，其特征在于，所述公共线和第二存储线形成第二存储电容。
- 25 7、按照权利要求1所述的共平面开关模式液晶显示器件，其特征在于，所述薄膜晶体管包括：
栅极；
形成在包括所述栅极的基板的整个表面上的栅极绝缘层；
形成在所述栅极绝缘层上的半导体层；以及
30 形成在所述半导体层上的源极和漏极。

8、按照权利要求 1 所述的共平面开关模式液晶显示器件，其特征在于，所述公共电极和像素电极分别具有锯齿形结构。

9、按照权利要求 8 所述的共平面开关模式液晶显示器件，其特征在于，所述数据线具有锯齿形结构。

5 10、按照权利要求 1 所述的共平面开关模式液晶显示器件，其特征在于，所述公共电极和像素电极形成在相同的平面上面。

11、按照权利要求 1 所述的共平面开关模式液晶显示器件，其特征在于，所述公共线由形成在所述第一区域和第二区域的子像素共用。

10 12、按照权利要求 1 所述的共平面开关模式液晶显示器件，还进一步包括设置在所述栅线和第一存储线之间以及所述公共线和第二存储线之间的栅极绝缘层。

13、一种共平面开关模式液晶显示器件，包括：

第一基板和第二基板；

在所述第一基板上水平设置的多条栅线；

15 在所述第一基板上垂直设置的多条数据线，所述栅线和数据线限定像素区；

将所述像素区分隔为第一区域和第二区域并限定以 2×2 矩阵形式设置的红 (R)、绿 (G)、蓝 (B) 和白 (W) 子像素的公共线；

在每一子像素内设置的至少一对公共电极和像素电极；

20 设置在所述栅线上的第一存储线；

设置在所述公共线上的第二存储线；

将所述公共电极电连接到所述公共线的第一接触孔；

将所述第一区域的像素电极电连接到所述第一存储线的第二接触孔；

将所述第二区域的像素电极电连接到所述第二存储线的第三接触孔；

25 形成在所述栅线和数据线的交叉点处的开关元件；以及

形成在所述第一和第二基板之间的液晶层。

14、按照权利要求 13 所述的共平面开关模式液晶显示器件，其特征在于，所述数据线具有锯齿形结构。

30 15、按照权利要求 13 所述的共平面开关模式液晶显示器件，其特征在于，所述像素电极和公共电极由透明导电材料形成。

16、按照权利要求 15 所述的共平面开关模式液晶显示器件，其特征在于，所述透明导电材料是铟锡氧化物（ITO）或者铟锌氧化物（IZO）。

17、按照权利要求 13 所述的共平面开关模式液晶显示器件，其特征在于，所述公共电极和像素电极分别具有锯齿形结构。

5 18、一种共平面开关模式液晶显示器件的制造方法，包括：

提供第一基板和第二基板；

形成多条栅线以及位于该栅线之间并平行于这些栅线的公共线；

10 形成垂直于所述栅线设置并连同所述栅线和公共线一起限定 R、G、B 和 W 子像素的多条数据线；形成与所述多条栅线中的一条栅线重叠的第一存储线并形成第一存储电容；以及形成与所述公共线重叠并形成第二存储电容的第二存储线；

在包括第一和第二存储线的基板的整个表面上面形成钝化层；以及在所述钝化层上面形成公共电极和像素电极。

15 19、按照权利要求 18 所述的方法，其特征在于，所述公共电极和像素电极由透明导电材料形成。

20、按照权利要求 19 所述的方法，其特征在于，所述透明导电材料包括铟锡氧化物（ITO）。

21、按照权利要求 18 所述的方法，还进一步包括通过蚀刻部分钝化层形成暴露出所述公共线和栅线的接触孔。

20 22、按照权利要求 18 所述的方法，其特征在于，所述提供第二基板包括：在透明的第二基板上上面形成黑矩阵；以及在所述第二基板上上面形成滤色片；

23、按照权利要求 18 所述的方法，其特征在于，所述公共电极和像素电极分别具有锯齿形结构。

25

共平面开关模式液晶显示器件及其制造方法

5 技术领域

本发明涉及一种共平面开关模式液晶显示器件，具体涉及一种能够提高孔径比的四子像素型共平面开关模式液晶显示器件及其制造方法。

背景技术

10 扭曲向列（TN）模式液晶显示器件（LCD）通常用作平板显示器件，可以获得高的图像质量并且功耗比较低，但是由于液晶分子的折射各向异性，却具有视角窄的问题。这是因为在没有电压施加时液晶分子平行于基板排列，而当有电压施加时液晶分子几乎垂直于基板排列。

为了克服这一缺陷，在解决视角问题方面，研究者们通过沿几乎平行于基板排列液晶分子，已经对共平面开关（IPS）模式 LCD 进行了积极的研究。

图 1 示出了现有技术的 IPS 模式 LCD 器件的单位像素的示意图，其中图 1A 示出了一平面图，图 1B 示出了沿图 1A 的 I-I' 线截取的截面图。

如图 1A 和 1B 所示，红（R）、绿（G）和蓝（B）子像素组成一单位像素，每一子像素由在透明的第一基板 10 上面水平和垂直设置的栅线 1 和数据线 3 限定。这里所指的水平方向对应于栅线的方向，而垂直于水平方向的垂直方向对应于数据线的方向。所述垂直方向和水平方向都平行于基板的表面。尽管在 LCD 器件中， $n \times m$ 个子像素由“n”条栅线 1 和“m”条数据线 3 限定，这里只示出了一个 R、G 和 B 子像素。这里所述的 R、G 和 B 子像素共同形成一个单位像素。

25 现有技术的薄膜晶体管 9 设置在限定子像素的栅线 1 和数据线 3 的交叉点处。薄膜晶体管 9 包括栅极 1a、半导体层 5 和源极/漏极 2a、2b。

在现有技术的子像素中，公共线 4 平行于栅线 1 设置，至少一对电极，公共电极 6 和像素电极 7 平行于数据线 3 设置。所述电极用于切换液晶分子。这里，公共电极 6 和像素电极 7 分别连接到公共线 4 和漏极 2b。在具有源极 2a 和漏极 2b 的第一基板 10 上面还包括钝化层 11 和第一定向膜 12a。

另外，与公共线 4 重叠并连接到像素电极 7 的像素电极线 14 与公共线 4 形成存储电容，其中在像素电极线 14 和公共线 4 之间设有栅极绝缘层。

防止光泄漏的黑矩阵 21 以及分别对应于子像素的 R、G 和 B 滤色片 23a-23c 形成在第二基板 20 上面。而且，连同第一定向膜 12a 一起决定液晶的初始排列状态的第二定向膜 12b 形成在第二基板 20 上面。

按照现有技术 IPS 的像素结构，形成在第一基板 10 和第二基板 20 之间的液晶层 13 根据施加在公共电极 6 和像素电极 7 之间的电压传输光。

具有上述结构的现有技术 IPS 模式 LCD 器件，由于公共电极和像素电极设置在同一平面内，从而产生共平面电场，所以具有能够提高视角的优点。然而，现有技术 IPS 模式 LCD 器件具有孔径比低的缺点，而且，公共电极 6 和像素电极 7 设置在传输光以形成图像的像素区域，其亮度降低。

发明内容

因此，本发明在于提供一种共平面开关模式液晶显示器件及其制造方法，基本上克服了由于现有技术的局限和缺点而产生的一个或多个问题。

本发明的一个优点在于提供一种 IPS 模式 LCD 器件，其通过将红 (R)、绿 (G)、蓝 (B) 和白 (W) 子像素结合为一个像素能够提高屏幕的亮度。

本发明的另一优点在于提供一种 IPS 模式 LCD 器件，其通过以四方形 (2×2 的结构) 设置四个子像素 R、G、B 和 W 能够提高屏幕的亮度。

本发明的再一优点在于提供一种 IPS 模式 LCD 器件及其制造方法，其通过在垂直设置的子像素之间设置公共线，使两个子像素共用该公共线，能够容易地控制子像素区域。

为了实现这些和其它优点，一种共平面开关模式液晶显示器件包括：第一基板和第二基板；在所述第一基板上水平设置的多条栅线；在所述第一基板上垂直设置的多条数据线，所述栅线和数据线限定像素区域；位于所述栅线之间的公共线，该公共线将像素区分隔为第一区域和第二区域，并且在像素区内限定以 2×2 矩阵形式设置的第一到第四子像素；设置在每一子像素内的至少一对公共电极和像素电极；连接到所述第一区域的像素电极并设置在所述栅线上的第一存储线；连接到所述第二区域的像素电极并设置在所述公共线上的第二存储线；形成在所述栅线和数据线交叉点处的开关元件；以及形成在

所述第一和第二基板之间的液晶层。

为了实现这些和其它优点，一种共平面开关模式液晶显示器件包括：第一基板和第二基板；在所述第一基板上水平设置的多条栅线；在所述第一基板上垂直设置的多条数据线，所述栅线和数据线限定像素区；将所述像素区分隔为第一区域和第二区域并限定以 2×2 矩阵形式设置的红（R）、绿（G）、蓝（B）和白（W）子像素的公共线；在每一子像素内设置的至少一对公共电极和像素电极；设置在所述栅线上的第一存储线；设置在所述公共线上的第二存储线；将所述公共电极电连接到所述公共线的第一接触孔；将所述第一区域的像素电极电连接到所述第一存储线的第二接触孔；将所述第二区域的像素电极电连接到所述第二存储线的第三接触孔；形成在所述栅线和数据线的交叉点处的开关元件；以及形成在所述第一和第二基板之间的液晶层。

为了实现这些和其它优点，一种共平面开关模式液晶显示器件的制造方法包括：提供第一基板和第二基板；形成多条栅线以及位于该栅线之间并平行于这些栅线的公共线；形成垂直于所述栅线设置并连同所述栅线和公共线一起限定R、G、B和W子像素的多条数据线；形成与所述多条栅线中的一条栅线重叠的第一存储线并形成第一存储电容；以及形成与所述公共线重叠并形成第二存储电容的第二存储线；在包括第一和第二存储线的基板的整个表面上面形成钝化层；以及在所述钝化层上面形成公共电极和像素电极。

应该理解，上面的一般描述和下面的详细描述都是示例性和解释性的，意图对所要保护的本发明提供进一步的解释。

附图说明

所包括的用于进一步理解本发明并且作为说明书一部分的附图表示了本发明的实施例，并且连同说明书一起解释本发明的原理。

图 1A 和图 1B 示出了现有技术 IPS 模式 LCD 器件的结构；
图 2 示出了按照本发明第一实施例的 IPS 模式 LCD 器件的示意图；
图 3 示出了按照本发明第二实施例的 IPS 模式 LCD 器件的示意图；
图 4 示出了按照本发明第三实施例的 IPS 模式 LCD 器件的示意图；
图 5 示出了按照本发明第四实施例的 IPS 模式 LCD 器件的示意图；
图 6A 和 6B 示出了按照本发明第五实施例的 IPS 模式 LCD 器件的示意图；

图 7A 到 7C 示出了按照本发明的 IPS 模式 LCD 器件的示意图。

具体实施方式

下面参照附图详细描述本发明的实施例。

5 图 2 示出了本发明的第一实施例：一种共平面开关（IPS）模式液晶显示器件（LCD）具有四个子像素，其中每一子像素具有四个透射区域。该实施例的 IPS 模式 LCD 器件除了具有红（R）子像素 100a、绿（G）子像素 100b 和蓝（B）子像素 100c 外，还具有白（W）子像素 100d。这里，W 子像素 100d 可以通过减小每一子像素的宽度并保持每一子像素的区域而设置。

10 子像素 100a、100b、100c 和 100d 由水平和垂直设置的栅线 101 和数据线 103 限定。在每一子像素 100a、100b、100c 和 100d 中，像素电极 107 基本上垂直连接到像素电极线 114，并且公共电极 106 基本上垂直连接到公共线 104。交替设置的像素电极 107 和公共电极 106，当有电压施加在二者之间时会产生共平面电场。公共线 104 和像素电极线 114 彼此重叠形成存储电容（Cst），并且
15 且在二者之间设有栅极绝缘层（未示出）。

另外，作为开关元件，薄膜晶体管 109 设置在栅线 101 和数据线 103 的交叉点处。薄膜晶体管 109 通常包括形成在栅极 101a 上面的半导体层 105；形成在半导体层 105 上面的源极 102a 以及与源极 102a 相对并电连接到像素电极线 114 的漏极 102b。而且，尽管图中没有示出，在其上面已经形成栅线 101
20 的基板的整个表面上面形成栅极绝缘层。栅极绝缘层使公共电极 106 和像素电极 107 彼此电绝缘。

下面对本发明第一实施例与现有技术进行比较。如图 1A 所示，像素电极 7 和公共电极 6 之间的间距设为 d_1 。如图 2 所示，本发明第二实施例的像素电极 107 和公共电极 106 之间的间距设为 d_2 。由于在该实施例中 W 子像素 100d
25 的加入， d_2 大约等于 $0.5d_1$ 。即，如果加入 W 子像素 100d，可以将亮度提高一定程度，却减少了光透射区域（像素区域内没有被像素电极或公共电极遮蔽的透射区域）。这是因为该实施例的单位像素具有四个子像素。R、G、B 和 W 基本上与现有技术的单位像素具有相同的区域。附加的 W 子像素的电极结构减少了单位像素的透射区域，这会降低由增加的 W 子像素产生的增加的亮度。

30 图 3 示出了本发明的第二示例性实施例。在该第二实施例中，子像素 R、

G、B和W以 2×2 矩阵形式设置，并且每一子像素在电极206和207之间具有六个透射区域，其中每一透射区域具有一宽度D1，其与现有技术的对应宽度基本相同。该子像素的结构以及透射区域的宽度D1与现有技术相比，提高了亮度和孔径比。

5 如图3所示，按照第二实施例的IPS模式LCD器件具有R、G、B和W子像素200a-200d，每一子像素具有六个透射区域，其中这些子像素以 2×2 矩阵形式设置，形成单位像素(P)。子像素200a-200d由栅线201和数据线203限定，并且分别水平和垂直排列。在每一子像素200a-200d中具有至少一对电极，该对电极包括连接到像素电极线214的像素电极207和连接到公共线204
10 的公共电极206。像素电极207相对于像素电极线214基本垂直，公共电极206相对于公共线204基本垂直。像素电极207和公共电极206交替设置，并在有电压施加时产生共平面电场。另外，像素电极线214可以与公共线204重叠以形成存储电容(Cst)。

薄膜晶体管209作为开关元件设置在栅线201上面。薄膜晶体管209包括
15 形成在栅线201上面的半导体层205；形成在半导体层205上面的源极202a；以及与源极202a相对并且电连接到像素电极线214的漏极202b。另外，尽管图中没有示出，在其上面已经形成栅线201的基板的整个表面上面淀积栅极绝缘层(未示出)。栅极绝缘层使像素电极207和公共电极206彼此电绝缘。

在该实施例的IPS模式LCD器件中，像素电极207和公共电极206之间的
20 间距D1可以与图1A所示的现有技术的四区域LCD器件的间距d1相同。按照该实施例的子像素200a-200d以 2×2 矩阵形式设置，栅线和公共线增加在垂直设置的子像素之间，这会产生垂直方向的孔径比“H”。这里，“H”的值比图1A所示的垂直长度“h”小大约15%。然而，由于两个子像素沿水平方向设置，通过增加D1或进一步增加公共电极和像素电极，可以增加光透射区域。

25 通过增加D1，沿水平方向增加的孔径比大于沿垂直方向减少的孔径比，从而提高了亮度和孔径比。

图4示出了本发明的第三示例性实施例，其中通过使垂直设置的子像素共用公共线提高了孔径比。该第三实施例除了公共线设置的区别之外，基本上与第二实施例(图3)相同。下面描述二者的不同之处。

30 如图4所示，在按照第三实施例的IPS模式LCD器件中，单位像素通过贯

穿像素 (P) 中间并平行于栅线 301 的公共线 304 被分为多个子像素, 并且 R、G、B 和 W 子像素 300a-300d 以 2×2 矩阵形式设置。位于公共线 304 上面面的区域称为第一区域, 位于公共线 304 下面的区域称为第二区域。如图 4 所示, G 和 B 子像素 300b 和 300c 设置在第一区域内, R 和 W 子像素 300a 和 300d 设置在第二区域内。

公共线 304 电连接到设置在每一子像素内的至少一公共电极 306, 并且和与公共线 304 重叠的像素电极线 314 一起形成存储电容 (Cst)。如图 4 所示, 与公共线 304 重叠的像素电极线 314 包括电连接到形成在第一区域的像素电极 307 的第一像素电极线 314a 以及电连接到形成在第二区域的像素电极 307 的第二像素电极线 314b。

具有上述结构的 IPS 模式 LCD 器件, 由于设置在像素上下两部分的子像素共用一条公共线, 可以提高孔径比。公共线设置在第一和第二区域的边界处, 并且垂直设置的子像素共用该公共线, 从而减少了线形成区域。

公共电极和像素电极由透明导电材料形成, 可以进一步提高孔径比。

图 5 示出了另一示例性实施例, 其中公共电极 306' 和像素电极 307' 由透明导电材料形成。例如是 ITO (铟锡氧化物) 或 IZO (铟锌氧化物) 等材料可以用作透明导电材料。公共电极 306' 和像素电极 307' 与公共线 304 和像素电极线 314 形成在不同的层上面, 这样需要电连接它们的接触孔。因此, 形成用于连接公共电极 306' 和公共线 304 的第一接触孔 306a, 并形成用于连接像素电极 307' 和像素电极线 314 的第二接触孔 307a。这里, 像素电极线 314 连接到漏极 302b, 并且漏极 302b 通过第二接触孔 307a 连接到像素电极 307', 使得像素电极线 314 连接到像素电极 307' (像素电极线单独形成以形成存储电容, 并且以下叫做“存储线”)。

在按照该示例性实施例的 IPS 模式 LCD 器件中, 与第一区域的第一存储线 314a 重叠的公共线 304 形成第一存储电容 (Cst1), 并且与第二区域的第二存储线 314b 重叠的公共线 304 形成第二存储电容 (Cst2)。

按照该示例性实施例的结构, 由于形成在第一和第二区域的子像素共用公共线 304, 具有提高的孔径比。然而, 一起形成在公共线处的第一和第二存储电容 (Cst1 和 Cst2) 限制了减少的宽度的程度。

通过减少公共线的宽度可以提高孔径比。在本发明的第五示例性实施例

中，第二区域的第一存储电容 (Cst1) 形成在栅线 401 上面，并且第一区域的第二存储电容 (Cst2) 形成在公共线 404 上面，使得公共线 404 的宽度减少并且在保持整个存储电容的情况下提高孔径比。

图 6A 和 6B 示出了本发明的第五实施例。图 6A 示出了垂直设置的两个像素 (P1, P2) 的平面图，图 6B 示出了沿 II-II' 线截取的截面图。在本发明的第五示例性实施例中，设置在上下区域的子像素共用公共线 404，位于第二区域内的子像素的存储电容 (Cst1) 形成在前级栅线 401 上面，位于第一区域内的子像素的存储电容形成在公共线 404 上面，使得公共线的宽度减少，从而提高了孔径比。除了公共线 404 的位置和第二存储电容 (Cst2)，第五示例性实施例的构成与第四实施例的相似。

例如，如图 6A 所示，像素 (P1 和 P2) 由分别水平和垂直设置的栅线 401 和数据线 403 限定。四个子像素 400a-400d 由垂直贯穿数据线 403 中间的公共线 404 限定。因此，四个子像素组成一个像素。

在该示例性实施例中，用于在像素内产生共平面电场的公共电极 406 和像素电极 407 设置在每一像素内。公共电极 406 连接到公共线 404，并且像素电极 407 连接到存储线 (414a, 414b)。这里，存储线 (414a, 414b) 分为与第一区域的像素电极 407 连接的第一存储线 414a 以及与第二区域的像素电极 407 连接到第二存储线 414b。第一存储线 414a 设置在前级栅线 401 上面，第二存储线 414b 设置在公共线 404 上面。因此，第一存储线 414a 和栅线 401 形成第一存储电容 (Cst1)，在其间设有栅极绝缘层 408，并且第二存储线 414b 和公共线 404 形成第二存储电容 (Cst2)，在其间设有栅极绝缘层 408。

而且，在第五示例性实施例中，公共线 404 通过第一接触孔 406a 连接到公共电极 406，并且第一存储线 414a 通过形成在前级栅线 401 上面的第二接触孔 407a 连接到第一区域的像素电极 407。第二存储线 414b 连接到漏极 402b，并且漏极 402b 通过第三接触孔 407b 连接到第二区域的像素电极 407。

按照该示例性实施例的 LCD 器件，由于第一存储电容形成在前级栅线 401 上面并且第二存储电容形成在公共线 404 上面，可以将公共线的宽度减少一半。因此，本发明的 LCD 器件可以具有与减少的公共线的宽度成比例的孔径比。

而且，通过以锯齿形结构设置公共电极和像素电极，可以形成提供基本上是对称的视角特性的多区域结构。这种多区域结构可以去除光透射上的不规则

性，并且最小化色移 (color shift)。数据线 403 也可以具有与公共电极 406 和像素电极 407 相似的锯齿形结构。

如图 6B 所示，按照第五示例性实施例，栅线 401 形成在透明的第一基板 410 上面，并在其上形成栅极绝缘层 408。数据线 403 和第一存储线 414a 形成在栅极绝缘层 408 上面。钝化层 411 淀积在其上面，在该钝化层 411 上面形成用于产生共平面电场的公共电极 406 和像素电极 407，并且在其上面形成第一定向膜 412a。

如上面所述，由于公共电极 406 和像素电极 407 形成在同一平面上面，位于该两个电极之间的电场变得很强，通过这样强电场的作用，液晶层中的液晶分子可以以更高的速度开关。

本发明并不限制公共电极 406 和像素电极 407 的位置。公共电极 406 和像素电极 407 可以形成在不同的平面上面。例如，公共电极 406 可以连同公共线 404 一起形成在基板上，并且像素电极 407 可以连同第一存储线 414a 一起形成在栅极绝缘层 408 上面。

而且，在该示例性实施例中，防止光泄漏的黑矩阵 421 以及实现色彩的 R、G、B 和 W 滤色片 423 形成在透明的第二基板 420 上面，并且在其上面形成第二定向膜 412b。另外，由产生在像素电极 407 和公共电极 406 之间的共平面电场驱动的液晶层 413 设置在第一和第二基板 410 和 420 之间。

本发明包括限定子像素的第一和第二区域的公共线 404，其中子像素在区域中不同。第一区域包括 G 和 B 子像素 400b 和 400c，并且第二区域包括 R 和 W 子像素 400a 和 400d。第一区域的 G 子像素 400b 和第二区域的 R 子像素 400a 由公共线 404 限定。设定公共线 404 的位置和形状，R 子像素 400a 和 G 子像素 400b 具有基本上相同的区域，从而子像素区域比 (R/G) 大约等于 1。设计公共线 404，使得第一区域的 B 子像素 400c 和第二区域的 W 子像素 400d 具有不同的区域。即，B 子像素 400c 的区域大于 W 子像素 400d，从而子像素区域比 (B/W) 大于 1。这种区域上的差别可以通过在 B 子像素 400c 和 W 子像素 400d 之间将公共线 404 设置得更靠近第二区域获得。换句话说，公共线 404 基本上设置在 R 子像素 400a 和 G 子像素 400b 的中间，而设置在 B 子像素 400c 和 W 子像素 400d 之间时更靠近 W 子像素 400d。

B 子像素 400c 和 W 子像素 400d 在区域上面的不同可以使得 R、G 和 B 子

像素 400a-400c 的亮度之和基本上与 W 子像素 400d 的亮度相同。为此，减少 W 子像素 400d 的区域。

而且，随着 W 子像素 400d 的减少，B 子像素 400c 的区域成比例地增加。这种增加会很少影响 R、G 和 B 子像素（400a-400c）的亮度之和。即，R、G 和 B 子像素 400a-400c 对总亮度的贡献比例分别大约为 35%、55% 和 10%。这样，B 子像素对总亮度的贡献相对很小。因此，尽管 B 子像素 400c 的区域增加，R、G 和 B 子像素的亮度之和变化很小，并且 W 子像素 400d 的亮度减少。因此，可以最小化 R、G 和 B 子像素 400a-400c 的亮度之和以及 W 子像素 400d 的亮度之间的差别。

下面描述第五实施例（图 6A 和图 6B）中所述的 IPS 模式 LCD 器件的示例性制造工序。图 7A 到 7C 示出了第五实施例中的 LCD 器件的制造方法平面图。

首先，如图 7A 所示，准备例如是玻璃的透明绝缘基板 410，在该基板 410 上面通过例如是溅射的方法淀积例如是 Cu、Ti、Cr、Al、Mo、Ta 以及 Al 合金等金属。对所述金属构图以形成栅线 401 和用于将位于栅线 401 之间的区域分隔为第一区域和第二区域的公共线 404，公共线 404 基本上平行于栅线 401 形成。

然后，通过等离子体 CVD 方法或者相似的氧化物淀积工序，在包括栅线 401 和公共线 404 的基板 410 的整个表面上面淀积 SiNx、SiOx 或相似的绝缘材料，从而形成栅极绝缘层（未示出）。

如图 7B 所示，在栅极绝缘层（未示出）上面形成非晶硅和 n⁺非晶硅并对其构图，以在栅线 401 上面形成半导体层 405。接着，通过溅射方法在半导体层 405 和栅极绝缘层（未示出）上面淀积例如是 Cu、Mo、Ta、Al、Cr、Ti 以及 Al 合金等金属，并对其构图以形成：基本上垂直于栅线 401 和公共线 404 设置的数据线 403；形成在半导体层 405 上面并彼此分隔开预定距离的源极/漏极 402a/402b；与前级栅线 401 重叠并形成第一存储电容（Cst1）的第一存储线 414a；以及与公共线 404 重叠、连接到漏极 402b 并形成第二存储电容（Cst2）的第二存储线 414b。

接着，在已经形成薄膜晶体管 409 的基板上面形成例如是 SiNx 或 SiOx 的无机材料或者例如是苯并环丁烯和丙烯酸的有机材料。然后，通过去除分别设置在公共线 404、栅线 401 和漏极 402b 上面的部分钝化层形成接触孔 406a、

407a 和 407b。

如图 7C 所示，在钝化层 411 上面淀积例如是 ITO（铟锡氧化物）或 IZO（铟锌氧化物）的透明导电材料并对其构图以形成公共电极 406 和像素电极 407，公共电极 406 通过第一接触孔 406a 连接到公共线 404，并且像素电极 407 5 分别通过第二和第三接触孔 407a 和 407b 连接到第一存储线 414a 和漏极 402b。

接着，通过该示例性工序制造的第一基板与其上面形成有滤色片的第二基板粘接在一起。公共电极 406 和像素电极 407 可以形成在不同的层上面，而且两电极可以由不透明金属和透明金属形成。

如上所述，在按照本发明的四子像素类型 IPS 模式 LCD 器件中，垂直设置 10 的子像素共用公共线，上子像素的存储电容 (Cst1) 形成在前级栅线 401 上面，并且下子像素的存储电容 (Cst2) 形成在公共线 404 上面，从而尽可能地减少了公共线的宽度。因此，在像素中由公共线占据的区域减少了，从而提高了孔径比。

如上面所述，在按照本发明的 IPS 模式 LCD 器件中，通过以 2×2 矩阵形式 15 设置 R、G、B 和 W 子像素可以提高亮度。而且，在本发明中，由于垂直设置的子像素共用一条公共线，可以提高孔径比。另外，按照本发明，垂直设置的子像素共用一条公共线，上子像素的存储电容形成在前级栅线上面，并且下子像素的存储电容形成在公共线上面，从而有效地减少了公共线的宽度并进一步提供孔径比。

20 本领域的技术人员应了解，在不脱离本发明的精神或范围的前提下，本发明还有各种改进和变化。因此，本发明的各种改进和变化包括在由所附权利要求书及其等同物限定的本发明的范围内。

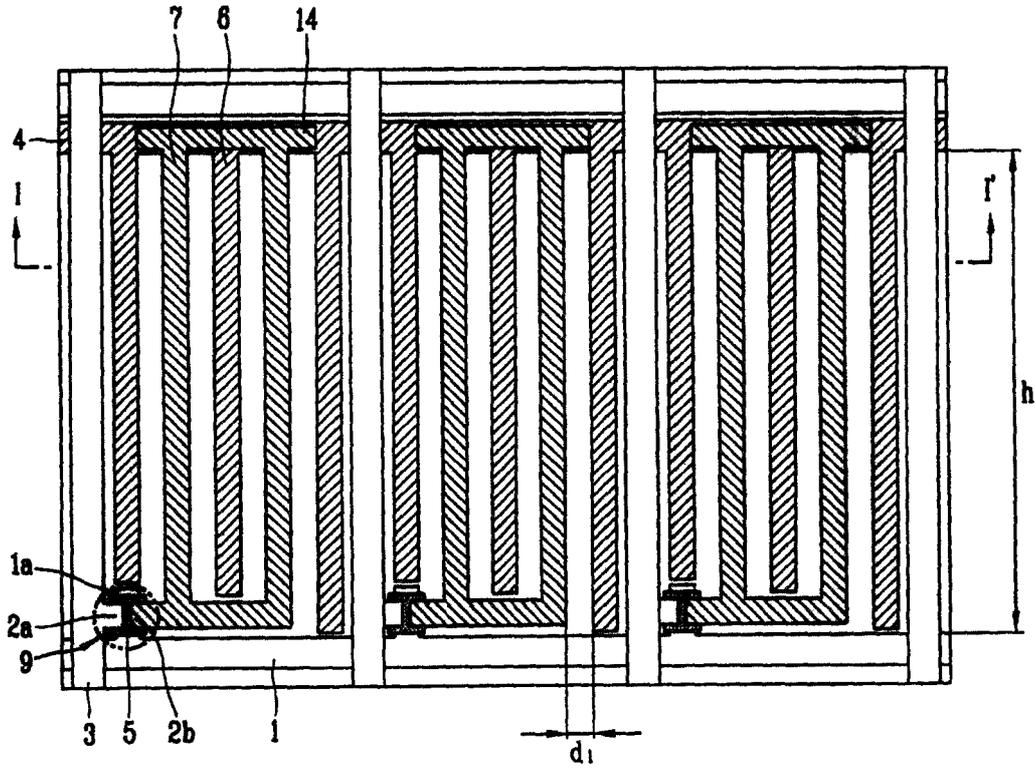


图 1A

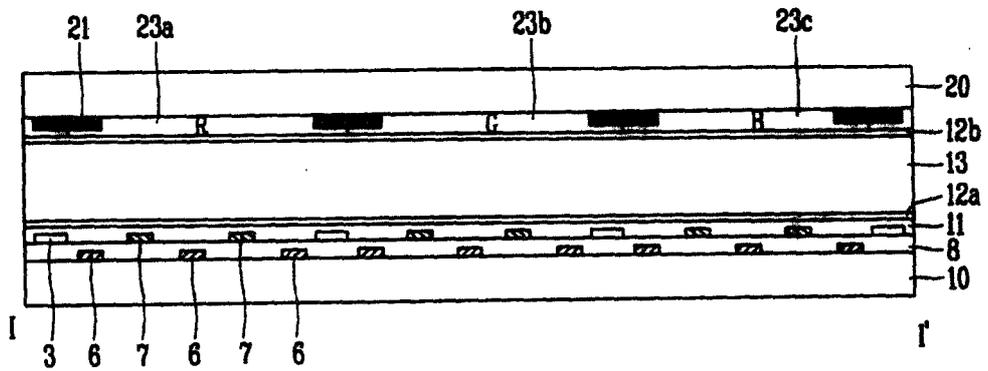


图 1B

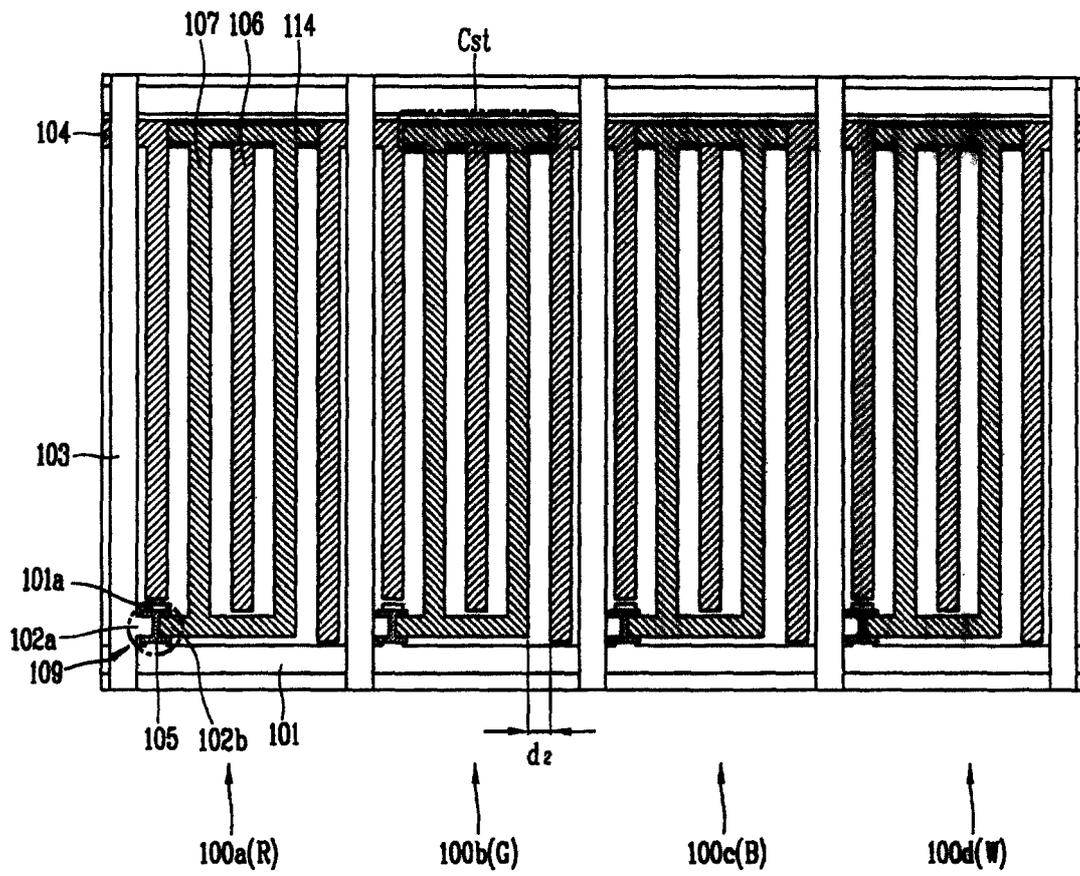


图 2

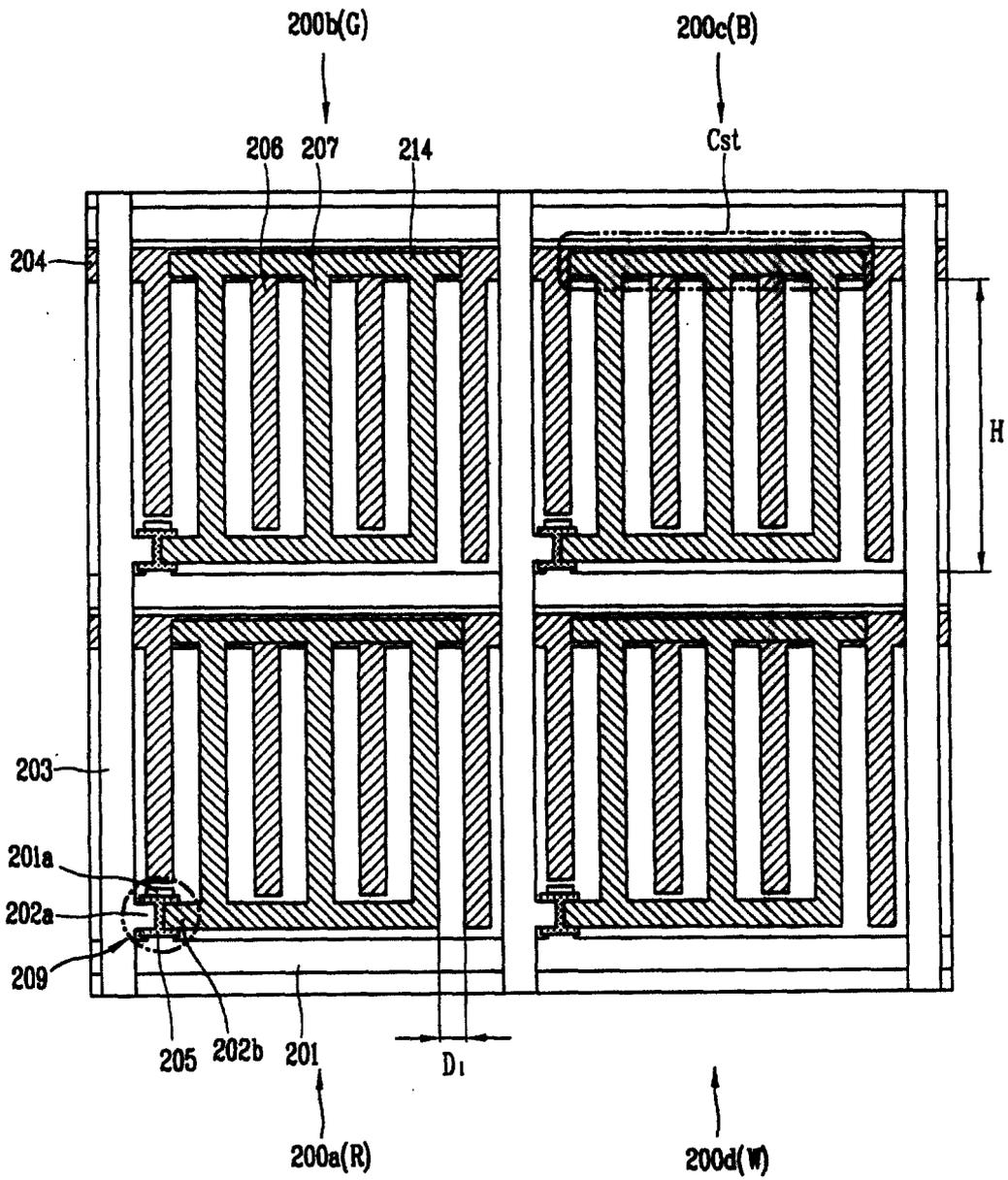


图 3

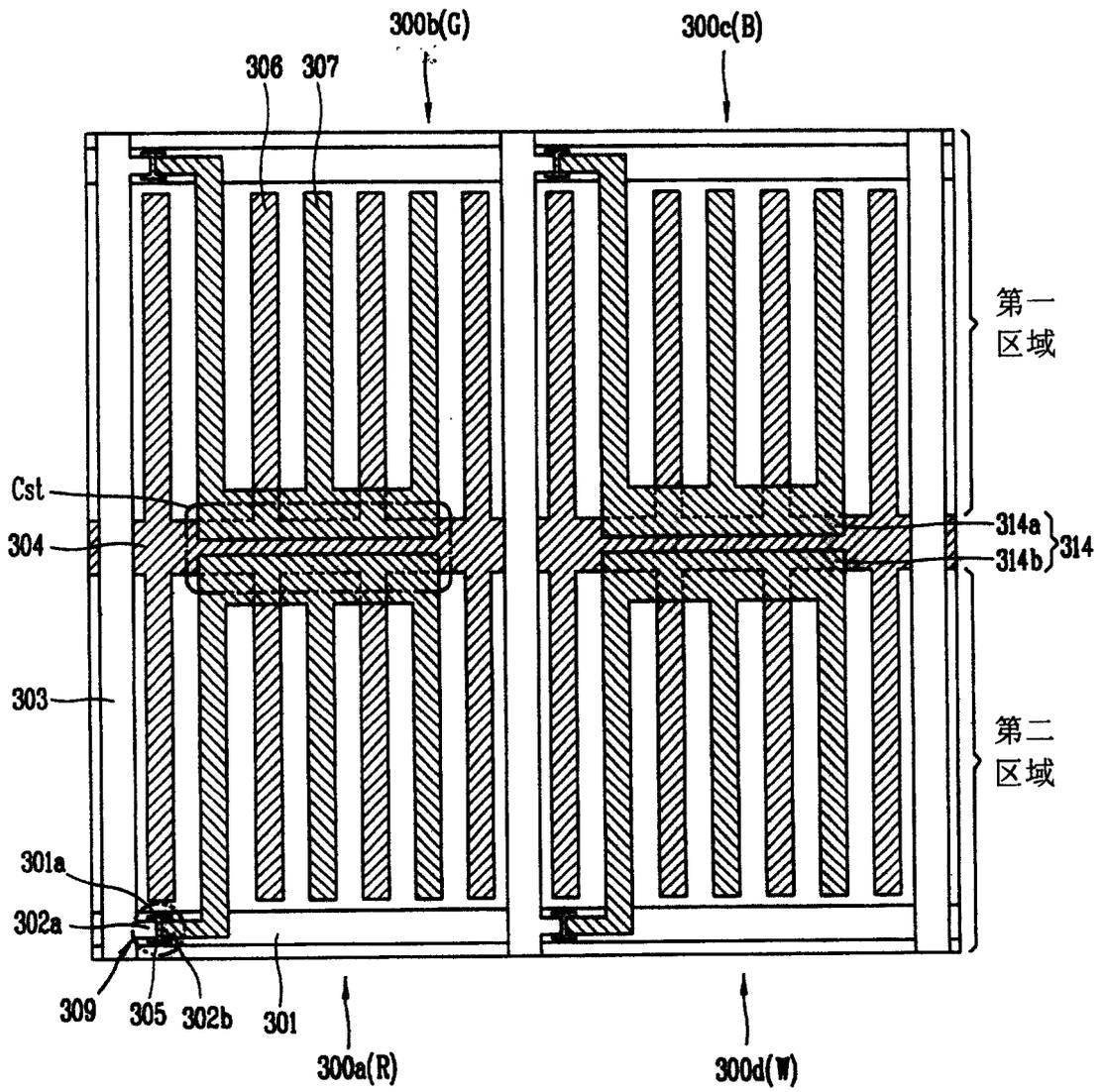


图 4

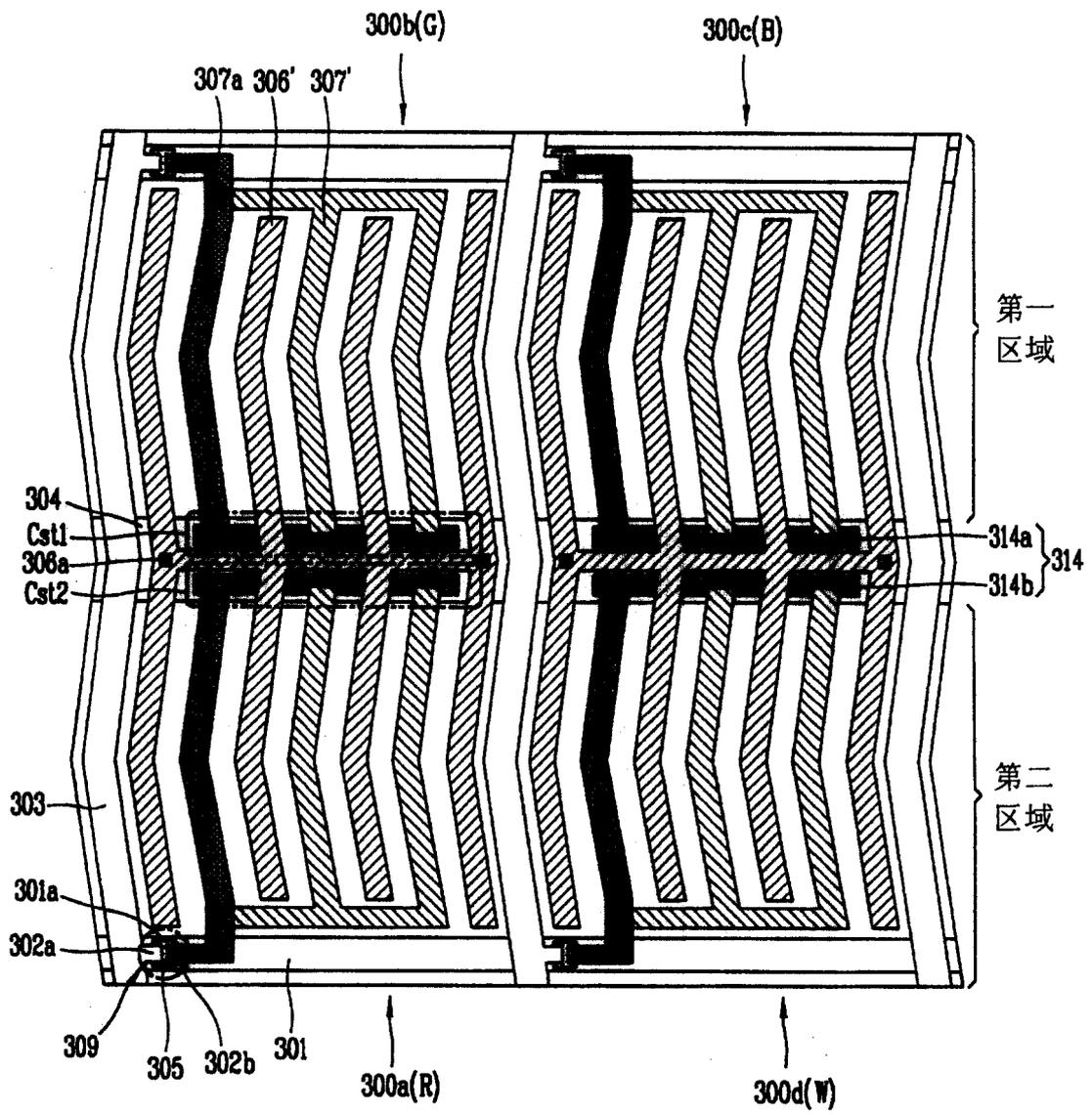


图 5

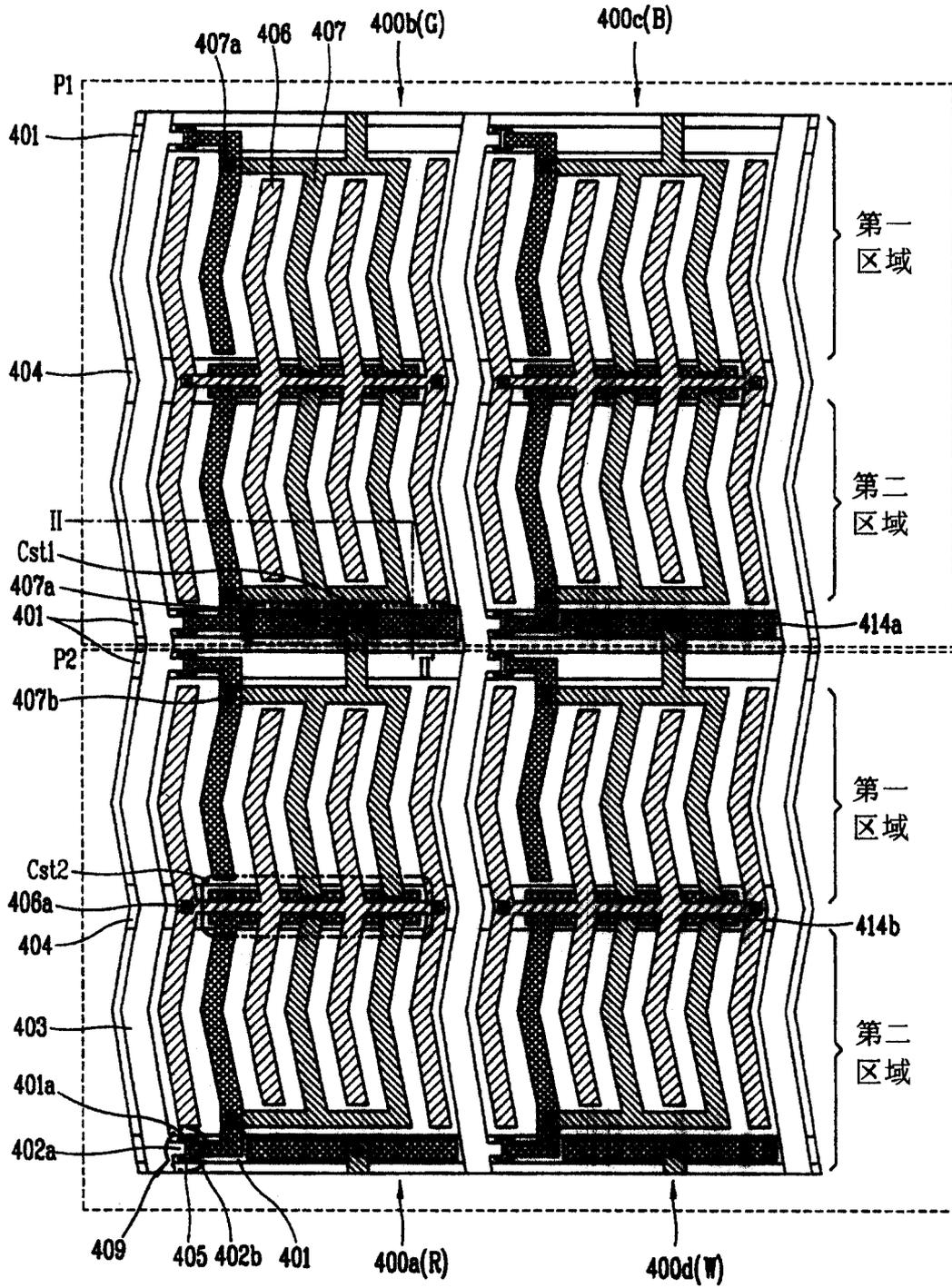


图 6A

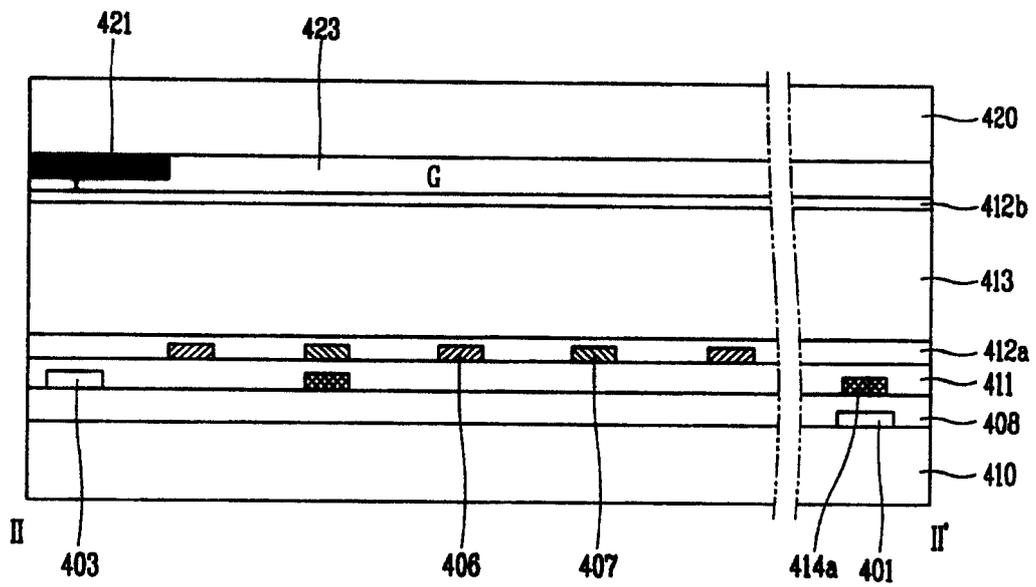


图 6B

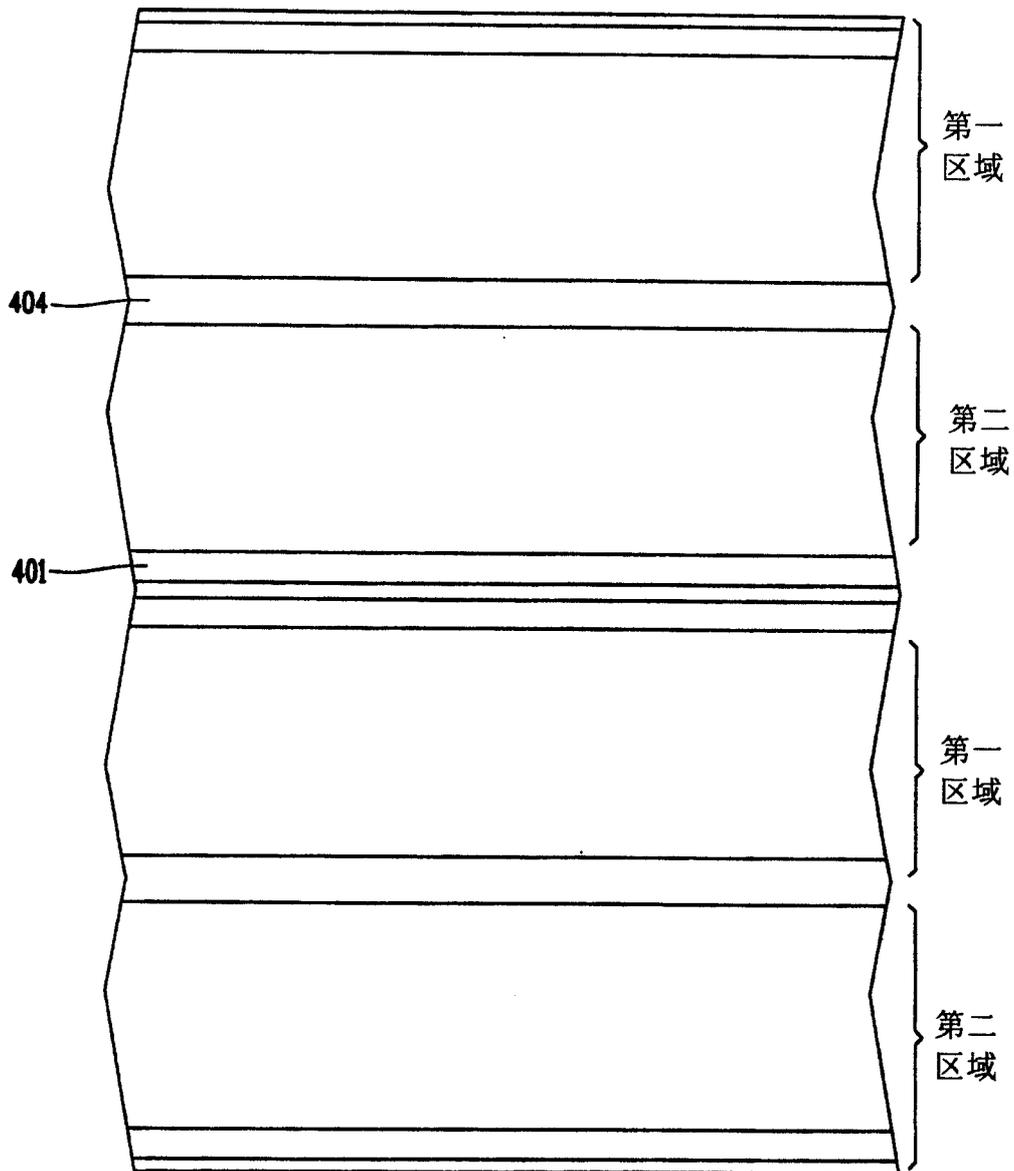


图 7A

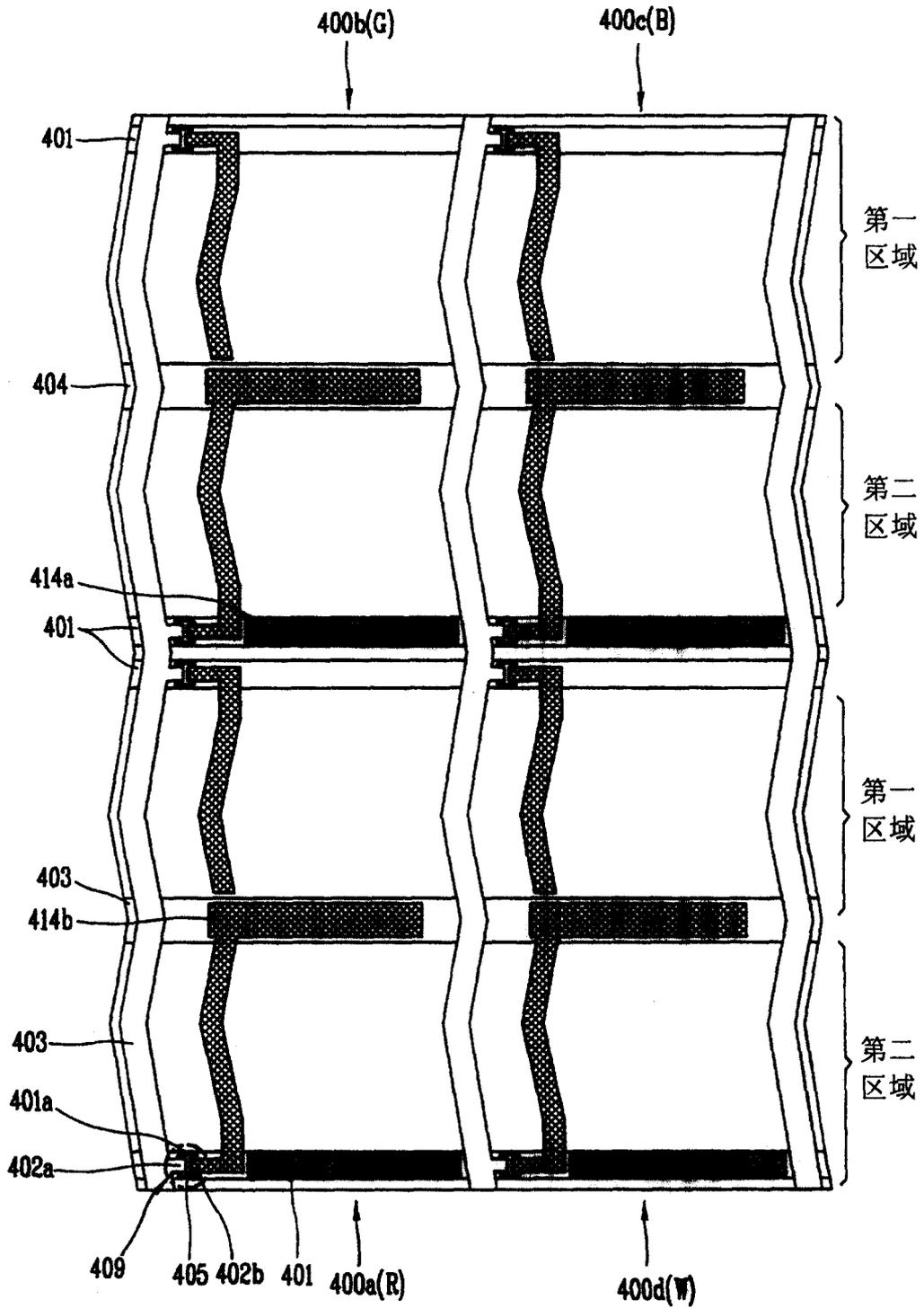


图 7B

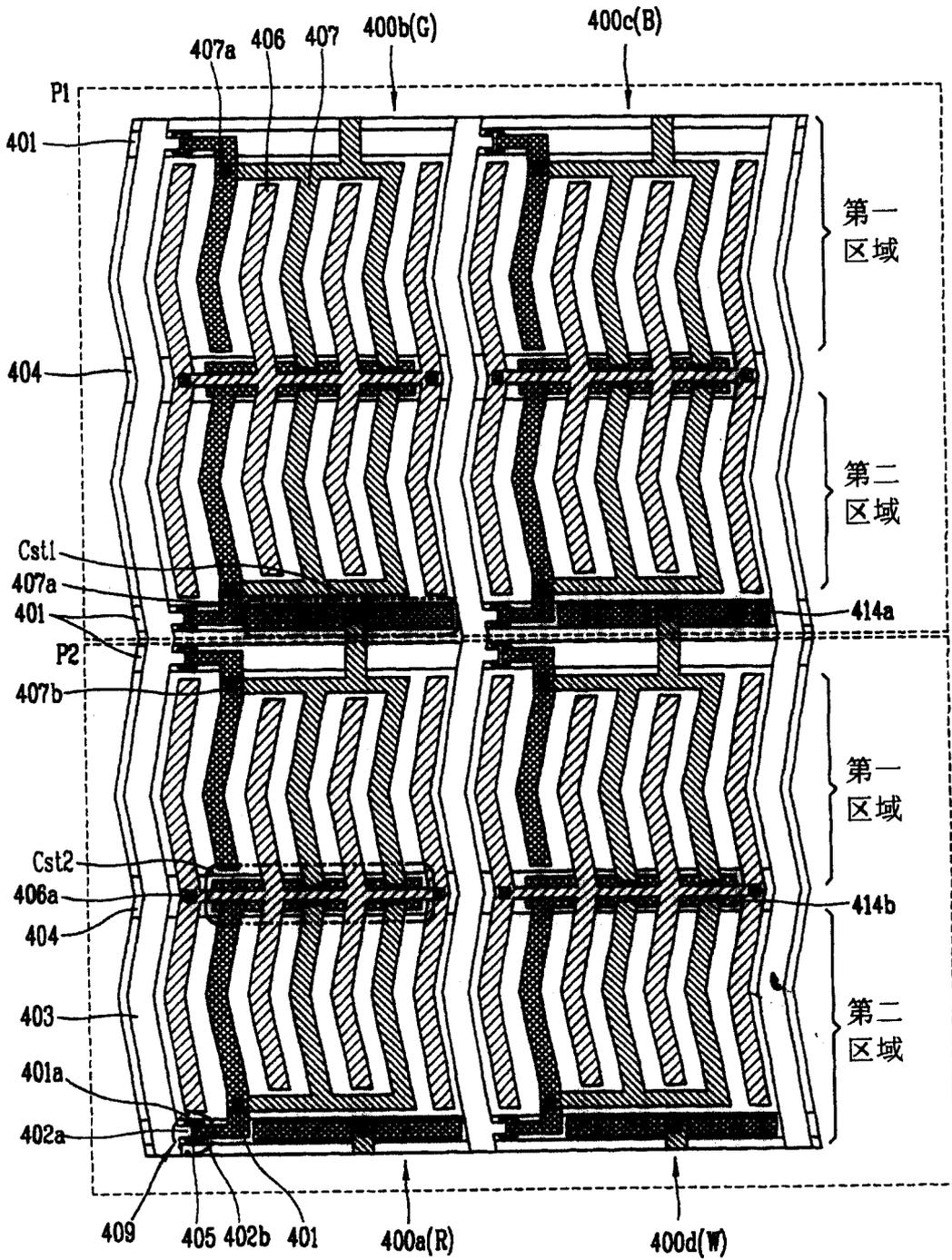


图 7C

专利名称(译)	共平面开关模式液晶显示器件及其制造方法		
公开(公告)号	CN1612023A	公开(公告)日	2005-05-04
申请号	CN200410086802.5	申请日	2004-10-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.菲利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	姜元锡		
发明人	姜元锡		
IPC分类号	G02F1/133 G02F1/1343 G02F1/136 G02F1/1362 H01L21/00 H01L29/786		
CPC分类号	G02F1/136213 G02F1/134363 G02F2001/134345 G02F2201/40		
代理人(译)	徐金国		
优先权	1020030076080 2003-10-29 KR		
其他公开文献	CN100340912C		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种IPS模式LCD器件及其制造方法。该IPS模式LCD器件包括：第一和第二基板；在所述第一基板上水平设置的多条栅线；在所述第一基板上垂直设置的多条数据线和数据线；由所述栅线和数据线限定的多个子像素；将所述子像素分隔为上面区域，即第一区域和下区域，即第二区域并限定以2×2矩阵形式设置的第一到第四子像素的公共线；设置在每一第一到第四子像素内并产生共平面电场的至少一对公共电极和像素电极；连接到所述第一区域的像素电极并设置在所述栅线上的第一存储线；连接到所述第二区域的像素电极并设置在所述公共线上的第二存储线；形成在所述栅线和数据线交叉点处的开关元件；以及形成在所述第一和第二基板之间的液晶层。

