

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G02F 1/134

G02F 1/133

[12] 发明专利申请公开说明书

[21] 申请号 01111203.4

[43] 公开日 2001 年 10 月 17 日

[11] 公开号 CN 1317711A

[22] 申请日 2001.3.6 [21] 申请号 01111203.4

[74] 专利代理机构 中国专利代理(香港)有限公司

[30] 优先权

代理人 吴增勇 傅康

[32] 2000.3.6 [33] JP [31] 61059/2000

[71] 申请人 株式会社日立制作所

地址 日本东京都

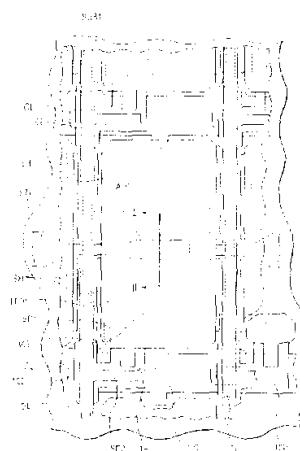
[72] 发明人 大津亮一 扇一公俊

权利要求书 4 页 说明书 16 页 附图页数 18 页

[54] 发明名称 具有受控存储电容的液晶显示元件

[57] 摘要

一种液晶显示元件包括:一对基片;夹在一对基片中的液晶层;设置在一个基片上的栅极线和与该栅极线相交的漏极线;设置在栅极线和漏极线的交点的薄膜晶体管;设置在两相邻栅极线和两相邻漏极线所围区域的像素电极;设置在另一个基片上的公共电极。液晶显示元件还备有存储线,它设置在像素电极下面,在它们之间介入绝缘层以便构成电容。每个像素电极在其面向存储线的部分形成有开口。



I S S N 1 0 0 8 - 4 2 7 4

权 利 要 求 书

1. 一种液晶显示元件，它包括：

一对基片；

5 夹在所述一对基片之间的液晶层；

多根栅极线，设置在所述一对基片中的一个上；

多根漏极线，设置成与所述一对基片的所述一个上的所述多根栅极线绝缘并相交；

10 多个薄膜晶体管，设置在所述多根栅极线和所述多根漏极线的交点附近；

由透明导电材料制造的多个像素电极，

所述多个像素电极中的每一个设置在所述多根栅极线中两根相邻栅极线和所述多根漏极线中两根相邻漏极线所包围的区域，并且通过所述多个薄膜晶体管中对应的一个来驱动；

15 公共电极，设置在所述一对基片中另一基片上，面对所述多个像素电极；以及

多根存储线，设置在所述多个像素电极的下面，在所述多根存储线与所述多个像素电极之间介入绝缘层，

20 所述多个像素电极中的每一个在其面向所述多根存储线中对应一根的部分上形成有开口。

2. 一种根据权利要求1的液晶显示元件，其特征在于：所述公共电极在其面向所述多根栅极线的部位形成有切口。

3. 一种根据权利要求1的液晶显示元件，其特征在于：所述公共电极在其面向所述多根漏极线的部位形成有切口。

25 4. 一种液晶显示元件，它包括：

一对基片；

介入所述一对基片之间的液晶层；

多根栅极线，设置在所述一对基片中的一个上；

多根漏极线，设置成与所述一对基片的所述一个上的所述多根栅极线绝缘并相交；

多个薄膜晶体管，设置在所述多根栅极线和所述多根漏极线的交点附近；

5 由透明导电材料制造的多个像素电极，

所述多个像素电极中的每一个设置在所述多根栅极线中两根相邻栅极线和所述多根漏极线中两根相邻漏极线所包围的区域，并且通过所述多个薄膜晶体管中对应的一个来驱动；以及

10 公共电极，设置在所述一对基片中另一基片上，面对所述多个像
素电极；

所述公共电极在其面向(1)所述多根栅极线和(2)所述多根漏极线中至少一个的部位上形成有切口。

5. 一种液晶显示元件，它包括：

一对基片；

15 夹在所述一对基片之间的液晶层；

设置在所述一对基片中的一个上的多根栅极线；

多根漏极线，设置成与所述一对基片的所述一个上的所述多根栅极线绝缘并相交；

20 多个薄膜晶体管，设置在所述多根栅极线和所述多根漏极线的交点附近；

由透明导电材料制造的多个像素电极，

所述多个像素电极中的每一个设置在所述多根栅极线中两根相邻栅极线和所述多根漏极线中两根相邻漏极线所包围的区域，并且通过所述多个薄膜晶体管中对应的一个来驱动；

25 公共电极，设置在所述一对基片中另一基片上，面对所述多个像素电极；

多根存储线，设置在所述多个像素电极的下面，在所述多根存储线与所述多个像素电极之间介入绝缘层，

所述多个像素电极中的每一个和在它下面并且其一部分上形成有开口的所述绝缘层的一部分面向所述多根存储线中对应的一根;

所述开口穿透所述多个像素电极和所述绝缘层的全部厚度;

5 多个柱状导电垫片, 其中每一个设置在所述各开口中相应的一个中, 用于将所述多根存储线之一与所述公共电极电连接。

6. 一种液晶显示元件, 它包括:

一对基片, 沿其周边用密封件密封在一起;

介入所述一对基片之间的液晶层;

设置在所述一对基片中一个上的多根栅极线;

10 多根漏极线, 设置成与所述一对基片的所述一个上的所述多根栅极线绝缘并相交;

多个薄膜晶体管, 设置在所述多根栅极线和所述多根漏极线的交点附近;

由透明导电材料制造的多个像素电极,

15 所述多个像素电极中的每一个设置在所述多根栅极线中两根相邻栅极线和所述多根漏极线中两根相邻漏极线所包围的区域, 并且通过所述多个薄膜晶体管中对应的一个来驱动;

公共电极, 设置在所述一对基片中另一个基片上, 面对所述多个像素电极;

20 设置在所述一对基片中一个基片上的引线, 用于向所述公共电极提供电压;

多根存储线, 设置在所述多个像素电极的下面, 在所述多根存储线与所述多个像素电极之间介入绝缘层,

25 所述多个像素电极中的每一个和在它下面并且其一部分上形成有开口的所述绝缘层的一部分面向所述多根存储线中对应的一根;

所述开口穿透所述多个像素电极和所述绝缘层的全部厚度;

多个柱状导电垫片, 其中每一个设置在所述各开口中相应的一个, 用于将所述多根存储线之一与所述公共电极电连接。

柱状导电垫片，设置在所述密封件的附近，用于将所述公共电极与所述引线电连接。

7. 一种根据权利要求 5 的液晶显示元件，其特征在于：所述液晶显示元件还包括夹在所述多根存储线和所述多个柱状导电垫片中对应的两者之间的导电层，用于覆盖所述多根存储线。
5
8. 一种根据权利要求 6 的液晶显示元件，其特征在于：所述液晶显示元件还包括夹在所述多根存储线和所述多个柱状导电垫片中对应的两者之间的导电层，用于覆盖所述多根存储线。
9. 一种根据权利要求 7 的液晶显示元件，其特征在于：所述导电层是由与所述多个像素电极相同的材料制造的。
10
10. 一种根据权利要求 8 的液晶显示元件，其特征在于：所述导电层是由与所述多个像素电极相同的材料制造的。
11. 一种根据权利要求 7 的液晶显示元件，其特征在于：所述导电层是由具有导电性的氧化物材料制造的。
- 15 12. 一种根据权利要求 8 的液晶显示元件，其特征在于：所述导电层是由具有导电性的氧化物材料制造的。

说 明 书

具有受控存储电容的液晶显示元件

5 本发明涉及液晶显示元件，具体来说，涉及薄膜晶体管有源矩阵型液晶显示元件，它配备有在像素区由设置在其中的存储线和像素电极构成的存储电容。

液晶显示装置广泛地被用作笔记本电脑和显示器监视器的高清晰度彩色显示装置。

10 在液晶显示元件中，常见的有简单矩阵型和有源矩阵型。简单矩阵液晶显示元件包括：一对相对的基片；设置在所述基片之一的内表面的第一组平行条状电极；设置在另一个基片内表面的第二组平行条状电极，所述组电极与第一组平行条状电极交叉；以及夹在两个基片之间的液晶层。有源矩阵液晶显示元件包括：一对相对的基片；设置在所述基片之一的内表面的用于选择各自像素的多个开关元件；以及夹在两个基片之间的液晶层。

15 有源矩阵型液晶显示元件分为所谓垂直电场型、一般称为 TN(扭转向列)型和所谓水平电场型、一般称为 IPS(平面内开关型)。在以 TN 型为代表所谓垂直电场型中，用于像素选择的两组条状电极被分别设置在一对上、下基片的内表面。在所谓水平电场型中，用于像素选择的两组条状电极只设置在一对上、下基片中的一个基片的内表面。

20 在 TN 型有源矩阵液晶显示元件中，液晶分子的取向例如在一对相对的基片之间被扭转 90 度。一对偏振器分别设置在液晶显示元件的前后，使得它们的吸收轴与入口侧的偏振器的吸收轴成直角(正交尼科尔棱镜排列)，而所述入口侧的偏振器吸收轴则与入口侧基片的摩擦方向(rubbing direction)平行或垂直。

25 在 TN 型有源矩阵液晶显示元件中，先假定没有电场加在液晶

层两端。入射光被入口侧偏振器转换成线性偏振光，所述线性偏振光沿液晶分子的扭转传播，然后如果出口侧偏振器的透射轴方位角与进入出口侧偏振器的线性偏振光的一致，则所有线性偏振光通过出口侧偏振器并产生白色显示。这是通常所说的打开方式。

下面，假定有电场加到液晶层两端。表示液晶层的液晶分子轴向的平均方向的单位矢量的方向(导向器)与基片的表面垂直，进入液晶层的线性偏振光的方位角不改变，这样它就与出口侧偏振器的吸收角度一致，从而液晶显示元件产生黑色显示。有关进一步的细节，参见“液晶的基础和应用” Industrial Research Association, Tokyo, 1991。

如上所述，TN型液晶显示元件包括：由象玻璃这样的材料制造的一对相对的透明绝缘基片；夹在相对的玻璃基片之间的液晶层；一组扫描信号线(下文也称为栅极信号线)，它们在所述基片之一的液晶层侧表面上、在直角坐标系统中沿x方向延伸，y方向排列；以及一组与栅极信号线绝缘的漏极线(下文也称为视频信号线)，它们在y方向上延伸，在x方向上排列。

像素区由两个相邻栅极线和两个相邻漏极线所围的区域构成，所有的像素区就构成了显示区。例如，在每个像素区形成作为有源元件(开关元件)的薄膜晶体管(TFT)以及透明像素电极。

供给栅极线的扫描信号将薄膜晶体管接通，然后薄膜晶体管将视频信号从漏极线提供给像素电极。

由发光液晶的电介质构成的电容不足以使薄膜晶体管所产生的ON(亮)状态维持指定的时间，因此为每个像素提供一个附加电容，以补充电容的不足。附加电容是通过使像素电极的一部分覆盖在栅极线上，并以绝缘层介入它们之间来实现的。

另一方面，提出一种存储方法：在像素区设置存储线，并利用像素电极、存储线及它们之间的绝缘层构成电容(存储电容)。

存储型液晶显示装置公开在日本公开特许公报 No. Hei 11-

231341、日本公开特许公报 No. 2000-221527 和日本实用注册 No. 2536632 中。

图 13 显示存储型液晶显示元件的等效电路。在存储型液晶显示元件中，多根栅极线 GL 和多根漏极线 DL 彼此交叉地设置在一对相对的基片中一个基片的显示区 AR 上；薄膜晶体管 TFT 设置在栅极线 GL 和漏极线 DL 的每一个交叉处，多根存储线 STL 设置在各栅极线 GL 之间并与栅极线 GL 平行。参考字符 ITO2 表示设置在另一个基片内表面上的公共电极。

薄膜晶体管 TFT 的源极(在一个驱动周期中，源极和漏极的角色可以互换)与像素电极 ITO1 连接，液晶电容 Clc 的结构为作为电介质的液晶夹在像素电极 ITO1 和公共电极 ITO2 之间，而存储电容 Cstg 则形成在像素电极 ITO1 和存储线 STL 之间。

公共电极 ITO2 加有由公共电极驱动电路 CDR 提供的指定电压(最好是固定电压)，而存储线 STL 加有由存储线驱动电路 STR 提供的指定电压(最好是固定电压)。参考字符 GDR 表示栅极线驱动电路，DDR 表示漏极线驱动电路，CONT 表示用于提供显示信号和定时信号的显示控制电路。

图 14 是在存储型液晶显示元件的基片 SUB1 上构成的单元像素及其附近的主要部件的平面图。在图 14 中，局部形状和尺寸被放大，以便表示清楚。

图 15 是沿图 14 的线 XV-XV 所截取的存储型液晶显示元件的示意的剖面图。

在图 14 中，在由两个相邻栅极线 GL 和与这两根栅极线 GL 相交的两个相邻漏极线所围的区域构成每个像素，并且每个像素在交叉区域备有薄膜晶体管 TFT。薄膜晶体管 TFT 包括：栅极线 GL；覆盖在栅极线 GL 上的绝缘薄膜(为避免示图过分复杂而未显示)；在所述绝缘薄膜上形成的、与所述绝缘薄膜一起由非晶硅制成的半导体层 100；设置在半导体层 100 上彼此行对应的源电极 SD1 和漏极电

极 SD2。在漏极线 DL 的下面设置与半导体层 100 构成一个整体的半导体层，以便减小台阶高度。参考字符 SH 表示光屏蔽构件，参考数字 102 则是在栅极线 GL 上构造的一个开口，用于减少线状缺陷(line defects)。

透明导电薄膜制造的像素电极 ITO1 形成在像素区中，并且与薄膜晶体管 TFT 的源电极 SD1 连接。在像素区形成与栅极线 GL 平行的、位于像素电极 ITO1 下边的存储线 STL，在所述像素电极 ITO1 和存储线 STL 之间介入绝缘层(在图 14 中为表示清晰而未显示，但是应该理解为存在这个层)。参考数字 103 表示在绝缘层中形成的接触孔。

一般使用与栅极线 GL 的相同的材料并与栅极线 GL 一起同时制造存储线 STL。薄膜晶体管 TFT 的漏极 SD2 是作为漏极线 DL 的延伸部分来构造的。

如图 15 所示，在也称为“薄膜晶体管基片”的基片 SUB1 内表面上按照指定的顺序形成存储线 STL，最好由氮化硅制造的第一绝缘层 SiN，由钝化层构成的第二绝缘层 PAS，以及像素电极 ITO1。在另一个基片 SUB2 的内表面上形成公共电极 ITO2。液晶层 LC 夹在两上基片 SUB1 和 SUB2 之间。

虽然图 14 和图 15 中未显示，但是在像素电极 ITO1 和公共电极 ITO2 与液晶层直接接触的相应的表面上设置了用于将液晶分子定向的定向薄膜。在彩色液晶显示元件中，在公共电极 ITO2 之下和基片 SUB2 之上设置了三色滤光片；在此情况下，基片 SUB2 也称为“彩色滤光基片”。

在图 15 中，以影线区表示的存储电容 Cstg 由像素电极 ITO1，存储线 STL，第一绝缘层 SiN 和第二绝缘层 PAS 构成。

存储电容 Cstg 由像素电极 ITO1 和存储线 STL 之间的重叠的面积决定，因此由存储线的形状和尺寸决定，所以准确确定存储电容 Cstg 是困难的，同时增加了电阻。

公共电极 ITO2 也覆盖在栅极线 GL 和漏极线 DL 之上，液晶层介于它们之间，因此在公共电极 ITO2 和漏极线 DL 及栅极 GL 之间形成大的布线电容，因此布线所导致的延迟会在显示图像中产生亮度分级。

5 图 16 是用于说明由栅极线 GL 形成的布线电容的液晶显示元件的示意的剖面图，图 17 是用于说明漏极线 DL 形成的布线电容的液晶显示元件的示意的剖面图。位于栅极线 GL 上的有第一绝缘层 SiN，第二绝缘层 PAS，液晶层 LC 和公共电极 ITO2。位于漏极线 DL 上的有第一绝缘层 SiN，第二绝缘层 PAS，液晶层 LC 和公共电极 ITO2。在布线 GL，DL 与公共电极 ITO2 之间形成布线电容，其构形分别在 10 图 16 和图 17 中用虚线表示。

液晶显示元件的尺寸越大，存储线 STL，栅极线 GL 和漏极线 DL 的长度就越长，布线电容也越大，从而产生所谓布线延迟。因此，存在在所显示图像中出现闪烁或亮度分级的问题。

15 对公共电极 ITO2 的电压供给是通过导电胶实现的，所述导电胶设置在密封件附近，后者沿着基片的显示区的周边将一对基片密封在一起。导电胶夹在基片 SUB1 上的公共电极电压供给线与另一个基片 SUB2 上的公共电极 ITO2 之间。

20 图 18 是用于说明导电胶位置的实例的液晶显示元件的平面示意图，所述导电胶用于将基片 SUB1 上的公共电极电压供给线与基片 SUB2 上的公共电极 ITO2 电连接。

在此液晶显示元件中，通过把基片 SUB2 置于 SUB1 之上并将密封件 SL 介于它们之间而沿着基片 SUB1 和 SUB2 的显示区 AR 的周边将基片 SUB1 和 SUB2 密封在一起。

25 在基片 SUB1 上密封件 SL 的附近形成公共电极电压供给线(未显示)。在密封操作中，涂敷导电胶 CPT，以便覆盖位于诸如涂在基片 SUB1 上的密封件 SL 角落位置的公共电极电压供给线，然后把基片 SUB2 置于基片 SUB1 之上，使得基片 SUB2 内表面的公共电极 ITO2

就与导电胶 CPT 电连接，从而对公共电极 ITO2 施加指定电压得以实现。

对存储线 STL 的电压供给是通过将存储线电压供给线(未显示)连接到显示区一侧或两侧的电源(存储线驱动电路)来完成的，其中所述存储线电压供给线形成于基片 SUB1 内表面的密封件 SL 附近。

但是，存在这样的问题，存储线越长，电阻和布线电容就越大，于是发生电位的波动，从而在显示图像中产生闪烁和亮度分级，使显示质量劣化。

针对这些问题的措施是，可以增加所涂导电胶的数量，导电胶的涂敷操作要花点时间，这样增加了所谓生产节拍的时间。在采用公共电极电压逆变的驱动方法中，减少电压供给点的数目是困难的，因为要向公共电极提供信号。

本发明的目的在于提供一种液晶显示元件，它能够通过解决现有技术中的问题来抑制显示图像中的闪烁和亮度分级的发生，便于确定期望的存储电容，减小存储电容和栅极线或漏极线形成的布线电容，还可以提高生产节拍。

为了实现上述目的，本发明能够通过在像素电极上设置开口而确定存储线的存储电容值；通过在覆盖栅极线和/或漏极线的公共电极部分（或者位于液晶层的相对侧）设置切口（例如，通过除去公共电极的所述部分以便在其中形成开口）来减小栅极线和/或漏极线的布线电容；或者通过在公共电极和存储线之间设置柱状导电垫片来向公共电极或存储线提供电压而不需要导电胶。

下面说明根据本发明的液晶显示元件的典型配置。

根据本发明的实施例，提供一种液晶显示元件，它包括：一对基片；夹在（或介入）所述一对基片之间的液晶层；设置在所述一对基片中一个上的多根栅极线；设置在所述一对基片中一个上与所述多根栅极线绝缘并相交的多根漏极线；设置在多根栅极线和多根漏极线各交点附近的多个薄膜晶体管；由透明导电材料制造的多个

像素电极，所述多个像素电极中的每一个设置在相邻两根栅极线和相邻两根漏极线所围区域，并通过多个薄膜晶体管中对应的一个来驱动；设置在所述一对基片中另一个上的面对多个像素电极的公共电极；以及设置在多个像素电极下面的多根存储线，以绝缘层介入所述多根存储线与所述多个像素电极之间，多个像素电极中的每一个在其面向多根存储线的对应的一个的部分上具有开口。

根据本发明的另一个实施例，提供一种液晶显示元件，它包括：一对基片；夹在（或介入）所述一对基片之间的液晶层；设置在所述一对基片中一个上的多根栅极线；设置在所述一对基片中一个上与所述多根栅极线绝缘并相交的多根漏极线；设置在多根栅极线和多根漏极线各交点附近的多个薄膜晶体管；由透明导电材料制造的多个像素电极，所述多个像素电极中的每一个设置在相邻的两根栅极线和相邻的两根漏极线所包围的区域，并通过多个薄膜晶体管中对应的一个来驱动；以及设置在所述一对基片中另一个上的面对多个像素电极的公共电极，所述公共电极在其面向(1)多根栅极线和(2)多根漏极线中至少一个的部分上形成有切口。

在根据本发明的另一个实施例中，液晶显示元件包括：一对基片；夹在所述一对基片之间的液晶层；设置在所述一对基片中一个上的多根栅极线；设置在所述一对基片中一个上与所述多根栅极线绝缘并相交的多根漏极线；设置在多根栅极线和多根漏极线各交点附近的多个薄膜晶体管；由透明导电材料制造的多个像素电极，所述多个像素电极中的每一个设置在相邻两根栅极线和相邻两根漏极线所围区域，并通过多个薄膜晶体管中对应的一个来驱动；设置在所述基片中另一个上的面对多个像素电极的公共电极；设置在多个像素电极下面的多根存储线，在所述多根存储线与所述多个像素电极之间介入绝缘层，多个像素电极中的每一个和在它下面并且其一部分上形成有开品的绝缘层的一部分面向多根存储线中对应的一个，所述开口穿透多个像素电极和绝缘层的全部厚度；多个柱状导

电垫片，其中每一个设置在所述各开口中相应的一个中，用于将多根存储线之一与公共电极电连接。

在根据本发明的另一个实施例中，提供一种液晶显示元件，它包括：一对基片，用密封件沿其周边密封在一起；夹在（或介入）所述一对基片之间的液晶层；设置在所述一对基片中一个上的多根栅极线；设置在所述一对基片中一个上与所述多根栅极线绝缘并相交的多根漏极线；设置在多根栅极线和多根漏极线各交点附近的多个薄膜晶体管；由透明导电材料制造的多个像素电极，所述多个像素电极中的每一个设置在相邻两根栅极线和相邻两根漏极线所围区域，并通过多个薄膜晶体管中对应的一个来驱动；设置在所述一对基片中另一个基片上面对多个像素电极的公共电极；设置在所述一对基片中一个上的引线，用于向公共电极提供电压；设置在多个像素电极下面的多根存储线，在所述多根存储线与所述多个像素电极之间介入绝缘层，多个像素电极中的每一个和在它下面并且其一部分上形成有开口的绝缘层的一部分面向多根存储线中对应的一根，所述开口穿透多个像素电极和绝缘层的全部厚度；多个柱状导电垫片，其中每个设置在所述各开口中相应的一个，用于将多根存储线之一与公共电极电连接；以及柱状导电垫片，它设置在所述密封件的附近，用于将所述公共电极与引线电连接。

在根据本发明的上述液晶显示装置的一个具体结构中，设置多根存储线，以便分别和与其对应的多个像素电极之一以及介入在所述多个像素电极之一和所述存储线之一之间的绝缘层一起构成电容。多根栅极线和多根漏极线的交点附近不仅指靠近所述交点的区域，而且指这样的任何区域：在那里，多个薄膜晶体管之一可以分别把其栅极电连接到多根栅极线之一以及把其漏极电连接到多根漏极线之一。例如，所述多个薄膜晶体管中的每一个具有场效应型晶体管结构，后者根据由其栅极施加的电场而在其源极和其漏极之间切换电流。虽然在薄膜晶体管中根据源极和漏极之间的电流方向，

源极和漏极的定义是相反的，但是，在本说明书中，为方便起见，将把源极和漏极中连接到多根漏极线之一的一个定义为漏极，而把源极和漏极中连接到多个像素电极之一的另一个定义为源极。在根据本发明的上述液晶显示装置的另一个具体结构中，在多根存储线之一和覆盖所述多根存储线之一柱状垫片之一之间介入导电层。在该结构中，所述导电层应当由与所述多个像素电极的相同的材料制成，或者由像氧化铟锡或氧化铟锌这样的具有导电性的氧化物材料制成。

本发明不局限于上述配置和后面说明的实施例，而可以在不背离本发明的本质和精神的前提下对本发明进行各种变动和修改。

在所述附图中，在所有图中相同的标号表示同一个组件，附图中：

图 1 是根据本发明的存储型液晶显示元件的在基片上形成的单元像素及其附近的主要部件的平面图；

图 2 是沿图 1 的线 II-II 所截取的存储型液晶显示元件的示意的剖面图；

图 3 是根据本发明的液晶显示元件第二实施例的示意的剖面图，用于说明由栅极线构成的布线电容；

图 4 是液晶显示元件第二实施例的示意的剖面图，用于说明由漏极线构成的布线电容；

图 5 是本发明的液晶显示元件第三实施例主要部件的平面图，用于说明其存储线部分的配置；

图 6 是沿图 5 的线 VI-VI 所截取的液晶显示元件的示意的剖面图；

图 7 是本发明的液晶显示元件第四实施例主要部件的平面图，用于说明其存储线部分的配置；

图 8 是沿图 7 的线 VIII-VIII 所截取的液晶显示元件的示意的剖面图；

图 9 是一个方框图，用于说明采用本发明的液晶显示元件的一般有源矩阵型液晶显示装置的驱动系统的示范的配置；

图 10 是一个方框图，说明图 9 的液晶显示元件中各个驱动器的大概配置和信号流；

5 图 11 是定时图，说明从信号源(主体)提供给显示控制装置的显示数据和从显示控制装置输出到漏极驱动器和栅极驱动器的信号；

图 12 是显示监视器的外形图，它作为装有采用本发明液晶显示元件的液晶显示装置的电子设备的示例；

图 13 是存储型液晶显示元件的等效电路；

10 图 14 是在存储类型液晶显示元件的基片上形成的单元像素及其附近的主要部件的平面图；

图 15 是沿图 14 的线 XV-XV 所截取的存储型液晶显示元件的示意的剖面图；

15 图 16 是液晶显示元件的示意的剖面图，用于说明由栅极线构成的布线电容；

图 17 是液晶显示元件的示意的剖面图，用于说明由漏极线构成的布线电容；以及

20 图 18 是用于说明导电胶位置的示例的液晶显示元件的平面示意图，导电胶用于基片上的公共电极电压供给线与另一个基片上的公共电极的电连接。

现在参照附图，对本发明的实施例进行详细的说明。

图 1 是根据本发明的存储型液晶显示元件的在基片上形成的单元像素及其附近的主要部件的平面图，而图 2 是沿图 1 的线 II-II 所截取的存储型液晶显示元件的示意的剖面图。参考字符 ALC 表示开口，与图 14 和图 15 中所用相同的参考字符和标号表示图 1 和图 2 中功能上对应的部分。

图 1 和图 2 中的存储线 STL 的构成类似于图 14 和图 15 中所显示的。至少在覆盖存储线 STL 的像素电极 IT01 上设置开口 ALC。

如果有需要的话，除像素电极 IT01 上的开口 ALC 外，还可以在覆盖存储线 STL 的第一绝缘层 SiN 和第二绝缘层 PAS 的二者之一或二者上都设置开口 ALC.

5 存储线 STL 上像素电极 IT01 中的开口 ALC 的轮廓的投影最好处在存储线 STL 的轮廓范围之内，并且，第一和第二绝缘层 SiN、PAS 中的开口 ALC 的轮廓最好与像素电极 IT01 中的开口 ALC 的轮廓完全一样或在此轮廓的范围内。

10 像在本实施例中那样，在设置存储线 STL 以便将像素电极 IT01 的面积(或在存储线 STL 的透光性比像素电极 IT01 的低情况下的像素电极 IT01 的透光区域)分成至少两个部分的情况下，如果在像素电极 IT01 上按照上述尺寸关系设置开口 ALC，则由于开口 ALC 的存在使像素电极 IT01 上的电荷分布不匀所致的透光性的波动可被忽略。

15 通过借助至少两种绝缘层(PAS 和 SiN)将存储线 STL 和像素电极 ITO1 彼此隔开，如果其中一个绝缘层发生象针孔这样的缺陷，所造成不良影响(例如，存储线 STL 和像素电极 IT01 之间的短路)会被另一个绝缘层消除掉。因此，像素电极 IT01 中的上述开口或像素电极 IT01 和第一绝缘层 SiN 和第二绝缘层 PAS 两者中的上述开口可以按照期望的尺寸设置而无需考虑绝缘层的可能存在的缺陷。

20 开口 ALC 穿透像素电极 IT01、第一绝缘层 SiN 和第二绝缘层 PAS 的全部厚度，并与存储线 STL 相对。

25 按照这样的配置，存储电容 Cstg 使用图 2 中第一绝缘层 SiN 和第二绝缘层 PAS 的影线部分作为电介质，该存储电容形成于像素电极 IT01 沿着其上的开口 ALC 的部分和与所述部分相对的存储线 STL 之间。存储电容 Cstg 的容量值可以通过开口 ALC 的尺寸来控制。

在本实施例的液晶显示装置中，对于每一个对图像显示有贡献的像素(换言之，有效显示区域内的像素)，最好在像素电极 IT01 设置开口 ALC，或者同时在像素电极 IT01 和绝缘层 SiN、PAS 上都设

置开口 ALC。

再者，在本发明中，每个像素的存储电容 C_{stg} 的容量值可以通过开口 ALC 的面积来调整，这样就避免了调整存储线 STL 尺寸的复杂步骤。从而，无需减小存储线 STL 在与其延伸方向垂直的方向上的宽度，因此阻止了存储线 STL 电阻的增加。因此，一个帧期间存储在像素电极 $ITO1$ 的电荷，在下一个帧期间可以立即被消除掉。

再者，在本实施例中，存储电容 C_{stg} 的容量值还可以通过控制每个像素的像素电极 $ITO1$ 上的开口 ALC 尺寸来确定，因此可以防止由于存储电容 C_{stg} 的变化导致的不均匀的显示和闪烁。

图 3 是用于说明栅极线 GL 构成的布线电容的根据本发明的液晶显示元件的第一个实施例的示意的剖面图，图 4 是用于说明漏极线 DL 构成的布线电容的液晶显示元件第二个实施例的示意的剖面图。在图 3 和图 4 中，参考字符 CUT 表示在形成于基片 $SUB2$ 上的公共电极 $IT02$ 中设置的切口。与图 14 和图 15 中所用的相同的参考字符和标号表示图 3 和图 4 中功能上对应的部分。

在本实施例中，形成于栅极线 GL 和公共电极 $IT02$ 之间的布线电容以及形成于漏极线 DL 和公共电极 $IT02$ 之间的布线电容可以被减小到接近零，这样就减小了由布线引起的时间延迟并防止显示中的闪烁和亮度分级的出现。

图 5 是本发明的液晶显示元件第三实施例主要部件的平面图，用于说明其存储线 STL 部分的配置，而图 6 是沿图 5 的线 VI-VI 所截取的液晶显示元件的示意的剖面图。在图 5 和图 6 中，参考字符 SOC 表示柱状导电垫片， SH 是光屏蔽构件，与图 1-4 中所用的相同的参考字符和标号表示图 5 和图 6 中功能上对应的部分。

柱状导电垫片 SOC 例如是由混入碳黑的感光树脂或导电聚合物制成的。对于前者，一种能够通过光刻方法使之硬化的材料适合于感光树脂。对于后者，例如，导电聚合物可以是属于聚乙炔类，聚苯类等的材料，并混入参杂物，如砷化合物 AsF_5 、硫酸 H_2SO_4 和碘 I_2

以及一定痕量的光引发剂；或者杂环聚合物，如 poly-pyrol 或者离子聚合物，如芳香胺系列。可以对这些材料的官能团进行修改，以便利用光辐射、例如紫外光来引发它们的聚合作用。

在本实施例中，在形成于基片 SUB1 上的存储线 STL 上的第一和第二绝缘层 SiN、PAS 以及像素电极 IT01 中设置开口 ALCN，并且在开口 ALCN 中设置柱状导电垫片 SOC，以便使存储线 STL 与另一个基片 SUB2 上的公共电极 IT02 电连接。

这种配置无需存储线 STL 的电压供给线，并在每个像素中设置柱状导电垫片 SOC 以防止亮度分级和闪烁，因为电压供给点的数量很多，结果在增加存储线 STL 的布线长度的情况下不会发生由布线引起的时间延迟。

在图 5 和图 6 中，这样形成开口 ALCN，使得像素电极 IT01 中的开口面积比下面的绝缘层 PAS 和 SiN 中的开口面积大，其原因是便于柱状导电垫片 SOC 的加工。如果象图 1 和图 2 中情况那样，把像素电极 IT01 中的开口面积做成与绝缘层 PAS 和 SiN 的完全一样，也不会存在任何问题。

在图 5 中，在另一个基片 SUB2 上形成的背面矩阵 BM 的开口的轮廓以虚线表示，以供参考。

图 7 是本发明的液晶显示元件第四实施例的主要部件的平面图，用于说明存储线 STL 的配置，而图 8 是沿图 7 的线 VIII-VIII 所截取的液晶显示元件的示意的剖面图。在图 7 和图 8 中，参考字符 IT03 表示导电层，并且与图 1-6 中所用的相同的参考字符和标号表示图 7 和图 8 中功能上对应的部分。

在本实施例中，在实施例 3 的开口 ALCN 底部设置导电层 IT03，以便覆盖存储线 STL，并且在导电层 IT03 上形成柱状导电垫片 SOC。

本实施例的配置防止了其他情况下的存储线 STL 的腐蚀，从而使显示特征保持长时间的稳定，另外还具备实施例 3 所具有的优点。

接下来，将说明本发明的实施例 5。

在本实施例中，使用第二种柱状导电垫片，来替代设置在图 8 中密封件 SL 附近的导电胶 CPT。第二种柱状垫片的形状类似于上述设置在像素区的柱状导电垫片(下文称为第一种柱状垫片)，但做成具有所需要横截面面积。本实施例实现对公共电极 ITO2 供电压而无需使用导电胶，并且通过同时加工第一种柱状垫片和第二种柱状垫片而显著地减少了制造步骤。

下面说明使用本发明液晶显示元件的液晶显示装置的一个示例，内容包含其驱动电路的配置和所述液晶显示装置的应用。

图 9 是一个方框图，说明采用本发明的液晶显示元件的一般有源矩阵型液晶显示装置的驱动系统的示范的配置。

所述液晶显示装置包括：液晶显示元件 PNL，它具有夹在一对基片中的液晶层；设置在液晶显示元件 PNL 周边用于驱动漏极线(也称为数据线、漏极信号线或视频信号线)的电路(IC 芯片)，即上述漏极驱动器 DDR；设置在液晶显示元件 PNL 周边用于驱动栅极线(也称为栅极信号线或扫描信号线)的电路(IC 芯片)，即上述栅极驱动器 GDR；显示控制装置 CRL，它作为显示控制装置，用于将图像显示数据、时钟信号和灰度电压提供给漏极驱动器 DDR 和栅极驱动器 GDR；以及电源电路 PWU。显示控制装置 CRL 接收来自外部信号源(如计算机，个人计算机和电视接收器电路)的显示数据(上述的显示信号)、控制信号时钟、显示定时信号和同步信号。

显示控制装置 CRL 包括灰度参考电压产生部件、定时转换器 TCON 以及其他等等，它将来自外部信号源的显示数据转换成适合在所述液晶显示元件 PNL 上显示的格式。

按图 9 所示的方式提供用于栅极驱动器 GDR 和漏极驱动器 DDR 的显示信号和时钟信号。从漏极驱动器 DDR 的一级输出的进位信号输出被提供给所述漏极驱动器 DDR 的下一级的进位输入端。

多根存储线 STL 与栅极线 GL 平行地被设置在液晶显示元件 PNL 的显示区域。各存储线 STL 通过上述实施例所说明的柱状导电垫片

与公共电极连接，从电源电路 PWU 向其提供指定的电压。

图 10 是一个方框图，显示图 9 的液晶显示元件中各个驱动器的大概配置和信号流程。漏极驱动器 DDR 包括用于显示数据(显示信号)、如视频(图像)信号的数据锁存部分和输出电压产生电路。图中还有灰度参考电压产生部件 HTV、复用器 MPX、公共电极电压产生部件 CVD，公共电极驱动器 CDD、电平移动电路 LST、门通电压产生部件 GOV、门闭电压产生部件 GFD、以及安装在安装有图 9 所示显示控制装置 CRL 和电源电路 PWU 的电路板上的 DC-DC 转换器 D/D。

图 11 是显示从信号源(主体)向控制装置 CRL 提供的显示数据以及从显示控制装置 CRL 向漏极驱动器 DDR 和栅极驱动器 GDR 输出的信号的定时图。显示控制装置 CRL 从信号源接收控制信号(时钟信号、显示定时信号和同步信号)并产生作为漏极驱动器 DDR 控制信号的时钟 D1(CL1)、移动时钟 D2 (CL2)和显示数据，同时产生作为栅极驱动器 GDR 控制信号的帧启动命令信号 FLM、时钟 G (CL3)和显示数据。

顺便提一下，在系统使用低电位差信号(LVDS 信号)来传输来自信号源的显示数据的情况下，在安装有显示控制装置 CRL 的板(接口板)上安装的 LVDS 接收电路将来自信号源的 LVDS 信号转换成原始信号，然后将其提供给栅极驱动器 GDR 和漏极驱动器 DDR。

从图 11 可以看出，用于漏极驱动器 DDR 的移动时钟信号 D2 (CL2)的频率与由主计算机等提供的时钟信号(DCLK)和显示数据的频率相同，并且在 IBM 扩充图形阵列显示标准(XGA)液晶显示元件的情况下所述频率较高，大约 40MHz。这种配置的液晶显示装置的特点在于薄的外形和低功耗，因而将来会在各种领域被广泛地用作显示装置。

图 12 是显示器的外形图，它作为采用本发明液晶显示元件的液晶显示装置的电子设备的示例。液晶显示装置用作显示监视器的显

示部分。

组成显示监视器的液晶显示装置的液晶显示元件 PNL 具有上述各实施例中所说明的配置的存储线和柱状导电垫片、具有为每个像素适当地建立的存储电容、减少了的布线电容，并且能够提供不发生闪烁并且消除亮度分级使整个显示区的亮度均匀的显示。

不必说，本发明的液晶显示元件的应用不局限于这种显示监视器，本发明的液晶显示元件还可以用作桌上个人计算机的显示器和笔记本个人计算机、电视和其他设备的显示装置。

如上所述，在本发明中，由存储线构成的存储电容可以通过在像素电极上设置开口来控制，通过在栅极和漏极线上的公共电极中设置切口来减小栅极线和漏极线的布线电容，以及通过在公共电极和存储线之间设置柱状导电垫片来改善加工生产节拍，使得可以不使用任何导电胶或使用最少量的导电胶就可以实现对公共电极和各存储线的电压供给，因此本发明提供了高质量的液晶显示元件。

说 明 书 附 图

图 1

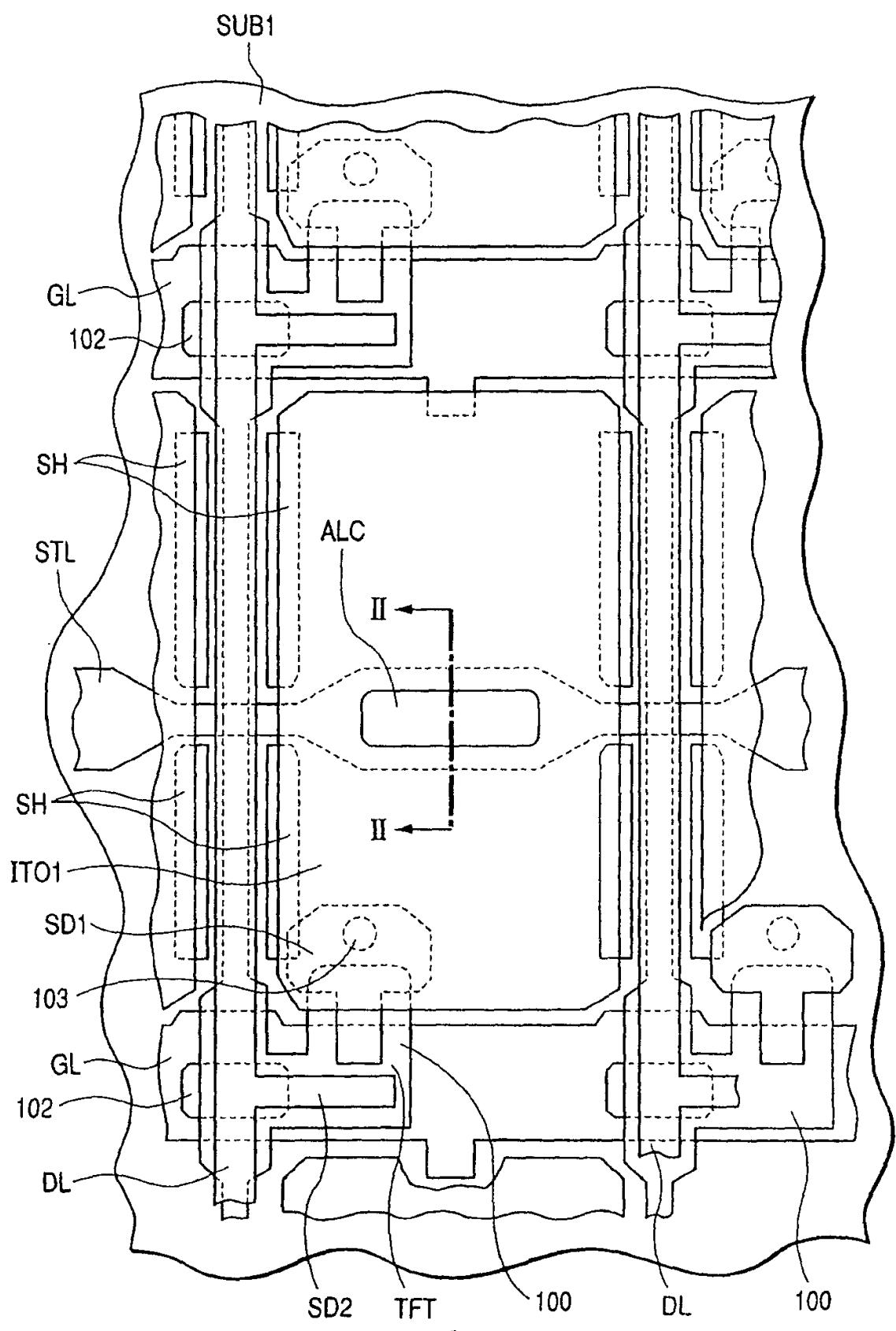


图 2

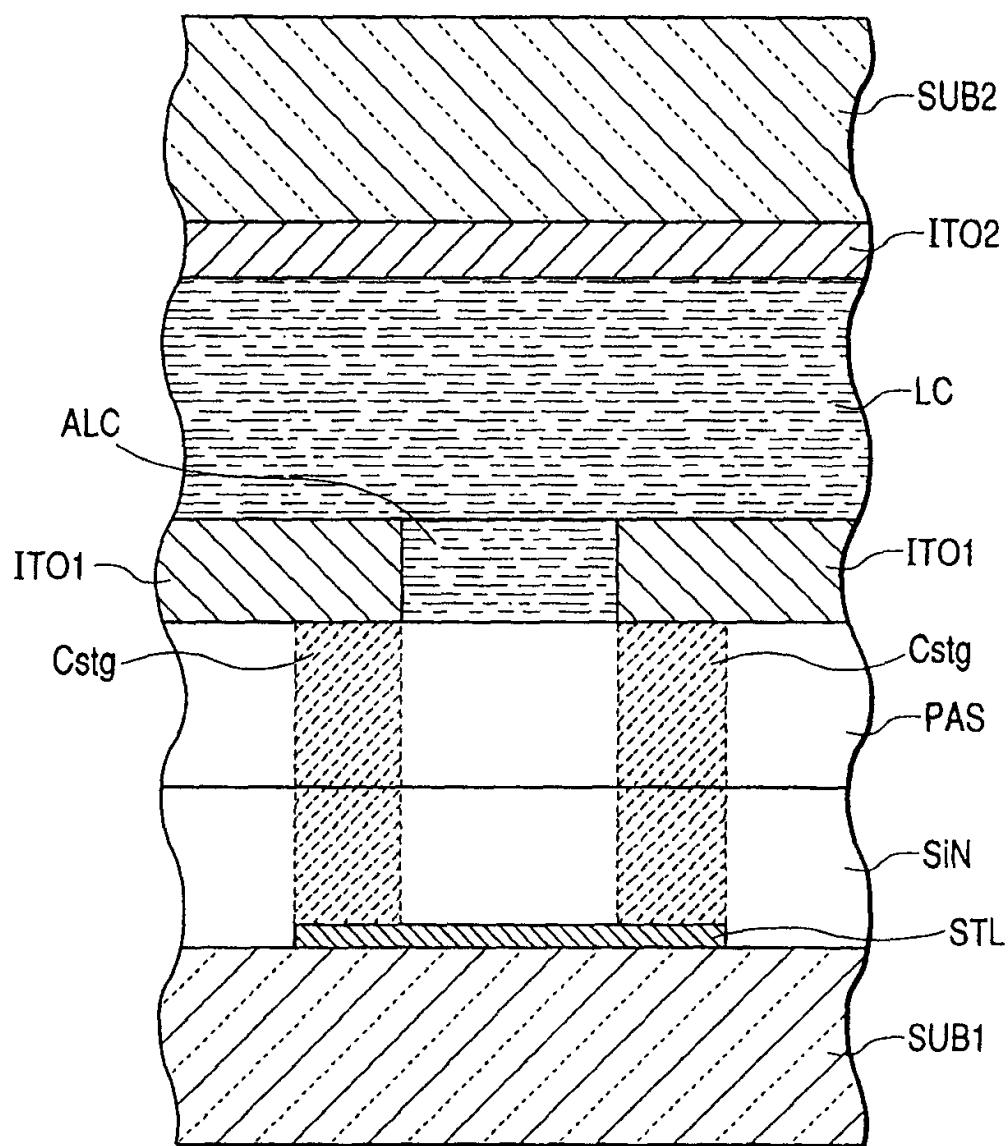


图 3

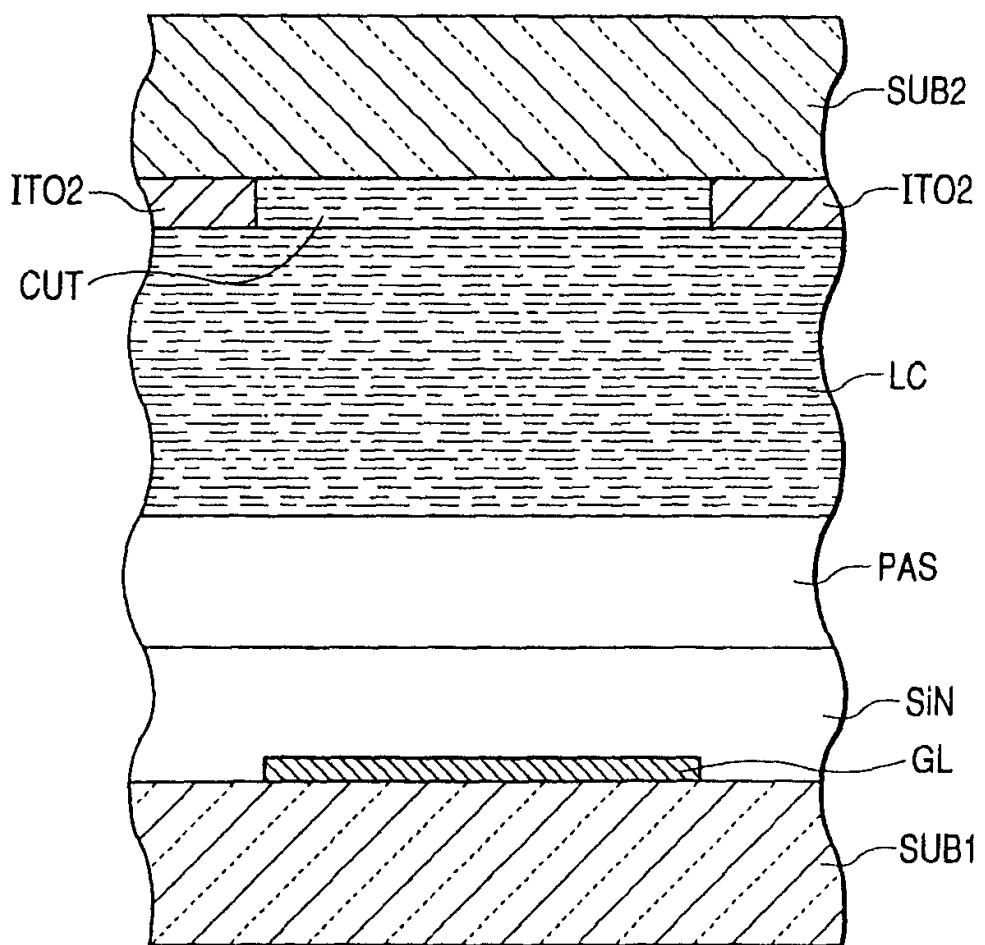


图 4

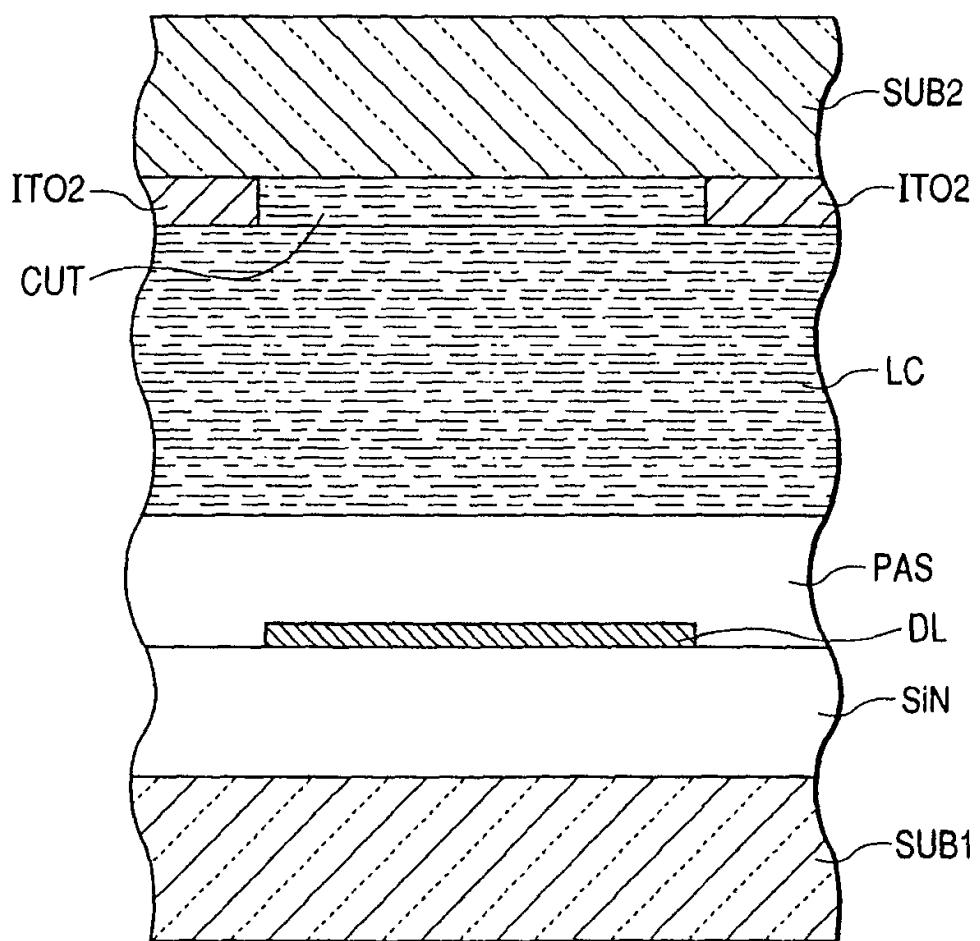


图 5

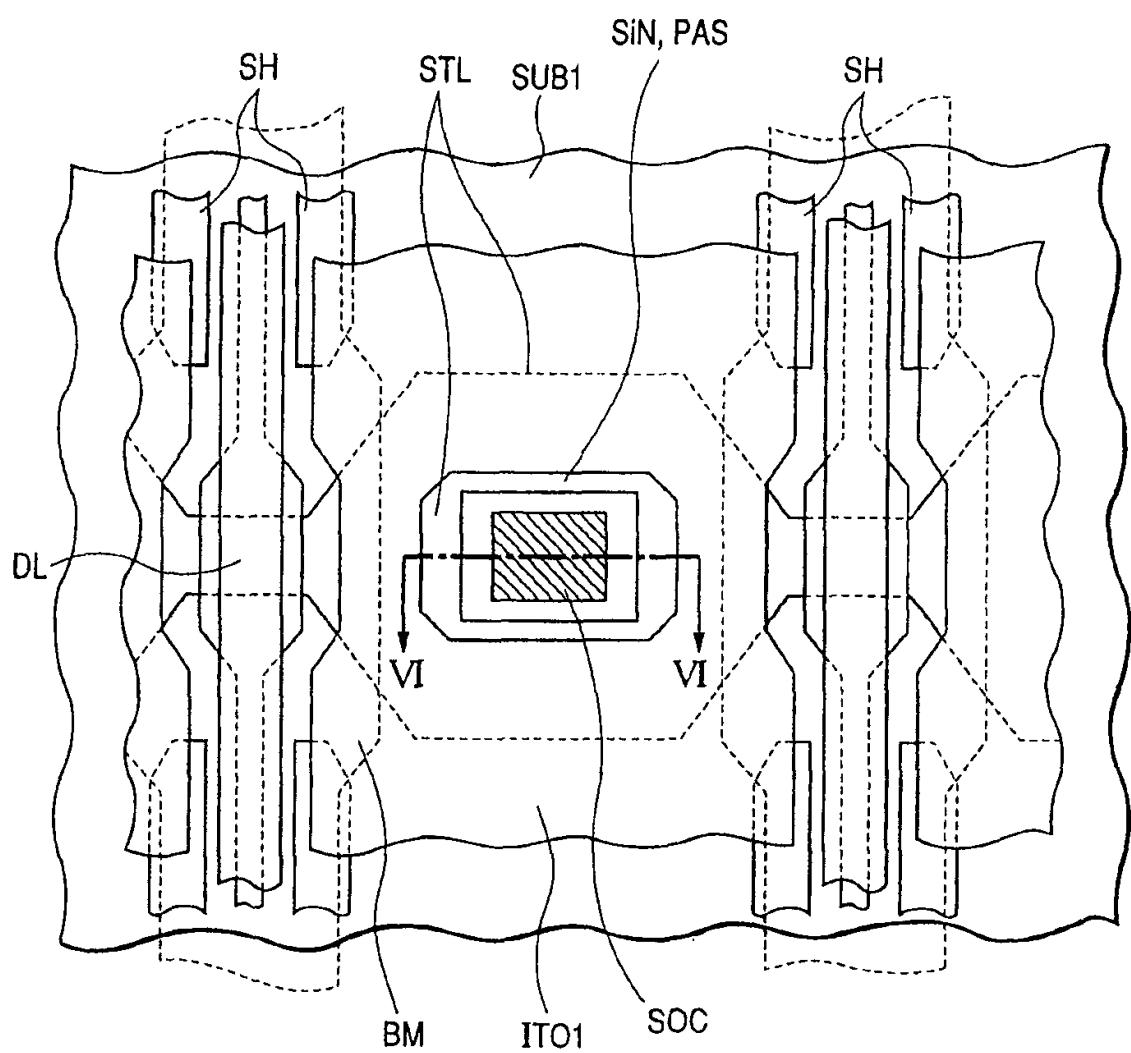


图 6

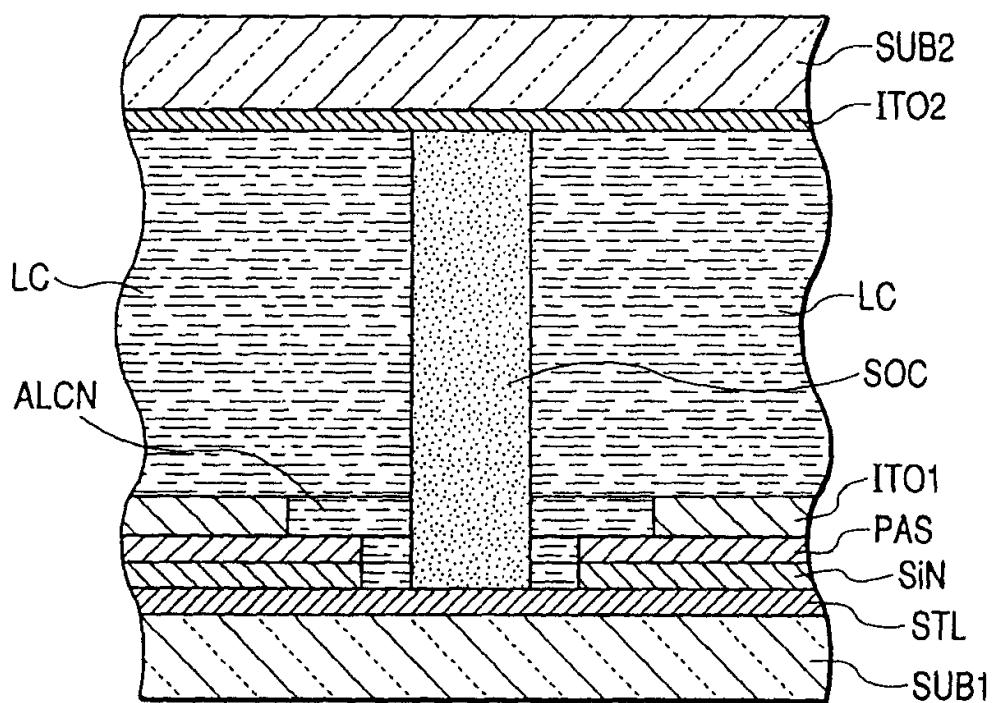


图 7

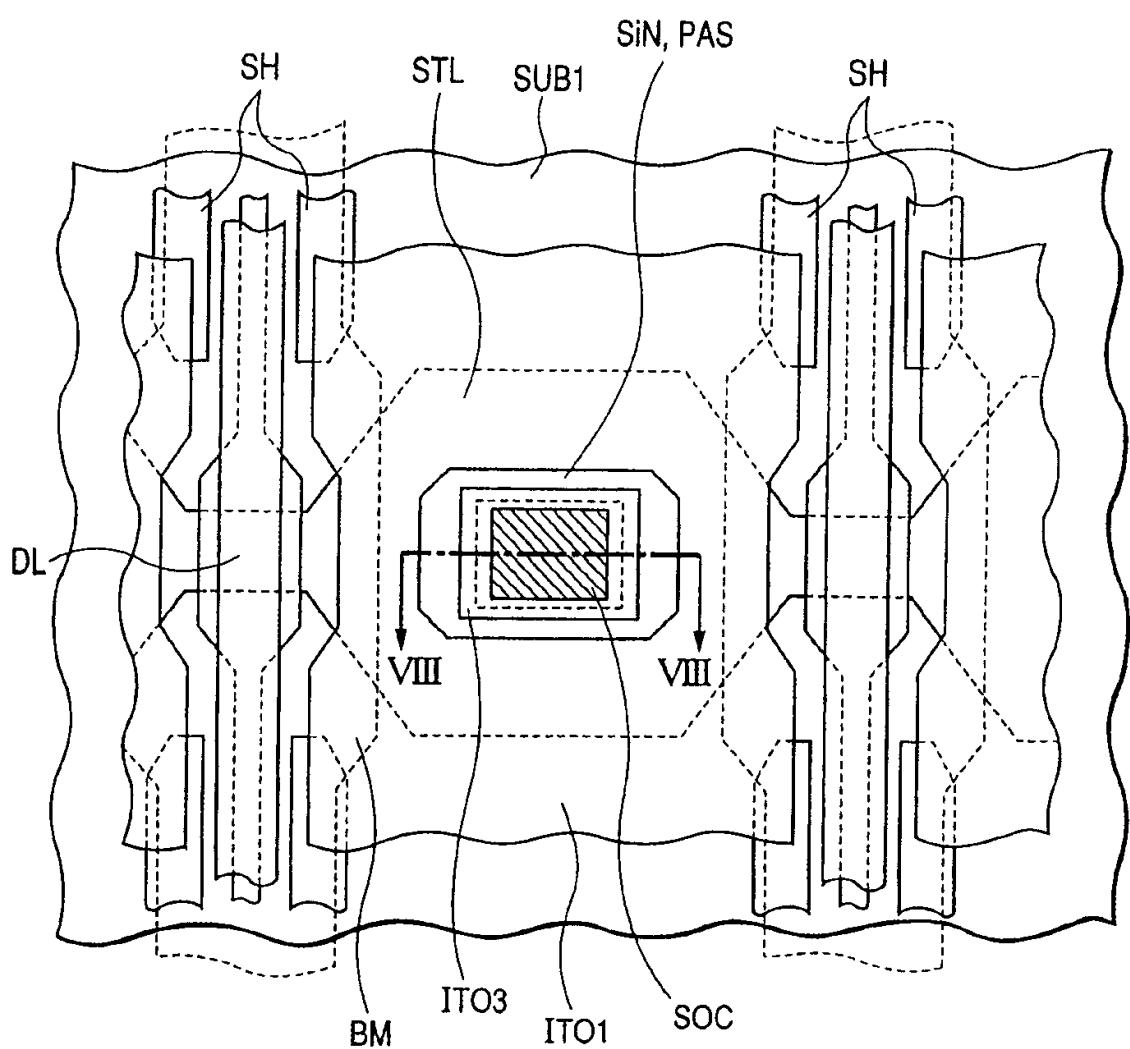


图 8

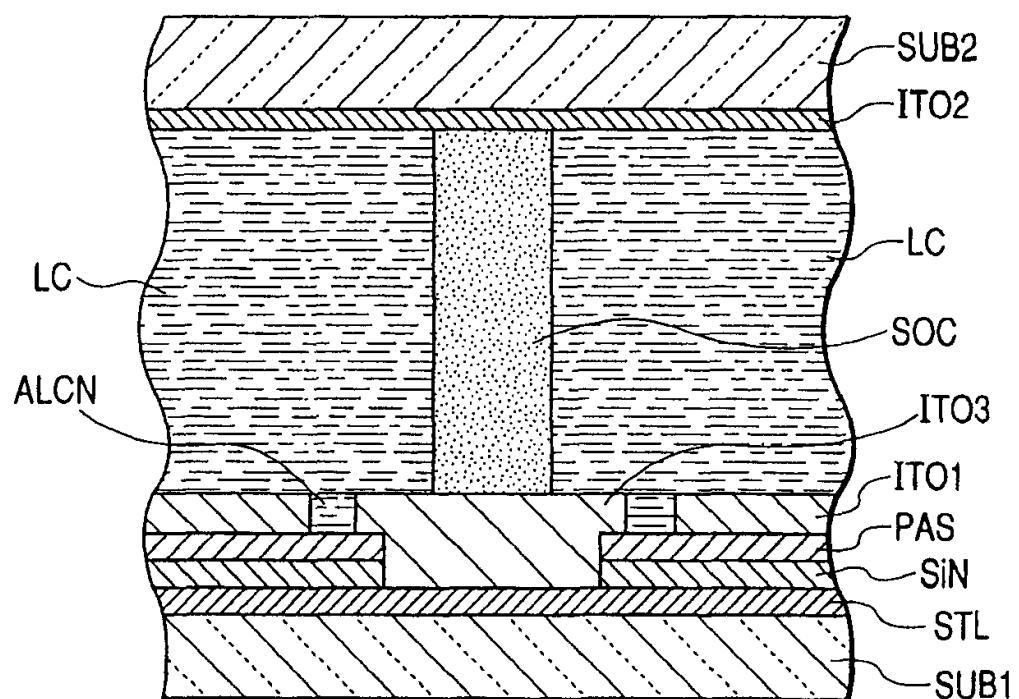
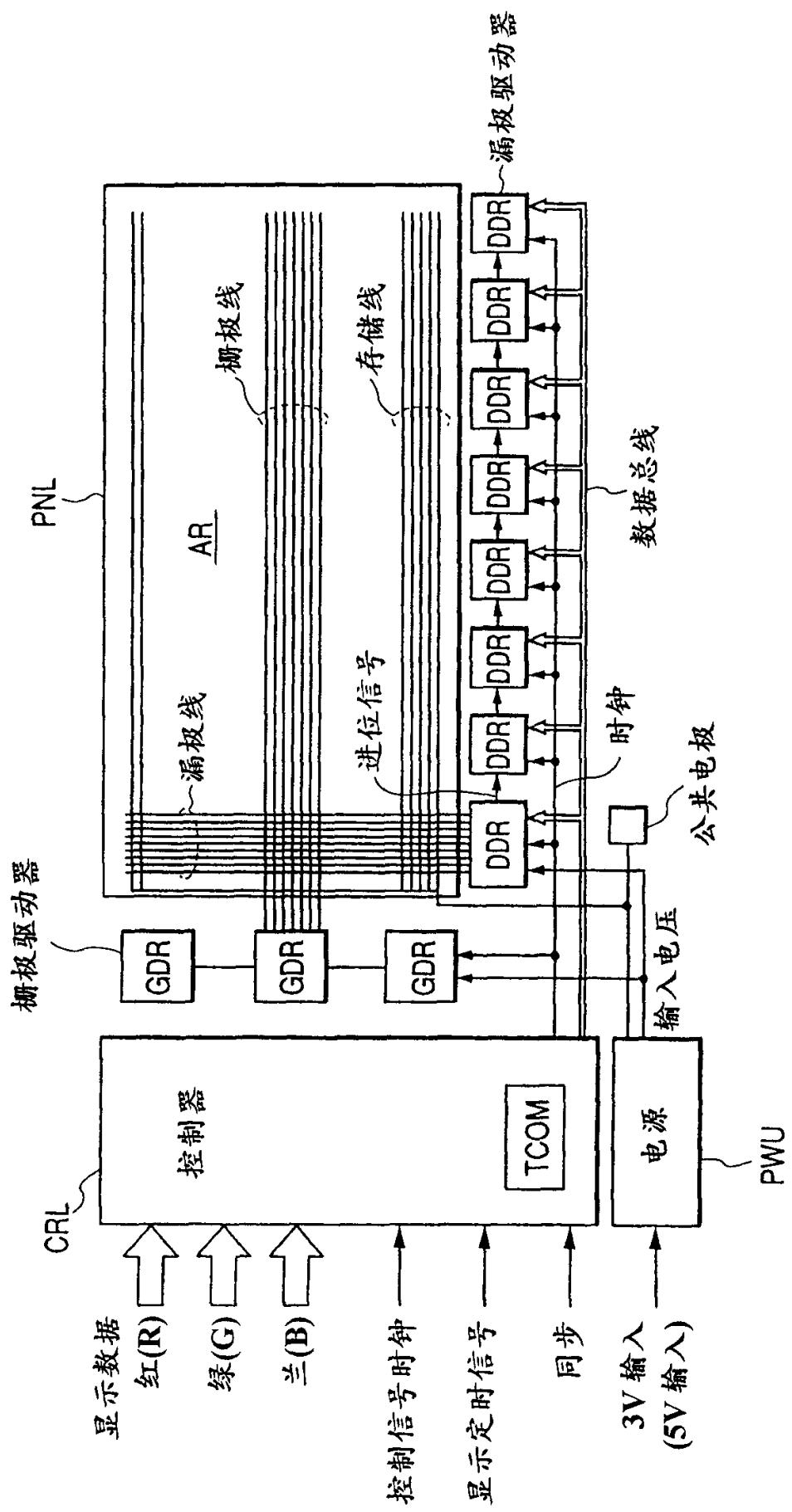


图 9



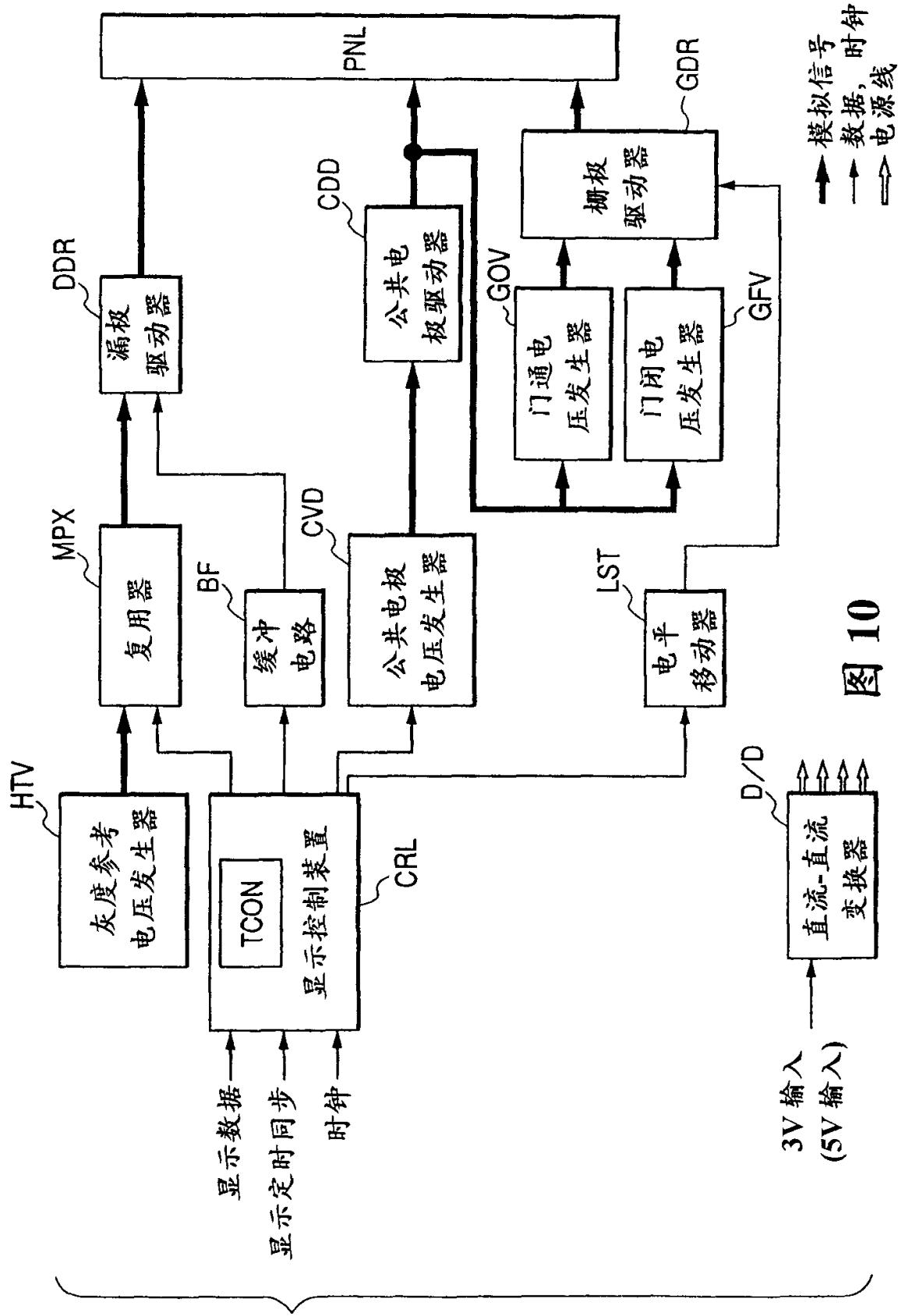


图 10

图 11

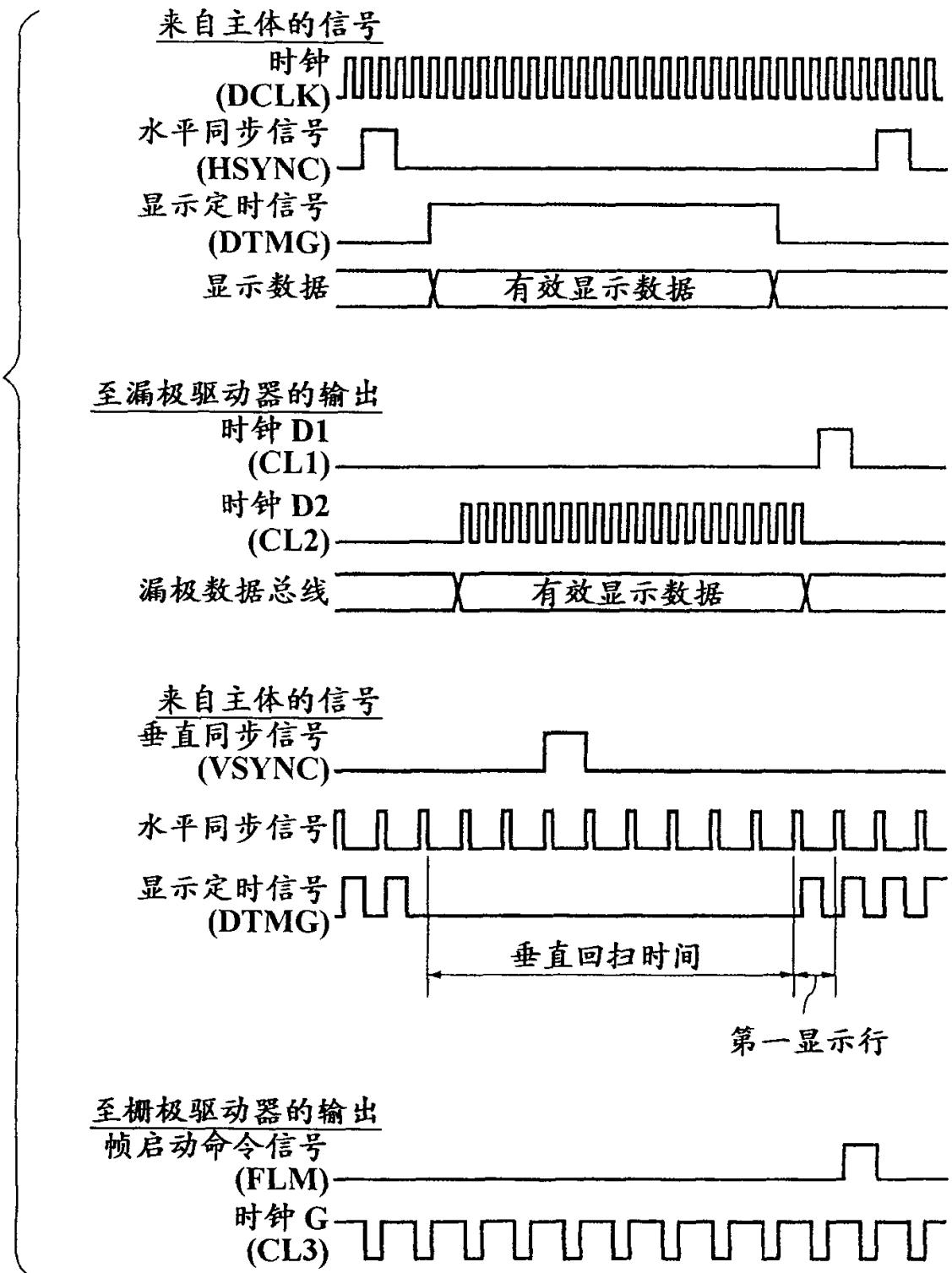


图 12

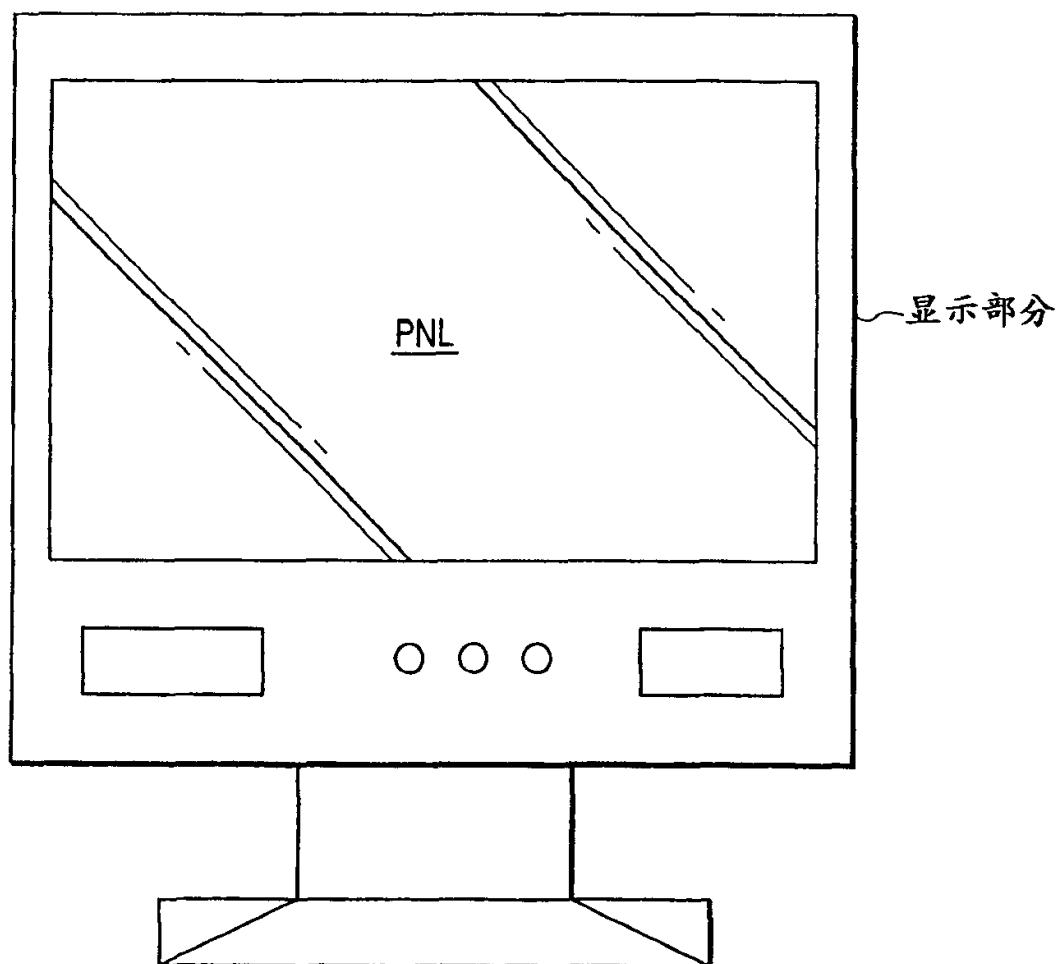


图 13

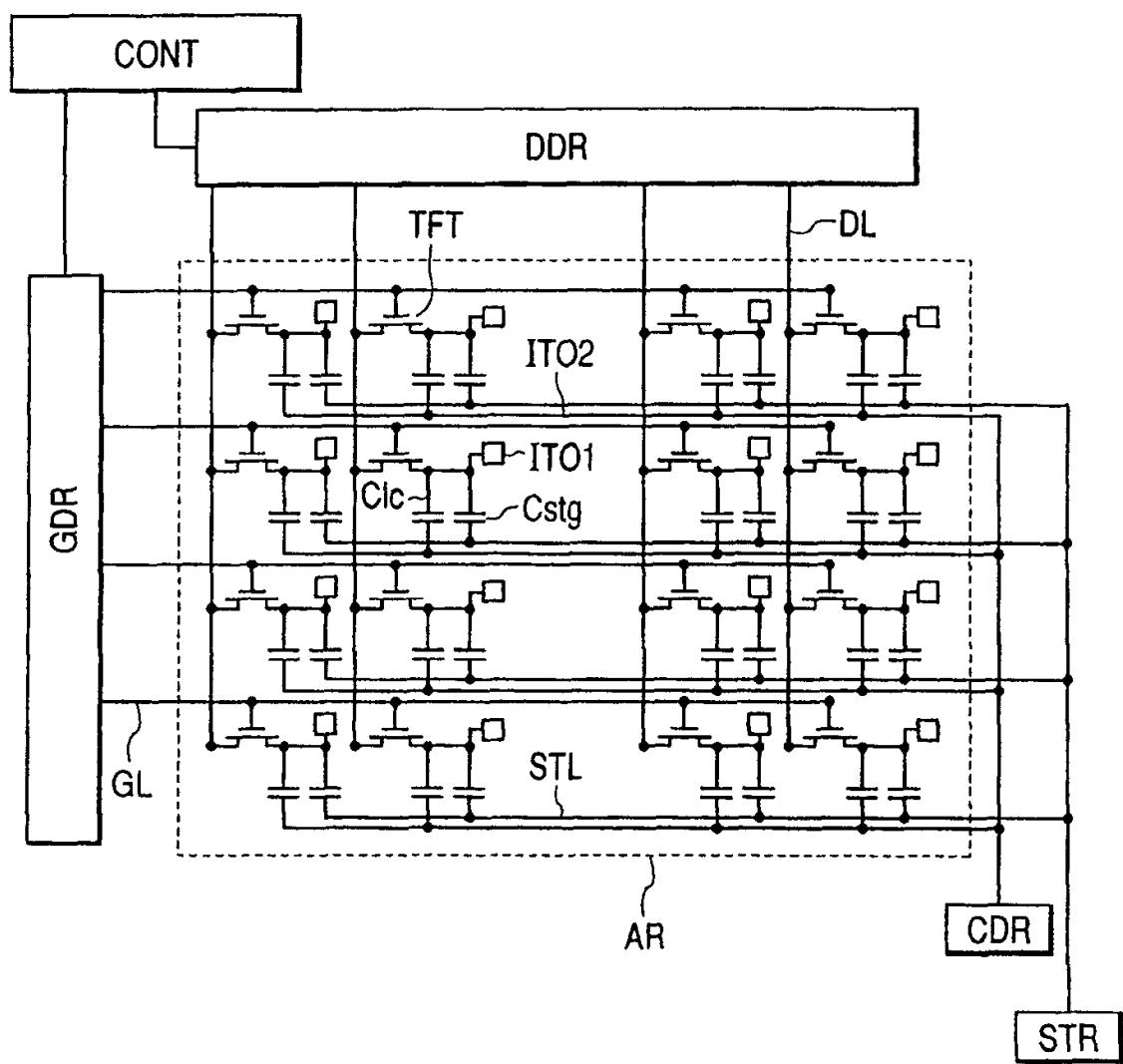


图 14

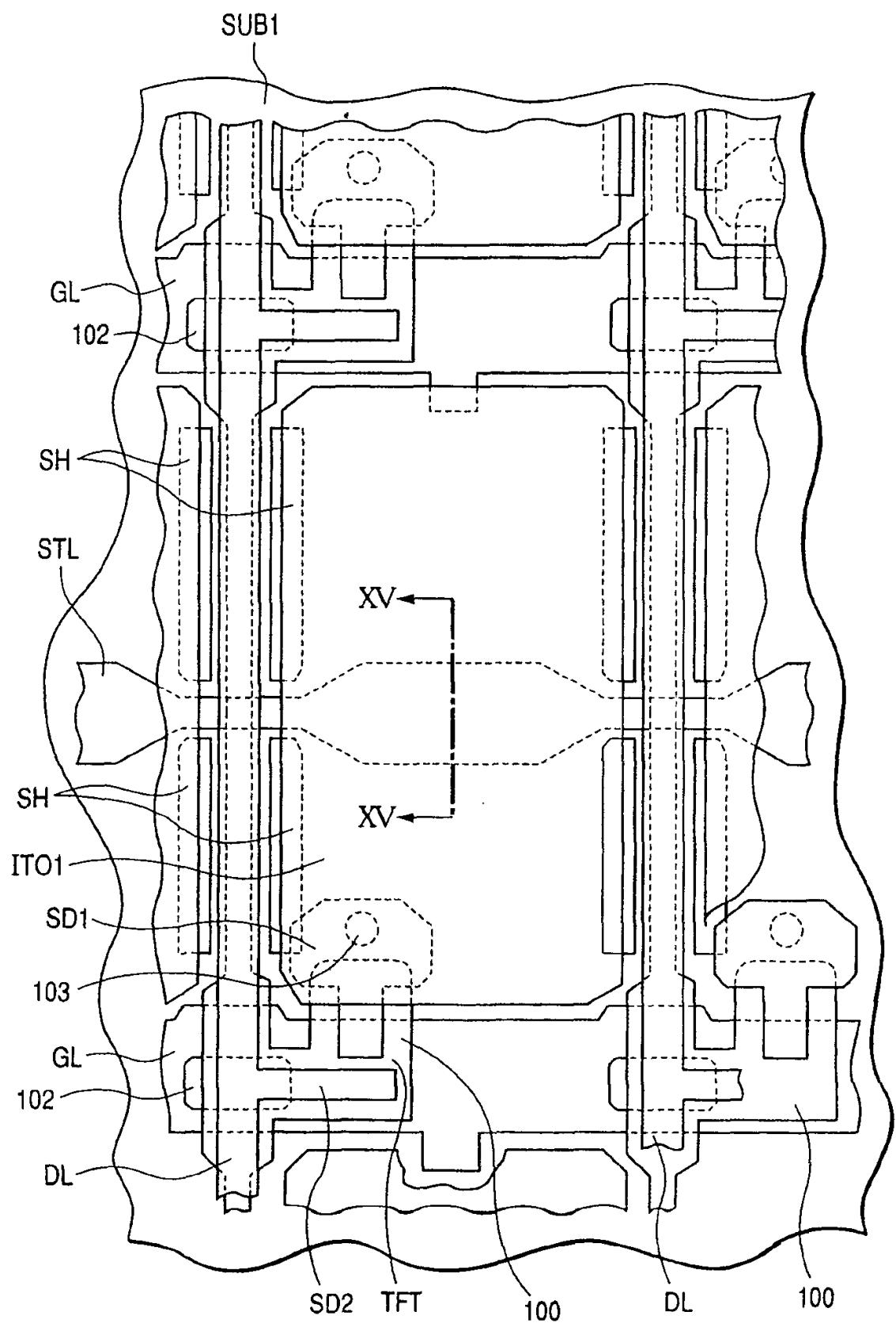


图 15

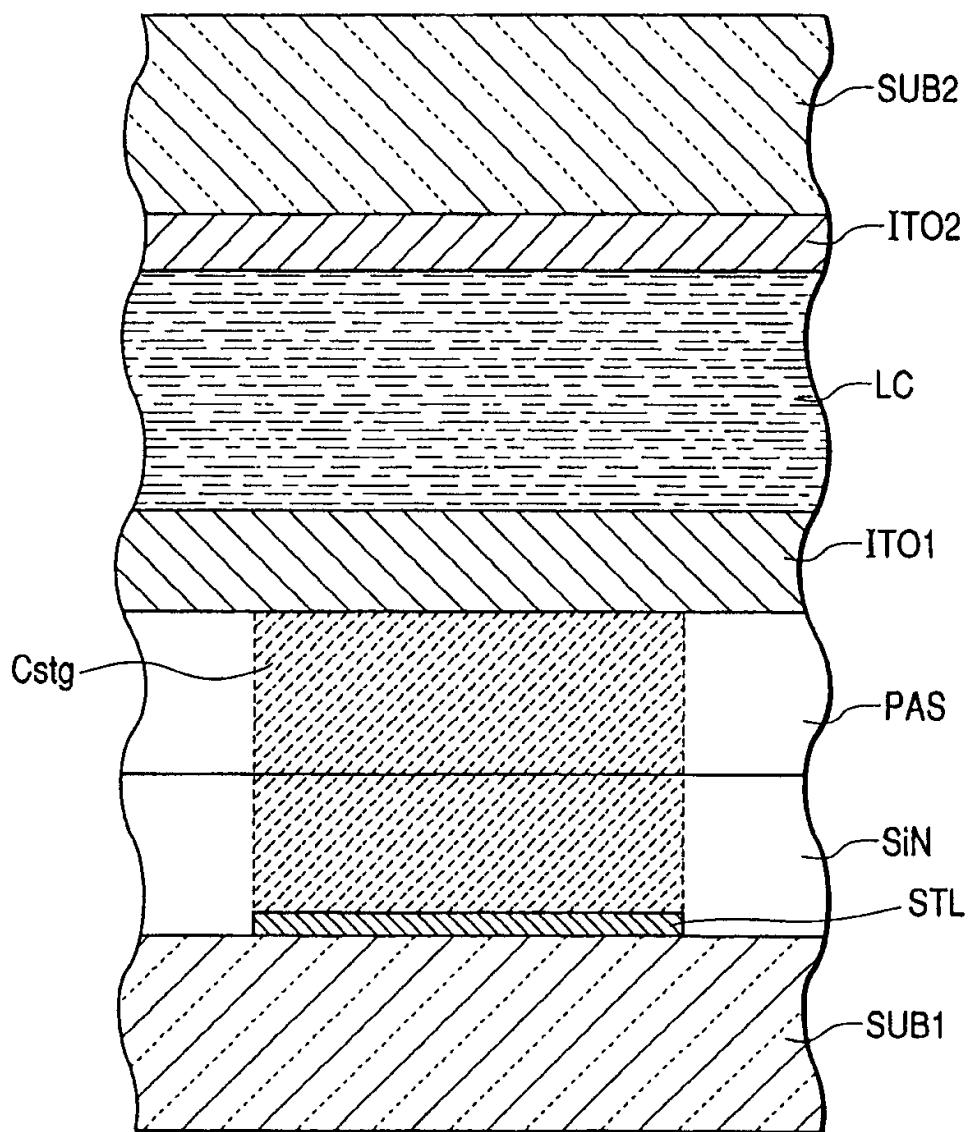


图 16

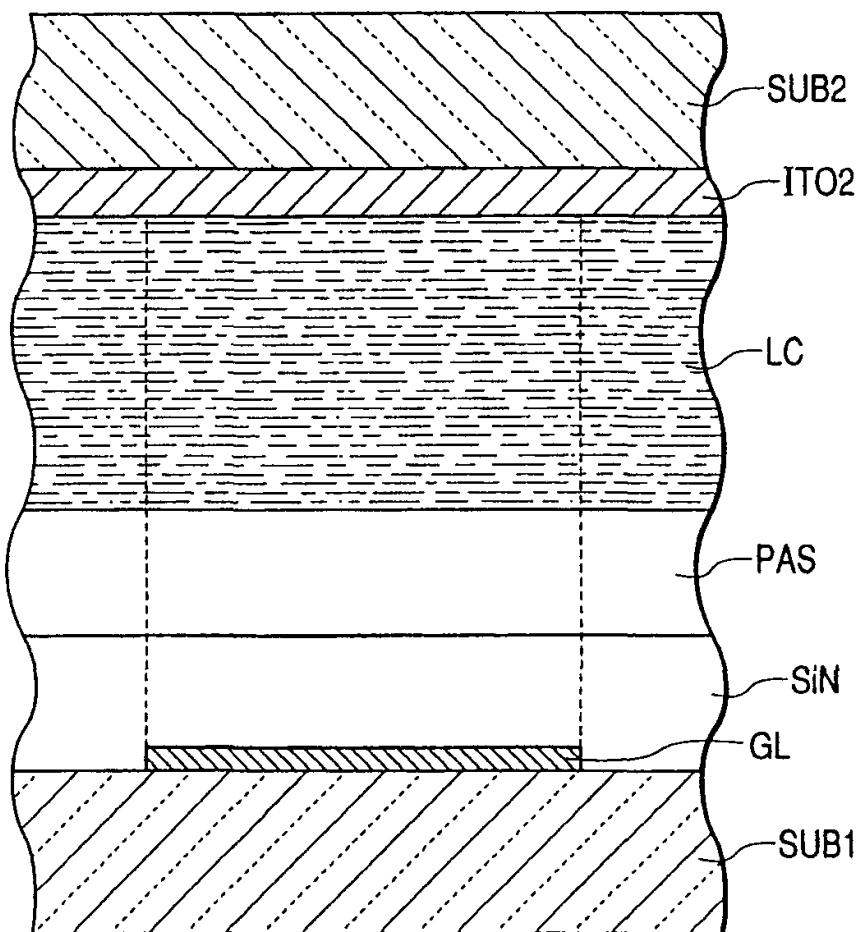


图 17

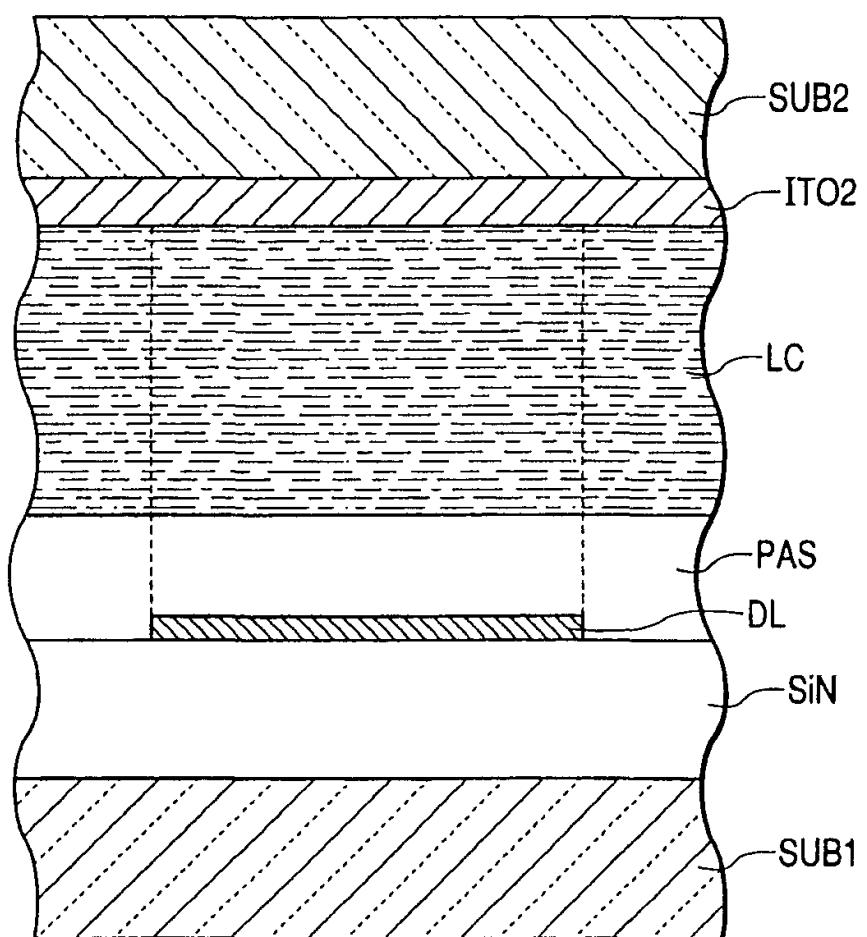
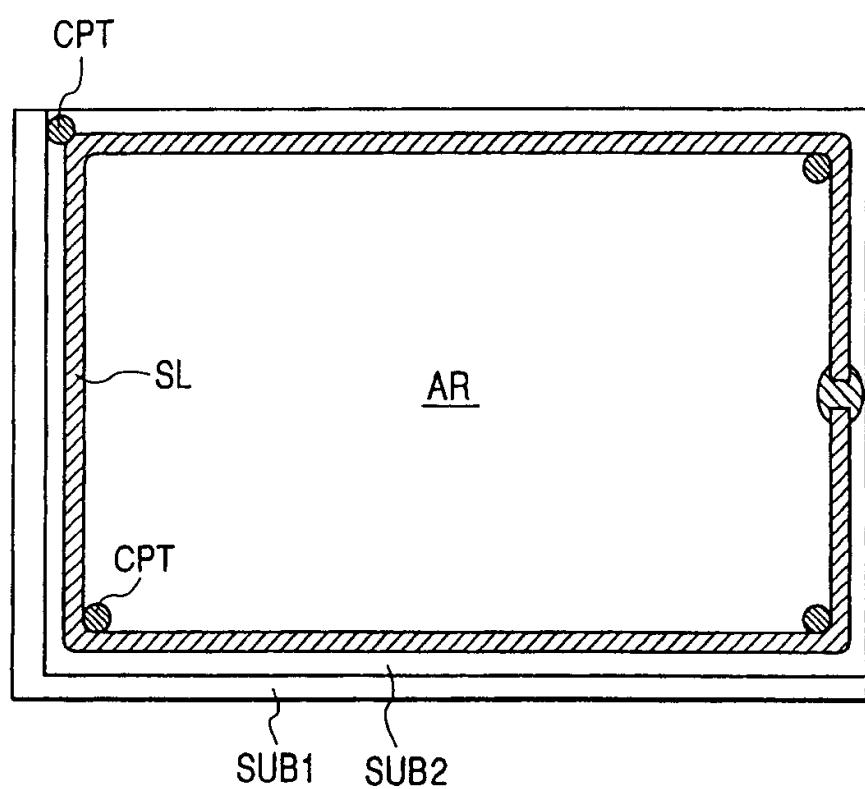


图 18



专利名称(译)	具有受控存储电容的液晶显示元件		
公开(公告)号	CN1317711A	公开(公告)日	2001-10-17
申请号	CN01111203.4	申请日	2001-03-06
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	大津亮一 扇一公俊		
发明人	大津亮一 扇一公俊		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/133 G02F11/33		
CPC分类号	G02F1/134336 G02F1/136213 G02F2201/123		
代理人(译)	傅康		
优先权	2000061059 2000-03-06 JP		
其他公开文献	CN1143169C		
外部链接	Espacenet Sipo		

摘要(译)

一种液晶显示元件包括：一对基片；夹在一对基片中的液晶层；设置在一个基片上的栅极线和与该栅极线相交的漏极线；设置在栅极线和漏极线的交点的薄膜晶体管；设置在两相邻栅极线和两相邻漏极线所围区域的像素电极；设置在另一个基片上的公共电极。液晶显示元件还备有存储线，它设置在像素电极下面，在它们之间介入绝缘层以便构成电容。每个像素电极在其面向存储线的部分形成有开口。

