



(12) 发明专利

(10) 授权公告号 CN 101539701 B

(45) 授权公告日 2011. 03. 30

(21) 申请号 200910128559. 1

(22) 申请日 2009. 03. 18

(30) 优先权数据

2008-070579 2008. 03. 19 JP

(73) 专利权人 株式会社日立显示器

地址 日本千叶县

(72) 发明人 前出优次 佐藤贵夫

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1343 (2006. 01)

(56) 对比文件

CN 1862349 A, 2006. 11. 15,

KR 20050068442 A, 2005. 07. 05,

US 2004263750 A1, 2004. 12. 30,

US 6661492 B2, 2003. 12. 09,

审查员 解飞

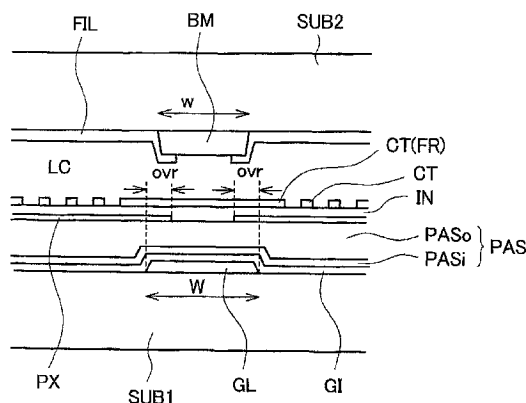
权利要求书 3 页 说明书 9 页 附图 7 页

(54) 发明名称

液晶显示装置

(57) 摘要

一种液晶显示装置, 像素电极在覆盖栅极信号线而形成的第一绝缘膜上由各像素区域内形成的面状的透明导电膜构成, 对置电极在覆盖像素电极而形成的第二绝缘膜上由具备与像素电极重叠配置的多个排列的线状部和连接线状部的端部的框部的透明导电膜构成, 在将以栅极信号线为界而彼此相邻的两个像素分别作为第一像素和第二像素时, 第一像素的像素电极的栅极信号线一侧的边与栅极信号线的第一像素一侧的边重叠而形成, 第二像素的像素电极的栅极信号线一侧的边与栅极信号线的第二像素一侧的边重叠而形成, 第一像素的对置电极的栅极信号线一侧的框部和第二像素的对置电极的栅极信号线一侧的框部在栅极信号线上跨栅极信号线而共用形成。能提高像素的开口率。



1. 一种液晶显示装置,具有夹着液晶而相对配置的第一基板和第二基板,其特征在于,上述第一基板的上述液晶一侧的面上具有多条栅极信号线和多条漏极信号线,

在将由相邻的一对栅极信号线和相邻的一对漏极信号线所包围的区域作为一个像素的像素区域时,

上述像素在上述第一基板的上述液晶一侧的面上具备:

由来自上述栅极信号线的信号导通的薄膜晶体管;

通过上述薄膜晶体管而被供给来自上述漏极信号线的信号的像素电极;以及

使其与上述像素电极之间产生驱动上述液晶的电场的对置电极,

上述像素电极是在覆盖上述栅极信号线而形成的第一绝缘膜上由形成在各像素区域内的面状的透明导电膜构成的,

上述对置电极是在覆盖上述像素电极而形成的第二绝缘膜上由具备与上述像素电极重叠而配置的多个排列的线状部和连接上述线状部的端部的框部的透明导电膜构成的,

在将以上述栅极信号线为界而彼此相邻的两个像素分别作为第一像素和第二像素时,

上述第一像素的像素电极的上述栅极信号线一侧的边是与上述栅极信号线的上述第一像素一侧的边重叠而形成的,上述第二像素的像素电极的上述栅极信号线一侧的边是与上述栅极信号线的上述第二像素一侧的边重叠而形成的,

上述第一像素的对置电极的上述栅极信号线一侧的框部和上述第二像素的对置电极的上述栅极信号线一侧的框部是在上述栅极信号线上跨上述栅极信号线而共用形成的。

2. 根据权利要求1所述的液晶显示装置,其特征在于,

在上述第二基板上具备与上述栅极信号线重叠而配置的遮光膜,上述遮光膜的宽度被设定为比上述栅极信号线的宽度小。

3. 根据权利要求1所述的液晶显示装置,其特征在于,

在将以上述漏极信号线为界而彼此相邻的两个像素分别作为一方像素和另一方像素时,

上述一方像素的像素电极的上述漏极信号线一侧的边是与上述漏极信号线的上述一方像素一侧的边重叠而形成的,上述另一方像素的像素电极的上述漏极信号线一侧的边是与上述漏极信号线的上述另一方像素一侧的边重叠而形成的,

上述一方像素的对置电极的上述漏极信号线一侧的框部和上述另一方像素的对置电极的上述漏极信号线一侧的框部是在上述漏极信号线上跨上述漏极信号线而共用形成的。

4. 一种液晶显示装置,其具有夹着液晶而相对配置的第一基板和第二基板,其特征在于,

上述第一基板的上述液晶一侧的面上具有多条栅极信号线和多条漏极信号线,

在将由相邻的一对栅极信号线和相邻的一对漏极信号线所包围的区域作为一个像素的像素区域时,

上述像素在上述第一基板的上述液晶一侧的面上具备:

由来自上述栅极信号线的信号导通的薄膜晶体管;

通过上述薄膜晶体管而被供给来自上述漏极信号线的信号的像素电极;以及

使其与上述像素电极之间产生驱动上述液晶的电场的对置电极,

上述对置电极是在覆盖上述栅极信号线而形成的第一绝缘膜上,由至少跨上述栅极信

号线而至相邻的像素所形成的面状的透明导电膜构成的，

上述像素电极是在覆盖上述对置电极而形成的第二绝缘膜上的各像素区域内，由具备与上述对置电极重叠而配置的多个排列的线状部和连接上述线状部的端部的框部的透明导电膜构成的，

在将以上述栅极信号线为界而彼此相邻的两个像素分别作为第一像素和第二像素时，

上述第一像素的像素电极的上述栅极信号线一侧的框部是与上述栅极信号线的上述第一像素一侧的边重叠而形成的，上述第二像素的像素电极的上述栅极信号线一侧的框部是与上述栅极信号线的上述第二像素一侧的边重叠而形成的，

在将以上述漏极信号线为界而彼此相邻的两个像素分别作为一方像素和另一方像素时，

上述一方像素的像素电极的上述漏极信号线一侧的框部是与上述漏极信号线的上述一方像素一侧的边重叠而形成的，上述另一方像素的像素电极的上述漏极信号线一侧的框部是与上述漏极信号线的上述另一方像素一侧的边重叠而形成的。

5. 根据权利要求 4 所述的液晶显示装置，其特征在于，

在上述第二基板上具备与上述栅极信号线重叠而配置的遮光膜，上述遮光膜的宽度被设定为比上述栅极信号线的宽度小。

6. 一种液晶显示装置，其具有夹着液晶而相对配置的第一基板和第二基板，其特征在于，

上述第一基板的上述液晶一侧的面上具有多条栅极信号线和多条漏极信号线，

在将由相邻的一对栅极信号线和相邻的一对漏极信号线所包围的区域作为一个像素的像素区域时，

上述像素在上述第一基板的上述液晶一侧的面上具备：

由来自上述栅极信号线的信号导通的薄膜晶体管；

通过上述薄膜晶体管而被供给来自上述漏极信号线的信号的像素电极；以及

使其与上述像素电极之间产生驱动上述液晶的电场的对置电极，

上述像素电极是在覆盖上述漏极信号线而形成的第一绝缘膜上由形成在各像素区域内的面状的透明导电膜构成的，

上述对置电极是在覆盖上述像素电极而形成的第二绝缘膜上由具备与上述像素电极重叠而配置的多个排列的线状部和连接上述线状部的端部的框部的透明导电膜构成的，

在将以上述漏极信号线为界而彼此相邻的两个像素分别作为第一像素和第二像素时，

上述第一像素的像素电极的上述漏极信号线一侧的边是与上述漏极信号线的上述第一像素一侧的边重叠而形成的，上述第二像素的像素电极的上述漏极信号线一侧的边是与上述漏极信号线的上述第二像素一侧的边重叠而形成的，

上述第一像素的对置电极的上述漏极信号线一侧的框部和上述第二像素的对置电极的上述漏极信号线一侧的框部是在上述漏极信号线上跨上述漏极信号线而共用形成的。

7. 一种液晶显示装置，其具有夹着液晶相对配置的第一基板和第二基板，其特征在于，

上述第一基板的上述液晶一侧的面上具有多条栅极信号线和多条漏极信号线，

在将由相邻的一对栅极信号线和相邻的一对漏极信号线所包围的区域作为一个像素的像素区域时，

上述像素在上述第一基板的上述液晶一侧的面上具备：

由来自上述栅极信号线的信号导通的薄膜晶体管；

通过上述薄膜晶体管而被供给来自上述漏极信号线的信号的像素电极；以及

使其与上述像素电极之间产生驱动上述液晶的电场的对置电极，

上述对置电极是在覆盖上述漏极信号线而形成的第一绝缘膜上，由至少跨上述漏极信号线而至相邻的像素所形成的面状的透明导电膜构成的，

上述像素电极是在覆盖上述对置电极而形成的第二绝缘膜上的各像素区域内，由具备与上述对置电极重叠而配置的多个排列的线状部和连接上述线状部的端部的框部的透明导电膜构成的，

在将以上述漏极信号线为界而彼此相邻的两个像素分别作为第一像素和第二像素时，

上述第一像素的像素电极的上述漏极信号线一侧的框部是与上述漏极信号线的上述第一像素一侧的边重叠而形成的，上述第二像素的像素电极的上述漏极信号线一侧的框部是与上述漏极信号线的上述第二像素一侧的边重叠而形成的，

在将以上述栅极信号线为界而彼此相邻的两个像素分别作为一方像素和另一方像素时，

上述一方像素的像素电极的上述栅极信号线一侧的框部是与上述栅极信号线的上述一方像素一侧的边重叠而形成的，上述另一方像素的像素电极的上述栅极信号线一侧的框部是与上述栅极信号线的上述另一方像素一侧的边重叠而形成的。

液晶显示装置

技术领域

[0001] 本发明涉及液晶显示装置,特别涉及被称为 IPS(In Plane Switching,横向电场效应)方式的液晶显示装置。

背景技术

[0002] 作为这样的液晶显示装置,众所周知有如下液晶显示装置:在夹持液晶而相对配置的一对基板中的一块基板的液晶一侧的面的像素区域内具备:在其大致整个区域由透明导电膜构成的面状的第一电极;和由在覆盖该第一电极而形成的绝缘膜的上面与该第一电极重叠而排列的多个透明导电膜构成的线状的第二电极。

[0003] 在第一电极与第二电极之间,利用还包括与基板平行的成分的电场来驱动液晶的分子,所以所谓的宽视场角优异,并且电极都是由透明导电膜形成的,所以也能获得开口率优异的效果。

[0004] 另外,这样的液晶显示装置通常通过所谓的有源矩阵方式进行驱动。即,该液晶显示装置将由相邻的一对栅极信号线与相邻的一对漏极信号线所包围的区域作为像素区域,并在该像素区域内具备:通过来自栅极信号线的信号导通的薄膜晶体管;经由该导通的薄膜晶体管而被供给来自漏极信号线的信号的像素电极;以及使其与该像素电极之间产生驱动液晶的电场的对置电极。

[0005] 在该情况下,公知将上述第一电极作为像素电极并将第二电极作为对置电极而发挥功能的结构、或者将上述第一电极作为像素电极并将第二电极作为像素电极而发挥功能的结构。

[0006] 例如在下述专利文献 1 中公开出这样的液晶显示装置。

[0007] 专利文献 1:W001/018597

发明内容

[0008] 但是,在上述液晶显示装置中,需要向像素电极针对每个像素独立地供给图像信号,该像素的像素电极和与该像素相邻配置的另一个像素的像素电极是以电气且物理分离的图案形成的。

[0009] 但是,由于该像素电极是在与画出该像素的栅极信号线或漏极信号线之间具有间隙(与栅极信号线或漏极信号线不重叠)而配置的,所以例如在向栅极信号线供给信号的情况下,发生从该栅极信号线到以该栅极信号线的两侧的各像素电极为终端的电力线。

[0010] 该电力线在上述栅极信号线的周围发生成为所谓光漏的原因的电场,所以在隔着液晶相对的基板侧形成充分地覆盖上述栅极信号线的黑矩阵(遮光膜)。

[0011] 在该情况下,该黑矩阵由于其宽度大于上述栅极信号线的宽度,所以妨碍像素开口率的提高,而期望其解决对策。

[0012] 本发明的目的在于提供一种提高开口率的液晶显示装置。

[0013] 简单地说明本申请公开的发明中的代表性的发明的概要,则如下所述。

[0014] (1) 一种液晶显示装置,具有夹着液晶对置配置的第一基板和第二基板,其特征在于,

[0015] 在上述第一基板的上述液晶一侧的面上具有多条栅极信号线和多条漏极信号线,

[0016] 在将由相邻的一对栅极信号线和相邻的一对漏极信号线包围的区域作为一个像素的像素区域时,

[0017] 上述像素在上述第一基板的上述液晶一侧的面中具备:利用来自上述栅极信号线的信号导通的薄膜晶体管;经由上述薄膜晶体管而被供给来自上述漏极信号线的信号的像素电极;以及使其与上述像素电极之间产生驱动上述液晶的电场的对置电极,

[0018] 上述像素电极是在覆盖上述栅极信号线而形成的第一绝缘膜上,由各像素区域内形成的面状的透明导电膜构成的,

[0019] 上述对置电极是在覆盖上述像素电极而形成的第二绝缘膜上,由具备与上述像素电极重叠配置的多个排列的线状部和连接上述线状部的端部的框部的透明导电膜构成的,

[0020] 在将以上述栅极信号线为界而彼此相邻的两个像素分别作为第一像素和第二像素时,

[0021] 上述第一像素的像素电极的上述栅极信号线一侧的边是与上述栅极信号线的上述第一像素一侧的边重叠而形成的,上述第二像素的像素电极的上述栅极信号线一侧的边是与上述栅极信号线的上述第二像素一侧的边重叠而形成的,

[0022] 上述第一像素的对置电极的上述栅极信号线一侧的框部和上述第二像素的对置电极的上述栅极信号线一侧的框部是在上述栅极信号线上跨上述栅极信号线而共用地形成的。

[0023] (2) 在(1)中,其特征在于,在上述第二基板上具备与上述栅极信号线重叠配置的遮光膜,上述遮光膜的宽度被设定为比上述栅极信号线的宽度小。

[0024] (3) 在(1)中,其特征在于,在将以上述漏极信号线为界而彼此相邻的两个像素分别作为一方像素和另一方像素时,

[0025] 上述一方像素的像素电极的上述漏极信号线一侧的边是与上述漏极信号线的上述一个像素一侧的边重叠而形成的,上述另一方像素的像素电极的上述漏极信号线一侧的边是与上述漏极信号线的上述另一个像素一侧的边重叠而形成的,

[0026] 上述一方像素的对置电极的上述漏极信号线一侧的框部和上述另一方像素的对置电极的上述漏极信号线一侧的框部是在上述漏极信号线上跨上述漏极信号线而共用地形成的。

[0027] (4) 一种液晶显示装置,具有夹着液晶对置配置的第一基板和第二基板,其特征在于,

[0028] 在上述第一基板的上述液晶一侧的面上具有多条栅极信号线和多条漏极信号线,

[0029] 在将由相邻的一对栅极信号线和相邻的一对漏极信号线包围的区域作为一个像素的像素区域时,

[0030] 上述像素在上述第一基板的上述液晶一侧的面中具备:利用来自上述栅极信号线的信号导通的薄膜晶体管;经由上述薄膜晶体管而被供给来自上述漏极信号线的信号的像素电极;以及使其与上述像素电极之间产生驱动上述液晶的电场的对置电极,

[0031] 上述对置电极是在覆盖上述栅极信号线而形成的第一绝缘膜上,由至少跨越上述

栅极信号线而直至相邻的像素为止形成的面状的透明导电膜构成的，

[0032] 上述像素电极是在覆盖上述对置电极而形成的第二绝缘膜上的各像素区域内，由具备与上述对置电极重叠配置的多个排列的线状部和连接上述线状部的端部的框部的透明导电膜构成的，

[0033] 在将以上述栅极信号线为界而彼此相邻的两个像素分别作为第一像素和第二像素时，

[0034] 上述第一像素的像素电极的上述栅极信号线一侧的框部是与上述栅极信号线的上述第一像素一侧的边重叠而形成的，上述第二像素的像素电极的上述栅极信号线一侧的框部是与上述栅极信号线的上述第二像素一侧的边重叠而形成的。

[0035] (5) 在(4)中，其特征在于，在上述第二基板中具备与上述栅极信号线重叠配置的遮光膜，上述遮光膜的宽度被设定为比上述栅极信号线的宽度小。

[0036] (6) 在(4)中，其特征在于，在将以上述漏极信号线为界而彼此相邻的两个像素分别作为一方像素和另一方像素时，

[0037] 上述一方像素的像素电极的上述漏极信号线一侧的框部是与上述漏极信号线的上述一个像素一侧的边重叠而形成的，上述另一方像素的像素电极的上述漏极信号线一侧的边是与上述漏极信号线的上述另一个像素一侧的边重叠而形成的。

[0038] (7) 一种液晶显示装置，具有夹着液晶对置配置的第一基板和第二基板，其特征在于，

[0039] 在上述第一基板的上述液晶一侧的面上具有多条栅极信号线和多条漏极信号线，

[0040] 在将由相邻的一对栅极信号线和相邻的一对漏极信号线所包围的区域作为一个像素的像素区域时，

[0041] 上述像素在上述第一基板的上述液晶一侧的面中具备：利用来自上述栅极信号线的信号导通的薄膜晶体管；经由上述薄膜晶体管而被供给来自上述漏极信号线的信号的像素电极；以及使其与上述像素电极之间产生驱动上述液晶的电场的对置电极，

[0042] 上述像素电极是在覆盖上述漏极信号线而形成的第一绝缘膜上，由各像素区域内形成的面状的透明导电膜构成的，

[0043] 上述对置电极是在覆盖上述像素电极而形成的第二绝缘膜上，由具备与上述像素电极重叠配置的多个排列的线状部和连接上述线状部的端部的框部的透明导电膜构成的，

[0044] 在将以上述漏极信号线为界而彼此相邻的两个像素分别作为第一像素和第二像素时，

[0045] 上述第一像素的像素电极的上述漏极信号线一侧的边是与上述漏极信号线的上述第一像素一侧的边重叠而形成的，上述第二像素的像素电极的上述漏极信号线一侧的边是与上述漏极信号线的上述第二像素一侧的边重叠而形成的，

[0046] 上述第一像素的对置电极的上述漏极信号线一侧的框部和上述第二像素的对置电极的上述漏极信号线一侧的框部是在上述漏极信号线上跨上述漏极信号线而共用地形成的。

[0047] (8) 一种液晶显示装置，具有夹着液晶对置配置的第一基板和第二基板，其特征在于，

[0048] 在上述第一基板的上述液晶一侧的面上具有多条栅极信号线和多条漏极信号线，

[0049] 在将由相邻的一对栅极信号线和相邻的一对漏极信号线所包围的区域作为一个像素的像素区域时，

[0050] 上述像素在上述第一基板的上述液晶一侧的面中具备：利用来自上述栅极信号线的信号导通的薄膜晶体管；经由上述薄膜晶体管而被供给来自上述漏极信号线的信号的像素电极；以及使其与上述像素电极之间产生驱动上述液晶的电场的对置电极，

[0051] 上述对置电极是在覆盖上述漏极信号线而形成的第一绝缘膜上，由至少跨越上述漏极信号线而直至相邻的像素为止形成的面状的透明导电膜构成的，

[0052] 上述像素电极是在覆盖上述对置电极而形成的第二绝缘膜上的各像素区域内，由具备与上述对置电极重叠配置的多个排列的线状部和连接上述线状部的端部的框部的透明导电膜构成的，

[0053] 在将以上述漏极信号线为界而彼此相邻的两个像素分别作为第一像素和第二像素时，

[0054] 上述第一像素的像素电极的上述漏极信号线一侧的框部是与上述漏极信号线的上述第一像素一侧的边重叠而形成的，上述第二像素的像素电极的上述漏极信号线一侧的框部是与上述漏极信号线的上述第二像素一侧的边重叠而形成的。

[0055] 另外，本发明不限于以上的结构，可以在不脱离本发明的技术思想的范围内进行各种变更。另外，上述结构以外的本发明的结构的例子根据本申请说明书整体的记载或附图将更加明确。

[0056] 根据本发明的液晶显示装置，能够实现开口率的提高。

[0057] 对于本发明的其他效果，根据说明书全体的记载将更加明确。

附图说明

[0058] 图 1 是示出本发明的液晶显示装置的实施例 1 中的主要部分的剖视图。

[0059] 图 2 是示出本发明的液晶显示装置的概略的俯视图。

[0060] 图 3 是本发明的液晶显示装置的实施例 1 中的像素的俯视图。

[0061] 图 4A～图 4B 是图 3 的 IV(a)–IV(a) 线处的剖视图、IV(b)–IV(b) 线处的剖视图。

[0062] 图 5 是本发明的液晶显示装置的实施例 2 中的像素的俯视图。

[0063] 图 6 是图 5 的 VI–VI 线处的剖视图。

[0064] 图 7A～图 7B 是图 5 的 VII(a)–VII(a) 线处的剖视图、VII(b)–VII(b) 线处的剖视图。

具体实施方式

[0065] 参照附图说明本发明的实施例。另外，在各图以及各实施例中，对同一或类似的结构要素附加相同标号，省略说明。

[0066] < 实施例 1 >

[0067] （整体的结构）

[0068] 图 2 是示出本发明的液晶显示装置的一个实施例的整体结构图。

[0069] 在图 2 中，液晶显示装置如下这样构成：将彼此相对配置的一对例如由玻璃构成的基板 SUB1、基板 SUB2 作为外围器，在该基板 SUB1、基板 SUB2 之间夹持有液晶（未图示）。

该液晶被兼作固定基板 SUB1 与基板 SUB2 的密封材料 SL 而封入, 由该密封材料 SL 所包围的区域构成显示区域 AR。

[0070] 基板 SUB1 与基板 SUB2 相比, 其面积形成得较大, 例如在图中左侧边部以及上侧边部处具有从上述基板 SUB2 露出的区域。在基板 SUB1 的左侧边部的上述区域安装有多个排列的半导体装置 SCN(V), 在基板 SUB1 的上述上侧边部的区域安装有多个排列的半导体装置 SCN(He)。多个上述半导体装置 SCN(V) 构成扫描信号驱动电路并与后述的栅极信号线 GL 连接, 多个上述半导体装置 SCN(He) 构成图像信号驱动电路并与后述的漏极信号线 DL 连接。

[0071] 在基板 SUB1 的液晶一侧的面且上述显示区域 AR 内, 形成有沿着图中 x 方向延伸且沿着 y 方向排列的栅极信号线 GL, 而且形成有沿着图中 y 方向延伸且沿着 x 方向排列的漏极信号线 DL。

[0072] 由相邻的一对栅极信号线 GL 与相邻的一对漏极信号线 DL 所包围的矩形形状的区域构成形成像素的区域, 由此, 各像素在显示区域 AR 中配置成矩阵状。上述各栅极信号线 GL 的左侧端部超过密封材料 SL 而延伸至显示区域 AR 的外侧, 与接近的上述半导体装置 SCN(V) 的输出端子连接, 由该半导体装置 SCN(V) 提供扫描信号 (电压)。上述各漏极信号线 DL 的上侧端部超过密封材料 SL 而延伸至显示区域 AR 的外侧, 与接近的上述半导体装置 SCN(He) 的输出端子连接, 由该半导体装置 SCN(He) 提供图像信号 (电压)。

[0073] 例如如图中圆框 P 的放大图即圆框 P' 所示的那样, 上述像素具备: 被来自栅极信号线 GL 的扫描信号导通的薄膜晶体管 TFT、经由该导通的薄膜晶体管 TFT 而被供给来自漏极信号线 DL 的图像信号的像素电极 PX、以及被施加基准信号 (电压) 并通过与上述像素电极 PX 之间的电位差来产生电场的对置电极 CT。像素电极 PX 与对置电极 CT 都形成在相同的基板 SUB1 上, 上述电场的一部分包括与基板 SUB1 的表面平行的电场成分, 所以将利用这样的电场来驱动液晶分子的电场称为横向电场 (In Plane Switching) 方式。另外, 上述对置电极 CT 通过与栅极信号线 GL 平行配置的对置电压信号线 CL 而被施加上述基准信号, 该对置电压信号线 CL 超过上述密封材料 SL 而延伸, 与形成在基板 SUB1 面上的对置电压端子 CTM 相连接。

[0074] 在上述的实施例中, 上述扫描信号驱动电路 V、图像信号驱动电路 He 是安装于基板 SUB1 上而构成的。但是, 并不限于此, 也可以构成为使以所谓的载带 (tape carrier) 方式构成的半导体装置 (在挠性基板上安装有半导体芯片的半导体装置) 跨在上述基板 SUB1 与未图示的印刷电路板之间而配置。

[0075] (像素的结构)

[0076] 图 3 是示出形成在上述基板 SUB1 上的像素结构的一个实施例的俯视图。另外, 图 1 示出图 3 的 I-I 线处的剖视图, 图 4A 示出 IV(a)-IV(a) 线处的剖视图, 图 4B 示出 IV(b)-IV(b) 线处的剖视图。另外, 在图 1 中与基板 SUB2 一起示出截面。

[0077] 首先, 在图 3 中, 在基板 SUB1 的液晶一侧的面 (表面) 上, 沿着 y 方向排列而形成了沿着图中 x 方向伸长的栅极信号线 GL。在由这些各栅极信号线 GL 和后述的漏极信号线 DL 所包围的区域内构成像素区域。

[0078] 而且, 在基板 SUB1 的表面, 以覆盖上述栅极信号线 GL 的方式形成有绝缘膜 GI (参照图 1、图 4A ~ 图 4B)。该绝缘膜 GI 在后述的薄膜晶体管 TFT 的形成区域内作为该薄膜晶

体管 TFT 的栅极绝缘膜发挥功能,用与其对应的膜厚来设定。

[0079] 在上述绝缘膜 GI 的上面、且与上述栅极信号线 GL 的一部分重叠的位置处,形成有例如由非晶硅构成的非晶质的半导体层 AS。该半导体层 AS 成为上述薄膜晶体管 TFT 的半导体层。

[0080] 另外,形成有沿着图中 y 方向伸长且沿着 x 方向排列的漏极信号线 DL。该漏极信号线 DL 在与上述栅极信号线 GL 的交叉部中,使栅极信号线 GL 向上述薄膜晶体管 TFT 的形成区域侧延伸,该延伸部直至上述半导体层 AS 的上面而构成该薄膜晶体管 TFT 的漏电极 DT。

[0081] 另外,在上述半导体层 AS 上与上述漏电极 DT 对置形成有与该漏极信号线 DL 以及漏电极 DT 同时形成的源电极 ST。上述源电极 ST 从该半导体层 AS 向像素区域侧延伸,该延伸部具有焊盘部 PD。该焊盘部 PD 成为与后述的像素电极 PX 电连接的部分,并用比上述源电极 ST 在半导体层 AS 上的部分大的面积形成。

[0082] 由此,上述薄膜晶体管 TFT 构成以栅极信号线 GL 的一部分为栅电极的所谓反交错结构的 MIS(Metal Insulator Semiconductor,金属绝缘体半导体)型的晶体管。

[0083] 在基板 SUB1 的表面,覆盖上述薄膜晶体管 TFT 而形成有例如由无机绝缘膜 PASi 与有机绝缘膜 PASo 的依次层叠体构成的保护膜 PAS。通过将保护膜 PAS 的上层作为有机绝缘膜 PASo,使保护膜 PAS 的表面平坦化。

[0084] 另外,在上述保护膜 PAS 的上面,例如利用 ITO(Indium TinOxide:氧化铟锡)等透明导电膜形成像素电极 PX。该像素电极 PX 构成为在每个像素中覆盖像素区域的大致整个区域而形成的面状电极。在该情况下,上述像素电极 PX 的图中上侧的边成为与位于该像素的图中上侧处的栅极信号线 GL 的该像素一侧的边重叠(图中用 ovr 表示),图中下侧的边成为与位于该像素的图中下侧处的栅极信号线 GL 的该像素一侧的边重叠(图中用 ovr 表示)。由此,如图 1 所示,在栅极信号线 GL 中,在与其行进方向平行的各边中的一个边上重叠形成有该像素的像素电极 PX(图中用 ovr 表示),在另一个边上重叠形成有以上述栅极信号线 GL 为界与该像素相邻的另一个像素的像素电极 PX(图中用 ovr 表示)。另外,返回到图 3,上述像素电极 PX 的图中左侧的边成为与位于该像素电极 PX 的图中左侧处的漏极信号线 DL 的该像素电极 PX 侧的边重叠(图中用 ovr' 表示),图中右侧的边成为与位于该像素的图中右侧处的漏极信号线 DL 的该像素一侧的边重叠(图中用 ovr' 表示)。由此,如图 4B 所示,在漏极信号线 DL 中,在与其行进方向平行的各边中的一个边上重叠形成有该像素的像素电极 PX(图中用 ovr' 表示),在另一个边上重叠形成有以上述漏极信号线 DL 为界而与该像素相邻的另一个像素的像素电极 PX(图中 ovr' 表示)。

[0085] 另外,上述像素电极 PX 通过以使上述薄膜晶体管 TFT 的源电极 ST 的焊盘部 PD 露出的方式形成的保护膜 PAS 的贯通孔 TH(参照图 4A),与上述焊盘部 PD 电连接。

[0086] 在基板 SUB1 的表面,覆盖上述像素电极 PX 而形成有例如由无机绝缘膜构成的绝缘膜 IN(参照图 1、图 4A ~ 图 4B)。该绝缘膜 IN 作为用于在上述像素电极 PX 与形成于上述绝缘膜 IN 的上面的后述的对置电极 CT 之间形成保持电容的电介质膜而发挥功能。

[0087] 上述对置电极 CT 例如由 ITO(Indium Tin Oxide)等透明导电膜构成。而且,由与上述像素电极 PX 重叠而排列的多个线状电极构成。即,上述对置电极 CT 是通过在从该像素跨栅极信号线 GL 以及漏极信号线 DL 而直至相邻像素而形成的透明导电膜上针对每个像

素区域设置所排列的多个狭缝 SLT 而形成的。此处,每个像素区域内的对置电极 CT 成为将所排列的多个线状电极与其周围相互连接的框部 CT (FR)、CT (FR') 一体连接的形状。

[0088] 另外,返回到图 3,上述对置电极 CT 的图中上侧的上述框部 CT (FR) 成为与以图中上侧的栅极信号线 GL 为界而相邻的另一个像素的对置电极 CT 的图中下侧的上述框部 CT (FR) 共用,该共用的框部 CT (FR) 形成为至少与上述栅极信号线 GL 重叠。另外,上述对置电极 CT 的图中下侧的上述框部 CT (FR) 成为与以图中下侧的栅极信号线 GL 为界而相邻的另一个像素的对置电极 CT 的图中上侧的上述框部 CT (FR) 共用,该共用的框部 CT (FR) 形成为至少与上述栅极信号线 GL 重叠。由此,对置电极 CT 的上述框部 CT (FR) 被配置成如图 1 所示那样,在栅极信号线 GL 的上方覆盖以该栅极信号线 GL 为界而彼此相邻的各像素的像素电极 PX 的分离部,并与各个像素电极 PX 具有重叠部 ovr。

[0089] 由此,如由图 1 可知,上述栅极信号线 GL 形成为在其附近,被像素电极 PX 和对置电极 CT 完全覆盖的结构。因此,以栅极信号线 GL 为始点而发生的电力线的全部以像素电极 PX 或对置电极 CT 为终端,而直至液晶 LC 侧的层。因此,栅极信号线 GL 的附近处的液晶完全不会受到由于来自上述栅极信号线 GL 的电力线而引起的影响,而在各像素中直到与上述栅极信号线 GL 接近的区域中,能够正常地驱动液晶 LC 的分子。另外,来自相邻的像素的像素电极 PX 的电力线也能够以在与该像素电极 PX 之间具有重叠部 ovr 的对置电极 CT 为终端,所以也能够抑制由来自相邻的像素的像素电极的电力线而引起的影响。因此,能够构成为使在基板 SUB2 侧与上述栅极信号线 GL 重叠形成的黑矩阵(遮光膜)BM 的宽度 w 形成得比以往更窄,能够提高像素的开口率。在该情况下,在上述实施例中,由于构成为使像素电极 PX 与对置电极 CT 的重叠部 ovr 在栅极信号线 GL 上定位,所以上述黑矩阵 BM 的宽度 w 能够构成为小于栅极信号线 GL 的宽度 W。另外,在图 1 中,示出了在基板 SUB2 的液晶一侧的面上以上述黑矩阵 BM 为界而相邻的各个像素区域内形成有滤色器 FIL 的结构。

[0090] 另外,在栅极信号线 GL 的上方,形成像素电极 PX 与对置电极 CT 的上述重叠部 ovr,从而能够与栅极信号线 GL 接近地形成对置电极 CT 的上述狭缝 SLT 的端部,能够扩大作为电极的区域,所以从该观点来看,也能够实现像素的开口率的提高。

[0091] 另外,返回到图 3,上述对置电极 CT 的图中左侧的上述框部与以图中左侧的漏极信号线 DL 为界而相邻的另一个像素的对置电极 CT 的图中右侧的上述框部共用,该共用的框部 CT (FR') 形成为至少与上述漏极信号线 DL 重叠。另外,上述对置电极 CT 的图中右侧的上述框部 CT (FR') 与以图中右侧的漏极信号线 DL 为界而相邻的另一个像素的对置电极 CT 的图中左侧的上述框部 CT (FR') 共用,该共用的框部 CT (FR') 形成为至少与上述漏极信号线 DL 重叠。由此,对置电极 CT 的上述框部 CT (FR') 被配置成如图 4B 所示,在漏极信号线 DL 的上方覆盖以该漏极信号线 DL 为界而彼此相邻的各像素的像素电极 PX 的分离部,与各个像素电极 PX 具有重叠部 ovr'。

[0092] 由此,如由图 4B 可知,上述漏极信号线 DL 构成为在其附近,被像素电极 PX 和对置电极 CT 完全覆盖的结构。因此,以漏极信号线 DL 为始点而发生的电力线的全部以像素电极 PX 或对置电极 CT 为终端,而直至液晶 LC 侧的层。另外,来自相邻的像素的像素电极 PX 的电力线也能够以在与该像素电极 PX 之间具有重叠部 ovr' 的对置电极 CT 为终端,所以也能够抑制由来自相邻的像素的像素电极的电力线而产生的影响。因此,漏极信号线 DL 的附近处的液晶不会受到由来自上述漏极信号线 DL 的电力线而产生的影响,而在各像素中直

到与上述漏极信号线 DL 接近的区域中正常地驱动液晶 LC 的分子。因此,虽然在图 4B 中未图示,但在基板 SUB2 侧存在与上述漏极信号线 DL 重叠形成的黑矩阵(遮光膜)BM 的情况下,能够使其宽度形成为比以往更窄,能够提高像素的开口率。在该情况下,由于构成为使像素电极 PX 与对置电极 CT 的重叠部能够在漏极信号线 DL 上定位,所以上述黑矩阵 BM 的宽度能够构成为小于漏极信号线 DL 的宽度。

[0093] 在图 3 所示的像素中,其薄膜晶体管 TFT 是将半导体作为非晶质(非晶,amorphous)的晶体管,但也可以具备由被称为所谓多晶硅的半导体层构成的薄膜晶体管 TFT。其在后述的实施例中也相同。

[0094] 另外,图 3 所示的像素在基板 SUB2 侧与漏极信号线 DL 重叠而形成了黑矩阵 BM,但该黑矩阵 BM 也可以与漏极信号线 DL 重叠而形成。其在后述的实施例中也相同。

[0095] 另外,图 3 所示的像素与栅极信号线 GL 的情况同样地形成,即使在漏极信号线 DL 侧,使以该漏极信号线 DL 为界而相邻的像素各自的像素电极 PX 与上述漏极信号线 DL 重叠,并在对置电极 CT 中覆盖上述漏极信号线 DL。但是,对于这样的结构,也可以在栅极信号线 GL 侧采用,而在漏极信号线 DL 侧不采用。其原因为漏极信号线 DL 的宽度相对于栅极信号线 GL 的宽度极其窄。其在后述的实施例中也相同。相反,对于本实施例中说明的结构,也可以在栅极信号线 GL 侧不采用,而在漏极信号线 DL 侧采用。

[0096] 另外,在实施例 1 说明的像素的结构中,为了简单地说明,省略了在基板 SUB1、基板 SUB2 各自的液晶一侧成为最上层的取向膜。其在后述的实施例中也相同。

[0097] < 实施例 2 >

[0098] 图 5 是说明本发明的第二实施例的液晶显示装置的一个例子的俯视图,成为与图 3 对应的图。另外,图 6 示出图 5 的 VI-VI 线处的剖视图,图 7A 示出 VII(a)-VII(a) 线处的剖视图,图 7B 示出 VII(b)-VII(b) 线处的剖视图。另外,在图 6 中,与基板 SUB2 一起示出截面。

[0099] 与图 3 的情况相比较大的不同的结构在于,像素电极 PX 与对置电极 CT 的层结构中的配置关系相反。即,构成为在覆盖薄膜晶体管 TFT 而形成的保护膜 PAS 的上面形成有对置电极 CT,进而在覆盖该对置电极 CT 而形成的绝缘膜 IN 上形成有像素电极 PX。在该情况下,为了在液晶 LC 侧产生电场,下层的对置电极 CT 由面状的透明导电膜构成,上层的像素电极 PX 由具有多个排列的线状部的透明导电膜构成。

[0100] 进而,详细而言,上述对置电极 CT 是跨画出该像素的上述栅极信号线 GL 以及漏极信号线 DL 而直至相邻的另一像素而形成的。因此,在各像素区域内避开用于实现薄膜晶体管 TFT 与像素电极 PX 的电连接的后述的贯通孔 TH 的区域(用标号 CT(OL)表示对置电极 CT 的轮廓),而在显示区域 AR(参照图 2)的整个区域形成上述对置电极 CT。

[0101] 另外,上述像素电极 PX 构成为针对每个像素区域独立地形成,且具备连接多个排列的线状部的周边的端部的框部 PX(FR)、PX(FR')。其是用于使由各线状部构成的电极电连接。

[0102] 如图 6 所示,在以栅极信号线 GL 为界而与该像素相邻的另一个像素中,该像素的像素电极 PX 的上述栅极信号线 GL 侧的框部 PX(FR)形成为与该栅极信号线 GL 的该像素一侧的边重叠(图中用 ovr 表示),另一个像素的像素电极 PX 的上述栅极信号线 GL 侧的框部 PX(FR)形成为与该栅极信号线 GL 的上述另一个像素一侧的边重叠(图中 ovr 表示)。

[0103] 由此,能够减小以栅极信号线 GL 为界而彼此相邻的某像素的像素电极 PX 与另一个像素的像素电极 PX 之间的间隙部,并且能够使该间隙部在上述栅极信号线 GL 上定位。由此,这将缩小在与以上述栅极信号线 GL 为界而相邻的像素各自的像素电极 PX 之间产生的电场(即在与相邻像素的像素电极 PX 之间产生的电场)的区域的范围。另外,能够用栅极信号线 GL 将该间隙部遮光。由此,如图 6 所示,在基板 SUB2 上与上述栅极信号线 GL 重叠配置的黑矩阵(遮光膜)BM 仅覆盖彼此相邻的像素电极 PX 的间隙部是充分的,其宽度 w 至少能够用比栅极信号线 GL 的宽度 W 小的宽度来形成。

[0104] 另外,上述像素电极 PX 通过绝缘膜 IN 以及保护膜 PAS 中形成的贯通孔 TH 与薄膜晶体管 TFT 的源电极 ST(焊盘部 PD) 连接。在该情况下,如上所述,避开该贯通孔 TH 的形成区域而形成上述对置电极 CT。

[0105] 另外,如图 7B 所示,在以漏极信号线 DL 为界而与该像素相邻的另一个像素中,该像素的像素电极 PX 的上述漏极信号线 DL 侧的框部 PX(FR') 形成为与该漏极信号线 DL 的该像素一侧的边重叠(用标号 ovr' 表示),另一个像素的像素电极 PX 的上述漏极信号线 DL 侧的框部 PX(FR') 形成为与该漏极信号线 DL 的上述另一个像素一侧的边重叠(用标号 ovr' 表示)。

[0106] 由此,能够减小以漏极信号线 DL 为界而彼此相邻的某像素的像素电极 PX 与另一个像素的像素电极 PX 之间的间隙部,并且可以使该间隙部在上述漏极信号线 DL 上定位。由此,可以减小在与以上述漏极信号线 DL 为界而相邻的像素各自的像素电极 PX 之间发生的电场(即在与相邻的像素的像素电极 PX 之间发生的电场)的区域的范围。另外,能够用漏极信号线 DL 将该间隙部遮光。由此,虽然在图 7B 中省略了图示,但只要具有在基板 SUB2 上与上述漏极信号线 DL 重叠配置的黑矩阵(遮光膜)BM,则该黑矩阵 BM 仅覆盖上述各像素电极 PX 的间隙部是充分的,其宽度至少能够用比漏极信号线 DL 的宽度小的宽度来形成。

[0107] 另外,在本实施例中,也可以作为在栅极信号线 GL 侧具有重叠部 ovr 的结构,而在漏极信号线 DL 侧不具有重叠部 ovr' 的结构。相反,也可以作为在栅极信号线 GL 侧不具有重叠部 ovr 的结构,而在漏极信号线 DL 侧具有重叠部 ovr' 的结构。

[0108] 以上,使用实施例说明了本发明,但至此所述的各实施例中说明的结构仅为一个例子,本发明可以在不脱离技术思想的范围内进行适当的变更。另外,各个实施例中说明的结构只要不相互矛盾,就可以组合使用。

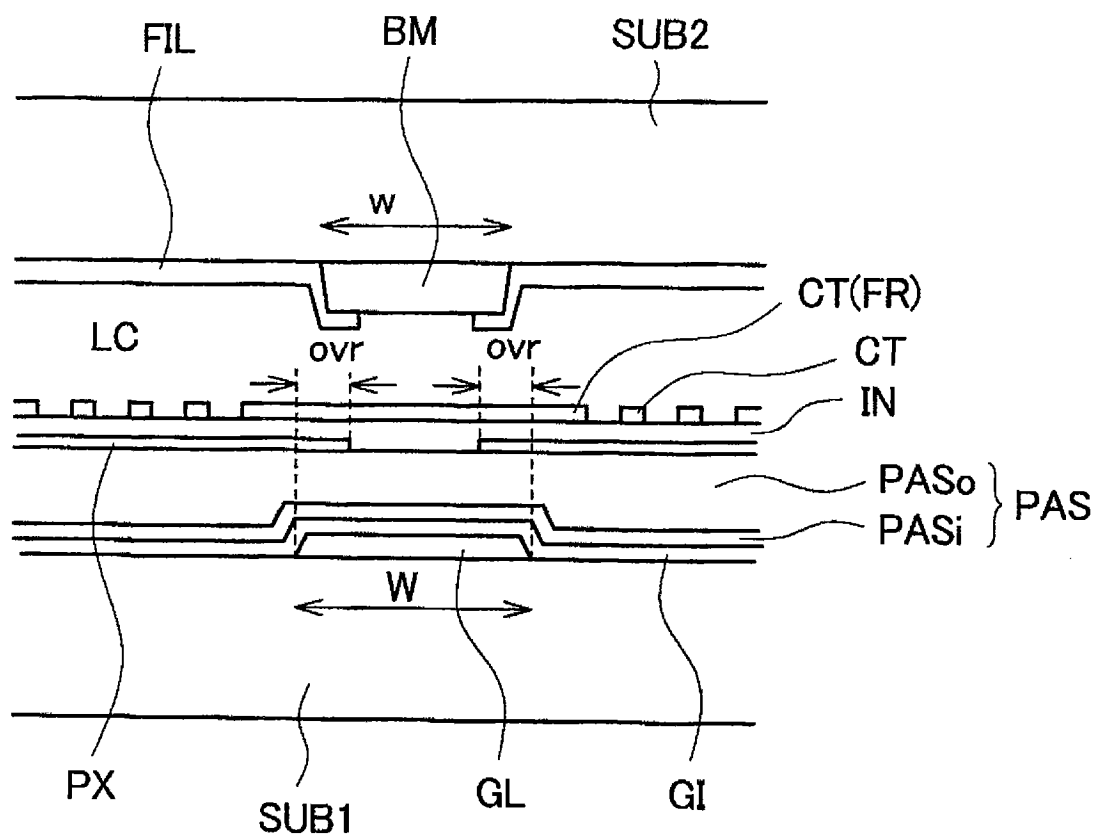


图 1

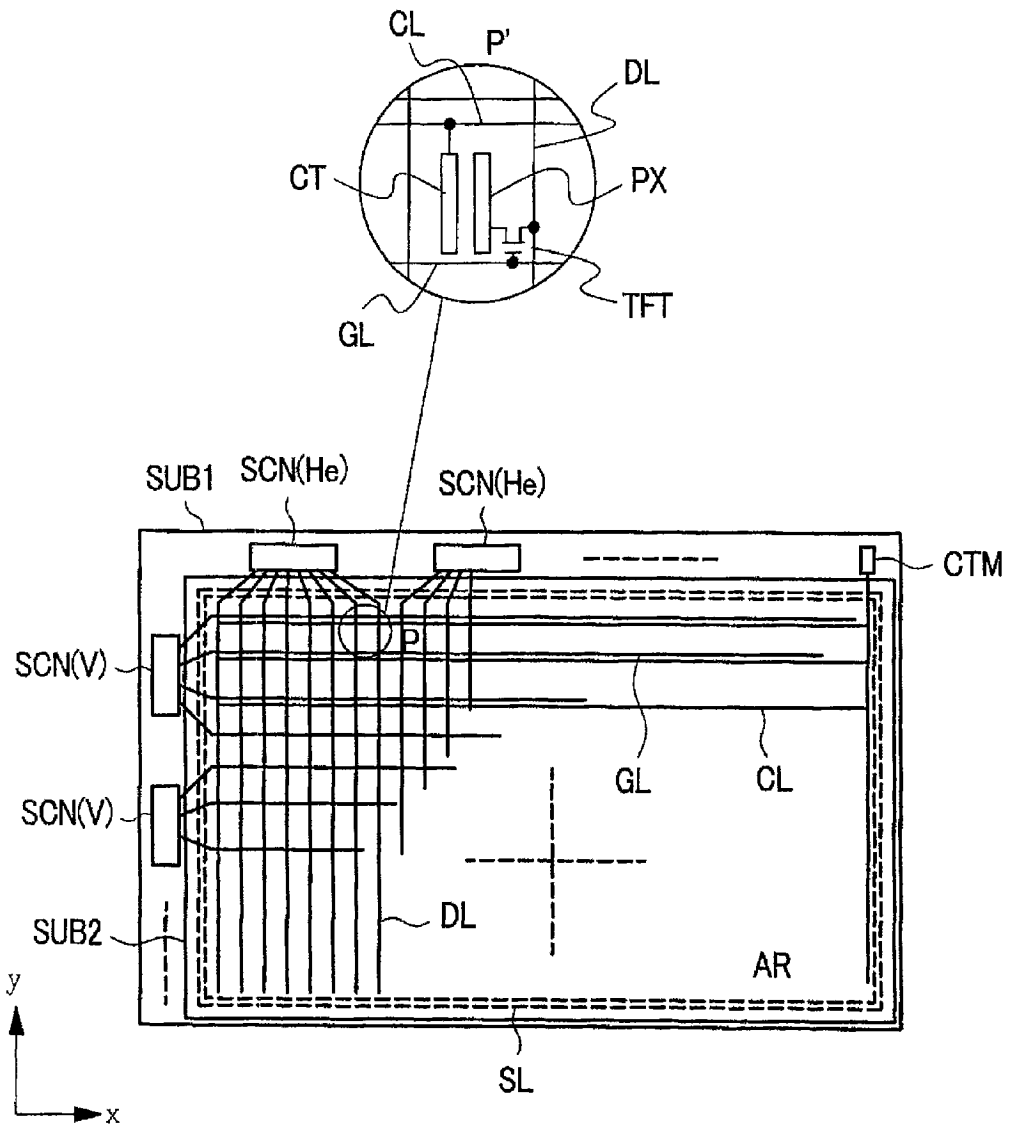


图 2

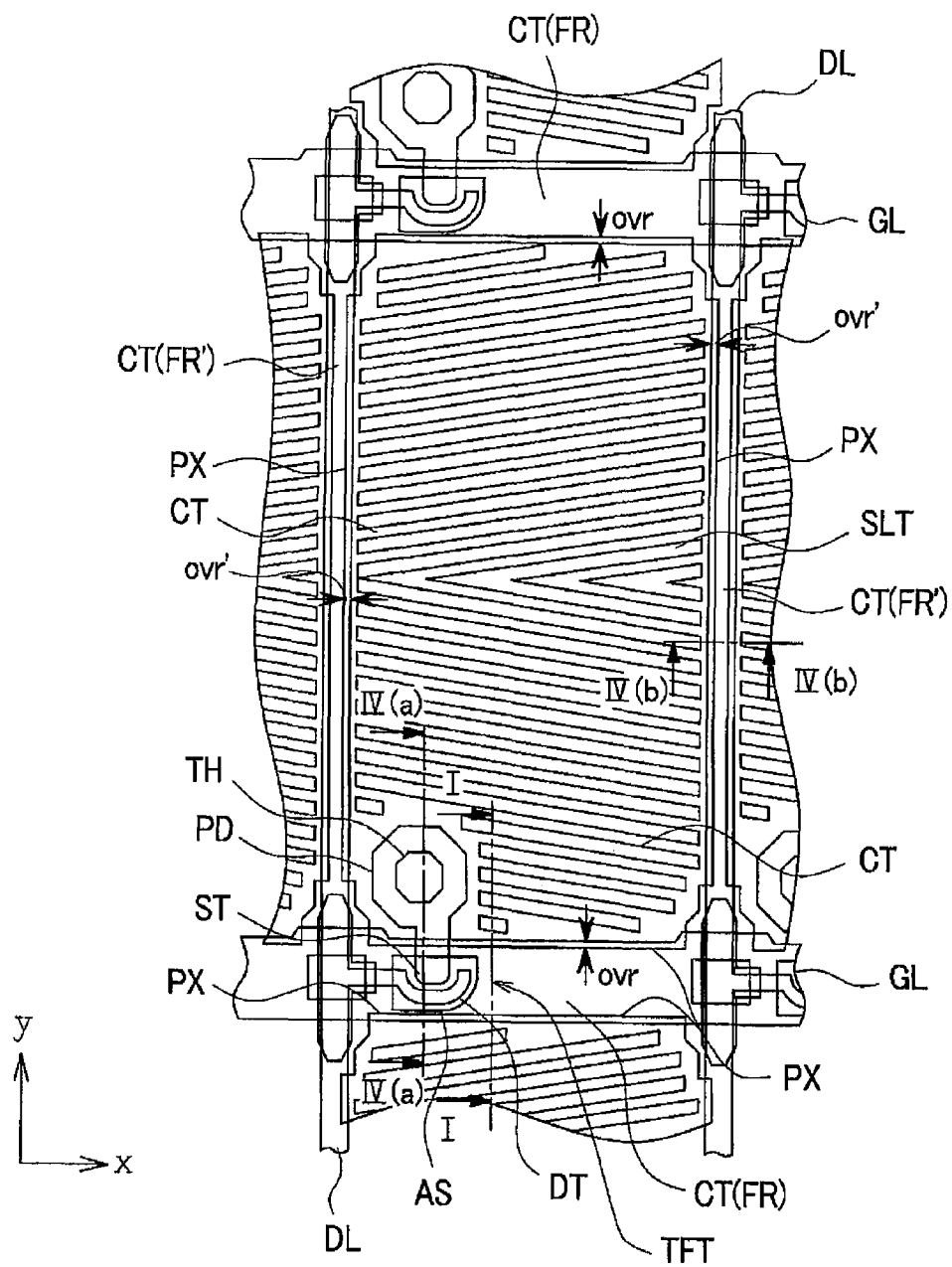


图 3

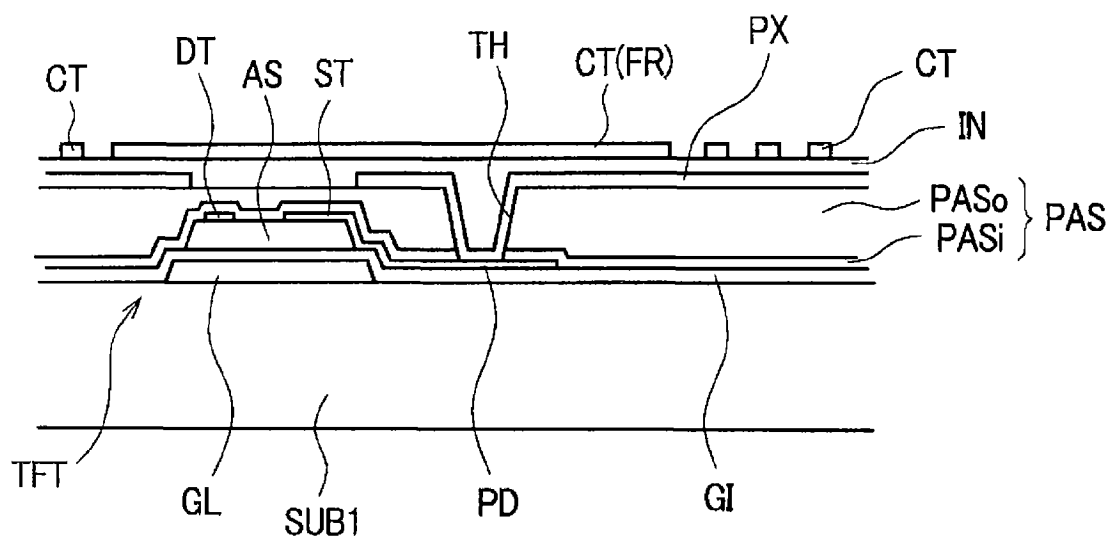


图 4A

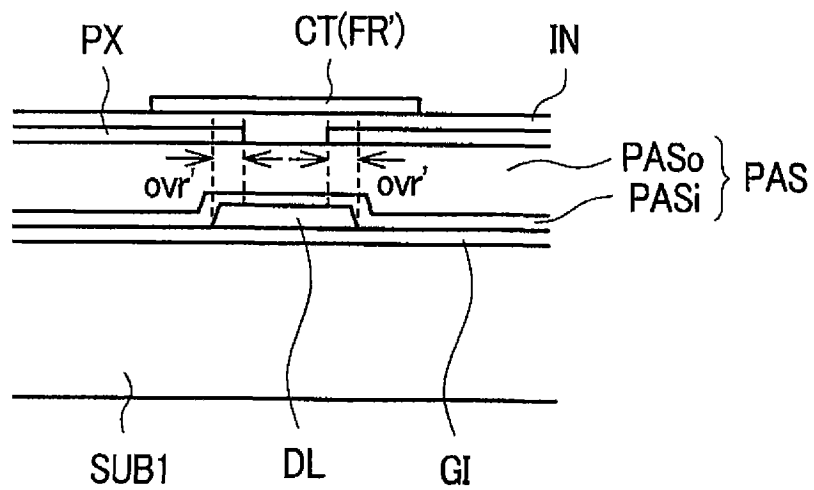


图 4B

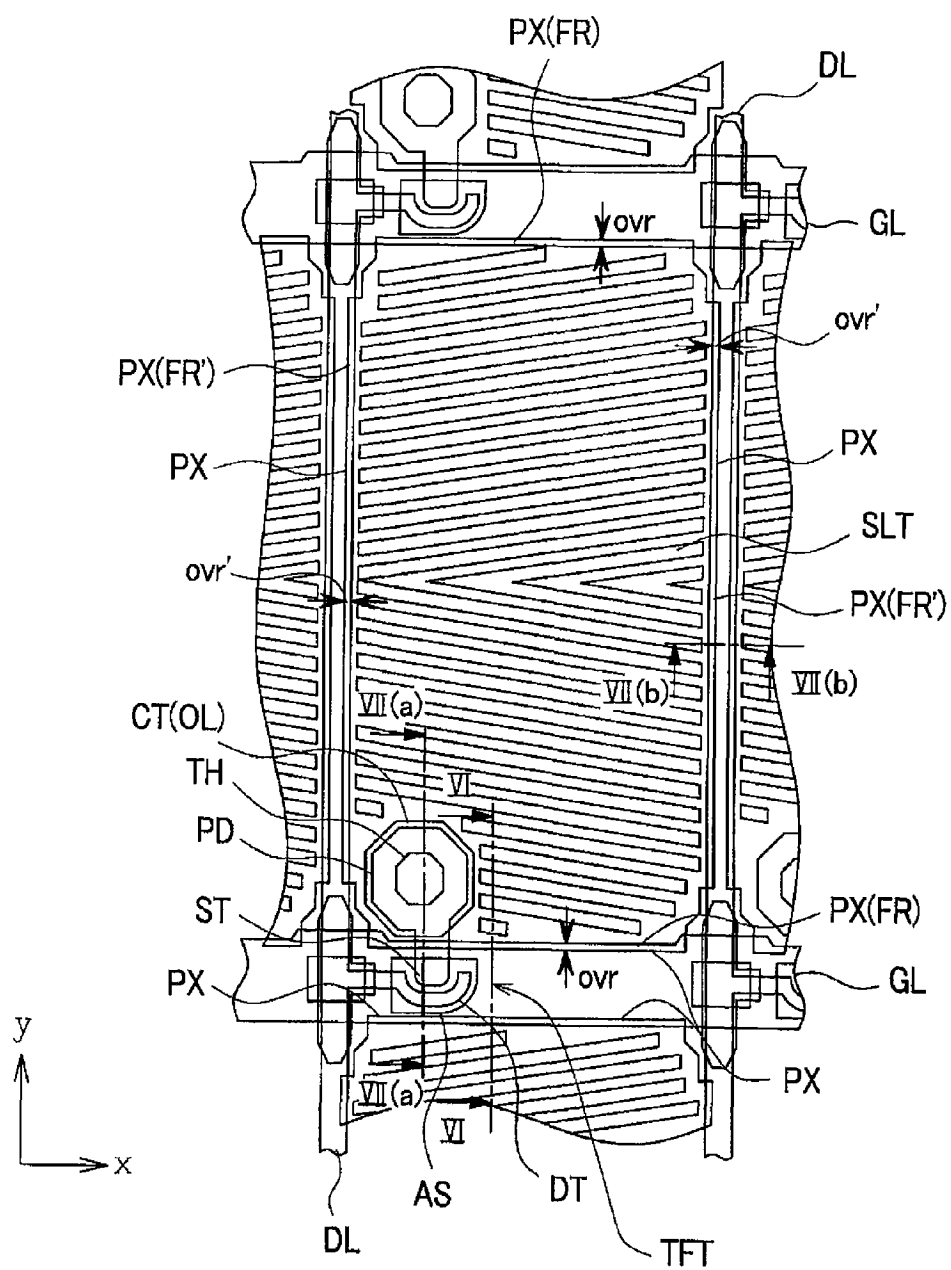


图 5

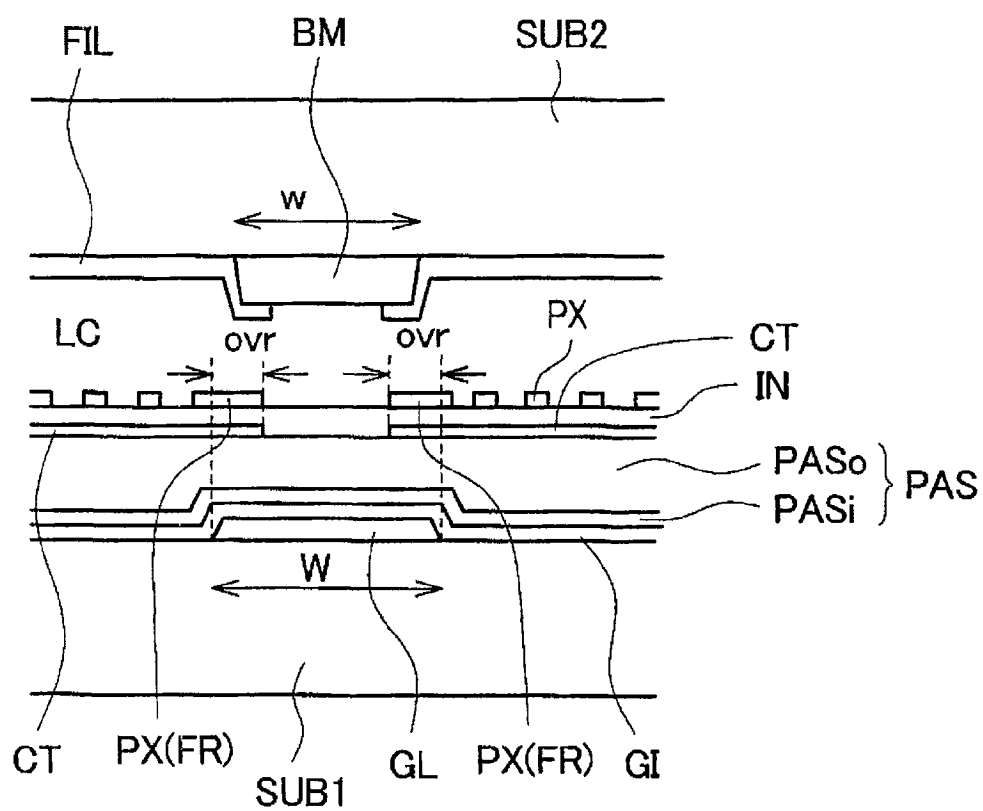


图 6

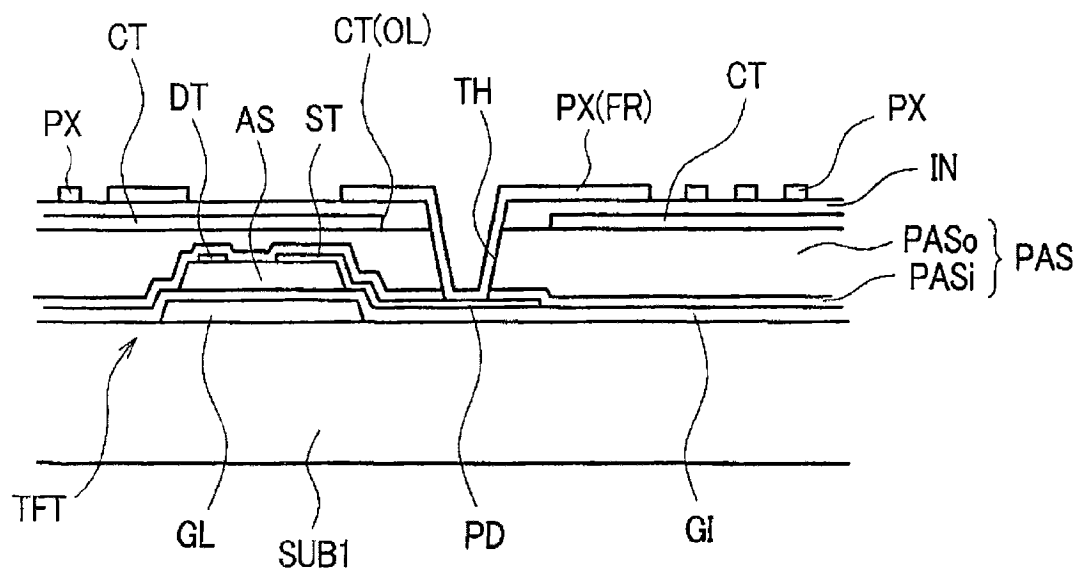


图 7A

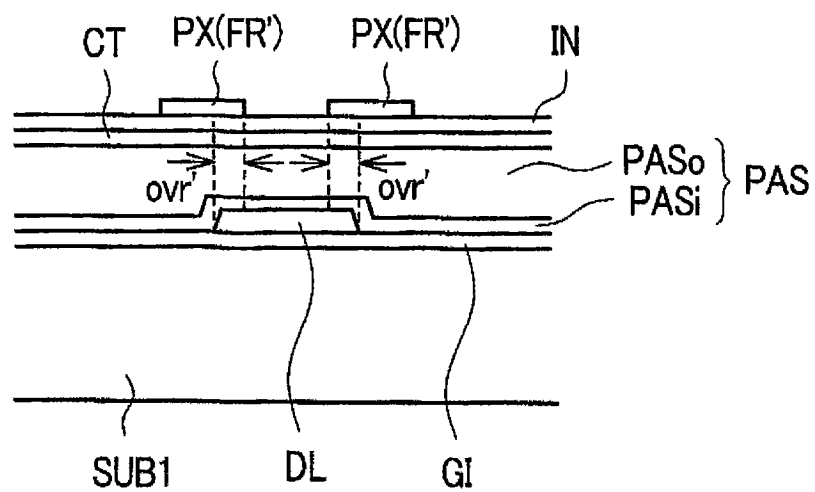


图 7B

专利名称(译)	液晶显示装置		
公开(公告)号	CN101539701B	公开(公告)日	2011-03-30
申请号	CN200910128559.1	申请日	2009-03-18
[标]申请(专利权)人(译)	株式会社日立显示器		
申请(专利权)人(译)	株式会社日立显示器		
当前申请(专利权)人(译)	株式会社日立显示器		
[标]发明人	前出优次 佐藤贵夫		
发明人	前出优次 佐藤贵夫		
IPC分类号	G02F1/1362 G02F1/1343		
CPC分类号	G02F1/134363 G02F2201/123 G02F1/136286		
代理人(译)	王茂华		
审查员(译)	解飞		
优先权	2008070579 2008-03-19 JP		
其他公开文献	CN101539701A		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示装置，像素电极在覆盖栅极信号线而形成的第一绝缘膜上由各像素区域内形成的透明的导电膜构成，对置电极在覆盖像素电极而形成的第二绝缘膜上由具备与像素电极重叠配置的多个排列的线状部和连接线状部的端部的框部的透明导电膜构成，在将以栅极信号线为界而彼此相邻的两个像素分别作为第一像素和第二像素时，第一像素的像素电极的栅极信号线一侧的边与栅极信号线的第一像素一侧的边重叠而形成，第二像素的像素电极的栅极信号线一侧的边与栅极信号线的第二像素一侧的边重叠而形成，第一像素的对置电极的栅极信号线一侧的框部和第二像素的对置电极的栅极信号线一侧的框部在栅极信号线上跨栅极信号线而共用形成。能提高像素的开口率。

