

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1362 (2006.01)

H01L 27/12 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200810056881.3

[43] 公开日 2009 年 7 月 29 日

[11] 公开号 CN 101493616A

[22] 申请日 2008.1.25

[21] 申请号 200810056881.3

[71] 申请人 北京京东方光电科技有限公司

地址 100176 北京市经济技术开发区西环中
路 8 号

[72] 发明人 申 伟 李 丽 高浩然

[74] 专利代理机构 北京同立钧成知识产权代理有
限公司

代理人 刘 芳

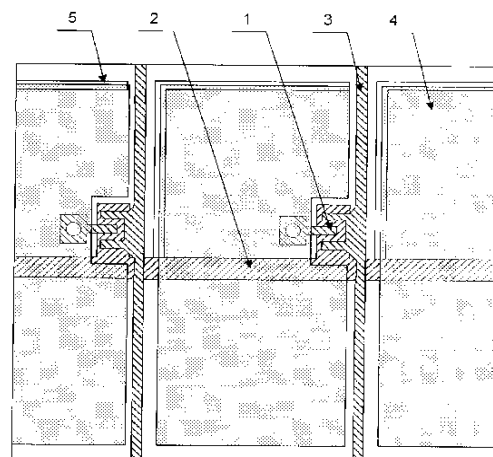
权利要求书 1 页 说明书 6 页 附图 4 页

[54] 发明名称

TFT-LCD 像素结构

[57] 摘要

本发明涉及一种 TFT-LCD 像素结构，包括位于像素区域的薄膜晶体管、栅线、数据线和像素电极，所述栅线位于像素区域的中部，与所述像素电极形成存储电容，所述数据线相对于栅线垂直设置，位于像素区域的一侧，至少一个所述薄膜晶体管形成在所述栅线和数据线的交叉处，且与所述像素电极连接。进一步地，所述薄膜晶体管为二个，均与所述像素电极连接。本发明通过取消公共电极线，由位于像素区域中部的栅线与像素电极形成存储电容，有效减少了由于公共电极线引起的相关不良。进一步地，本发明通过在一个像素区域内形成了二个薄膜晶体管，且二个薄膜晶体管均与一个像素电极连接，使本发明具有响应快、可靠性高等特点。



1. 一种 TFT-LCD 像素结构，包括位于像素区域的薄膜晶体管、栅线、数据线 and 像素电极，其特征在于，所述栅线位于像素区域的中部，与所述像素电极形成存储电容，所述数据线相对于栅线垂直设置，位于像素区域的一侧，至少一个所述薄膜晶体管形成在所述栅线和数据线的交叉处，且与所述像素电极连接。

2. 根据权利要求 1 所述的 TFT-LCD 像素结构，其特征在于，所述薄膜晶体管为二个，均与所述像素电极连接。

3. 根据权利要求 2 所述的 TFT-LCD 像素结构，其特征在于，所述二个薄膜晶体管分别位于所述栅线的上方和下方。

4. 根据权利要求 2 所述的 TFT-LCD 像素结构，其特征在于，所述二个薄膜晶体管均位于所述栅线的上方。

5. 根据权利要求 2 所述的 TFT-LCD 像素结构，其特征在于，所述二个薄膜晶体管均位于所述栅线的下方。

6. 根据权利要求 1~5 中任一权利要求所述的 TFT-LCD 像素结构，其特征在于，所述像素区域的边缘还形成有至少一个遮挡条。

7. 根据权利要求 6 所述的 TFT-LCD 像素结构，其特征在于，所述遮挡条与所述栅线连接。

TFT-LCD 像素结构

技术领域

本发明涉及一种薄膜晶体管液晶显示器，特别是一种薄膜晶体管液晶显示器像素结构。

背景技术

薄膜晶体管液晶显示器（TFT-LCD）具有体积小、功耗低、无辐射、制造成本相对较低等特点，在当前的平板显示器市场占据了主导地位。目前，随着 TFT-LCD 的大型化发展趋势，面板尺寸越来越大，因此生产中发生各种不良的几率也越来越大。同时，随着像素点面积的增大，像素不良对画面品质的影响也越来越大。因此，对于大型的 TFT-LCD，应尽量减少生产中发生各种不良的几率，同时提高单个像素工作的可靠性。

TFT-LCD 包括彩膜基板和阵列基板，两基板间充满着液晶材料，通过对彩膜基板上的透明电极施加公共电压和对阵列基板的像素电极施加数据电压，使液晶在彩膜基板和阵列基板间的电场作用下发生偏转。通过数据电压的变化可以调整该电场强度和方向，因此可以控制液晶材料的扭转角度，从而可控制该区域光的透过量。

图 8 为现有技术 TFT-LCD 像素结构的示意图，TFT-LCD 阵列基板上形成多个平行的栅线 2 以及与栅线绝缘垂直交叉的多个数据线 3，栅线 2 和数据线 3 围成数个像素区域，栅线 2 和数据线 3 的交叉部分形成作为开关器件的薄膜晶体管 1（TFT），薄膜晶体管 1 与设置在像素区域的像素电极 4 连接。同时阵列基板上还形成有与栅线 2 平行并数量相同的公共电极线 6，使像素电极 4 和公共电极线 6 之间形成存储电容，像素电极之间由遮挡条 5 隔开。但实际生产表明，现有 TFT-LCD 像素结构的公共电极线造成相当多的不良，

且难以维修。例如，生产中容易造成公共电极线的断路，公共电极线与栅线之间的短路或公共电极线与数据线之间的短路，又如，由于公共电极线造成的段差容易引起数据线断路等。上述不良一旦出现将很难维修，维修成功率较低。另外，公共电极线还需配置相应的公共电极线驱动电路，也造成一定程度的成本增加。

发明内容

本发明的目的是提供一种 TFT-LCD 像素结构，通过取消公共电极线，有效减少由公共电极线引起的相关不良，降低生产中发生像素不良的几率。

为了实现上述目的，本发明提供了一种 TFT-LCD 像素结构，包括位于像素区域的薄膜晶体管、栅线、数据线和像素电极，所述栅线位于像素区域的中部，与所述像素电极形成存储电容，所述数据线相对于栅线垂直设置，位于像素区域的一侧，至少一个所述薄膜晶体管形成在所述栅线和数据线的交叉处，且与所述像素电极连接。

进一步地，所述薄膜晶体管为二个，均与所述像素电极连接。

所述二个薄膜晶体管可以分别位于所述栅线的上方和下方，所述二个薄膜晶体管也可以均位于所述栅线的上方，所述二个薄膜晶体管还可以均位于所述栅线的下方。

在上述技术方案基础上，所述像素区域的边缘还形成有至少一个遮挡条。

进一步地，所述遮挡条与所述栅线连接。

本发明提出了一种 TFT-LCD 像素结构，通过取消公共电极线，由位于像素区域中部的栅线与像素电极形成存储电容，在保证 TFT-LCD 正常工作的前提下，有效减少了生产中由于公共电极线引起的相关不良，使生产中不会出现公共电极线与数据线/栅线之间的短路不良，也减小了发生数据线断路、公共电极线断路不良的几率。另外，取消公共电极线还相应减少了公共电极线驱动电路，降低了产品成本。进一步地，本发明通过在一个像素区域内形成

了二个薄膜晶体管，且二个薄膜晶体管均与一个像素电极连接，二个薄膜晶体管都能对该像素电极充电，使充电速度大幅度提高，并能保证充电完全，使本发明 TFT-LCD 像素结构具有响应快的特点。当其中一个薄膜晶体管出现不良时，另外一个薄膜晶体管仍能保证该像素正常工作，使本发明 TFT-LCD 像素结构具有可靠性高的特点。

下面通过附图和实施例，对本发明的技术方案做进一步的详细描述。

附图说明

图 1 为本发明 TFT-LCD 像素结构第一实施例的结构示意图；

图 2 为本发明 TFT-LCD 像素结构第二实施例的结构示意图；

图 3 为本发明形成栅电极线和栅线的示意图；

图 4 为本发明形成栅绝缘层、有源层和源漏电极层的示意图；

图 5 为本发明形成 TFT 沟道的示意图；

图 6 为本发明形成钝化层的示意图；

图 7 为本发明形成像素电极的示意图；

图 8 为现有技术 TFT-LCD 像素结构的示意图。

附图标记说明：

- | | | |
|----------|------------|-----------|
| 1—薄膜晶体管； | 2—栅线； | 3—数据线； |
| 4—像素电极； | 5—遮挡条。 | 6—公共电极线； |
| 10—基板； | 11—栅电极； | 12—栅绝缘层； |
| 13—半导体层； | 14—掺杂半导体层； | 15—源漏电极层； |
| 16—钝化层； | 161—钝化层过孔。 | |

具体实施方式

图 1 为本发明 TFT-LCD 像素结构第一实施例的结构示意图。如图 1 所示，本实施例 TFT-LCD 像素结构包括薄膜晶体管 1、栅线 2、数据线 3 和像素电极

4, 其中栅线 2 水平设置, 位于像素区域的中部, 数据线 3 相对于栅线 2 垂直设置, 位于像素区域的一侧 (如图 1 的右侧), 栅线 2 和数据线 3 的交叉处形成一个薄膜晶体管 1, 薄膜晶体管 1 与形成在像素区域内的像素电极 4 连接, 位于像素区域中部的栅线 2 与像素电极 4 形成存储电容。

本实施例上述技术方案通过取消公共电极线, 由位于像素区域中部的栅线与像素电极形成存储电容, 在保证 TFT-LCD 正常工作的前提下, 有效减少了生产中由于公共电极线引起的相关不良, 使生产中不会出现公共电极线与数据线之间的短路不良, 也减小了发生数据线断路不良的几率。另外, 取消公共电极线还相应减少了公共电极线驱动电路, 降低了产品成本。

如图 1 所示, 本实施例 TFT-LCD 像素结构还包括遮挡条 5, 遮挡条 5 形成在相邻的像素区域之间, 使像素电极 4 由遮挡条 5 隔开。根据遮挡需要, 遮挡条 5 可以形成在像素区域的四个边缘, 也可以只形成在某一个边缘、某二个边缘或某三个边缘上。此外, 根据存储电容需要, 遮挡条 5 还可以与栅线 2 连接, 以调整存储电容的大小。进一步地, 根据显示需要, 栅线 2 也可以形成在像素区域的中部附近, 或靠近像素区域的某一侧。

图 2 为本发明 TFT-LCD 像素结构第二实施例的结构示意图。如图 2 所示, 本实施例 TFT-LCD 像素结构包括薄膜晶体管 1、栅线 2、数据线 3 和像素电极 4, 其中栅线 2 水平设置, 位于像素区域的中部, 数据线 3 相对于栅线 2 垂直设置, 位于像素区域的一侧 (如图 2 的右侧), 栅线 2 和数据线 3 的交叉处形成二个薄膜晶体管 1, 二个薄膜晶体管 1 均与形成在像素区域内的像素电极 4 连接, 位于像素区域中部的栅线 2 与像素电极 4 形成存储电容。

本实施例的主体结构与第一实施例相同, 所不同的是, 本实施例在一个像素区域内形成了二个薄膜晶体管, 且二个薄膜晶体管均与一个像素电极连接, 因此本实施例在具有第一实施例的效果和优点基础上, 还具有响应快、工作可靠性高等特点。由于与一个像素电极连接的二个薄膜晶体管都能对该像素电极充电, 使充电速度大幅度提高, 并能保证充电完全, 因此使本实施

例 TFT-LCD 像素结构具有响应快的特点。在生产或使用中，当其中一个薄膜晶体管出现不良时，另外一个薄膜晶体管仍能保证该像素正常工作，因此使本实施例 TFT-LCD 像素结构具有可靠性高的特点。

如图 2 所示，本实施例 TFT-LCD 像素结构中二个薄膜晶体管分别位于栅线的上方和下方，形成一种上下排列方式。根据显示需要，二个薄膜晶体管也可以均位于栅线的上方或均位于栅线的下方，形成一种左右排列方式。根据实际需要，薄膜晶体管还可以是多个。

下面以二个薄膜晶体管分别位于栅线上方和下方为例，通过 TFT-LCD 像素结构的四次掩模工艺过程说明本发明的技术方案，其中图 3~图 7 为图 2 中 A-A 向剖面图。

图 3 为本发明形成栅电极线和栅线的示意图，使用溅射或蒸发方法，在基板 10 上制备一层厚度为 $1000\text{ \AA}$ ~ $7000\text{ \AA}$ 的栅金属薄膜。栅金属薄膜通常使用钼、铝、铝镍合金、钼钨合金、铬，或铜等金属，也可以使用上述几种材料薄膜的组合，栅金属薄膜也可以由多层金属薄膜组成。用栅电极和栅线掩模板通过曝光工艺和蚀刻工艺，在基板 10 的一定区域上形成栅电极 11 和栅线图案。针对一个像素区域而言，栅线以水平状形成在像素区域的中间，二个栅电极 11 分别位于栅线的上、下两侧。通常，遮挡条与栅线在同一层中形成，位于相邻的像素区域之间，使像素电极由遮挡条隔开，其形成过程与形成栅线相同，不再赘述。

图 4 为本发明形成栅绝缘层、有源层和源漏电极层的示意图，利用化学汽相沉积的方法在完成栅线和栅电极 11 图案的基板 10 上连续沉积厚度为 $1000\text{ \AA}$ ~ $6000\text{ \AA}$ 的栅绝缘层 12、厚度为 $1000\text{ \AA}$ ~ $6000\text{ \AA}$ 的半导体层 13 和厚度为 $1000\text{ \AA}$ ~ $6000\text{ \AA}$ 的掺杂半导体层 14。栅绝缘层 12 材料通常是氮化硅、氧化硅或氮氧化硅等，半导体层 13 的材料可以是非晶硅，掺杂半导体层 14 的材料可以是 n^+ 非晶硅，掺杂半导体层 14 的主要作用是为了减少半导体层与金属的源漏电极层之间的接触电阻。之后通过溅射或蒸发的方法，在掺杂半

导体层 14 上制备一层厚度为 $1000\text{ \AA} \sim 7000\text{ \AA}$ 的源漏电极层 15，源漏电极层 15 通常使用钼、铝、铝镍合金、钼钨合金、铬、或铜等金属，也可以使用上述几种材料的组合。

图 5 为本发明形成 TFT 沟道的示意图，首先在沉积上述各层的基板上涂敷光刻胶，采用狭缝光刻工艺使基板上的光刻胶形成完全曝光区域、部分曝光区域和未曝光区域。在完全曝光区域进行连续刻蚀，分别刻蚀掉源漏金属层、掺杂半导体层和半导体层，形成源漏电极、数据线、掺杂半导体层和半导体层图形。在部分曝光区域，通过湿法刻蚀、多步刻蚀（半导体层刻蚀→灰化→干法刻蚀→掺杂半导体层刻蚀），去掉暴露的掺杂半导体层，露出半导体层，形成 TFT 沟道图形。其中数据线以垂直状形成在像素区域的一侧，源漏电极层 15 中的源电极采用 U 形结构，一端与数据线连接，开口一端位于栅电极 11 上，漏电极的一端设置在源电极的 U 形开口内。

图 6 为本发明形成钝化层的示意图，用制备栅绝缘层和有源层类似的方法，在整个基板 10 上沉积一层厚度为 $1000\text{ \AA} \sim 6000\text{ \AA}$ 的钝化层 16，其材料通常是氮化硅。通过钝化层掩模板，利用曝光和刻蚀工艺在源漏电极层 15 的漏电极位置分别形成钝化层过孔 161。

图 7 为本发明形成像素电极的示意图，在完成上述结构的整个基板 10 上通过沉积、曝光和刻蚀工艺形成像素电极 4，使像素电极 4 通过钝化层过孔 161 与源漏电极层 15 中的漏电极连接。

最后应说明的是：以上实施例仅用以说明本发明的技术方案而非限制，尽管参照较佳实施例对本发明进行了详细说明，本领域的普通技术人员应当理解，可以对本发明的技术方案进行修改或者等同替换，而不脱离本发明技术方案的精神和范围。

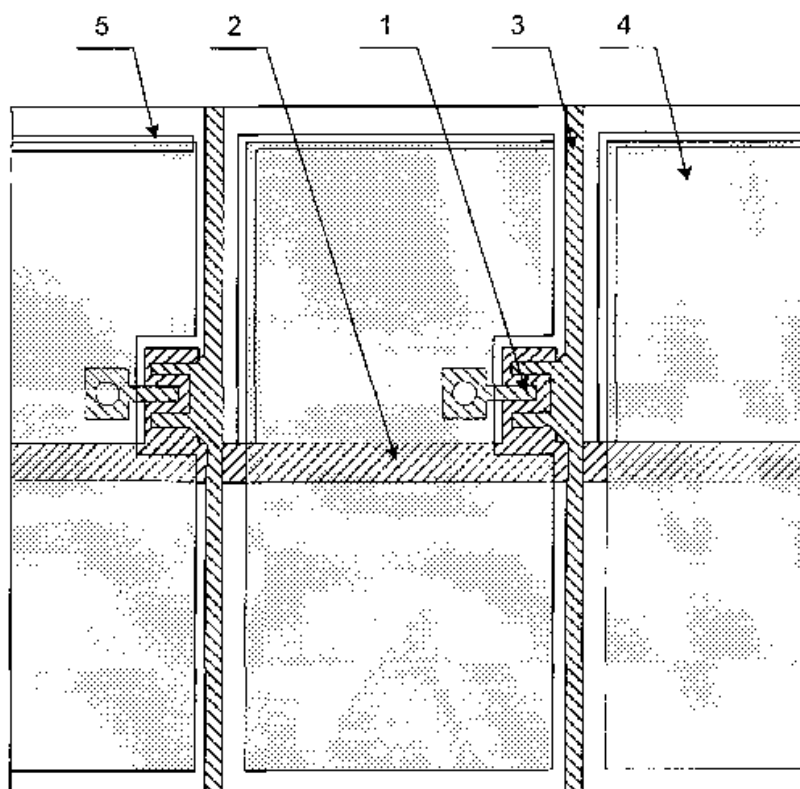


图1

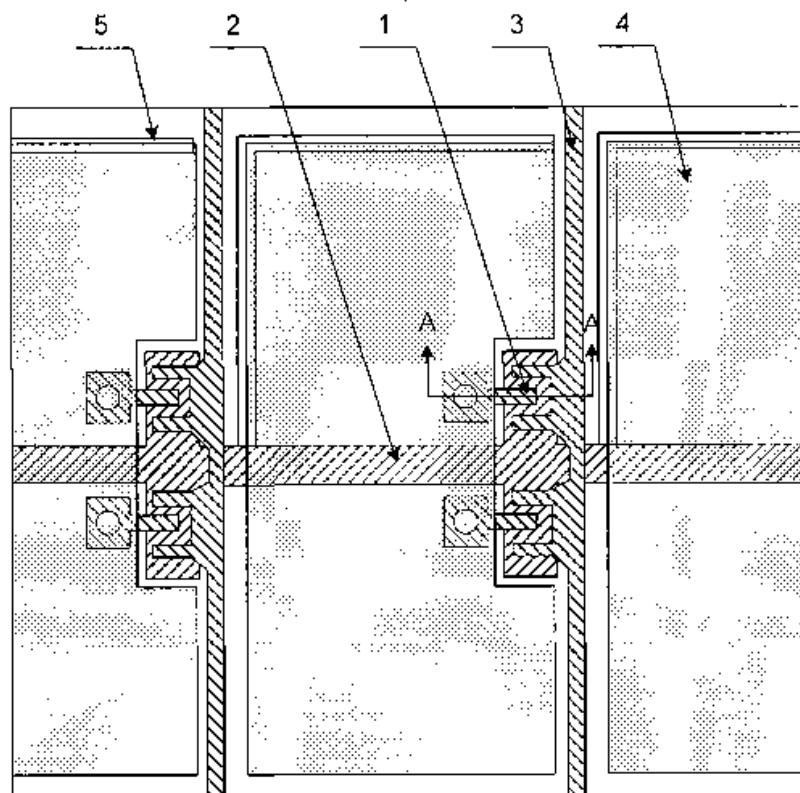


图2

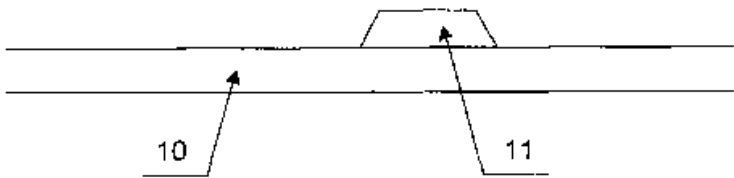


图 3

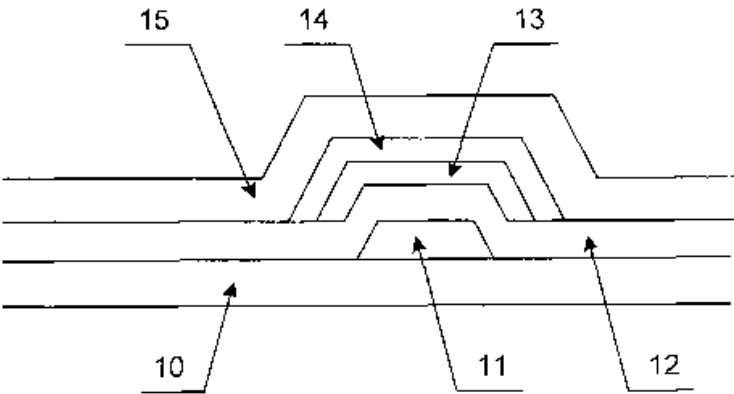


图 4

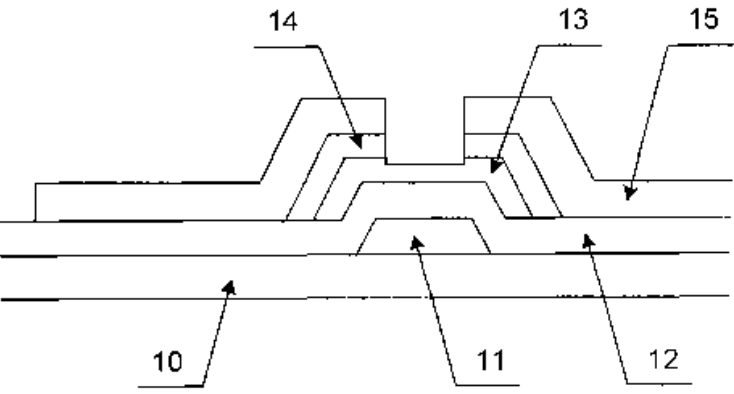


图 5

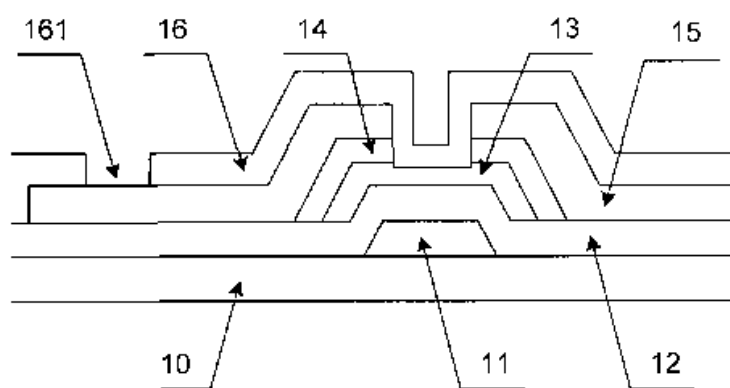


图6

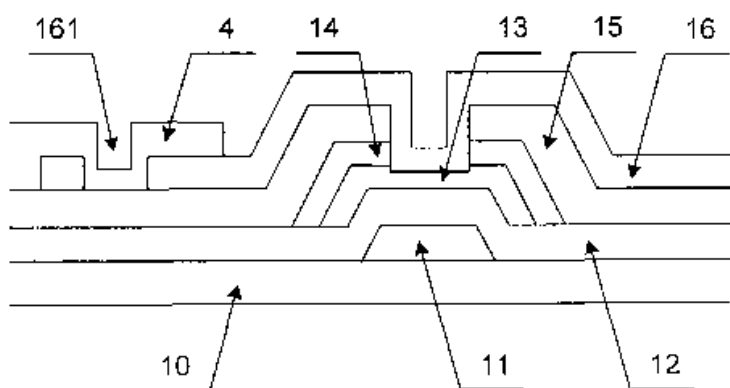


图7

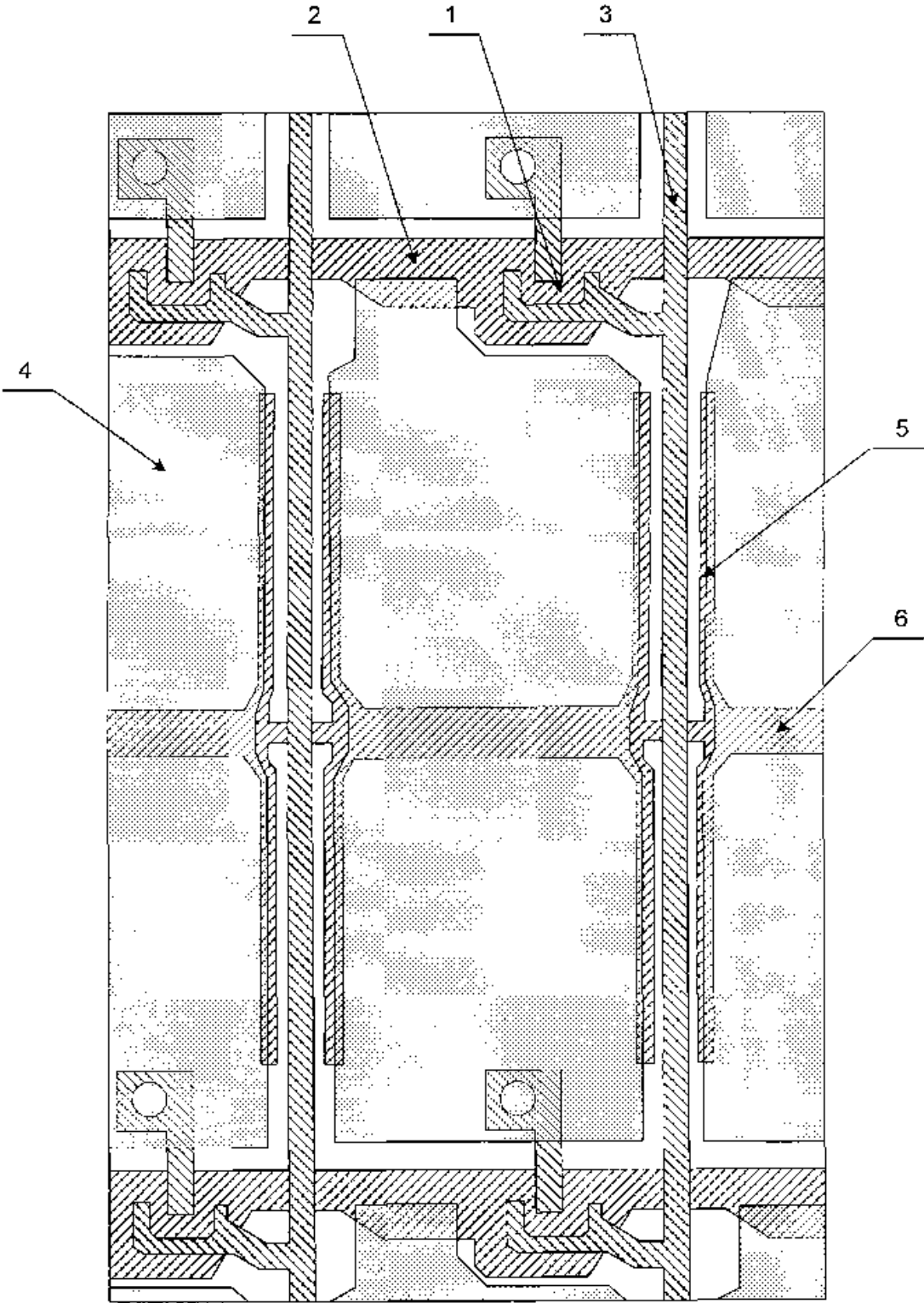


图 8

专利名称(译)	TFT - LCD像素结构		
公开(公告)号	CN101493616A	公开(公告)日	2009-07-29
申请号	CN200810056881.3	申请日	2008-01-25
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	申伟 李丽 高浩然		
发明人	申伟 李丽 高浩然		
IPC分类号	G02F1/1362 H01L27/12		
代理人(译)	刘芳		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种TFT - LCD像素结构，包括位于像素区域的薄膜晶体管、栅线、数据线和像素电极，所述栅线位于像素区域的中部，与所述像素电极形成存储电容，所述数据线相对于栅线垂直设置，位于像素区域的一侧，至少一个所述薄膜晶体管形成在所述栅线和数据线的交叉处，且与所述像素电极连接。进一步地，所述薄膜晶体管为二个，均与所述像素电极连接。本发明通过取消公共电极线，由位于像素区域中部的栅线与像素电极形成存储电容，有效减少了由于公共电极线引起的不良。进一步地，本发明通过在一个像素区域内形成了二个薄膜晶体管，且二个薄膜晶体管均与一个像素电极连接，使本发明具有响应快、可靠性高等特点。

