



(12) 发明专利

(10) 授权公告号 CN 101493615 B

(45) 授权公告日 2011. 05. 04

(21) 申请号 200810056545. 9

US 2007/0152943 A1, 2007. 07. 05, 全文.

(22) 申请日 2008. 01. 21

审查员 方丁一

(73) 专利权人 北京京东方光电科技有限公司

地址 100176 北京市经济技术开发区西环中
路 8 号

(72) 发明人 高文宝

(74) 专利代理机构 北京同立钧成知识产权代理
有限公司 11205

代理人 刘芳

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/133 (2006. 01)

G09G 3/36 (2006. 01)

H01L 29/786 (2006. 01)

(56) 对比文件

CN 1809862 A, 2006. 07. 26, 全文.

CN 1363919 A, 2002. 08. 14, 全文.

JP 特开平 9-297321 A, 1997. 11. 18, 全文.

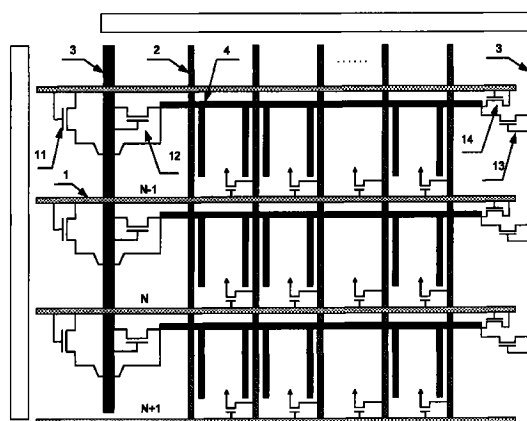
权利要求书 1 页 说明书 3 页 附图 2 页

(54) 发明名称

薄膜晶体管液晶显示器的驱动装置

(57) 摘要

本发明涉及一种薄膜晶体管液晶显示器的驱动装置,通过在设计 TFTLCD 屏的周边回路时,在栅极信号线与公共电极信号线之间采用薄膜晶体管连接;在信号扫描过程中相当于通过栅极信号线和该栅极信号线的下一行的公共电极信号线同时施加栅极驱动信号,也就是可以通过两条引线传导栅极信号;此种设计可以有效降低栅极引线电阻,降低信号延迟的影响。



1. 一种薄膜晶体管液晶显示器的驱动装置,其特征在于包括:

外部公共电极线,用于提供恒定电压;

数个像素公共电极线,用于保持恒定电压;

数个栅极信号线,用于提供栅极信号;

数个第一薄膜晶体管,每一个所述栅极信号线的一端通过一个所述第一薄膜晶体管与该栅极信号线下一行的像素公共电极线的一端相连接;

数个第二薄膜晶体管,所述外部公共电极线通过一个所述第二薄膜晶体管与所述像素公共电极线的一端相连接;

数个第三薄膜晶体管,所述像素公共电极线的另一端通过一个所述第三薄膜晶体管与所述外部公共电极线相连接;

数个第四薄膜晶体管,每一个所述栅极信号线的另一端通过一个所述第四薄膜晶体管与该栅极信号线下一行的所述像素公共电极线的另一端相连接;

所述第一薄膜晶体管的栅极和源极与栅极信号线连接,漏极与所述该栅极信号线下一行的像素公共电极线连接;

所述第二薄膜晶体管的栅极和源极与外部公共电极线连接,漏极与所述该栅极信号线下一行的像素公共电极线连接;

所述第三薄膜晶体管的栅极和源极与外部公共电极线相连接,漏极与该栅极信号线下一行的像素公共电极线的另一端连接;

所述第四薄膜晶体管栅极和源极与栅极信号线的另一端连接,漏极与该栅极信号线下一行的像素公共电极线的另一端连接。

薄膜晶体管液晶显示器的驱动装置

技术领域

[0001] 本发明涉及薄膜晶体管液晶显示器 (Thin Film Transistor LiquidCrystal Display, 简称 TFT-LCD) 领域, 尤其是一种利用降低栅极引线电阻的薄膜晶体管液晶显示器的驱动装置。

背景技术

[0002] 薄膜晶体管液晶显示器 (Thin Film Transistor Liquid CrystalDisplay, 简称 TFT-LCD) 具有体积小、功耗低、无辐射等特点, 在近十年有了很快发展, 并且尺寸越来越大, 显示效果越来越好。

[0003] 如图 1 和图 2 所示, 为现有的 TFTLCD 的驱动装置的结构示意图和设计结构示意图, 一般采用存储电容在公共电极上形成的设计 (Cst on common) 方式, 使像素部分的公共电极直接与屏周边的公共电极相连。当其中一行像素工作时, 栅极施加高压, 薄膜晶体管 (Thin Film Transistor, 简称 TFT) 开启工作, 此时数据信号通过像素的 TFT 沟道传导到像素电极上, 进而由此像素电压控制液晶盒内液晶分子的偏转, 达到控制光的目的, 同时数据信号电压对像素的存储电容 (Cst) 进行充电, 在一帧扫描时间内, 参与工作的像素电压依靠由像素电极与存储电容的公共电极形成的存储电容 (Cst) 保持一定电压, 也就是通过 Cst on Common 的方式保持一定电压, 由于像素的公共电极始终与外部的公共电极相连, 因此维持恒定的公共电压值。

[0004] 由于栅极信号会有延迟, 因此要求栅极引线的电阻必须控制在一定的范围内, 也就是要求有一定的布线宽度, 但是在成盒设计时需要通过彩膜 (CF) 遮光条的设计来遮挡栅极信号线和存储电容的引线即像素的公共电极线, 因此这一布线宽度会影响像素的开口率, 既开口率直接影响光线通过的效率, 开口率越高光线通过效率越高。

[0005] 因此现有技术的薄膜晶体管液晶显示器的驱动装置, 对于栅极引线的信号延迟而需要增加引线宽度和像素开口率是一个矛盾的关系, 无法实现因为栅极引线的信号延迟而需要大的引线宽度, 以及大的像素开口率。

[0006] 发明内容

[0007] 本发明的目的是针对现有技术的缺陷, 提供一种薄膜晶体管液晶显示器的驱动装置, 以实现保持开口率不变的情况下, 尽量减少栅极引线的宽度, 降低栅极信号线电阻和降低信号延迟。

[0008] 为了实现上述目的, 本发明提供了一种薄膜晶体管液晶显示器的驱动装置, 包括:

[0009] 外部公共电极线, 用于提供恒定电压;

[0010] 数个像素公共电极线, 用于保持恒定电压;

[0011] 数个栅极信号线, 用于提供栅极信号;

[0012] 数个第一薄膜晶体管, 每一个栅极信号线的一端通过一个第一薄膜晶体管与该栅极信号线下一行的像素公共电极线的一端相连接;

[0013] 数个第二薄膜晶体管,外部公共电极线通过一个第二薄膜晶体管与像素公共电极线的一端相连接;

[0014] 数个第三薄膜晶体管,像素公共电极线的另一端通过一个第三薄膜晶体管与外部公共电极线相连接;

[0015] 数个第四薄膜晶体管,每一个栅极信号线的另一端通过一个第四薄膜晶体管与该栅极信号线下一行的像素公共电极线的另一端相连接;

[0016] 第一薄膜晶体管的栅极和源极与栅极信号线连接,漏极与该栅极信号线下一行的像素公共电极线连接;第二薄膜晶体管的栅极和源极与外部公共电极线连接,漏极与该栅极信号线下一行的像素公共电极线连接;第三薄膜晶体管的栅极和源极与外部公共电极线相连接,漏极与该栅极信号线下一行的像素公共电极线的另一端连接;第四薄膜晶体管栅极和源极与栅极信号线的另一端连接,漏极与该栅极信号线下一行的像素公共电极线的另一端连接。

[0017] 因此本发明是通过在设计 TFTLCD 周边回路时在栅极信号线与外部公共电极线之间采用薄膜晶体管连接,在信号扫描过程中相当于通过栅极信号线和该栅极信号线下一行的像素公共电极线同时施加栅极驱动信号。

[0018] 通过以上说明得知,本发明相较现有技术,可达到如下的功效:

[0019] 保持一定的开口率,不改变引线宽度的情况下,可以通过两条引线施加栅极信号,相当于降低了引线电阻,降低了信号的延迟。

[0020] 保持栅极信号的延迟程度,可以通过减少栅极引线的宽度,达到增大开口率。

[0021] 解决了栅极引线的信号延迟而需要增加引线宽度和提高像素开口率的矛盾。

附图说明

[0022] 图 1 为现有技术 TFTLCD 的驱动装置的结构示意图;

[0023] 图 2 为现有技术 TFTLCD 的驱动装置的设计结构示意图;

[0024] 图 3 为本发明薄膜晶体管液晶显示器的驱动装置的结构示意图。

[0025] 附图标记说明

[0026] 1、栅极信号线; 2、数据信号线; 3、外部公共电极线;

[0027] 4、像素公共电极线; 11、第一薄膜晶体管; 12、第二薄膜晶体管;

[0028] 13、第三薄膜晶体管; 14、第四薄膜晶体管。

具体实施方式

[0029] 如图 3 所示,为本发明薄膜晶体管液晶显示器的驱动装置的结构示意图,包括:外部公共电极线 3,用于提供恒定电压;数个像素公共电极线 4,用于保持恒定电压;数个栅极信号线 1,用于提供栅极信号;数个第一薄膜晶体管 11,每一个栅极信号线 1 的一端通过一个第一薄膜晶体管 11 与该栅极信号线下一行的像素公共电极线 4 相连接;数个第二薄膜晶体管 12,外部公共电极线 3 通过一个第二薄膜晶体管 12 与像素公共电极线 4 的一端相连接;数个第三薄膜晶体管 13,像素公共电极线 4 的另一端通过该第三薄膜晶体管 13 与外部公共电极线 3 相连接;数个第四薄膜晶体管 14,每一个栅极信号线 1 的另一端、该栅极信号线 1 下一行的像素公共电极线 4 的另一端通过该第四薄膜晶体管 14 相连接。

[0030] 再如图 3 所示,本实施例中:第一薄膜晶体管 11 的栅极和源极与栅极信号线 1 连接,漏极与该栅极信号线下一行的像素公共电极线 4 连接;第二薄膜晶体管 12 的栅极和源极与外部公共电极线 3 连接,漏极与像素公共电极线 4 连接。

[0031] 本实施例中,第三薄膜晶体管 13 的栅极和源极与外部公共电极线 3 相连接,漏极与像素公共电极线 4 的另一端连接;第四薄膜晶体管 14 栅极和源极与栅极信号线 1 的另一端连接,漏极与该栅极信号线下一行的像素公共电极线 4 的另一端连接。

[0032] 在栅极信号线 1 的一端通过薄膜晶体管与外部公共电极线 3 相连,因此当第 $n-1$ 行开启,也就是 $n-1$ 行的栅极信号线 1 施加高压信号 (V_{gh}) 时,第 n 行的第一薄膜晶体管 11 工作导通,此时第 n 行存储电容 (C_{st}) 的电极引线同样被施加同样的高压信号 (V_{gh}),这一信号与栅极引线信号 1 一起传递到屏的最右端,此时第四薄膜晶体管 14 亦开启工作,所以栅极信号线 1 的输入端通过第一薄膜晶体管 11 与该栅极信号线 1 下一行的像素公共电极线 4 相连再通过第四薄膜晶体管 14 与栅极信号线 1 的末端相连,形成了又一条引线,两条引线形成了同等的电位,此时两条引线同时传导栅极信号,相当于降低了信号通路的电阻。当第 n 行施加高压信号 (V_{gh}) 工作时,由于其他各行均处于低电压信号 (V_{gl}) 控制,因此第 n 行第二薄膜晶体管 12 工作,在屏的最右端第 n 行的第三薄膜晶体管 13 也同时工作,此时第 n 行的第一薄膜晶体管 11 与在屏的最右端第 n 行的第四薄膜晶体管 14 截止,因此只有两个外部公共电极线 3 之间用第三薄膜晶体管 13 第 n 行的存储电容电极仍然被施加外部公共电极信号的电压,第 n 行可以进行正常的充电过程。

[0033] 总之,当栅极信号施加于某一行,高压信号时,这一行传输栅极信号的两条引线是:一条为栅极信号线 1;另一条为栅极信号线 1 的输入端通过第一薄膜晶体管 11 传输到该栅极信号线下一行的像素公共电极线 4,再通过第四薄膜晶体管 14 到栅极信号线 1 输出端的引线。当没有栅极信号,低压信号时,第一薄膜晶体管 11 和第四薄膜晶体管 14 处于截止状态,只是外部公共电极线 3 之间由第二薄膜晶体管 12、第三薄膜晶体管 13 与像素公共电极线 4 相连接,传输公共电极信号并存储电容。

[0034] 上述结构及设计方法为本发明针对降低栅极引线电阻设计,本发明的精神是在结构方面,设计 TFTLCD 屏的周边回路时在栅极信号线与外部公共电极线之间采用薄膜晶体管连接的。这种设计方法在性能上有效的实现了,降低栅极引线电阻,降低信号延迟的影响,又较好的解决了栅极引线的信号延迟而需要增加引线宽度和像素开口率是一个矛盾的关系。

[0035] 最后应当说明的是:以上实施例仅用以说明本发明的技术方案而非对其限制;尽管参照较佳实施例对本发明进行了详细的说明,所属领域的普通技术人员应当理解,依然可以对本发明的具体实施方式进行修改或者对部分技术特征进行等同替换;而不脱离本发明技术方案的精神,其均应涵盖在本发明请求保护的技术方案范围当中。

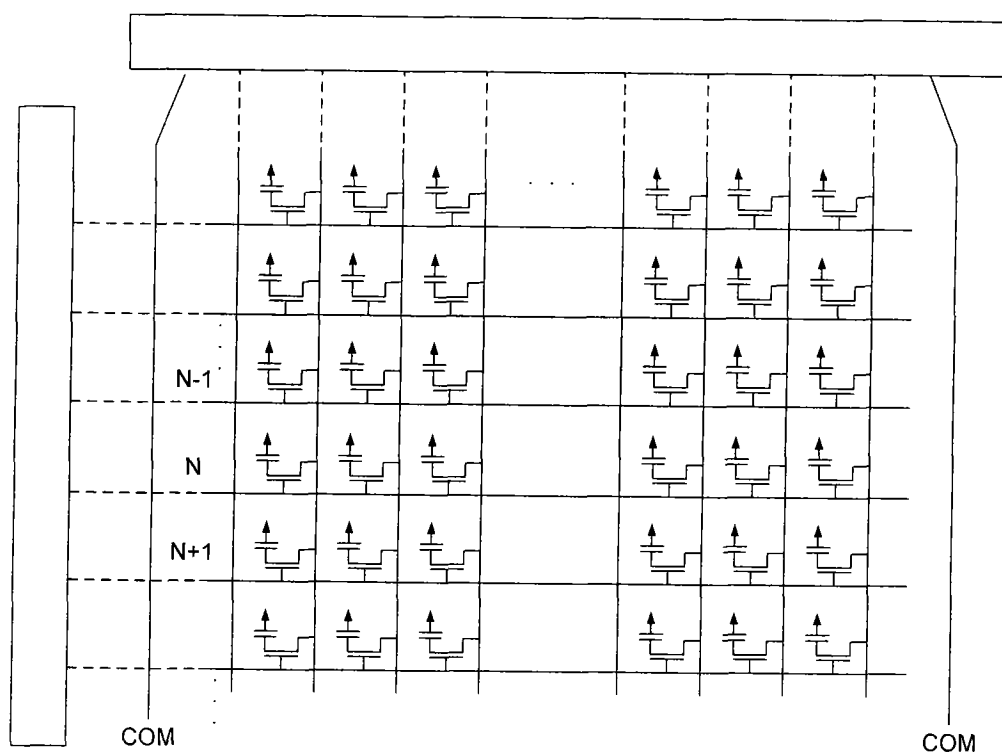


图 1

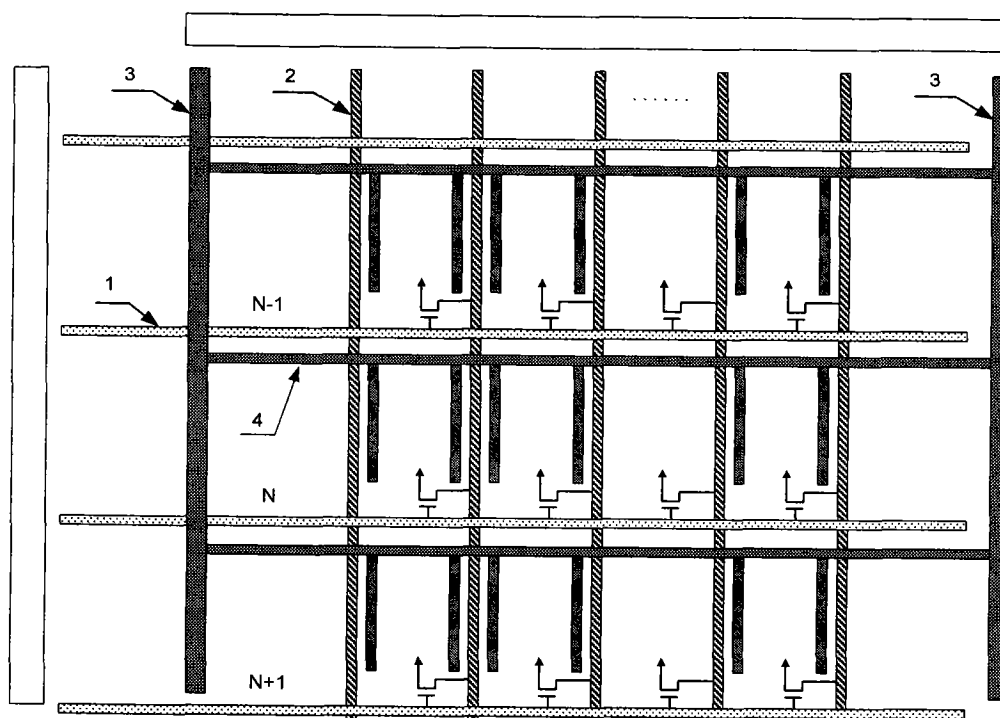


图 2

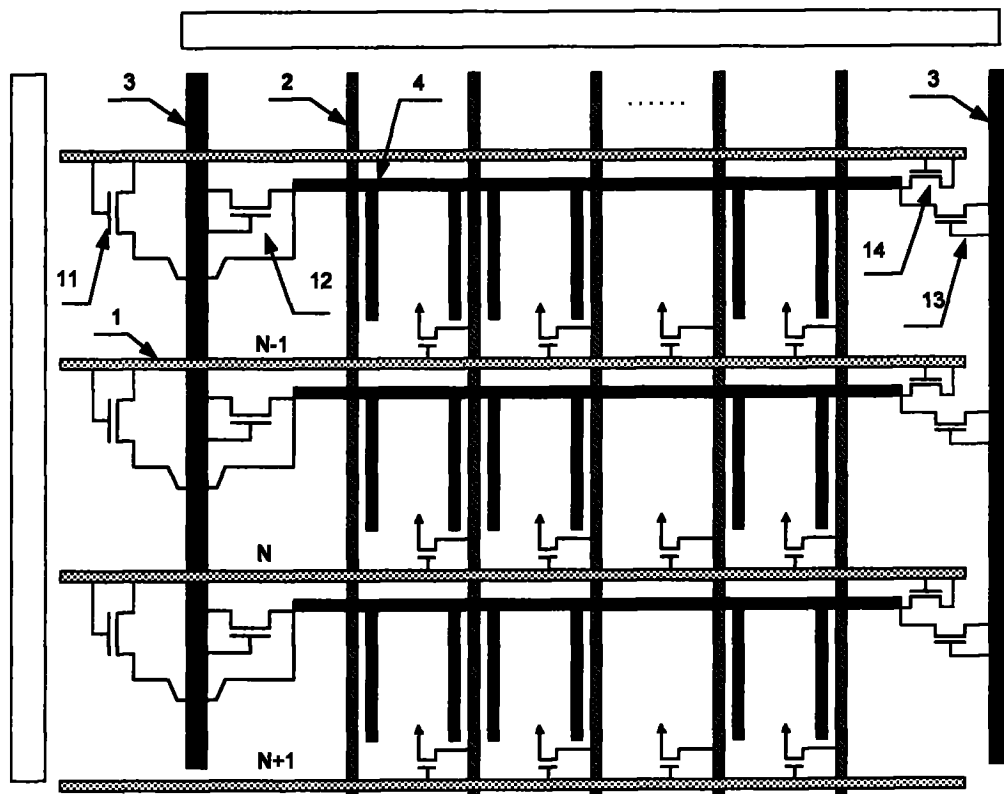


图 3

专利名称(译)	薄膜晶体管液晶显示器的驱动装置		
公开(公告)号	CN101493615B	公开(公告)日	2011-05-04
申请号	CN200810056545.9	申请日	2008-01-21
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
[标]发明人	高文宝		
发明人	高文宝		
IPC分类号	G02F1/1362 G02F1/133 G09G3/36 H01L29/786		
代理人(译)	刘芳		
其他公开文献	CN101493615A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种薄膜晶体管液晶显示器的驱动装置，通过在设计 TFTLCD 屏的周边回路时，在栅极信号线与公共电极信号线之间采用薄膜晶体管连接；在信号扫描过程中相当于通过栅极信号线和该栅极信号线的下一行的公共电极信号线同时施加栅极驱动信号，也就是可以通过两条引线传导栅极信号；此种设计可以有效降低栅极引线电阻，降低信号延迟的影响。

