

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200710001273.8

[51] Int. Cl.

G09G 3/00 (2006.01)

G09G 3/36 (2006.01)

G01R 31/00 (2006.01)

G01R 31/28 (2006.01)

G02F 1/13 (2006.01)

[43] 公开日 2007 年 7 月 11 日

[11] 公开号 CN 1996445A

[22] 申请日 2007.1.11

[21] 申请号 200710001273.8

[71] 申请人 友达光电股份有限公司

地址 中国台湾新竹

[72] 发明人 俞善仁 陈静茹

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 梁 挥 徐金国

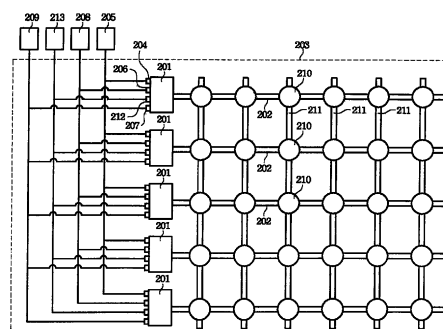
权利要求书 3 页 说明书 8 页 附图 7 页

[54] 发明名称

液晶显示器面板的测试方法

[57] 摘要

一种测试液晶显示器面板的方法，其中液晶显示器面板将栅极驱动电路与栅线整合于其上，此方法至少包含同时输入正相时序信号、反相时序信号以及下拉信号至所选定区域的栅极驱动器的正相时序输入端、反相时序输入端以及下拉信号输入端。同时输入起始信号至栅极驱动器的起始信号输入端，以同时启动该选定区域的栅线，且同时开启该选定区域的薄膜晶体管。以及同时由所有数据线送入一测试信号。本发明所公开的测试液晶显示器面板的方法也可使用分区测试的方式进行测试。其中此方法将面板分割为多个区域并分别于不同区域进行测试。



1、一种测试液晶显示器面板的方法，其中液晶显示器面板具有多个栅极驱动电路与多条栅线整合于其上，所述方法至少包含：

同时输入一正相时序信号、一反相时序信号以及一下拉信号至所选定区域的栅极驱动器的一正相时序输入端、一反相时序输入端以及一下拉信号输入端；

同时输入一起始信号至所述栅极驱动器的一起始信号输入端，以同时启动所述选定区域的栅线，且同时开启所述选定区域的薄膜晶体管； 以及

同时由多条数据线送入一测试信号。

2、根据权利要求1所述的测试液晶显示器面板的方法，其中所述选定区域的正相时序输入端连接至一正相时序测试焊盘。

3、根据权利要求1所述的测试液晶显示器面板的方法，其中所述选定区域的反相时序输入端连接至一反相时序测试焊盘。

4、根据权利要求1所述的测试液晶显示器面板的方法，其中所述选定区域的下拉信号输入端连接至一下拉信号测试焊盘。

5、根据权利要求1所述的测试液晶显示器面板的方法，其中所述选定区域的起始信号输入端连接至一起始信号测试焊盘。

6、一种测试液晶显示器面板的方法，液晶显示器面板具有多个栅极驱动电路与多条栅线整合于其上，所述方法至少包含：

划分多条栅线为多个区域；

同时输入一正相时序信号、一反相时序信号以及一下拉信号至每一所述区域中的所述栅极驱动器的一正相时序输入端、一反相时序输入端以及一下拉信号输入端；

同时由所有多个数据线送入一测试信号； 以及

分别输入一起始信号至每一所述区域中的栅极驱动器的一起始信号输入端，用以先后启动所述区域的所述栅线，且分别开启所述区域的多个薄膜晶体管以进行测试。

7、根据权利要求6所述的测试液晶显示器面板的方法，其中所述区域的正相时序输入端连接至一正相时序测试焊盘。

8、根据权利要求6所述的测试液晶显示器面板的方法，其中所述区域的反相时序输入端连接至一反相时序测试焊盘。

9、根据权利要求6所述的测试液晶显示器面板的方法，其中每一所述区域中的下拉信号输入端连接至一下拉信号测试焊盘。

10、根据权利要求6所述的测试液晶显示器面板的方法，其中每一所述区域中的起始信号输入端连接至一起始信号测试焊盘。

11、根据权利要求6所述的测试液晶显示器面板的方法，其中每一所述区域包含至少一条栅线。

12、根据权利要求6所述的测试液晶显示器面板的方法，其中分区测试可通过输入一下拉信号于多个非测试中的区域的栅极驱动器，以关闭所述区域中的薄膜晶体管。

13、根据权利要求6所述的测试液晶显示器面板的方法，其中各区域进行测试的顺序是由面板上方的区域开始由上往下进行测试，由面板下方的区域开始由下往上进行测试，或同时由面板上方以及下方的区域开始进行测试。

14、根据权利要求11所述的测试液晶显示器面板的方法，其中每一所述区域中的所述起始信号测试焊盘、所述正相时序测试焊盘、所述反相时序测试焊盘以及所述下拉信号测试焊盘分别电性隔离。

15、根据权利要求14所述的测试液晶显示器面板的方法，其中还包括在面板测试完成后重新将所述起始信号测试焊盘、所述正相时序测试焊盘、所述反相时序测试焊盘以及所述下拉信号测试焊盘分别电性连接。

16、如根据权利要求14所述的测试液晶显示器面板的方法，其中电性隔离每一所述区域中的所述起始信号测试焊盘的方法包括形成金属氧化物半导体桥接处分别电性连接于两所述起始信号测试焊盘的连接线之间、两所述正相时序测试焊盘的连接线之间、两所述反相时序测试焊盘的连接线之间以及两所述下拉信号测试焊盘的连接线之间。

17、根据权利要求14所述的测试液晶显示器面板的方法，其中电性隔离每一所述区域中的所述起始信号测试焊盘的方法包括形成焊接桥接处分别电性连接于两所述起始信号测试焊盘的连接线之间、两所述正相时序测试焊盘的连接线之间、两所述反相时序测试焊盘的连接线之间以及两所述下拉信号测试焊盘的连接线之间。

18、根据权利要求 15 所述的测试液晶显示器面板的方法，其中重新电性连接的方法包括施加一电压于所述起始信号测试焊盘、所述正相时序测试焊盘、所述反相时序测试焊盘以及下拉信号测试焊盘，以击穿所述金属氧化物半导体桥接处。

19、根据权利要求 15 所述的测试液晶显示器面板的方法，其中重新电性连接的方法包括以焊锡连接所述起始信号测试焊盘、所述正相时序测试焊盘、所述反相时序测试焊盘以及下拉信号测试焊盘的所述焊接桥接处。

液晶显示器面板的测试方法

技术领域

本发明涉及液晶显示器面板的测试方法，其中将栅极驱动电路整合于液晶显示器面板之上。

背景技术

随着电子商品市场日渐蓬勃，对于液晶显示器面板的需求量也越来越大。此需求是因为许多电子产品采用液晶显示器（Liquid Crystal Display, LCD），例如电视屏幕，计算机屏幕，以及手机屏幕。相对地，液晶显示器面板的测试也成为量产液晶显示器面板的关键步骤。目前液晶显示器面板的测试方法包括全面接触测试法（Full Contact）以及短路杆测试法（Shorting Bar）。全面接触测试法的优点是其良好的测试功能，但会消耗许多芯片测试时间。短路杆测试法可缩短测试时间，因为此测试法将所有栅线（gate line）分为奇数条及偶数条两组，并将每组所有的时序信号输入端连接在一起，所有的起始信号输入端连接在一起，以及所有的下拉信号输入端连接在一起。因此不需为每一条栅线输入独立的信号，而可于上述信号的连接点输入一个信号。测试可先由开启所有奇数栅线开始。完成奇数栅线后将其关闭，并打开所有偶数栅线进行测试。面板测试区域将决定于一调变器，调变器并会同时提供像素电压于所有的区域。

短路杆测试法适用于不具有栅极驱动器的液晶显示器面板。但是当栅极驱动器整合于液晶显示器面板上（Gate On Array, GOA）时，短路杆测试法即无法以现有的方式使用。原因是在短路杆测试法里，用于启动栅线的信号是直接由栅线的输入端输入，并不需经过栅极驱动器。当栅极驱动器与栅线电性连接时，短路杆测试法即无法直接套用于栅线的输入端。

目前用于测试 GOA 技术面板的方法是由整合于面板上的第一个栅极驱动器的输入端输入驱动信号。当第一个栅极驱动器被驱动时，即开启第一条栅线。驱动信号会由第一个栅极驱动器传至第二个栅极驱动器，并关闭第一栅极驱动

器，而开启第二条栅线，以此类推。

请参照图 1，其示出目前 GOA 面板测试模式示意图。如果依序从最上方的栅线往下测试，当发现某一条栅线 101 上出现一个缺陷点 102 时，测试即终止，缺陷点 102 以后的其余栅线 103 都无法再测试。有待于修复被发现的缺陷点时再进行第二次测试。如再次发现另一缺陷点（未示于图中），测试即终止，缺陷点 102 以后的其余栅线 103 都无需再测试，并抛弃此面板。因此，测试者无法知道缺陷点 102 之后是否还具有缺陷，若缺陷点 102 之后的栅线无缺陷，面板的抛弃形成一种材料的浪费并降低产出。

因此，目前需要一种可以同时测试 GOA 面板上多条栅线的方法。当多条栅线可被同时测量时，即可降低或解决栅线因顺序问题而无法被测试的可能性。

发明内容

因此，本发明的目的就是在提供一种液晶显示器面板的测试方法，用以当将栅极驱动电路整合于液晶显示器面板其上时，可同时测试多条栅线上的薄膜晶体管（Thin Film Transistor, TFT）。本发明一实施例将所选定区域的栅极驱动器的正相时序信号输入端（CK）、反相时序信号输入端（XCK）以及下拉信号端（Pull Down）分别连接于一正相时序测试焊盘、一反相时序测试焊盘以及一下拉信号测试焊盘。由此即可将正相时序信号、反相时序信号以及下拉信号，同时分别输入至所选定区域的栅极驱动的正相时序信号输入端、反相时序信号输入端以及下拉信号端。相同地，将所选定区域的栅极驱动器的起始信号（Start Pulse）输入端连接于一起始信号测试焊盘，并将起始信号同时输入至所选定区域的栅极驱动器的起始信号输入端。上述的选定区域可包括整片面板。当上述信号同时输入后，即开启所选定区域栅线上的所有薄膜晶体管。当测试信号同时由所有数据线（data line）输入时，所选定区域栅线上的所有薄膜晶体管即可同时进行测试。

本发明所公开的另一个实施例是将液晶显示器面板以分区的方式进行测试。本实施例将面板划分为多个区域，其中每个区域至少包括一条栅线。每个区域中的栅极驱动器的起始信号端连接于一起始信号测试焊盘上，每个区域中的栅极驱动器的正相时序信号输入端连接于一正相时序测试焊盘上，每个区域

中的栅极驱动器的反相时序信号输入端连接于一反相时序测试焊盘上,以及每个区域中的栅极驱动器的下拉信号输入端连接于一下拉信号测试焊盘上。因此,上述的信号可同时分别输入至不同区域的栅极驱动器,且对不同区域进行测试。

进行测试之前不需要隔离每个区域的所有信号连接线或可将每个区域的所有信号连接线彼此电性隔离,避免各区域的信号进入其它区域的栅极驱动器中。若将每个区域的所有信号连接线彼此电性隔离时,测试完毕之后,即需将所有区域的信号连接线重新互相电性连接,使整片面板重新整体运作。

在本发明中提供三种隔离与重新连接各区域的结构或方法作为范例,其它任何可运用于隔离与重新连接各区域的结构或方法均可运用于此。以起始信号为例(其它如正相时序信号、反相时序信号以及下拉讯号都相同),第一种是在区域之间的起始信号连接线形成焊接桥接处,分别电性连接于两起始信号连接线之间,并在测试之后以焊接的方式重新连接所有起始信号连接线。第二种是在区域之间的起始信号连接线间形成金属氧化物半导体桥接处,分别电性连接于两起始信号连接线之间,并于测试之后以电压击穿的方式重新连接所有起始信号连接线。第三种是不需电性隔离即可达到面板分区的目的,此方法是以下拉信号关闭非测试中的栅线,以至起始信号无法开启非测试中的栅极驱动器。虽然所提供的隔离与重新连接各区域的结构或方法公开如上,然而其并非用以限定本发明。本发明中所有的测试焊盘,包括正相时序测试焊盘、反相时序测试焊盘、下拉信号测试焊盘及起始信号测试焊盘,均是形成在基板的非工作区之上,在测试完成后被切除。

本发明所公开的实施例提供一种液晶显示器面板的测试方法,此方法可同时测试多数液晶显示器面板的栅线。如此即可避免因为依序测试而可能无法测试到的缺陷盲点。并且此测试方法可以提升缺陷检测率,即不需将只发现两个缺陷的面板抛弃,而是可以同时检测出所有缺陷并加以修复。另外,测试速度可因为同时测试而比先前技术的依序测试方法快。

附图说明

为了让本发明的上述和其它目的、特征、优点与实施例能更明显易懂,附图的详细说明如下:

图 1 是目前 GOA 面板测试模式示意图；

图 2 是依照本发明第一实施例的液晶显示器面板选定区域示意图；

图 3 是本发明 GOA 面板测试模式示意图；

图 4 是依照本发明第二实施例的液晶显示器面板分区示意图；

图 5 是依照本发明第二实施例的液晶显示器面板分区焊接桥接处示意图；

图 6 是本发明第二实施例的液晶显示器面板分区金属氧化物半导体桥接处示意图；

图 7 是本发明第二实施例的液晶显示器面板以下拉信号分区的示意图。

其中附图标记为：

101：栅线	102：缺陷点
103：其余栅线	201：栅极驱动器
202：栅线	203：面板玻璃
204：正相时序输入端	205：正相时序测试焊盘
206：反相时序输入端	207：起始信号输入端
208：反相时序测试焊盘	209：起始信号测试焊盘
210：薄膜晶体管	211：数据线
212：下拉信号输入端	213：下拉信号测试焊盘
301：栅线	302：缺陷点
401：栅线	402：栅极驱动器
403：面板玻璃	404：正相时序输入端
405：正相时序测试焊盘	406：反相时序输入端
407：反相时序测试焊盘	408：起始信号输入端
409：起始信号测试焊盘	410：区域
411：薄膜晶体管	412：区域
413：数据线	414：下拉信号输入端
415：下拉信号测试焊盘	501：起始信号测试焊盘
502：焊接桥接处	502a：焊接桥接处放大图
503：区域	504：区域
505：起始信号测试焊盘	506：正相时序测试焊盘
507：正相时序测试焊盘	508：焊接桥接处

509 : 反相时序测试焊盘	510 : 反相时序测试焊盘
511 : 焊接桥接处	512 : 下拉信号测试焊盘
513 : 下拉信号测试焊盘	514 : 焊接桥接处
515 : 面板玻璃	601 : 起始信号测试焊盘
602 : 金属氧化物半导体桥接处	603 : 区域
602a : 金属氧化物半导体桥接处放大图	604 : 区域
605 : 起始信号测试焊盘	606 : 正相时序测试焊盘
607 : 正相时序测试焊盘	609 : 反相时序测试焊盘
608 : 金属氧化物半导体桥接处	610 : 反相时序测试焊盘
611 : 金属氧化物半导体桥接处	612 : 下拉信号测试焊盘
614 : 金属氧化物半导体桥接处	613 : 下拉信号测试焊盘
701 : 栅极驱动器	615 : 面板玻璃
703 : 非测试中区域	702 : 下拉信号输入端
704 : 测试中区域	

具体实施方式

本发明提供一种液晶显示器面板的测试方法,用以当将栅极驱动电路整合于液晶显示器面板之上时,可同时测试多条栅线上的薄膜晶体管。本发明的第一实施例是将液晶显示器面板上选定区域的栅极驱动器的正相时序输入端、反相时序输入端以及起始信号输入端分别电性连接于对应的测试焊盘。当选定区域的栅极驱动器开启栅线后,即可对所有选定区域内薄膜晶体管所代表的像素进行测试。

请参照图 2,其示出了依照本发明第一实施例的液晶显示器面板选定区域的示意图。栅极驱动器 201 与栅线 202 整合于面板玻璃 203 上。将选定区域里的栅极驱动器 201 的正相时序输入端 204 电性连接于一正相时序测试焊盘 205。此测试焊盘 205 可延伸至面板玻璃 203 以外,用以输入正相时序信号。相同的,反相时序输入端 206、下拉信号输入端 212 以及起始信号输入端 207 都可以相同模式连接。将选定区域里的栅极驱动器 201 的反相时序输入端 206 电性连接于一反相时序测试焊盘 208。此测试焊盘 208 可延伸至面板玻璃 203 以外,用以输入反相时序信号。将选定区域里的栅极驱动器 201 的下拉信号输

入端 212 电性连接于一下拉信号测试焊盘 213。此测试焊盘可延伸至面板玻璃 203 以外，用以输入下拉信号。将选定区域里的栅极驱动器 201 的起始信号输入端 207 电性连接于一起始信号测试焊盘 209。此测试焊盘可延伸至面板玻璃 203 以外，用以输入起始信号。当正相时序信号、反相时序信号、下拉信号以及起始信号分别输入正相时序测试焊盘 205、反相时序测试焊盘 208、下拉信号测试焊盘 213 以及起始信号测试焊盘 209 时，栅极驱动器 201 则开始驱动所有选定区域中的栅线 202 及其上的薄膜晶体管 210。测试信号传送至所有数据线 211，选定区域中的所有薄膜晶体管 210 即同时承受测试电压以进行测试。图 2 的选定区域范围是为举例而放大，其并非被限于所示出的范围。选定区域可以包括整片液晶显示器面板的所有栅线。

请参照图 3，其示出本发明 GOA 面板测试模式示意图。当可以同时测试面板所有栅线 301 时，面板上所有缺陷点 302 即可同时被发现，且不存留任何测试盲点。

本发明的第二实施例是将液晶显示器面板划分于多个区域而分别对区域进行测试。将液晶显示器面板划分为多个区域。请参照图 4，其示出依照本发明第二实施例的液晶显示器面板分区示意图。每个区域至少包括一条栅线 401。栅极驱动器 402 与栅线 401 整合于面板玻璃 403 上。在此以划分后的两个区域为例，以示出区域之间的划分点。分别将区域中的栅极驱动器 402 的正相时序输入端 404 电性连接于一正相时序测试焊盘。此测试焊盘 405 可延伸至面板玻璃 403 以外，用以分别输入正相时序信号。分别将区域中的栅极驱动器 402 的反相时序输入端 406 电性连接于一反相时序测试焊盘 407。此测试焊盘 407 可延伸至面板玻璃 403 以外，用以分别输入反相时序信号。分别将区域中的栅极驱动器 402 的下拉信号输入端 414 电性连接于一下拉信号测试焊盘 415。此测试焊盘可延伸至面板玻璃 403 以外，用以分别输入下拉信号。分别将各区域中的栅极驱动器 402 的起始信号输入端 408 电性连接于一起始信号测试焊盘 409。此测试焊盘可延伸至面板玻璃 403 以外，用以分别输入起始信号。

所有起始信号测试焊盘 409、正相时序测试焊盘 405、反相时序测试焊盘 407 以及下拉信号测试焊盘 415 互相电性隔离。举例而言，当起始信号传送至区域 410 的起始信号测试焊盘 409、正相时序传送至区域 410 的正相时序测试焊盘 405、反相时序传送至区域 410 的反相时序测试焊盘 407 以及下拉信号传

送至区域 410 的下拉信号测试焊盘 415 时,区域 410 的栅极驱动器则开始驱动区域 410 中的栅线 401 及其上的薄膜晶体管 411。测试信号传送至所有区域的数据线 413,区域 410 中的所有薄膜晶体管 411 即同时承受测试电压以进行测试。区域 410 测试完成后,此时再利用另一组起始信号传送至区域 412 的起始信号测试焊盘 409、正相时序传送至区域 412 的正相时序测试焊盘 405、反相时序传送至区域 412 的反相时序测试焊盘 407 以及下拉信号传送至区域 412 的下拉信号测试焊盘 415,并停止驱动区域 410 的栅线 401。区域 412 的栅极驱动器 402 则开始驱动区域 412 中的栅线 401 及其上的薄膜晶体管 411。测试信号传送至所有区域的数据线 413,区域 412 中的所有薄膜晶体管 411 即同时承受测试电压以进行测试。分区测试的测试顺序不限于由上方的区域依序往下测试,而可由面板下方的区域由下往上进行测试,并可同时从上方以及下方的区域开始进行测试。

如此类推,液晶显示器面板的所有区域将分别进行测试。当所有区域测试完毕后,将所有区域的信号连接线重新电性连接。

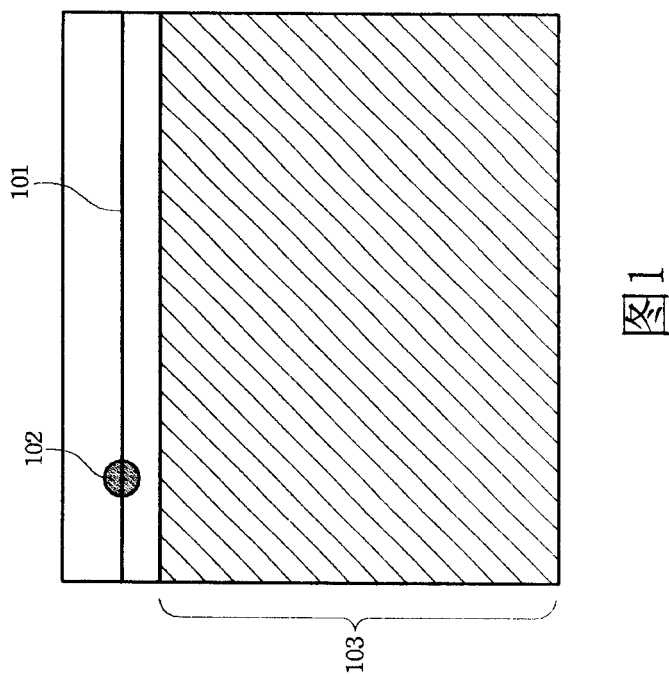
上述的第二实施例中,为要达到区域之间的信号测试焊盘互相电性隔离,以及在测试完毕后互相电性连接,在此举出两种隔离及连接方式。第一种请参照图 5,其示出依照本发明第二实施例的液晶显示器面板分区焊接桥接处示意图。本范例是在区域的起始信号测试焊盘 501 及起始信号测试焊盘 505 之间形成焊接桥接处 502、正相时序信号测试焊盘 506 及正相时序信号测试焊盘 507 之间形成焊接桥接处 508、反相时序信号测试焊盘 509 及反相时序信号测试焊盘 510 之间形成焊接桥接处 511 以及下拉信号测试焊盘 512 及反相时序信号测试焊盘 513 之间形成焊接桥接处 514。所有桥接处都设置于面板玻璃 515 (基板工作区)上。以焊接桥接处 502 为例,其焊接桥接处放大图 502a 由箭头所指出。其它焊接桥接处的放大图都相同。举例而言,区域 503 及区域 504 之间的焊接桥接处 502、508、511 以及 514 使传送至起始信号测试焊盘 501、正相时序信号测试焊盘 506、反相时序信号测试焊盘 509 以及下拉信号测试焊盘 512 的信号无法传送到起始信号焊盘 505、正相时序信号测试焊盘 507、反相时序信号测试焊盘 510 以及下拉信号测试焊盘 513。当所有区域测试完毕后,以焊锡电性连接焊接桥接处 502、508、511 以及 514,则可进一步进行后续的测试,例如面板的全面测试。

第二种请参照图 6，其示出本发明第二实施例的液晶显示器面板分区金属氧化物半导体桥接处示意图。本例子是在区域的起始信号测试焊盘 601 及起始信号测试焊盘 605 之间形成金属氧化物半导体桥接处 602、正相时序信号测试焊盘 606 及正相时序信号测试焊盘 607 之间形成金属氧化物半导体桥接处 608、反相时序信号测试焊盘 609 及反相时序信号测试焊盘 610 之间形成金属氧化物半导体桥接处 611 以及下拉信号测试焊盘 612 及反相时序信号测试焊盘 613 之间形成金属氧化物半导体桥接处 614。所有桥接处都设置于面板玻璃 615（基板工作区）上。以金属氧化物半导体桥接处 602 为例，其金属氧化物半导体桥接处放大图 602a 由箭头所指出。举例而言，区域 603 及区域 604 之间的金属氧化物半导体桥接处 602、608、611 以及 614 使传送至起始信号焊盘 601、正相时序信号测试焊盘 606、反相时序信号测试焊盘 609 以及下拉信号测试焊盘 612 的信号无法传送到起始信号焊盘 605、正相时序信号测试焊盘 607、反相时序信号测试焊盘 610 以及下拉信号测试焊盘 613。当所有区域测试完毕后，因工作信号电压高于测试信号电压，所以当工作电压为信号电压时，即可击穿金属氧化物半导体，以电性连接金属氧化物半导体桥接处 602、608、611 以及 614，则可进一步进行后续的测试，例如面板的全面测试。

设置桥接处的目的是为区域做分割，使各区域可独立进行测试。如不设置桥接处，也可利用下拉信号来开启或关闭测试中及非测试中的区域。参照图 7，其示出本发明第二实施例的液晶显示器面板以下拉信号分区的示意图。图中每一个区域之内的栅极驱动器 701 都可由下拉信号输入端 702 输入一下拉信号。此下拉信号可将区域内的起始信号下拉至接地。如此一来，输入下拉信号至非测试中的区域 703，即可将测试中的区域 704 分别独立测试。

本发明的实施例提供一种同时测试 GOA 液晶显示器面板上区域内的所有薄膜晶体管的方法。当薄膜晶体管可同时进行测试时，即提高面板缺陷的检测率，并可加快测试速度。另一方面，本发明的测试方法可减少抛弃良好面板所产生的资源浪费，也即提高面板生产效率。

虽然本发明已以实施例公开如上，然而其并非用以限定本发明，任何本领域的普通技术人员在不脱离本发明的精神和范围内，当可作各种的更动与润饰，因此本发明的保护范围应以后附的权利要求书范围为准。



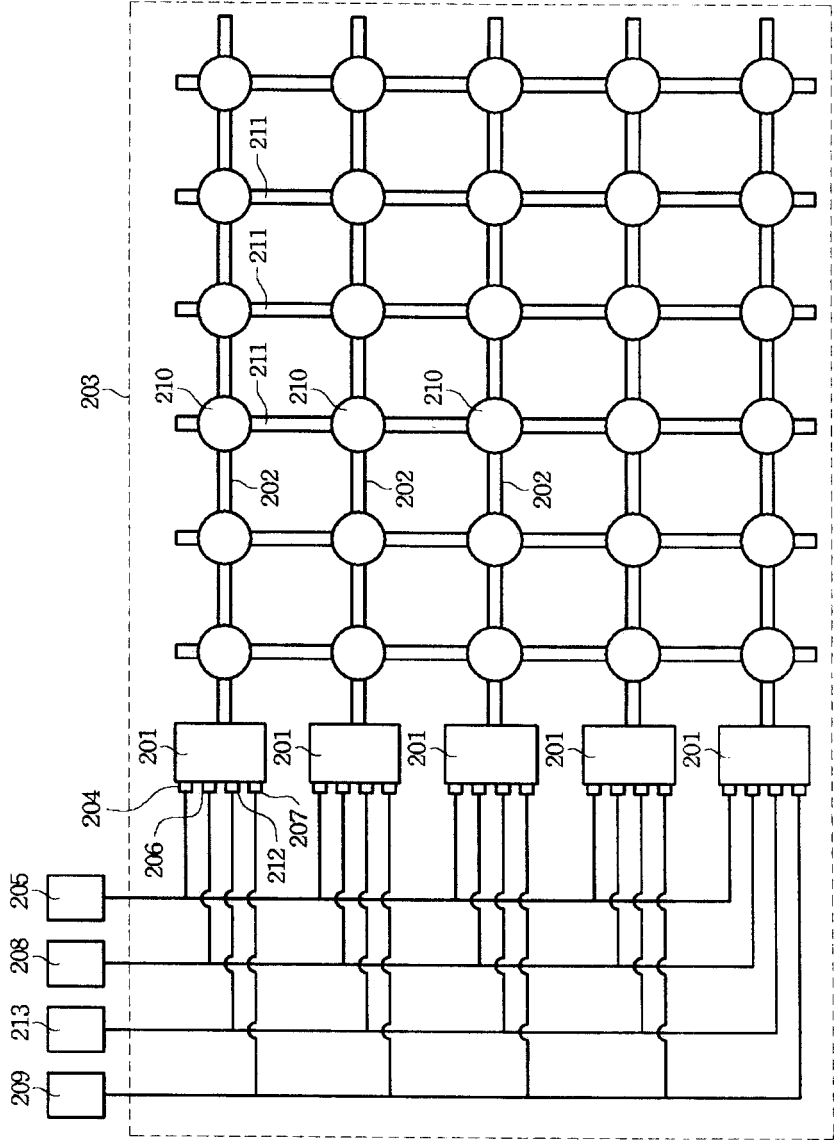


图2

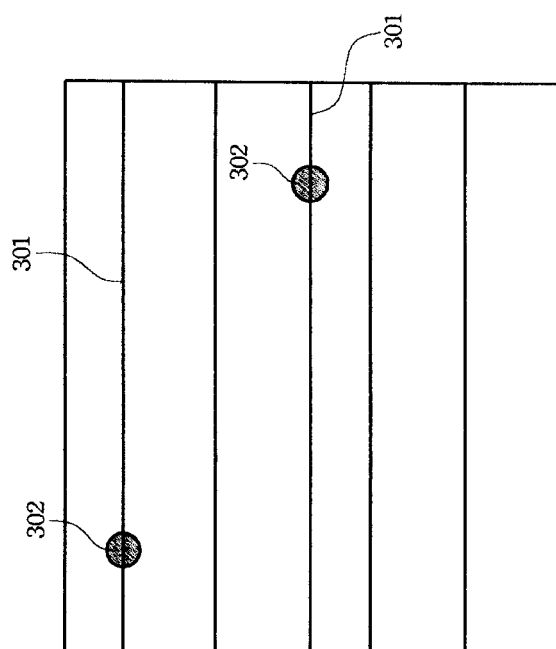


图3

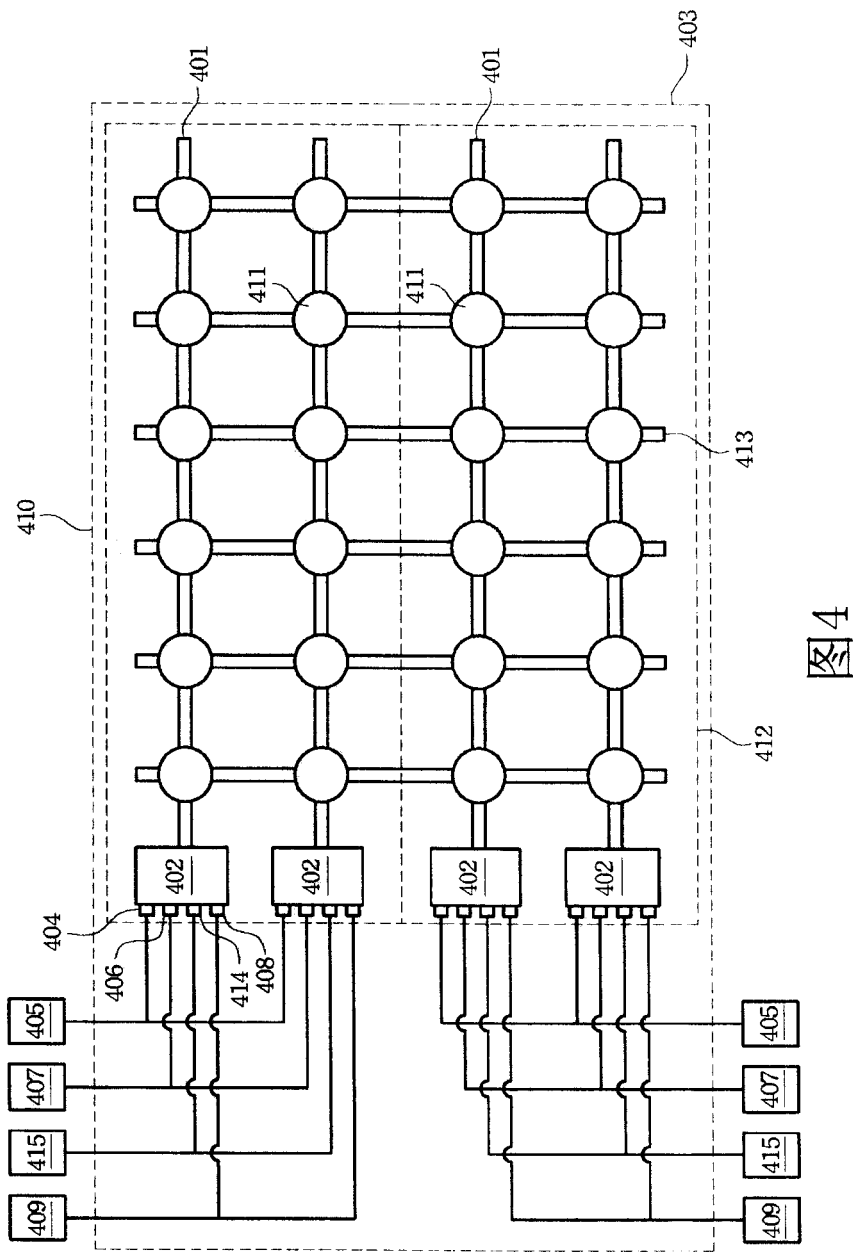
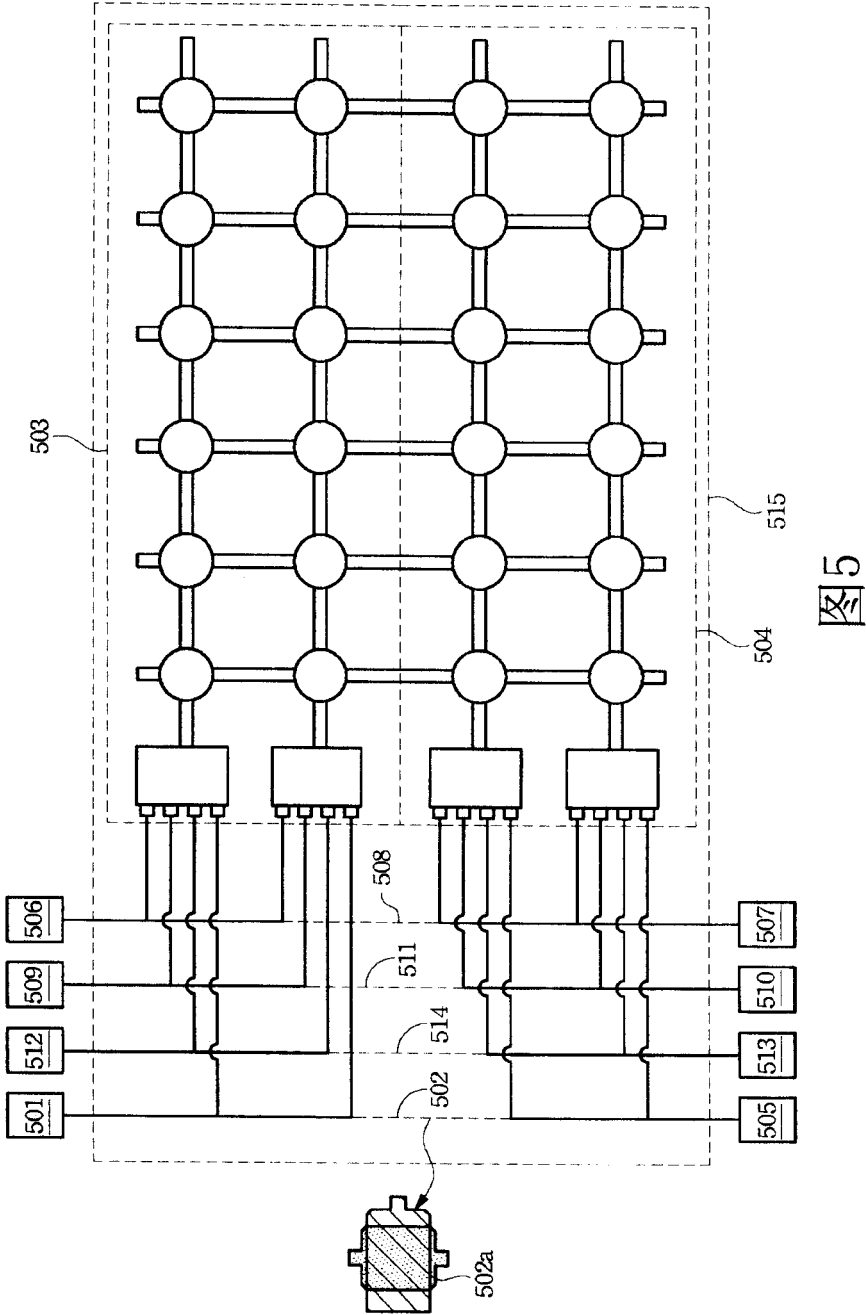


图4



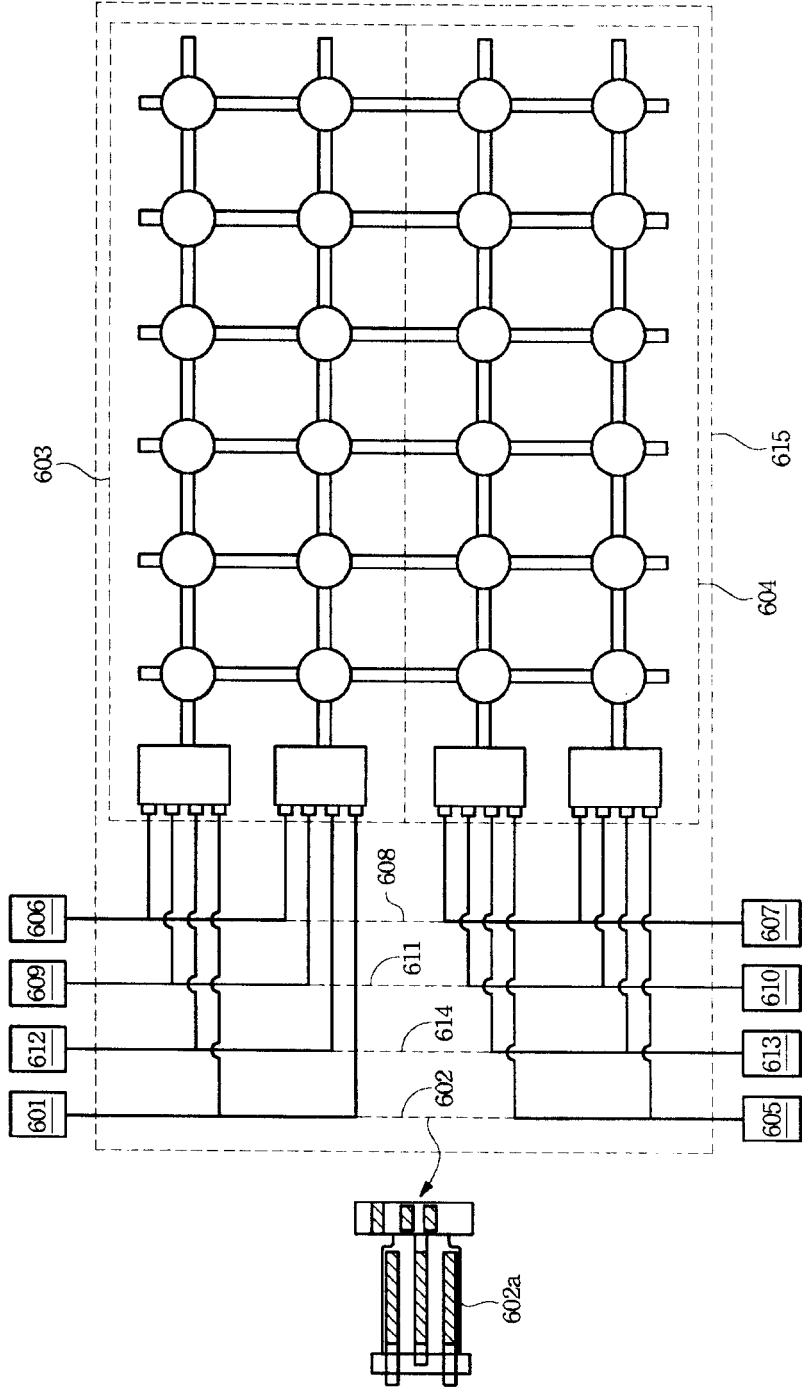


图6

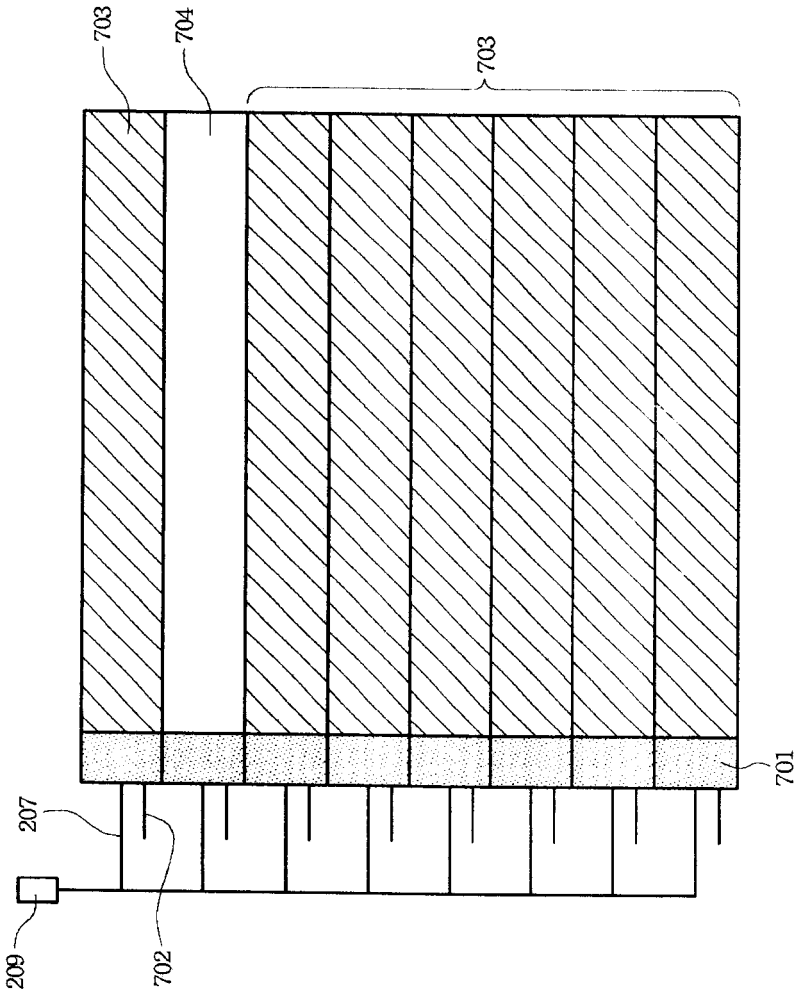


图7

专利名称(译)	液晶显示器面板的测试方法		
公开(公告)号	CN1996445A	公开(公告)日	2007-07-11
申请号	CN200710001273.8	申请日	2007-01-11
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	俞善仁 陈静茹		
发明人	俞善仁 陈静茹		
IPC分类号	G09G3/00 G09G3/36 G01R31/00 G01R31/28 G02F1/13		
代理人(译)	徐金国		
其他公开文献	CN100460934C		
外部链接	Espacenet SIPO		

摘要(译)

一种测试液晶显示器面板的方法，其中液晶显示器面板将栅极驱动电路与栅线整合于其上，此方法至少包含同时输入正相时序信号、反相时序信号以及下拉信号至所选定区域的栅极驱动器的正相时序输入端、反相时序输入端以及下拉信号输入端。同时输入起始信号至栅极驱动器的起始信号输入端，以同时启动该选定区域的栅线，且同时开启该选定区域的薄膜晶体管。以及同时由所有数据线送入一测试信号。本发明所公开的测试液晶显示器面板的方法也可使用分区测试的方式进行测试。其中此方法将面板分割为多个区域并分别于不同区域进行测试。

