



[12] 发明专利申请公开说明书

[21] 申请号 01803273.7

[43] 公开日 2003 年 1 月 29 日

[11] 公开号 CN 1394293A

[22] 申请日 2001.8.23 [21] 申请号 01803273.7

[30] 优先权

[32]2000.8.24 [33]JP [31]254335/2000

[86] 国际申请 PCT/JP01/07204 2001.8.23

[87] 国际公布 WO02/17007 日 2002.2.28

[85] 进入国家阶段日期 2002.6.24

[71] 申请人 索尼公司

地址 日本东京都

[72] 发明人 猪野益充

[74] 专利代理机构 中国专利代理(香港)有限公司

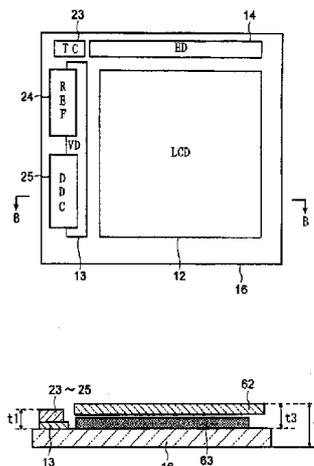
代理人 刘宗杰 王忠忠

权利要求书 4 页 说明书 13 页 附图 13 页

[54] 发明名称 液晶显示装置及使用它的电子装置

[57] 摘要

本发明的课题是,提供一种能实现薄型化、小面积化、窄边框化的液晶显示装置及使用它的电子装置。为此,本发明的液晶显示装置具有:第一基板(16);在第一基板(16)上形成的有配置成行列状的像素的像素部(12);与第一基板(16)相向配置的第二基板(62);被保持在第一基板(16)与第二基板(62)之间的液晶组成物(63);以及在第一基板(16)上形成的对像素部(12)写入像素信号的外围电路,外围电路中至少一部分外围电路(13)在第一基板(16)上用薄膜晶体管形成,外围电路中其余部分的外围电路(23、24、25)用半导体芯片形成,半导体芯片配置在第一基板(16)上,以便半导体芯片的至少一部分与用薄膜晶体管形成的外围电路的区域重叠。



1. 一种液晶显示装置，其特征在于：

具有第一基板（16）；

在上述第一基板（16）上形成的有配置成行列状的像素的像素部
5 （12）；

与上述第一基板（16）相向配置的第二基板（62）；

被保持在上述第一基板（16）与上述第二基板（62）之间的液晶
组成物（63）；以及

在上述第一基板（16）上形成的对上述像素部（12）写入像素信
10 号的外围电路，

上述外围电路中至少一部分外围电路（13）在上述第一基板（16）
上用薄膜晶体管形成，

上述外围电路中其余部分的外围电路（23、24、25）用半导体芯
片形成，

15 上述半导体芯片配置在上述第一基板（16）上，以便上述半导体
芯片的至少一部分与用上述薄膜晶体管形成的上述外围电路的区域重
叠。

2. 如权利要求1所述的液晶显示装置，其特征在于：

用上述薄膜晶体管形成的上述外围电路具有：

20 以行为单元依次选择上述像素部的各像素的垂直驱动器（13）；

以及

将像素信号写入以行为单元被上述垂直驱动器选择的各像素中的
水平驱动器（14）。

3. 如权利要求1所述的液晶显示装置，其特征在于：

25 用上述薄膜晶体管形成的上述外围电路有以行为单元依次选择上
述像素部的各像素的垂直驱动器（13），

用上述半导体芯片形成的上述外围电路有将像素信号写入以行为
单元被上述垂直驱动器选择的各像素中的水平驱动器（74）。

4. 如权利要求2或3所述的液晶显示装置，其特征在于：

30 用上述半导体芯片形成的上述外围电路有时序控制器（23），用
来控制由上述垂直驱动器（13）进行的上述像素的选择、以及由上述
水平驱动器进行的像素信号往上述像素中的写入。

5. 如权利要求 2 至 4 中的任意一项所述的液晶显示装置，其特征在于：

用上述半导体芯片形成的上述外围电路有将基准电压输出给上述水平驱动器的基准电压发生部（24）。

5 6. 如权利要求 2 至 5 中的任意一项所述的液晶显示装置，其特征在于：

用上述半导体芯片形成的上述外围电路有 DC-DC 变换器（25），用来发生两种以上比输入电压高的电压，将电源至少供给上述垂直驱动器及上述水平驱动器。

10 7. 如权利要求 1 至 6 中的任意一项所述的液晶显示装置，其特征在于：

上述半导体芯片安装在上述第一基板上，以便上述半导体芯片的至少一部分与采用 COG 法用上述薄膜晶体管形成的上述外围电路的区域重叠。

15 8. 如权利要求 7 所述的液晶显示装置，其特征在于：

在用上述薄膜晶体管形成的上述外围电路的周边部分上，采用上述 COG 法形成连接上述半导体芯片用的连接部。

9. 如权利要求 1 至 8 中的任意一项所述的液晶显示装置，其特征在于：

20 作为上述外围电路，用上述薄膜晶体管形成进行低速驱动的一部分外围电路，用上述半导体芯片形成其速度比上述一部分外围电路为高的进行高速驱动的外围电路。

10. 如权利要求 1 至 9 中的任意一项所述的液晶显示装置，其特征在于：

25 上述半导体芯片的厚度比上述第一基板上的上述液晶组成物及上述第二基板的厚度的合计厚度小。

11. 一种电子装置，它具有进行所希望的显示的显示部；操作部；以及根据由上述操作部的操作内容，在上述显示部上显示所希望的显示的信号处理部，其特征在于：

30 上述显示部具有：

第一基板（16）；

在上述第一基板（16）上形成的有配置成行列状的像素的像素部

(12)；

与上述第一基板(16)相向配置的第二基板(62)；

被保持在上述第一基板(16)和上述第二基板(62)之间的液晶组成物(63)；以及

5 在上述第一基板(16)上形成的对上述像素部(12)写入像素信号的外围电路，

上述外围电路中至少一部分外围电路(13)在上述第一基板(16)上用薄膜晶体管形成，

10 上述外围电路中其余部分的外围电路(23、24、25)用半导体芯片形成，

上述半导体芯片配置在上述第一基板(16)上，以便上述半导体芯片的至少一部分与用上述薄膜晶体管形成的上述外围电路的区域重叠。

12. 如权利要求11所述的电子装置，其特征在于：

15 用上述薄膜晶体管形成的上述外围电路具有：

以行为单元依次选择上述像素部的各像素的垂直驱动器(13)；

以及

将像素信号写入以行为单元被上述垂直驱动器选择的各像素中的水平驱动器(14)。

20 13. 如权利要求11所述的电子装置，其特征在于：

用上述薄膜晶体管形成的上述外围电路有以行为单元依次选择上述像素部的各像素的垂直驱动器(13)，

用上述半导体芯片形成的上述外围电路有将像素信号写入以行为单元被上述垂直驱动器选择的各像素中的水平驱动器(74)。

25 14. 如权利要求12或13所述的电子装置，其特征在于：

用上述半导体芯片形成的上述外围电路有时序控制器(23)，用来控制由上述垂直驱动器(13)进行的上述像素的选择、以及由上述水平驱动器进行的像素信号往上述像素中的写入。

30 15. 如权利要求12至14中的任意一项所述的电子装置，其特征在于：

用上述半导体芯片形成的上述外围电路有将基准电压输出给上述水平驱动器的基准电压发生部(24)。

16. 如权利要求 12 至 15 中的任意一项所述的电子装置，其特征在于：
5

用上述半导体芯片形成的上述外围电路有 DC-DC 变换器（25），用来发生两种以上比输入电压高的电压，将电源至少供给上述垂直驱动器及上述水平驱动器。

17. 如权利要求 11 至 16 中的任意一项所述的电子装置，其特征在于：

10 上述半导体芯片安装在上述第一基板上，以便上述半导体芯片的至少一部分与采用 COG 法用上述薄膜晶体管形成的上述外围电路的区域重叠。

18. 如权利要求 17 所述的电子装置，其特征在于：

在用上述半导体芯片形成的上述外围电路的周边部分上，采用上述 COG 法形成连接上述半导体芯片用的连接部。

15 19. 如权利要求 11 至 18 中的任意一项所述的电子装置，其特征在于：

作为上述外围电路，用上述薄膜晶体管形成进行低速驱动的一部分外围电路，用上述半导体芯片形成其速度比上述一部分外围电路为高的进行高速驱动的外围电路。

20 20. 如权利要求 11 至 19 中的任意一项所述的电子装置，其特征在于：

上述半导体芯片的厚度比上述第一基板上的上述液晶组成物及上述第二基板的厚度的合计厚度小。

液晶显示装置及使用它的电子装置

技术领域

- 5 本发明涉及液晶显示装置及使用它的电子装置，特别是涉及要求厚度薄、面积小、边缘窄的能携带的电子装置中使用的液晶显示装置、以及将它作为显示部用的电子装置。

背景技术

- 10 作为电视接收机、计算机或便携式终端等的显示装置，近年来多半采用薄型、低功耗的平板显示器。

作为该平板显示器，已知一种有源矩阵型显示装置，它是在玻璃基板等透明绝缘基板（面板）上将许多使用例如 TFT（Thin Film Transistor；薄膜晶体管）作为开关元件的像素排列成行列状，与液晶等具有电光效应的物质组合起来构成的。

- 15 作为该有源矩阵型显示装置，在特开平 4-242724 号公报中提供了如下构成的液晶显示装置：为了驱动像素部，利用与连接像素的有源元件相同的互补型的 TFT 构成在基板上形成的外围电路的一部分，用半导体芯片构成其余的外围电路。

- 20 图 1A 中示出了以上述的特开平 4-242724 号公报等为代表的现有的液晶显示装置的简略结构图，图 1B 中示出了图 1A 中的 A-A 线的剖面图。

- 25 在图 1A 及 B 所示的液晶显示装置中，将液晶层 63 保持在其上由 TFT 形成了例如水平驱动器（HD）14、垂直驱动器（VD）13 等一部分外围电路的透明绝缘基板 16 和与其相向配置的透明绝缘基板（对置基板）62 之间，在这样构成的液晶显示装置中，采用如下结构：将用半导体芯片构成的例如时序控制器（TC）23、基准电压发生电路（REF）24、以及 DC-DC 变换器（DDC）25 等其余的外围电路、即 IC 芯片 23~25 安装在透明绝缘基板 16 上与形成了外围电路 13、14 的面相反一侧的面上，用柔性电缆 8 进行与外围电路 13、14 之间的导电性的连接。

- 30 或者，如图 2 所示，采用如下结构：将其余的用半导体芯片构成的例如时序控制器（TC）23、基准电压发生电路（REF）24、以及 DC-DC 变换器（DDC）25 等外围电路、即 IC 芯片 23~25 安装在由 TFT

形成了例如水平驱动器 (HD) 14、垂直驱动器 (VD) 13 等一部分外围电路的透明绝缘基板 16 的同一面上, 进行与外围电路 13、14 之间的导电性的连接。

可是, 在图 1A 及 B 所示的液晶显示装置中, 如图 1B 所示, 液晶显示装置的总体厚度 t_b 至少增加了 IC 芯片 23~25 及柔性电缆 8 的厚度 t_a 大小、例如 1mm 左右。

因此, 将该液晶显示装置作为显示部用的装置的厚度变厚。特别是在便携式终端、例如移动电话机中, 装置本体的薄型化正取得进展, 如果该移动电话机的作为显示部用的液晶显示装置的厚度 t_b 厚, 则妨碍移动电话机本体的薄型化。

另外, 在图 2 所示的液晶显示装置中, 由 TFT 形成的一部分外围电路 13、14 和其余的 IC 芯片 23~25 的合计面积成为周边部 (边框) 的面积, 有损于紧凑化, 这是不利的。另外, 在液晶显示装置中占有的有效显示面积 (液晶显示部) 的比例变小, 这也是不利的。

15 发明的公开

本发明的目的在于提供一种能实现液晶显示装置的薄型化、小面积化、边框狭窄化的液晶显示装置。

本发明的另一目的在于; 通过安装这样的液晶显示装置, 提供一种作为总体能实现薄型化、小面积化、边框狭窄化的电子装置。

20 为了达到上述目的, 本发明的液晶显示装置具有: 第一基板; 在上述第一基板上形成的有配置成行列状的像素的像素部; 与上述第一基板相向配置的第二基板; 被保持在上述第一基板与上述第二基板之间的液晶组成物; 以及在上述第一基板上形成的与上述像素部相向、写入像素信号的外围电路, 上述外围电路中至少一部分外围电路在上述第一基板上用薄膜晶体管形成, 上述外围电路中其余部分的外围电路用半导体芯片形成, 上述半导体芯片配置在上述第一基板上, 以便上述半导体芯片的至少一部分与用上述薄膜晶体管形成的上述外围电路的区域重叠。

30 另外, 为了达到上述的目的, 本发明的电子装置是这样一种电子装置, 它具有进行所希望的显示的显示部; 操作部; 以及根据由上述操作部的操作内容, 在上述显示部上显示所希望的显示的信号处理部, 上述显示部有: 第一基板; 在上述第一基板上形成的有配置成行

列状的像素的像素部；与上述第一基板相向配置的第二基板；被保持在上述第一基板与上述第二基板之间的液晶组成物；以及在上述第一基板上形成的对上述像素部写入像素信号的外围电路，上述外围电路中至少一部分外围电路在上述第一基板上用薄膜晶体管形成，上述外
5 围电路中其余部分的外围电路用半导体芯片形成，上述半导体芯片配置在上述第一基板上，以便上述半导体芯片的至少一部分与用上述薄膜晶体管形成的上述外围电路的区域重叠。

附图的简单说明

图 1A 是表示现有例 1 的液晶显示装置的简略结构图，图 1B 是表
10 示图 1A 中的 A-A 线的剖面图。

图 2 是表示现有例 2 的液晶显示装置的简略结构图。

图 3A 是第一实施形态的液晶显示装置的各电路部的简略配置图，
图 3B 是图 3A 中的 B-B 线的剖面图。

图 4 是表示构成第一实施形态的液晶显示装置各电路部的电气
15 连接关系的简略结构图。

图 5A 是表示呈底栅结构的多晶硅 TFT 的剖面图，图 5B 是表示呈
顶栅结构的多晶硅 TFT 的剖面图。

图 6 是表示模拟点依序驱动方式的有源矩阵型液晶显示装置中的
垂直驱动器的结构之一例的框图。

20 图 7 是表示模拟点依序驱动方式的有源矩阵型液晶显示装置中的
水平驱动器的结构之一例的框图。

图 8A 是说明用硅 IC 形成的控制部和用多晶硅 TFT 形成的垂直驱
动器的连接方法用的图，图 8B 是连接部分的剖面图。

图 9 是第二实施形态的液晶显示装置各电路部的简略配置图。

25 图 10 是表示图 9 所示的液晶显示装置各电路部的电气连接关系
的简略结构图。

图 11 是表示第二实施形态的时分驱动方式的有源矩阵型液晶显示
装置中的水平驱动器的结构之一例的框图。

图 12 是表示时分开关部的结构之一例的电路图。

30 图 13 是表示作为应用本发明的电子装置，例如呈 PDA 结构的简略
斜视图。

实施发明用的优选形态

参照附图说明本发明的优选实施形态。

第一实施形态

本实施形态是将本发明应用于模拟点依序驱动方式的有源矩阵型液晶显示装置的实施形态。

5 图 3A 是本实施形态的液晶显示装置的各电路部的简略配置图，图 3B 是图 3A 中的 B-B 线的剖面图。

另外，图 4 是表示构成本实施形态的液晶显示装置的各电路部的电气连接关系的简略结构图。

10 如图 3A 及图 4 所示，在本实施形态的有源矩阵型液晶显示装置中，将以下各部分安装在透明绝缘基板 16 上：由多个像素 11 排列成行列状而构成的液晶显示部 12、以行为单元依次选择液晶显示部 12 的各像素 11 的垂直驱动器 (VD) 13、将像素信号写入以行为单元被选择的各像素 11 中的水平驱动器 (HD) 14、以及控制该垂直及水平驱动器 13、14 的控制部 15。

15 在透明绝缘基板 16 上，在液晶显示部 12 中形成为如下结构：m 行的栅极线（垂直选择线）17-1~17-m、以及 n 列的信号线（源极线）18-1~18-n 被配置成矩阵状，同时液晶层 63 被保持在以规定的间隔相向配置的另一透明绝缘基板 62 与透明绝缘基板 16 之间。而且，像素 11 被配置在栅极线 17-1~17-m 与信号线 18-1~18-n 的
20 各交叉部分上。

各个像素 11 由以下部分构成：栅极连接在栅极线 17-1~17-m 上、源极连接在信号线 18-1~18-n 上的作为开关元件的多晶硅 TFT (Thin Film Transistor; 薄膜晶体管) 19；像素电极连接在该 TFT19 的漏极上的液晶盒（液晶静态电容）20；以及一个电极连接在
25 TFT19 的漏极上的辅助静态电容 21。

在上述的像素结构中，液晶盒 20 的对置电极与辅助静态电容 21 的另一电极一起连接在公用线 22 上。

规定的直流电压作为公用电压 VCOM 被供给公用线 22。

30 作为液晶显示部 12 的开关元件的晶体管、垂直驱动器 (VD) 13、以及水平驱动器 (HD) 14 等的驱动部由作为晶体管用的多晶硅 TFT 构成，在该多晶硅 TFT 中有栅极被配置在栅绝缘膜下面的呈底栅结构、以及栅极被配置在栅绝缘膜上面的呈顶栅结构。

图 5A 中示出了呈底栅结构的多晶硅 TFT 的剖面图，图 5B 中示出了呈顶栅结构的多晶硅 TFT 的剖面图。

在图 5A 所示的呈底栅结构的 TFT 中，在透明绝缘基板（玻璃基板）16 上形成栅极 42，在该栅极 42 上通过栅绝缘膜 43 形成多晶硅层 44，
5 另外，覆盖着该多晶硅层 44 形成层间绝缘膜 45。

另外，在栅极 42 的侧面的栅绝缘膜 43 上形成由 n^+ 扩散层构成的源区 46 及漏区 47，由铝布线构成的源极 48 及漏极 49 分别连接在该源·漏区 46、47 上。

在图 5B 所示的呈顶栅结构的 TFT 中，在透明绝缘基板（玻璃基板）
10 16 上形成多晶硅层 52，在该多晶硅层 52 上通过栅绝缘膜 53 形成栅极 54，再覆盖着栅极 54 形成层间绝缘膜 55。

另外，在多晶硅层 52 的侧面的透明绝缘基板 16 上形成由 n^+ 扩散层构成的源区 56 及漏区 57，由铝布线构成的源极 58 及漏极 59 分别连接在该源·漏区 56、57 上。

15 在控制部 15 中，例如电源电压从图中未示出的外部电源部、数字图像数据 data 从图中未示出的外部的 CPU、时钟 CLK 从图中未示出的外部时钟发生器分别通过图中未示出的 TCP（Tape Carrier Package，条带载体封装）被输入时序控制器（TC）23。

20 时序控制器 23 一边进行时序控制，一边将垂直启动脉冲 VST、垂直时钟 VCK 等时钟信号及各种控制信号供给垂直驱动器（VD）13，将水平启动脉冲 HST、水平时钟 HCK 等时钟信号、各种控制信号及数字图像数据 data 供给水平驱动器（HD）14。

25 基准电压发生电路（REF）24 发生电压值互不相同的多个基准电压，将这些多个基准电压作为其基准电压供给水平驱动器（HD）14 的后述基准电压选择型 D/A 变换器 37。

DC-DC 变换器（DDC）25 将低电压的直流电压（低电压）变换成两种以上的高直流电压（高电压），供给垂直驱动器（VD）13、水平驱动器（HD）14、基准电压发生电路（REF）24 等各电路部。

30 在本实施形态中，用单晶硅芯片形成（IC 化）例如上述的控制部 15 的时序控制器 23、基准电压发生电路 24 及 DC-DC 变换器 25，作为高速驱动力的电路部分或特性离散小的电路部分。

而且，如图 3B 所示，该硅 IC23~25 例如采用 COG（Chip on

Glass, 芯片键合在玻璃上)法安装在垂直驱动器(VD)13上。

能用100MHz驱动由该多晶硅形成的硅IC23~25。

另一方面,作为在低速驱动时特性离散大的电路部分,例如垂直驱动器(VD)13及水平驱动器(HD)14,则如上所述用多晶硅TFT形成。

例如,如图6所示,垂直驱动器(VD)13有移位寄存器31、电平移位器32及栅极缓冲器33。

移位寄存器31一旦输入垂直启动脉冲VST,便使该垂直启动脉冲VST与垂直时钟VCK同步,通过依次传输而从各传输级作为移位脉冲依次输出。

电平移位器32将从移位寄存器31的各传输级输出的移位脉冲升压后供给栅极缓冲器33。

栅极缓冲器33将被电平移位器32升压后的移位脉冲作为垂直扫描脉冲,依次加在液晶显示部12的栅极线17-1~17-m上,通过以行为单元选择驱动液晶显示部12的各像素11,进行垂直扫描。

例如,如图7所示,水平驱动器(HD)14有移位寄存器34、电平移位器35、数据门锁电路36、D/A变换器37及缓冲器38。

移位寄存器34一旦输入水平启动脉冲HST,便通过使该水平启动脉冲HST与水平时钟HCK同步地依次传输,作为移位脉冲从各传输级依次输出,进行水平扫描。

电平移位器35将从移位寄存器34的各传输级输出的移位脉冲升压后,供给数据门锁电路36。

数据门锁电路36响应于通过电平移位器35从移位寄存器34供给的移位脉冲,依次门锁被输入的规定位的数字图像数据data。

D/A变换器37例如取基准电压选择型的结构,将数据门锁电路36中门锁的数字图像数据变换成模拟图像信号,通过缓冲器38供给液晶显示部12的信号线18-1~18-n。

图8A中示出了用硅IC23~25形成的控制部15和用多晶硅TFT形成的垂直驱动器(VD)13的连接方法的说明图。另外,图8B中示出了连接部分的剖面图。

如图8A所示,在垂直驱动器(VD)13上形成驱动电路区域13a,以便能配置硅IC23~25,该驱动电路区域13a被连接在多个焊接区13b

上。

另一方面，如图 8A 所示，硅 IC23~25 一侧也在硅基板 250 上形成控制电路区域 251，该控制电路区域 251 通过图中未示出的多个焊接区，导电性地连接在凸点 252 上。另外，在图 8A 中，在图纸的背面形成控制电路区域 251 及凸点 252。

而且，如图 8B 所示，使该垂直驱动器 (VD) 13 的驱动电路区域 13a 和硅 IC23~25 一侧的控制电路区域 251 相向，通过导电颗粒材料 66 将硅 IC23~25 一侧的凸点 252 安装在垂直驱动器 (VD) 13 一侧的焊接区 13b 上，完成控制电路和驱动电路的导电性连接。

另外，焊接区 13b 被连接在透明绝缘基板 16 上设置的图中未示出的铝布线上，利用该铝布线，完成图 4 所示的 IC 芯片 23~25 之间的导电性连接、以及 IC 芯片 23~25 和水平·垂直驱动器 13、14 的导电性连接。

另外，在图 8B 中示出了由互补型的 TFT 构成驱动电路区域 13a 的例子。因此，例如用铝布线 60 导电性地连接一个 TFT 的由 n^+ 扩散层构成的漏区 47 和另一 TFT 的由 p^+ 扩散层构成的源区 (漏区) 46a。另外，覆盖着该互补型的 TFT 形成钝化膜 61。

现说明如上构成的液晶显示装置的工作情况。

例如，图像数据 data 从外部的 CPU 输入到时序控制器 23 中，图像数据 data 被供给水平驱动器 (HD) 14 的数据门锁电路 36。

另外，在基准电压发生电路 24 中，发生水平驱动器 (HD) 14 的 D/A 变换器 37 中使用的多个基准电压，供给 D/A 变换器 37 的图中未示出的基准电压线。

然后，水平时钟 HCK 及水平启动脉冲 HST 被输入水平驱动器 (HD) 14 的移位寄存器 34 中。

在移位寄存器 34 中，一旦输入水平启动脉冲 HST，该水平启动脉冲 HST 便与水平时钟 HCK 同步地被依次传输，作为移位脉冲从各传输级依次输出给电平移位器 35。

在电平移位器 35 中，从移位寄存器的各传输级输出的移位脉冲升压后被供给数据门锁电路 36。

在数据门锁电路 36 中，响应于通过电平移位器 35 从移位寄存器 34 供给的移位脉冲，依次门锁从时序控制器 23 输入的规定位的数字图

像数据 data。

数据门锁电路 36 中门锁的图像数据被供给基准电压选择型的 D/A 变换器 37。

5 在 D/A 变换器 37 中，选择对应的基准电压，数字图像数据被转换成模拟图像信号，通过缓冲器 38，作为模拟信号被供给液晶显示部 12 的信号线 18-1~18-n。

另外，在垂直驱动器 (VD) 13 中，垂直启动脉冲 VST 一旦被输入移位寄存器 31 中，该垂直启动脉冲 VST 便与垂直时钟 VCK 同步地被依次传输，作为移位脉冲从各传输级依次输出给电平移位器 32。

10 其次，在电平移位器 32 中，从移位寄存器 31 的各传输级输出的移位脉冲升压后被供给栅极缓冲器 33。

然后，在栅极缓冲器 33 中，被电平移位器 32 升压后的移位脉冲作为垂直扫描脉冲，依次加在栅极线 17-1~17-m 上，以行为单元选择驱动液晶显示部 12 的各像素 11。

15 因此，图像数据被并行写入 n 个像素中。

如果采用本实施形态的液晶显示装置，则作为低速驱动时特性离散大的电路部分，例如垂直驱动器 (VD) 13 及水平驱动器 (HD) 14 用多晶硅 TFT 形成，另一方面，作为高速驱动的电路部分、或特性离散小的电路部分，例如控制部 15 的时序控制器 23、基准电压发生电路 20 24、以及 DC-DC 变换器 25 则用单晶硅进行 IC 化，通过采用例如 COG 法将该 IC 化了的各电路部分安装在垂直驱动器 (VD) 13 等的驱动电路部分上，能谋求减少液晶显示装置的边框部分。

25 另外，如图 3B 所示，由于通过使垂直驱动器 (VD) 13 和 IC 芯片 23~25 一致的厚度 t1 在使相向侧的透明绝缘基板 62 及液晶层 63 一致的厚度 t3 以下，使得液晶显示装置的总体厚度 t2 与 IC 芯片 23~25 的厚度无关，所以能谋求液晶显示装置的薄型化。

即，透明绝缘基板 16、透明绝缘基板 62 及液晶层 63 的总计厚度 t2 成为液晶显示装置本身的厚度。

30 另外，由于通过使外围电路 IC 化，将该 IC 芯片安装在透明绝缘基板 16 上，能减少透明绝缘基板 16 上的与外部电路进行导电性连接的部位，所以能提高液晶显示装置对机械振动等的可靠性，同时能抑制制造工序中的导电性接触不良的发生。

另外，在将 IC 芯片 23~25 安装在透明绝缘基板 16 上的情况下，关于 IC 芯片本身，由于在进行 IC 制作时在硅 IC 上形成保护层，所以在可靠性方面没有问题。

第二实施形态

5 本实施形态是将本发明应用于时分驱动方式（选择方式）的有源矩阵型液晶显示装置的实施形态。

图 9 是应用了本发明的时分驱动方式的有源矩阵型液晶显示装置各电路部的简略配置图。

10 图 10 是表示图 9 所示的液晶显示装置各电路部的电气连接关系的简略结构图。

在图 9 及图 10 中，本实施形态的液晶显示装置是将多个像素 11 排列成行列状而构成的液晶显示部 12、以行为单元依次选择液晶显示部 12 的各像素 11 的垂直驱动器（VD）13、将像素信号写入以行为单元被选择的各像素 11 中的水平驱动器（HD）74、时分驱动用的时分开关部（SW）75、以及控制该垂直及水平驱动器 13、74 和时分开关部（SW）75 的控制部 15 安装在透明绝缘基板 16 上构成的。

20 各个像素 11 由以下部分构成：栅极连接在栅极线 17-1~17-m 上、源极连接在信号线 18-1~18-n 上的多晶硅 TFT 19；像素电极连接在该 TFT19 的漏极上的液晶盒 20；以及一个电极连接在 TFT19 的漏极上的辅助静态电容 21。

在上述构成的各个像素 11 中，液晶盒 20 的对置电极与辅助静态电容 21 的另一电极一起连接在公用线 22 上。规定的直流电压作为公用电压 VCOM 被供给公用线 22。

25 控制垂直驱动器（VD）13、水平驱动器（HD）74 及时分开关部（SW）75 的控制部 15 有时序控制器（TC）23、基准电压发生电路（REF）24、DC-DC 变换器（DDC）25 等。

例如，电源电压 VDD 从图中未示出的外部电源部、数字图像数据 data 从图中未示出的外部的 CPU、时钟 CLK 从图中未示出的外部时钟发生器分别通过图中未示出的 TCP 被输入时序控制器 23 中。

30 时序控制器 23 一边进行时序控制，一边将垂直启动脉冲 VST、垂直时钟 VCK 等时钟信号及各种控制信号供给垂直驱动器（VD），将水平启动脉冲 HST、水平时钟 HCK 等时钟信号、各种控制信号及数字图像

数据 data 供给水平驱动器 (HD) 74, 将栅极选择信号 S1 ~ S3、XS1 ~ XS3 供给时分开关部 (SW) 75。

5 基准电压发生电路 24 发生电压值互不相同的多个基准电压, 将这些多个基准电压作为其基准电压供给水平驱动器 (HD) 74 的后述基准电压选择型 D/A 变换器 88。

DC - DC 变换器 25 将低电压的直流电压 (低电压) 变换成两种以上的高直流电压 (高电压), 供给垂直驱动器 (VD) 13、水平驱动器 (HD) 74、基准电压发生电路 24 等各电路部。

10 在上述构成的时分驱动方式的有源矩阵型液晶显示装置中, 由 TFT、特别是由与作为液晶显示部 12 的开关元件的晶体管 19 相同的多晶硅 TFT, 在与液晶显示部 12 相同的透明绝缘基板 16 上形成构成垂直驱动器 (VD) 13 的晶体管、构成时分开关部 (SW) 75 的各模拟开关。

另一方面, 水平驱动器 (HD) 74、控制部 15 的时序控制器 23、基准电压发生电路 24、DC - DC 变换器 25 用单晶硅进行 IC 化。

15 然后, 例如采用 COG 法将用该硅 IC 形成的水平驱动器 (HD) 74 安装在时分选择开关部 75 上, 将用硅 IC 形成的基准电压发生电路 24、以及 DC - DC 变换器 25 安装在垂直驱动器 (VD) 13 上。

这里, 与本实施形态的液晶显示的工作一起说明时分驱动法。

20 所谓时分驱动法是这样一种驱动方法: 将液晶显示部 12 的相邻的多条信号线作为一个单元 (块) 进行分割, 按照时间系列从水平驱动器 (HD) 74 的各输出端子输出给予该一个分割块内的多条信号线的信号电压, 另一方面, 将多条信号线作为一个单元设置时分开关部 (SW) 75, 由该时分开关部 (SW) 75 对从水平驱动器 (HD) 74 输出的时间系列的信号电压进行时分取样, 依次供给多条信号线。

25 为了实现该时分驱动法, 水平驱动器 (HD) 74 将多条信号线作为一个单元, 按照时间系列输出给予这些多条信号线的信号电压。

图 11 中示出了上述的水平驱动器 74 的结构例。

30 图 11 所示的水平驱动器 (HD) 74 有移位寄存器 84、取样开关组 85、电平移位器 86、数据门锁电路 87、以及 D/A 变换器 88, 在本实施形态中, 例如从移位寄存器 84 的移位方向的两侧取入 5 位的数字图像数据 data1 ~ data5 和电源电压 Vdd、Vss。

在上述构成的水平驱动器 (HD) 74 中, 移位寄存器 84 一旦输入水

平启动脉冲 HST，便通过使该水平启动脉冲 HST 与水平时钟 HCK 同步地依次传输，作为移位脉冲从各传输级依次输出，进行水平扫描。

5 取样开关组 85 中的各个取样开关响应于从移位寄存器 84 依次输出的移位脉冲（取样脉冲），对输入的数字图像数据 data1~data5 依次进行取样。

电平移位器 86 将由取样开关组 85 取样的例如 5V 的数字数据升压成液晶驱动电压的数字数据。

数据门控电路 87 是对由电平移位器 86 升压后的数字数据进行 1H 部分存储的存储器。

10 D/A 变换器 88 例如取基准电压选择型的结构，将从数据门控电路 87 输出的 1H 部分的数字图像数据变换成模拟图像信号后输出。

而且，作为水平驱动器（HD）74 使用所谓的列反转驱动方式的驱动器。

15 该水平驱动器（HD）74 为了实现列反转驱动，将电位反转的信号电压输出给奇数、偶数的各输出端子，而且每一场都使该信号电压的极性反转。这里，所谓列反转驱动方式是一种沿水平方向相邻的像素之间呈相同的极性，而且每一场都使该像素极性的状态反转的驱动方式。

20 另一方面，时分开关部（SW）75 由对从水平驱动器（HD）74 输出的时间系列的信号电压进行时分取样的模拟开关（传输开关）构成。

图 12 中示出了时分开关部（SW）75 的一个结构例。

图 12 所示的时分开关部（SW）75 是对应于水平驱动器（HD）74 的每一个输出端设置的。另外，这里，举例示出了对应于 R（红）、G（绿）、B（蓝）进行 3 时分驱动的情况。

25 该时分开关部（SW）75 由 p 沟道 MOS 晶体管及 n 沟道 MOS 晶体管并联连接而构成的 CMOS 结构的模拟开关 75-1、75-2、75-3 构成。

另外，在本实施形态中，虽然作为模拟开关 75-1、75-2、75-3 采用了 CMOS 结构的模拟开关，但也可以采用 p 沟道 MOS 晶体管或 n 沟道 MOS 晶体管构成的模拟开关。

30 在上述的时分开关部（SW）75 中，3 个模拟开关 75-1、75-2、75-3 的各个输入端连接在一起，各输出端分别连接在 3 条信号线 81-1、81-2、81-3 各自的一端上。

而且，从水平驱动器（HD）74 按照时间系列输出的信号电位被供给这些模拟开关 75-1、75-2、75-3 的各输入端。

另外，对每一个模拟开关各配置两条、共计 6 条控制线 89-1~89-6。而且，模拟开关 75-1 的两个控制输入端、即，CMOS 晶体管的各栅极连接在控制线 89-1、89-2 上，模拟开关 75-2 的两个控制输入端连接在控制线 89-3、89-4 上，模拟开关 75-3 的两个控制输入端连接在控制线 89-5、89-6 上。

依次选择 3 个模拟开关 75-1、75-2、75-3 用的栅极选择信号 S1~S3、XS1~XS3 从时序控制器（TC）23（参照图 10）被供给 6 条控制线 89-1~89-6。这里，栅极选择信号 XS1~XS3 是栅极选择信号 S1~S3 的反转信号。

栅极选择信号 S1~S3、XS1~XS3 与从水平驱动器（HD）74 输出的时间系列的信号电位同步地依次使 3 个模拟开关 75-1、75-2、75-3 导通。

因此，模拟开关 75-1、75-2、75-3 在 1H 期间内对从水平驱动器（HD）74 输出的时间系列的信号电位一边进行 3 次时分取样，一边分别供给对应的信号线 81-1、81-2、81-3。

在本实施形态的液晶显示装置中，作为低速驱动时特性离散大的电路部分，例如垂直驱动器（VD）13 及时分开关部（SW）75 用多晶硅 TFT 形成，另一方面，作为高速驱动电路部分、或特性离散小的电路部分，例如水平驱动器（HD）74、控制部 15 的时序控制器 23、基准电压发生电路 24、以及 DC-DC 变换器 25 用单晶硅进行 IC 化，通过采用例如 COG 法将该 IC 化了的各电路部分安装在垂直驱动器（VD）13 或时分开关部（SW）75 上，能获得与第一实施形态同样的效果。

25 第三实施形态

上述的第一及第二实施形态的液晶显示装置除了作为个人计算机、文字处理器等 OA 装置或电视接收机等显示器用以外，特别适合于作为进行装置本体的薄型化的移动电话机和 PDA（Personal Digital Asistants，个人数字助理）等可携带的电子装置的显示部用。

图 13 是表示安装了第一及第二实施形态的液晶显示装置的电子装置、例如 PDA 的简略结构的斜视图。

本例的 PDA 形成为这样的结构：显示部 92、扬声部 93、操作部 94 及电源部 95 等被配置在装置框体 91 的前面一侧。

另外，在图 13 所示的 PDA 中，例如能从显示部 92 上利用笔 96 等进行输入。

- 5 虽然图中未示出，但在装置框体 91 的内部安装了信号处理部，根据由操作部 94 及笔 96 等进行的操作内容或输入内容，进行所希望的信号处理，在显示部 92 上进行所希望的显示。

在这样构成的 PDA 的显示部 92 中，使用第一实施形态或第二实施形态的液晶显示装置。

- 10 这样，在 PDA 或移动电话机等电子装置中，由于将本发明的液晶显示装置作为显示部 92 用，而该液晶显示装置由于能实现薄型化及窄边框化的结构，所以具有特别有助于在实施形态中可能的便携式终端等电子装置的本体的薄型化、窄边框化的优点。

本发明不限于上述的实施形态的说明。

- 15 例如，在本实施形态中，虽然将 CPU、存储图像数据的存储器或时钟发生器设置在液晶显示部的外部，但也可以将它们中的至少一个作为控制部的一部分安装在液晶显示部上。

- 20 另外，在本实施形态中，虽然示出了采用 COG 法将 IC 化了的控制部安装在垂直驱动器上的例子，但不限于此，例如，也可以采用 TAB (Tape Automated bonding, 带式自动键合) 法等安装，另外，也可以安装在水平驱动器上。

此外，在不脱离本发明的要旨的范围内，能进行各种变更。

工业上利用的可能性

- 25 本发明能适用于液晶面板等显示装置、以及备有该液晶面板的电子装置，因此，能实现显示装置的薄型化、小面积化、窄边框化，进而能实现将其作为显示部用的电子装置的薄型化、小面积化、窄边框化。

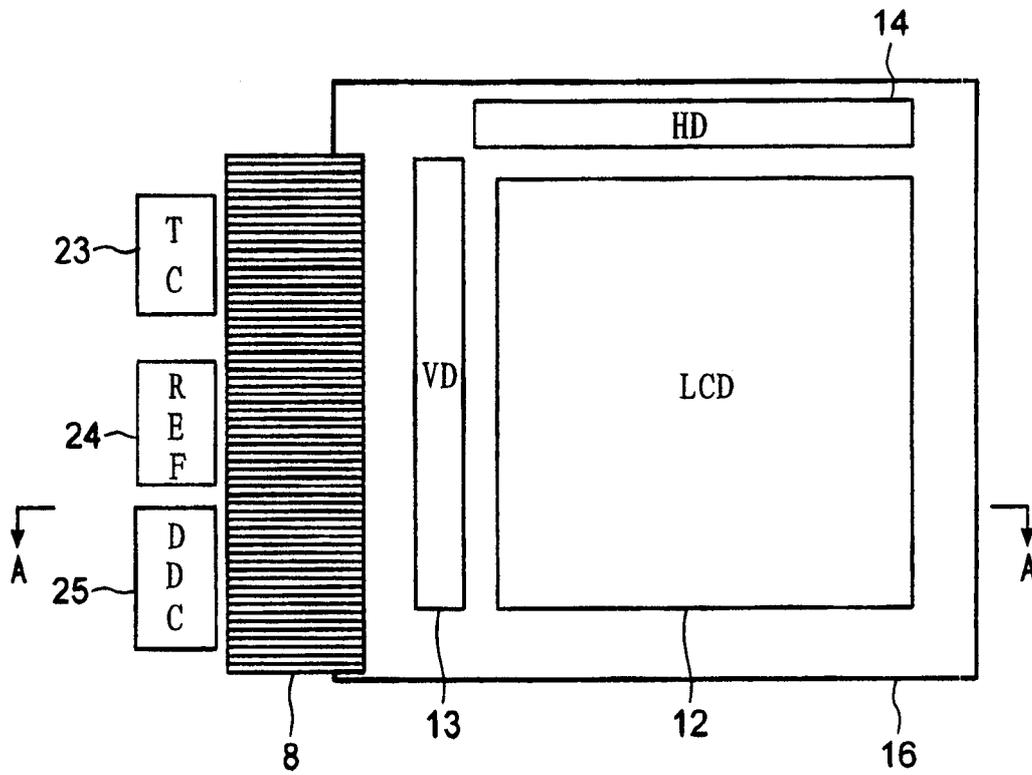


图 1A

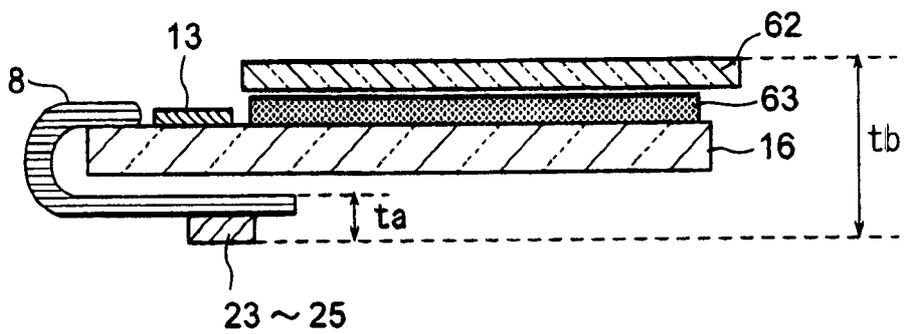


图 1B

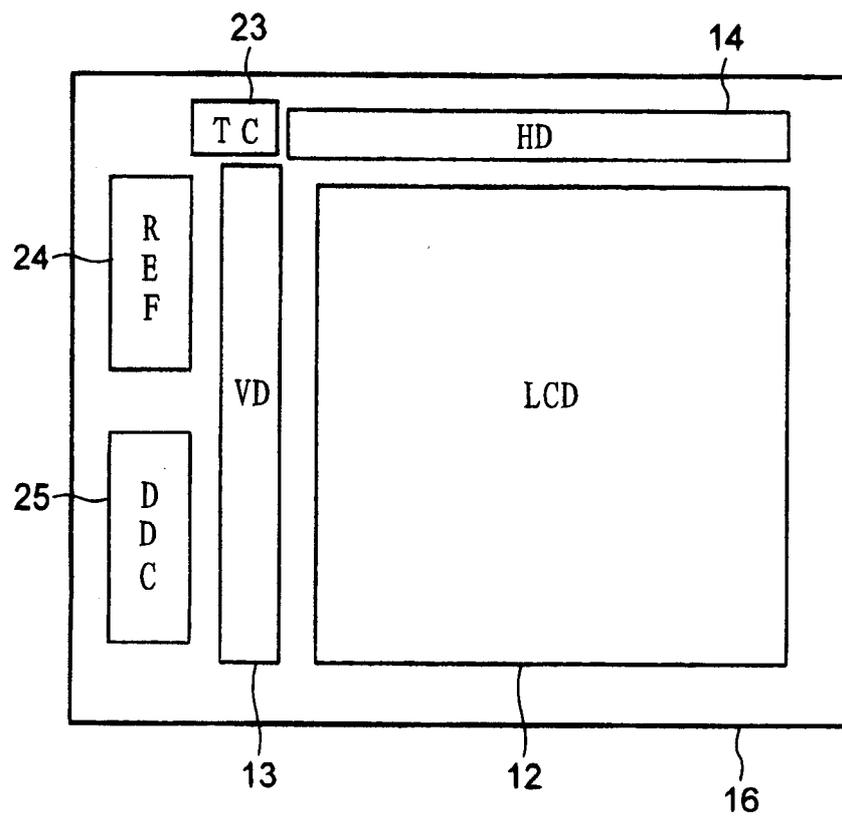


图 2

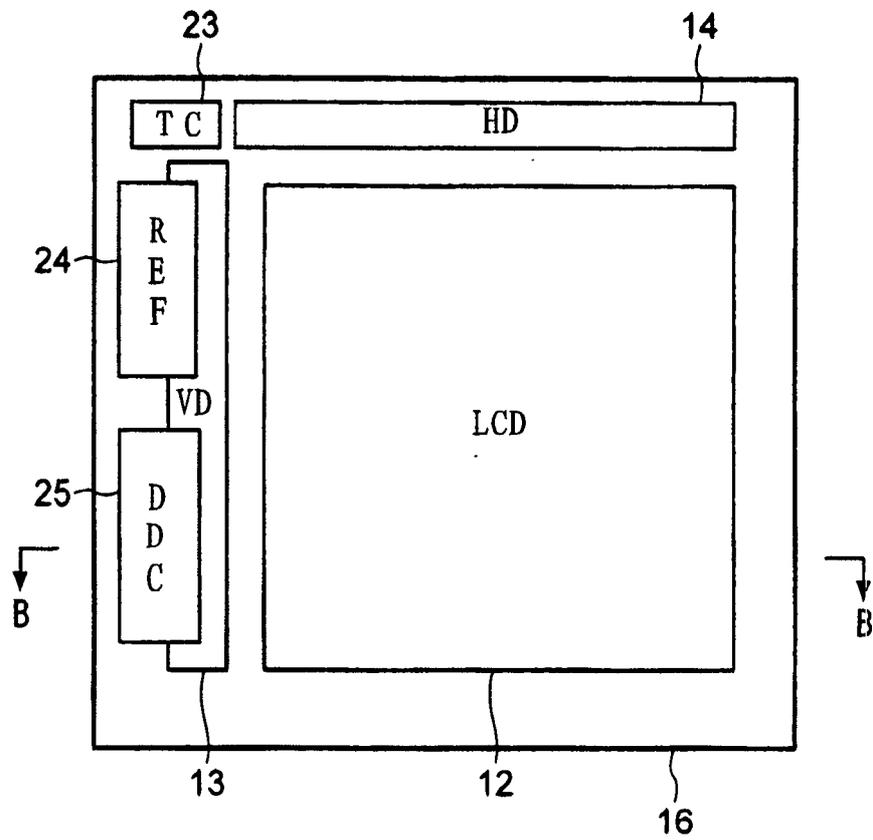


图 3A

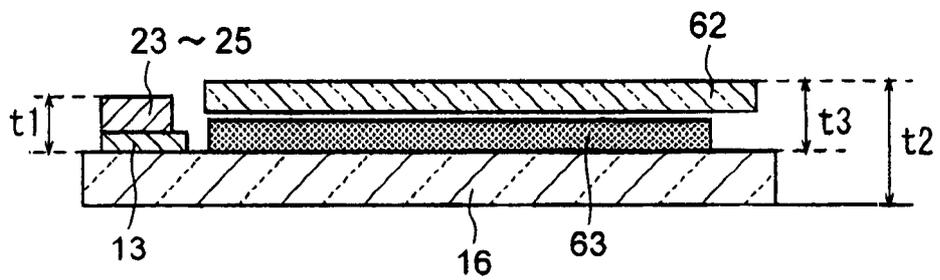


图 3B

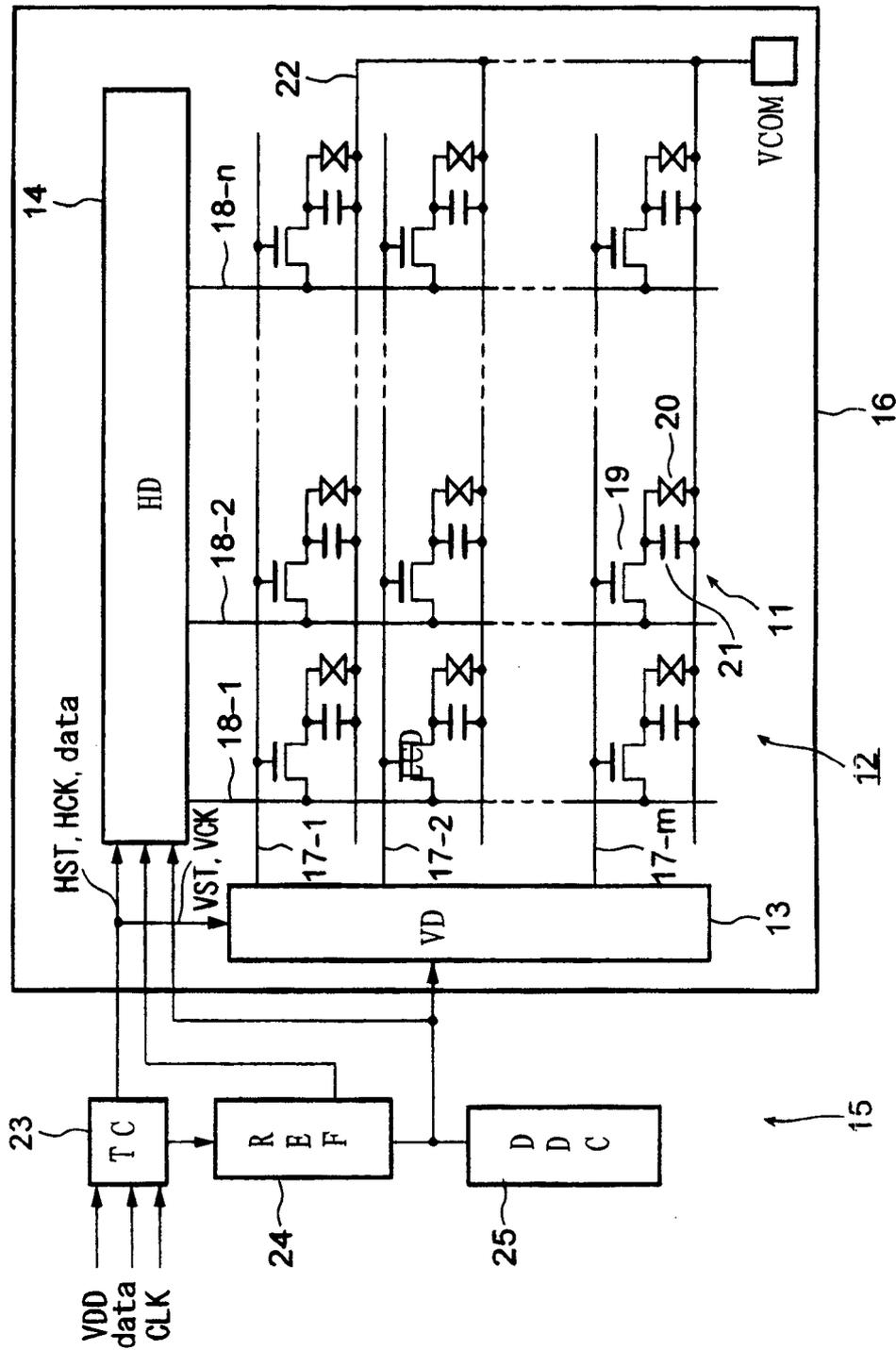


图 4

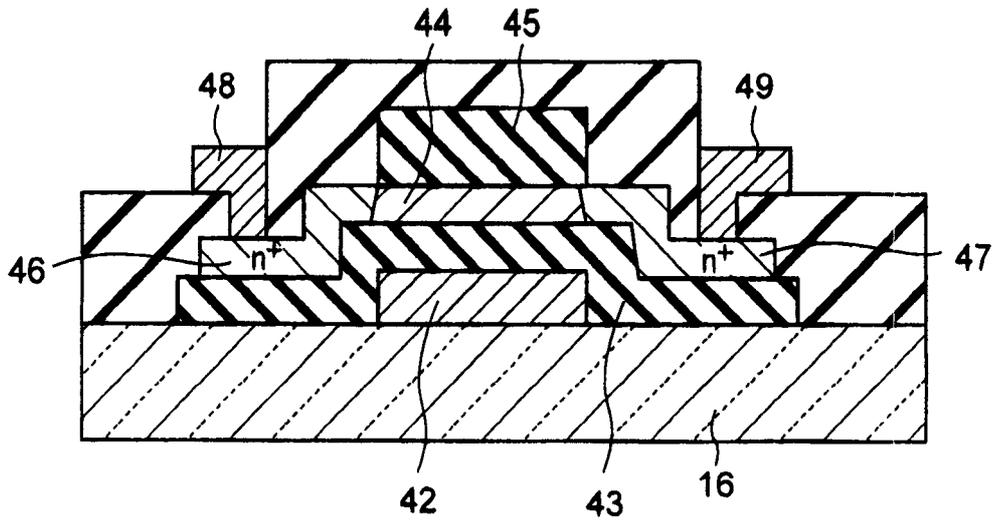


图 5A

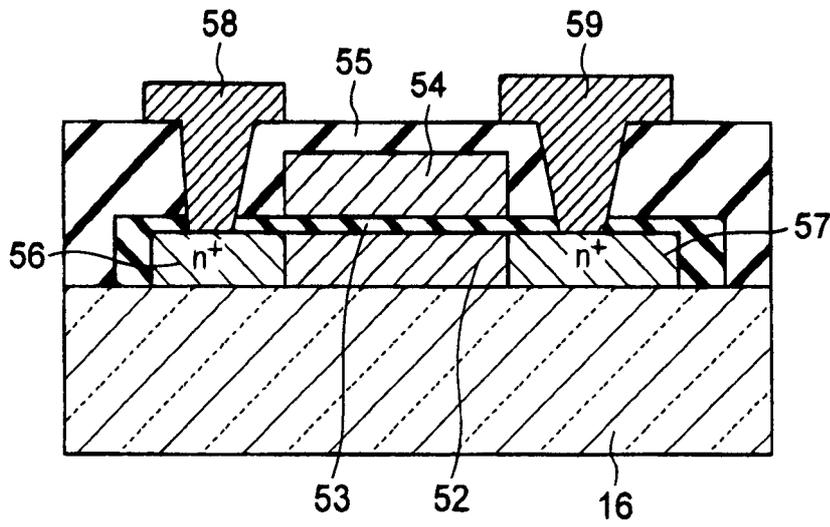


图 5B

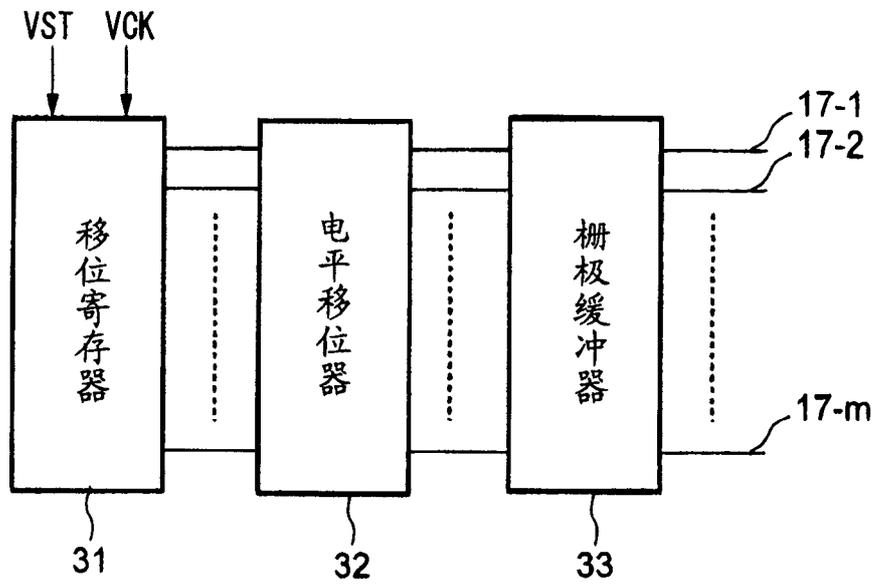


图 6

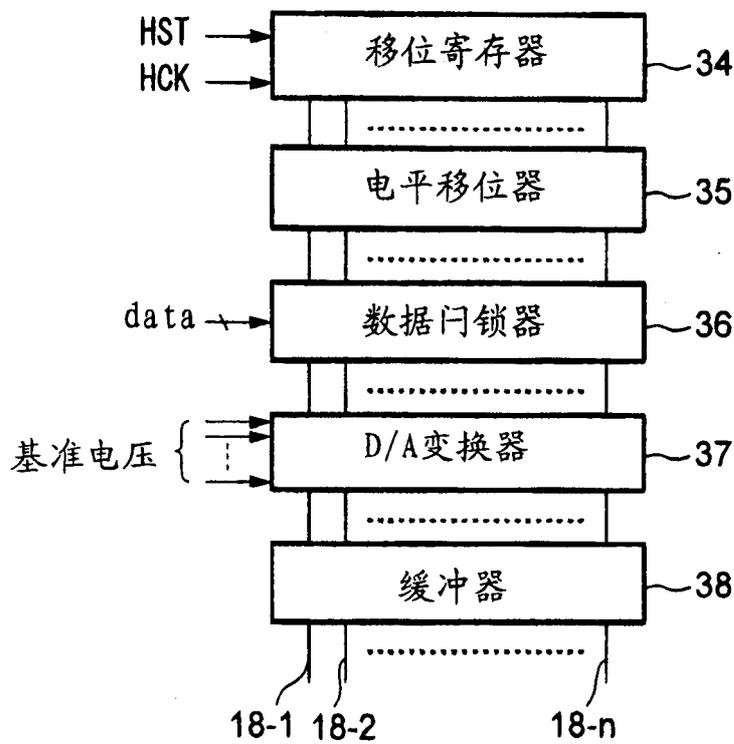


图 7

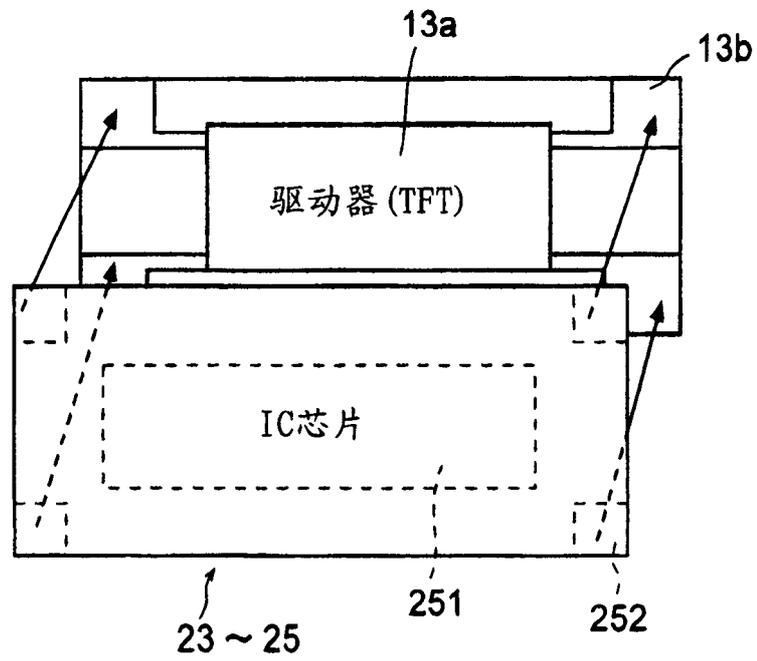


图 8A

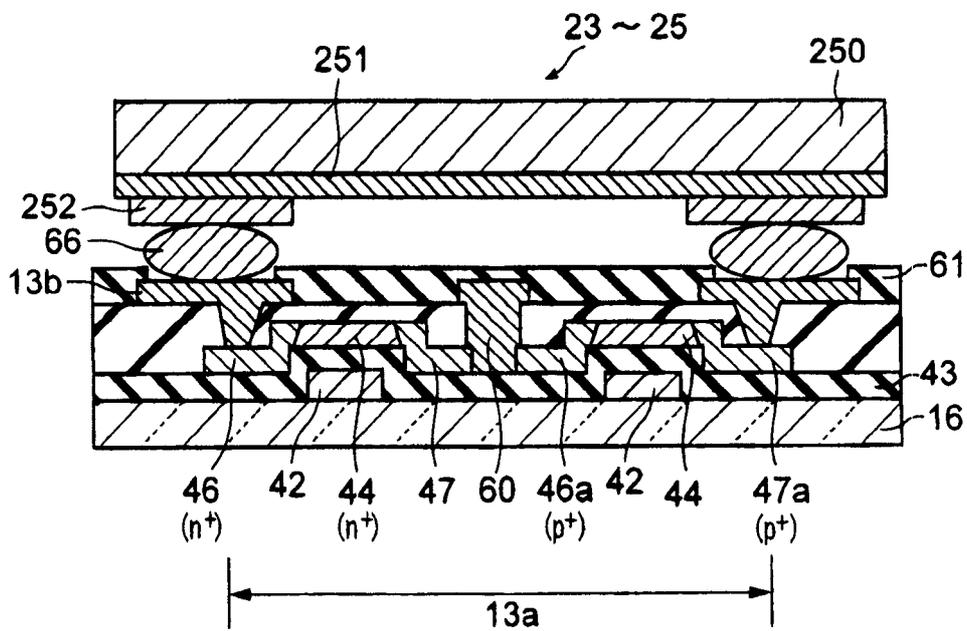


图 8B

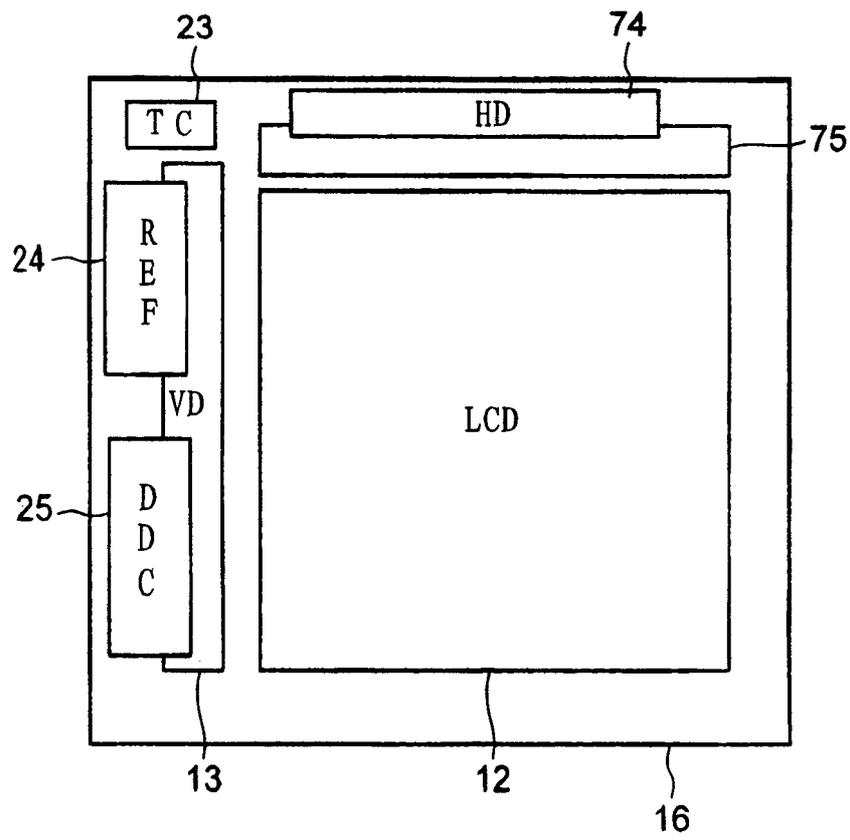


图 9

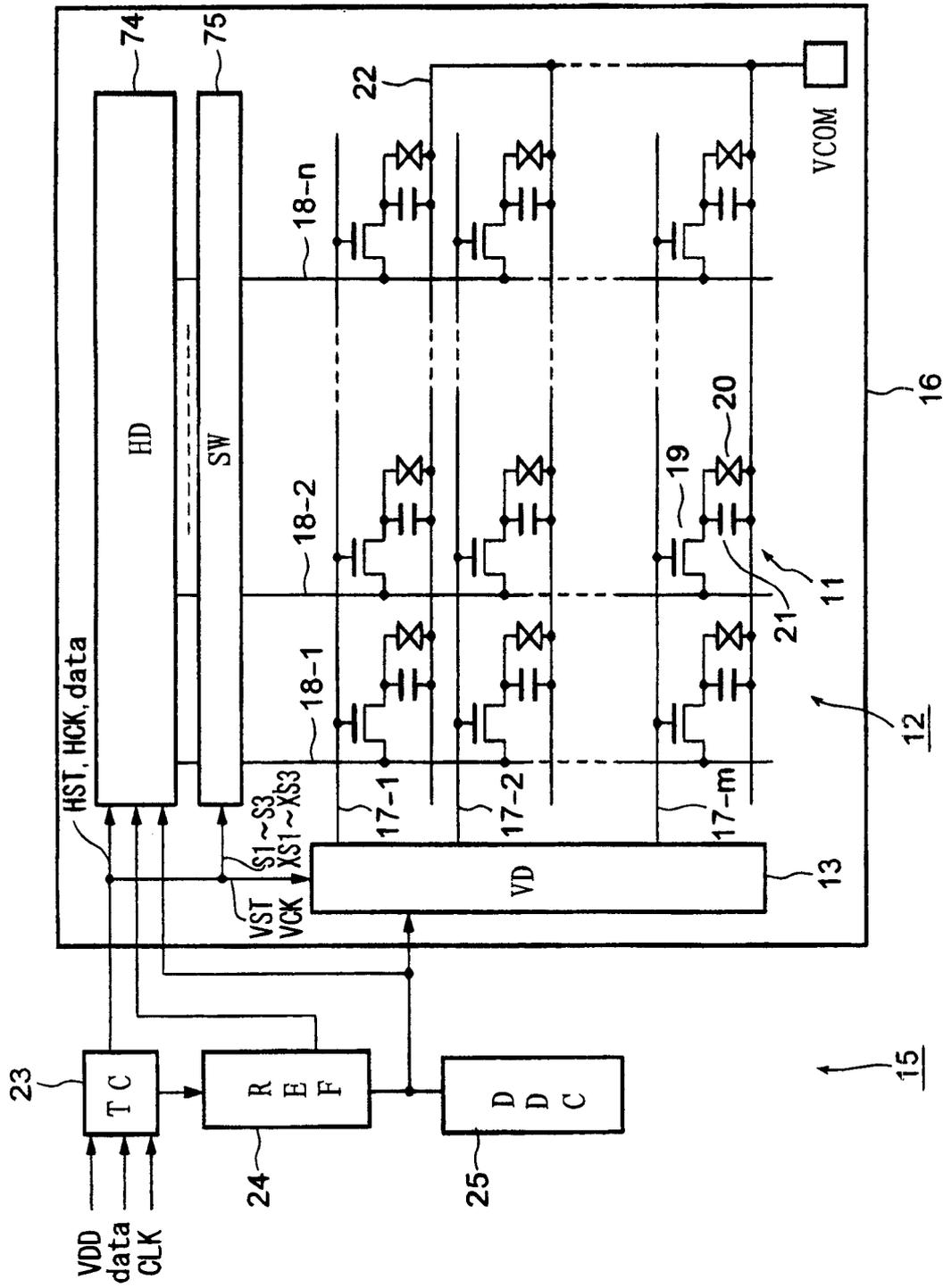


图 10

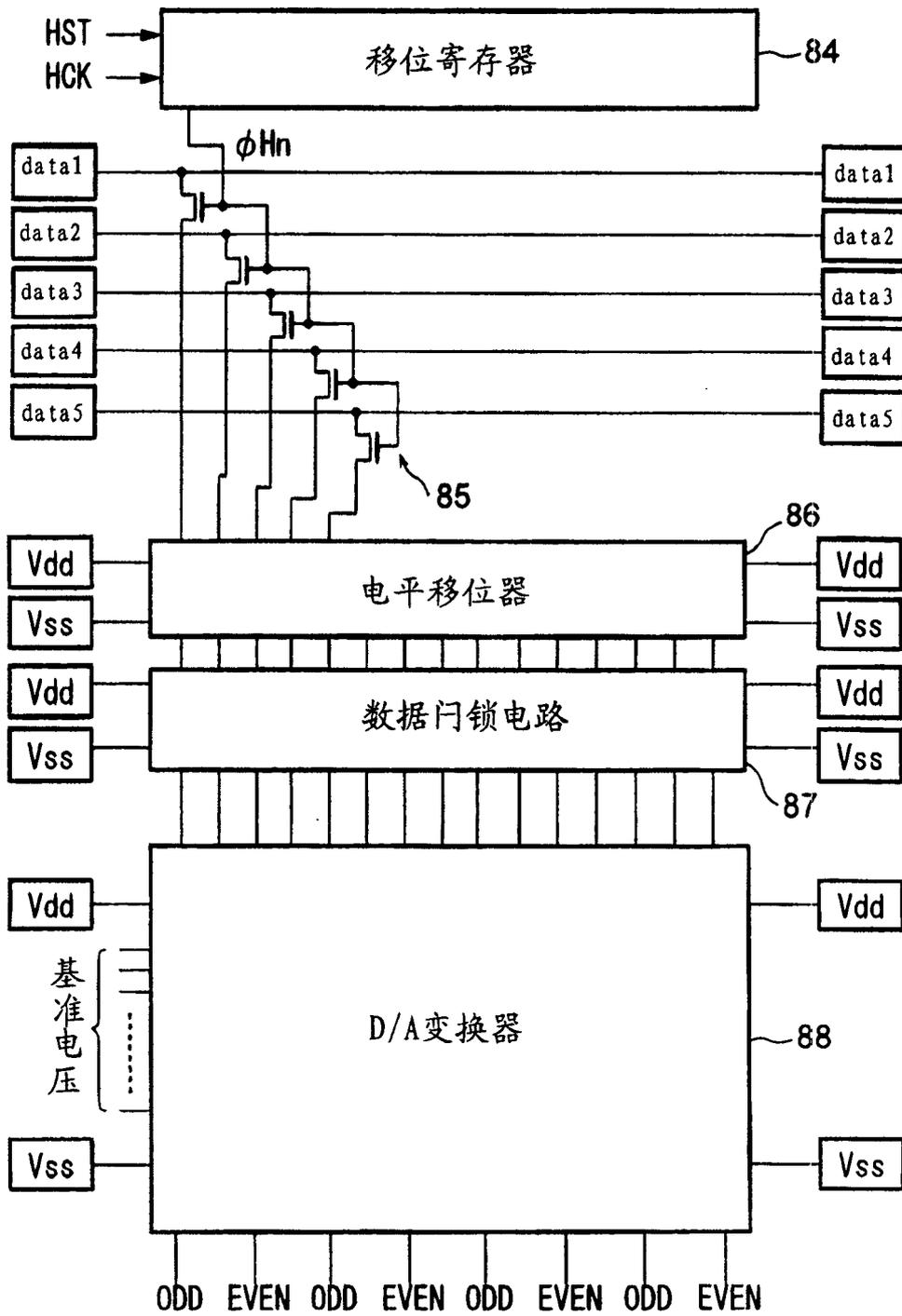


图 11

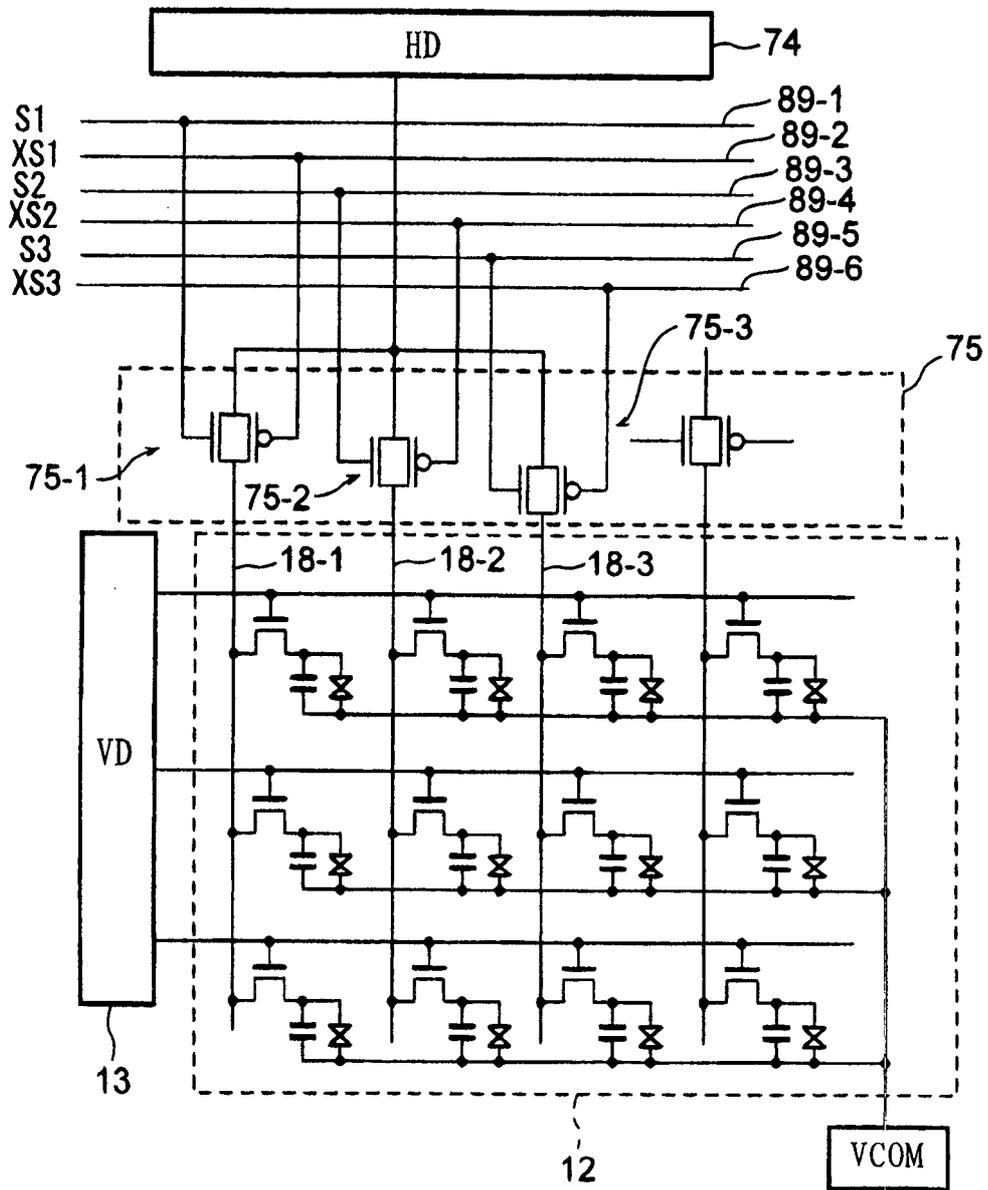


图 12

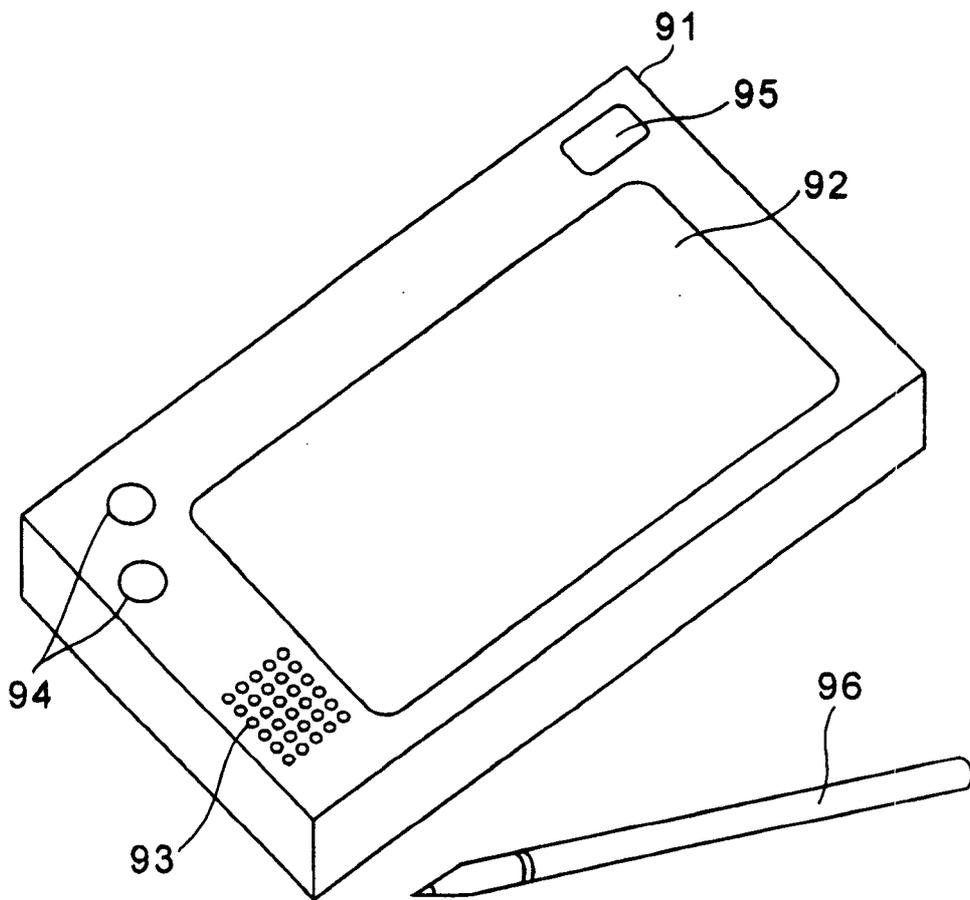


图 13

符号说明

- 11... 像素
- 12... 液晶显示部(像素部)
- 13... 垂直驱动器
- 14, 74... 水平驱动器
- 15... 控制部
- 16... 透明绝缘基板
- 19... 多晶硅TFT
- 20... 液晶盒
- 23... 时序控制器
- 24... 基准电压发生电路
- 25... DC-DC变换器
- 62... 透明绝缘基板
- 63... 液晶层

专利名称(译)	液晶显示装置及使用它的电子装置		
公开(公告)号	CN1394293A	公开(公告)日	2003-01-29
申请号	CN01803273.7	申请日	2001-08-23
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	猪野益充		
发明人	猪野益充		
IPC分类号	G02F1/1345 G02F1/13 G02F1/133 G02F1/1362		
CPC分类号	G02F1/13454 G02F1/13452 H01L2224/16225		
代理人(译)	刘宗杰 王忠忠		
优先权	2000254335 2000-08-24 JP		
其他公开文献	CN1174280C		
外部链接	Espacenet SIPO		

摘要(译)

本发明的课题是，提供一种能实现薄型化、小面积化、窄边框化的液晶显示装置及使用它的电子装置。为此，本发明的液晶显示装置具有：第一基板(16)；在第一基板(16)上形成的有配置成行列状的像素的像素部(12)；与第一基板(16)相向配置的第二基板(62)；被保持在第一基板(16)与第二基板(62)之间的液晶组成物(63)；以及在第一基板(16)上形成的对像素部(12)写入像素信号的外围电路，外围电路中至少一部分外围电路(13)在第一基板(16)上用薄膜晶体管形成，外围电路中其余部分的外围电路(23、24、25)用半导体芯片形成，半导体芯片配置在第一基板(16)上，以便半导体芯片的至少一部分与用薄膜晶体管形成的外围电路的区域重叠。

