

[12] 发明专利申请公开说明书

[21] 申请号 01137535.3

[43]公开日 2002年5月29日

[11]公开号 CN 1351325A

[22]申请日 2001.10.26 [21]申请号 01137535.3

[30]优先权

[32]2000.10.27 [33]JP [31]328666/2000

[71]申请人 株式会社日立制作所

地址 日本东京

[72]发明人 仓桥永年 石井正宏 仲吉良彰

[74]专利代理机构 中国国际贸易促进委员会专利商标事务所

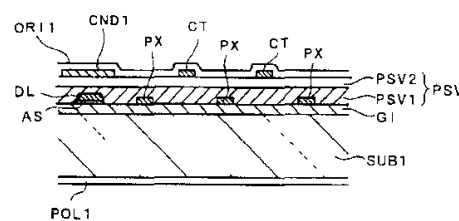
代理人 王以平

权利要求书 3 页 说明书 17 页 附图页数 10 页

[54]发明名称 液晶显示器

[57]摘要

一能阻止由信号线的影响导致的光泄漏的液晶显示器,在两基片相对放置,其间有液晶插入的一个基片液晶侧的表面的每一像素区域,包含来自门信号线的扫描信号驱动的开关元件,来自漏信号线的视频信号经过开关元件而提供信号的像素电极,引起产生在反电极和像素电极间的电场的反电极。反电极在位于像素电极之上的层中,反电极和像素电极间插入绝缘膜,导电层和反电极制作在同一层中,且至少在漏信号线或门信号线上面,导电层叠放在信号线上。



ISSN 1008-4274

权 利 要 求 书

一种液晶显示器，在彼此相对放置其间插有液晶的基片中的一个基片的液晶侧表面上的每一像素区域中，包括：

通过提供来自门信号线的扫描信号驱动的一个开关元件；

经过开关元件向其提供来自漏信号线的视频信号的一个像素电极；

引起产生在反电极和像素电极之间的电场的一个反电极。

反电极制作在位于像素电极上面的层中，反电极和像素电极间插有一层绝缘膜，一个导电层形成在与反电极相同的层中，并且形成在漏信号线和门信号线中的至少一个信号线上面，该漏信号线和门信号线位于绝缘膜下面的层中，导电层叠放在信号线上。

2. 依据权利要求 1 的液晶显示器，其中每一像素电极和反电极由多个电极制成，该多个电极布置成延伸在沿漏信号线的延伸方向上，并列在垂直于延伸方向的方向上。多个像素电极中的两个电极分别制作在邻近漏信号线的相对的极端位置上。

3. 依据权利要求 1 的液晶显示器，其中导电层和信号线有几乎相同的中心轴，且有等于或大于信号线宽度的宽度。

4. 依据权利要求 1 的液晶显示器，其中制作在位于反电极下面的层中的绝缘膜由树脂膜制成。

5. 依据权利要求 1 的液晶显示器，其中反电极由透明导电层制成，导电层也由透明导电层制成。

6. 依据权利要求 1 的液晶显示器，其中导电层电连接到反电极上。

7. 依据权利要求 1 的液晶显示器，其中液晶显示器处于通常的黑色模式，当电场在像素电极和反电极之间没有产生时，该模式提供黑色显示。

8. 一种液晶显示器，在彼此相对放置其间插有液晶的基片中的一个基片的液晶侧表面的每一像素区域中，包括：

通过提供来自门信号线的扫描信号驱动的薄膜晶体管；

经过薄膜元件向其提供来自漏信号线的视频信号的像素电极；

引起产生在反电极和像素电极之间的电场的反电极，

该反电极形成在位于像素电极之上的层中，反电极和像素电极间插入绝缘膜，

导电层制作在和反电极同一层中，并且在薄膜晶体管的至少一半导体层上面，薄膜晶体管位于至少在绝缘膜下面的一个层中，导电层叠放在半导体层上。

9. 依据权利要求 8 的液晶显示器，其中薄膜晶体管由堆迭结构制成，在该结构中，连接门信号线的门电极，门绝缘膜，半导体层，连接漏信号线的漏电极，以及连接像素电极的源电极在其中一个基片上顺序堆迭。

10. 依据权利要求 8 的液晶显示器，其中反电极由透明导电层制成，透明导电层由和反电极相同的材料制成。

11. 依据权利要求 8 的液晶显示器，其中导电层电连接到反电极上。

12. 一种液晶显示器，在彼此相对放置其间插有液晶的基片中的一个基片的液晶侧表面的每一像素区域中，包括：

通过提供来自门信号线的扫描信号驱动的开关元件；

经过开关元件向其提供来自漏信号线的视频信号的像素电极；

引起产生在反电极和像素电极之间的电场的反电极。

反电极制作在位于像素电极上面的层中，反电极和像素电极间插有一层绝缘膜，

一个第一导电层形成在和反电极相同的层中，并且形成在漏信号线和门信号线中的至少一个信号线上面，漏信号线和门信号线位于至少绝缘膜下面的层中，

第二导电层制作成叠放在至少一薄膜晶体管的至少一半导体层上，该薄膜晶体管处于一位于至少绝缘膜的下面的层中。

13. 依据权利要求 12 的液晶显示器，其中薄膜晶体管由堆迭结构制成，在该结构中连接门信号的门电极，门绝缘膜，半导体层，连接漏信号线的漏电极，连接像素电极的源电极在其中一个基片上以上面的顺序堆迭。

14. 依据权利要求 12 的液晶显示器，其中反电极由透明导电层制成，

第一和第二导电层由和反电极相同的材料制成。

15. 依据权利要求 12 的液晶显示器，其中第一和第二导电层电连接到反电极上。

16. 一种液晶显示器，在彼此相对放置其间插有液晶的基片中的一个基片的液晶侧表面的每一像素区域中，包括：

通过提供来自门信号线的扫描信号驱动的薄膜晶体管；

经过该薄膜元件向其提供来自漏信号线的视频信号的像素电极；

引起产生在反电极和像素电极之间的电场的反电极。

薄膜晶体管由堆迭结构制成，在该结构中，门信号线，第一绝缘膜，半导体层，以及分别连到漏信号线的和像素电极的电极以上面的顺序堆迭。

半导体层叠放在门信号线形成的区域上，

反电极制作在位于像素电极上面的一层中，覆盖薄膜晶体管的第二绝缘膜插入在反电极和像素电极之间，

导电层和反电极制作在同一层中并被布置成覆盖门信号线，门信号线处于位于至少第二绝缘膜和第一绝缘膜下面的一层中

17. 依据权利要求 16 的液晶显示器，其中薄膜晶体管由 ITO 膜或 IZO 膜制成。

18. 依据权利要求 17 的液晶显示器，其中导电层和反电极处于相同的电势。

19. 依据权利要求 17 或者 18 中任一个的液晶显示器，其中液晶显示器处于一通常的黑模式，当电场在像素电极和反电极间没有产生时，该模式提供黑色显示。

说 明 书

液晶显示器

发明背景

发明领域

本发明涉及液晶显示器件，尤其涉及被称为面内(In-Plane)开关模式的液晶显示器件。

相关技术描述

被称为面内(In-Plane)开关模式型的液晶显示器件有一结构，在该结构中，像素电极和反电极制做在任何一个基片的每一个液晶侧像素区域中，两基片相对放置，其间有液晶插入，这样液晶的光透射率由处在电场中的元件控制，该电场产生在像素电极和反电极间，且几乎平行于基片。

业已知道这样的液晶显示器件的一个类型有一结构，在该结构中，像素电极和它的反电极分别制做在不同的层，层与层间插入了绝缘薄膜，像素电极和反电极两者都作为透明电极而做出在几乎每一整个像素区域中；而其它电极作为多个条形电极而做出，这些电极以电极延伸在某一方向，在横跨该方向的方向并列放置这样一种方式放置在几乎每一整个像素区域中。

例如，这种技术在 K.Tarumi,M.Bremer,and B.Shuler,IEICE TRANS.ELECTRON.,VOL.E79-C No.8,pp.1035-1039,AUGUST 1996. 有详细的描述。

附带地说，一种所谓主动矩阵系统用于这样一种液晶显示器件；例如，每一像素区域被相邻的在 X 方向延伸放置，在 Y 方向并列放置的门信号线所包围，并且被在 Y 方向延伸放置，并且在 X 方向并列放置的漏信号线所包围，每一像素区域装备了开关元件和像素电极，该开关元件由来自一个相邻的门信号线的扫描信号所驱动，通过开关单元来自相邻一漏信号线的视频信号提供给像素电极。

然而，业已知道这样的液晶显示器受到由液晶产生的光泄露，液晶由产生在漏信号线或门信号线和与 refo 毗邻放置的电极间的电场驱动。

作为抑制这种现象的手段，使用制做在相对的透明基板上的黑矩阵，得到一种阻止由于这种光泄露的光的方法。然而，在这种方法中黑矩阵的宽度必须确保达到一定的范围，这样，诸如每一像素的孔径比减少之缺点不能避免。因此，一直期望使用其它方法的解决方案。

一开关元件的薄膜晶体管由迭层结构制成，在该结构中，连接门信号的栅电极，栅绝缘膜，半导体层，连到漏信号线的漏电极，和连到像素电极的源电极在基板上以上面的顺序层迭起来。然而，业已指出电荷可以容易地无规律地充在该半导体层表面的形成单个电极的面上（这种现象被称为背沟道），这样，出现单个薄膜晶体管特点的非均匀性。

发明概述

考虑到上面描述的问题做出本发明，本发明提供了一液晶显示器，其中由于信号线的影响的光泄露被阻止。

本发明还提供一具有薄膜晶体管的液晶显示器，薄膜晶体管有不出现背沟道之稳定的特性。

下面将简要地描述本申请中公开的本发明的代表性的方面。

一液晶显示器包括，例如，在一基片的液晶侧表面每一像素区域中，两基片相对放置，其间有液晶插入，通过提供来自门信号线的扫描信号驱动的开关元件，一通过开关元件提供了来自漏信号线视频信号的像素电极，和一产生电场的反电极，该电场产生在反电极和像素电极之间。在反电极和像素电极间插入一绝缘层，反电极制做在覆在像素电极上的层中；导电层和反电极制做在同一层中且在信号线之上，信号线至少是漏信号线和门信号线中的一个，漏信号线和门信号线处于在绝缘薄膜之下的层中，导电层叠放在信号线之上。

据这样构造的液晶显示器，导电层可以有光防护膜的功能，可以阻止由于信号线影响的光泄露。

另外，因为这层防护膜制做在基片上，信号线也制做在基片上，光防护膜可制做至一有足以阻止光泄露的宽度，籍此该宽度可设置到相当地

小。

在制做导电层去覆盖门信号线的情况下，制做的导电层也覆盖薄膜晶体管，制做的薄膜晶体管被叠加在门信号线上（绝缘薄膜插入在导电层和薄膜晶体管间）。

相应地，如果薄膜晶体管上绝缘薄膜存在电荷，导电层可稳定该电荷分布。藉此，可以得到不允许背沟道出现在薄膜晶体管中的稳定的特性。

附图的简要描述

从下面本发明的优选的实施例的详细描述，当和这些附图一起考虑时，本发明将变得更容易理解。在附图中：

图 1 是沿图 3 的线 I-I 取出的本发明的液晶显示器的像素截面图。

图 2 是显示本发明的液晶显示器的实施例的等效电路图。

图 3 是显示本发明的液晶显示器的实施例的平面图。

图 4 是沿图 3 的线 IV-IV 取出的截面图。

图 5 是图 3 的线 V-V 取出的截面图。

图 6 是显示本发明的液晶显示器像素另一实施例的平面图。

图 7 是沿图 6 的线 VII-VII 取出的截面图。

图 8 是显示本发明的液晶显示器像素另一实施例的平面图。

图 9 是显示本发明的液晶显示器像素另一实施例的平面图。

图 10 是显示本发明的液晶显示器像素另一实施例的平面图。

图 11 是显示本发明的液晶显示器像素另一实施例的平面图。

图 12 是沿图 11 的线 XII-XII 取出的截面图。且

图 13 是沿图 11 的线 XIII-XIII 取出的截面图。

本发明的详细描述

参见附图下面将详细描述本发明的液晶显示器的实施例。

实施例 1。

《等效电路》

图 2 是表明本发明液晶显示器等效电路的图。图 2 是依照液晶显示

器的真实的几何布局绘制的等效电路图。

在图 2 中，示出了一透明的基底 SUB1。这一透明的基底 SUB1 和另一透明基底 SUB2 相对放置，液晶插入其间。

门信号线 GL 和漏信号线 DL 制做在透明的基底 SUB1 的液晶侧的表面。门信号线 GL 布置成在 X 方向延伸，在 Y 方向并列，如图 2 所示。而漏信号线 DL 和门信号线 GL 绝缘，布置成在 Y 方向延伸，在 X 方向并列，如图 2 所示。被相邻的门信号线 GL 和相邻的漏信号线 DL 围成的矩形区域分别构成像素区域。这些像素区域的集合形成显示部分 AR。

和各自的门信号线 GL 平行布置的反电压信号线 CL 制做在各自的门信号线 GL 之间。每一反电压信号线 CL 被提供一个信号（电压），该信号（电压）作为视频信号（以后将描述）的参考基准，并分别连接到相应的像素区域的反电极 CT（以后将描述）上。

薄膜晶体管 TFT 和像素电极 PX 制做在每一像素区域。薄膜晶体管 TFT 通过提供来自相邻的一门信号线 GL 的扫描信号（电压）驱动，视频信号（电压）从相邻的一漏信号线 DL 经薄膜晶体管 TFT 供给像素电极 PX。

电容元件 Cstg 制做在像素电极 PX 和其它的相邻门信号线 GL 之间，这样当薄膜晶体管 TFT 关闭时，供给像素电极 PX 的视频信号由该电容元件 Cstg 长时间的储存。

在每一像素区域中的像素电极 PX 安排成能产生一个电场，该电场有一几乎和透明基底 SUB1 平行的分量，产生在像素电极 PX 和一相邻的反电极 CT 间。从而，控制相应一个像素区域中液晶的光透过率。

每一信号线 GL 的一端被制做成延伸至透明基底 SUB1 的一边（图 2 中，左手边），被延伸的部分作为接线部分 GTM 而制做，GTM 连到半导体集成电路 GDRC 的凸起处，GDRC 由制作在透明基底 SUB1 的垂直扫描电路制成。另外，每一漏信号线 DL 的一端制做为延伸至透明基底 SUB1 的一边（图 2 中，上边），被延伸的部分作为接线部分 DTM 而制做，DTM 连接到半导体集成电路 DDRC 的凸起处，DDRC 由制作在透明基底 SUB1 上的视频信号驱动电路制成。

使用被称为 COG（玻璃上的芯片）的技术，半导体集成电路 GDRC

和 DDRC 自身完全地安置在透明基底 SUB1 上。

每一半导体集成电路 GDRC 和 DDRC 的输入边突起处分别接到制做在透明基底 SUB1 上的接线部分 GTM2, DTM2。这些接线部分 GTM2, DTM2 通过各自的内联层各自连到 GTM3, DTM3, GTM3 和 DTM3 被布置在透明基底 SUB1 的外围部分中, 这些部分各自紧靠透明基底 SUB1 的不同的边缘。

反电压信号线 CL 共同连到它们的端部(图 2 中, 它们的右手端), 并延伸到透明基底 SUB1 的一边, 接到接线部分 CTM。

透明基底 SUB2 以这样一种方式和透明基底 SUB1 相对布置, 即让开半导体集成电路 GDRC 和 DDRC 在其中安置的区域, 透明基底 SUB2 的区域小于透明基底 SUB1 的区域。

通过形成在透明基底 SUB2 的周边的密封材料 SL, 透明基底 SUB2 被固定到透明基底 SUB1 上, 这种密封材料 SL 也有密封透明基底 SUB1 和 SUB2 间的液晶的功能。

顺便说, 上面的描述已涉及到使用 COG 方法的这种类型的液晶显示器, 但是, 本发明也能用于使用 TCP 方法的另一种类型的液晶显示器。TCP 方法是通过载带方法制做半导体集成电路的, 半导体集成电路外部的接线端分别接到制做在透明基底 SUB1 的接线部分。而半导体集成电路的输入接线端分别接到印刷电路板的接线部分, 印刷电路板布置成紧靠透明基底 SUB1。

《像素结构》

图 3 是显示本发明的液晶显示器像素的一个实施例的图, 且是一显示被图 2 中点线框 A 包围的部分的平面图。图 1 显示沿图 3 的线 I-I 取出的截面图, 图 4 显示沿图 3 的线 IV-IV 取出的截面图, 图 5 是显示沿图 3 的线 V-V 取出的截面图。

顺便说, 依据这个实施例的液晶显示器被构造成以通常的黑色模式工作, 在该模式中, 当几乎平行与透明基底 SUB1 的电场分量的电场在它的像素电极 PX 和它的反电极 CT 之间不产生时, 提供了黑色显示。且可以根据液晶特性(在这个实施例中, 例如, 一 P 型特性), 每一像素电极

PX 和相应的一反电极 CT 间的电场方向, 配向层 ORI 的磨擦方向, 被偏振器 POL 偏振的光的传输轴的方向而设定通常的黑色模式。

首先参见图 3, 布置成在图 3 中的 X 方向延伸的门信号线 GL 制做在透明基底 SUB1 的表面, 基底在已示的像素区域的底侧。这个门信号线 GL, 例如, 由 Cr 或 Cr 合金制成。

制做的这个门信号线 GL 和相应的放置在像素区域顶侧的门信号线 GL (未示出), 以后将描述的漏信号线 DL, 及放置在像素区域右手边的相应的漏信号线一起以包围像素区域。

平行于门信号线 GL 的反电压信号线 CL 制做在门信号线 GL 之间。这反电压信号线 CL, 例如, 和门信号线 GL 同时形成; 并由, 例如, Cr 或 Cr 合金制成。

图 2 中, 反电压信号线 CL 被布置成紧靠一门信号线 GL, 但是, 在这个实施例中, 反电压信号线 CL 制做为通过几近像素区域的中心。在这种情况下, 有可能可靠地阻止反电压信号线 CL 和门信号线 GL 之间的连接, 并且有可能提高液晶显示器的制造产出率。

由例如 SiN 制成的绝缘膜 GI 制做为覆盖门信号线 GL, 其它部分在透明基底 SUB1 的表面上, 在透明的基底 SUB1 以以上描述的方式 (参见图 1, 4, 5) 制做门信号线 GL 和反电压信号线 CL。

这个绝缘膜 GI 有在漏信号线 DL (将在以后描述) 和门信号线 GL 及反电压信号线 CL 间的夹层的功能, 相对于以后将要描述的薄膜晶体管 TFT 的门绝缘膜功能及相对于以后将要描述的电容元件 Cstg 的电介质薄膜的功能。

如由非晶硅 (a-Si) 制成的半导体层 AS 制做在绝缘膜 GI 的一部分的上表面, 绝缘膜 GI 被叠放在门信号线 GL 上。

这个半导体层 AS 构成薄膜晶体管 TFT 的半导体层, 漏电极 SD1 和源电极 SD2 制做在半导体层 AS 上表面上, 从而, 制做有反转交错结构 MIS 型晶体管, 该结构使用部分门信号线 GL 作为它的门电极。

顺便说, 半导体层 AS 不但制做在在其中形成薄膜晶体管 TFT 的区域, 也制做在在其中形成以后将要描述的漏电极 DL 的区域, 对此, 理由是给

出半导体层 AS 及绝缘膜 GI 漏信号线 DL 和门信号线 GI 及反电压信号线 CL 间夹层绝缘膜的功能。

薄膜晶体管 TFT 的漏电极 SD1 和漏信号线 DL 同时形成，源电极 SD2 和像素电极 PX 同时形成。

具体地，图 3 中在 Y 方向延伸的漏信号线 DL 制做在绝缘膜 GI 上，漏信号线 DL 的一部分制做成延伸在半导体层 AS 的上表面上，由此形成漏电极 SD1。漏信号线 DL 和漏电极 SD1 由，例如，Cr 或 Cr 合金制做。

另外，在图 3 中，布置成在 Y 方向延伸，在 X 方向被并置的多个（图 3 中，3 个）像素电极除一小的外围宽度外形成在像素区域的中心部分，这些像素电极 PX 在反电压信号线 CL 上彼此相互连接的图案中彼此电连接。这些像素电极 PX 和漏信号线 DL 同时形成，由，例如，Cr 或 Cr 合金制成。

每一像素电极 PX 属于 Z 字形形状，沿它的延伸方向有几个转折。这一 Z 字形形状以后将和反电极一起描述。

在像素电极 PX 中，在紧靠薄膜晶体管 TFT 的像素电极 PX 在它的一端被延伸到半导体层 AS 的上表面上，由此，形成了源电极 SD1。

由层叠结构制成的保护膜 PSV，在层叠结构中，由 SiN 或类似的材料制得的无机膜 PSV1 和由类似的树脂膜制得的有机膜 PSV2 以这样的顺序层叠在一起，该保护膜形成以覆盖薄膜晶体管 TFT，其它部分在透明基片 SUB1 表面上，在 SUB1 表面上，以上面描述的方式（参见图 1，4，5）制做薄膜晶体管 TFT，漏信号线 DL 和像素电极 PX。制做这层保护膜 PSV 主要为了阻止薄膜晶体管 TFT 直接接触液晶 LC。

为什么把由树脂或类似的材料制成的有机膜 PSV2 用作保护膜 PSV 的一部分的原因是，因为有机膜 PSV2 的介电常数低，有可能减小出现在电极或置于保护膜 PSV 之下的信号线和电极或位于保护膜 PSV 上面的信号线之间的电容。和无机膜 PSV1 比较，可容易制成厚有机膜 PSV2，和无机膜 PSV1 比较，可容易制成表面平滑的有机膜 PSV2。从而，有可能避免使用配向膜(alignment film)时的缺陷，使用配向膜的缺陷的出现是由于透明基片 SUB1 上互连线的边缘部分的台阶，避免最初的排列缺陷，

它是由于摩擦(rubbing)过程中的遮蔽, 以及避免液晶开关异常性(domain)。

图3中, 布置成在Y方向延伸, 在X方向并置的多个(图3中, 为2个)反电极CT制做在保护膜PSV的上表面, 制做这些反电极CT以使反电极CT和像素电极PX以分别在每一反电极CT和相邻的像素电极PX之间插入的空间隔开的形式交替排列。反电极CT用诸如ITO(氧化铟锡)膜或IZO(氧化铟锌)膜的透明的导电膜制成。

反电极CT被构造成在图案中电连接, 该相互连接的图案位于层迭在反电压信号线CL上的一个区域中, 在这一区域的一部分中, 反电压信号线CT经过接触孔TH连到反电压信号线CL上, 该孔制做在保护膜PSV(有机膜PSV2和无机膜PSV1)中。

这一接触孔形成在反电压信号线CL之上, 这样可以避免孔径比减小。在这一情况下, 为了防止连接部分和接触孔间的干扰, 像素电极PX相互连接的部分形成在这样一种图案中, 该图案避开形成接触孔TH的部分。

每一反电极CT制作成Z型, 在这个形式中, 反电极以首先以 θ 角方向弯曲(相对于图3中的Y方向), 然后以 $-\theta$ 角方向弯曲(相对于图3中的Y方向)的情形从一端延伸到另一端。在这Z型中, 角 θ 被设置成大于0度小于45度, 最好在5度到30度的范围内。

像素电极PX和反电极CT类似地弯曲, 并以这样一种形式制做, 在这种形式中, 如果图3中像素电极PX或反电极CT两者之一沿X方向移动, 这两电极PX和CT可相互叠放。

像素电极PX和反电极CT以这种形式制做的原因是这一实施例采取一所谓的多畴方案, 在该方案中, 形成的畴(domain)使得产生在像素电极PX和反电极CT之间的电场方向从一畴到另一畴不同。由此, 消除了色调的变化, 该变化出现在当显示区域被从相对于液晶显示器的显示表面的不同的方向观察时。

在这一实施例中, 和漏信号线DL有几乎相同的中心轴且比漏信号线DL宽的第一导电层CND1制做在形成漏信号线DL的区域上。换言之,

第一导电层 CND1 形成在这样一种状态下，该状态是当在垂直的方向观察透明基底 SUB1 时，第一导电层 CND1 完全覆盖漏信号线 DL 而不让漏信号线 DL 露出。第一导电层 CND1 和反电极 CT 同时形成，这样，第一导电层 CND1 由 ITO 膜和 IZO 膜制得。

第一导电层 CND1 维持在和反电极 CT 相同的电压。

虽然第一导电层 CND1 和反电极 CT 由诸如 ITO 膜制成的透明导电层形成，第一导电层 CND1 执行光保护膜的功能，该膜防止激励漏信号线 DL 附近的液晶的电场导致的光泄露。

特别地，如以前描述的，这种液晶显示器被构造成在通常的黑色模式下工作，在该模式中，当在像素电极 PX 和反电极 CT 之间没产生几乎平行于基底 SUB1 的分量的电场时，黑色显示得以提供。在这一结构中，在第一导电层 CND1 的上面，大量的电场在几乎垂直与透明基底 SUB1 的方向产生，没产生有平行于基底 SUB1 分量的电场。由此，提供了黑色显示且代之光保护膜可以使用第一导电层 CND1。

另外，第一导电层 CND1 可终止来自漏信号线 DL 的电场，因此，通过该终止可在紧邻漏信号线 DL 的像素电极 PX 侧限制电场。

第一导电层 CND1 和反电极 CT 处在相同的电势，由此，来自漏信号线 DL 的电场可很容易地终止在第一导电层 CND1 上。另外，在这一情况下，构成保护膜 PSV 作为堆叠结构，在该结构中，由低介电常数的树脂层制成的保护膜 PSV2 被用作它的顶层这一事实，使得在第一导电层 CND1 中终止来自漏信号线 DL 的电场变得容易。

由于这一事实，像素电极 PX 仅使基于视频信号的电场产生在像素电极 PX 和反电极 CT 之间，视频信号经过薄膜晶体管 TFT 传送过来，变成噪声的电场不会从漏信号线 DL 进入，由此，有可能实现可以避免显示缺陷的结构。

另外，因为第一导电层 CND1 和上述的反电极 CT 处于相同的电势，第一导电层 CND1 也提供反电极 CT 的功能，使电场产生在反电极 CT 和布置在和它邻近的像素电极 PX 之间。

这一事实意味着如果像素区域的空间和每一像素区域的电极 PX 和 CT

的数目提前设置，一对反电极 CT 可布置在像素区域之外（在漏信号线 DL 的上面），由此，每一像素的孔径比可被改善。

覆盖像素电极 PX 的配向膜 ORI1 制作在透明基片 SUB1 的表面上，在该表面上以这一方式制作了像素电极 PX。该配向膜 ORI1 是和液晶 LC 直接接触的膜，以限制液晶 LC 的分子的初始排列方向。在这一实施例中，配向膜 ORI1 的磨擦方向(rubbing direction)与漏信号线 DL 的伸展方向一致。

顺便说，偏振器 POL1 形成在和液晶 LC 相对的透明基片 SUB1 的表面，偏振器 POL1 的偏振轴的方向同于或垂直于配向膜 ORI1 的磨擦方向。

黑矩阵 BM 制作在透明基片 SUB2 的液晶侧的表面上，SUB2 基片和以这一方式构成的透明基片 SUB1 相对放置，液晶 LC 被插入其间。

制作这一黑矩阵 BM 是为了提高显示对比度并防止薄膜晶体管 TFT 免受外部光的照射。

然而，因为漏信号线 DL 之上的第一导电层 CND1 有原先描述的光保护膜的功能，该黑矩阵 BM 仅提供在门信号线之上。

在这一情况下，因为黑矩阵 BM 在漏信号线 DL 之上不存在，有可能获得这一优点：当透明基片 SUB2 和透明基片 SUB1 相对放置时，只须注意在 Y 方向的偏离，因为 X 方向偏离的容限是大的。另外，黑矩阵 BM 可以只形成在薄膜晶体管 TFT 之上和在它边缘。在这一情况下，有可能适当地确保 Y 方向的向上和向下配准的足够的容差和高孔径比的改进。

像素区域布置成在 Y 方向并置，有同与各自对应的像素区域的颜色相同颜色的色彩过滤器 FIL，制作在透明基片 SUB2 的表面，在该表面上，以上述方式制作了黑矩阵 BM。色彩过滤器 FIL 在 X 方向以，例如，红(R)，绿(G)，蓝(B)的顺序布置。

形成由，例如，树脂膜制得的调平膜 OC 以覆盖黑矩阵 BM 和色彩过滤器 FIL，配向膜 ORI2 制作在调平膜 OC 上。，配向膜 ORI2 的磨擦方向和制作在透明基片 SUB1 的配向膜 ORI1 的磨擦方向相同。

顺便说，偏振器 POL2 制作在透明基片 SUB1 的对着液晶侧表面的表

面上，偏振器 POL2 偏振轴的方向垂直于形成在透明基片 SUB1 上的偏振器 POL1 偏振轴的方向。

在上述的实施例中，像素电极 PX 由不透明的导电层制成，该导电层由诸如 Cr 或 Cr 合金制成。然而，不必说像素电极 PX 可由 ITO 膜或类似于反电极 CT 的膜 IZO 制得。在这一情况下，有可能实现孔径比的巨大的提高。

用在这一实施例中的有机膜 PSV2 有另一功能，该功能充当提高保护膜 PSV 自身可靠性的作用。如果该保护膜 PSV 只象现有相关技术中那样独自包括一无机膜 PSV1，会有这样的情况，其中部分布线材料穿过细小的缺陷流到液晶里，这些缺陷产生自互连线端部的不完善覆盖，并影响到液晶的电光特性。这一缺陷的出现可通过引入有机膜 PSV2 避免，该有机膜可实现好的覆盖和厚膜。由于同样的原因，即使像素电极 PX 和门或漏线包含相同的材料，仍存在一优点，该优点是可避免在互连线中由刻蚀溶液浸渍引起的断线，该溶液在像素电极 PX 的刻蚀过程中穿过缺陷而浸渍。

进而，p-ITO 用于像素电极 PX，含 Al 合金用于门线的结构的情形中，即使诸如 HBr 的强酸用做像素电极 PX 的刻蚀溶液，门线的含铝互连线也不遭受侵蚀和断线。

在上述实施例的说明中，已参考了构造成在通常的黑色模式中工作的该类型的液晶显示器。然而，不必说本发明也可用于白色模式的结构中。在这一情况下，上述的功能通过使用不透明的导电层可以实现。该层，例如，由用于反电极 CT 及第一导电层 CND1 和第二导电层 CND2 的 Cr 或 Cr 合金制成，CND1 和 CND2 和反电极 CT 同时制成。

实施例 2

图 6 是表示根据本发明的液晶显示器的另一实施例的视图，是相应于图 3 的一平面图。图 7 表示沿图 6 的线 VII-VII 取出的一截面图。

示于图 6 中的该结构不同于示于图 3 中和结构，表现在例如由一 ITO 膜制成的第二电极层 CND2 制作在门信号线 GL 上面。

第二导电层 CND2 的中心轴制造得几乎和门信号线 GL 的中心轴一致，

第二导电层 CND2 制作得宽于门信号线 GL。换句话说,第二导电层 CND2 以这样的状态制作:当从垂直的方向看透明电极层 SUB1 时,第二导电层 CND2 完全覆盖门信号线 GL 而不允许门信号线 GL 露出。

第二导电层 CND2 和反电极 CT 同时形成,这样,第二导电层 CND2 和形成在漏信号线 DL 上的第二导电层 CND1 集成在一起,并且,保持和反电极 CT 相同的电势。

另外,因为第二导电层 CND2 有光保护膜同样的功能,黑矩阵 BM 不形成在透明基片 SUB2 上。

换句话说,制作在漏信号线 DL 上面的第一导电层 CND1 和制作在门信号线 GL 上面的第二导电层 CND2 有黑矩阵 BM 的功能,且可制作得在宽度上小于黑矩阵 BM,由此,有可能实现孔径比的巨大提高。

这是因为把黑矩阵 BM 的宽度制作的相对大些是通常的作法,因为当透明基片 SUB2 被布置成和透明基片 SUB1 相对时,必须考虑黑矩阵 BM 位置的偏离。

在这一结构中,制成覆盖门信号线 GL 的第二导电层 CND2,其结果是,实现至少覆盖薄膜晶体管 TFT 的半导体层 AS 的结构。这是因为制作的薄膜晶体管 TFT 的半导体层 AS 被叠置在门信号线 GL 的一部分上。

在以这一方式构成的液晶显示器的情况下,有可能限制所谓对于薄膜晶体管 TFT 的背沟道的非均匀性。由此,有可能使薄膜晶体管 TFT 和其它的薄膜晶体管 TFT 的特性变得一致,从而,避免显示的不规则性。

特别地,在构成薄膜晶体管 TFT 的半导体层 AS 中,制作一沟道层处在被用于门电极电势上,薄膜晶体管 TFT 的特性取决于流过沟道层的电流。例如,如果由于任何原因保护膜 PSV 中引入了离子杂质,沟道层被认为受到了离子杂质的影响。

这一事实导致这样的缺点,即薄膜晶体管 TFT 的特性变得不稳定,单个薄膜晶体管 TFT 的特性在显示表面上容易变得不一致,在该表面上,多个薄膜层晶体管 TFT 结合在一起,由此,引进了显示不规则的原因。

由于这一原因,通过在薄膜晶体管 TFT 上形成第二导电层 CND2,并在其间置有保护膜 PSV 和类似的膜,有可能稳定相对门电极的半导体层

AS 的表面上和表面的周边的电荷，也有可能限制单个薄膜晶体管 TFT 特性的非均匀性。由此，有可能避免显示无规则的出现。

以第二导电层 CND2 至少被叠放在半导体层 AS（在漏电极和源电极间的半导体层区）的沟道部分的方式，将第二导电层 CND2 制作在薄膜晶体管 TFT 上，可得到一充分的效果。如果第二导电层 CND2 制成有稍微延伸在所有边的一区域，液晶显示器的可靠性可进一步改善。

实施例 3

图 8 是显示本发明的液晶显示器像素的另一实施例的视图，图 8 对应于图 6。

示于图 8 中的该结构不同于示于图 6 中的结构，表现在制作成覆盖门信号线 GL 的黑矩阵 BM 制作在透明基片 SUB2 的液晶侧的表面上。

在这一情形中，门信号线 GL，第二导电层 CND2 及黑矩阵 BM 各自的中心轴被制成几乎一致，门信号线 GL，第二导电层 CND2 及黑矩阵 BM 的宽度按此顺序依次增大。

在这一情形中，和例如没制作第二导电层 CND2 的情形比较，有黑矩阵 BM 的宽度可制造得很小之优点。

对此理由如下：黑矩阵 BM 和第二导电层 CND2 构成一所谓的双光保护结构，并且，即使黑矩阵 BM 在图 8 中的 Y 方向出现较大的位置偏移，当例如透明基片 SUB2 和透明基片 SUB1 相对布置，从黑矩阵 BM 突出的第二导电层 CND2 可提供实际的黑矩阵功能。

实施例 4

图 9 是显示本发明的液晶显示器像素的另一实施例的视图，图 9 是对应于图 8 的视图。

示于图 9 中的结构不同于示于图 8 中的结构，表现在反电极 CT 和像素电极 PX 两者都由不透明的导电层制成，该导电层由，例如，Cr 或 Cr 合金制得。

特别地，反电极 CT 和由例如 Cr 或 Cr 合金制得的反电压信号线 CL 在位于绝缘膜 G1 下面的一层中集成在一起，像素电极 PX 和薄膜晶体管 TFT 的源电极 SD 在位于位于绝缘膜 G 上面的一层中集成在一起。

由于这个原因，存在这样一优点，即在像素区域，没必要将下面的电极或信号线和上面的电极或信号线通过绝缘膜 GI（或保护膜 PSV）连接起来；在绝缘膜 GI（或保护膜 PSV）中没有必要制作在其中要形成接触孔的区域。

顺便说，类似于示于图 8 的结构，第一导电层 CND1 制作在漏信号线 DL 上，第二导电层 CND2 制作在门信号线 GL 上，覆盖门信号线 GL 的黑矩阵 BM 制作在透明基片 SUB2 的液晶侧的表面上。

然而，如和上述的每一实施例相联系的先前所说的那样，不必说，在门信号线 GL 或黑矩阵 BM 上的第二电极层 CND2 可以不形成，其中黑矩阵 BM 覆盖透明基片 SUB2 的液晶侧的表面上门信号线 GL。

实施例 5

图 10 是显示本发明的液晶显示器像素的另一实施例的视图，图 10 是对应于图 9 的视图。

在示于图 10 的结构中，覆盖漏信号线 GL 和第二导电层 CND2 的第一导电层 CND1 制作在保护膜 PSV 的上面，CND2 覆盖门信号线 GL。第一导电层 CND1 和第二导电层 CND2 及处在同一层内的反电极 CT 由不透明的导电层制成，该导电层由，例如，Cr 或 Cr 合金制得。

第一导电层 CND1 或第二导电层 CND2 制作成从显示部分 AR 的区域向外延伸，这样，反电压信号被用于第一导电层 CND1 或第二导电层 CND2。

相应地，这一实施例有这样结构，其中用在上述每一实施例中的反电压信号线 CL 不存在，由此，可以实现孔径比的巨大提高。

像素电极 PX 用例如 Cr 或 Cr 合金制做在绝缘膜 GI 上，且和薄膜晶体管 TFT 的源电极 SD2 集成在一起，TFT 和由例如 Cr 或 Cr 合金制得的漏信号线 DL 同时制成。

在该结构中，像素电极 PX 可由诸如 ITO 膜的透明导电膜制得。在该情形中，漏信号线 DL 由 Cr，Cr 合金或类似的材料制成，这样，它的电阻可做得很低，像素电极 PX 直接地交叠在薄膜晶体管 TFT 的源电极 SD2 上，TFT 和漏信号线 DL 同时制成，这样，像素电极 PX 和源电极 SD2

连接在一起。

和驱动像素电极 PX 的薄膜晶体管 TFT 相对的像素电极 PX 的一端有一足够大面积的区域，该区域交叠在紧靠这一端的门信号线（另一门信号线和像素电极 PX 布置在一起，该像素电极插入在另一门信号线和门信号线 GL 之间，信号线 GL 驱动薄膜晶体管 TFT），在这一区域中，该端和另一门信号线构成电容元件 Cadd。

该电容元件 Cadd 包括两个电容部分，即使用保护膜 PSV1 和 PSV2 的堆迭结构作为它的介电膜的存储电容 Cstg，和使用绝缘膜 GI 作为它的介电膜的电荷保持电容 Cadd ($Cadd \geq Cstg$)。

类似于示于图 9 中的结构，第一导电层 CND1 制作在漏信号线 DL 上，第二导电层 CND2 制作在门信号线 GL 上，覆盖门信号线 GL 的黑矩阵 BM 制作在透明基片 SUB2 的液晶侧的表面上。

然而，如和上述的每一实施例相联系的先前所说的那样，不必说，覆盖门信号线 GL 或黑矩阵 BM 的第二电极层 CND2 可以不形成，其中黑矩阵 BM 覆盖透明基片 SUB2 的液晶侧的表面上门信号线 GL。

实施例 6

图 11 是显示本发明的液晶显示器像素的另一实施例的视图，是对应于图 3 的视图。图 12 表示沿图 11 的线 XII-XII 取出的截面图，图 13 表示沿图 11 的线 XIII-XIII 取出的截面图。

示于图 11 的结构和示与图 3 的结构很不同，表现在和门信号线 GL 制作在同一层内的反电压信号线 CL 制作得靠近门信号线 GL 和像素电极 PX，反电极 CT 形成在保护膜 PSV 上的相同层中。像素电极 PX 和反电极 CT 每一个由诸如 ITO 膜或 IZO 膜的透明导电层制成。

换句话说，像素电极 PX 和反电极 CT 可在同一步骤中制成，由此，每一像素电极 PX 和一邻近的反电极 CT 间的间隔可均匀地形成而无掩模间位置的偏离，这样，有可能避免显示无规则性的出现。

这一实施例中像素的结构将详细描述，信号线 GL 被制作成在图 11 中的 X 方向延伸，并有例如 Cr 和 Cr 合金制成。

反电压信号线 CL 制作成接近并平行于门信号线 GL，反电压信号线 CL

和例如门信号线 GL 同时形成，并且由例如 Cr 和 Cr 合金制成。

反电压信号线 CL 有一小部分制作得延伸到像素区域，这一被延伸的部分作为提供反电压信号线 CL 和反电极 CT（以后将描述）两者间经过一穿孔连接的一接触部分。

制成绝缘膜，该绝缘膜由例如 SiN 制得，以覆盖透明基片 SUB1 表面的门信号线 GL，其它在透明基片 SUB1 表面上，在该表面上以上述的方式制作门信号线 GL 和反电压信号线 CL（参见图 12 和图 13）。

由例如非晶硅（a-Si）制成的半导体层 AS 制作在绝缘膜 GI 被叠放在门信号线 GL 上的部分的顶表面。

这一半导体层 AS 不但制作在薄膜晶体管 TFT 形成的区域，而且制作在漏信号线 DL 形成的区域，漏信号线 DL 后面将描述。

在图 11 中在方向 Y 延伸的漏信号线 DL 制作在绝缘膜 GI 上，漏信号线 DL 的一部分制作成延伸到半导体层 AS 的顶表面，由此，形成漏电极 SD1。漏信号线 DL 和漏电极 SD1 由例如 Cr 或 Cr 合金制成。

和漏电极 SD1 同时形成的源电极 SD2 被延伸到反电压信号线 CL 形成的区域，并且，源电极 SD2 在反电压信号线 CL 上有一相当宽的区域。这一延伸的部分充当提供反电压信号线 CL 和反电极 CT 间经过一穿孔的连接的一接触部分（以后将描述反电极）。

形成由层迭结构制成的保护膜 PSV 以覆盖透明基片 SUB1 表面上的薄膜晶体管 TFT 和其它部分，在层迭结构中，无机膜 PSV1 由 SiN 或类似的材料制成，有机膜 PSV2 由树脂或类似的材料制成，这两层膜以此顺序层迭，在透明基片 SUB1 表面上，以上面描述的方式（参见图 12 和 13）制成薄膜晶体管 TFT 和漏信号线 DL。制成这一保护膜 PSV 主要是为了避免该薄膜晶体管 TFT 和液晶 LC 直接接触。

由树脂或类似的材料制成的有机膜 PSV2 作为保护膜 PSV 一部分的理由是，因为有机膜 PSV2 的介电常数低，有可能降低出现在电极或保护膜 PSV 下面的信号线和电极或保护膜 PSV 上面的信号线之间的电容。

图 11 中在保护膜 PSV 的顶表面，例如，三个反电极，例如，两个反电极 CT 制作成在 Y 方向延伸在 X 方向并置，像素电极 PX 和反电极 CT

被制作成交替排列，用每一反电极 CT 和邻近的像素电极 PX 两者间插入的空间分别隔开。从诸如 ITO 膜或 IZO 膜的透明导电膜形成像素电极 PX 和反电极 CT。

多个像素电极 PX 在它们的紧靠薄膜晶体管 TFT 的端点彼此连接在一起，并且，在该部分，通过制作在保护膜 PSV2 和 PSV2 中的穿孔连到薄膜晶体管 TFT 的源电极 SD2 的延伸部分。

另外，反电极 CT 在它们相对薄膜晶体管 TFT 的像素区域的一侧的端点连接在一起，并且一个反电极 CT，在靠近薄膜晶体管 TFT 的一端，通过制作在保护膜 PSV2 和 PSV2 中的穿孔连到反电压信号线 CL 的延伸部分。

另外，和漏信号线 DL 几乎有共同的中心轴且宽于漏信号线 DL 的第一导电层 CND1 制作在漏信号线 DL 形成的区域上，和像素电极 PX 和反电极 CT 同时形成。第一导电层 CND1 和反电极 CT 保持相同的电势。

虽然第一导电层 CND1 由如 ITO 膜制成的透明导电层制成，第一导电层 CND1 起光保护膜的功能，该保护膜阻止由驱动邻近漏信号线 DL 的液晶电场导致的光泄露。

顺便说，这一实施例的结构是第二导电层 CND2 不形成在门信号线 GL 上，更不必说，也可以形成第二导电层 CND2。

另外，当然，在第二导电层 CND2 形成的情形下，在透明基片 SUB2 上可以不形成黑矩阵 BM。

从前述的描述明显看出，依据本发明的液晶显示器，有可能阻止由于信号线的影响导致的光泄露。

另外，有可能提供稳定特性的其中没有背沟道出现的薄膜晶体管。

说明书附图

图1

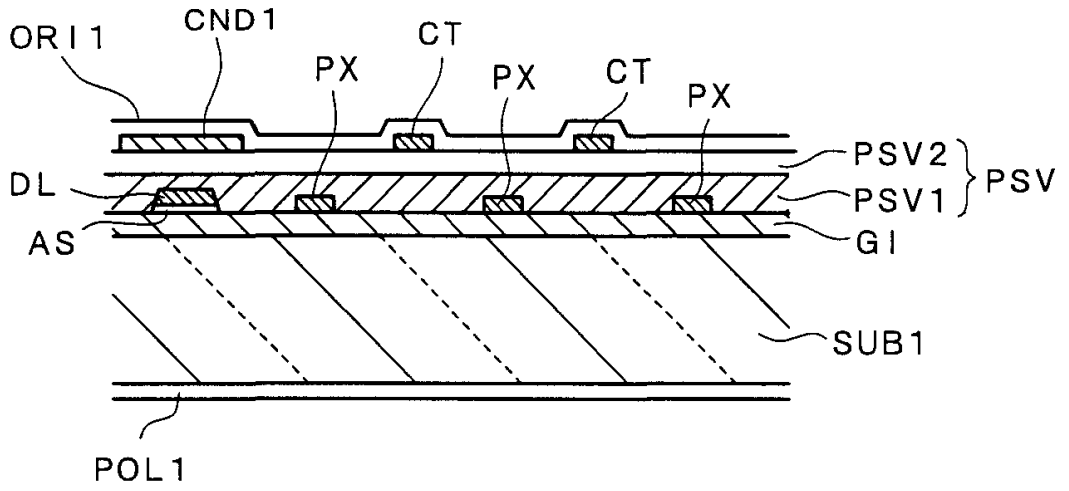


图2

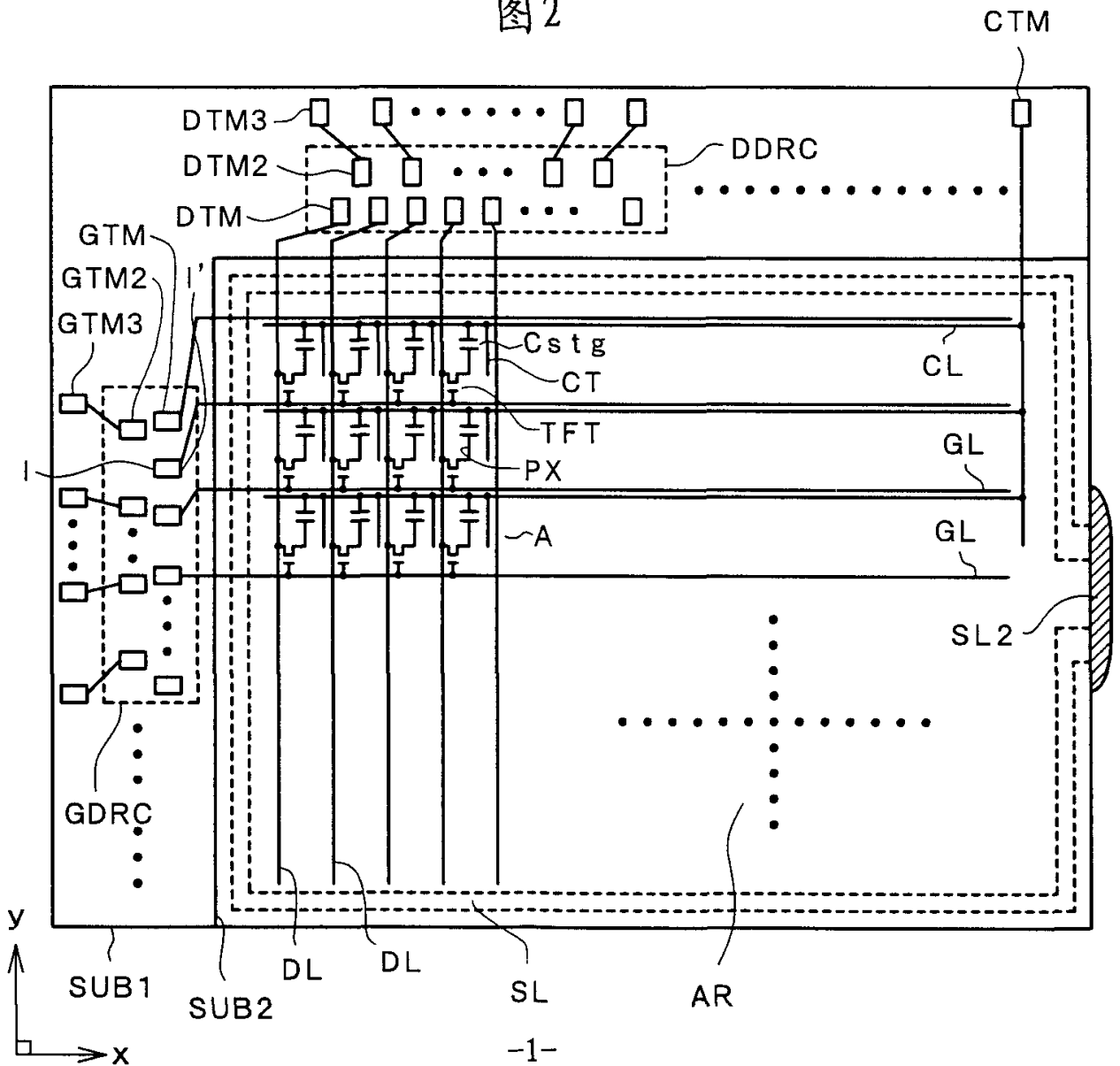


图4

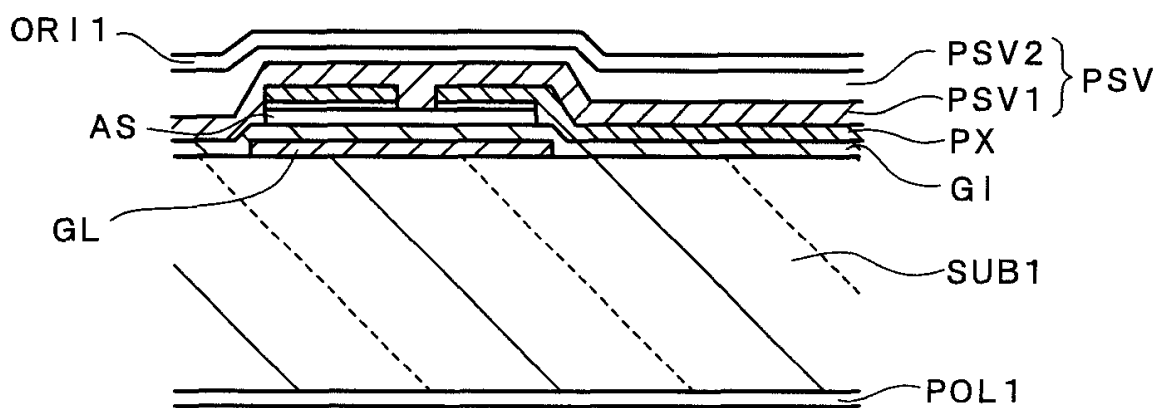
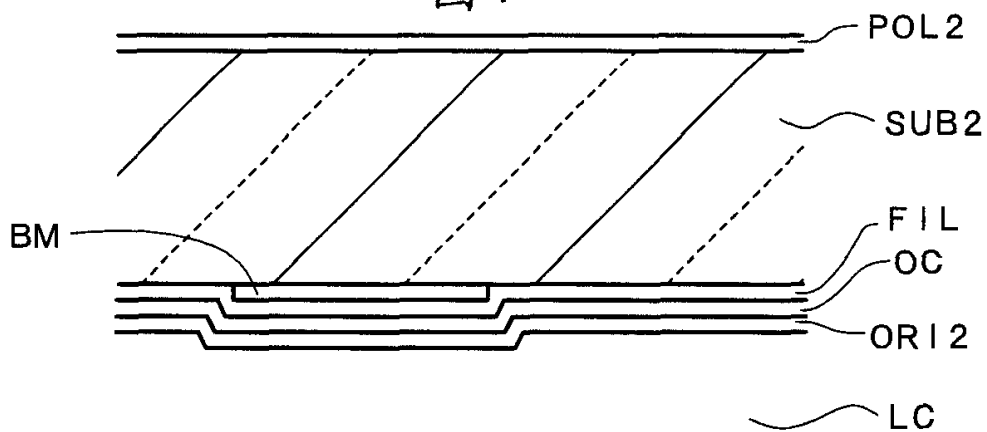


图5

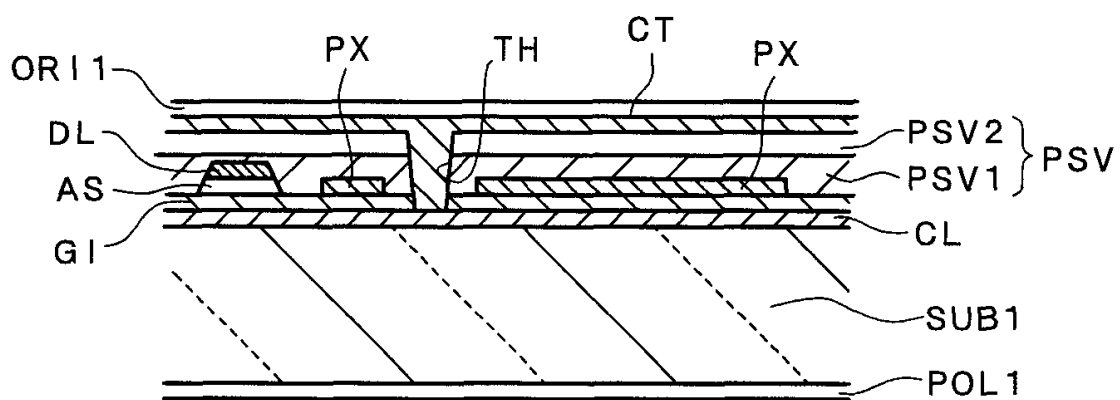


图6

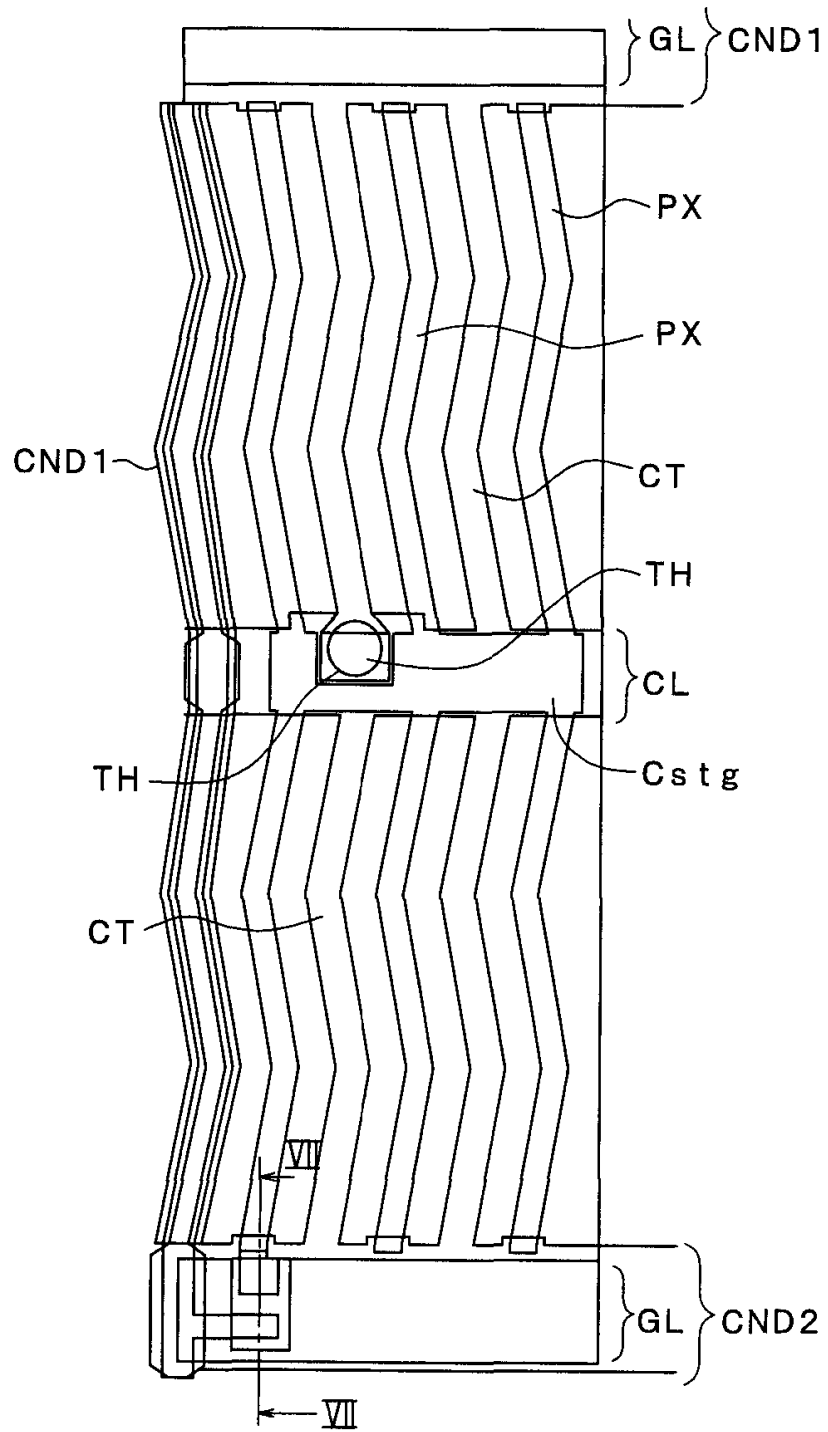


图7

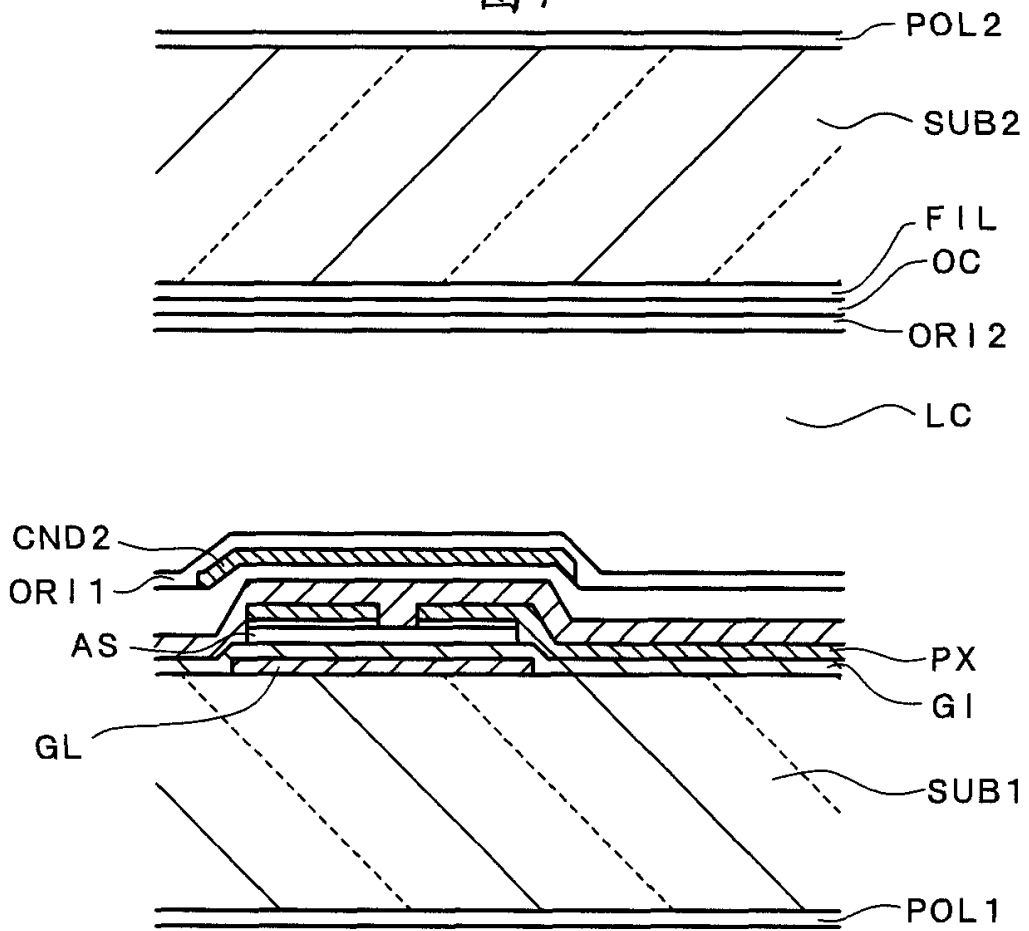


图8

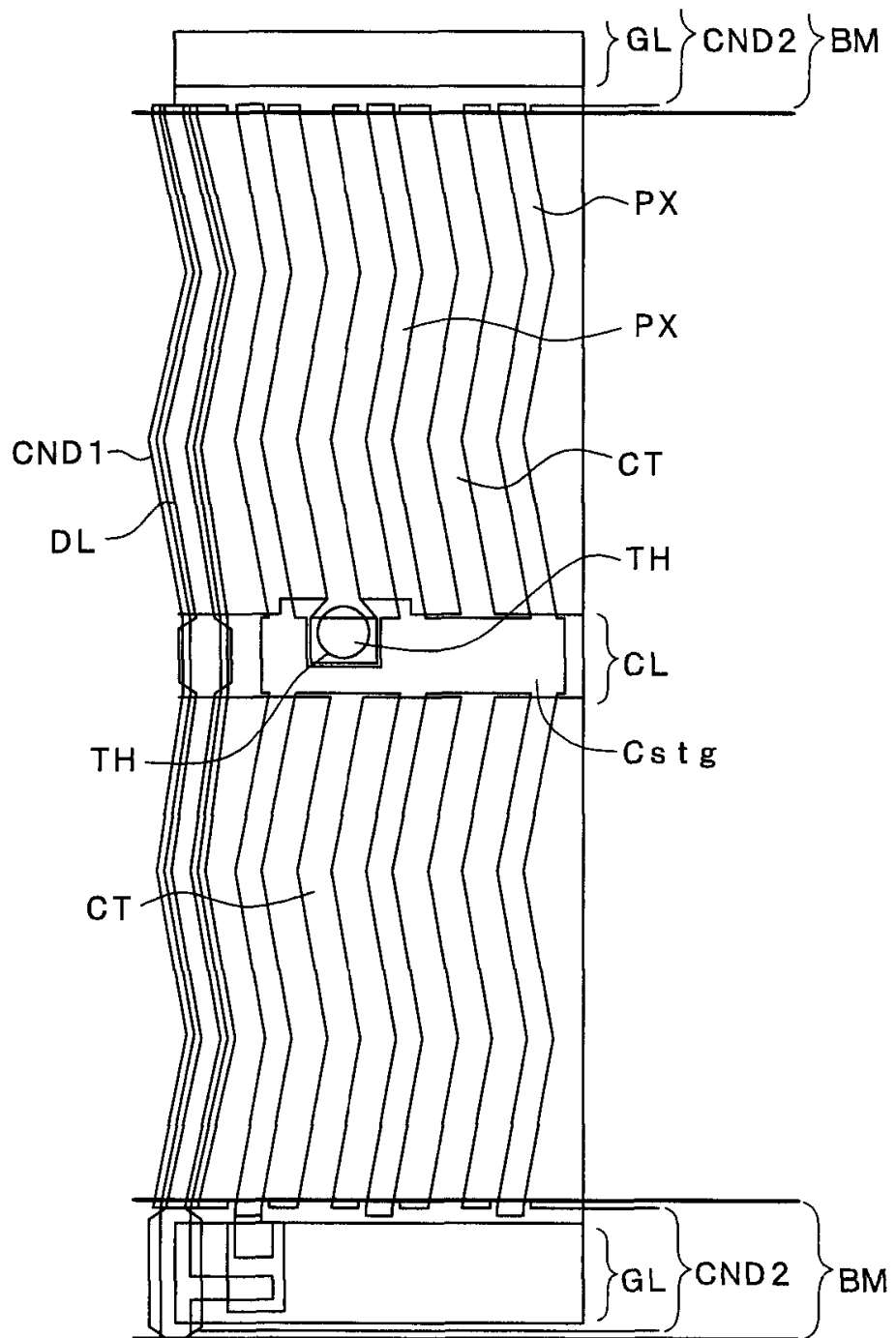


图 9

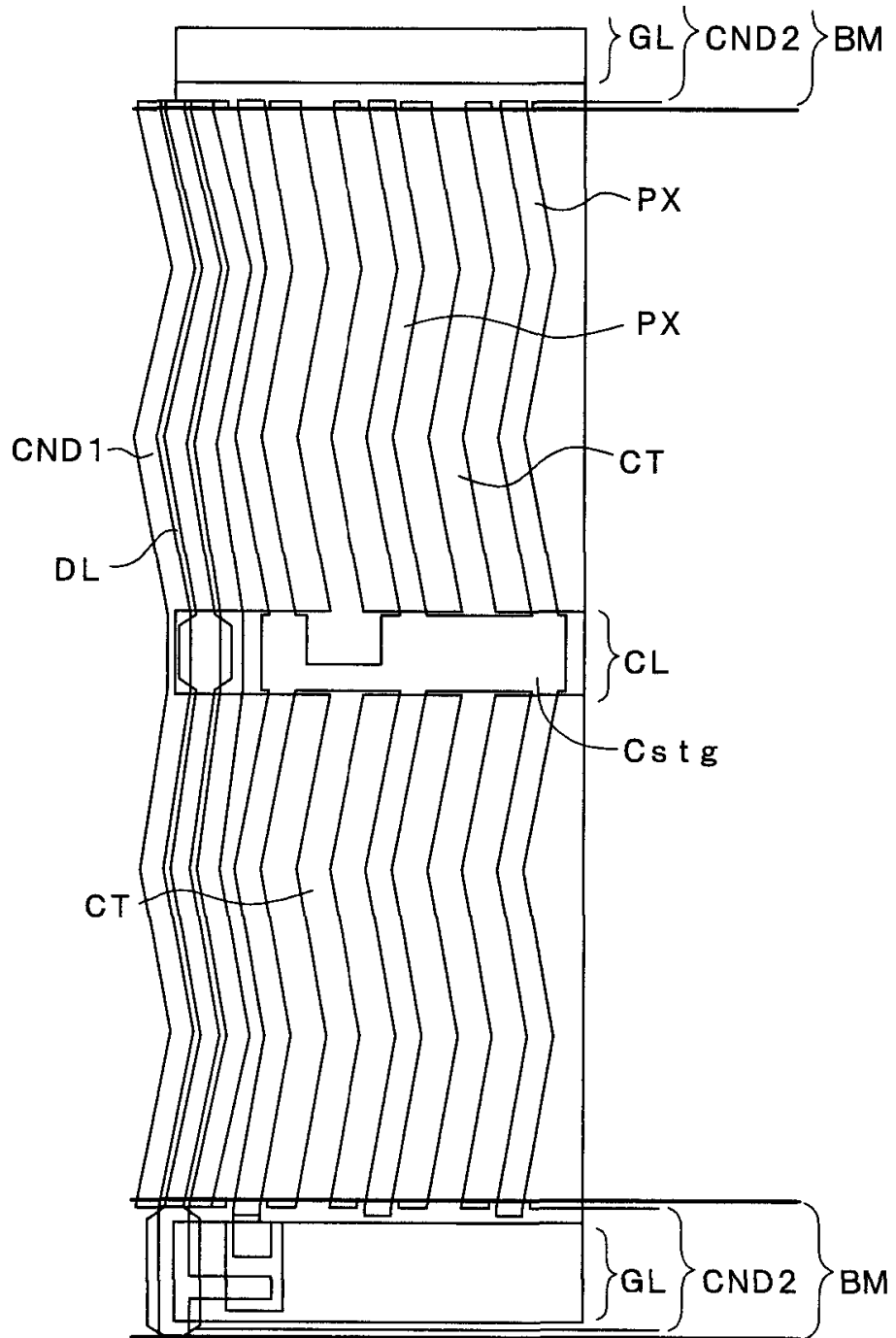


图 10

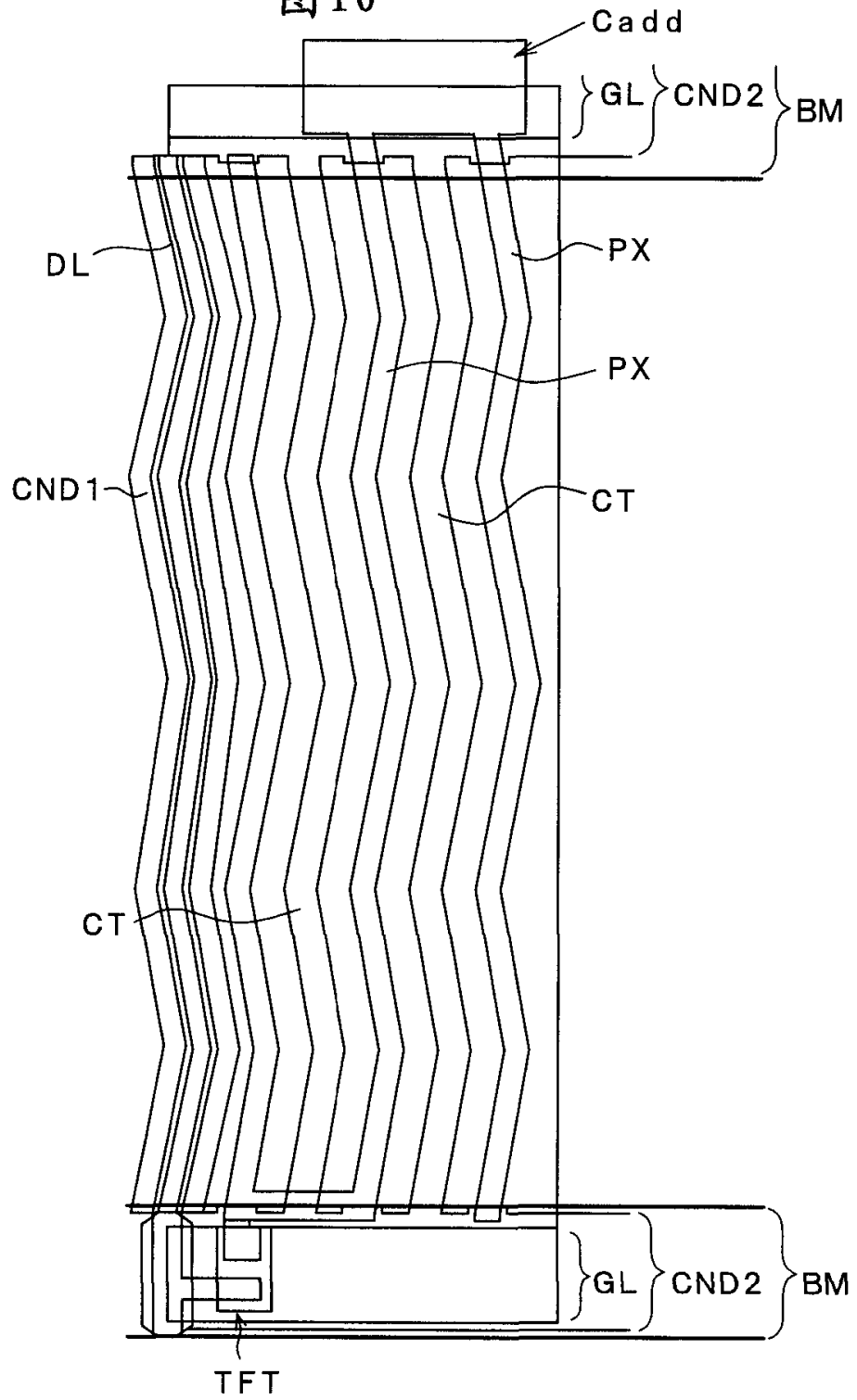


图 11

