



# (12) 发明专利申请

(10) 申请公布号 CN 102737597 A

(43) 申请公布日 2012. 10. 17

(21) 申请号 201110461161. 7

(22) 申请日 2011. 12. 29

(30) 优先权数据

099147378 2010. 12. 31 TW

(71) 申请人 刘鸿达

地址 中国台湾新竹县竹北市仁义路 16 巷 32 号

(72) 发明人 刘鸿达

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51) Int. Cl.

G09G 3/36 (2006. 01)

G09G 3/34 (2006. 01)

G02F 1/133 (2006. 01)

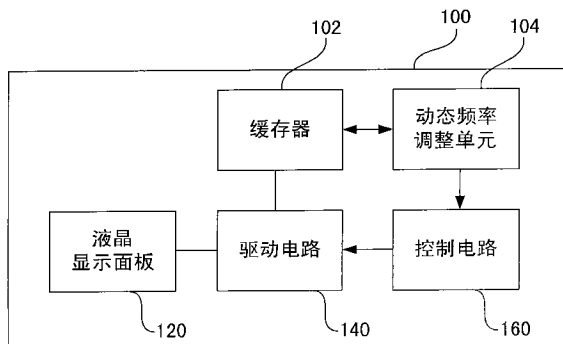
权利要求书 5 页 说明书 10 页 附图 12 页

(54) 发明名称

液晶显示装置

(57) 摘要

本发明揭露一种液晶显示装置及其像素单元设计,其中液晶显示装置至少包含缓存器、液晶显示面板、驱动电路、动态频率调整单元以及控制电路。缓存器用来暂存一影像信息。该液晶显示面板至少包含多个液晶电容以及多个像素单元。驱动电路至少包含多个储存电容分别对应所述多个液晶电容,其中所述多个储存电容的电容值明显大于所述多个液晶电容,该驱动电路根据该影像信息将其显示于该液晶显示面板上。动态频率调整单元根据影像信息的影像特性分类,经运算判断后动态地产生一显示模式控制信号。随后,据以相对应调整显示更新频率以及显示设定。



1. 一种液晶显示装置,其特征在于,至少包含:
  - 一缓存器,用来暂存一影像信息;
  - 一液晶显示面板,该液晶显示面板至少包含多个液晶电容、多个像素单元、一上配向膜层以及一下配向膜层;
  - 一驱动电路,该驱动电路至少包含多个储存电容分别对应所述多个液晶电容,其中所述多个储存电容的电容值明显大于所述多个液晶电容,该驱动电路根据该影像信息将其显示于该液晶显示面板上;
  - 一动态频率调整单元,该动态频率调整单元根据该缓存器的该影像信息的一影像特性分类,经运算判断后动态地产生一显示模式控制信号;以及
  - 一控制电路,与该动态频率调整单元以及该驱动电路电性连接,该控制电路根据该显示模式控制信号相对应调整该驱动电路的一显示更新频率以及一显示设定。
2. 根据权利要求1所述的液晶显示装置,其特征在于,该影像特性分类至少包含一动态影像、一静态缓慢影像或一静态保持影像,其中该显示设定包含一灰阶深度。
3. 根据权利要求2所述的液晶显示装置,其特征在于,该影像信息进一步具有一影像特性子分类,该影像特性子分类至少包含一全彩模式、一图像模式、一文字模式、及或一单调色系,该动态频率调整单元同时根据该影像信息的该影像特性分类以及该影像特性子分类产生相对应的该显示模式控制信号。
4. 根据权利要求1所述的液晶显示装置,其特征在于,该动态频率调整单元至少有两组或两组以上的显示更新频率。
5. 根据权利要求1所述的液晶显示装置,其特征在于,该驱动电路中对应每一像素单元至少包含两个或两个以上的薄膜晶体管开关、一双栅极薄膜晶体管或一轻掺杂漏极薄膜晶体管,其中该驱动电路的一关闭状态漏电流小于等于  $10^{-12}$  安培。
6. 根据权利要求1所述的液晶显示装置,其特征在于,该液晶显示面板的一配向膜体阻抗进一步大于等于该液晶体阻抗的五十倍。
7. 根据权利要求1所述的液晶显示装置,其特征在于,所述多个储存电容的电容值大于等于该等所述多个液晶电容的电容值的五十倍。
8. 根据权利要求1所述的液晶显示装置,其特征在于,所述多个储存电容分别对应所述多个像素单元,其中所述多个储存电容的面积占所述多个像素单元的面积比大于等于85%。
9. 根据权利要求1所述的液晶显示装置,其特征在于,该液晶显示面板的该多个像素单元中每一像素单元对应至少其中一个液晶电容以及至少其中一个储存电容,且每一像素单元包含依序设置在一下基板的一第一电极层、一第二电极层以及一第三电极层,该第二电极层包含一漏极层的延伸层,该第三电极层包含一像素电极层,该第一电极层与该第二电极层、该第二电极层与该第三电极层之间分别设置有一介电层材料,该第一电极层包含一栅极层及或一公共电极导通层,且该漏极层的延伸层与该像素电极层相连通,且或该公共电极导通层与一上基板的一透明共同电极层是电性相连通,其中该液晶电容是形成于该透明共同电极层与该下基板的该像素电极层之间,而该储存电容是设置于该第一电极层的该公共电极导通层与该第二电极层的延伸层之间、及或该第一电极层的公共电极导通层与该像素电极层之间、及或该第一电极层的栅极层与该像素电极层之间。

10. 根据权利要求 9 所述的液晶显示装置,其特征在于,该像素电极层为包含具狭缝隙的像素电极层架构,该液晶层为一垂直排列的负型液晶。

11. 根据权利要求 9 所述的液晶显示装置,其特征在于,该像素电极层、及或共电极层为一透明电极、一金属反射式电极或两者的结合,该液晶显示面板为一穿透式液晶显示面板、一反射式液晶显示面板或一穿透反射式液晶显示面板。

12. 根据权利要求 1 所述的液晶显示装置,其特征在于,该液晶显示面板的该多个像素单元,每一像素单元对应至少其中一个液晶电容以及其中一个储存电容,且每一像素单元对应至少其中一个液晶电容以及至少其中一个储存电容,且每一像素单元包含依序设置在一下基板的一第一电极层的栅极层、一第二电极层以及一第三电极层的共同电极层,其间分别设置有一介电层材料,该第二电极层至少包含一源极层、一漏极层以及连通该漏极层的一像素电极层,且该第二电极层的该像素电极层、该第三电极层的共同电极层为梳状、栅状或弯曲的梳状、栅状电极的电极架构,且该上基板并无共同电极层,其中该液晶电容是形成于该第二电极层的该像素电极层与该第三电极层的共同电极层的弯曲电场之间,而该储存电容是设置于该第二电极层的像素电极层与该第三电极层的共同电极层之间。

13. 根据权利要求 12 所述的液晶显示装置,其特征在于,该像素电极层架构为一边际电场架构,该液晶分子层为水平排列的负型液晶,或该像素电极层架构为一水平横向电场架构,该液晶分子层为一水平排列的正型液晶,该像素电极层、该共同电极层为 ITO、IZO 透明电极或金属、合金导电电极。

14. 根据权利要求 12 所述的液晶显示装置,其特征在于,该像素电极层更为矩形或单位像素电极层,该共同电极层为梳状、栅状或弯曲的梳状、栅状电极。

15. 根据权利要求 12 所述的液晶显示装置,其特征在于,该像素电极层、及或共电极层为一透明电极、一金属反射式电极或两者的结合,该液晶显示面板为一穿透式液晶显示面板、一反射式液晶显示面板或一穿透反射式液晶显示面板。

16. 根据权利要求 1 所述的液晶显示装置,其特征在于,该液晶显示面板的该多个所述多个像素单元,每一像素单元对应至少其中一个液晶电容以及其中一个储存电容,且每一像素单元对应至少其中一个液晶电容以及至少其中一个储存电容,且每一像素单元包含依序设置在一下基板的一第一电极层、一第二电极层,其间分别设置有一介电层材料,该第一电极层至少包含一栅极层以及一共电极层,该第二电极层至少包含一源极层、一漏极层以及连通该漏极层的一像素电极层,且该第一电极层的共同电极层、该第二电极层的像素电极层为梳状、栅状或弯曲的梳状、栅状电极的电极架构,且该上基板并无共同电极层,其中该液晶电容是形成于该第一电极层的共同电极层与该第二电极层的像素电极层的横向电场之间,而该储存电容是设置于该第一电极层的共同电极层与该第二电极层的像素电极层之间。

17. 根据权利要求 16 所述的液晶显示装置,其特征在于,该像素电极层架构为一水平横向电场架构,该液晶分子层为一水平排列的正型液晶,该像素电极层与该共同电极层为一金属或一合金导电电极。

18. 根据权利要求 16 所述的液晶显示装置,其特征在于,该液晶显示装置的该像素单元的储存电容,该储存电容的所在位置包括在该梳状、栅状电极的所在位置,并形成梳状、栅状或环绕状的储存电容。

19. 根据权利要求 16 所述的液晶显示装置,其特征在于,形成该储存电容区域的该第一电极层与该第二电极层在该梳状、栅状电极的所在位置,其该第二电极层的宽度小于该第一电极层的宽度。

20. 根据权利要求 1、2、3、4 或 5 所述的液晶显示装置,其特征在于,该液晶显示装置至少包含有一显示更新频率低于等于 5Hz。

21. 根据权利要求 1、2、3、4 或 5 所述的液晶显示装置,其特征在于,该液晶显示装置的驱动电路还包含一行反转驱动或一帧反转驱动。

22. 一种液晶显示装置,其特征在于,至少包含:

一液晶显示面板,该液晶显示面板至少包含多个液晶电容、多个像素单元、一上配向膜层以及一下配向膜层,该液晶体阻抗大于等于  $10^{13}$  欧姆每厘米,且该液晶显示面板的一配向膜体阻抗大于等于该液晶体阻抗的十倍以上;以及

一驱动电路,该驱动电路至少包含一显示更新频率和多个储存电容,所述多个储存电容分别对应所述多个液晶电容,所述多个储存电容的电容值大于等于所述多个液晶电容的电容值的十倍以上,该驱动电路根据该影像信息将其显示于该液晶显示面板上,其中该驱动电路中对应每一像素单元至少包含两个或两个以上的薄膜晶体管开关、或一双栅极薄膜晶体管、或一轻掺杂漏极薄膜晶体管,其中该驱动电路的一关闭状态漏电流小于等于  $10^{-12}$  安培。

23. 根据权利要求 22 所述的液晶显示装置,其特征在于,该驱动电路的该轻掺杂漏极薄膜晶体管至少具有长度不同的一第一轻掺杂漏极与一第二轻掺杂漏极,其中最接近该驱动晶体管的该第一轻掺杂漏极具有最长的长度。

24. 根据权利要求 22 或 23 所述的液晶显示装置,其特征在于,该驱动电路的一关闭状态漏电流进一步小于等于  $10^{-13}$  安培。

25. 根据权利要求 22 所述的液晶显示装置,其特征在于,该液晶显示面板的一配向膜体阻抗进一步大于等于该液晶体阻抗的五十倍。

26. 根据权利要求 22 所述的液晶显示装置,其特征在于,所述多个储存电容的电容值大于等于所述多个液晶电容的电容值的五十倍。

27. 根据权利要求 22 所述的液晶显示装置,其特征在于,所述多个储存电容分别对应所述多个像素单元,其中所述多个储存电容的面积占所述多个像素单元的面积比大于等于 85%。

28. 根据权利要求 22 所述的液晶显示装置,其特征在于,该液晶显示面板的该多个像素单元中每一像素单元对应至少其中一个液晶电容以及至少其中一个储存电容,且每一像素单元包含依序设置在一下基板的一第一电极层、一第二电极层以及一第三电极层,该第二电极层包含一漏极层的延伸层,该第三电极层包含一像素电极层,该第一电极层与该第二电极层、该第二电极层与该第三电极层之间分别设置有一介电层材料,该第一电极层包含一栅极层及或一公共电极导通层,且该漏极层的延伸层与该像素电极层相连通,且或该公共电极导通层与一上基板的一透明共同电极层是电性相连通,其中该液晶电容是形成于该透明共同电极层与该下基板的该像素电极层之间,而该储存电容是设置于该第一电极层的该公共电极导通层与该第二电极层的延伸层之间、及或该第一电极层的公共电极导通层与该像素电极层之间、及或该第一电极层的栅极层与该像素电极层之间。

29. 根据权利要求 28 所述的液晶显示装置,其特征在于,该像素电极层为包含具狭缝隙的像素电极层架构,该液晶层为一垂直排列的负型液晶。

30. 根据权利要求 28 所述的液晶显示装置,其特征在于,该像素电极层、及或共电极层为一透明电极、一金属反射式电极或两者的结合,该液晶显示面板为一穿透式液晶显示面板、一反射式液晶显示面板或一穿透反射式液晶显示面板。

31. 根据权利要求 22 所述的液晶显示装置,其特征在于,该液晶显示面板的该多个像素单元,每一像素单元对应至少其中一个液晶电容以及其中一个储存电容,且每一像素单元对应至少其中一个液晶电容以及至少其中一个储存电容,且每一像素单元包含依序设置在一下基板的一第一电极层的栅极层、一第二电极层以及一第三电极层的共同电极层,其间分别设置有一介电层材料,该第二电极层至少包含一源极层、一漏极层以及连通该漏极层的一像素电极层,且该第二电极层的该像素电极层、该第三电极层的共同电极层为梳状、栅状或弯曲的梳状、栅状电极的电极架构,且该上基板并无共同电极层,其中该液晶电容是形成于该第二电极层的该像素电极层与该第三电极层的共同电极层的弯曲电场之间,而该储存电容是设置于该第二电极层的像素电极层与该第三电极层的共同电极层之间。

32. 根据权利要求 31 所述的液晶显示装置,其特征在于,该像素电极层架构为一边际电场架构,该液晶分子层为水平排列的负型液晶,或该像素电极层架构为一水平横向电场架构,该液晶分子层为一水平排列的正型液晶,该像素电极层、该共同电极层为 ITO、IZO 透明电极或金属、合金导电电极。

33. 根据权利要求 31 所述的液晶显示装置,其特征在于,该像素电极层为矩形或单位像素电极层,该共同电极层为梳状、栅状或弯曲的梳状、栅状电极。

34. 根据权利要求 31 所述的液晶显示装置,其特征在于,该像素电极层、及或共电极层为一透明电极、一金属反射式电极或两者的结合,该液晶显示面板为一穿透式液晶显示面板、一反射式液晶显示面板或一穿透反射式液晶显示面板。

35. 根据权利要求 22 所述的液晶显示装置,其特征在于,该液晶显示面板的所述多个像素单元,每一像素单元对应至少其中一个液晶电容以及其中一个储存电容,且每一像素单元对应至少其中一个液晶电容以及至少其中一个储存电容,且每一像素单元包含依序设置在一下基板的一第一电极层、一第二电极层,其间分别设置有一介电层材料,该第一电极层至少包含一栅极层以及一共电极层,该第二电极层至少包含一源极层、一漏极层以及连通该漏极层的一像素电极层,且该第一电极层的共同电极层、该第二电极层的像素电极层为梳状、栅状或弯曲的梳状、栅状电极的电极架构,且该上基板并无共同电极层,其中该液晶电容是形成于该第一电极层的共同电极层与该第二电极层的像素电极层的横向电场之间,而该储存电容是设置于该第一电极层的共同电极层与该第二电极层的像素电极层之间。

36. 根据权利要求 35 所述的液晶显示装置,其特征在于,该像素电极层架构为一水平横向电场架构,该液晶分子层为一水平排列的正型液晶,该像素电极层与该共同电极层为一金属或一合金导电电极。

37. 根据权利要求 35 所述的液晶显示装置,其特征在于,该液晶显示装置的该像素单元的储存电容,该储存电容的所在位置包括在该梳状、栅状电极的所在位置,并形成梳状、栅状或环绕状的储存电容。

38. 根据权利要求 35 所述的液晶显示装置,其特征在于,形成该储存电容区域的该第一电极层与该第二电极层在该梳状、栅状电极的所在位置,其该第二电极层的宽度小于该第一电极层的宽度。

39. 根据权利要求 22 所述的液晶显示装置,其特征在于,该液晶显示装置至少包含有一显示更新频率低于等于 5Hz。

40. 根据权利要求 22 所述的液晶显示装置,其特征在于,该液晶显示装置的驱动电路还包含一行反转驱动或一帧反转驱动。

## 液晶显示装置

### 技术领域

[0001] 本发明是有关于一种液晶显示装置,且特别是有关于一种液晶显示装置的像素设计及其驱动方法。

### 背景技术

[0002] 近来,液晶显示装置被应用到许多领域中,包括笔记型个人计算机、监视器、车用导航器、功能性计算器、各种尺寸的电视机、移动电话与电子留言板。尤其现今轻薄或可携式的电子产品成为市场新宠,液晶显示装置的体积与厚度比起早期的映像管显示装置来的小,故被广泛使用。

[0003] 在现今的电子显示技术发展,愈来愈注重显示装置的电力消耗,低耗电量的液晶显示装置较能符合使用者对节能环保的需求。尤其在可携式的显示装置上(如手机、智能型手机、个人数字助理、电子书、平板计算机等),液晶显示模块的耗电量直接影响到整个装置的续航力。尤其是在现今大尺寸且体积轻薄的显示装置上更是迫切需要低耗电且高效率的液晶显示模块。

[0004] 目前的液晶显示装置中通常具有一定的更新频率(refresh rate)或扫描频率(frame rate),一般来说液晶显示装置采用的频率约为50~70赫兹(Hz),即每秒画面更新50~70次。

[0005] 也就是说,即便液晶显示装置上的显示画面未变动或仅有微小改变,显示驱动电路仍会定期以每秒约六十次的频率刷新显示模块中各个像素的显示信号。因此,便产生不必要的能量消耗。

[0006] 以目前市面上一般的薄膜晶体管液晶显示装置(thin film transistor liquid crystal display, TFT-LCD)来说,其电力消耗主要分为液晶显示面板、驱动电路以及背光模块几个部分。以10.1英寸大小的薄膜晶体管液晶显示装置为例,其中液晶显示面板与驱动电路部分的耗电约为1000毫瓦(mW)至2000毫瓦之间;另一方面,背光模块部分的耗电约为2000毫瓦至3000毫瓦之间。

[0007] 虽然,目前业界针对驱动电路方面有提出极性反转驱动方式,例如行反转(row inversion)驱动或帧反转(frame inversion)驱动;且针对背光模块则提出区域调光(area light scanning)的作法,然而上述作法效果有限,目前仍在积极寻找可以提供稳定显示效果且能降低能量消耗的液晶显示装置及显示驱动方法。

### 发明内容

[0008] 为了解决上述问题,本发明揭露具有可动态调整更新频率的液晶显示装置以及利用(多)双TFT驱动电路的像素单元和储存电容的设计及其液晶材料搭配以达到低更新频率驱动的液晶显示装置。在本发明的更新频率可动态调整的液晶显示装置中,液晶显示装置可根据当时显示的影像信息的影像特性分类(如动态、静态、图像、文字、快速改变、缓慢改变等)相对应调整驱动电路的显示更新频率,通过采用较低的显示更新频率达到省电的

效果。其中该动态频率调整单元至少有两组或两组以上的扫描频率。

[0009] 在较低的显示更新频率之下,一般液晶显示装置中的储存电容的电位可能随时间逐步改变,导致液晶显示面板的穿透率随之变化,如常白模式下穿透率随时间提高、常黑模式下穿透率随时间降低,可能导致一个显示周期内的显示亮度或辉度不均,更进而造成闪烁、闪屏的现象,可采用具有亮度或辉度保持率补偿的液晶显示装置加以解决,例如在显示周期中阶段性调整背光模块的驱动设定。

[0010] 因此,本发明内容的一方面是在提供一种液晶显示装置,其包含缓存器、液晶显示面板、驱动电路、动态频率调整单元以及控制电路。缓存器用来暂存一影像信息。液晶显示面板包含多个液晶电容。驱动电路包含多个储存电容分别对应所述多个液晶电容,其中所述多个储存电容的电容值明显大于所述多个液晶电容,该驱动电路根据该影像信息将其显示于该液晶显示面板上。动态频率调整单元根据该影像信息的一影像特性分类动态地产生一显示模式控制信号。控制电路与动态频率调整单元以及该驱动电路电性连接,控制电路根据该显示模式控制信号相对应调整该驱动电路的显示更新频率以及驱动参数。

[0011] 本发明内容的另一方面是在提供一种液晶显示装置,其至少包含:一液晶显示面板,该液晶显示面板至少包含多个液晶电容、多个像素单元、一上配向膜层以及一下配向膜层,该液晶体阻抗大于等于  $10^{13}$  欧姆每厘米,且该液晶显示面板的一配向膜体阻抗大于等于该液晶体阻抗的十倍以上;以及一驱动电路,该驱动电路至少包含一显示更新频率和多个储存电容,所述多个储存电容分别对应所述多个液晶电容,所述多个储存电容的电容值大于等于所述多个液晶电容的电容值的十倍以上,该驱动电路根据该影像信息将其显示于该液晶显示面板上,其中该驱动电路中对应每一像素单元至少包含两个或两个以上的薄膜晶体管开关、或一双栅极薄膜晶体管、或一轻掺杂漏极薄膜晶体管,其中该驱动电路的一关闭状态漏电流小于等于  $10^{-12}$  安培。

[0012] 根据本发明内容的另一方面实施例,其中该驱动电路中的对应每一像素单元包含至少两个薄膜晶体管开关,该驱动电路的一关闭状态漏电流小于等于  $10^{-12}$  安培。于此实施例中,其中该至少两个薄膜晶体管开关形成一双栅极薄膜晶体管。于另一实施例中,其中该驱动电路的一关闭状态漏电流进一步小于等于  $10^{-13}$  安培。

[0013] 根据本发明内容的另一实施例,其中该驱动电路包含一轻掺杂漏极薄膜晶体管,其中该轻掺杂漏极薄膜晶体管至少具有长度不同的一第一轻掺杂漏极与一第二轻掺杂漏极,其中最接近该驱动晶体管的该第一轻掺杂漏极具有最长的长度,其中该驱动电路的一关闭状态漏电流小于等于  $10^{-12}$  安培。于此实施例中,其中该驱动电路的一关闭状态漏电流进一步小于等于  $10^{-13}$  安培。

[0014] 根据本发明内容的另一实施例,其中该驱动电路采用一双栅极薄膜晶体管驱动架构,该驱动电路的一关闭状态漏电流小于  $10^{-13}$  安培。

[0015] 根据本发明内容的另一实施例,其中所述多个液晶电容的平均电容值大于等于 0.5 微微法拉,且所述多个储存电容的电容值大于等于所述多个液晶电容的电容值的十倍。

[0016] 根据本发明内容的另一实施例,其中所述多个储存电容的电容值大于等于所述多个液晶电容的电容值的五十倍。

[0017] 根据本发明内容的另一实施例,其中该液晶体阻抗大于等于  $10^{13}$  欧姆每厘米,且该液晶显示面板的一配向膜体阻抗大于等于该液晶阻抗的十倍。

[0018] 根据本发明内容的另一实施例,其中该液晶显示面板的一配向膜体阻抗进一步大于等于该液晶体阻抗的五十倍。

[0019] 根据本发明内容的另一实施例,该液晶显示面板包含多个像素单元,所述多个储存电容分别对应所述多个像素单元,其中所述多个储存电容的面积占所述多个像素单元的面积比大于等于 85%。

[0020] 根据本发明内容的另一实施例,其中该液晶显示面板的一驱动方法使用行反转(row inversion)驱动或帧反转(frame inversion)驱动该显示面板。

[0021] 根据本发明内容的另一实施例,其中该影像特性分类至少包含一动态影像、一静态缓慢影像或一静态保持影像。

[0022] 根据本发明内容的另一实施例,其中该影像信息进一步具有一影像特性子分类,该影像特性子分类至少包含一全彩模式、一图像模式、一文字模式及或一单调色系,该动态频率调整单元同时根据该影像信息的该影像特性分类以及该影像特性子分类产生相对应的该显示模式控制信号。

[0023] 根据本发明内容的另一实施例,其中该动态频率调整单元至少有两组以上的扫描频率。

[0024] 根据本发明内容的另一实施例,其中该显示设定至少包含一灰阶深度。

[0025] 根据本发明内容的另一实施例,其中该动态频率调整单元至少有一扫描频率低于 20Hz。于另一实施例中,其中该动态频率调整单元至少有一扫描频率低于 5Hz。

[0026] 根据本发明内容的另一实施例,其中该液晶显示面板包含多个像素单元,其中每一像素单元对应至少其中一个液晶电容以及其中一个储存电容,且每一像素单元对应至少其中一个液晶电容以及至少其中一个储存电容,且每一像素单元包含依序设置在下基板的一第一电极层(M1)、一第二电极层的一源极层和一漏极层的延伸层(M2)、以及一第三电极层的像素电极层(M3),其间可分别设置有一介电层材料,该第一电极层包含一栅极层、及或一公共电极导通层,且该第二电极层的漏极层的延伸层与像素电极层相连通,且或该第一电极的公共电极导通层与上基板透明的公共电极层是电性相连通,其中该液晶电容是形成于该上基板的透明公共电极层(ITO、IZO)与该下基板的像素电极层之间,而该储存电容是设置于下基板该第一电极层的公共电极导通层与该第二电极层的延伸层之间、及或该第一电极层的公共电极导通层与该像素电极层之间、及或该第一电极层的栅极层与该像素电极层之间。

[0027] 于一较佳实施例中,其中该像素电极层可以是包含具狭缝隙(Slit ITO)的像素电极层架构,该液晶层为一垂直排列的负型液晶。

[0028] 于此实施例中,其中该像素电极层为一透明电极、一金属反射式电极或两者的结合,该液晶显示面板为一穿透式液晶显示面板、一反射式液晶显示面板或一穿透反射式液晶显示面板。

[0029] 根据本发明内容的另一实施例,其中该液晶显示面板包含多个像素单元,其中每一像素单元对应至少其中一个液晶电容以及其中一个储存电容,且每一像素单元对应至少其中一个液晶电容以及至少其中一个储存电容,且每一像素单元包含依序设置在下基板的一第一电极层的栅极层(M1)、一第二电极层(M2)、以及一第三电极层的公共电极层(M3),其间可分别设置有一介电层材料,

[0030] 该第二电极层包含一源极层、一漏极层、一连通漏极层的像素电极层,且该第二电

极层的该像素电极层、该第三电极层的该共同电极层可为梳状、栅状或弯曲的梳状、栅状电极的电极架构,且该上基板并无共同电极层,其中该液晶电容是形成于第二电极层的像素电极层、第三电极层的共同电极层的弯曲电场之间,而该储存电容是设置于下基板该第二电极的像素电极层与该第三电极层的共同电极层之间。

[0031] 于一较佳实施例中,该液晶显示装置的该下基板是至少包含一像素电极层及一共同电极层,其间设有绝缘层予以隔开,该像素电极层、共同电极层可为梳状、栅状或弯曲的梳状、栅状电极的电极架构,可以是一水平横向(In Plan Switching, IPS)电场架构,该液晶分子层可为水平排列的正型液晶,该像素电极层、共同电极层为金属、合金导电电极。

[0032] 于一较佳实施例中,该水平横向(In Plan Switching, IPS)电场架构的液晶显示装置至少包含一像素电极层及一共同电极层,可为梳状、栅状或弯曲的梳状、栅状电极的电极架构,其中该共同电极层可以是第一金属电极 M1,该像素电极层可以是第二金属电极 M2,其 M1、M2 所形成的储存电容的位置可以在该梳状、栅状电极的所在位置,甚至形成形成梳状、栅状或环绕状、环状(或口字形)的储存电容。

[0033] 于一较佳实施例中,该液晶显示装置的该下基板是至少包含一像素电极层及一共同电极层,其间设有绝缘层予以隔开,该像素电极架构,可以是一边际电场(Fringe Filed Switching, FFS)架构,该液晶分子层可为水平排列的负型液晶,该像素电极层、共同电极层为 ITO、IZO 透明电极或金属、合金导电电极,该边际电场架构的像素电极层可为矩形或单位像素电极、或梳状、栅状或弯曲的梳状、栅状电极,该共同电极层可为梳状、栅状或弯曲的梳状、栅状电极。

[0034] 于此实施例中,其中该介电层材料为一氧化硅材料  $\text{SiO}_x$ 、一氧化氮材料  $\text{SiN}_x$ 、一树脂材料、一塑料材料或一光阻材料。于此实施例中,其中该上基板共同电极层与该漏极层之间的一间距小于等于 0.2 微米。

#### 附图说明

[0035] 为了让本发明的上述和其它目的、特征、优点与实施例能更明显易懂,所附附图的说明如下:

[0036] 图 1 绘示根据本发明的第一具体实施例中一种液晶显示装置的功能方块图;

[0037] 图 2 绘示液晶显示装置的电路示意图;

[0038] 图 3 绘示液晶显示装置中像素单元的俯视示意图;

[0039] 图 4 绘示液晶显示装置的液晶显示面板与驱动电路的剖面示意图;

[0040] 图 5 绘示像素单元中储存电容的示意图;

[0041] 图 6 绘示一种双栅极架构的示意图;

[0042] 图 7 绘示另一种双栅极架构的示意图;

[0043] 图 8 绘示根据本发明的第二具体实施例中一种液晶显示装置的像素单元的俯视示意图;

[0044] 图 9 绘示根据本发明的第二具体实施例中像素单元的剖面示意图;

[0045] 图 10 绘示水平横向电场架构的像素单元的示意图;

[0046] 图 11 绘示水平横向电场架构的像素单元的示意图;

[0047] 图 12 绘示边际电场架构的像素单元的示意图;

[0048] 图 13 绘示边际电场架构的像素单元的示意图 ;以及

[0049] 图 14 绘示一种具狭缝隙的像素电极层的示意图。

[0050] **【主要组件符号说明】**

[0051] 100 :液晶显示装置	102 :缓存器
[0052] 104 :动态频率调整单元	120 :液晶显示面板
[0053] 140 :驱动电路	160 :控制电路
[0054] 142 :双栅极架构	122 :像素单元
[0055] Clc :液晶电容	Cst :储存电容
[0056] M1 :第一金属层	M2 :第二金属层
[0057] M3 :第三金属层	I1 :介电层材料
[0058] I2 :介电层材料	142' :双栅极架构
[0059] 322 :像素单元	Cst1 :储存电容
[0060] Cst2 :储存电容	Cst3 :储存电容
[0061] 323 :栅极层	324 :共电极导通层
[0062] IT0 :共同电极层	slit :狭缝隙
[0063] LDD1 :第一轻掺杂漏极	LDD2 :第二轻掺杂漏极
[0064] LDD3 :第三轻掺杂漏极	LDD4 :第四轻掺杂漏极
[0065] G1 :第一栅极	G2 :第二栅极
[0066] BM :遮光罩	CF :滤光基板
[0067] Scan line :扫描线	Bus line :总线

**具体实施方式**

[0068] 请参阅图 1,其绘示根据本发明的第一具体实施例中一种液晶显示装置 100 的功能方块图。如图 1 所示,液晶显示装置 100 包含缓存器 102、动态频率调整单元 104、液晶显示面板 120、驱动电路 140 以及控制电路 160。

[0069] 缓存器 102 与驱动电路 140 及动态频率调整单元 104 耦接,用来暂存欲显示的影像信息。驱动电路 140 用以将该影像信息显示于液晶显示面板 120 上。控制电路 160 与该动态频率调整单元 120 以及驱动电路 140 电性连接。

[0070] 须注意的是,于此实施例中的驱动电路 140 并非采用固定的显示更新频率,而是可以动态采用不同的显示更新频率。

[0071] 其中,动态选择不同显示更新频率的作法说明如下,是由动态频率调整单元 104 根据该影像信息的影像特性分类动态地产生一显示模式控制信号。接着,控制电路 160 根据该显示模式控制信号相对应调整该驱动电路 140 的显示更新频率。

[0072] 其中,上述影像信息的影像特性分类至少包含动态影像(如电影、动画、运动画面等)、静态缓慢影像(如生态摄影、翻页广告等)或静态保持影像(如图片、照片、静态平面广告、文字等),动态频率调整单元 104 可根据影像信息的影像特性分类产生相对应的该显示模式控制信号,如动态影像可维持高显示更新频率(例如 60Hz);静态缓慢影像可切换至中显示更新频率(例如 20Hz、15Hz);而静态保持影像可切换至低显示更新频率(例如 5Hz、3Hz、0.3Hz),然而本发明并不以此为限,若有强列节能需求,在动态影像时亦可切换至低显

示更新频率。

[0073] 如上所述,于此实施例中,本发明的动态频率调整单元 104 可具有两组(高、低显示更新频率)、三组(高、中、低显示更新频率)或三组以上的扫描频率。于一实施例中,该动态频率调整单元至少有一扫描频率低于 20Hz。于另一实施例中,该动态频率调整单元至少有一扫描频率进一步低于 5Hz。于另一实施例中,该动态频率调整单元至少有一扫描频率进一步低于 1Hz。

[0074] 此外,影像信息进一步具有影像特性子分类,影像特性子分类至少包含全彩模式、图像模式或文字模式、及或单调色系,动态频率调整单元 104 可同时考虑影像信息的影像特性分类(动态、静态缓慢、静态保持)以及影像特性子分类(全彩模式、图像模式、文字模式、单调色系)产生相对应的该显示模式控制信号。

[0075] 举例来说,对动态影像、静态缓慢影像以及静态保持影像可进一步将其分类为全彩模式/单调色系以及文字模式/图像模式;也就是说,动态/静态缓慢/静态保持影像又可进一步全彩图像、全彩文字、单色图像、单色文字等至少四种子分类,但本发明并不以此为限。

[0076] 接着,可根据不同分类调整显示更新频率,此外,并可根据影像特性分类以及影像特性子分类进一步调整其它显示设定,如灰阶(grey level)深度。

[0077] 举例来说,针对动态影像可将其调整至显示更新频率 10Hz ~ 60Hz 及 256 灰阶深度;针对静态缓慢且为全彩模式的影像进一步将其调整至显示更新频率 3Hz ~ 10Hz 且 64 或 256 灰阶深度;针对静态缓慢且为文字模式的影像进一步将其调整至显示更新频率 0.5Hz ~ 3Hz 且 4 或 16 灰阶深度;针对静态保持文字模式的影像且在节能模式下可进一步将其调整至显示更新频率 0.05Hz ~ 0.5Hz 且 2 或 4 灰阶深度。

[0078] 此外,动态频率调整单元 104 先对影像信息进行显示模式的判断之后,可进一步对将显示的影像信息进行数据重整计算,所谓的数据重整计算范例说明于下列段落。

[0079] 假设原始数据 60Hz 则一秒有 60 帧(Frame),在 10 秒内则有 600 个 frames,分辨率为(Nx, Ny);数据函数可以表示为 Data(f, x, y, data(R, G, B)), f = 1 ~ 600, x = 1 ~ Nx, y = 1 ~ Ny; data(R, G, B) 为 RGB 三色刺激值或信号值(或是用 data(Y, x, y) 或 data(Y, u, v))。

[0080] 以 10Hz 频率进行比对时,可针对每 6Frames 作平均值 Data10(6, x, y, data) 比对其函数变化,并判断其模式。即  $\text{Data}_6(x, y, \text{data}) = (1/6) \sum \text{Data}(f, x, y, \text{data}), f = 1 \sim 6$ , 每 6 个画面数据相加后,再取平均值。

[0081] 以 5Hz 频率进行比对时,每 12Frames 作平均值 Data12(x, y, data) 比对;以 1Hz 频率进行比对时,每 60Frames 作平均值 Data60(x, y, data) 比对;以 0.5Hz 频率进行比对时每 120Frames 作平均值 Data120(x, y, data) 比对。

[0082] 此外,另一实施例中,另可在 10 秒或其它特定时间长度内取上述 Data6, Data12, Data60, Data600 的均方根( $\Delta \text{Data}_6, \Delta \text{Data}_{12}, \Delta \text{Data}_{60}, \Delta \text{Data}_{600}$ )来作比对,举例来说其中  $\Delta \text{Data}_6(x, y, \text{data}) = \{1/N \sum [\text{Data}_6(x, y, \text{data}) - \text{Data}(f, x, y, \text{data})]^2\}^{0.5}$ 。透过上述运算,借以判断其模式,此种统计方式有助于提高判断的稳定性。另外,若计算的数据量过大亦可以降低取样数、灰阶数(如仅取高位部分)进行判断。

[0083] 请一并参阅图 2,其绘示液晶显示装置 100 的电路示意图,液晶显示装置 100 中所

包含的硬件组件并不以图 1 为限。如图 2 所示,于液晶显示装置 100 中尚具有显示所需的其它电子组件,如时序控制电路、低电压差分信号接收电路 (LVDS receiver)、延伸显示能力识别单元 (Extended display identification data, EDID) 等等。

[0084] 请一并参阅图 3,其绘示液晶显示装置 100 中像素单元 122 的俯视示意图。须说明的是,其中液晶显示面板 120 包含多个像素单元 122 (如 1024\*768 个像素单元 122),则像素单元中包含一个液晶电容  $C_{lc}$ ,驱动电路 140 包含多个储存电容  $C_{st}$ ,储存电容  $C_{st}$  分别对应所述多个液晶电容  $C_{lc}$ 。一般来说,液晶电容  $C_{lc}$  的电压准位则代表显示信号的内容。储存电容  $C_{st}$  与液晶电容  $C_{lc}$  并联,储存电容  $C_{st}$  主要用来维持显示信号的电压准位,当显示更新频率降低时,上述电容的更新周期变长,可能造成电压维持率下降,导致显示失真。然而于本发明中,其中所述多个储存电容  $C_{st}$  的电容值明显大于所述多个液晶电容  $C_{lc}$ ,借此,提高显示信号的电压维持率。于一实施例中,所述多个储存电容  $C_{st}$  的电容值大于等于所述多个液晶电容  $C_{lc}$  的电容值的十倍甚或五十倍。借此,提高显示信号的电压维持率。

[0085] 请一并参阅图 4,其绘示液晶显示装置 100 的液晶显示面板 120 与驱动电路 140 的剖面示意图。此为一反射式或穿透反射式或高开口率 (Top ITO) 的 TFT 像素示意图。每一像素单元包含依序设置的下基板的栅极层和第一金属层 M1 (共同电极层)、第二金属层 M2 (漏极层和漏极层的延展层) 以及第三金属层或像素电极层 M3 (像素电极层,其为一反射层或一部分穿透部分反射层或透明电极 ITO 层)。其中, M1、M2 之间以及 M2、M3 之间可分别设置有介电层材料 I1、I2,其中液晶电容  $C_{lc}$  是形成于上基板 (即图中滤光基板 CF) 透明的共同电极层 (ITO、IZO 透明电极, Common Electrode) 与像素电极层 M3 之间,而储存电容  $C_{st}$  是设置于下基板共同电极层 M1 与漏极层的延展层 M2 之间和共同电极层 M1 与像素电极层 M3 之间。实际应用中,上基板可为彩色滤光片 (Colorfilter) 基板。

[0086] 此外,在穿透式液晶显示面板或穿透反射式液晶显示面板中,上述 M1、M2、M3 各层可部分采用 (特别是针对显示区域) 透明的 ITO 或 IZO 透明电极层以增加开口率,并不限定于采用不透明的金属材料。

[0087] 其中,形成储存电容  $C_{st}$  的导电材 (下基板共同电极层 M1 与漏极层的延展层 M2) 之间的距离可设计为明显小于液晶电容  $C_{lc}$  的导电材 (上基板共同电极层 Common Electrode 与像素电极层 M3) 之间的距离,利用储存电容  $C_{st}$  的导电材间距较小来提高储存电容  $C_{st}$  的电容值。此外,亦可储存电容  $C_{st}$  的平面延伸的面积来提高储存电容  $C_{st}$  的电容值,请一并参阅图 5。其绘示一像素单元 122 中储存电容  $C_{st}$  的示意图。于一实施例中,储存电容  $C_{st}$  占像素单元 122 的面积比大于等于 85% (如图 5 所示)。借此使,所述多个储存电容  $C_{st}$  的电容值大于等于所述多个液晶电容  $C_{lc}$  的电容值的十倍甚或五十倍以上。借此,提高显示信号的电压维持率。

[0088] 于一实施例中,液晶电容  $C_{lc}$  的平均电容值大于等于 0.5 微微法拉,该液晶显示面板的一液晶体阻抗大于等于  $10^{13}$  欧姆每厘米,且液晶显示面板的一配向膜体阻抗大于等于该液晶阻抗的十倍,于另一实施例中,液晶显示面板的一配向膜体阻抗进一步大于等于该液晶体阻抗的五十倍。

[0089] 此外,于此实施例中,本发明的驱动电路 140 可进一步采用双栅极架构 142 (请参阅图 3 与图 4),双栅极架构 142 可使驱动电路 140 的漏电流降低,漏电流降低有助于提高显示信号的电压维持率。于一实施例中,驱动电路 140 的关闭状态漏电流可小于等于  $10^{-13}$  安

培,于另一实施例中,驱动电路 140 的关闭状态漏电流可进一步小于等于  $10^{-14}$  安培。

[0090] 有关双栅极架构 142 的详细实施方式,请参阅图 6,其绘示一种双栅极架构 142 的示意图。如图 6 所示,其中驱动电路 140 的双栅极架构 142 包含一轻掺杂漏极薄膜晶体管,其中该轻掺杂漏极薄膜晶体管至少具有长度不同的一第一轻掺杂漏极 LDD1 与一第二轻掺杂漏极 LDD2,其中最接近该驱动晶体管的该第一轻掺杂漏极 LDD1 具有最长的长度。其中该轻掺杂漏极薄膜晶体管为一双栅极 (Dual gate) 薄膜晶体管,至少具有一第一栅极 G1 与一第二栅极 G2。其中该双栅极薄膜晶体管还包含一第三轻掺杂漏极 LDD3、一第四轻掺杂漏极 LDD4,又该第一栅极 G1 对应该第一轻掺杂漏极 LDD1、该第二轻掺杂漏极 LDD2,该第二栅极 G2 对应该第三轻掺杂漏极 LDD3、该第四轻掺杂漏极 LDD4,而该第一轻掺杂漏极 LDD1 最接近该驱动晶体管,且该第一轻掺杂漏极 LDD1 长度大于其它三个轻掺杂漏极 (LDD2 ~ LDD4) 长度。

[0091] 另可参阅图 7,其绘示另一种双栅极架构 142' 的示意图。如图 7 所示,双栅极架构 142' 包含一基底、一有效层、一第一栅极绝缘层、一第二栅极绝缘层、一第一栅极层以及一第二栅极层。其中有效层是形成于该基底上。第一栅极绝缘层是形成于该有效层上,其覆盖该第一信道区域、该第四轻掺杂区域、以及该第二轻掺杂区域。第二栅极绝缘层是形成于该有效层上,其覆盖该第二信道区域、第三轻掺杂区域、以及该第五轻掺杂区域。第一栅极层是形成于该第一栅极绝缘层上且覆盖该第一信道区域上方的该第一栅极绝缘层。第二栅极层是形成于该第二栅极绝缘层上且覆盖该第二信道区域上方的该栅极绝缘层。各种双栅极架构的详细内容与形成方法为已知技艺之人所熟知,故在此不另赘述。

[0092] 如上述,本发明的驱动电路 140 可进一步采用各种双栅极架构、或多栅极架构,使驱动电路 140 的漏电流降低,借此提高显示信号的电压维持率。如此一来,即便当液晶显示装置 100 的显示更新频率降低时,仍可维持较佳的显示效果。

[0093] 于一实施例中,该液晶显示装置 100 的驱动电路 140 还包含行反转 (row inversion) 驱动或帧反转 (frame inversion) 驱动。

[0094] 于上述段落中,本发明揭露具有更新频率可动态调整的液晶显示装置 100,液晶显示装置 100 可根据当时显示的影像信息的影像特性分类(如动态、静态、图像、文字、快速改变、缓慢改变等)相对应调整驱动电路的显示更新频率,通过采用动态切换的、较低的显示更新频率达到省电的效果。此外,本发明另提出以提高储存电容  $C_{st}$  的电容值以及采用双栅极架构的驱动电路,在低显示更新频率下提高显示信号的电压维持率。

[0095] 请参阅图 8,其绘示根据本发明的第二具体实施例中一种液晶显示装置的像素单元 322 的俯视示意图。第二具体实施例中像素单元设计具有低漏电流、高电压维持率的特性,可用以支持第一具体实施例中可进行动态频率调整的液晶显示装置 100,尤其是在低显示频率下仍可维持稳定的显示效果。

[0096] 第二具体实施例中的液晶显示装置包含液晶显示面板,该液晶显示面板至少包含多个液晶电容、多个像素单元 322(如图 8 所示)、上配向膜层以及下配向膜层,该液晶体阻抗大于等于  $10^{13}$  欧姆每厘米,且液晶显示面板的配向膜体阻抗大于等于该液晶体阻抗的十倍以上。

[0097] 驱动电路至少包含一显示更新频率和多个储存电容,该储存电容分别对应所述多个液晶电容,所述多个储存电容的电容值大于等于所述多个液晶电容的电容值的十倍以

上,该驱动电路根据该影像信息将其显示于该液晶显示面板上,其中该驱动电路中对应每一像素单元至少包含两个或两个以上的薄膜晶体管开关、或一双栅极薄膜晶体管、或一轻掺杂漏极薄膜晶体管,其中该驱动电路的一关闭状态漏电流小于等于  $10^{-12}$  安培。关于液晶显示装置的其它详细内容可参阅第一具体实施例中的说明。

[0098] 请一并参阅图 9,其绘示根据本发明的第二具体实施例中像素单元 322 的剖面示意图。须特别说明的是,如图 8 与图 9 所示,像素单元 322 像素单元包含依序设置在一下基板的第一电极层 M1、第二电极层 M2 以及第三电极层 M3,第一电极层 M1 与第二电极层 M2 之间设置有介电层材料 I1,第二电极层 M2 与第三电极层 M3 之间设置有介电层材料 I2。

[0099] 如图 8 与图 9 所示,第二电极层 M2 包含一漏极层的延伸层,该第三电极层 M3 包含一像素电极层,该第一电极层与该第二电极层、该第一电极层 M1 包含栅极层 323 及或共电极导通层 324(如图 8 所示),且该漏极层的延伸层与该像素电极层相连通,且或该共电极导通层 324 与一上基板的一透明共同电极层是电性相连通,其中该液晶电容是形成于该上基板的透明共同电极层与该下基板的该像素电极层之间,而该储存电容则可以具有三个部分,第一部分的储存电容 Cst1 是设置于第一电极层 M1 的共电极导通层 324 与第二电极层的延伸层之间,及或第二部分的储存电容 Cst2 是设置于第一电极层 M1 的共电极导通层与该第三电极层 M3 的像素电极层之间,及或第三部分的储存电容 Cst3 是设置于该第一电极层 M1 的栅极层与该第三电极层 M3 的该像素电极层之间。

[0100] 于上述像素单元 322 的设计中,像素电极层为一透明电极、一金属反射式电极或两者的结合,该液晶显示面板可为一穿透式液晶显示面板、一反射式液晶显示面板或一穿透反射式液晶显示面板。其中该储存电容的该介电层材料为一氧化硅材料  $\text{SiO}_x$ 、一氧化氮材料  $\text{SiNx}$ 、一树脂材料、一塑料材料或一光阻材料。其中该储存电容的该介电层材料的厚度小于等于 0.2 微米。于上述实施例的像素单元 322 中,该像素电极层为包含具狭缝隙 (Slit ITO) 的像素电极层架构,请一并参阅图 14,其绘示一种具狭缝隙 (Slit ITO) 的像素电极层的示意图,如图 14 所示,像素单元 322 的共同电极层 ITO 上设置有多个狭缝隙 slit,其中该液晶层为一垂直排列的负型液晶。

[0101] 此外,于另一实施例中,本发明的另一种像素单元设计如下,每一像素单元对应至少其中一个液晶电容以及其中一个储存电容,且每一像素单元对应至少其中一个液晶电容以及至少其中一个储存电容。每一像素单元包含依序设置在一下基板的一第一电极层 M1 的栅极层、一第二电极层 M2 以及第三电极层 M3 的共同电极层 M3。第一电极层 M1 与第二电极层 M2、第二电极层 M2 与第三电极层 M3 其间分别设置有介电层材料 (I1, I2),以上可参阅图 8 与图 9。

[0102] 须说明的是,第二电极层 M2 包含一源极层、一漏极层以及连通该漏极层的一像素电极层,且该第二电极层 M2 的该像素电极层、该第三电极层 M3 的共同电极层为梳状、栅状或弯曲的梳状、栅状电极的电极架构,且该上基板并无共同电极层,该上基板可设置一彩色滤光片、一平坦层,其中该液晶电容是形成于该第二电极层的该像素电极层与该第三电极层的共同电极层的弯曲电场之间,而该储存电容是设置于该第二电极层的该像素电极层与该第三电极层的共同电极层之间。

[0103] 请参阅图 10 与图 11,于一实施例中,图 10 与图 11 中的该像素电极层架构为一水平横向 (In Plan Switching, IPS) 电场架构,该液晶分子层为一水平排列的正型液晶,该像

素电极层与该共同电极层为一金属或一合金导电电极。其中,该液晶显示装置的该下基板的该像素电极层、该共同电极层为梳状、栅状或弯曲的梳状、栅状电极。

[0104] 于一较佳实施例中,该水平横向(In Plan Switching, IPS) 电场架构的液晶显示装置至少包含一像素电极层及一共同电极层,可为梳状、栅状或弯曲的梳状、栅状电极的电极架构,其中该共同电极层可以是第一金属电极 M1,该像素电极层可以是第二金属电极 M2,其 M1、M2 所形成的储存电容的位置可以在该梳状、栅状电极的所在位置,甚至形成环状(口字形)的储存电容。

[0105] 于另一实施例中,请参阅图 12 与图 13 的该像素电极层架构亦可以是一边际电场(Fringe Filed Switching, FFS) 架构,该液晶分子层可为水平排列的负型液晶,该像素电极层、共同电极层为 ITO、IZO 透明电极或金属、合金导电电极。于此实施例中,该像素电极层可为矩形或单位像素电极层,该共同电极层为梳状、栅状或弯曲的梳状、栅状电极(如图 12 所示)。

[0106] 于上述像素单元的设计中,像素电极层亦可为一透明电极、一金属反射式电极或两者的结合,该液晶显示面板可为一穿透式液晶显示面板、一反射式液晶显示面板或一穿透反射式液晶显示面板。其中该储存电容的该介电层材料为一氧化硅材料  $\text{SiO}_x$ 、一氧化氮材料  $\text{SiNx}$ 、一树脂材料、一塑料材料或一光阻材料。其中该储存电容的该介电层材料的厚度小于等于 0.2 微米综上所述,透过第二具体实施例中所揭露各种的像素单元的像素设计和液晶材料的搭配,可用来支持液晶显示装置动态调整至低显示更新频率,借此降低液晶显示装置的能量消耗。如此一来,本发明的做法可提供高能量效率且具有稳定显示效果(可避免闪频等异常显示)的液晶显示装置。

[0107] 此外,本发明内容可进一步搭配利用在具有亮度或辉度保持率补偿(Luminance Holding Ratio Compensation, LHRC) 的液晶显示装置上。其中,当显示周期中该液晶显示面板的一穿透率随时间提高。背光模块可在于显示周期中形成多个背光遮断期间,或是逐步调整背光驱动电流。

[0108] 虽然本发明已以实施方式揭露如上,然其并非用以限定本发明,任何熟悉此技艺者,在不脱离本发明的精神和范围内,当可作各种的更动与润饰,因此本发明的保护范围当视所附的权利要求书所界定的范围为准。

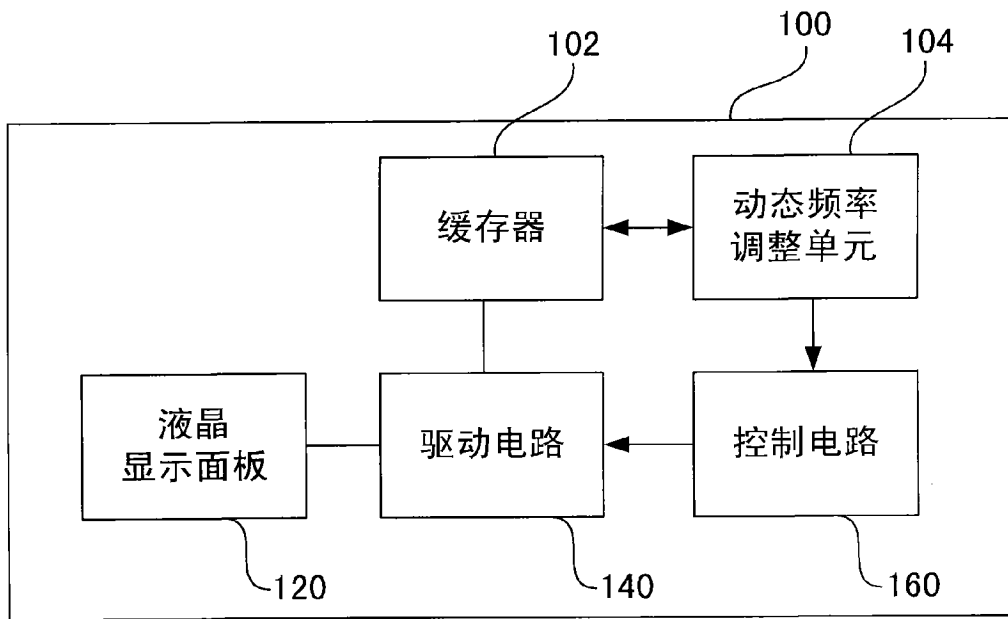


图 1

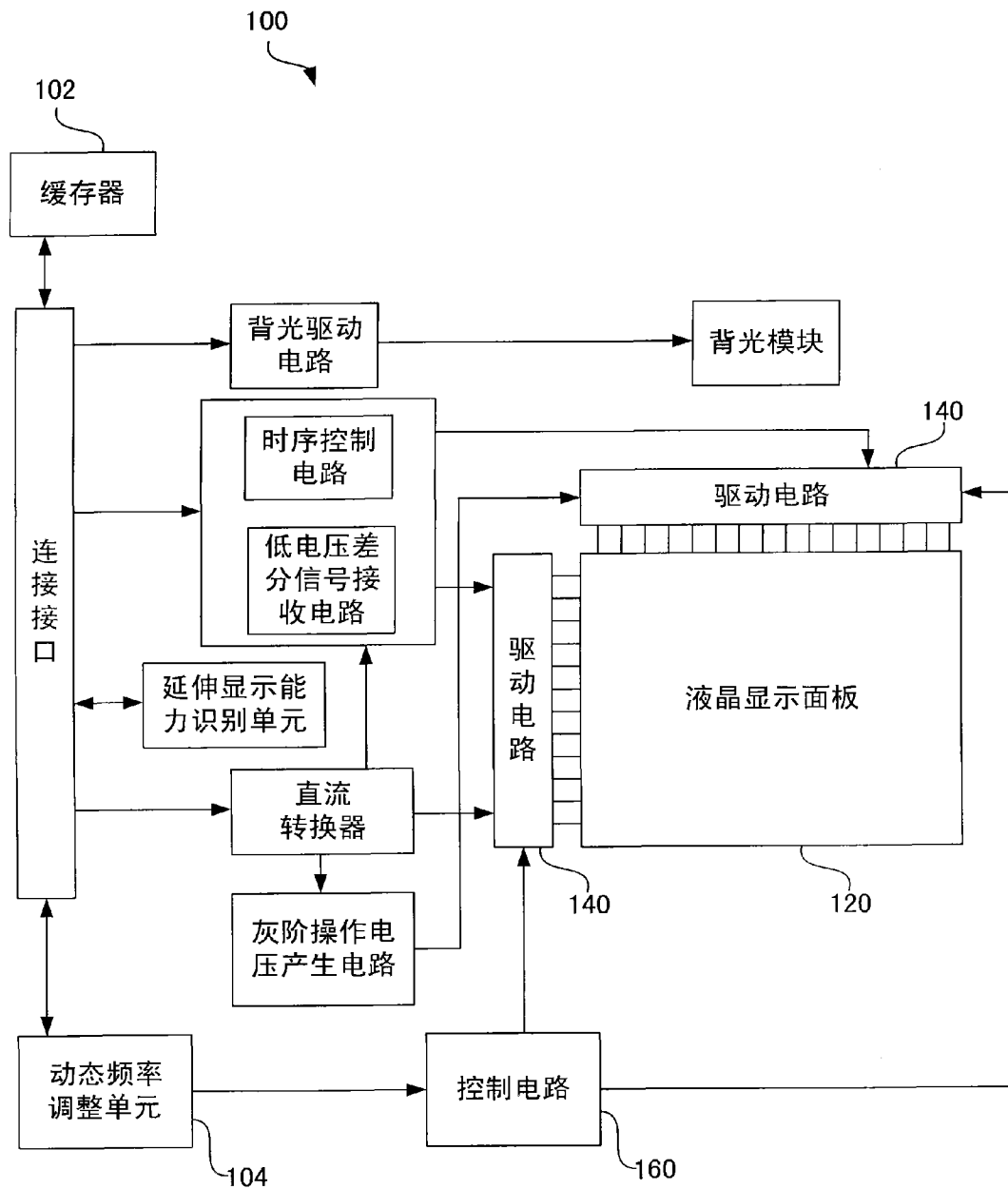


图 2

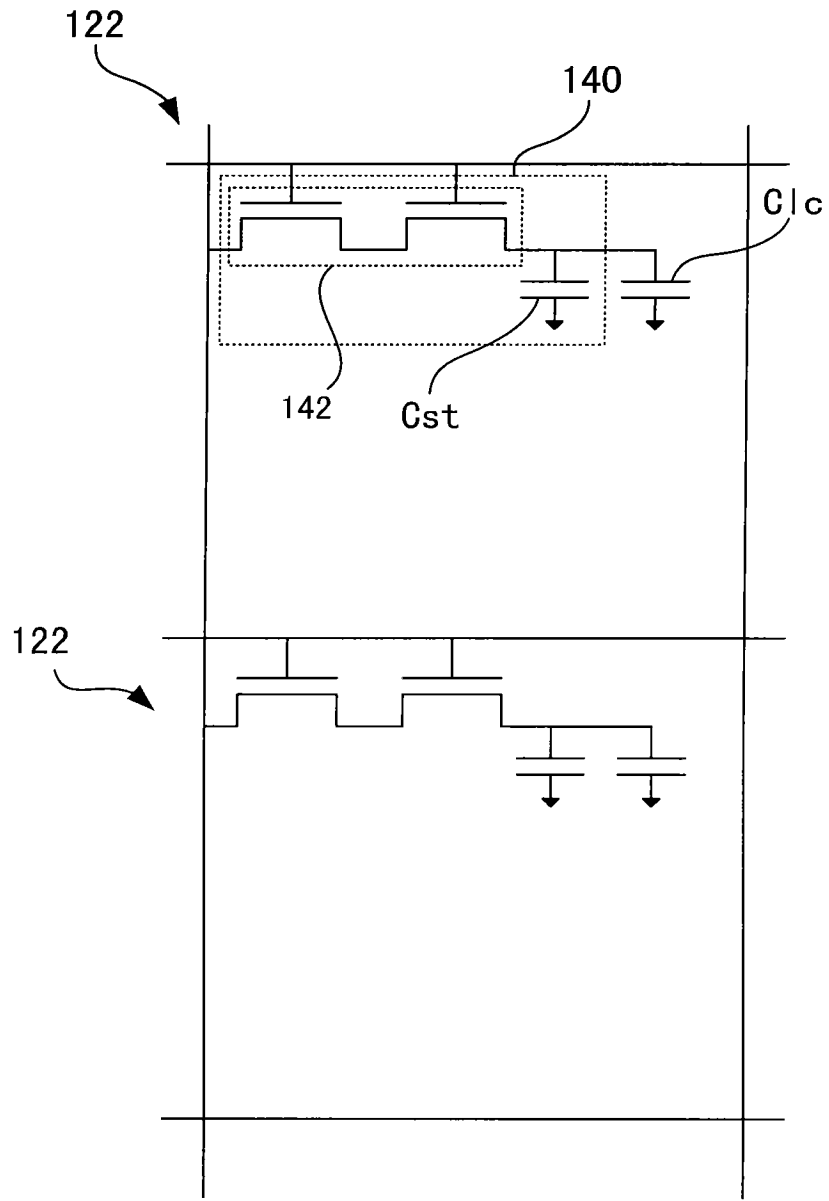


图 3

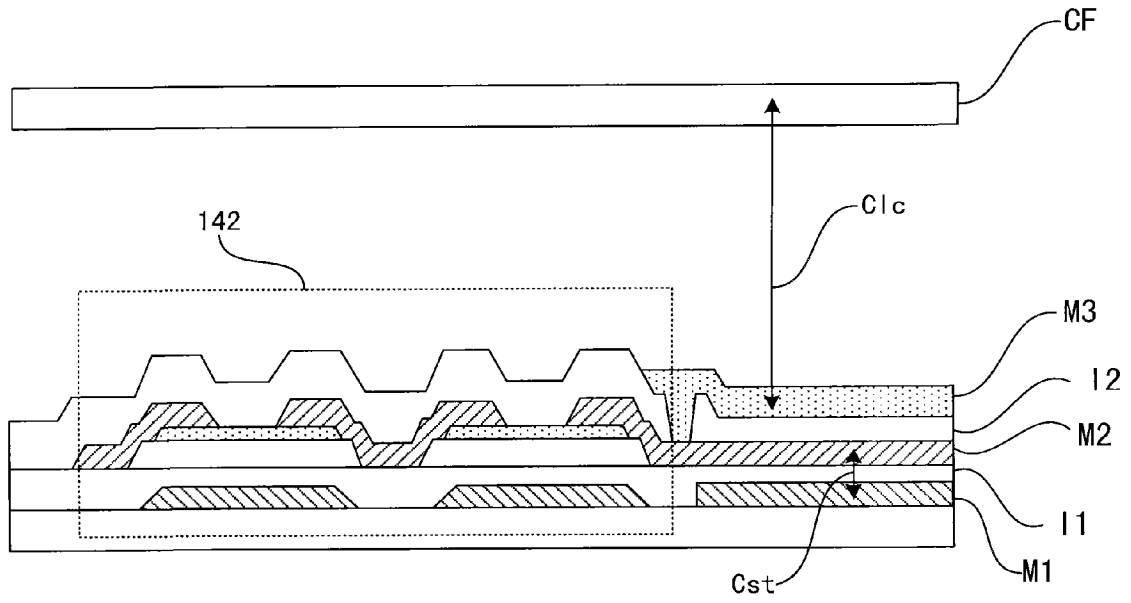


图 4

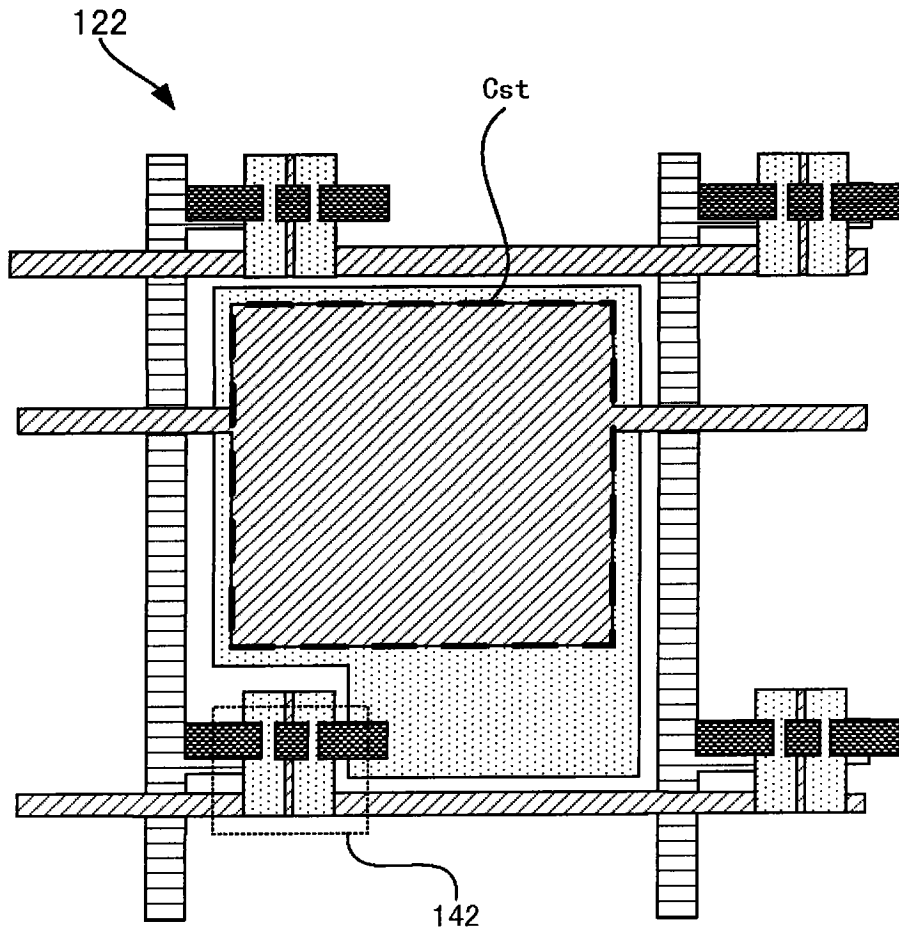


图 5

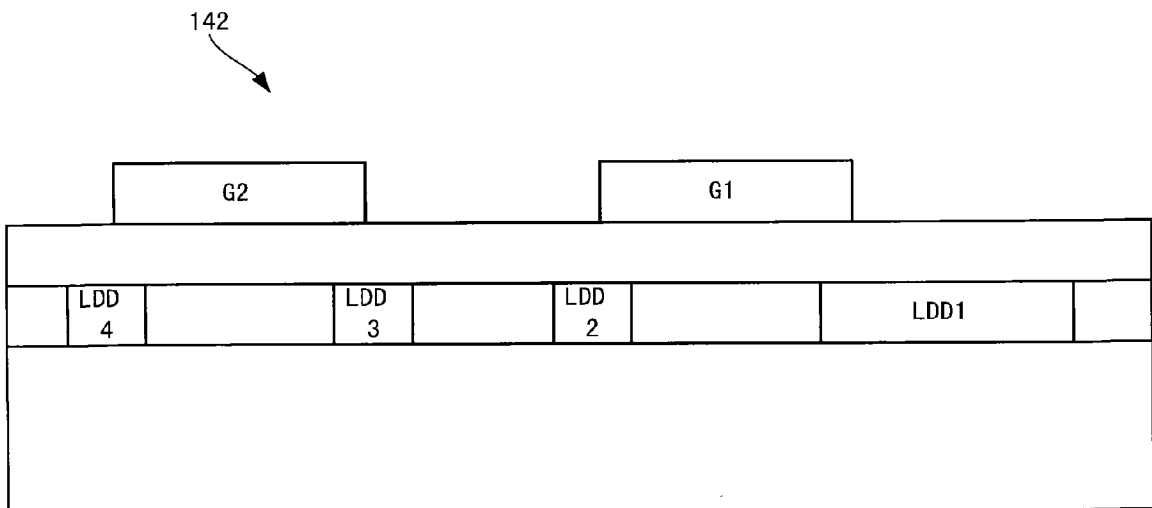


图 6

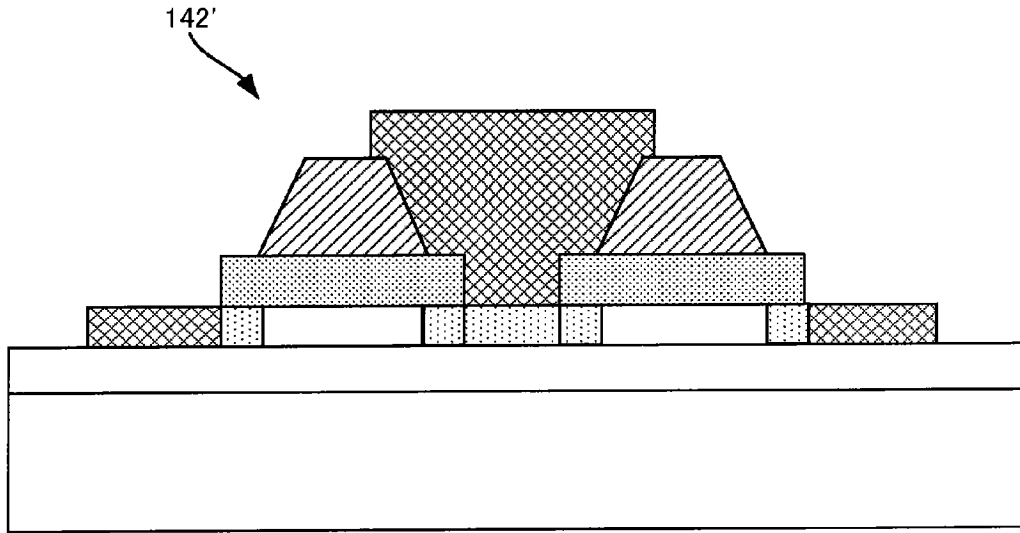


图 7

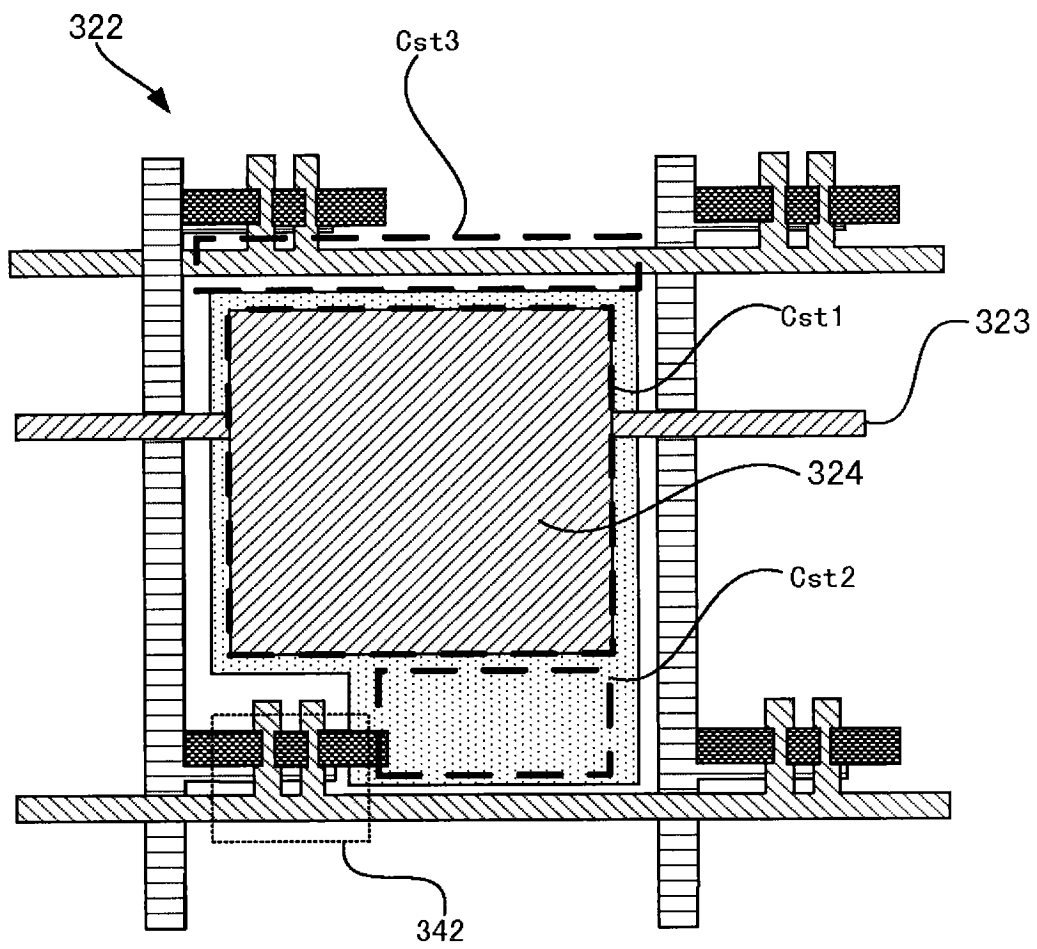


图 8

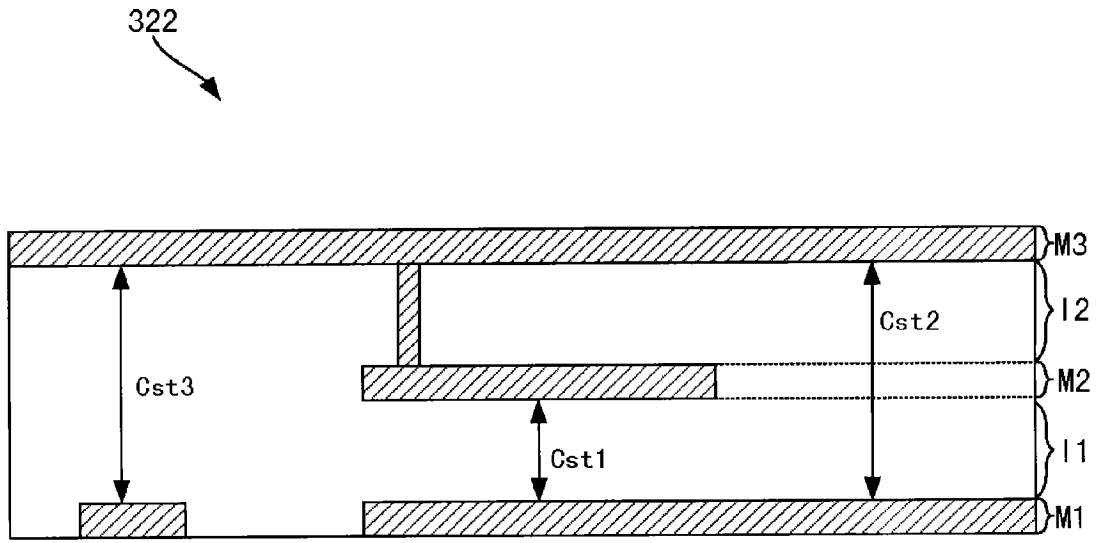


图 9

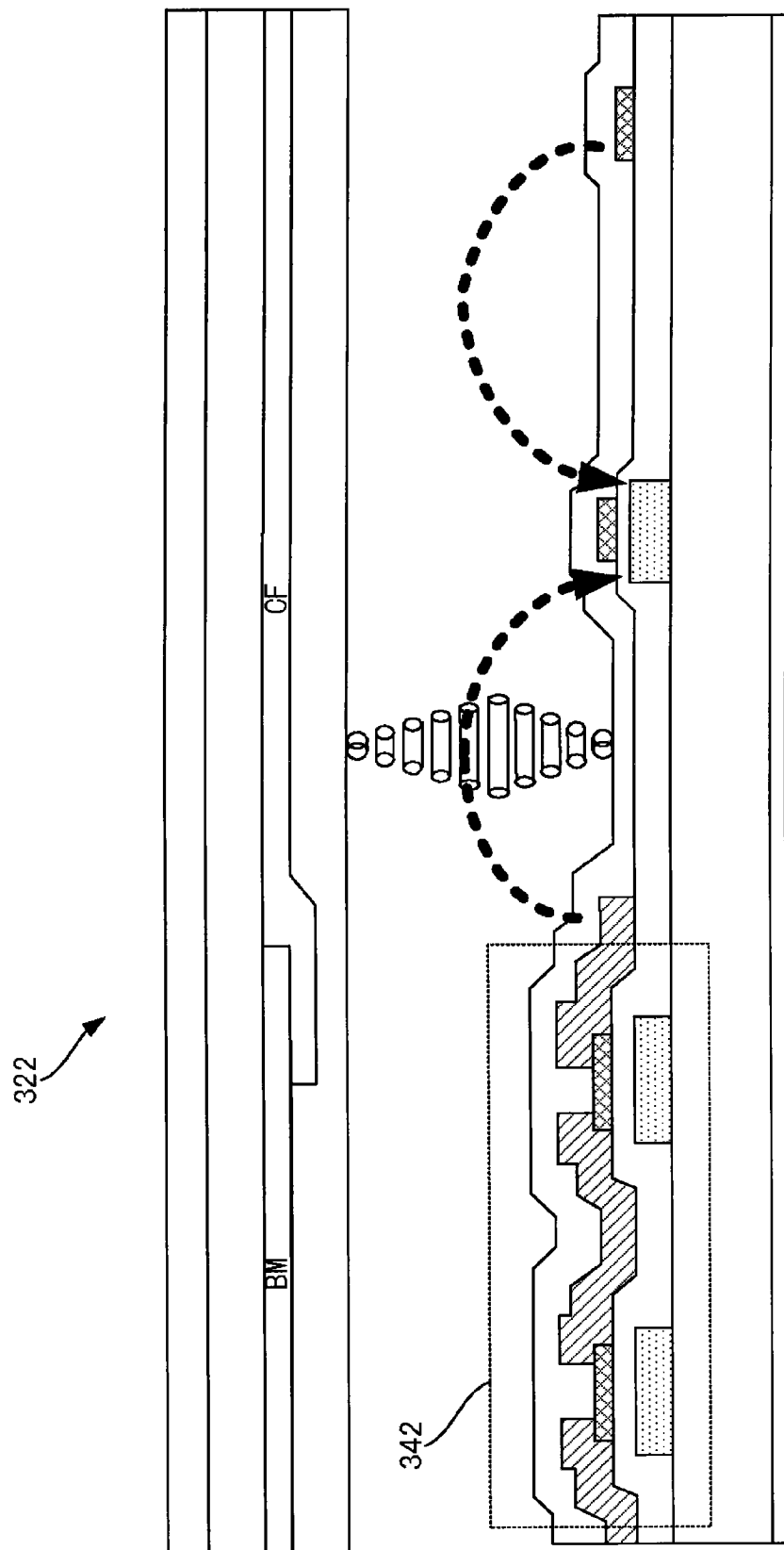


图 10

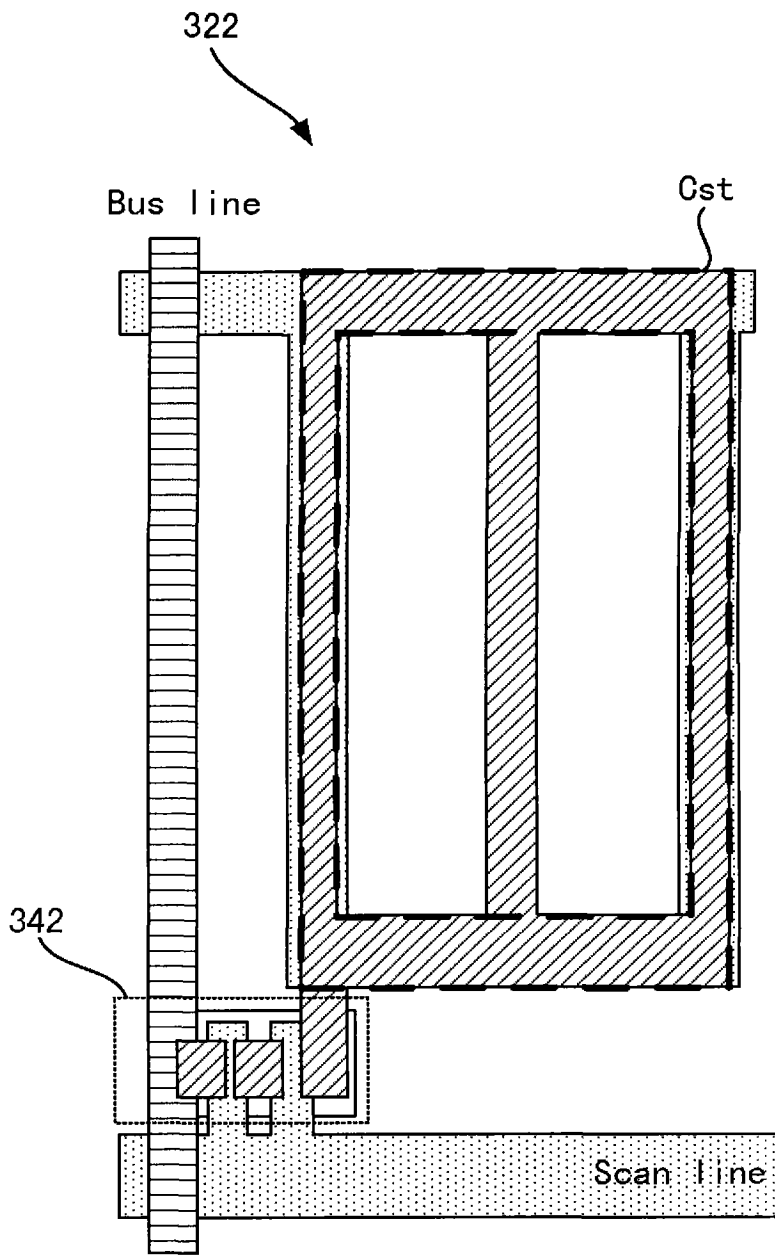


图 11

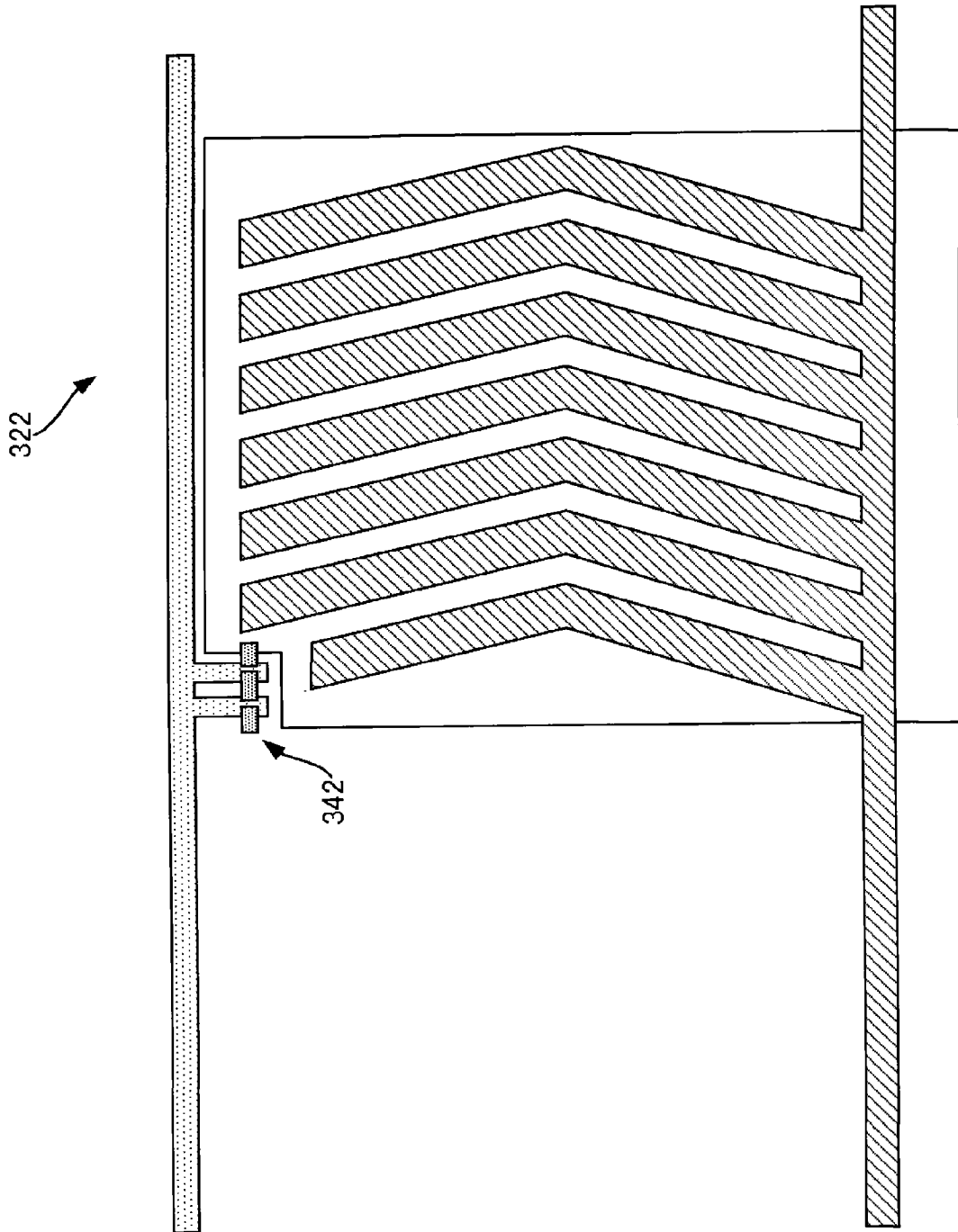


图 12

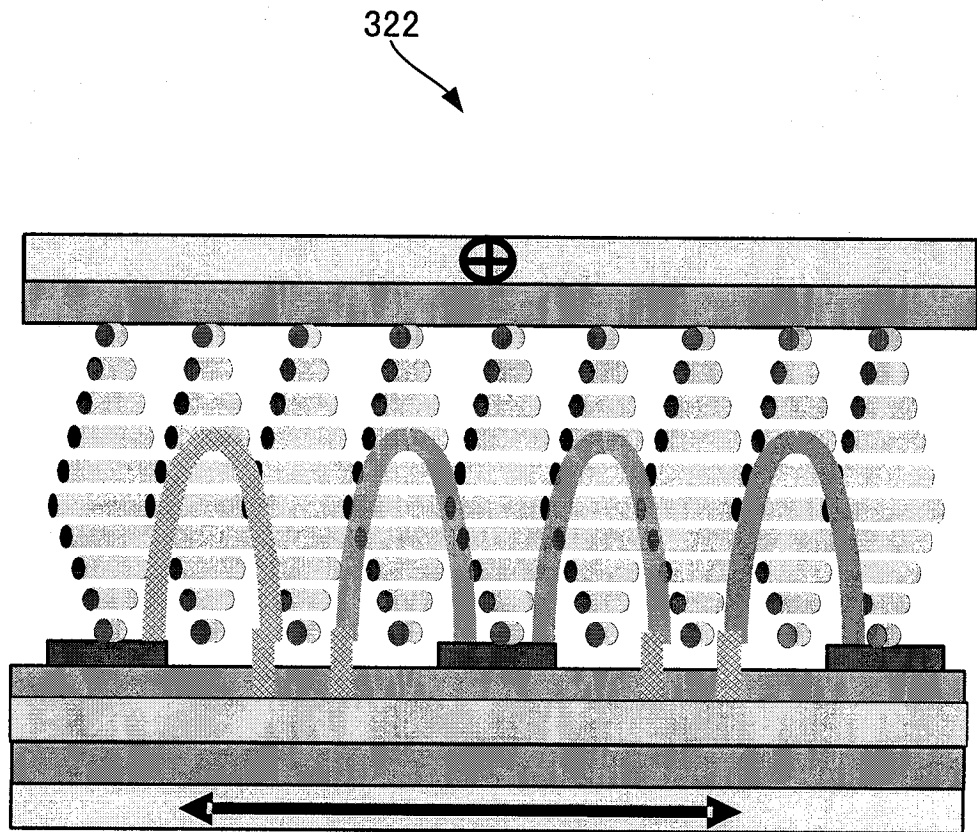


图 13

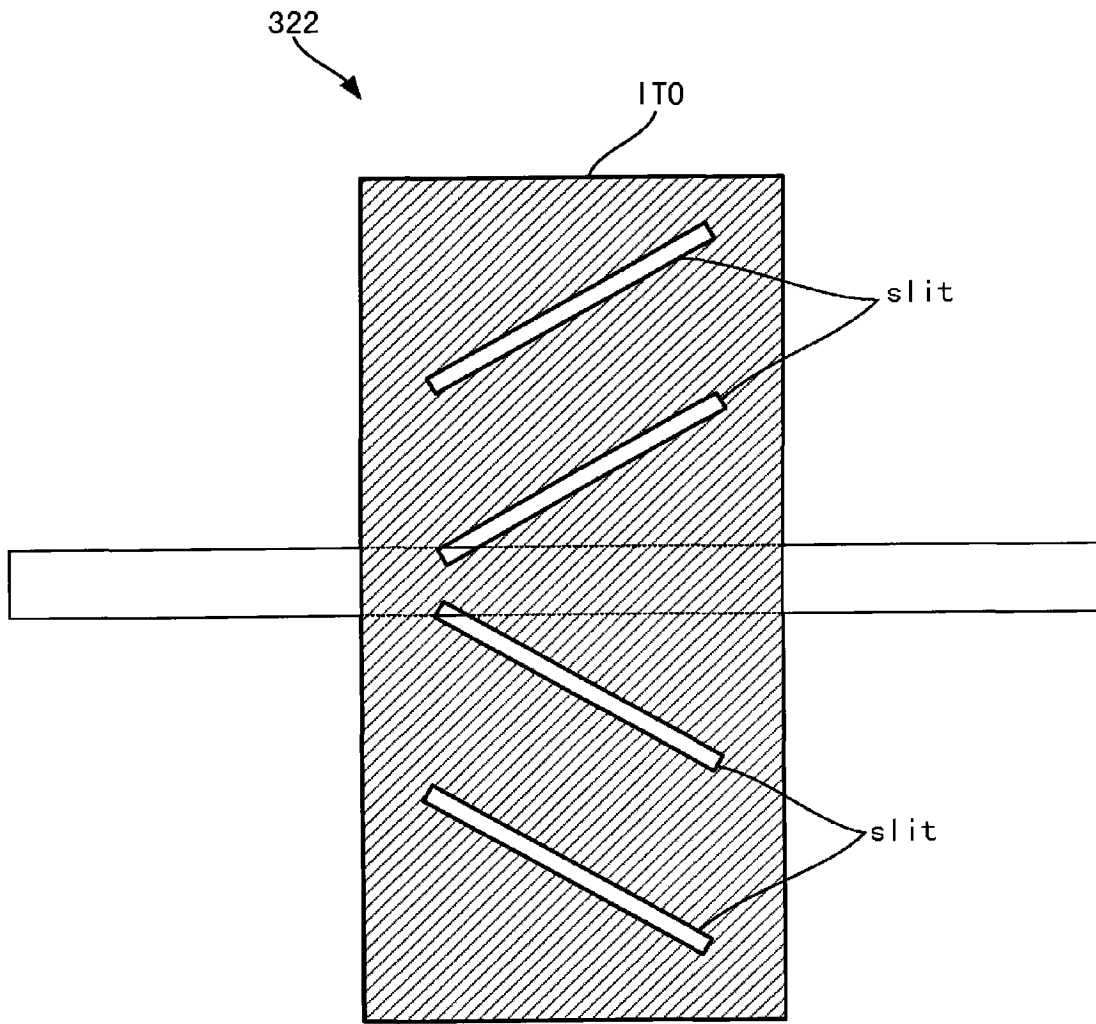


图 14

专利名称(译)	液晶显示装置		
公开(公告)号	<a href="#">CN102737597A</a>	公开(公告)日	2012-10-17
申请号	CN201110461161.7	申请日	2011-12-29
[标]申请(专利权)人(译)	刘鸿达		
申请(专利权)人(译)	刘鸿达		
当前申请(专利权)人(译)	刘鸿达		
[标]发明人	刘鸿达		
发明人	刘鸿达		
IPC分类号	G09G3/36 G09G3/34 G02F1/133		
CPC分类号	G09G3/3648 G02F1/134363 G09G2370/04 G09G3/3611 G09G2330/021 G02F1/136213 G02F2001/134372 G09G2320/10 G09G2340/0435 G09G3/3614 G09G2300/0478 G09G2300/0823 G09G2300/0861 G02F1/13306 G09G3/36 G09G5/18		
代理人(译)	徐金国		
优先权	099147378 2010-12-31 TW		
其他公开文献	CN102737597B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明揭露一种液晶显示装置及其像素单元设计，其中液晶显示装置至少包含缓存器、液晶显示面板、驱动电路、动态频率调整单元以及控制电路。缓存器用来暂存一影像信息。该液晶显示面板至少包含多个液晶电容以及多个像素单元。驱动电路至少包含多个储存电容分别对应所述多个液晶电容，其中所述多个储存电容的电容值明显大于所述多个液晶电容，该驱动电路根据该影像信息将其显示于该液晶显示面板上。动态频率调整单元根据影像信息的影像特性分类，经运算判断后动态地产生一显示模式控制信号。随后，据以相对应调整显示更新频率以及显示设定。

