

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200910168327.9

[43] 公开日 2010 年 2 月 24 日

[11] 公开号 CN 101656059A

[22] 申请日 2009.8.27

[21] 申请号 200910168327.9

[30] 优先权

[32] 2009. 2. 25 [33] US [31] 12/392,796

[71] 申请人 友达光电股份有限公司

地址 中国台湾新竹市

[72] 发明人 范姜国皓 詹功一 黎焕欣

[74] 专利代理机构 北京市柳沈律师事务所

代理人 钱大勇

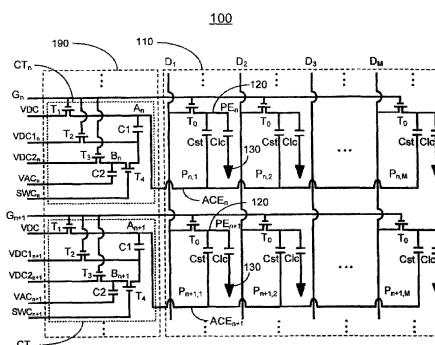
权利要求书 4 页 说明书 10 页 附图 5 页

[54] 发明名称

具有共极电压驱动电路的液晶显示器及其方法

[57] 摘要

一种具有减少电力损耗的液晶显示器及其方法揭露于本发明。在一实施例中，液晶显示器包含多个像素，以配置形成一个具有 N 个像素列的矩阵。每一像素列由两相邻扫描线 G_n 与 G_{n+1} 所间隔定义而成，并且具有辅助公共电极以及多个共极电压驱动电路，其中每一共极电压驱动电路电性耦接于扫描线 G_n 与相对应的辅助公共电极之间，用以提供二阶上拉耦合电压至辅助公共电极。



1. 一种显示面板, 包含:

公共电极;

多条扫描线, 沿列方向依序配置;

多个辅助公共电极, 沿列方向依序与该些扫描线间隔配置;

多条数据线, 沿着行方向依序配置;

多个像素设置在两相邻扫描线和两相邻数据线之间, 每一该些像素包含:

像素电极;

晶体管, 具有栅极、源极与漏极, 电性耦接至对应的该些扫描线、对应的该些数据线与该像素电极;

液晶电容, 电性耦接于该像素电极与该公共电极之间; 以及

电荷储存电容, 电性耦接于该像素电极与该辅助公共电极之间; 以及

多个共极电压驱动电路, 电性耦接于对应的该些扫描线与对应的该些辅助公共电极, 每一该些共极电压驱动电路包含: 第一晶体管、第二晶体管、第三晶体管与第四晶体管, 其中该第一晶体管、该第二晶体管与该第三晶体管的栅极电性耦接该扫描线, 该第四晶体管的栅极电性耦接一第四电压, 其中, 该第四电压与一对应的扫描信号具有 180 度相位差。

2. 根据权利要求 1 所述的显示面板, 其中每一该共极电压驱动电路还包含第一电容与第二电容, 该第一电容具有第一端与第二端, 分别电性耦接该第一晶体管的漏极与该第二晶体管的漏极, 而该第二电容则具有第一端与第二端, 分别电性耦接该第三晶体管的漏极与第五电压, 其中

该第一晶体管的源极, 用以接收第一电压, 而且该第一晶体管的漏极电性耦接该辅助公共电极;

该第二晶体管的源极, 用以接收第二电压;

该第三晶体管的源极, 用以接收第三电压; 以及

该第四晶体管的源极与漏极, 分别电性耦接该第三晶体管的漏极与该第二晶体管的漏极。

3. 根据权利要求 1 所述的显示面板, 还包含:

栅极驱动电路, 与该些扫描线电性耦接, 用以产生多个扫描信号以启动该些像素的晶体管; 以及

信号驱动电路，与该些数据线电性耦接，用以产生多个数据信号。

4. 根据权利要求3所述的显示面板，其中每一该扫描信号具有一波形，而该波形具有第一电压电平与第二电压电平，其中该第一电压电平大于该第二电压电平，并且该些扫描信号的波形彼此具有一时间差。

5. 根据权利要求4所述的显示面板，其中

该第一电压、该第二电压、该第三电压为直流电压，第四电压与该第五电压则为交流电压。

6. 根据权利要求1所述的显示面板，还包含显示区域与邻接该显示区域的非显示区域，其中该些像素形成于该显示区域，而该些共极电压驱动电路形成于该非显示区域。

7. 一种液晶显示器，包含：

公共电极；

多条扫描线，沿列方向依序配置；

多个辅助公共电极，沿列方向依序与该些扫描线间隔配置；

多条数据线，沿着行方向依序配置；

多个像素设置在两相邻扫描线和两相邻数据线之间，每一该些像素包含：

像素电极；

晶体管，具有栅极、源极与漏极，对应电性耦接至该些扫描线、该些数据线与该像素电极；

液晶电容，电性耦接于该像素电极与该公共电极之间；以及

电荷储存电容，电性耦接于该像素电极与该辅助公共电极之间；以及

多个共极电压驱动电路，对应电性耦接于该些扫描线与该些辅助公共电极，每一该些共极电压驱动电路包含：第一晶体管、第二晶体管、第三晶体管与第四晶体管，其中该第一晶体管、该第二晶体管与该第三晶体管的栅极电性耦接该扫描线，该第四晶体管的栅极电性耦接第四电压，其中，该第四电压与一施加在该扫描线的扫描信号具有180度相位差。

8. 根据权利要求7所述的液晶显示器，其中每一该共极电压驱动电路还包含第一电容与第二电容，该第一电容具有第一端与第二端，分别电性耦接该第一晶体管的漏极与该第二晶体管的漏极，而该第二电容则具有第一端与第二端，分别电性耦接该第三晶体管的漏极与第五电压，其中

该第一晶体管的源极，用以接收第一电压，而且该第一晶体管的漏极电

性耦接该辅助公共电极;

该第二晶体管的源极,用以接收第二电压;

该第三晶体管的源极,用以接收第三电压;以及

该第四晶体管的源极与漏极,分别电性耦接该第三晶体管的漏极与该第二晶体管的漏极。

9. 根据权利要求7所述的液晶显示器,还包含:

栅极驱动电路,与这些扫描线电性耦接,用以产生多个扫描信号以启动这些像素的晶体管;以及

信号驱动电路,与这些数据线电性耦接,用以产生多个数据信号。

10. 根据权利要求9所述的液晶显示器,其中每一该扫描信号具有一波形,而该波形具有第一电压电平与第二电压电平,其中该第一电压电平大于该第二电压电平,并且这些扫描信号的波形彼此具有一时间差。

11. 根据权利要求10所述的液晶显示器,其中该第一电压、该第二电压、该第三电压为直流电压,第四电压与该第五电压则为交流电压。

12. 根据权利要求7所述的液晶显示器,还包含显示区域与邻接该显示区域的非显示区域,其中这些像素形成于该显示区域,而该些共极电压驱动电路形成于该非显示区域。

13. 一种用来驱动如权利要求1所述的显示面板的驱动方法包含:

提供多个共极电压驱动信号至这些共极电压驱动电路,用以提供二阶上拉耦合电压至该辅助公共电极。

14. 根据权利要求13所述的驱动方法还包含:

提供多个扫描信号与多个数据信号于这些扫描线与这些数据线。

15. 根据权利要求14所述的驱动方法,其中每一该共极电压驱动信号包含第一电压、第二电压、第三电压、第四电压与第五电压,该第四电压与对应的该扫描信号具有180度的相位差。

16. 根据权利要求15所述的驱动方法,其中该第一电压、该第二电压与该第三电压为直流电压,该第四电压与该第五电压为交流电压。

17. 一种用来驱动如权利要求7所述的液晶显示器的驱动方法包含:

提供多个共极电压驱动信号至这些共极电压驱动电路,用以提供二阶上拉耦合电压至该辅助公共电极。

18. 根据权利要求17所述的驱动方法还包含:

提供多个扫描信号与多个数据信号于该些扫描线与该些数据线。

19. 根据权利要求 18 所述的驱动方法, 其中每一该共极电压驱动信号包含第一电压、第二电压、第三电压、第四电压与第五电压, 该第四电压与对应的该扫描信号具有 180 度的相位差。

20. 一种适用于液晶显示器的共极电压驱动电路, 该液晶显示器具有多条扫描线、多个辅助公共电极、多条数据线及多个像素, 该共极电压驱动电路包含:

第一晶体管, 具有栅极电性耦接对应的该些扫描线、源极用以接收第一电压与漏极电性耦接对应的该些辅助公共电极;

第二晶体管, 具有栅极电性耦接对应的该些扫描线、源极用以接收第二电压与漏极;

第三晶体管, 具有栅极电性耦接对应的该些扫描线、源极用以接收第三电压与漏极; 以及

第四晶体管, 具有栅极电性耦接第四电压、源极电性耦接该第三晶体管的漏极与漏极电性耦接该第二晶体管的漏极;

第一电容, 具有第一端与第二端, 分别电性耦接该第一晶体管的漏极与该第二晶体管的漏极; 以及

第二电容, 具有第一端与第二端, 该第一端电性耦接该第三晶体管的漏极, 该第二端用以接收第五电压。

21. 根据权利要求 20 所述的共极电压驱动电路, 其中该第四电压与对应的该扫描信号具有 180 度的相位差。

具有共极电压驱动电路的液晶显示器及其方法

技术领域

本发明是有关于一种液晶显示器，且特别是有关于一种具有二阶上拉耦合电压设计(two-level lift-up coupling voltage scheme)的液晶显示器及其操作方法，用以实现列反转及降低功率损耗。

背景技术

液晶显示器(LCD)包含液晶显示面板，其中液晶显示面板是由液晶单元与像素元件所组成，每一像素元件对应于液晶单元，并具有液晶电容与电荷储存电容。而且，薄膜晶体管(TFT)电性耦接至液晶电容与电荷储存电容。这些像素配置排列，以形成具有多个像素行、列的矩阵。具体而言，将扫描信号连续施加于像素列上，进而一列一列地连续开启像素。当扫描信号施加于像素列上，用以开启对应于像素列上的像素的薄膜晶体管时，像素列的源极信号(例如：图像信号)则同时施加于像素行上，进而对于像素列上的液晶电容与电荷储存电容进行充电。因此，得以校准与像素列相关的对应液晶单元的方向，从而控制透光度。通过重复对像素列实行上述步骤，每一像素将接收源极信号，以显示其对应图像信号。

由于液晶显示面板的像素中液晶分子的方位，对其透光度具有关键性的影响。然而，本领域技术人员皆知，若高电压电平施加于液晶层中于一段时间后，液晶分子的光学传输特性将会产生永久性的改变。而且，此改变将对于液晶显示面板的显像特性，造成不可回复的退化现象。因此，为了避免造成液晶分子的退化，目前一般所使用的方法是，通过交换施加在液晶分子上的电压极性。这些方法可包含反转机制，例如：帧反转、列反转、行反转与点反转。一般而言，使用反转机制时，若愈追求更佳图像质量，将使得极性转换愈趋频繁，从而造成更多的功率消耗。例如：目前常见列反转电路设计往往造成更多功率损耗。至于一般DC Vcom的方法，则需要更多的数据电压以实现行反转。

因此，迄今为止，本领域技术人员无不穷其努力找寻找解决之道，以改

善上述的问题症结。

发明内容

本发明的一实施例中，液晶显示器包含显示面板，该显示面板包含公共电极、多条扫描线、多个辅助公共电极、多条数据线与多个像素。多条扫描线 $\{G_n\}$, $n=1, 2, \dots, N$, N 为正整数，沿着列方向依序配置。多个辅助公共电极 ACE_n 沿着列方向依序配置并与多条 $\{G_n\}$ 间隔设置。多条数据线 $\{D_m\}$, $m=1, 2, \dots, M$ (M 为正整数)则沿着行方向依序配置，其中行方向垂直于列方向。多个像素 $\{P_{n,m}\}$ ，形成一矩阵，其中每一像素列配置于两相邻扫描线 G_n 与 G_{n+1} 间，并且具有一辅助公共电极 ACE_n 。每一像素 $P_{n,m}$ 设置在两相邻扫描线 G_n 与 G_{n+1} 和两相邻数据线 D_m 与 D_{m+1} 之间。每一像素 $\{P_{n,m}\}$ 包含像素电极、晶体管T0、液晶电容C1c与电荷储存电容Cst。晶体管T0具有栅极、源极与漏极，分别电性耦接至对应的扫描线 G_n 、数据线 D_m 与像素电极。液晶电容C1c电性耦接于像素电极与公共电极之间，而电荷储存电容Cst电性耦接于像素电极与辅助公共电极 ACE_n 之间。

另外，显示面板也包含多个共极电压驱动电路 $\{CT_n\}$ 。每一共极电压驱动电路 CT_n ，电性耦接于对应的扫描线 G_n 与对应的辅助公共电极 ACE_n 。每一共极电压驱动电路 $\{CT_n\}$ 包含：第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4与第二电容C2。第一晶体管T1具有栅极、源极与漏极，其中栅极电性耦接扫描线 G_n ，源极用以接收第一电压 VDC ，而漏极则电性耦接辅助公共电极 ACE_n 。第二晶体管T2具有栅极、源极与漏极，其中栅极电性耦接扫描线 G_n ，源极则用以接收第二电压 $VDC1_n$ 。第三晶体管T3具有栅极、源极与漏极，其中栅极电性耦接扫描线 G_n ，源极用以接收第三电压 $VDC2_n$ 。第四晶体管T4具有栅极、源极与漏极，其中栅极用以接收第四电压 SWC_n ，源极电性耦接第三晶体管T3的漏极，以及漏极电性耦接第二晶体管T2的漏极。而第二电容具有第一端与第二端，其中第一端电性耦接第三晶体管T3的漏极，而第二端则用以接收第五电压 VAC_n 。

本发明另一方面是有关于一种显示面板的操作方法，于一实施例中，操作方法包含，提供多个共极电压驱动信号至该些共极电压驱动电路，进而产生相对应的多个二阶上拉耦合电压；提供多个扫描信号于对应的扫描线 G_n 、提供多个数据信号于对应的数据线 $\{D_m\}$ ，将多个共极电压驱动信号用于共极

电压驱动电路 $\{CT_n\}$ ，进而对应产生多个二阶上拉耦合电压。

本发明另一方面是有关于一种适用于液晶显示器的共极电压驱动电路，液晶显示器包含显示面板，该显示面板包含公共电极、多条扫描线、多个辅助公共电极、多条数据线与多个像素。多条扫描线 $\{G_n\}$ ， $n=1, 2, \dots, N$ ， N 为正整数，沿着列方向依序配置。多个辅助公共电极 ACE_n 沿着列方向依序配置并与多条 $\{G_n\}$ 间隔设置。多条数据线 $\{D_m\}$ ， $m=1, 2, \dots, M$ （ M 为正整数）则沿着行方向依序配置，其中行方向垂直于列方向。多个像素 $\{P_{n,m}\}$ ，形成一矩阵，其中每一像素列配置于两相邻扫描线 G_n 与 G_{n+1} 间，并且具有一辅助公共电极 ACE_n 。每一像素 $P_{n,m}$ 设置在两相邻扫描线 G_n 与 G_{n+1} 和两相邻数据线 D_n 与 D_{n+1} 之间。每一像素 $\{P_{n,m}\}$ 包含像素电极、晶体管T0、液晶电容C1c与电荷储存电容Cst。晶体管T0具有栅极、源极与漏极，分别电性耦接至对应的扫描线 G_n 、数据线 D_m 与像素电极。液晶电容C1c电性耦接于像素电极与公共电极之间，而电荷储存电容Cst电性耦接于像素电极与辅助公共电极 ACE_n 之间。

在一实施例中，共极电压驱动电路 CT_n 包含第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第一电容C1与第二电容C2。第一晶体管T1具有栅极、源极与漏极，其中栅极电性耦接扫描线 G_n ，源极用以接收第一电压 VDC ，而漏极则电性耦接辅助公共电极 ACE_n 。第二晶体管T2具有栅极、源极与漏极，其中栅极电性耦接扫描线 G_n ，而源极用以接收第二电压 $VDC1_n$ 。第三晶体管T3具有栅极、源极与漏极，其中栅极电性耦接扫描线 G_n ，而源极用以接收第三电压 $VDC2_n$ 。第四晶体管T4具有栅极、源极与漏极，其中栅极电性耦接第四电压 SWC_n ，源极电性耦接第三晶体管T3的漏极，漏极电性耦接第二晶体管T2的漏极。第一电容C1具有第一端与第二端，其中第一端电性耦接第一晶体管T1的漏极，而第二端则电性耦接第二晶体管T2的漏极。第二电容C2具有第一端与第二端，其中，第一端电性耦接第三晶体管T3的漏极，而第二端则用以接收第五电压 VAC_n 。其中该第四电压与对应的该扫描信号具有180度的相位差。

附图说明

为了让本发明的上述和其它目的、特征、优点与实施例能更明显易懂，所附图式的说明如下：

图1是根据本发明的一实施例，所绘示液晶显示器的局部电路图。

图 2 是根据本发明的一实施例，所绘示施加于液晶显示器上的驱动信号与其对应于液晶显示器上的像素电压电平的时序图。

图 3 是根据本发明的另一实施例，所绘示施加于液晶显示器的驱动信号与其对应于液晶显示器上的像素电压电平的时序图。

图 4 是绘示在液晶显示器中 6x8 像素矩阵的传统 Vcom 列反转的 Hspice 仿真数据图。

图 5 是绘示在液晶显示器中 6x8 像素矩阵的二阶上拉列反转的 Hspice 仿真数据图。

[主要元件标号说明]

100: 液晶显示面板

110: 显示区域

120: 像素电极

130: 公共电极

190: 非显示区域

具体实施方式

为了使本发明的叙述更加详尽与完备，以让本领域技术人员将能清楚明白其中的差异与变化，可参照以下所述的实施例。在下列段落中，对于本发明的各种实施方式予以详细叙述。所附的图式中，相同的号码代表相同或相似的元件。另外，于实施方式与申请专利范围中，除非内文中对于冠词有所特别限定，否则『一』与『该』可泛指单一个或多个。并且，于实施方式与申请专利范围中，除非内文中有所特别限定，否则所提及的『在...中』也包含『在...里』与『在...上』的涵义。除此之外，在以下说明中，也将对于一些专有名词给予具体定义。

下列将以本发明的实施例及其配合图示，图 1~5，叙述说明之。根据本发明的目的，本发明一方面是有关于一种液晶显示器及其驱动方法，其中液晶显示器通过二阶上拉耦合电压驱动电路，来减少共极电压驱动电路的摆动频率以及避免源极驱动电路的大电压输出，进而降低共极电压与源极驱动电路的功率损耗。

图 1 是根据本发明一实施例，所绘示液晶显示器的局部电路图。液晶显示器包含显示面板 100 包含公共电极 130、多个扫描线

$G_1, G_2, \dots, G_n, G_{n+1}, \dots, G_N$ 、多个辅助公共电极 ACE_n 、多个数据线 $D_1, D_2, \dots, D_m, D_{m+1}, \dots, D_M$ 及多个像素 $\{P_{n,m}\}$ 。扫描线 $G_1, G_2, \dots, G_n, G_{n+1}, \dots, G_N$ 沿着列(扫描)方向依序配置, 而数据线 $D_1, D_2, \dots, D_m, D_{m+1}, \dots, D_M$ 则沿着行方向依序配置, 其中行方向与列方向相互垂直, 而 N 与 M 分别为大于 1 的正整数。另外, 多个像素 $\{P_{n,m}\}$ 设置在相邻扫描线和相邻数据线间以形成一个矩阵, 其中每一像素列由两相邻扫描线 G_n 与 G_{n+1} 所间隔而成, 并且具有一辅助公共电极 ACE_n 。每一像素 $P_{n,m}$ 则设置在两相邻扫描线 G_n 与 G_{n+1} 和两相邻数据线 D_n 与 D_{n+1} 间。在图 1 中, 仅绘示以显示面板 100 中的两个扫描线 G_n 与 G_{n+1} 、四个数据线 D_1, D_2, D_3 与 D_M 以及六个对应的像素 $P_{n,1}, P_{n,2}, P_{n,M}, P_{n+1,1}, P_{n+1,2}$ 与 $P_{n+1,M}$, 来叙述说明本发明的一实施例。

当中, 每一像素 $P_{n,m}$ 具有像素电极 120、晶体管 T0、液晶电容 C1c 以及电荷储存电容 Cst。晶体管 T0 具有栅极、源极与漏极, 分别电性耦接至扫描线 G_n 、数据线 D_m 与像素电极 120。液晶电容 C1c 电性耦接于像素电极 120 与公共电极 130 之间。电荷储存电容 Cst 电性耦接于像素电极 120 与辅助公共电极 ACE_n 之间。在一实施例中, 每一像素将具有个别形成的对应辅助公共电极 ACE_n , 而且形成于同一像素列中的辅助公共电极 ACE_n 彼此相互电性耦接。

另外, 显示面板 100 包含多个共极电压驱动电路 $\{CT_n\}$ 、共极电压驱动电路 $\{CT_n\}$ 包含第一晶体管 T1、第二晶体管 T2、第三晶体管 T3、第四晶体管 T4、第一电容 C1 以及第二电容 C2, 共极电压驱动电路 CT_n 电性耦接于对应的扫描线 G_n 与对应的辅助公共电极 ACE_n 。

第一晶体管 T1 具有栅极、源极与漏极, 栅极电性耦接扫描线 G_n 、源极用以接收第一电压 VDC 、漏极电性耦接辅助公共电极 ACE_n 。第二晶体管 T2 具有栅极、源极与漏极, 栅极电性耦接扫描线 G_n 、源极用以接收第二电压 $VDC1_n$ 。第三晶体管 T3 具有栅极、源极与漏极, 栅极电性耦接扫描线 G_n 、源极用以接收第三电压 $VDC2_n$ 。第四晶体管 T4 具有栅极、源极与漏极, 栅极电性耦接第四电压 SWC_n 、源极电性耦接第三晶体管 T3。另外, 第一电容 C1 具有第一端与第二端, 分别电性耦接第一晶体管 T1 的漏极与第二晶体管 T2 的漏极。第二电容 C2 具有第一端与第二端, 分别电性耦接第三晶体管 T3 的漏极与第五电压 VAC_n 。

第一电压 VDC 、第二电压 $VDC1_n$ 与第三电压 $VDC2_n$ 为直流电压。在一实施例中, $VDC1_n = VDC2_{n+1}$ 以及 $VDC2_n = VDC1_{n+1}$ 。此外, 第四电压 SWC_n 与第五电压

VAC_n 为交流电压。举例来说, 第四电压 SWC_n 的波形具有高电压电平 V_{GH} 与低电压电平 V_{GL} , 且每一第四电压 SWC_n 的波形, 彼此间具有时间差。再者, 每一第五电压 VAC_n 的波形具有高电压电平 V_{comH} 与低电压电平 V_{comL} , 并且第五电压 VAC_n 的波形也彼此相互间具有时间差。第四电压 SWC_n 与第五电压 VAC_n 的时序图, 则绘示于图 2 与图 3 中。

显示面板 100 还包含栅极驱动电路与信号驱动电路(未绘示)。栅极驱动电路, 与这些扫描线电性耦接, 信号驱动电路, 与这些数据线电性耦接。栅极驱动电路用以产生多个扫描信号 $\{g_n\}$ 分别施加于多个扫描线 $\{G_n\}$ 上, 用以驱动与扫描线 $\{G_n\}$ 电性耦接的晶体管 $T0 \sim T3$ 。信号驱动电路用以产生多个数据信号 $\{d_n\}$, 分别施加于数据线 $\{D_m\}$ 。

在一实施例中, 扫描信号 $\{g_n\}$ 具有波形, 而其波形具有第一电压电平 V_{GH} 与第二电压电平 V_{GL} , 其中第一电压电平 V_{GH} 大于第二电压电平 V_{GL} , 并且扫描信号 g_n 的波形彼此间具有时间差。在一实施例中, 同一像素列的第四电压 SWC_n 的波形与对应的扫描信号 g_n 具有 180 度的相位差, 例如: 当第四电压 SWC_n 位于高电压电平 V_{GH} 时, 其所对应的扫描信号 g_n 则位于低电压电平 V_{GL} , 反之亦然。

上述电路配置在实际操作中, 其第一电压 VDC 、第二电压 $VDC1_n$ 与第三电压 $VDC2_n$ 的直流电压信号皆耦合于第四电压 VAC_n 的交流电压信号, 用以对所对应的像素电极的电荷储存电容 Cst 进行充(放)电动作, 从而降低驱动电压, 例如: 数据信号 $\{d_m\}$ 施加于数据线 $\{D_m\}$ 。

根据本发明的一实施例, 液晶显示器的显示面板 100 包含显示区域 110 及非显示区域 190。多个像素 $\{P_{n,m}\}$ 形成在显示区域 110, 共极电压驱动电路 $\{CT_n\}$ 形成于非显示区域 190, 其中非显示区域 190 较佳是邻接显示区域 110 设置。共极电压驱动电路 $\{CT_n\}$ 可以是在制作显示区域 110 的多个像素 $\{P_{n,m}\}$ 的制程中同时形成于非显示区域 190, 在此不再赘述。

图 2 是根据本发明一实施例, 绘示施加于显示面板 100 的驱动信号与其对应于显示面板 100 上的像素电压电平 PE_1 与 PE_2 的时序图。在时序图中, 扫描信号 g_1, g_2 与 g_3 分别具有高电压电平 V_{GH} 与低电压电平 V_{GL} 。在一实施例中, $T=(t_2-t_1)$, 而视频帧则为 t_4-t_1 。扫描信号 g_1, g_2 与 g_3 的波形自一视频帧中具有时间差而依序递移, 数据信号 d_1 则用于数据线 D_1 。

第一电压信号 VDC 施加于共极电压驱动电路的第一晶体管 $T1$ 的源极。第

四电压 SWC_1 、 SWC_2 与 SWC_3 则分别施加于第一共极电压驱动电路 CT_1 的第四晶体管 T4 的栅极、第二共极电压驱动电路 CT_2 的第四晶体管 T4 的栅极与第一共极电压驱动电路 CT_3 的第四晶体管 T4 的栅极。以第四电压 SWC_1 为例，在 T 区段内为具有低电压电平 V_{GL} ，与所对应扫描信号 g_1 具有 180 度的相位差，依此类推，第四电压 SWC_2 、 SWC_3 与 SWC_1 具有相同的特性，与所对应扫描信号 g_2 、 g_3 具有 180 度的相位差，在此不再赘述。第五电压 VAC_1 、 VAC_2 与 VAC_3 分别施加于第一共极电压驱动电路 CT_1 的第二电容 C2 的第二端、第二共极电压驱动电路 CT_2 的第二电容 C2 的第二端与第一共极电压驱动电路 CT_3 的第二电容 C2 的第二端。每一第五电压 VAC_1 、 VAC_2 、与 VAC_3 的波形皆具有高电压电平 V_{comH} 与低电压电平 V_{comL} ，并且第五电压 VAC_n 的波形彼此具有一时间差而连续递移。

耦合电压电平 A_1 与 A_2 分别由第一共极电压驱动电路 CT_1 与第二共极电压驱动电路 CT_2 所产生，以分别对应于由第一电压信号 VDC 、第二电压信号 $VDC1_1$ 、第三电压信号 $VDC2_1$ 、第四电压信号 VAC_1 与第五电压信号 SWC_1 耦合而成的第一组信号以及由第一电压信号 VDC 、第二电压信号 $VDC1_2$ 、第三电压信号 $VDC2_2$ 、第四电压信号 VAC_2 与第五电压信号 SWC_2 耦合而成的第二组信号。此外，耦合电压电平 A_1 与 A_2 施加于辅助公共电极 ACE_1 与 ACE_2 ，从而分别对第一像素列与第二像素列的每一像素上的电荷储存电容 C_{st} ，进行充(放)电。电压电平 PE_1 与 PE_2 为第一像素列与第二像素列上的像素电极 120 的电压电平。然而，所对应的电压电平 PE_1 与 PE_2 分别和耦合电压电平 A_1 与 A_2 ，相互呈比例关系。如下叙述，将以耦合电压电平 A_1 作为范例，说明之。

如图 2 所示，在时间 t_1 ，第一栅极信号 g_1 将从低电压电平 V_{GL} 转变至高电压电平 V_{GH} ，第四电压 SWC_1 自高电压电平 V_{GH} 转变至低电压电平 V_{GL} 。在时间 t_1 至时间 t_2 期间，第一晶体管 T1、第二晶体管 T2 与第三晶体管 T3 皆处于开启状态，而第四晶体管 T4 则处于关闭状态。因此，第一电压信号 VDC 与第二电压信号 $VDC1_1$ 的直流电压电平，将对第一电容 C1 进行充电。第三电压信号 $VDC2_1$ 的直流电压电平与第五电压信号 VAC_1 的交流电压电平，将对第二电容 C2 进行充电。如此，V2 仅与第一电压信号 VDC 和第二电压信号 $VDC1_1$ 的直流电压电平，具有关联性。

在时间 t_2 ，第一栅极信号 g_1 将从高电压电平 V_{GH} 转变至低电压电平 V_{GL} ，第四电压 SWC_1 自低电压电平 V_{GL} 转变至高电压电平 V_{GH} 。在时间 t_2 至时间 t_3

期间, 第一晶体管 T1、第二晶体管 T2 与第三晶体管 T3 皆处于关闭状态, 第四晶体管 T4 处于开启状态, A_1 维持 V_3 。

在时间 t_1 至时间 t_3 期间, 第五电压信号 V_{AC1} 处于低电压电平 V_{comL} 。然而, 在时间 t_3 , 第五电压信号 V_{AC1} 将自低电压电平 V_{comL} 转变至高电压电平 V_{comH} 。第一晶体管 T1、第二晶体管 T2 与第三晶体管 T3 皆处于关闭状态, 第四晶体管 T4 处于开启状态。因此, A_1 的电压电平将从 V_3 提升至 V_4 。 A_1 的电压电平改变量 $\Delta V = (V_4 - V_2)$, 将视作为耦合电压电平 A_1 的二阶上拉作用效应。

从时间 t_3 至时间 t_4 , 第五电压信号 V_{AC1} 处于高电压电平 V_{comH} 。然而, 第一晶体管 T1、第二晶体管 T2 与第三晶体管 T3 皆处于关闭状态, 第四晶体管 T4 处于开启状态。因此, A_1 维持 V_4 。

显然地, 由于二阶上拉作用, 耦合电压电平 A_1 将可以实质地上升或下降。当二阶上拉作用施加应用于第一像素列中的每一像素的电荷储存电容 C_{st} 时, 将使得第一像素列中每一像素的像素电极上的电压电平 PE_1 , 产生实质上上升或下降的变化, 并且无须经由增加或降低源极数据信号 $\{d_m\}$ 的电压电平, 从而减少数据驱动电路的功率损耗。

同理而言, 上述说明亦可施加应用于其它共极电压驱动电路所产生的耦合电压电平。

另外, 如图 2 所示, 根据本发明的一实施例, PE_1 与 PE_2 相互反向。由此可知, 将可达成列反转的作用。

图 3 是根据本发明的另一实施例, 所绘示施加于液晶显示器的驱动信号与对应像素电压电平的时序图。在这一实施例中, $V_{DC} = 1.5V$ 、 $V_{DC1_1} = 3.0V$ 、 $V_{DC2_1} = 1.0V$ 、 $V_{DC1_2} = 1.0V$ 、 $V_{DC2_2} = 3.0V$ 、 $V_{comL} = 1.0V$ 、 $V_{comH} = 3.0V$ 。在时间 t_1 , g_1 转变至高电压电平 V_{GH} , 而 SWC1 则转变至低电压电平 V_{GL} 。第一晶体管 T1、第二晶体管 T2、与第三晶体管 T3 则皆处于开启状态, 第四晶体管 T4 处于关闭状态, 并且 A_1 由 $-2.5V$ 转变至 $1.5V$ 。接着, 从时间 t_1 到时间 t_2 期间, g_1 维持于其高电压电平 V_{GH} , SWC1 亦维持于其低电压电平 V_{GL} , 而 A_1 则保持为 $1.5V$ 。在时间 t_2 , g_1 转变至低电压电平 V_{GL} , 而 SWC1 则转变至高电压电平 V_{GH} , 第一晶体管 T1、第二晶体管 T2 与第三晶体管 T3 皆处于关闭状态, 第四晶体管 T4 则处于开启状态。当第三晶体管 T3 开启时, 电容 C2 的两端将具有 $2V$ 电压差 ($\Delta V_1 = 3.5V - 1.5V$), 使得 A_1 上拉至 $3.5V$ 。在时间 t_3 , g_1 维持于低电

压电平 V_{GL} , VAC1 由 VcomL 转变至 VcomH。第一晶体管 T1、第二晶体管 T2 与第三晶体管 T3 皆处于关闭状态, 第四晶体管 T4 处于开启状态。由于 VAC1 的变动 ($\Delta V2=3V-1V$), 使得 A1 上拉至 5.5V。因此, 第一上拉电压与第二上拉电压皆约为 2V, 换言之, 耦合电压电平的二阶上拉电压总合 ($\Delta V1+\Delta V2$) 约为 4V。

图 4 是绘示通过 Hspice 电路仿真软件, 仿真实行传统列反转于 6x8 像素矩阵上, 其中电压参数设定: 栅极信号为 $V_{GH}=9.0V$ 、 $V_{GL}=-6.0V$, 源极信号为 $V_{SH}=4.3V$ 、 $V_{SL}=0.0V$, 第五电压信号 VAC_n 为 VcomH=2.7V、VcomL=1.0V, 第一电压信号 VDC=1.81V。仿真结果为 LC 差异电压: 4.87V(细黑线)与 0.476V(粗黑线), 以及 RMS 功率: 4.975 μW (细黑线, 两帧)。

图 5 是绘示通过 Hspice 电路仿真软件, 仿真实行二阶上拉列反转于 6x8 像素矩阵列, 其中电压参数设定: 栅极信号为 $V_{GH}=9.0V$ 、 $V_{GL}=-6.0V$, 源极信号为 $V_{SH}=4.3V$ 、 $V_{SL}=0.0V$, 第五电压信号 VAC_n 为 VcomH=2.7V、VcomL=1.0V, 第一电压信号 VDC=1.81V。仿真结果为 LC 差异电压: 4.837V(细黑线)与 0.517V(粗黑线), 以及 RMS 功率: 3.748 μW (细黑线, 两帧)。相对于传统列反转液晶显示器, 二阶上拉列反转液晶显示器所消耗较少功率, 此模拟是针对 6x8 像素矩阵列进行模拟, 可以推知, 当本发明实际应用再例如是一 1024 x 768 像素矩阵列显示面板, 部但可以有效减少功率消耗, 进而达到更佳图像质量。

本发明另一方面提供一种驱动揭露于图 1 中的液晶显示器的操作方法。在一实施例中, 此方法包含如下步骤: 提供多个共极电压驱动信号施加于多个共极电压驱动电路 $\{CT_n\}$ 上, 以对应产生多个二阶上拉耦合电压, 其中, 每一二阶上拉耦合电压施加于相对应像素列的辅助公共电极 ACE_n 。提供多个扫描信号 $\{g_n\}$ 与多个数据信号 $\{d_m\}$ 于多个扫描线 $\{G_n\}$ 与多个数据线 $\{D_m\}$ 上。共极电压驱动信号包含第一电压信号 VDC 、第二电压信号 $VDC1_n$ 、第三电压信号 $VDC2_n$ 、第四电压信号 SWC_n 与第五电压信号 VAC_n 。且第一电压信号 VDC 、第二电压信号 $VDC1_n$ 与第三电压信号 $VDC2_n$ 为直接电压, 第四电压信号 SWC_n 与第五电压信号 VAC_n 为交流电压, 且同一像素列的第四电压 SWC_n 与扫描信号 g_n 具有 180 度的相位差。

简言之, 本发明揭露一种显示面板、包含该显示面板的液晶显示器及其驱动方法, 其通过共极电压驱动电路以产生二阶上拉耦合电压, 并且施加于

相对应像素列上的每一像素的电荷储存电容 C_{st} ，以实现降低数据驱动电路的功率损耗并提升显示质量。

虽然本发明已以实施方式揭露如上，然其并非用以限定本发明，任何本领域技术人员，在不脱离本发明的精神和范围内，当可作各种的更动与润饰，因此本发明的保护范围当视所附的权利要求范围所界定者为准。

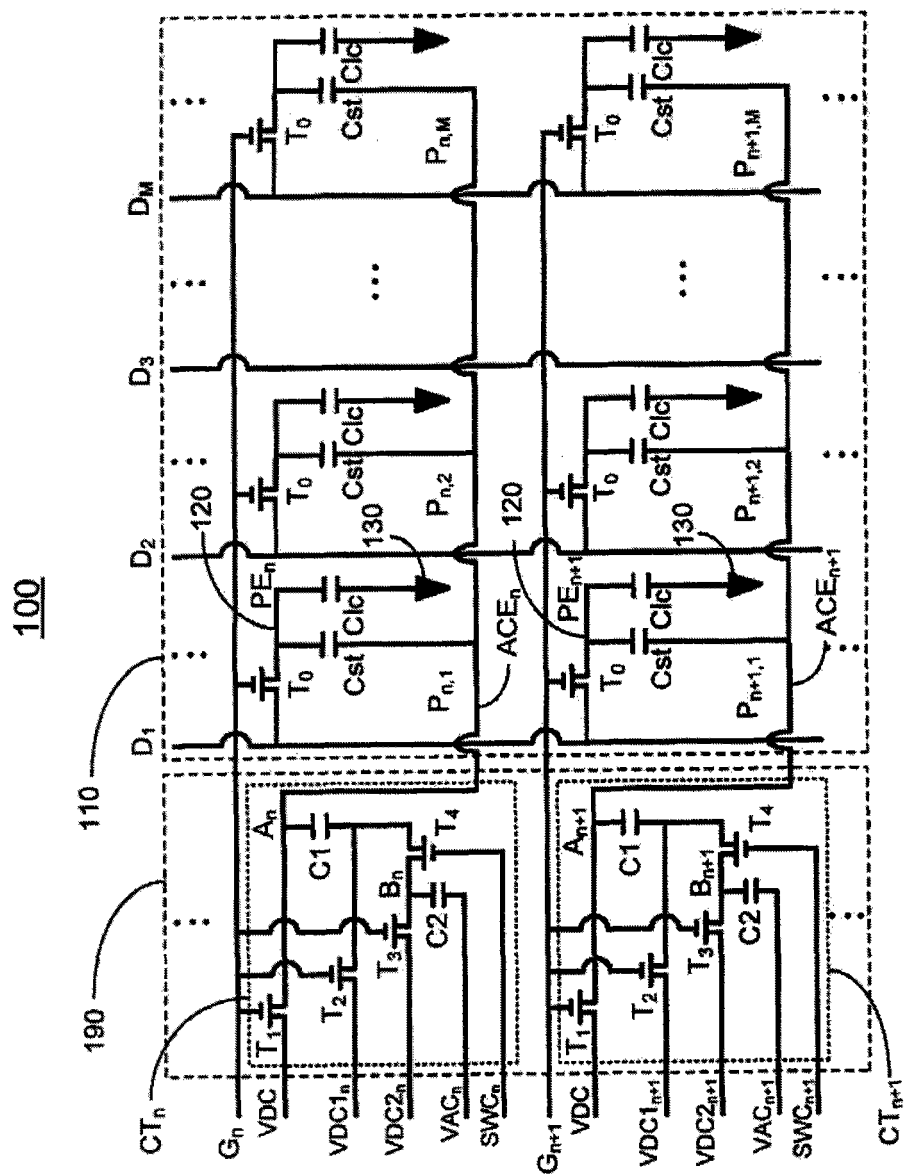


图 1

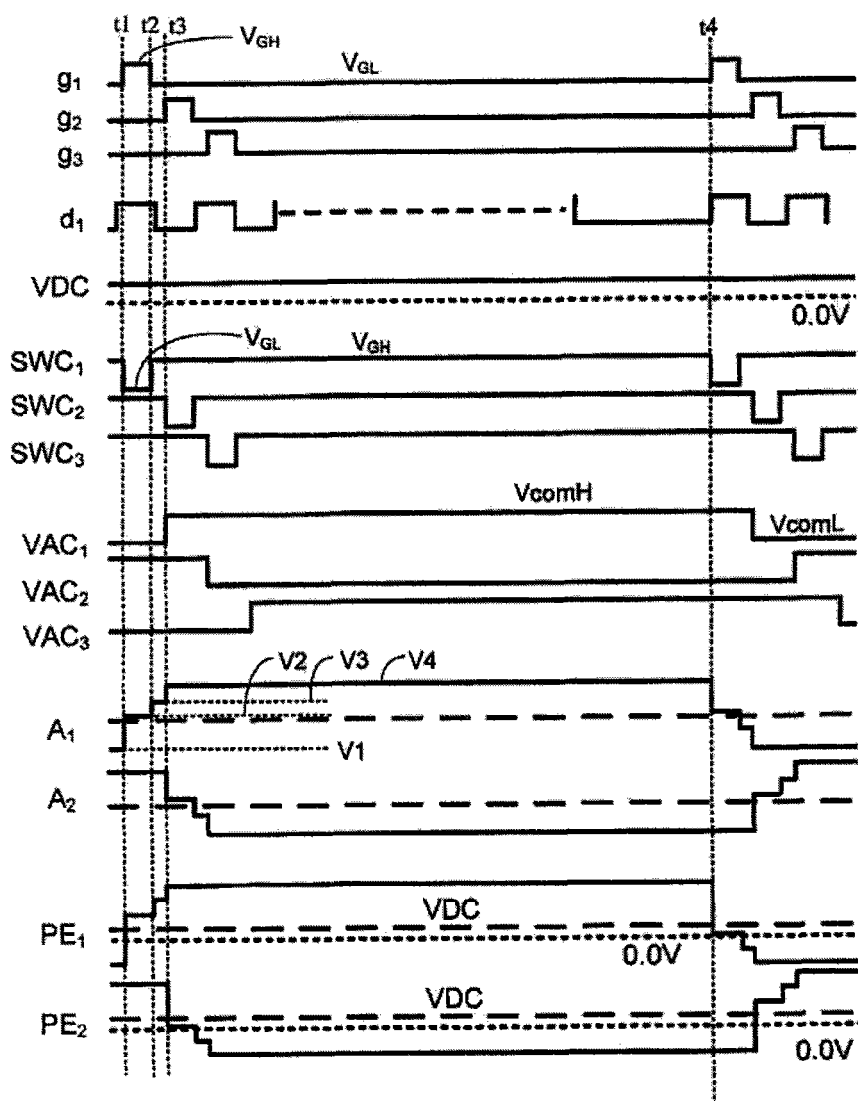


图 2

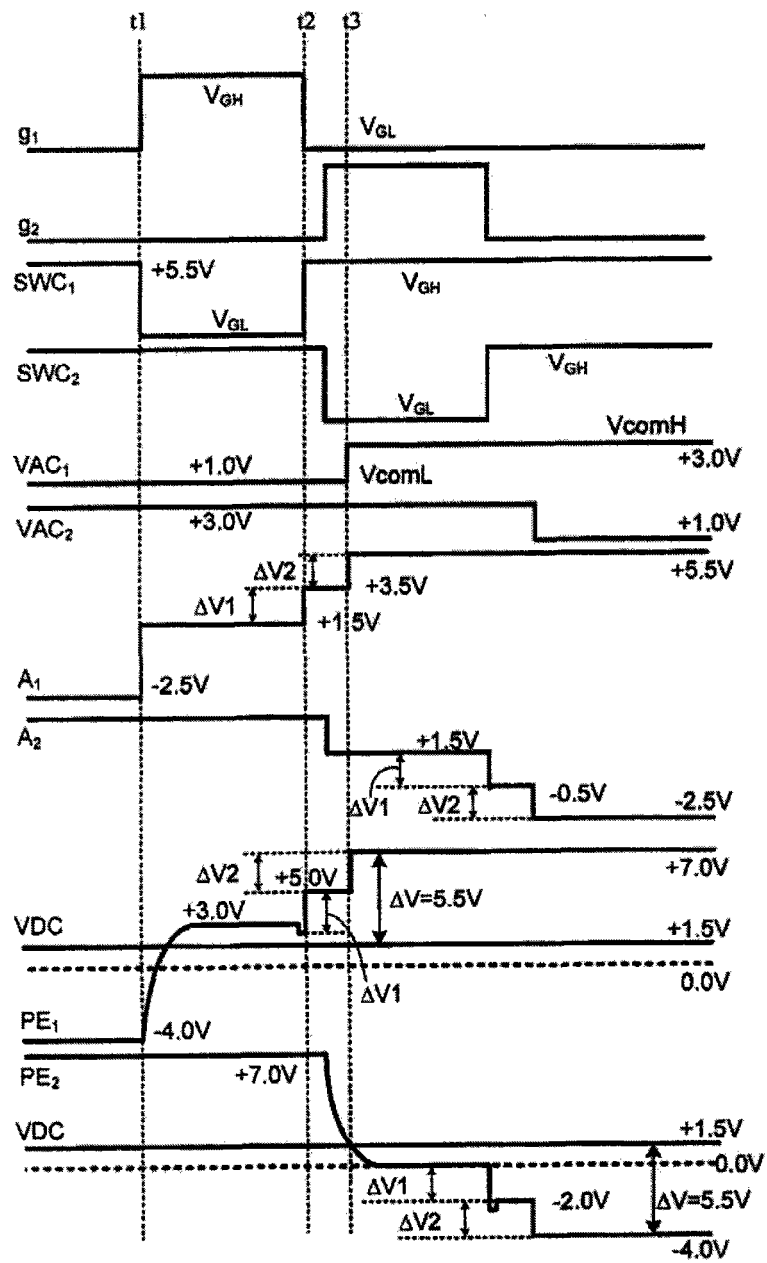


图 3

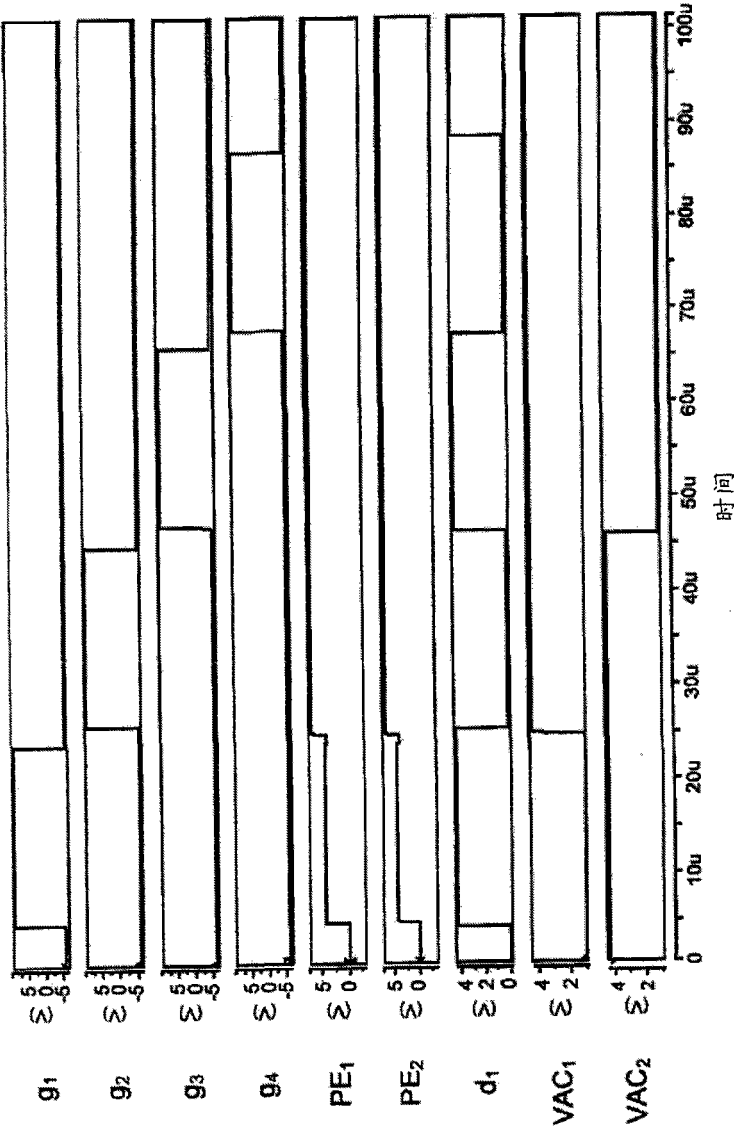


图 4

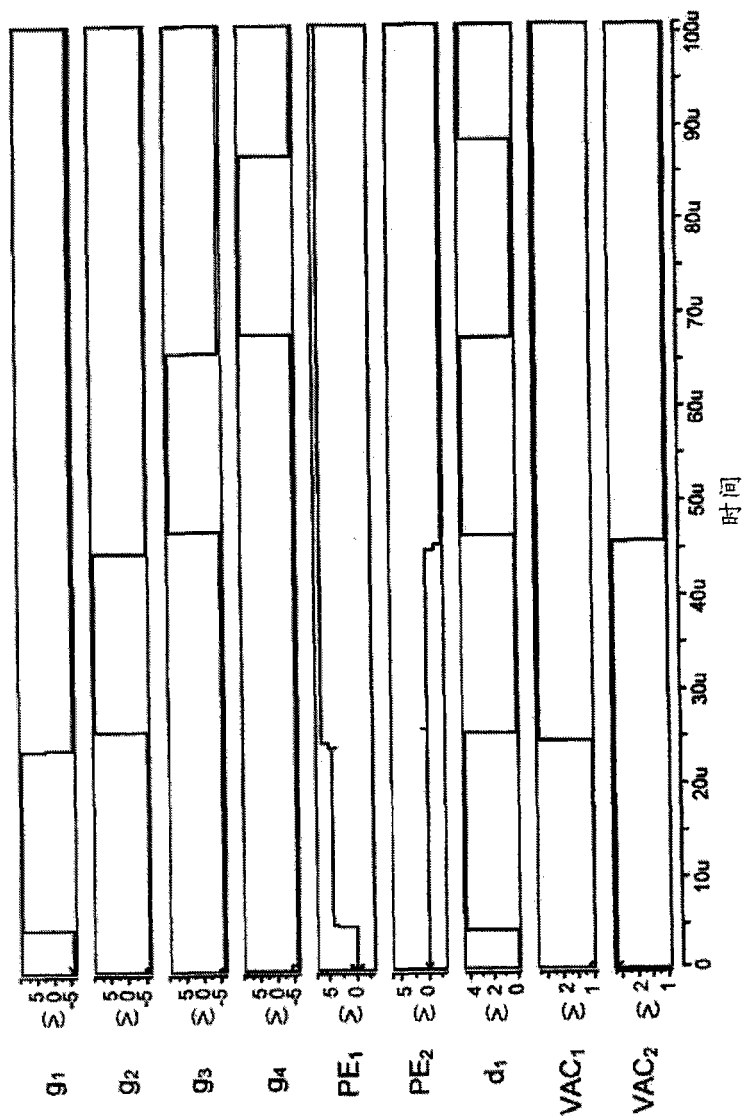


图 5

专利名称(译)	具有共极电压驱动电路的液晶显示器及其方法		
公开(公告)号	CN101656059A	公开(公告)日	2010-02-24
申请号	CN200910168327.9	申请日	2009-08-27
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	范姜国皓 詹功一 黎焕欣		
发明人	范姜国皓 詹功一 黎焕欣		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G2310/0281 G09G3/3655 G09G2330/023 G09G3/3696 G09G3/3614 G09G2300/0876 G09G2300/0426		
代理人(译)	钱大勇		
优先权	12/392796 2009-02-25 US		
其他公开文献	CN101656059B		
外部链接	Espacenet SIPO		

摘要(译)

一种具有减少电力损耗的液晶显示器及其方法揭露于本发明。在一实施例中，液晶显示器包含多个像素，以配置形成一个具有N个像素列的矩阵。每一像素列由两相邻扫描线 G_n 与 G_{n+1} 所间隔定义而成，并且具有辅助公共电极以及多个共极电压驱动电路，其中每一共极电压驱动电路电性耦接于扫描线 G_n 与相对应的辅助公共电极之间，用以提供二阶上拉耦合电压至辅助公共电极。

