

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.  
G02F 1/1362 (2006.01)  
G09G 3/36 (2006.01)



# [12] 发明专利申请公布说明书

[21] 申请号 200710165729.4

[43] 公开日 2008年8月13日

[11] 公开号 CN 101241282A

[22] 申请日 2007.11.6  
[21] 申请号 200710165729.4  
[30] 优先权  
    [32] 2007.2.9 [33] KR [31] 10-2007-0013642  
[71] 申请人 三星电子株式会社  
    地址 韩国京畿道  
[72] 发明人 李在植 金一坤 金哲民

[74] 专利代理机构 中科专利商标代理有限责任公司  
    代理人 戎志敏

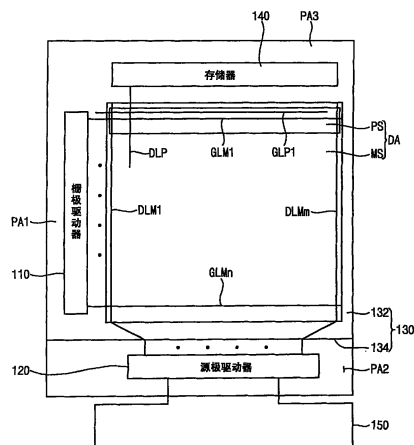
权利要求书 4 页 说明书 12 页 附图 12 页

## [54] 发明名称

液晶显示面板及具有所述液晶显示面板的液晶显示装置

## [57] 摘要

液晶显示(LCD)面板包括:多条数据线和栅极线、多个主开关元件以及多个液晶电容器。每一个主开关元件与主数据线和栅极线电连接。每一个液晶电容器与主开关元件电连接。LCD面板还包括:多条局部栅极线,用于传输多个局部驱动信号;多条局部数据线,用于传输多个数据信号;以及多个局部开关元件。每一个局部开关元件基于局部驱动信号而导通,以在启用主开关元件时经由局部数据线向存储器提供数据信号,而在主开关元件截止时向液晶电容器提供存储器中所存储的数据信号。



1. 一种液晶显示面板，包括：  
多条栅极线；  
多条主数据线；  
多个主开关元件，每一个主开关元件与主数据线和栅极线电连接；  
多个液晶电容器，每一个液晶电容器与主开关元件电连接；  
多条局部栅极线，传输多个局部驱动信号；  
多条局部数据线，传输多个数据信号；以及  
多个局部开关元件，每一个局部开关元件基于局部驱动信号而导通，其中，当主开关元件导通时，局部开关元件经由局部数据线向存储器提供数据信号，并且当主开关元件截止时，局部开关元件向液晶电容器提供存储器中所存储的数据信号。
2. 根据权利要求 1 所述的液晶显示面板，其中栅极线和主数据线限定了显示部分，并且所述显示部分包括主屏幕和局部屏幕，所述局部屏幕与主屏幕的一部分重叠。
3. 根据权利要求 2 所述的液晶显示面板，其中局部栅极线与局部屏幕相应地形成。
4. 根据权利要求 3 所述的液晶显示面板，其中局部栅极线电连接到与局部屏幕相应形成的全部局部开关元件。
5. 根据权利要求 2 所述的液晶显示面板，其中与局部屏幕相应形成的局部数据线共同地连接到相邻的局部数据线。
6. 一种液晶显示面板，包括：  
存储器，设置在显示区的外围区域；以及  
显示部分，包括在显示区中形成的主屏幕以及与主屏幕的一部分重叠的局部屏幕，其中在全屏模式期间激活主屏幕，而在局部屏幕模式期间使主屏幕无效，并且在全屏模式期间激活局部屏幕，并且在局部屏幕模式期间基于存储器的控制来激活局部屏幕。
7. 根据权利要求 6 所述的液晶显示面板，其中所述显示部分包括：

多条栅极线；

与栅极线交叉的多条数据线；以及

在局部屏幕的区域中形成的多条局部栅极线。

8. 根据权利要求7所述的液晶显示面板，其中所述显示部分还包括与局部栅极线交叉的多条局部数据线，并且所述存储器包括多个存储单元，并且每一个存储单元与至少两条局部数据线电连接。

9. 根据权利要求8所述的液晶显示面板，其中每个存储单元包括：  
静态随机存取存储单元；

第一开关，与局部数据线中的一条和静态随机存取存储单元电连接；以及

第二开关，与局部数据线中的另一条、第一开关和静态随机存取存储单元电连接。

10. 根据权利要求9所述的液晶显示面板，其中第一和第二开关中的每一个均包括传输门，并且基于第一反转信号和具有与第一反转信号相反相位的第二反转信号来交替地导通第一和第二开关，以控制将数据信号写入到静态随机存取存储单元。

11. 根据权利要求9所述的液晶显示面板，其中基于第一反转信号和具有与第一反转信号相反相位的第二反转信号来交替地导通第一和第二开关，以控制从静态随机存取存储单元读出数据信号。

12. 根据权利要求8所述的液晶显示面板，其中所述局部屏幕包括：  
第一像素组，与预定个数的局部栅极线和第一存储单元电连接；

第二像素组，设置为与第一像素组相邻，所述第二像素组与第一组局部栅极线和第二存储单元电连接，所述第一组局部栅极线与第一像素组电连接；

第三像素组，设置为与第一像素组相邻，所述第三像素组与另一组局部栅极线和第三存储单元电连接，所述另一组局部栅极线与第一像素组电连接；以及

第四像素组，设置为与第三像素组相邻，所述第四像素组与第一组局部栅极线和第四存储单元电连接，所述第一组局部栅极线与第三像素组电连接，

其中分别使用不同极性的数据信号对第一和第三像素组充电。

13. 根据权利要求 12 所述的液晶显示面板，其中通过与第一像素组相同极性的数据信号对第二像素组充电，并且通过与第三像素组相同极性的数据信号对第四像素组充电。

14. 一种液晶显示装置，包括：

栅极驱动部分，用于输出多个栅极信号；

源极驱动部分，用于输出多个数据信号；

液晶显示面板，包括显示部分，所述显示部分具有主屏幕以及与主屏幕的一部分重叠的局部屏幕；以及

存储器，设置在围绕显示部分的外围区域中，在全屏模式期间使存储器无效，并且存储器存储数据信号，并在局部屏幕模式期间向局部屏幕提供所存储的数据信号以激活局部屏幕。

15. 根据权利要求 14 所述的液晶显示装置，其中存储器包括静态随机存取存储器。

16. 根据权利要求 14 所述的液晶显示装置，其中显示部分包括：

液晶电容器；

主开关元件，响应于栅极信号向液晶电容器提供数据信号；以及

局部开关元件，响应于局部驱动信号经由主开关元件向存储器存储数据信号，并且向液晶电容器提供所存储的数据信号。

17. 根据权利要求 16 所述的液晶显示装置，其中显示部分包括：

主数据线，用于将源极驱动部分与主开关元件电连接；

主栅极线，用于将栅极驱动部分与主开关元件电连接；

局部数据线，用于将存储器与局部开关元件电连接；以及

局部栅极线，用于向局部开关元件传输局部栅极信号。

18. 根据权利要求 17 所述的液晶显示装置，其中存储器包括多个存储单元，每一个存储单元与局部数据线电连接，并且每一个存储单元与至少两条局部数据线电连接。

19. 根据权利要求 18 所述的液晶显示装置，其中局部数据线经由主开关元件和局部开关元件向存储单元提供数据信号，并且经由局部开关元件向液晶电容器提供所存储的数据信号。

---

20. 根据权利要求 18 所述的液晶显示装置, 其中局部栅极线与局部屏幕相应地形成。

## 液晶显示面板及具有所述液晶显示面板的液晶显示装置

### 技术领域

本发明涉及一种液晶显示 (LCD) 面板, 更具体地涉及一种具有 LCD 面板的 LCD 装置。

### 背景技术

可以将半色调显示 (halftone display) 或运动图像显示 (在下文中称为正常显示) 用于蜂窝电话的小屏幕。蜂窝电话可以在待机模式期间使用静态图像显示而在呼叫模式期间使用全彩色的正常显示。正常显示比静态图像显示消耗更多的功率。

当液晶显示 (LCD) 装置被配置为能够在正常显示和静态图像显示之间切换时, 需要静态随机存取存储器 (SRAM) 驱动器和源驱动器。因此, 可能难以减小 LCD 装置的制造成本。另外, 在显示类型之间的不断切换增加了 LCD 装置的功耗。

用于移动终端的 LCD 面板可以包括主屏幕区和局部屏幕区。可以将各种图标图像显示在局部屏幕区。例如, 图标图像可以包括显示天线接收的图标、显示振动功能的图标、显示剩余电池功率的图标等。然而, 因为使用主屏幕区的一部分作为局部屏幕区, 大大减小了主屏幕区的尺寸。

因此, 需要主屏幕区较大并且功耗减小的 LCD 面板。

### 发明内容

在本发明的示范性实施例中, LCD 面板包括: 多条栅极线、多条主数据线、多个主开关元件、多个液晶电容器、多条局部栅极线、多条局部数据线以及多个局部开关元件。每一个主开关元件与主数据线和栅极线电连接。每一个液晶电容器与主开关元件电连接。局部栅极线传输多

个局部驱动信号。局部数据线传输多个数据信号。每一个局部开关元件基于局部驱动信号而导通。当主开关元件导通时，局部开关元件经由局部数据线向存储器提供数据信号，并且当主开关元件截止时，局部开关元件向液晶电容器提供存储器中所存储的数据信号。

栅极线和主数据线可以限定显示部分，所述显示部分包括主屏幕和局部屏幕，所述局部屏幕与主屏幕的一部分重叠。例如，局部栅极线可以与局部屏幕相应地形成。局部栅极线可以电连接到与局部屏幕相应形成的全部局部开关元件。局部数据线可以与局部屏幕相应地形成，并且共同地与相邻的局部数据线相连。

在本发明的示范性实施例中，LCD 面板包括存储器和显示部分。将存储器设置在显示区的外围区域中。显示部分包括在显示区中形成的主屏幕和局部屏幕。在全屏模式期间激活主屏幕，而在局部屏幕模式期间使主屏幕无效。局部屏幕与主屏幕的一部分重叠。在全屏模式期间激活局部屏幕，并且在局部屏幕模式期间基于存储器的控制来激活局部屏幕。

显示部分可以包括多条栅极线、与栅极线交叉的多条数据线、以及在局部屏幕的区域中形成的多条局部栅极线。局部栅极线可以共同地彼此相连。显示部分可以包括与局部栅极线交叉的多条局部数据线。显示部分还可以包括将彼此相邻的局部数据线相连的桥接线。

存储器可以包括多个存储单元，并且每一个存储单元可以与至少两条局部数据线电连接。每一个存储单元可以包括：静态随机存取存储（SRAM）单元；第一开关，与局部数据线中的一条和 SRAM 单元电连接；以及第二开关，与局部数据线中的另一条、第一开关和 SRAM 单元电连接。第一和第二开关中的每一个均可以包括传输门。可以基于第一反转信号和具有与第一反转信号相反相位的第二反转信号来交替地导通第一和第二开关，以控制将数据信号写入到 SRAM 单元、或从 SRAM 单元读出数据信号。在本发明的示范性实施例中，LCD 装置包括栅极驱动部分、源极驱动部分、LCD 面板和存储器。栅极驱动部分输出多个栅极信号。源极驱动部分输出多个数据信号。LCD 面板包括显示部分。显示部分包括主屏幕以及与主屏幕的一部分重叠的局部屏幕。将存储器设置在围绕显示部分的外围区域中。在全屏模式期间使存储器无效。存储器存储数据信

号，并且在局部屏幕模式期间向局部屏幕提供所存储的数据信号以激活局部屏幕。存储器可以包括静态随机存取存储器（SRAM）。

显示部分可以包括液晶电容器、主开关元件和局部开关元件。主开关元件响应于栅极信号向液晶电容器提供数据信号。局部开关元件响应于局部驱动信号经由主开关元件向存储器存储数据信号。局部开关元件向液晶电容器提供所存储的数据信号。

显示部分可以包括：主数据线，用于将源极驱动部分与主开关元件电连接；主栅极线，用于将栅极驱动部分与主开关元件电连接；以及局部数据线，用于将存储器与局部开关元件电连接。

存储器可以包括多个存储单元。每一个存储单元与局部数据线电连接。每一个存储单元可以与至少两条局部数据线电连接。存储单元和局部数据线可以与局部屏幕电连接。局部数据线可以经由主开关元件和局部开关元件向存储单元提供数据信号，并且可以经由局部开关元件向液晶电容器提供所存储的信号。局部栅极线可以与局部屏幕相应地形成。

### 附图说明

通过参考附图详细描述本发明的示范性实施例，本发明将变得更加易于理解，其中：

图 1 是示出了根据本发明示范性实施例的液晶显示（LCD）装置的方框图；

图 2 是示出了根据本发明示范性实施例的图 1 的显示部分的等效电路图；

图 3 是示出了图 2 的显示部分的局部屏幕模式的示意图；

图 4 是示出了图 2 的显示部分的全屏模式的示意图；

图 5 是示出了根据本发明示范性实施例的数据信号写入操作的示意图；

图 6 是示出了根据本发明示范性实施例的数据信号保持操作的示意图；

图 7 是示出了根据本发明示范性实施例的、与图 1 的源极驱动部分的多个输出通道和单位存储单元相对应的数据信号写入操作的示意图；

图 8 是示出了根据本发明示范性实施例的图 7 的单位存储单元的等效电路图；

图 9 是示出了图 7 的单位存储单元的操作的波形图；

图 10A 和图 10B 是分别示出了与根据本发明示范性实施例的图 1 的局部屏幕相对应的 LCD 面板的两个一半部分的等效电路图；以及

图 11A 和图 11B 是示出了图 1 的局部屏幕模式的操作的波形图。

### 具体实施方式

在下文中参考附图更加全面地描述本发明，附图中示出了本发明的实施例。然而，可以将本发明按照许多不同形式来实现，并且不应该解释为局限于这里阐述的实施例。

应该理解的是：当将元件或层称作在另一元件或层“上”、与另一元件或层“连接”或“相连”时，该元件或层可以直接位于另一元件或层上、与另一元件或层直接连接或直接相连，或者可以存在居间元件。贯穿全文相同的数字可以表示相同的元件。

下文，将参考附图详细描述本发明的示范性实施例。

图 1 是示出了根据本发明示范性实施例的液晶显示 (LCD) 装置的方框图。参考图 1，LCD 装置包括栅极驱动部分 110、源极驱动部分 120、LCD 面板 130、存储器 140 和柔性印刷电路板 (FPCB) 150。栅极驱动部分 110 向 LCD 面板 130 输出多个栅极信号。源极驱动部分 120 向 LCD 面板 130 输出多个数据信号。

LCD 面板 130 包括第一基板 132、面对第一基板 132 的第二基板 134、以及插入到第一和第二基板 132 和 134 之间的液晶层 (未示出)。第一基板 132 包括显示区 DA 以及围绕显示区 DA 的第一、第二和第三外围区 PA1、PA2 和 PA3。

在显示区 DA 中形成多条栅极线 GLM1 至 GLMn 以及与所述栅极线 GLM1 至 GLMn 交叉的多条数据线 DLM1 至 DLMm。这里，“n”和“m”表示自然数。

多个像素部分 P 存在于显示区 DA 上。每一个像素部分 P 可以包括非晶硅薄膜晶体管 (a-Si TFT)、与 a-Si TFT 电连接的液晶电容器 CLC、

以及与液晶电容器 CLC 电连接的存储电容器 CST。

显示区 DA 包括主屏幕 MS 和与主屏幕 MS 部分重叠的局部屏幕 PS。在全屏模式中，激活主屏幕 MS 以覆盖整个显示区 DA。在局部屏幕模式中，激活局部屏幕 PS，并且使其余区域无效。

将栅极驱动部分 110 形成于第一外围区 PA1 中，并且向栅极线 GLM1 至 GLMn 输出多个栅极信号。栅极驱动部分 110 可以包括多个 a-Si TFT。

将源极驱动部分 120 设置在第二外围区 PA2 中。源极驱动部分 120 向数据线 DLM1 至 DLMn 输出多个源极信号。可以将源极驱动部分 120 集成在第一基板 132 中或者以芯片形式安装到第一基板 132 上。源极驱动部分 120 可以包括多个 n 型 a-Si TFT (n-TFT) 和多个 p 型 a-Si TFT (p-TFT)。

将存储器 140 设置在第三外围区 PA3 中。在局部屏幕模式期间存储器 140 存储从源极驱动部分 120 提供的数据信号，并且向局部屏幕 PS 提供已存储的数据信号以激活局部屏幕。在全屏模式期间使存储器 140 无效。

FPCB 150 与 LCD 面板 130 电连接，并且向源极驱动部分 120 提供来自外部装置的图像信号和多个驱动信号。

图 2 是示出了图 1 的显示部分的等效电路图。参考图 1 和图 2，与显示区 DA 相对应的显示部分包括多条主栅极线 GLM1、GLM2、...、GLMn-2、GLMn-1 和 GLMn；多条主数据线 DLM1 和 DLM2；多个主开关元件 QM；多个液晶电容器 CLC；多条局部栅极线 GLP1 和 GLP2；多条局部数据线 DLP1 和 DLP2；多个局部开关元件 QP；以及多条桥接线 BL1 和 BL2。显示部分还可以包括与每一个液晶电容器 CLC 电连接的存储电容器 CST(未示出)。

当在平面视图中观察时，主栅极线 GLM1、GLM2、...、GLMn-2、GLMn-1 和 GLMn 沿水平方向形成，并且将栅极信号从栅极驱动部分 110 传输到主开关元件 QM。

当在平面视图中观察时，主数据线 DLM1 和 DLM2 沿垂直方向形成。主数据线 DLM1 和 DLM2 将数据信号从源极驱动部分 120 通过主开关元件 QM 传输到液晶电容器 CLC。

每一个主开关元件 QM 与主数据线 DLM1 和 DLM2 中相邻的一条以及

主栅极线 GLM1、GLM2、...、GLM<sub>n-2</sub>、GLM<sub>n-1</sub> 和 GLM<sub>n</sub> 中相邻的一条电连接。每一个液晶电容器 CLC 包括与主开关元件 QM 中相应的一个电连接的第一端子以及接收公共电极电压 VCOM 的第二端子。在全屏模式中，根据通过主数据线 DLM1 和 DLM2 中相应的一条以及主开关元件 QM 中相应的一个提供的数据信号来对液晶电容器 CLC 充电。在局部屏幕模式中，根据通过局部数据线 DLP1 和 DLP2 中相应的一条提供的数据信号来对液晶电容器 CLC 充电。

局部栅极线 GLP1 和 GLP2 将局部驱动信号从外部装置传输到每一个局部开关元件 QP。每一个局部驱动信号包括局部驱动接通信号 (PARTIAL ON) 和局部驱动断开信号 (PARTIAL OFF)。局部数据线 DLP1 和 DLP2 将数据信号从每一个主开关元件 QM 传输到存储器 140 的静态随机存取存储器 (SRAM) 单元 142 中，并且向每一个液晶电容器 CLC 提供在 SRAM 单元 142 中存储的数据信号。

每一个局部开关元件 QP 形成在由相邻局部数据线和局部栅极线限定的区域中。当主开关元件 QM 中相应的一个导通时，每一个局部开关元件 QP 通过局部驱动接通信号 PARTIAL ON 中相应的一个而导通，以通过局部数据线向 SRAM 单元 142 提供数据信号。当相应的主开关元件 QM 截止时，局部开关元件 QP 向液晶电容器 CLC 中相应的一个提供在 SRAM 单元 142 中存储的数据信号。

桥接线 BL1 和 BL2 将彼此相邻的局部数据线 DLP1 和 DLP2 电连接。因此，将至少两个像素部分 (即，图 2 中的 2×2 个像素部分) 分组为与一个单位存储单元 142 电连接。

如上所述，存储器 140 设置在围绕 LCD 面板 130 的显示区域 DA 的第三外围区 PA3 中。主屏幕 MS 和与主屏幕 MS 的一部分重叠的局部屏幕 PS 限定在显示区 DA 中。

图 3 是示出了图 2 的显示部分的局部屏幕模式的示意图。参考图 2 和图 3，在局部屏幕模式中，将在主屏幕 MS 中形成的主开关元件 QM 周期性地激活，以向存储器写入与局部屏幕相对应的数据，并且激活在局部屏幕 PS 中形成的局部开关元件 QP。将在存储器 140 中写入的数据信号存储在与局部开关元件 QP 电连接的液晶电容器 CLC 中，使得可以执行

诸如显示图标之类的局部显示操作。

图4是示出了图2的显示部分的全屏模式的示意图。参考图2和图4，在全屏模式中，不会激活存储器140。然而，激活栅极和源极驱动部分110和120，使得将从源极驱动部分120输出的数据信号提供给与主屏幕MS相对应的液晶电容器CLC以及与局部屏幕PS相对应的液晶电容器CLC以显示图像。

图5是示出了根据本发明示范性实施例的数据信号写入操作的示意图。图6是示出了根据本发明示范性实施例的数据信号保持操作的示意图。

参考图2和图5，在局部屏幕模式中，响应于从栅极驱动部分110提供的栅极信号，从源极驱动部分120提供的数据信号对与像素区相对应的液晶电容器CLC充电。

这里，基于从外部装置提供的局部驱动信号PARTIAL ON来导通局部开关元件QP，使得从源极驱动部分120提供的数据信号写入到单位存储单元142中。

参考图2和图6，当数据信号写入到单位存储单元142中时，当图像信号没有变化时不会驱动栅极驱动部分110和源极驱动部分120，并且单位存储单元142直接驱动LCD面板130。

在全屏模式中，栅极驱动部分110和源极驱动部分120按照常规方式驱动LCD面板130，并且使用主屏幕MS和局部屏幕PS作为显示区。当将局部驱动断开信号PARTIAL OFF施加到与局部屏幕相对应的局部栅极线上时，主屏幕MS和局部屏幕PS具有实质上与正常LCD面板130相同的像素结构，从而实现全屏模式。

图7是示出了与图1的源极驱动单元的多个输出通道和单位存储单元相对应的数据信号写入操作的示意图。

参考图7，一个单位存储单元142与多个像素部分电连接。源极驱动部分120包括多个输出通道121、122、123、...、129。在局部屏幕模式中，响应于从栅极驱动部分110输出的栅极信号，从输出通道121至129输出的数据信号对与像素区相对应的每一个液晶电容器CLC充电。

基于从外部装置提供的局部驱动接通信号PARTIAL ON来导通与每

一个像素区相对应的局部开关元件 QP。从源极驱动部分 120 提供的数据信号写入到单位存储单元 142 中。

图 8 是示出了根据本发明示范性实施例的图 7 的单位存储单元的等效电路图。图 9 是示出了图 7 的单位存储单元的操作的波形图。

参考图 8, 单位存储单元 142 包括第一开关 143、第二开关 144、以及与第一和第二开关 143 和 144 电连接的 SRAM 单元 145。第一和第二开关 143 和 144 的每一个分别可以包括传输门。

第一开关 143 包括与局部数据线电连接的第一端子以及与 SRAM 单元 145 的第一端子电连接的第二端子。第一开关 143 执行开关操作, 用于响应于从外部装置提供的第一反转信号 INV 和第二反转信号 INV\_B 来写入或输出数据信号。

第二开关 144 包括与局部数据线电连接的第一端子和与 SRAM 单元 145 的第二端子电连接的第二端子。第二开关 144 执行开关操作, 用于响应于从外部装置提供的第一和第二反转信号 INV 和 INV\_B 来写入或输出数据信号。

第一和第二开关 143 和 144 交替地执行开关操作, 用于向 SRAM 单元 145 写入数据信号。例如, 当将高电平的第一反转信号 INV 和低电平的第二反转信号 INV\_B 施加到第一开关 143 上时, 第一开关 143 导通, 使得将从源极驱动部分 120 提供的数据信号写入到 SRAM 单元 145 中。替换地, 当将高电平的第二反转信号 INV\_B 和低电平的第一反转信号 INV 施加到第二开关 144 上时, 第二开关 144 导通, 使得将从源极驱动部分 120 提供的数据信号写入到 SRAM 单元 145 中。

第一和第二开关 143 和 144 交替地执行开关操作, 用于向源极驱动部分 120 输出数据信号。

例如, 当将高电平的第一反转信号 INV 和低电平的第二反转信号 INV\_B 施加到第一开关 143 上时, 第一开关 143 导通, 使得将写入到 SRAM 单元 145 中的数据信号输出到源极驱动部分 120。替换地, 当将高电平的第二反转信号 INV\_B 和低电平的第一反转信号 INV 施加到第二开关 144 上时, 第二开关 144 导通, 使得将写入到 SRAM 单元 145 中的数据信号输出到源极驱动部分 120。

因此，在 LCD 面板 130 的局部屏幕中完成了行反转。

SRAM 单元 145 包括第一反相器 146 和第二反相器 147。第一反相器 146 的输入端子与第一开关 143 电连接，并且第一反相器 146 的输出端子与第二开关 144 电连接。第二反相器 147 的输入端子与第二开关 144 电连接，并且第二反相器 147 的输出端子与第一开关 143 电连接。

SRAM 单元 145 基于第一和第二开关 143 和 144 的开关操作，存储从源极驱动部分 120 经由局部数据线输出的数据信号。SRAM 单元 145 基于第一和第二开关 143 和 144 的开关操作，经由局部数据线和局部开关元件 QP 向液晶电容器 CLC 提供所存储的数据信号。

参考图 9，当激活水平同步信号 HSYNC 时，第一反转信号 INV 从低电平转换为高电平。因此，从单位存储单元 142 中输出相对于公共电压 VCOM 具有负极性的数据信号。

例如，当将高电平的第一反转信号 INV 施加到第一开关 143 的非反相控制端子，并且将低电平的第二反转信号 INV\_B 是施加到第一开关 143 的反相控制端子时，第一开关 143 导通。因此，第一反相器 146 和第二反相器 147 之间存储的信号通过第一开关 143 输出到在像素组中形成的液晶电容器。这里，将低电平的第二反转信号 INV\_B 施加到第二开关 144 的非反相控制端子，并且将高电平的第一反转信号 INV 施加到第二开关 144 的反相控制端子，使得第二开关 144 截止。

在将负极性数据信号通过第一开关 143 输出到液晶、并且通过与液晶电容器电连接的数据线施加新的数据信号时的保持时间段期间，通过第一开关 143 将新的数据信号写入到 SRAM 单元 145 中。

基于从高电平转换为低电平的第一反转信号 INV，再次激活水平同步信号 HSYNC，使得从单位存储单元 142 中输出相对于公共电压 VCOM 具有负极性的数据信号。

例如，当将高电平的第二反转信号 INV\_B 施加到第二开关 144 的非反相控制端子，并且将低电平的第一反转信号 INV 施加到第二开关 144 的反相控制端子时，第二开关 144 导通。因此，第一反相器 146 和第二反相器 147 之间存储的信号通过第二开关 144 输出到在像素组中形成的液晶电容器。这里，将低电平的第一反转信号 INV 施加到第一开关 143

的非反相控制端子，并且将高电平的第二反转信号 INV\_B 施加到第一开关 143 的反相控制端子，使得第一开关 143 截止。

在将正极性数据信号通过第二开关 144 输出到液晶、并且通过与液晶电容器电连接的数据线施加新的数据信号时的保持时间段期间，通过第二开关 144 将新的数据信号写入到 SRAM 单元 145 中。

图 10A 和图 10B 是分别示出了与根据本发明示范性实施例的图 1 的局部屏幕相对应的 LCD 面板的两个一半部分的等效电路图。

参考图 1、图 10A 和图 10B，在与局部屏幕相对应的 LCD 面板 130 中，将局部开关元件 QP 按照矩阵形状排列为预定个数的组。每个组中的局部开关元件 QP 彼此电连接。在本示范性实施例中，将局部开关元件 QP 分组为  $3 \times 3$  矩阵。分组的局部开关元件可以限定像素组。

在图 10A 和图 10B 中，9 个像素 P11、P12、P13、P14、P15、P16、P17、P18 和 P19 可以限定第一像素组，可以通过第一至第三主栅极线 G11、G12 和 G13 以及第一至第三主数据线 S11、S12 和 S13 来限定所述第一像素组。9 个像素 P21、P22、P23、P24、P25、P26、P27、P28 和 P29 可以限定第二像素组，可以通过第一至第三主栅极线 G11、G12 和 G13 以及第四至第六主数据线 S21、S22 和 S23 来限定所述第二像素组。将第一像素组和第二像素组设置为沿主栅极线方向彼此相邻。

9 个像素 P41、P42、P43、P44、P45、P46、P47、P48 和 P49 可以限定第三像素组，可以通过第四至第六主栅极线 G21、G22 和 G23 以及第一至第三主数据线 S11、S12 和 S13 来限定所述第三像素组。9 个像素 P51、P52、P53、P54、P55、P56、P57、P58 和 P59 可以限定第四像素组，可以通过第四至第六主栅极线 G21、G22 和 G23 以及第四至第六主数据线 S21、S22 和 S23 来限定所述第四像素组。将第三像素组和第四像素组设置为沿主栅极线方向彼此相邻。

将桥接线 BL 形成为实质上与局部栅极线 GLP 平行，以与相邻的局部数据线 DLP 电连接。桥接线 BL 将沿行方向排列的局部开关元件 QP 电连接。

图 11A 和图 11B 是示出了图 1 的局部屏幕模式的操作的波形图。

参考图 10A、图 10B、图 11A 和图 11B，可以将其中第一至第三主栅极

线G11、G12和G13中至少一条导通的时间段定义为第一时间段，并且将其第四至第六主栅极线G21、G22和G23中至少一条导通的时间段定义为第二时间段。

在第一时间段期间，源极驱动部分120向第一至第三主数据线S11、S12和S13中的每一条提供相对于公共电压VCOM具有正极性的第一数据信号。

在第二时间段期间，源极驱动部分120向第四至第六主数据线S21、S22和S23中的每一条提供相对于公共电压VCOM具有正极性的第二数据信号。在本示范性实施例中，第一数据信号的电平大于第二数据信号的电平。例如，第一数据信号可以是约6V，而第二数据信号可以是约4V。

在本示范性实施例中，公共电压在第一时间段期间具有相对较低的电平，而在第二时间段期间具有相对较高的电平。例如，相对较低电平的公共电压VCOM可以是约3V，并且相对较高电平的公共电压VCOM可以是约7V。

在第一时间段期间，将施加到第一至第三数据线S11、S12和S13的第一数据信号施加到第一像素组P11至P19，并且将施加到第四至第六数据线S21、S22和S23的第二数据信号施加到第二像素组P21至P29。

这里，公共电压VCOM具有相对较低的电平，使得第一像素组P11至P19中存储的数据信号的极性相对于公共电压VCOM是正极性。例如，公共电压VCOM是约3V，而第一像素组P11至P19中存储的数据信号是约6V，使得第一像素组P11至P19中存储的数据信号相对于公共电压VCOM具有正极性。

第二像素组P21至P29中存储的数据信号的极性相对于公共电压VCOM是正极性。例如，公共电压VCOM是约3V，而第二像素组P21至P29中存储的数据信号是约4V，使得第二像素组P21至P29中存储的数据信号相对于公共电压VCOM具有正极性。

在第二时间段期间，将施加到第一至第三数据线S11、S12和S13的第一数据信号施加到第三像素组P41至P49，并且将施加到第四至第六数据线S21、S22和S23的第二数据信号施加到第四像素P51至P59。

这里，公共电压VCOM具有相对较高的电平，使得第三像素组P41至P49中存储的数据信号的极性相对于公共电压VCOM是负极性。例如，公共电压VCOM是约7V，而第三像素组P41至P49中存储的数据信号是约6V，使得第一像素组P11至P19中存储的数据信号相对于公共电压VCOM具有负极性。

第四像素组P51至P59中充电的数据信号的极性相对于公共电压VCOM是负极性。例如，公共电压VCOM是约7V，而第四像素组P51至P59中存储的数据信号是约4V，使得第四像素组P51至P59中存储的数据信号相对于公共电压VCOM具有负极性。

根据本发明的至少一个实施例，将存储器设置在围绕LCD面板显示区的外围区域中。显示区包括主屏幕和与主屏幕的一部分重叠的局部屏幕。将主开关元件形成于显示区中，设置为矩阵形状。

在局部屏幕模式中，使在主屏幕中形成的主开关元件无效，并且激活在局部屏幕中形成的局部开关元件。

在全屏模式中，激活在主屏幕和局部屏幕中形成的主开关元件，使得可以执行正常的显示操作。因此，在全屏模式中，可以使用与局部屏幕相对应的区域作为显示区。因此，限定了主屏幕和与主屏幕重叠的局部屏幕，使得可以实质上增加主屏幕的尺寸。

另外，在围绕显示区的外围区域中设置的存储器能够实现局部屏幕模式，使得可以减少功耗。此外，可以减少LCD装置的制造成本和LCD装置重量。

已经描述了本发明的示范性实施例，应该理解的是本发明不局限于这些示范性实施例，并且在不脱离所附权利要求所限定的本发明的精神和范围的情况下，本领域的普通技术人员可以进行各种变化和修改。

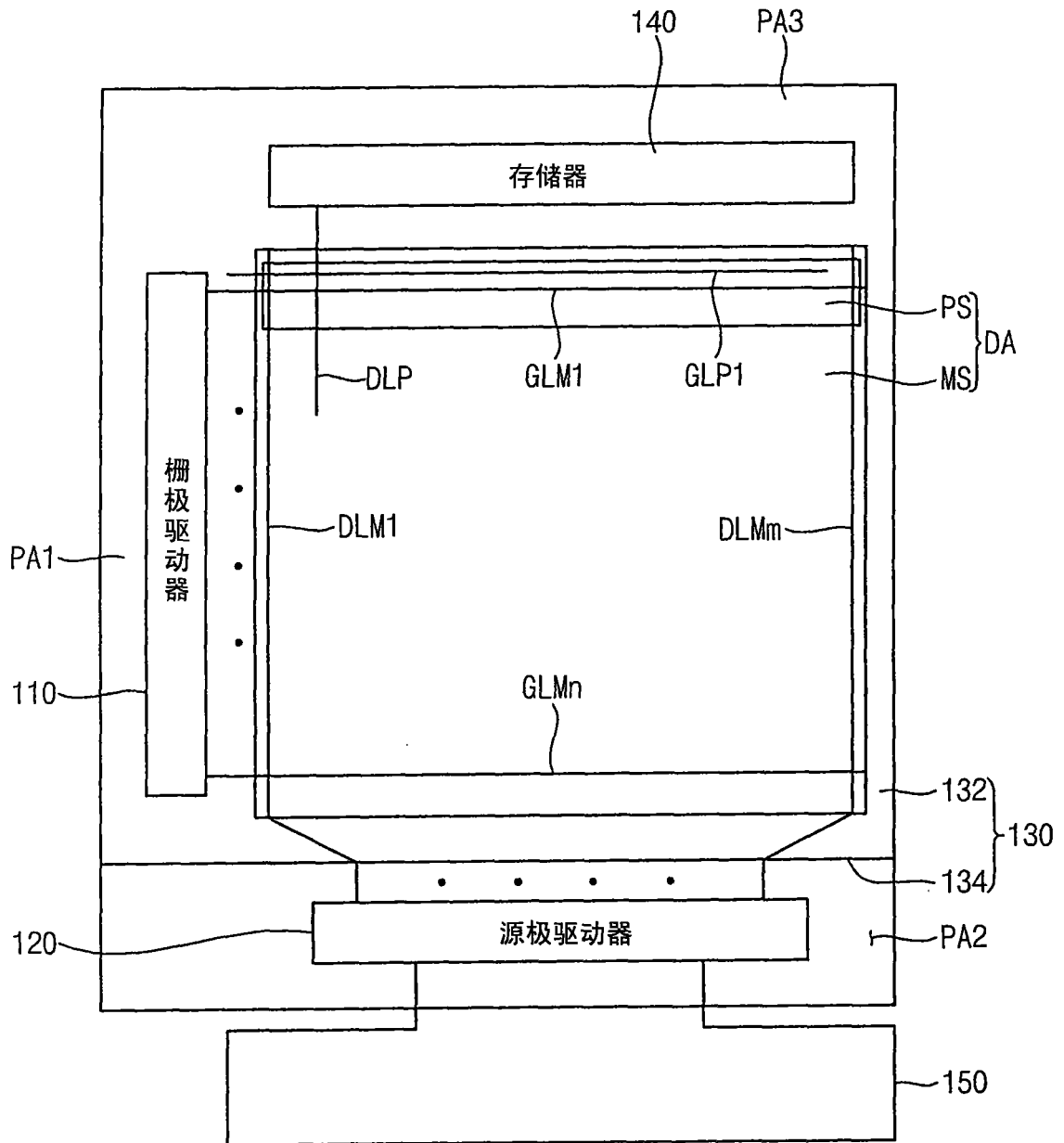


图 1

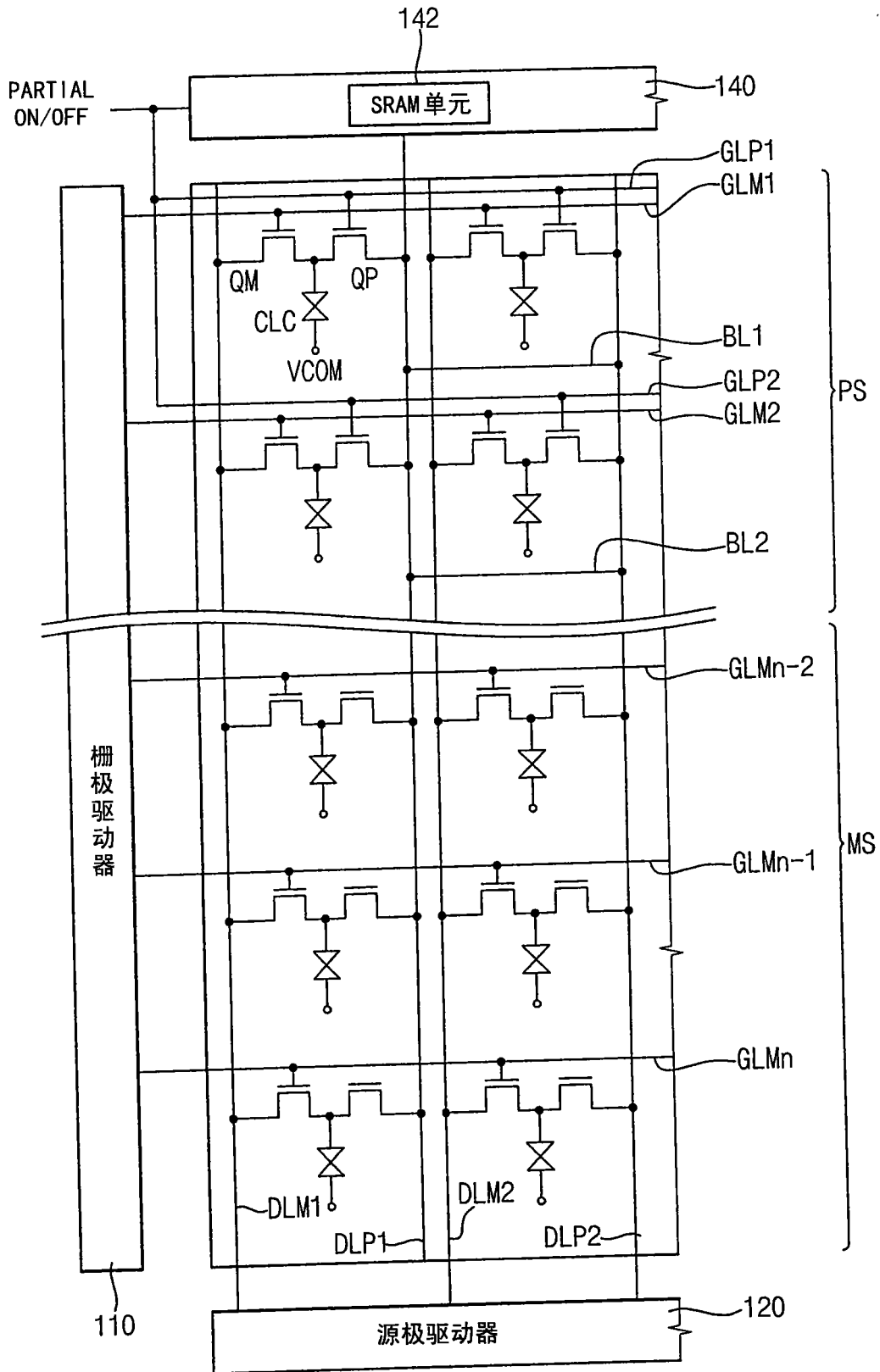


图 2

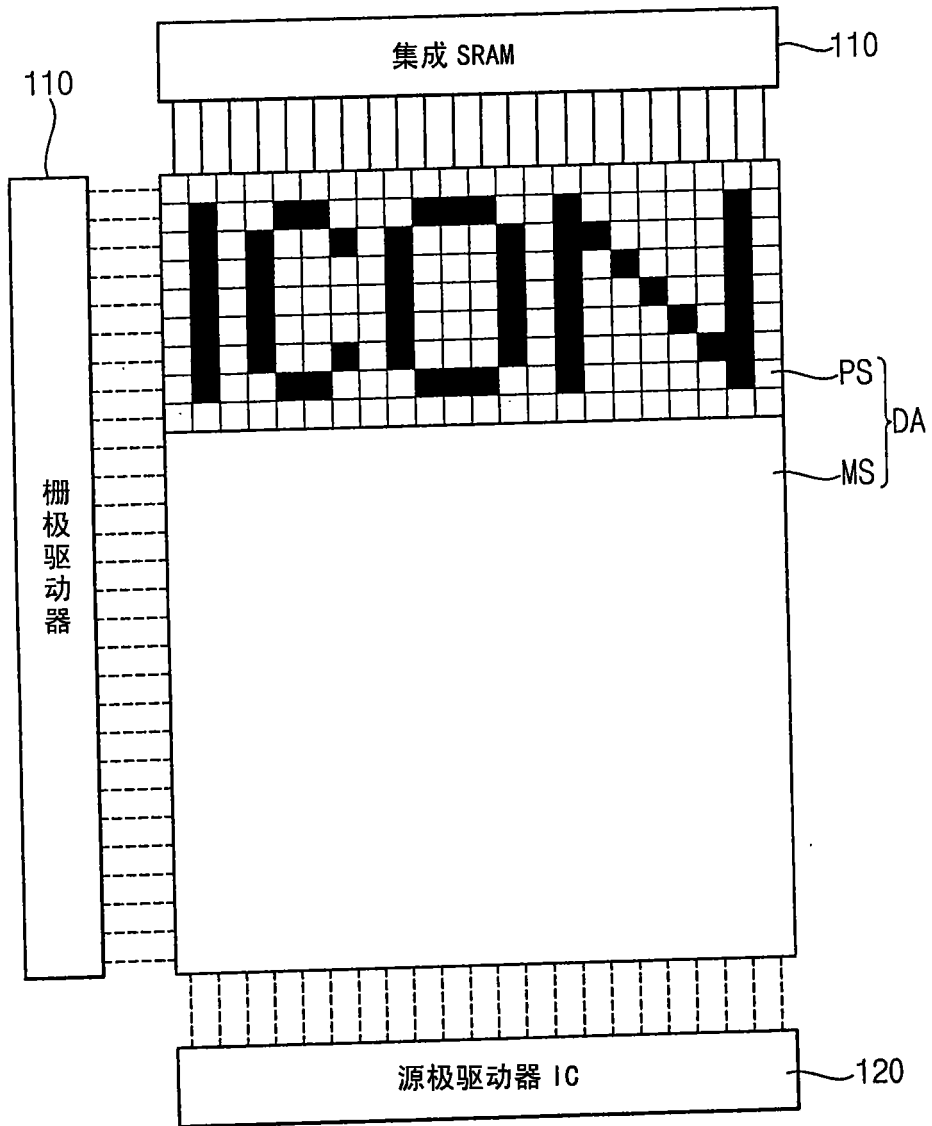


图 3

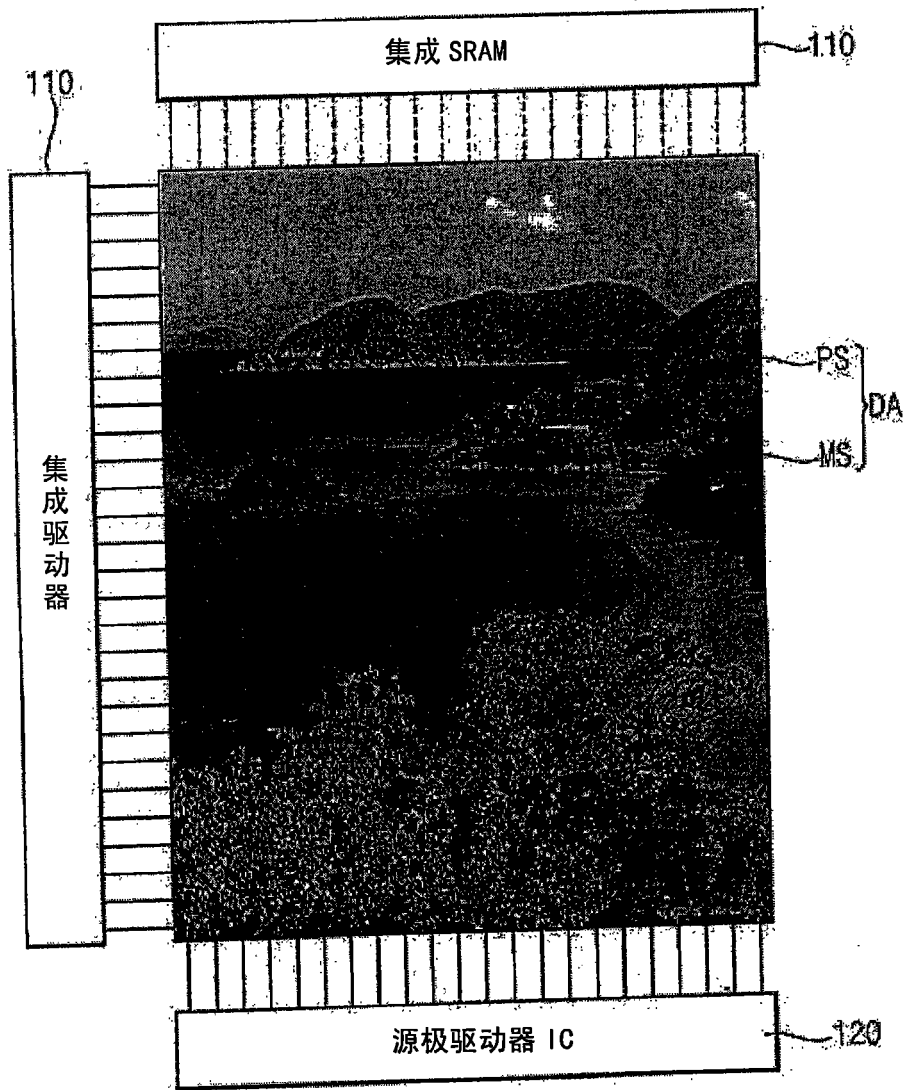


图 4

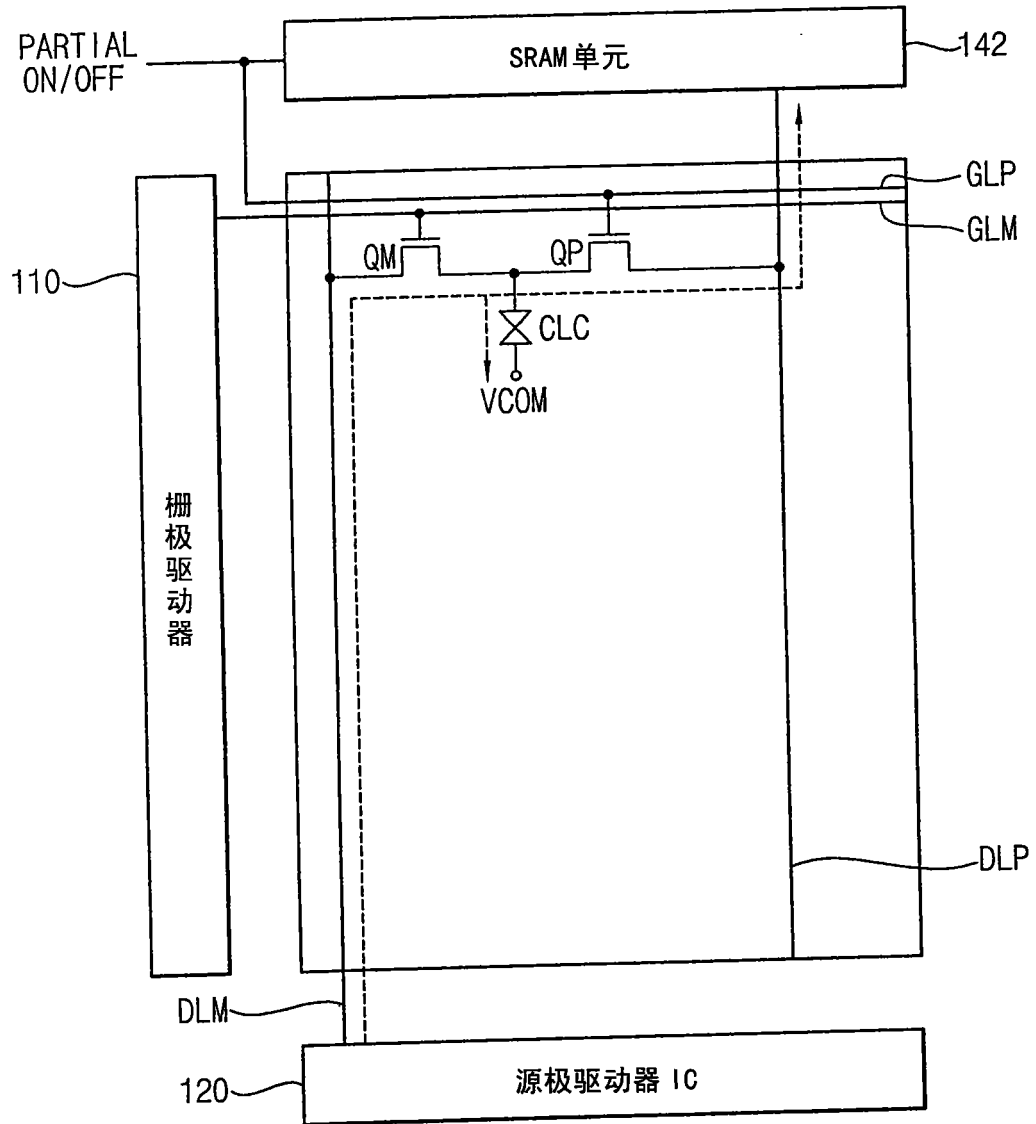


图 5

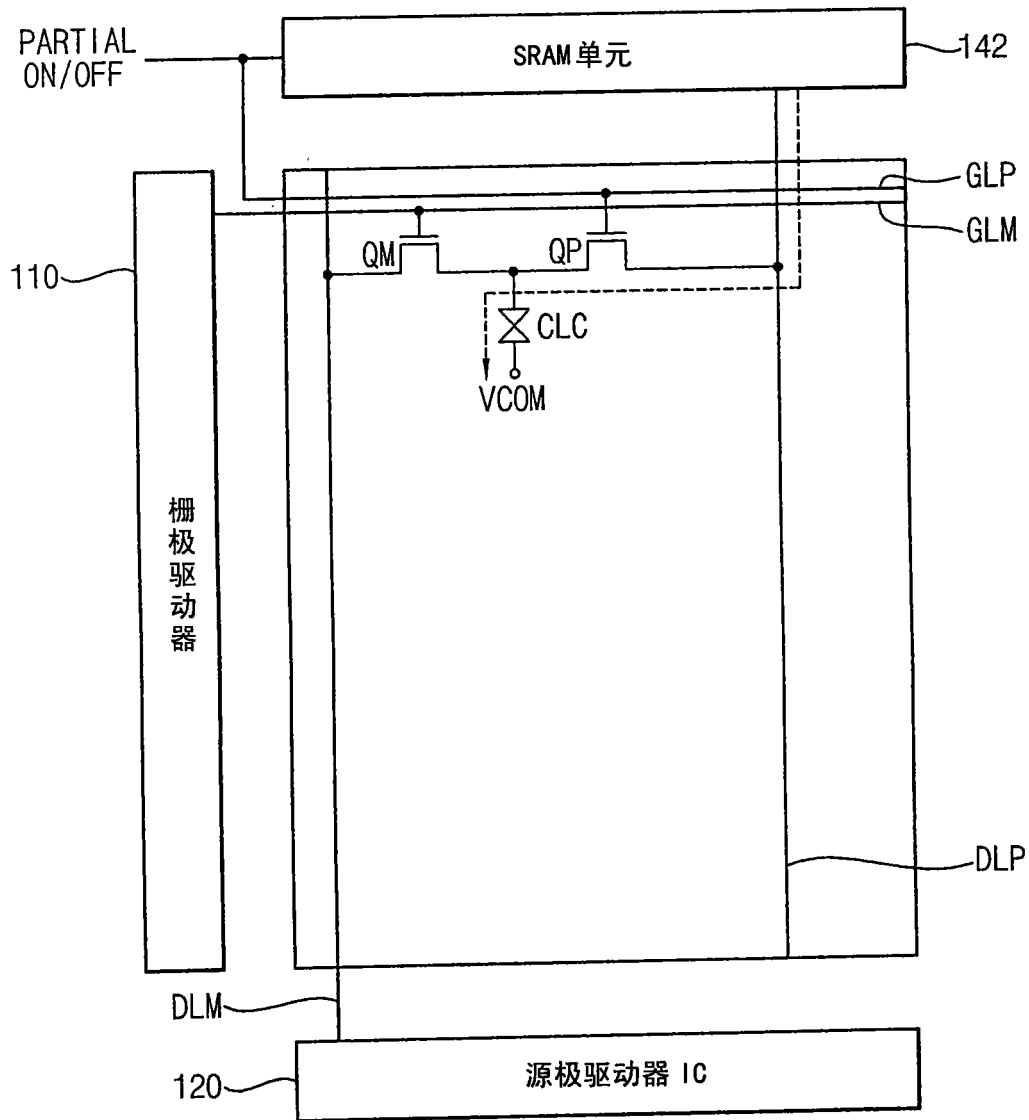


图 6



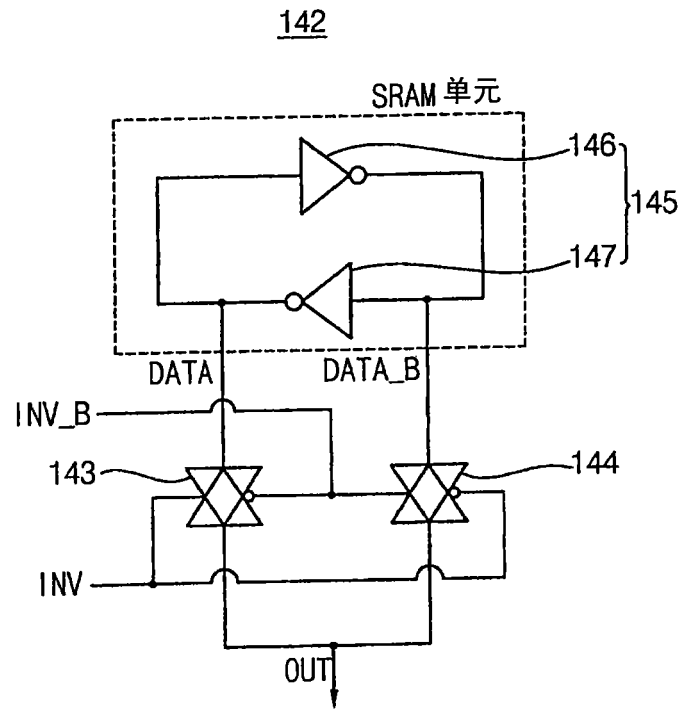


图 8

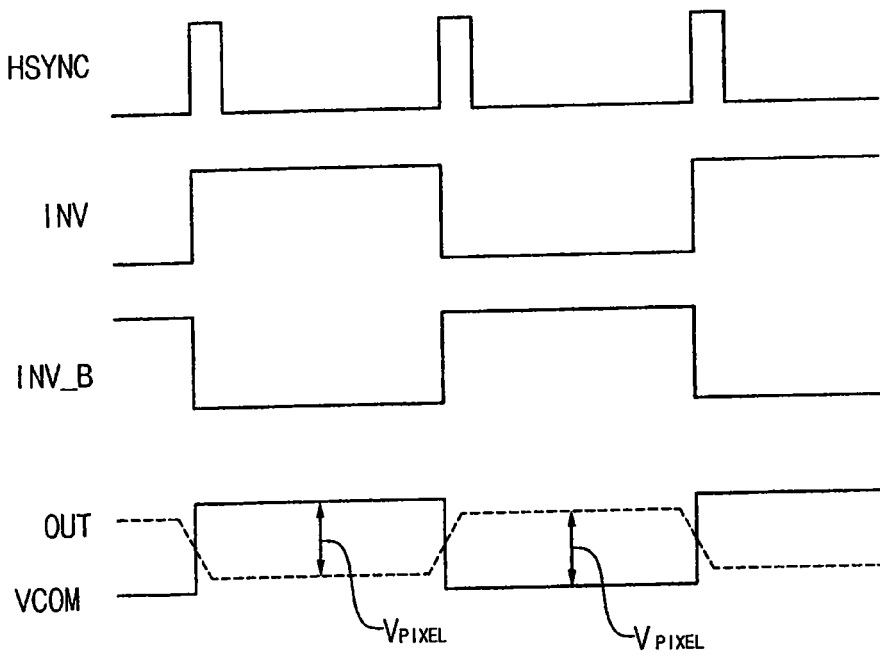


图 9

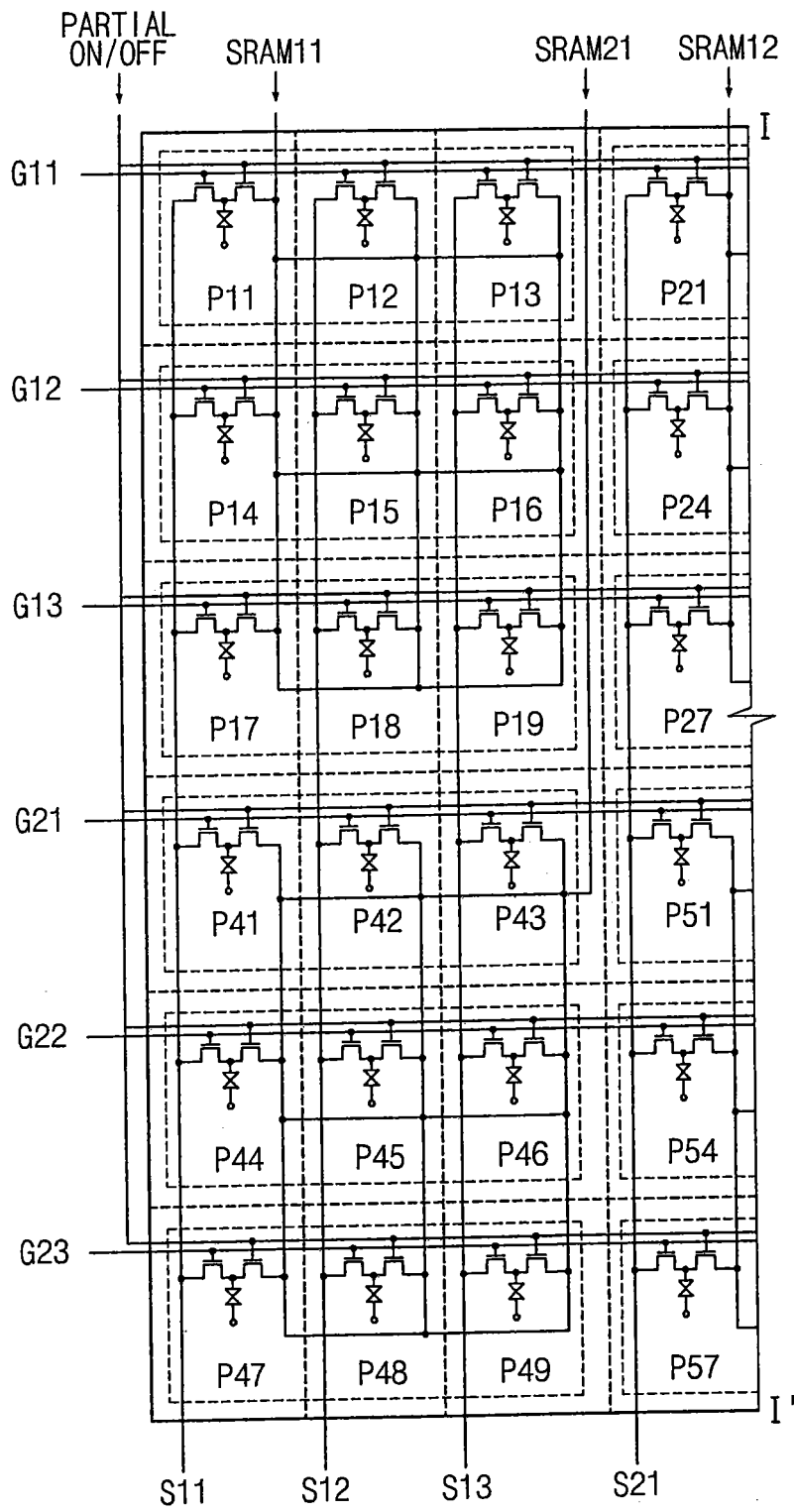


图 10 A

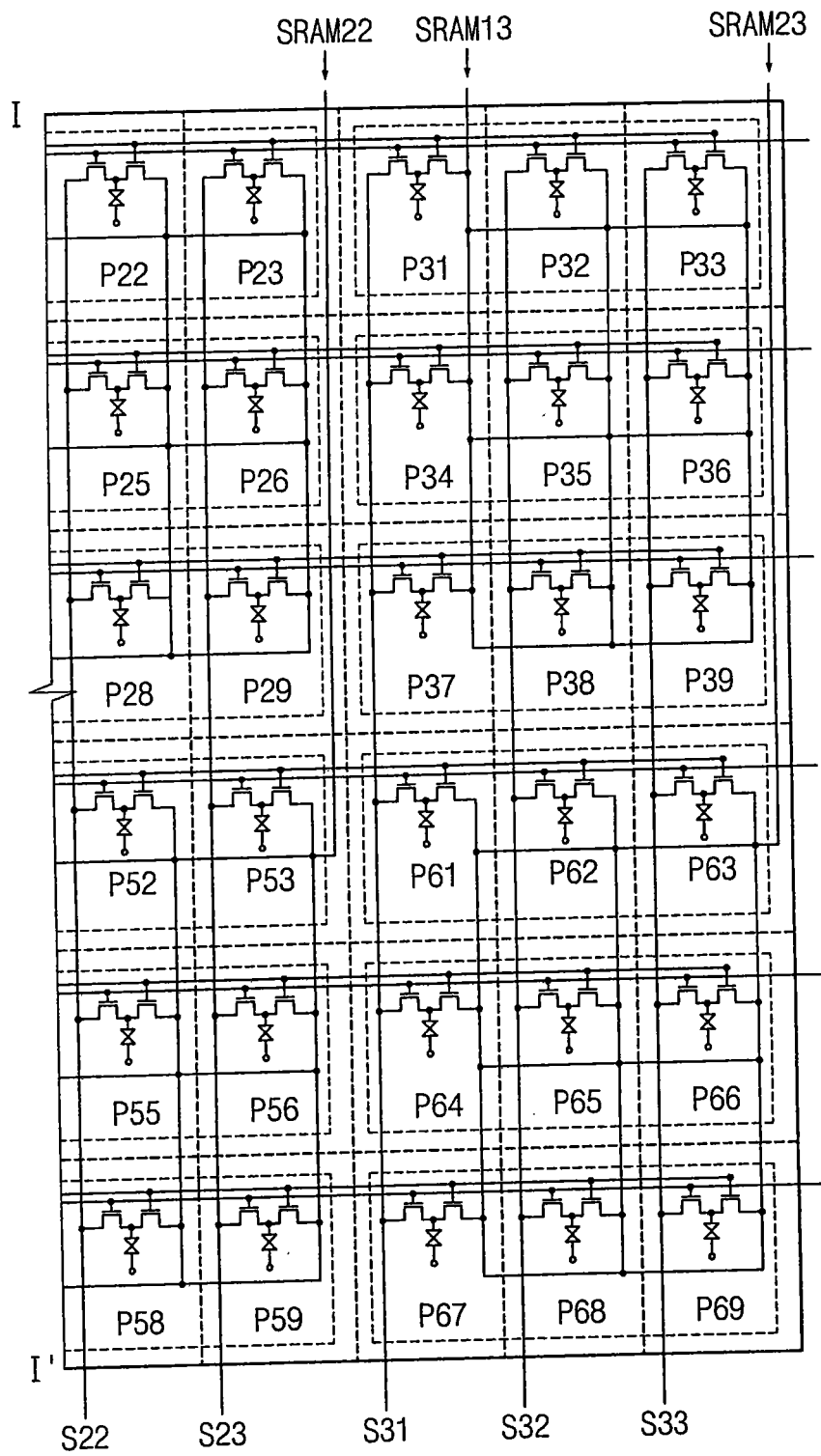


图 10 B

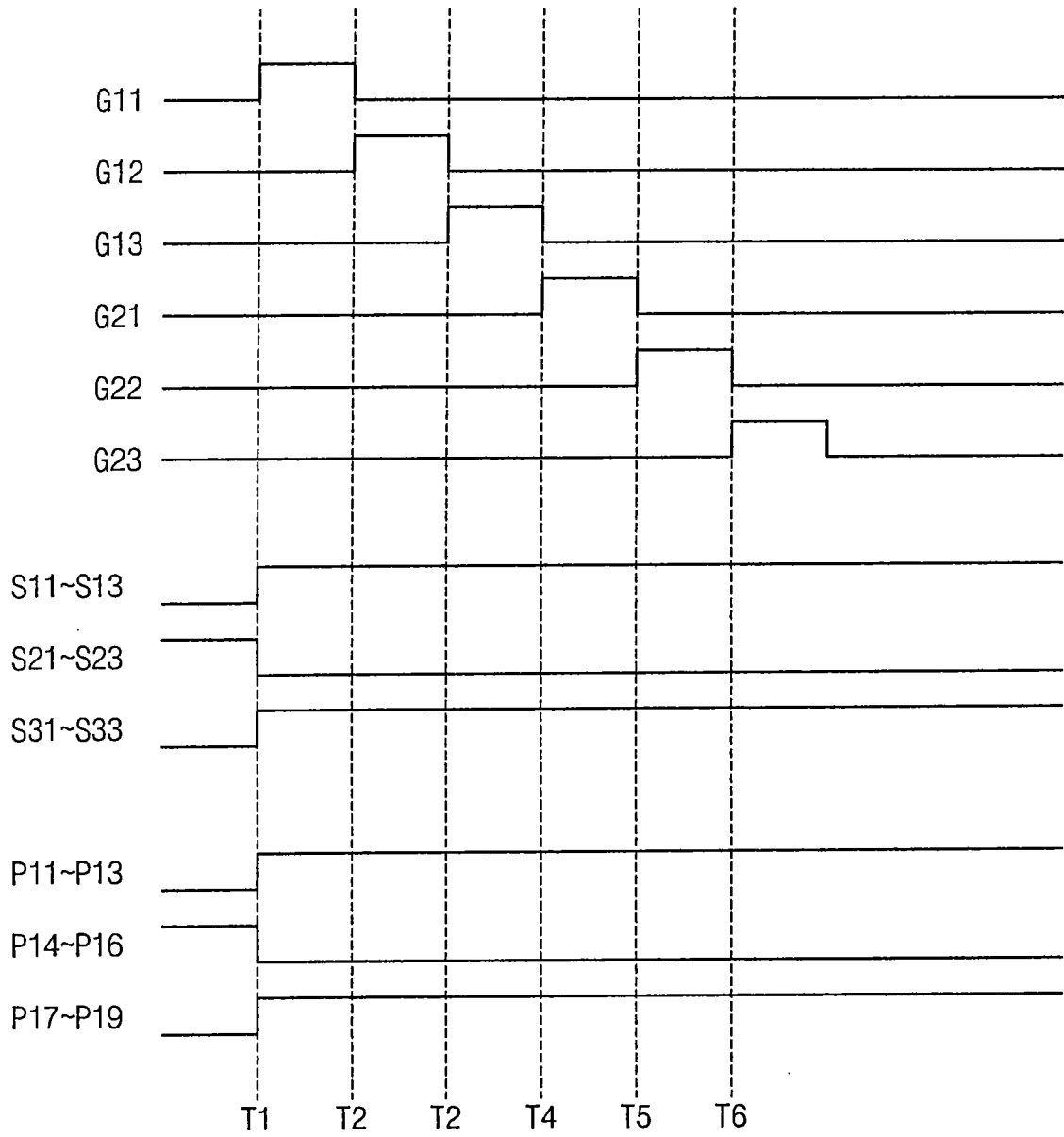


图 11A

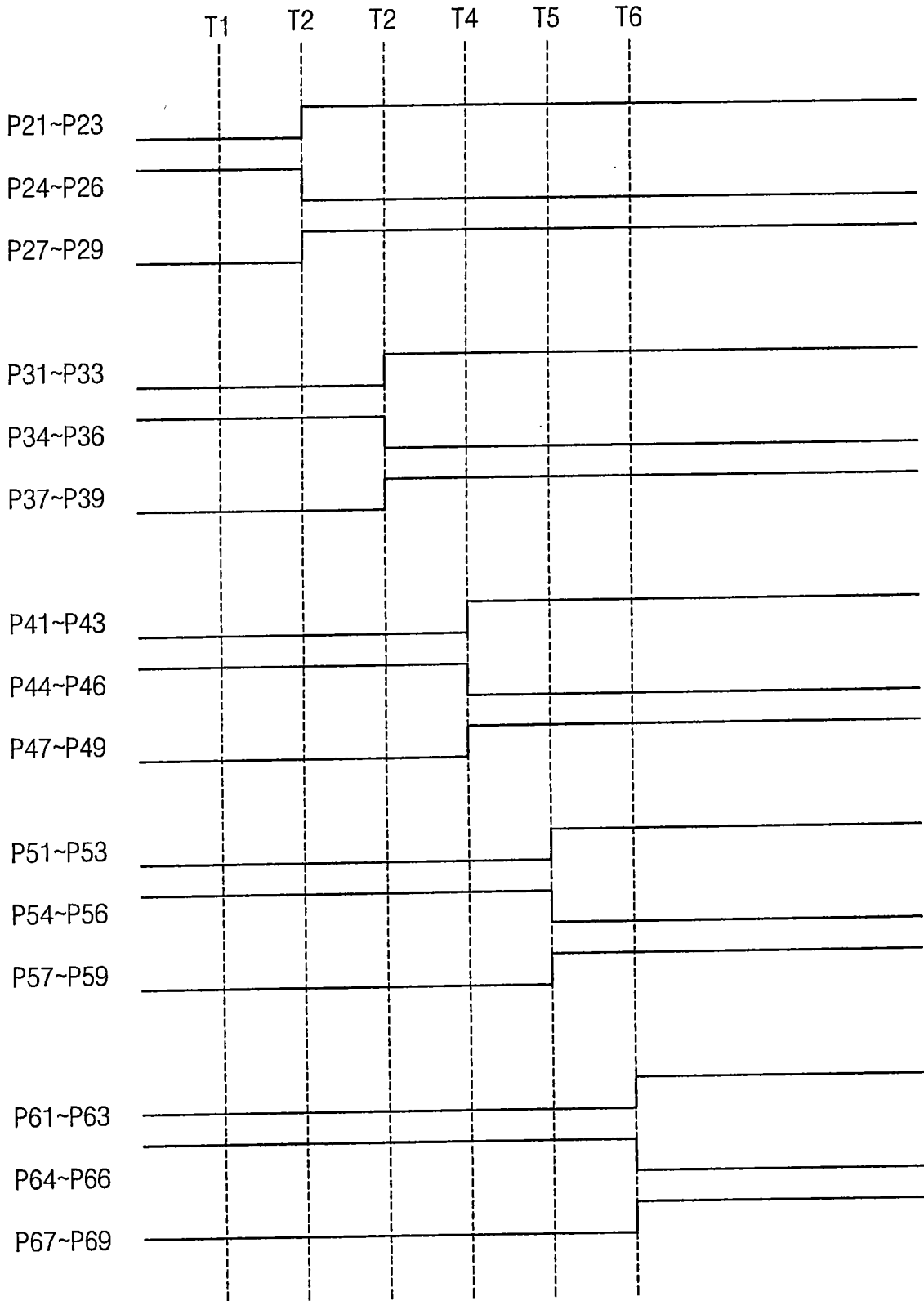


图 11 B

专利名称(译)	液晶显示面板及具有所述液晶显示面板的液晶显示装置		
公开(公告)号	<a href="#">CN101241282A</a>	公开(公告)日	2008-08-13
申请号	CN200710165729.4	申请日	2007-11-06
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	李在植 金一坤 金哲民		
发明人	李在植 金一坤 金哲民		
IPC分类号	G02F1/1362 G09G3/36		
CPC分类号	G09G3/3688 G09G3/3614 G09G3/3659 G09G2310/0281 G09G2330/021		
优先权	1020070013642 2007-02-09 KR		
其他公开文献	CN101241282B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

液晶显示(LCD)面板包括：多条数据线和栅极线、多个主开关元件以及多个液晶电容器。每一个主开关元件与主数据线和栅极线电连接。每一个液晶电容器与主开关元件电连接。LCD面板还包括：多条局部栅极线，用于传输多个局部驱动信号；多条局部数据线，用于传输多个数据信号；以及多个局部开关元件。每一个局部开关元件基于局部驱动信号而导通，以在启用主开关元件时经由局部数据线向存储器提供数据信号，而在主开关元件截止时向液晶电容器提供存储器中所存储的数据信号。

