

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200710078856.0

[51] Int. Cl.

G02F 1/13 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/1362 (2006.01)

[43] 公开日 2007 年 8 月 22 日

[11] 公开号 CN 101021628A

[22] 申请日 2007.2.16

[21] 申请号 200710078856.0

[71] 申请人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 俞善仁 黄仲祺 陈静茹

[74] 专利代理机构 北京三友知识产权代理有限公司

代理人 陶海萍

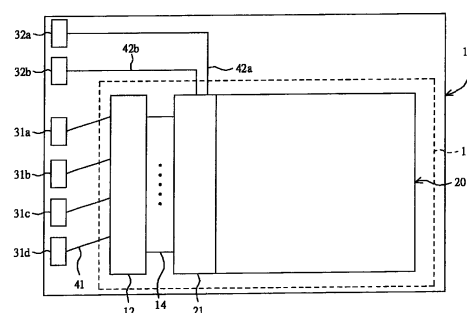
权利要求书 4 页 说明书 8 页 附图 5 页

[54] 发明名称

液晶显示面板的测试系统及方法及阵列基板

[57] 摘要

本发明提供一种液晶显示面板的测试系统及方法及阵列基板。液晶显示面板的测试系统包括：一基板、一驱动电路、一第一测试接垫、及一第二测试接垫；基板包括一像素阵列，且像素阵列的一侧具有一像素测试区与像素阵列连接；驱动电路形成于基板上，连接于像素测试区的相对于像素阵列的另一侧，用以提供信号至像素阵列；第一测试接垫与驱动电路连接，而第二测试接垫与像素测试区连接。液晶显示面板的测试方法包括分别测试液晶显示面板及像素测试区是否有缺陷，并据以产生一第一测试图样及一第二测试图样；最后，整合第一测试图样及第二测试图样，并据以判定缺陷发生于驱动电路或像素阵列。



1. 一种液晶显示面板的测试系统，其特征在于，所述液晶显示面板的测试系统包括：

一基板，包括一像素阵列，所述像素阵列的一侧具有一像素测试区与所述像素阵列连接；

一驱动电路，形成于所述基板上，连接于所述像素测试区的相对于所述像素阵列的另一侧，用以提供信号至所述像素阵列；

一第一测试接垫，与所述驱动电路连接；以及

一第二测试接垫，与所述像素测试区连接。

2. 根据权利要求1所述的测试系统，其特征在于，当通过所述第二测试接垫测出所述像素测试区有缺陷，则判定所述缺陷发生于所述像素阵列。

3. 根据权利要求1所述的测试系统，其特征在于，当通过所述第一测试接垫测出所述液晶显示面板有缺陷且通过所述第二测试接垫未测出所述像素测试区有缺陷，则判定所述缺陷发生于所述驱动电路。

4. 根据权利要求1所述的测试系统，其特征在于，当通过所述第一测试接垫未测出所述液晶显示面板有缺陷，则判定所述驱动电路及所述像素阵列都正常。

5. 根据权利要求1所述的测试系统，其特征在于，所述测试系统还包括：

一第一短路线，设置于所述基板，用以电性连接所述第一测试接垫与所述驱动电路；以及

一第二短路线，设置于所述基板，用以电性连接所述第二测试接垫与所述像素测试区。

6. 根据权利要求1所述的测试系统，其特征在于，所述驱动电路为一栅极驱动器，所述像素测试区对应于至少一栅极线。

7. 根据权利要求6所述的测试系统，其特征在于，所述第二测试接垫为

一栅极线测试垫。

8. 根据权利要求1所述的测试系统,其特征在于,所述第一测试接垫包括一正相时钟信号测试垫、一反相时钟信号测试垫、一起始时钟信号测试垫、及一拉低模块测试垫。

9. 根据权利要求1所述的测试系统,其特征在于,所述第二测试接垫包括一奇数栅极线测试垫及一偶数栅极线测试垫。

10. 根据权利要求9所述的测试系统,其特征在于,所述驱动电路为一栅极驱动器,所述像素测试区对应于至少一奇数栅极线及至少一偶数栅极线。

11. 根据权利要求10所述的测试系统,其特征在于,所述奇数栅极线测试垫电性连接于所述至少一奇数栅极线,且所述偶数栅极线测试垫电性连接于所述至少一偶数栅极线。

12. 一种液晶显示面板的测试方法,其特征在于,所述液晶显示面板的测试方法包括:

提供一基板,包括一像素阵列及一驱动电路,所述像素阵列的一侧具有一像素测试区与所述像素阵列连接,所述驱动电路连接于所述像素测试区的相对于所述像素阵列的另一侧并用以提供信号至所述像素阵列;

测试所述液晶显示面板是否有缺陷,并据以产生一第一测试图样;

测试所述像素测试区是否有缺陷,并据以产生一第二测试图样;以及

整合所述第一测试图样及所述第二测试图样,并据以判定所述缺陷发生于所述驱动电路或所述像素阵列。

13. 根据权利要求12所述的测试方法,其特征在于,当所述第一测试图样显示所述液晶显示面板有缺陷且所述第二测试图样显示所述像素测试区有缺陷,则判定所述缺陷发生于所述像素阵列。

14. 根据权利要求12所述的测试方法,其特征在于,在所述整合步骤中,当所述第一测试图样显示所述液晶显示面板有缺陷且所述第二测试图样显示所述像素测试区没有缺陷,则判定所述缺陷发生于所述驱动电路。

15. 根据权利要求 12 所述的测试方法, 其特征在于, 在所述整合步骤中, 当所述第一测试图样显示出所述液晶显示面板没有缺陷, 则判定所述驱动电路及所述像素阵列都正常。

16. 根据权利要求 12 所述的测试方法, 其特征在于, 测试所述像素测试区是否有缺陷的步骤在测试所述液晶显示面板是否有缺陷的步骤之后。

17. 根据权利要求 12 所述的测试方法, 其特征在于, 测试所述像素测试区是否有缺陷的步骤在测试所述液晶显示面板是否有缺陷的步骤之前。

18. 根据权利要求 12 所述的测试方法, 其特征在于, 测试所述液晶显示面板是否有缺陷的步骤包括:

提供一第一测试接垫;

提供一第一短路线, 连接所述第一测试接垫与所述驱动电路; 以及

通过所述第一测试接垫及所述第一短路线判断所述液晶显示面板是否有缺陷。

19. 根据权利要求 12 所述的测试方法, 其特征在于, 测试所述像素测试区是否有缺陷的步骤包括:

提供一第二测试接垫;

提供一第二短路线, 连接所述第二测试接垫与所述像素测试区; 以及

通过所述第二测试接垫及所述第二短路线判断所述像素测试区是否有缺陷。

20. 一种阵列基板, 其特征在于, 所述阵列基板包括:

一像素阵列, 所述像素阵列的一侧具有一像素测试区与所述像素阵列连接;

一驱动电路, 连接于所述像素测试区的相对于所述像素阵列的另一侧, 用以提供信号至所述像素阵列;

一第一短路线段, 连接于所述驱动电路; 以及

一第二短路线段, 连接于所述像素阵列。

21. 根据权利要求 20 所述的阵列基板, 其特征在于, 所述驱动电路通过所述第一短路线段连接于一第一测试接垫且通过所述第二短路线段连接于一第二测试接垫, 且所述阵列基板通过所述第一短路线段、所述第二短路线段、所述第一测试接垫、及所述第二测试接垫进行测试。

22. 根据权利要求 21 所述的阵列基板, 其特征在于, 当通过所述第二测试接垫及所述第二短路线段测出所述像素测试区有缺陷, 则判定所述缺陷发生于所述像素阵列。

23. 根据权利要求 21 所述的阵列基板, 其特征在于, 当通过所述第一测试接垫及所述第一短路线段测出所述阵列基板有缺陷且通过所述第二测试接垫及所述第二短路线段未测出所述像素测试区有缺陷, 则判定所述缺陷发生于所述驱动电路。

24. 根据权利要求 21 所述的阵列基板, 其特征在于, 当所述通过所述第一测试接垫及所述第一短路线段未测出所述阵列基板有缺陷, 则判定所述驱动电路及所述像素阵列都正常。

25. 根据权利要求 20 所述的阵列基板, 其特征在于, 所述驱动电路为一栅极驱动器, 所述像素测试区对应于至少一栅极线。

26. 根据权利要求 25 所述的阵列基板, 其特征在于, 所述测试接垫为一栅极线测试垫。

27. 根据权利要求 20 所述的阵列基板, 其特征在于, 所述驱动电路为一栅极驱动器, 所述像素测试区对应于至少一奇数栅极线及至少一偶数栅极线。

28. 根据权利要求 27 所述的阵列基板, 其特征在于, 所述测试接垫包括一奇数栅极线测试垫及一偶数栅极线测试垫。

液晶显示面板的测试系统及方法及阵列基板

技术领域

本发明关于一种测试系统及方法，特别关于一种液晶显示面板的测试系统及方法及阵列基板。

背景技术

液晶显示器技术依驱动方式可分为无源矩阵式(passive matrix)与有源矩阵式(active matrix)驱动两种，但是由于未来对于显示器要求愈来愈高，在高分辨率和大面积化的需求下，有源矩阵式液晶显示器技术将成为未来市场的主流。

在测试方面，一般在制造液晶显示器时必须通过短路杆(shorting bar)测试或通过全部接点(full contact)测试，以确定所制造出来的显示面板能够正常运作。尽管全部接点测试可详细判断每一条信号线的正常与否，但其所需测试时间长、工艺成本高，较不适用于大量生产。

请参照图1，绘示传统上采用短路杆测试的薄膜晶体管液晶显示器(Thin Film Transistor-Liquid Crystal Display, TFT-LCD)的显示面板的示意图。如图1所示，TFT-LCD的液晶显示面板1包括一显示区2。多条栅极线3及数据线5于显示区2上定义出复数个像素区，且每一个像素区具有一薄膜晶体管(TFT)7及一像素电极9。此外，显示区2的外围设置有短路杆16a, 16b, 18a及18b。短路杆16a及16b与数据线3电性连接，短路杆18a及18b与栅极线5电性连接。测试时，显示面板1上的短路杆16a, 16b, 18a及18b外接测试接垫(图未示)，再由测试装置通过测试接垫来对TFT-LCD进行检测。

目前多数的有源矩阵式液晶显示器都于面板上另设置栅极驱动器(gate driver, 图未示)与源极驱动器(source driver, 图未示)，用以分别产生栅极脉波信号(gate pulse signal)与数据信号(data signal)。由于此方

式的成本较高，其它替代方式因而产生；例如，直接将驱动电路整合于玻璃基板上，此即所谓的整合驱动电路（Integrated Driver Circuit）。然而，驱动电路设计上的差异使得前述的短路杆（shorting bar）测试或全部接点（full contact）测试并无法适用于整合驱动电路的测试上。

发明内容

本发明有關於一種液晶顯示面板及其測試系統及方法。此測試系統及方法針對採用整合驅動電路的液晶顯示面板所設計。

根據本發明的第一方面，提出一種液晶顯示面板的測試系統，此系統包括：一基板、一驅動電路、一第一測試接墊、及一第二測試接墊。基板還包括一像素陣列，且像素陣列的一側具有一像素測試區與像素陣列連接。驅動電路形成於基板上，連接於像素測試區的相對於像素陣列的另一側，用以提供信號至像素陣列。第一測試接墊與驅動電路連接，而第二測試接墊與像素測試區連接。

根據本發明的第二方面，提出一種液晶顯示面板的測試方法，此方法包括：首先，提供一基板。基板包括一像素陣列及一驅動電路。像素陣列的一側具有一像素測試區與像素陣列連接，而驅動電路連接於像素測試區的相對於像素陣列的另一側，用以提供信號至像素陣列。接着，測試液晶顯示面板是否有缺陷，并据以产生一第一测试图样（testing pattern）。此外，测试像素测试区是否有缺陷，并据以产生一第二测试图样。最后，整合第一测试图样及第二测试图样，并据以判定缺陷发生于驱动电路或像素阵列。

根據本發明的第三方面，提出一種陣列基板，此陣列基板包括：一像素陣列、一驅動電路、一第一短路线段（shorting line section）、以及一第二短路线段。像素陣列的一側具有一像素測試區與像素陣列連接。驅動電路連接於像素測試區的相對於像素陣列的另一側，用以提供信號至像素陣列。第一短路线連接於驅動電路，而第二短路线連接於像素陣列。

綜上所述，本發明的液晶顯示面板及其測試系統及方法，特別適用於具

有整合驱动电路的液晶显示面板的测试，于制造过程中分别对液晶显示面板及像素测试区进行两阶段测试，并可通过整合两阶段测试的结果而确切找到缺陷是发生于驱动电路还是像素阵列，而据以进行修复，如此，将可大幅节省液晶显示器的制造成本。

附图说明

图 1 为传统上的现有技术采用短路杆测试的薄膜晶体管液晶显示器的显示面板的示意图；

图 2 为依照本发明一较佳实施例的一种液晶显示面板的测试系统的示意图；

图 3 为使用图 2 的液晶显示面板的测试系统的测试方法的流程图；

图 4 为使用图 2 的液晶显示面板的测试系统的另一测试方法的流程图；

图 5 为依照本发明较佳实施例的一种阵列基板的示意图。

主要元件符号说明：

- | | |
|-------------------------|-----------------|
| 1: 显示面板 | 2: 显示区 |
| 3: 数据线 | 5: 栅极线 |
| 7: 薄膜晶体管 | 9: 像素电极 |
| 10、50: 基板 | 11: 切割线 |
| 12: 驱动电路 | 14: 信号线 |
| 16a、16b、18a、18b: 短路杆 | |
| 20: 像素阵列 | 21: 像素测试区 |
| 31a、31b、31c、31d: 第一测试接垫 | |
| 32a、32b: 第二测试接垫 | |
| 41: 第一短路线 | 42a、42b: 第二短路线 |
| 51: 第一短路线段 | 52a、52b: 第二短路线段 |
| 500: 阵列基板 | |

具体实施方式

请参照图 2，其绘示依照本发明一较佳实施例的一种液晶显示面板的测试系统的示意图。液晶显示面板的测试系统，包括：一基板 10、一驱动电路 12、第一测试接垫 31a、31b、31c 及 31d、以及第二测试接垫 32a 及 32b。基板 10 还包括一像素阵列 20，且像素阵列 20 的一侧具有一像素测试区 21 与像素阵列 20 连接。驱动电路 12 形成于基板 10 上，连接于像素测试区 21 的相对于像素阵列 20 的另一侧，通过信号线 14 提供信号至像素阵列 20。第一测试接垫 31a、31b、31c 及 31d 与驱动电路 12 连接，而第二测试接垫 32a 及 32b 与像素测试区 21 连接。

驱动电路 12 可为栅极驱动器 (Gate driver) 或源极驱动器 (Source Driver)，且像素测试区 21 对应于至少一栅极线或至少一数据线，以针对其所对应的单一或多个像素进行检测。在此实施例中，驱动电路 12 较佳地为栅极驱动器，且第二测试接垫 32a 及 32b 较佳地为奇数栅极线 (Gate Odd, GO) 测试垫及偶数栅极线 (Gate Even, GE) 测试垫，故而像素测试区 21 对应于至少一奇数栅极线及至少一偶数栅极线 14。如图 2 所示，第一测试接垫 31a、31b、31c 及 31d 及第二测试接垫 32a 及 32b 设置于基板 10 上的切割线 11 外的区域。第一测试接垫 31a、31b、31c 及 31d 包括一正相时钟信号 (CK) 测试垫、一反相时钟信号 (XCK) 测试垫、一起始时钟信号 (Start Pulse, SP) 测试垫、及一拉低模块 (Pull Down, PD) 测试垫。值得注意的是，此较佳实施例中的栅极驱动器与现有于面板上另设置的栅极驱动器并不相同，本实施例的栅极驱动器为一种整合驱动电路的设计；实务上的作法于基板 10 上制作电路功能等同于栅极驱动器的移位缓存器 (shift register)，称之为栅极整合驱动电路 (Gate driver on Array, GOA)。

如图 2 所示，液晶显示面板的测试系统还包括：第一短路线 (shorting line) 41 及第二短路线 (shorting line) 42a 及 42b。第一短路线 41 设置于基板 10，用以将第一测试接垫 31a、31b、31c 及 31d 连接至驱动电路 12；第

二短路线 42a 及 42b 设置于基板 10, 用以将第二测试接垫 32a 及 32b 连接至像素测试区 21。

请参照图 3, 其绘示使用图 2 的液晶显示面板的测试系统的测试方法的流程图。首先, 开始于步骤 310 提供基板 10, 包括像素阵列 20 及驱动电路 12。像素阵列 20 的一侧具有像素测试区 21 与像素阵列 20 连接, 而驱动电路 12 位于像素测试区 21 的相对于像素阵列 20 的另一侧, 用以提供信号至像素阵列 20。接着, 先进入第一阶段测试, 在步骤 320 测试液晶显示面板是否有缺陷, 并据以产生一第一测试图样 (testing pattern)。测试液晶显示面板的步骤包括: 提供第一测试垫 31a、31b、31c 及 31d; 并提供第一短路线 41 以电性连接第一测试垫 31a、31b、31c 及 31d 与驱动电路 12; 测试装置再通过第一测试接垫 31a、31b、31c 及 31d 及第一短路线 41 进行测试, 并依据第一测试图样判断液晶显示面板是否有缺陷。于步骤 330 中, 若通过第一测试接垫 31a、31b、31c 及 31d 未测出液晶显示面板有缺陷, 则于步骤 340 判定驱动电路 12 及像素阵列 20 都正常而结束本方法; 若第一测试图样显示液晶显示面板有缺陷, 则进入步骤 350。步骤 350 为第二阶段测试, 测试像素测试区 21, 并据以产生一第二测试图样。测试像素测试区 21 的步骤包括: 提供第二测试垫 32a 及 32b; 并提供第二短路线 42a 及 42b 以电性连接第二测试垫 32a 及 32b 与像素测试区 21; 测试装置再通过第二测试接垫 32a 及 32b 及第二短路线 42a 及 42b 进行测试以判断像素测试区是否有缺陷。接着在步骤 360 中, 整合第一测试图样及第二测试图样。由于在第一阶段测试中, 已从第一测试图样中测试出液晶显示面板有缺陷, 因而在第二阶段测试完成后, 测试装置可整合第一测试图样及第二测试图样进而判定缺陷发生于驱动电路 12 或像素阵列 20。也就是, 倘若第一阶段测试的第一测试图样显示液晶显示面板有缺陷, 步骤 370 由第二测试图样显示出像素测试区 21 没有缺陷, 则于步骤 380 判定缺陷发生于驱动电路 12 而结束本方法。相反地, 若除了第一阶段测试的第一测试图样显示液晶显示面板有缺陷, 且于步骤 370 由第二测试图样显示

出像素测试区 21 也有缺陷, 则于步骤 390 判定缺陷发生于像素阵列 20 而结束本方法。此外, 当完成液晶显示面板的测试后, 第一测试接垫 31a、31b、31c 及 31d 及第二测试接垫 32a 及 32b 以及部分位于基板 10 上的切割线 11 外的区域的第一短路线 41 及第二短路线 42a 及 42b 将沿着切割线 11 被切割移除。

请参照图 4, 其绘示使用图 2 的液晶显示面板的测试系统的另一测试方法的流程图。图 4 与图 3 的测试方法, 其最主要的差异在于: 图 3 的测试方法中测试像素测试区的步骤 350 在测试液晶显示面板的步骤 320 之后, 而图 4 的测试像素测试区是否有缺陷的步骤 420 在测试液晶显示面板是否有缺陷的步骤 450 之前。也就是, 两测试方法的第一阶段测试与第二阶段测试的测试对象恰好相反。

如图 4 所示, 首先开始于步骤 410 提供基板 10, 包括像素阵列 20 及驱动电路 12。像素阵列 20 的一侧具有像素测试区 21 与像素阵列 20 连接, 而驱动电路 12 连接于像素测试区 21 的相对于像素阵列 20 的另一侧, 用以提供信号至像素阵列 21。接着, 先进入第一阶段测试, 在步骤 420 测试像素测试区是否有缺陷, 并据以产生一第二测试图样。测试像素测试区 21 的步骤包括: 提供第二测试垫 32a 及 32b; 并提供第二短路线 42a 及 42b 以电性连接第二测试垫 32a 及 32b 与驱动电路 12; 测试装置再通过第二测试接垫 32a 及 32b 及第二短路线 42a 及 42b 进行测试以判断像素测试区是否有缺陷。于步骤 430 中, 若通过第二测试接垫 32a 及 32b 测出像素测试区有缺陷, 则于步骤 440 判定缺陷发生于像素阵列 20 而结束本方法; 若第二测试图样显示液晶显示面板没有缺陷, 则进入步骤 450。步骤 450 为第二阶段测试, 测试液晶显示面板是否有缺陷, 并据以产生一第一测试图样。测试液晶显示面板的步骤包括: 提供第一测试垫 31a、31b、31c 及 31d; 并提供第一短路线 41 以电性连接第一测试垫 31a、31b、31c 及 31d 与驱动电路 12; 测试装置再通过第一测试接垫 31a、31b、31c 及 31d 及第一短路线 41 进行测试, 并依据第一测试图样判断液晶显

示面板是否有缺陷。接着在步骤 460 中，整合第一测试图样及第二测试图样。此时，由于在第一阶段测试中，已从第二测试图样中测试出像素测试区没有缺陷，因而在第二阶段测试完成后，测试装置可整合第二测试图样及第一测试图样进而判定缺陷发生于驱动电路 12 或像素阵列 21。因此，若除了第一阶段测试的第二测试图样显示像素测试区 21 没有缺陷，若于步骤 470 由第一测试图样也同样显示出液晶显示面板没有缺陷，则于步骤 480 判定像素阵列 20 及驱动电路 12 都正常而结束本方法。相反地，倘若第一阶段测试的第二测试图样显示像素测试区 21 没有缺陷，且于步骤 470 由第一测试图样显示出液晶显示面板有缺陷，则于步骤 490 判定缺陷发生于驱动电路 12 而结束本方法。同样地，当完成液晶显示面板的测试后，第一测试接垫 31a、31b、31c 及 31d 及第二测试接垫 32a 及 32b 以及部分位于基板 10 上的切割线 11 外的区域的第一短路线 41 及第二短路线 42a 及 42b 将沿着切割线 11 被切割移除。

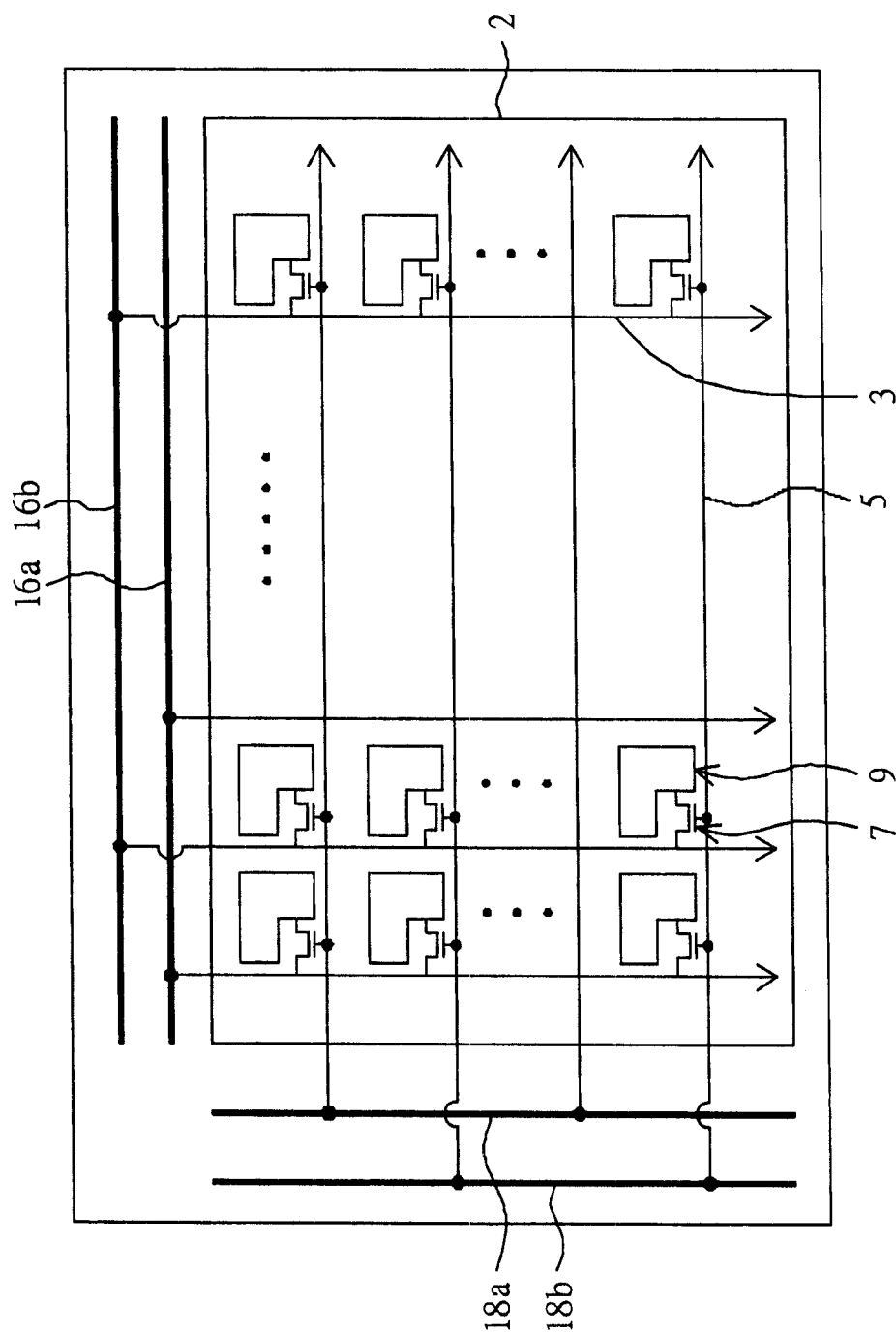
除此之外，依据本发明的实施例，测试方法中的测试像素测试区的步骤以及测试液晶显示面板的步骤也可同步进行，并接着于整合步骤中通过两测试图样判定缺陷发生于驱动电路 12 或像素阵列 20，于此不再赘述。

请参照图 5，其绘示依照本发明一较佳实施例的一种阵列基板的示意图。阵列基板 500 包括：像素阵列 20、驱动电路 12、第一短路线段 (shorting line section) 51、以及第二短路线段 (shorting line section) 52a 及 52b。像素阵列 20 的一侧具有像素测试区 21 与像素阵列 20 连接。驱动电路 12 连接于像素测试区 21 的另一侧，用以提供信号至像素阵列 20。第一短路线段 51 连接于驱动电路 12，而第二短路线段 52a 及 52b 连接像素阵列 20。图 5 所绘示为完成测试且完成基板切割后的阵列基板 500，具有切割后的基板 50。因此，第一短路线段 51、以及第二短路线段 52a 及 52b 为图 2 中测试系统的第一短路线 41、以及第二短路线 42a 及 42b 中对应设置于基板 10 上的切割线 11 内的部分线段。

本发明上述实施例所揭示的液晶显示面板及其测试系统及方法，特别适

用于具有整合驱动电路的液晶显示面板的测试。本发明上述实施例于制造过程中分别对液晶显示面板及像素测试区进行两阶段测试，并可通过整合两阶段测试的结果而确切找到缺陷发生于驱动电路或是像素阵列，而据以进行修复。如此，将可大幅节省液晶显示器的制造成本。

综上所述，虽然本发明已以一较佳实施例揭示如上，然其并非用以限定本发明。本发明所属技术领域中具有通常知识者，在不脱离本发明的精神和范围内，当可作各种的更动与润饰。因此，本发明的保护范围当视申请专利范围所界定者为准。



一
四

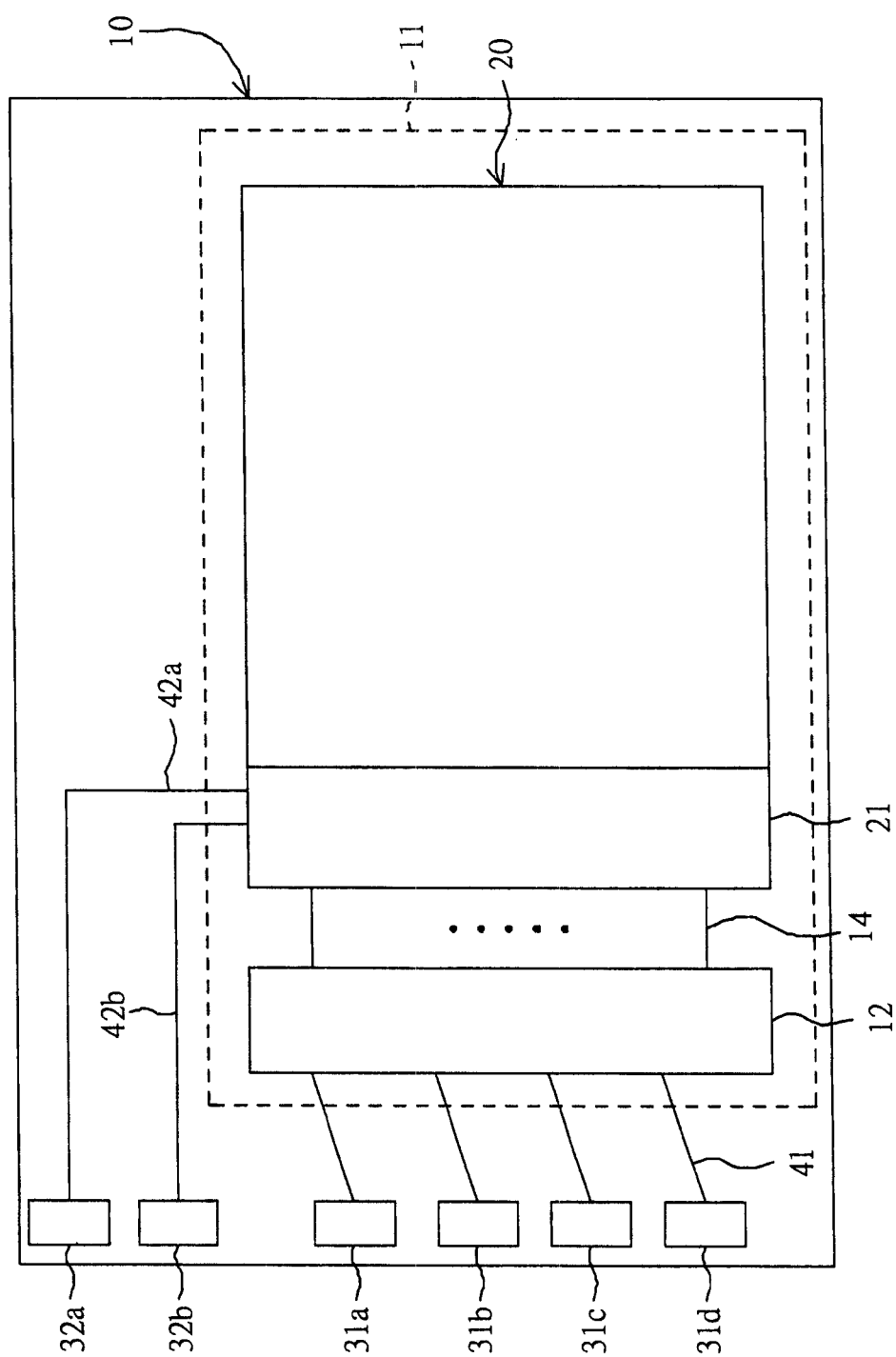


图 2

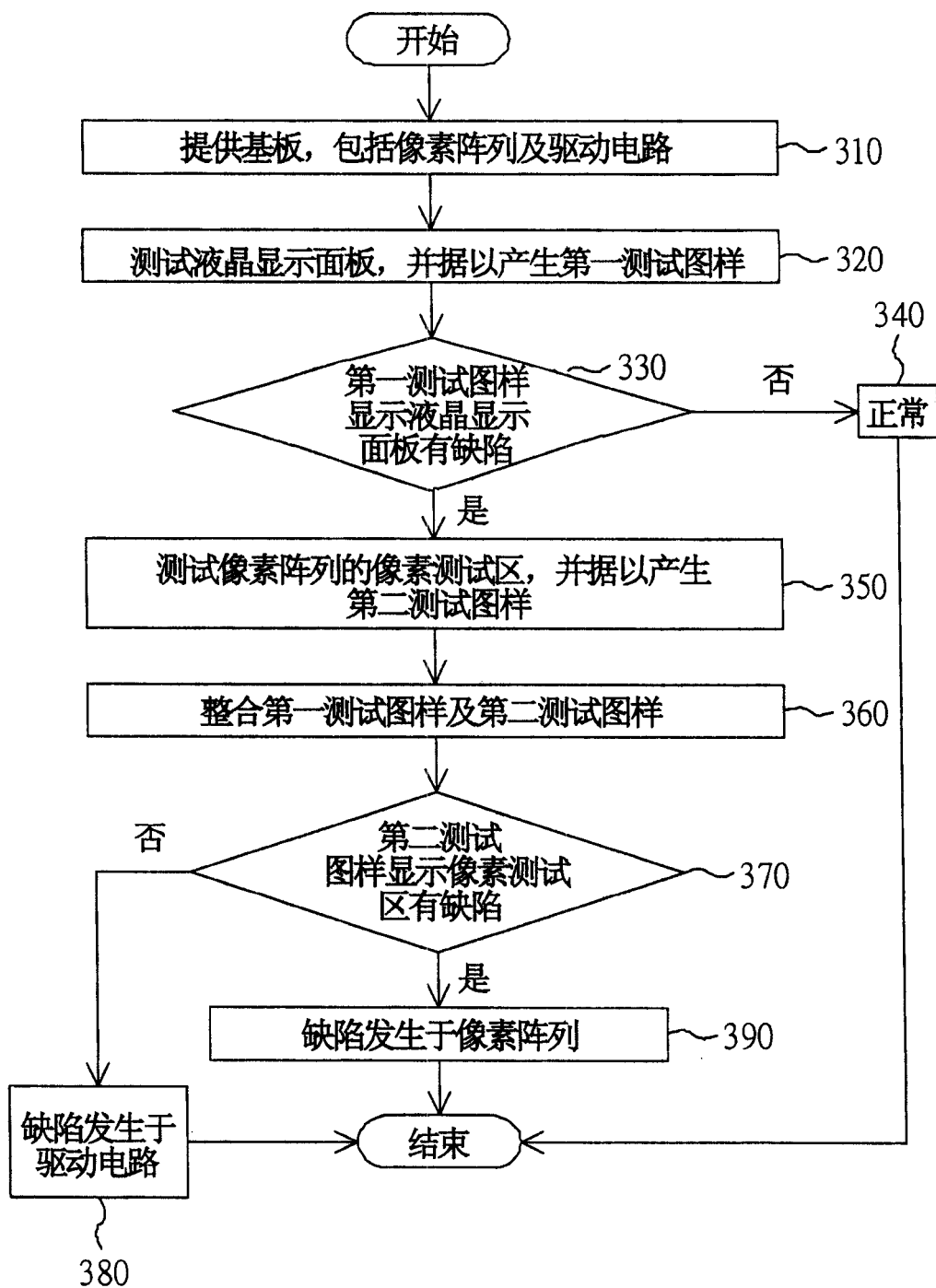


图 3

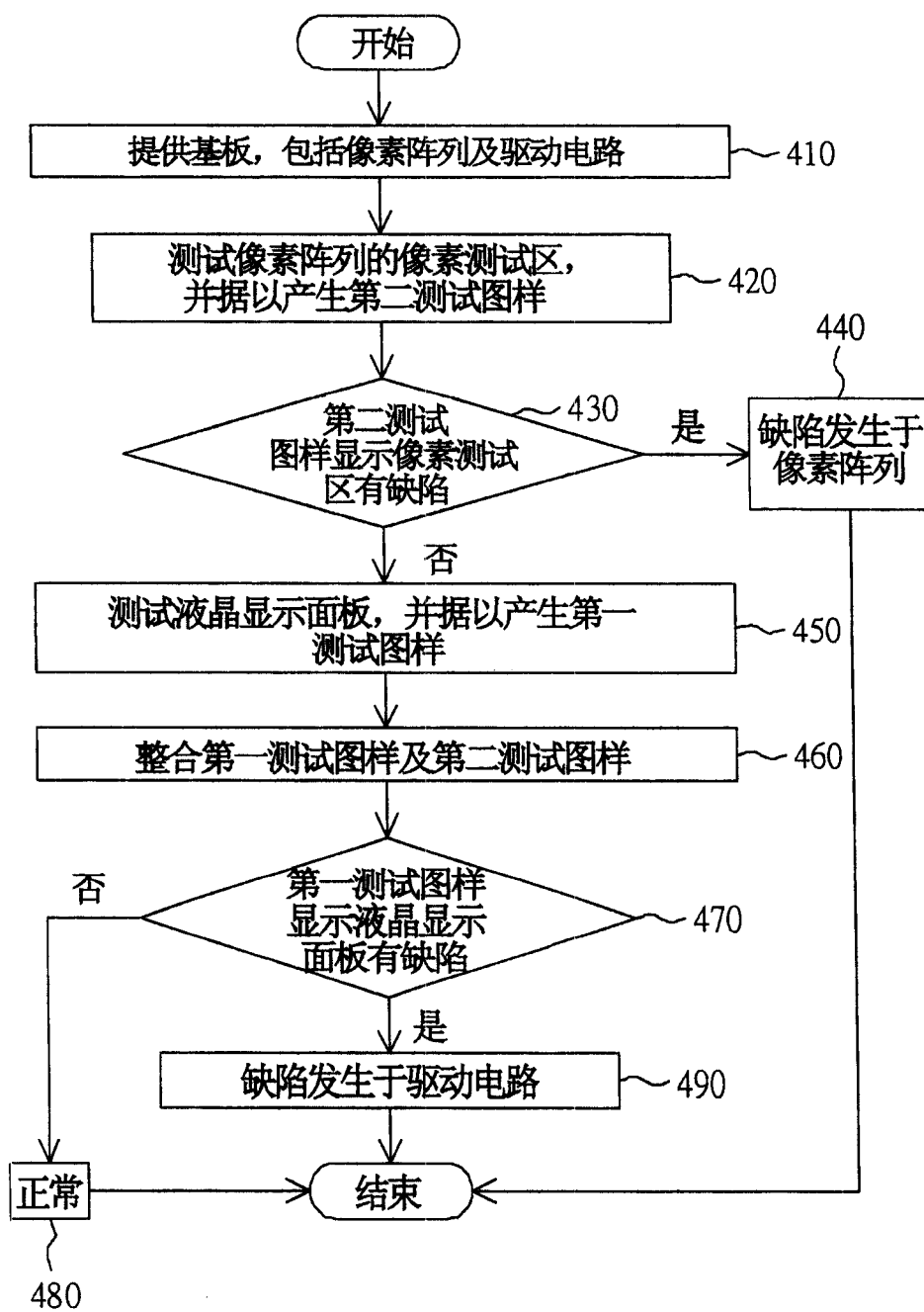


图 4

500

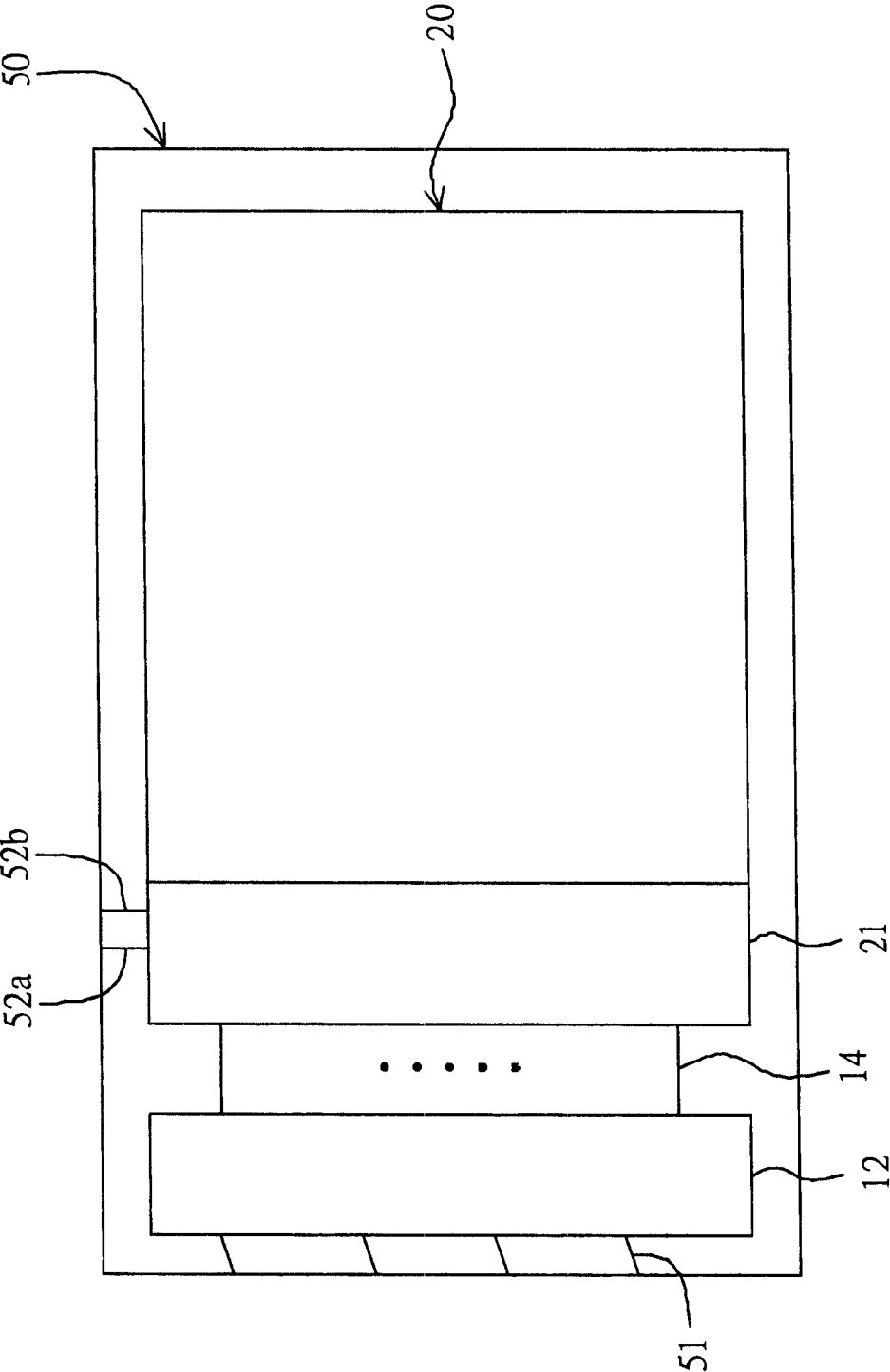


图 5

专利名称(译)	液晶显示面板的测试系统及方法及阵列基板		
公开(公告)号	CN101021628A	公开(公告)日	2007-08-22
申请号	CN200710078856.0	申请日	2007-02-16
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	俞善仁 黄仲祺 陈静茹		
发明人	俞善仁 黄仲祺 陈静茹		
IPC分类号	G02F1/13 G02F1/133 G09G3/36 G09G3/20 G02F1/1362		
其他公开文献	CN101021628B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示面板的测试系统及方法及阵列基板。液晶显示面板的测试系统包括：一基板、一驱动电路、一第一测试接垫、及一第二测试接垫；基板包括一像素阵列，且像素阵列的一侧具有一像素测试区与像素阵列连接；驱动电路形成于基板上，连接于像素测试区的相对于像素阵列的另一侧，用以提供信号至像素阵列；第一测试接垫与驱动电路连接，而第二测试接垫与像素测试区连接。液晶显示面板的测试方法包括分别测试液晶显示面板及像素测试区是否有缺陷，并据以产生一第一测试图样及一第二测试图样；最后，整合第一测试图样及第二测试图样，并据以判定缺陷发生于驱动电路或像素阵列。

