

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200710160003.1

[51] Int. Cl.

G09G 3/36 (2006.01)

H03K 17/22 (2006.01)

H03K 19/0185 (2006.01)

H03K 17/687 (2006.01)

G02F 1/133 (2006.01)

[45] 授权公告日 2010 年 1 月 13 日

[11] 授权公告号 CN 100580761C

[22] 申请日 2007.12.20

[21] 申请号 200710160003.1

[73] 专利权人 友达光电股份有限公司

地址 台湾省新竹市

[72] 发明人 廖一遂

[56] 参考文献

JP2006-78680A 2006.3.23

CN1845233A 2006.10.11

US2004/0196278A1 2004.10.7

JP2003-216103A 2003.7.30

审查员 索子繁

[74] 专利代理机构 北京三友知识产权代理有限公司

代理人 任默闻

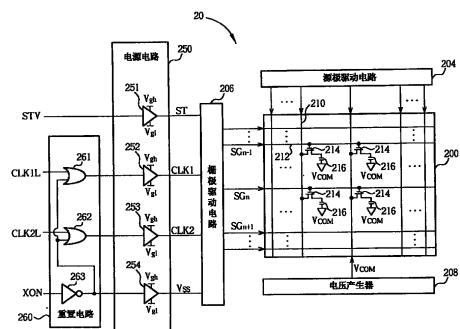
权利要求书 8 页 说明书 16 页 附图 6 页

[54] 发明名称

液晶显示装置及可衰减其残影的方法

[57] 摘要

本发明是关于一种液晶显示装置及可衰减其残影的方法，于一液晶显示装置关机时，通过致能一重置信号，而设置液晶显示装置的每一条栅极线的一对应栅极信号；根据被设置的每一栅极信号，导通液晶显示装置的每一数据开关，用以执行液晶显示装置的每一储存单元的快速放电程序，而达到快速衰减残影的目的。利用一重置电路根据重置信号，可将所有栅极信号设置为高准位信号，也可利用一充放电模块，根据重置信号将高准位电压直接馈送至所有栅极线。



1. 一种液晶显示装置，其特征是，所述的液晶显示装置包含：

一源极驱动电路，用来产生对应于待显示影像的复数个数据信号；

一栅极驱动电路，用来产生复数个栅极信号；

复数条平行设置的数据线，耦接于所述的源极驱动电路，每一数据线接收所述的复数个数据信号的一对应数据信号；

复数条平行设置的栅极线，耦接于所述的栅极驱动电路，与所述的复数条数据线互相垂直，每一栅极线接收所述的复数个栅极信号的一对应栅极信号；

复数个储存单元，每一储存单元包含：

一第一端，耦接于所述的复数条数据线的一对应数据线；以及

一第二端，用以接收一共用电压；

复数个数据开关，每一数据开关包含：

一第一端，耦接于所述的复数个储存单元的一对应储存单元；

一第二端，耦接于所述的复数条数据线的一对应数据线；以及

一控制端，耦接于所述的复数条栅极线的一对应栅极线；

一重置电路，包含一重置电路第一输入端、一重置电路第二输入端、重置电路第三输入端、一重置电路第一输出端、一重置电路第二输出端、及一重置电路第三输出端，其中所述的重置电路第一输入端用以接收一第一脉波逻辑信号，所述的重置电路第二输入端用以接收一第二脉波逻辑信号，所述的重置电路第三输入端用以接收一重置信号，所述的重置电路第一输出端、所述的重置电路第二输出端、及所述的~~第一重置电路~~第三输出端用以于所述的重置信号为一第一逻辑信号时，所述的重置电路第一输出端输出所述的第一脉波逻辑信号，所述的重置电路第二输出端输出所述的第二脉波逻辑信号，所述的重置电路第三输出端输出一低准位逻辑信号，或于所述的重置信号为一

第二逻辑信号时,所述的重置电路第一输出端、所述的重置电路第二输出端、及所述的重置电路第三输出端均被重置而输出高准位逻辑信号;以及

一电源电路,包含一电源电路第一输入端、一电源电路第二输入端、一电源电路第三输入端、一电源电路第四输入端、一电源电路第一输出端、一电源电路第二输出端、一电源电路第三输出端、及一电源电路第四输出端,其中所述的电源电路第一输入端用以接收一垂直起始逻辑信号,所述的电源电路第二输入端耦接于所述的重置电路的所述的第一输出端,所述的电源电路第三输入端耦接于所述的重置电路的所述的重置电路第二输出端,所述的电源电路第四输入端耦接于所述的重置电路的所述的重置电路第三输出端,所述的电源电路第一输出端耦接于所述的栅极驱动电路,用以输出一垂直起始信号,所述的电源电路第二输出端耦接于所述的栅极驱动电路,用以根据所述的重置电路的重置电路第一输出端输出的逻辑信号输出一第一脉波信号或一高准位栅极信号参考电压,所述的电源电路第三输出端耦接于所述的栅极驱动电路,用以根据所述的重置电路的重置电路第二输出端输出的逻辑信号输出一第二脉波信号或所述的高准位栅极信号参考电压,所述的电源电路第四输出端耦接于所述的栅极驱动电路,用以根据所述的重置电路的重置电路第三输出端输出的逻辑信号输出一栅极信号参考电压。

2.如权利要求1所述的液晶显示装置,其特征是,所述的重置电路包含:

一缓冲器,包含一缓冲器输入端及一缓冲器输出端,其中所述的缓冲器输入端耦接于所述的重置电路的所述的重置电路第三输入端,用以接收所述的重置信号,所述的缓冲器输出端耦接于所述的重置电路的所述的重置电路第三输出端;

一第一逻辑或门,包含一第一逻辑或门第一输入端、一第一逻辑或门第二输入端、及一第一逻辑或门输出端,其中所述的第一逻辑或门第一输入端耦接于所述的重置电路的所述的重置电路第一输入端,用以接收所述的第一脉波逻辑信号,所述的第一逻辑或门第二输入端耦接于所述的缓冲器的所述

的输出端，所述的第一逻辑或门输出端耦接于所述的重置电路的所述的重置电路第一输出端；以及

一第二逻辑或门，包含一第二逻辑或门第一输入端、一第二逻辑或门第二输入端、及一第二逻辑或门输出端，其中所述的第一第二逻辑或门输入端耦接于所述的重置电路的所述的重置电路第二输入端，用以接收所述的第二脉波逻辑信号，所述的第二逻辑或门第二输入端耦接于所述的缓冲器的所述的输出端，所述的第二逻辑或门输出端耦接于所述的重置电路的所述的重置电路第二输出端。

3.如权利要求2所述的液晶显示装置，其特征是，所述的数据开关为一薄膜晶体管，所述的缓冲器为一反相缓冲器或非反相缓冲器。

4.如权利要求1所述的液晶显示装置，其特征是，所述的储存单元包含一液晶电容。

5.如权利要求1所述的液晶显示装置，其特征是，所述的液晶显示装置另包含一电压产生器，耦接于所述的复数个储存单元，用以提供所述的共用电压。

6.如权利要求1所述的液晶显示装置，其特征是，所述的电源电路包含：
一第一位准移位器，包含一第一位准移位器输入端、一第一位准移位器输出端、一第一位准移位器高电位输入端、及一第一位准移位器低电位输入端，其中所述的第一位准移位器输入端耦接于所述的电源电路的所述的电源电路第一输入端，所述的第一位准移位器输出端耦接于所述的电源电路的所述的电源电路第一输出端，所述的第一位准移位器高电位输入端用以接收所述的高准位栅极信号参考电压，所述的第一位准移位器低电位输入端用以接收一低准位栅极信号参考电压；

一第二位准移位器，包含一第二位准移位器输入端、一第二位准移位器输出端、一第二位准移位器高电位输入端、及一第二位准移位器低电位输入端，其中所述的第二位准移位器输入端耦接于所述的电源电路的所述的电源

电路第二输入端，所述的第二位准移位器输出端耦接于所述的电源电路的所述的电源电路第二输出端，所述的第二位准移位器高电位输入端用以接收所述的高准位栅极信号参考电压，所述的第二位准移位器低电位输入端用以接收所述的低准位栅极信号参考电压；

一第三位准移位器，包含一第三位准移位器输入端、一第三位准移位器输出端、一第三位准移位器高电位输入端、及一第三位准移位器低电位输入端，其中所述的第三位准移位器输入端耦接于所述的电源电路的所述的电源电路第三输入端，所述的第三位准移位器输出端耦接于所述的电源电路的所述的电源电路第三输出端，所述的第三位准移位器高电位输入端用以接收所述的高准位栅极信号参考电压，所述的第三位准移位器低电位输入端用以接收所述的低准位栅极信号参考电压；以及

一第四位准移位器，包含一第四位准移位器输入端、一第四位准移位器输出端、一第四位准移位器高电位输入端、及一第四位准移位器低电位输入端，其中所述的第四位准移位器输入端耦接于所述的电源电路的所述的电源电路第四输入端，所述的第四位准移位器输出端耦接于所述的电源电路的所述的电源电路第四输出端，所述的第四位准移位器高电位输入端用以接收所述的高准位栅极信号参考电压，所述的第四位准移位器低电位输入端用以接收所述的低准位栅极信号参考电压。

7. 一种液晶显示装置，其特征是，所述的液晶显示装置包含：

一源极驱动电路，用来产生对应于待显示影像的复数个数据信号；

一栅极驱动电路，用来产生复数个栅极信号，所述的栅极驱动电路包含一输入端，用来接收一低准位栅极信号参考电压；

复数条平行设置的数据线，耦接于所述的源极驱动电路，每一数据线接收所述的复数个数据信号的一对应数据信号；

复数条平行设置的栅极线，耦接于所述的栅极驱动电路，与所述的复数条数据线互相垂直，每一栅极线接收所述的复数个栅极信号的一对应栅极信

号;

复数个储存单元, 每一储存单元包含:

一第一端, 耦接于所述的复数条数据线的一对应数据线; 以及

一第二端, 用以接收一共用电压;

复数个数据开关, 每一数据开关包含:

一第一端, 耦接于所述的复数个储存单元的一对应储存单元;

一第二端, 耦接于所述的复数条数据线的一对应数据线; 以及

一控制端, 耦接于所述的复数条栅极线的一对应栅极线;

一电源电路, 包含一第一输入端、一第二输入端、一第三输入端、一第一输出端、一第二输出端、及一第三输出端, 其中所述的第一输入端用以接收一垂直起始逻辑信号, 所述的第二输入端用以接收一第一脉波逻辑信号, 所述的第三输入端用以接收一第二脉波逻辑信号, 所述的第一输出端耦接于所述的栅极驱动电路, 用以输出一垂直起始信号, 所述的第二输出端耦接于所述的栅极驱动电路, 用以输出一第一脉波信号, 所述的第三输出端耦接于所述的栅极驱动电路, 用以输出一第二脉波信号; 以及

一充放电模块, 耦接于所述的复数条栅极线, 用来接收一高准位栅极信号参考电压及接收一重置信号, 以于所述的重置信号被致能时, 输出所述的高准位栅极信号参考电压至所述的复数条栅极线。

8.如权利要求 7 所述的液晶显示装置, 其特征是, 所述的充放电模块包含:

一位准移位器, 包含一位准移位器输入端、一位准移位器输出端、一高电位输入端、及一低电位输入端, 其中所述的一位准移位器输入端用以接收一重置信号, 所述的一位准移位器输出端用以输出一控制信号, 所述的高电位输入端用以接收所述的高准位栅极信号参考电压, 所述的低电位输入端用以接收所述的低准位栅极信号参考电压; 以及

复数个可控制开关, 每一可控制开关包含:

一第一端，耦接于所述的复数条栅极线的一对应栅极线；
一第二端，用以接收所述的高准位栅极信号参考电压；以及
一控制端，耦接至所述的位准移位器的所述的输出端，用以接收所述的控制信号，所述的可控制开关用以根据所述的控制端所接收的所述的控制信号，控制所述的第一端与所述的第二端之间的信号连结。

9.如权利要求8所述的液晶显示装置，其特征是，所述的位准移位器为一反相位准移位器或一非反相位准移位器。

10.如权利要求8所述的液晶显示装置，其特征是，所述的可控制开关包含一晶体管，所述的晶体管包含：

一晶体管第一端，耦接于所述的复数条栅极线的一对应栅极线；
一晶体管第二端，用以接收所述的高准位栅极信号参考电压；以及
一晶体管控制端，耦接至所述的位准移位器的所述的位准移位器输出端，用以接收所述的控制信号，所述的晶体管用以根据所述的晶体管控制端所接收的所述的控制信号，控制所述的晶体管第一端与所述的晶体管第二端之间的信号连结。

11.如权利要求10所述的液晶显示装置，其特征是，所述的晶体管为一薄膜晶体管、一金属氧化物半导体场效晶体管或一双载子晶体管。

12.如权利要求8所述的液晶显示装置，其特征是，所述的可控制开关包含：

一第一晶体管，所述的第一晶体管包含：
一第一端，耦接于所述的复数条栅极线的一对应栅极线；
一第二端，用以接收所述的高准位栅极信号参考电压；以及
一控制端；以及
一第二晶体管，所述的第二晶体管包含：
一第一端，耦接至所述的第一晶体管的所述的控制端；
一第二端；以及

一控制端，耦接至所述的第二晶体管的所述的第二端及所述的位准移位器的所述的输出端，用以接收所述的控制信号，所述的可控制开关用以根据所述的第二晶体管的所述的控制端所接收的所述的控制信号，控制所述的第一晶体管的所述的第一端与所述的第二端之间的信号连结。

13. 如权利要求 7 所述的液晶显示装置，其特征是，所述的数据开关为一薄膜晶体管。

14. 如权利要求 7 所述的液晶显示装置，其特征是，所述的储存单元包含一液晶电容。

15. 如权利要求 7 所述的液晶显示装置，其特征是，所述的液晶显示装置另包含一电压产生器，耦接于所述的复数个储存单元，用以提供所述的共用电压。

16. 如权利要求 7 所述的液晶显示装置，其特征是，所述的电源电路包含：
一第一位准移位器，包含一第一位准移位器输入端、一第一位准移位器输出端、一第一位准移位器高电位输入端、及一第一位准移位器低电位输入端，其中所述的第一位准移位器输入端耦接于所述的电源电路的所述的第一输入端，所述的第一位准移位器输出端耦接于所述的电源电路的所述的第一输出端，所述的第一位准移位器高电位输入端用以接收所述的高准位栅极信号参考电压，所述的第一位准移位器低电位输入端用以接收所述的低准位栅极信号参考电压；

一第二位准移位器，包含一第二位准移位器输入端、一第二位准移位器输出端、一第二位准移位器高电位输入端、及一第二位准移位器低电位输入端，其中所述的第二位准移位器输入端耦接于所述的电源电路的所述的第二输入端，所述的第二位准移位器输出端耦接于所述的电源电路的所述的第二输出端，所述的第二位准移位器高电位输入端用以接收所述的高准位栅极信号参考电压，所述的第二位准移位器低电位输入端用以接收所述的低准位栅极信号参考电压；以及

一第三位准移位器，包含一第三位准移位器输入端、一第三位准移位器输出端、一第三位准移位器高电位输入端、及一第三位准移位器低电位输入端，其中所述的第三位准移位器输入端耦接于所述的电源电路的所述的第三输入端，所述的第三位准移位器输出端耦接于所述的电源电路的所述的第三输出端，所述的第三位准移位器高电位输入端用以接收所述的高准位栅极信号参考电压，所述的第三位准移位器低电位输入端用以接收所述的低准位栅极信号参考电压。

17. 一种可衰减液晶显示装置的残影的方法，所述的方法包含：

当所述的液晶显示装置关机时，致能一重置信号；

根据被致能的所述的重置信号，设置所述的液晶显示装置的复数条栅极线的每一条栅极线的一栅极信号；

根据被设置的所述的这些栅极信号导通所述的液晶显示装置的复数个数据开关的每一数据开关；以及

根据被导通的所述的这些数据开关，执行所述的液晶显示装置的复数个储存单元的每一储存单元的放电程序；

所述根据被致能的所述的重置信号，设置所述的液晶显示装置的复数条栅极线的每一条栅极线的一栅极信号包括：

利用耦接于所述的这些栅极线的一充放电模块，根据被致能的重置信号，将一高准位栅极信号参考电压直接馈送至液晶显示装置的所述的这些栅极线的每一条栅极线；或利用耦接于一栅极驱动电路的一重置电路，根据被致能的重置信号，将耦接于栅极驱动电路的每一条栅极线的栅极信号设置为高准位栅极信号参考电压。

液晶显示装置及可衰减其残影的方法

技术领域

本发明有关于一种液晶显示装置及相关方法，尤指一种液晶显示装置及可衰减其残影的方法。

背景技术

液晶显示装置具有外型轻薄、耗电量少以及无辐射污染等特性，因此已被广泛地应用于计算机屏幕、行动电话、个人数字助理（PDA）、平面电视等电子产品上。液晶显示装置通常具有夹置于两片基板之间的液晶材料层，通过改变液晶材料层两端的电位差，即可改变液晶材料层内液晶分子的旋转角度，使得液晶材料层的透光性改变而显示出不同的影像。

请参考图 1，图 1 为现有薄膜晶体管（Thin Film Transistor, TFT）液晶显示装置的示意图。液晶显示装置 10 包含液晶显示面板(LCD Panel)100、电源电路 150、源极驱动电路 104、栅极驱动电路 106 以及电压产生器 108。如前所述，液晶显示面板 100 基本上由两片基板构成，两片基板间填充有液晶材料层（Liquid Crystal Layer）。举例而言，在一片基板上设置有复数条数据线（Data Line）110、复数条垂直于数据线 110 的栅极线（Gate Line，或称扫描线，Scan Line）112 以及复数个薄膜晶体管 114；在另一片基板上设置有共用电极（Common Electrode），用来接收由电压产生器 108 所提供的共用电压 Vcom。为便于说明，图 1 中仅显示四个薄膜晶体管 114；实际上，液晶显示面板 100 中每一数据线 110 与栅极线 112 的交接处均连接有薄膜晶体管 114，亦即薄膜晶体管 114 以矩阵的方式分布于液晶显示面板 100 上，每一数据线 110 对应于薄膜晶体管液晶显示装置 10 的一行，每一栅极线 112 对应于薄膜晶体管液晶显示装置 10 的一列，而每一薄膜晶体管 114 则对应于薄膜晶体管液晶显示装置 10 的一像素（Pixel）。此外，液晶显示面板 100 的两片

基板所构成的电路特性可视为复数个等效电容 116，每一个等效电容 116 包含至少一个液晶电容及至少一个储存电容，而每一个等效电容 116 就成为一个储存单元。

电源电路 150 包含复数个位准移位器(Level Shifter)151、152 及 153，用以将垂直起始逻辑信号 STV、第一脉波逻辑信号 CLK1L 及第二脉波逻辑信号 CLK2L 分别转换为垂直起始信号 ST、第一脉波信号 CLK1 及第二脉波信号 CLK2，供应至栅极驱动电路 106，另可传送一低准位栅极信号参考电压 Vgl 至栅极驱动电路 106。

现有薄膜晶体管液晶显示装置 10 的驱动原理概述如下，当电源电路 150 接收到垂直起始逻辑信号 STV、第一脉波逻辑信号 CLK1L 及第二脉波逻辑信号 CLK2L 时，电源电路 150 会将信号的高/低逻辑准位转换为高/低准位栅极信号参考电压而产生相对应的垂直起始信号 ST、第一脉波信号 CLK1 及第二脉波信号 CLK2，输入至栅极驱动电路 106，然后栅极驱动电路 106 及源极驱动电路 104 会对不同的栅极线 112 及数据线 110 产生相对应的栅极信号及数据信号，因而控制薄膜晶体管 114 的导通状态及等效电容 116 两端的电位差，并进一步地改变液晶分子的旋转角度以及相对应的光线穿透量，以将所要显示的数据显示于面板上。举例来说，栅极驱动电路 106 可对栅极线 112 输入一个栅极信号，使相对应的薄膜晶体管 114 导通，此时，由源极驱动电路 104 输入到数据线 110 的数据信号可经由相对应的薄膜晶体管 114 输入至相对应的等效电容 116，以控制相对应像素的灰阶 (Gray Level) 状态。

当薄膜晶体管液晶显示装置 10 关机时，储存在等效电容 116 的电荷无法快速放电，只能经由薄膜晶体管 114 的漏电而逐渐放电，所以在关机时影像不会立即消失，而会残留一段时间，此为关机残影现象 (Residual Image)，此现象可能会导致使用者不舒服的视觉感受。

发明内容

依据本发明的实施例，其揭露一种液晶显示装置，用以当液晶显示装置

关机时，快速衰减液晶显示装置的残影现象。此液晶显示装置包含一源极驱动电路、一栅极驱动电路、复数条平行设置的数据线(Data Line)、复数条平行设置的栅极线(Gate Line)、复数个储存单元、复数个数据开关、一重置电路、及一电源电路。

源极驱动电路用来产生对应于待显示影像的复数个数据信号。栅极驱动电路用来产生复数个栅极信号。复数条平行设置的数据线耦接于源极驱动电路，每一数据线接收相对应的一数据信号。复数条平行设置的栅极线耦接于该栅极驱动电路，与该复数条数据线互相垂直，每一栅极线接收相对应的一栅极信号。每一储存单元包含第一端及第二端，其中第一端耦接于相对应的数据开关，第二端用以接收共用电压。每一数据开关包含第一端、第二端、及控制端，其中第一端耦接于相对应的储存单元，第二端耦接于相对应的数据线，控制端则耦接于相对应的栅极线。重置电路包含重置电路第一输入端、重置电路第二输入端、重置电路第三输入端、重置电路第一输出端、重置电路第二输出端、及重置电路第三输出端，其中重置电路第一输入端用以接收第一脉波逻辑信号，重置电路第二输入端用以接收第二脉波逻辑信号，重置电路第三输入端用以接收重置信号，重置电路第一输出端、重置电路第二输出端、及重置电路第三输出端用以于重置信号为一高准位逻辑信号时，重置电路第一输出端输出第一脉波逻辑信号，重置电路第二输出端输出第二脉波逻辑信号，重置电路第三输出端输出低准位逻辑信号，或用以于重置信号为一低准位逻辑信号时，重置电路第一输出端、重置电路第二输出端、及重置电路第三输出端均被设置为高准位逻辑信号。电源电路包含电源电路第一输入端、电源电路第二输入端、电源电路第三输入端、电源电路第四输入端、电源电路第一输出端、电源电路第二输出端、电源电路第三输出端、及电源电路第四输出端，其中电源电路第一输入端用以接收垂直起始逻辑信号，电源电路第二输入端耦接于重置电路的重置电路第一输出端，电源电路第三输入端耦接于重置电路的重置电路第二输出端，电源电路第四输入端耦接于重

置电路的重置电路第三输出端，电源电路第一输出端耦接于栅极驱动电路，用以输出垂直起始信号，电源电路第二输出端耦接于栅极驱动电路，用以根据重置电路的重置电路第一输出端输出的逻辑信号输出第一脉波信号或高准位栅极信号参考电压，电源电路第三输出端耦接于栅极驱动电路，用以根据重置电路的重置电路第二输出端输出的逻辑信号输出第二脉波信号或高准位栅极信号参考电压，电源电路第四输出端耦接于栅极驱动电路，用以根据重置电路的重置电路第三输出端输出的逻辑信号输出栅极信号参考电压。

依据本发明的实施例，其另揭露一种液晶显示装置，用以当液晶显示装置关机时，快速衰减液晶显示装置的残影现象。此液晶显示装置包含一源极驱动电路、一栅极驱动电路、复数条平行设置的数据线、复数条平行设置的栅极线、复数个储存单元、复数个数据开关、一电源电路、及一充放电模块。

源极驱动电路用来产生对应于待显示影像的复数个数据信号。栅极驱动电路用来产生复数个栅极信号，栅极驱动电路包含一输入端，用来接收低准位栅极信号参考电压。复数条平行设置的数据线耦接于源极驱动电路，每一数据线接收相对应的数据信号。复数条平行设置的栅极线耦接于该栅极驱动电路，与该复数条数据线互相垂直，每一栅极线接收相对应的栅极信号。每一储存单元包含第一端及第二端，其中第一端耦接于相对应的数据开关，第二端用以接收共用电压。每一数据开关包含第一端、第二端、及控制端，其中第一端耦接于相对应的储存单元，第二端耦接于相对应的数据线，控制端耦接于相对应的栅极线。电源电路包含第一输入端、第二输入端、第三输入端、第一输出端、第二输出端、及第三输出端，其中第一输入端用以接收垂直起始逻辑信号，第二输入端用以接收第一脉波逻辑信号，第三输入端用以接收第二脉波逻辑信号，第一输出端耦接于栅极驱动电路，用以输出垂直起始信号，第二输出端耦接于栅极驱动电路，用以输出第一脉波信号，第三输出端耦接于栅极驱动电路，用以输出第二脉波信号。充放电模块耦接于该复数条栅极线，用来接收高准位栅极信号参考电压及接收重置信号，以于重置

信号被致能时，输出高准位栅极信号参考电压至复数条栅极线。

依据本发明的实施例，其另揭露一种可衰减一液晶显示装置的残影的方法，用以当液晶显示装置关机时，快速衰减液晶显示装置的残影现象。此方法包含当液晶显示装置关机时，致能一重置信号，根据被致能的重置信号，设置液晶显示装置的复数条栅极线的每一条栅极线的一栅极信号，根据被设置的所述的这些栅极信号导通液晶显示装置的复数个数据开关的每一数据开关，以及根据被导通的所述的这些数据开关，执行液晶显示装置的复数个储存单元的每一储存单元的放电程序；所述根据被致能的所述的重置信号，设置所述的液晶显示装置的复数条栅极线的每一条栅极线的一栅极信号包括：利用耦接于所述的这些栅极线的一充放电模块，根据被致能的重置信号，将一高准位栅极信号参考电压直接馈送至液晶显示装置的所述的这些栅极线的每一条栅极线；或利用耦接于一栅极驱动电路的一重置电路，根据被致能的重置信号，将耦接于栅极驱动电路的每一条栅极线的栅极信号设置为高准位栅极信号参考电压。

附图说明

- 图 1 为现有薄膜晶体管液晶显示装置的示意图。
- 图 2 为本发明可快速衰减残影的液晶显示装置第一实施例的示意图。
- 图 3 为图 2 所示液晶显示装置执行快速衰减残影的相关信号时序图。
- 图 4 为本发明可快速衰减残影的液晶显示装置第二实施例的示意图。
- 图 5 为图 4 所示可控制开关的一实施例的电路图。
- 图 6 为图 4 所示可控制开关的另一实施例的电路图。
- 图 7 为本发明可快速衰减液晶显示装置的残影的方法流程图。

附图标号：

- 10、20、40 液晶显示装置
- 100、200、400 液晶显示面板

104、204、404	源极驱动电路
106、206、406	栅极驱动电路
108、208、408	电压产生器
110、210、410	数据线
112、212、412	栅极线
114、214、414	薄膜晶体管
116、216、416	等效电容
150、250、450	电源电路
151-153、251-254、 451-453、495	位准移位器
260	重置电路
261	第一逻辑或门
262	第二逻辑或门
263	缓冲器
480	充放电模块
490	可控制开关
491	电源线
492	控制信号线
590、690、691	晶体管
CLK1	第一脉波信号
CLK1L	第一脉波逻辑信号
CLK2	第二脉波信号
CLK2L	第二脉波逻辑信号
S710-S740	步骤
ST	垂直起始信号

STV	垂直起始逻辑信号
Vcom	共用电压
Vgh	高准位栅极信号参考电压
Vgl	低准位栅极信号参考电压
SGn-1、SGn、SGn+1	栅极信号
Vss	栅极信号参考电压
XON	重置信号

具体实施方式

为让本发明更显而易见，下文依本发明的液晶显示装置及可衰减其残影的方法，特举实施例配合所附图式作详细说明，但所提供的实施例并不用以限制本发明所涵盖的范围，而方法流程步骤编号亦非用以限制其执行先后次序，任何由方法步骤重新组合的执行流程，所产生具有均等功效的方法，皆为本发明所涵盖的范围。

请参考图 2，图 2 为本发明可快速衰减残影的液晶显示装置第一实施例的示意图。液晶显示装置 20 包含液晶显示面板 200、电源电路 250、源极驱动电路 204、栅极驱动电路 206、重置电路 260 以及电压产生器 208。源极驱动电路 204 用以产生对应于待显示影像的复数个数据信号，栅极驱动电路 206 则用以产生复数个栅极信号。

液晶显示面板 200 包含两基板，而于两基板间填充有液晶材料层。于一基板上设置有复数条数据线 210、复数条垂直于数据线 210 的栅极线 212 以及复数个薄膜晶体管 214，而于另一基板上设置有一共用电极用来接收由电压产生器 208 所提供的一共用电压 Vcom。所述的这些数据线 210 耦接于源极驱动电路 204，每一数据线 210 接收由源极驱动电路 204 提供的一对应数据信号。所述的这些栅极线 212 耦接于栅极驱动电路 206，每一栅极线 212 接收由栅极驱动电路 206 提供的一对应栅极信号。

为便于说明，图 2 仍仅显示四个薄膜晶体管 214，而实际上，液晶显示

面板 200 中每一数据线 210 与栅极线 212 的交接处均连接有薄膜晶体管 214, 亦即薄膜晶体管 214 以矩阵的方式分布于液晶显示面板 200 上, 也就是说, 每一数据线 210 对应于薄膜晶体管液晶显示装置 20 的一行, 每一栅极线 212 对应于薄膜晶体管液晶显示装置 20 的一列, 而每一薄膜晶体管 214 则对应于薄膜晶体管液晶显示装置 20 的一像素。此外, 液晶显示面板 200 的两基板所构成的电路特性可视为复数个等效电容 216, 每一个等效电容 216 包含并联的一液晶电容及一储存电容, 而每一个等效电容 216 就用以当作一储存单元, 其具有第一端及第二端, 第一端耦接于相对应的一薄膜晶体管, 第二端用以接收共用电压 V_{com} 。每一薄膜晶体管 214 包含第一端、第二端及控制端, 第一端耦接于对应的等效电容 216, 第二端耦接于对应的数据线 210, 控制端则耦接于对应的一栅极线 212。每一薄膜晶体管 214 用以当作一数据开关, 可根据控制端所接收相对应的栅极线 212 所传送的栅极信号, 控制第二端与第一端之间的信号连结, 也就是控制相对应的数据线 210 的数据信号是否可以传送至相对应的等效电容 216。

重置电路 260 包含重置电路第一输入端、重置电路第二输入端、重置电路第三输入端、重置电路第一输出端、重置电路第二输出端以及重置电路第三输出端, 其中重置电路第一输入端用以接收第一脉波逻辑信号 CLK1L, 重置电路第二输入端用以接收第二脉波逻辑信号 CLK2L, 重置电路第三输入端用以接收重置信号 XON。当重置信号 XON 为一高准位逻辑信号时, 重置电路 260 的重置电路第一输出端输出第一脉波逻辑信号 CLK1L 至电源电路 250, 重置电路第二输出端输出第二脉波逻辑信号 CLK2L 至电源电路 250, 而重置电路第三输出端则输出一低准位逻辑信号至电源电路 250。当重置信号 XON 为一低准位逻辑信号时, 重置电路 260 的重置电路第一输出端、重置电路第二输出端及重置电路第三输出端均被设置以输出高准位逻辑信号至电源电路 250。

在较佳实施例中, 重置电路 260 包含缓冲器(Buffer)263、第一逻辑或门

261 及第二逻辑或门 262。缓冲器 263 包含缓冲器输入端及缓冲器输出端，其中缓冲器输入端耦接于重置电路 260 的重置电路第三输入端，用以接收重置信号 XON，缓冲器输出端则耦接于重置电路 260 的重置电路第三输出端，用以输出重置信号 XON 的反相信号。在图 2 的实施例中，重置信号 XON 为一低准位致能的信号，所以缓冲器 263 为反相缓冲器；在另一实施例中，若重置信号 XON 为一高准位致能的信号，则缓冲器 263 为非反相缓冲器。第一逻辑或门 261 包含第一逻辑或门第一输入端、第一逻辑或门第二输入端及第一逻辑或门输出端，其中第一逻辑或门第一输入端耦接于重置电路 260 的重置电路第一输入端，用以接收第一脉波逻辑信号 CLK1L，第一逻辑或门第二输入端耦接于缓冲器 263 的缓冲器输出端，第一逻辑或门输出端则耦接于重置电路 260 的重置电路第一输出端。第二逻辑或门 262 包含第二逻辑或门第一输入端、第二逻辑或门第二输入端及第二逻辑或门输出端，其中第二逻辑或门第一输入端耦接于重置电路 260 的重置电路第二输入端，用以接收第二脉波逻辑信号 CLK2L，第二逻辑或门第二输入端耦接于缓冲器 263 的缓冲器输出端，第二逻辑或门输出端则耦接于重置电路 260 的重置电路第二输出端。

电源电路 250 包含复数个输入端及相对应的复数个输出端，用以将每一输入信号的低准位逻辑电压转换为一低准位栅极信号参考电压 V_{gl} ，以及将每一输入信号的高准位逻辑电压转换为一高准位栅极信号参考电压 V_{gh} 。在较佳实施例中，电源电路 250 包含位复数个位准移位器 251-254。位准移位器 251 包含输入端、输出端、高电位输入端以及低电位输入端，其中位准移位器 251 的输入端用以接收垂直起始逻辑信号 STV，位准移位器 251 的输出端用以输出垂直起始信号 ST 至栅极驱动电路 206，位准移位器 251 的高电位输入端用以接收高准位栅极信号参考电压 V_{gh} ，位准移位器 251 的低电位输入端则用以接收低准位栅极信号参考电压 V_{gl} 。位准移位器 252 包含一输入端、输出端、高电位输入端以及低电位输入端，其中位准移位器 252 的输入端耦接于重置电路 260 的重置电路第一输出端，位准移位器 252 的输出端

耦接于栅极驱动电路 206，用以输出第一脉波信号 CLK1 或高准位栅极信号参考电压 V_{gh}，位准移位器 252 的高电位输入端用以接收高准位栅极信号参考电压 V_{gh}，位准移位器 252 的低电位输入端则用以接收低准位栅极信号参考电压 V_{gl}。

位准移位器 253 包含一输入端、一输出端、一高电位输入端、及一低电位输入端，其中位准移位器 253 的输入端耦接于重置电路 260 的重置电路第二输出端，位准移位器 253 的输出端耦接于栅极驱动电路 206，用以输出第二脉波信号 CLK2 或高准位栅极信号参考电压 V_{gh}，位准移位器 253 的高电位输入端用以接收高准位栅极信号参考电压 V_{gh}，位准移位器 253 的低电位输入端用以接收低准位栅极信号参考电压 V_{gl}。位准移位器 254 包含一输入端、一输出端、一高电位输入端、及一低电位输入端，其中位准移位器 254 的输入端耦接于重置电路 260 的重置电路第三输出端，位准移位器 254 的输出端耦接于栅极驱动电路 206，用以输出一栅极信号参考电压 V_{ss}，位准移位器 254 的高电位输入端用以接收高准位栅极信号参考电压 V_{gh}，位准移位器 254 的低电位输入端用以接收低准位栅极信号参考电压 V_{gl}。

请参考图 3，图 3 显示图 2 的液晶显示装置 20 的工作相关信号时序图，横轴为时间轴。在图 3 中，由上往下的信号分别为重置信号 XON、第一脉波信号 CLK1、第二脉波信号 CLK2、栅极信号参考电压 V_{ss}、以及栅极信号 SGn。液晶显示装置 20 的可快速衰减残影功能的工作原理，配合图 3 所示的相关信号时序图说明如下。在开机正常工作时，重置信号 XON 为一高准位逻辑信号，使缓冲器 263 输出一低准位逻辑信号，第一逻辑或门 261 及第二逻辑或门 262 因该低准位逻辑信号的输入，使第一脉波逻辑信号 CLK1L 及第二脉波逻辑信号 CLK2L 均可经由重置电路 260 传送至电源电路 250，经电源电路 250 的信号准位转换处理而产生第一脉波信号 CLK1 及第二脉波信号 CLK2。至于重置信号 XON 则经缓冲器 263 的反相处理及位准移位器 254 的信号准位转换处理，将栅极信号参电压 V_{ss} 设为低准位栅极信号参考电压

Vgl。另外，垂直起始逻辑信号 STV 则经位准移位器 251 的信号准位转换处理而产生垂直起始信号 ST，所以，栅极驱动电路 206 就可根据垂直起始信号 ST、第一脉波信号 CLK1、第二脉波信号 CLK2 与栅极信号参电压 Vss 而产生复数个栅极信号 SGn-1、SGn、SGn+1 等，分别输出至相对应的栅极线 212，用以执行正常栅极扫描操作而输出所要显示的影像。

当液晶显示装置 20 于时间 Toff 关机瞬间，重置信号 XON 由高准位逻辑信号转换为低准位逻辑信号，使缓冲器 263 输出高准位逻辑信号，第一逻辑或门 261 及第二逻辑或门 262 因该高准位信号的输入，使第一逻辑或门 261 及第二逻辑或门 262 的输出均切换为高准位逻辑信号，即第一脉波逻辑信号 CLK1L 及第二脉波逻辑信号 CLK2L 均无法经由重置电路 260 传送至电源电路 250，所以第一脉波信号 CLK1 及第二脉波信号 CLK2 就被切换为高准位信号，同时栅极信号参考电压 Vss 也被切换为高准位电压，因此，所有的栅极线 212 的栅极信号均被切换为高准位信号，使所有的薄膜晶体管 214 均导通，所以就可以快速释放所有等效电容 216 的储存电荷。请注意，因关机缘故，此高准位信号的电压并无法达到高准位栅极信号参考电压 Vgh，而且会随时间而递减，但利用关机剩余电力即足以导通所有的薄膜晶体管 214，以快速释放所有等效电容 216 的储存电荷而快速衰减残影。

请参考图 4，图 4 为本发明可快速衰减残影的液晶显示装置第二实施例的示意图。液晶显示装置 40 包含液晶显示面板 400、电源电路 450、源极驱动电路 404、栅极驱动电路 406、充放电模块 480 以及电压产生器 408。源极驱动电路 404 用以产生对应于待显示影像的复数个数据信号，栅极驱动电路 406 则用以产生复数个栅极信号。液晶显示面板 400 由两基板构成，于一基板上设置有复数条数据线 410、复数条垂直于数据线 410 的栅极线 412 以及复数个薄膜晶体管 414，而于另一基板上设置有一共用电极用来接收由电压产生器 408 所提供的一电压 Vcom。

为便于说明，图 4 仍仅显示四个薄膜晶体管 414，而实际上，液晶显示

面板 400 中每一数据线 410 与栅极线 412 的交接处均连接有一薄膜晶体管 414, 用以对应于一像素。此外, 液晶显示面板 400 的两基板所构成的电路特性可视为复数个等效电容 416, 每一个等效电容 416 包含并联的一液晶电容及一储存电容, 而每一个等效电容 416 就用以当作一储存单元, 耦接于相对应的薄膜晶体管 414 与电压产生器 408 之间。

电源电路 450 包含复数个位准移位器 451-453。位准移位器 451 包含一输入端、一输出端、一高电位输入端、及一低电位输入端, 其中位准移位器 451 的输入端用以接收一垂直起始逻辑信号 STV, 位准移位器 451 的输出端用以输出一垂直起始信号 ST 至栅极驱动电路 406, 位准移位器 451 的高电位输入端用以接收高准位栅极信号参考电压 V_{gh} , 位准移位器 451 的低电位输入端用以接收低准位栅极信号参考电压 V_{gl} 。位准移位器 452 包含一输入端、一输出端、一高电位输入端、及一低电位输入端, 其中位准移位器 452 的输入端用以接收第一脉波逻辑信号 CLK1L, 位准移位器 452 的输出端用以输出第一脉波信号 CLK1 至栅极驱动电路 406, 位准移位器 452 的高电位输入端用以接收高准位栅极信号参考电压 V_{gh} , 位准移位器 452 的低电位输入端用以接收低准位栅极信号参考电压 V_{gl} 。

位准移位器 453 包含一输入端、一输出端、一高电位输入端、及一低电位输入端, 其中位准移位器 453 的输入端用以接收第二脉波逻辑信号 CLK2L, 位准移位器 453 的输出端用以输出第二脉波信号 CLK2 至栅极驱动电路 406, 位准移位器 453 的高电位输入端用以接收高准位栅极信号参考电压 V_{gh} , 位准移位器 453 的低电位输入端用以接收低准位栅极信号参考电压 V_{gl} 。电源电路 450 可另包含一输入端, 用以接收低准位栅极信号参考电压 V_{gl} , 并将此低准位栅极信号参考电压 V_{gl} 经由一输出端传送至栅极驱动电路 406。在另一实施例中, 低准位栅极信号参考电压 V_{gl} 可直接馈送至栅极驱动电路 406, 而不经由电源电路 450。

充放电模块 480 包含反相位准移位器 495、复数个可控制开关 490、电源

线 491 及控制信号线 492。反相位准移位器 495 包含一输入端、一输出端、一高电位输入端、及一低电位输入端，其中反相位准移位器 495 的输入端用以接收一重置信号 XON，输出端耦接于控制信号线 492，反相位准移位器 495 的高电位输入端用以接收高准位栅极信号参考电压 V_{gh} ，反相位准移位器 495 的低电位输入端用以接收低准位栅极信号参考电压 V_{gl} 。反相位准移位器 495 将重置信号 XON 反相，并将高/低准位逻辑电压转换为高/低准位栅极信号参考电压，用以输出一控制信号经控制信号线 492 传送至所述的这些可控制开关 490。请注意，在图 4 的实施例中，重置信号 XON 为一低准位致能的信号，在另一实施例中，若重置信号 XON 为一高准位致能的信号，则反相位准移位器 495 应置换为一非反相位准移位器。每一可控制开关 490 均包含一输出端、一输入端、及一控制端，其中输出端耦接至相对应的栅极线 412，输入端耦接至电源线 491，用以接收高准位栅极信号参考电压 V_{gh} ，控制端耦接于控制信号线 492。

请参考图 5，图 5 为图 4 所示可控制开关 490 的一实施例的电路图。可控制开关 490 包含晶体管 590，晶体管 590 包含第一端、第二端、及控制端，其中晶体管 590 的第一端耦接于对应的栅极线 412，晶体管 590 的第二端耦接于电源线 491，控制端耦接于控制信号线 492。晶体管 590 可为薄膜晶体管 (Thin Film Transistor)、金属氧化物半导体场效晶体管 (MOSFET) 或双载子晶体管 (Bipolar Junction Transistor)。

请参考图 6，图 6 为图 4 所示可控制开关 490 的另一实施例的电路图。可控制开关 490 包含第一晶体管 690 及第二晶体管 691。第一晶体管 690 包含第一端、第二端、及控制端，其中第一端耦接于对应的栅极线 412，第二端耦接于电源线 491，第一晶体管 690 可为薄膜晶体管、双载子晶体管、或金属氧化物半导体场效晶体管。第二晶体管 691 包含第一端、第二端、及控制端，其中第一端耦接于第一晶体管 690 的控制端，控制端耦接于第二晶体管 691 的第二端及控制信号线 492，第二晶体管 691 可为薄膜晶体管、双载

子晶体管或金属氧化物半导体场效晶体管。若第一晶体管 690 及第二晶体管 691 均为金属氧化物半导体场效晶体管，则当第二晶体管 691 在根据控制信号线 492 所馈入的控制信号而导通第一晶体管 690 时，可由第一晶体管 690 的栅极电容的电压靴带效应，而使第二晶体管 691 进入截止状态，因此可维持第一晶体管 690 导通的栅源驱动电压，用以维持高放电效率。

液晶显示装置 40 的可快速衰减残影功能的工作原理说明如下。在开机正常工作时，重置信号 XON 为一高准位逻辑信号，使反相位准移位器 495 输出一低准位栅极信号参考电压 V_{gl} ，所述的这些可控制开关 490 的控制端，因接收此低准位栅极信号参考电压 V_{gl} 而隔绝电源线 491 与所述的这些栅极线 412 的信号连结，所以电源线 491 的高准位栅极信号参考电压 V_{gh} 就无法馈送至所述的这些栅极线 412，换句话说，所述的这些栅极线 412 只接收栅极驱动电路 406 所输出的栅极信号 SG_{n-1} 、 SG_n 、 SG_{n+1} 等，用以执行正常的扫描操作而输出所要显示的影像。

在液晶显示装置 40 关机的瞬间，重置信号 XON 由高准位逻辑信号转换为一低准位逻辑信号，使反相位准移位器 495 输出一高准位栅极信号参考电压 V_{gh} ，所述的这些可控制开关 490 的控制端，因接收此高准位栅极信号参考电压 V_{gh} 而导通电源线 491 与所述的这些栅极线 412 的信号连结，所以电源线 491 的高准位栅极信号参考电压 V_{gh} 就馈送至所述的这些栅极线 412。换句话说，所有的栅极线 412 的栅极信号均被切换为高准位栅极信号参考电压 V_{gh} ，因而导通所有的薄膜晶体管 414，用以快速释放所有等效电容 416 的储存电荷而快速衰减残影。

请参考图 7，图 7 为本发明可快速衰减液晶显示装置的残影的方法流程图。此方法流程包含下列步骤：

步骤 S710：当液晶显示装置关机时，致能一重置信号；

步骤 S720：根据被致能的重置信号，设置液晶显示装置的复数条栅极线的每一条栅极线的一栅极信号；

步骤 S730: 根据被设置的所述的这些栅极信号导通液晶显示装置的复数个数据开关的每一数据开关; 以及

步骤 S740: 根据被导通的所述的这些数据开关, 执行液晶显示装置的复数个储存单元的每一储存单元的放电程序。

在上述可快速衰减液晶显示装置的残影的方法流程中, 步骤 S710 所述的当液晶显示装置关机时, 致能重置信号, 为当液晶显示装置关机时, 重置信号切换为一低准位逻辑信号。步骤 S720 所述的根据被致能的重置信号, 设置液晶显示装置的所述的这些栅极线的每一条栅极线的栅极信号, 包含根据被致能的重置信号, 将液晶显示装置的所述的这些栅极线的每一条栅极线的栅极信号设置为一高准位信号。此外, 步骤 S720 可另包含隔绝所述的这些栅极线与至少一输入脉波信号的信号连结关系。

至于步骤 S720 的根据被致能的重置信号设置栅极信号的方法, 可以包含利用耦接于所述的这些栅极线的一充放电模块, 根据被致能的重置信号, 将一高准位栅极信号参考电压直接馈送至液晶显示装置的所述的这些栅极线的每一条栅极线, 或者, 也可以包含利用耦接于一栅极驱动电路的一重置电路, 根据被致能的重置信号, 将耦接于栅极驱动电路的每一条栅极线的栅极信号设置为高准位栅极信号参考电压。步骤 S730 所述的根据被设置的所述的这些栅极信号导通液晶显示装置的所述的这些数据开关的每一数据开关, 包含根据被设置的所述的这些栅极信号导通液晶显示装置的复数个薄膜晶体管的每一薄膜晶体管。步骤 S740 所述的根据被导通的所述的这些数据开关, 执行液晶显示装置的所述的这些储存单元的每一储存单元的放电程序, 包含根据被导通的所述的这些数据开关, 执行所有耦接于所述的这些数据开关的所述的这些储存单元的每一储存单元的液晶电容及储存电容的放电程序。

由上述可知, 依本发明的可快速衰减残影的液晶显示装置及方法, 可于一液晶显示装置关机时, 通过致能一重置信号, 而设置液晶显示装置的每一条栅极线的一对应栅极信号, 根据被设置的每一栅极信号, 导通液晶显示装

置的每一数据开关,用以执行液晶显示装置的每一储存单元的快速放电程序,而达到快速衰减残影的目的。

虽然本发明已以实施例揭露如上,然其并非用以限定本发明,任何具有本发明所属技术领域的通常知识者,在不脱离本发明的精神和范围内,当可作各种更动与润饰,因此本发明的保护范围当视权利要求范围所界定者为准。

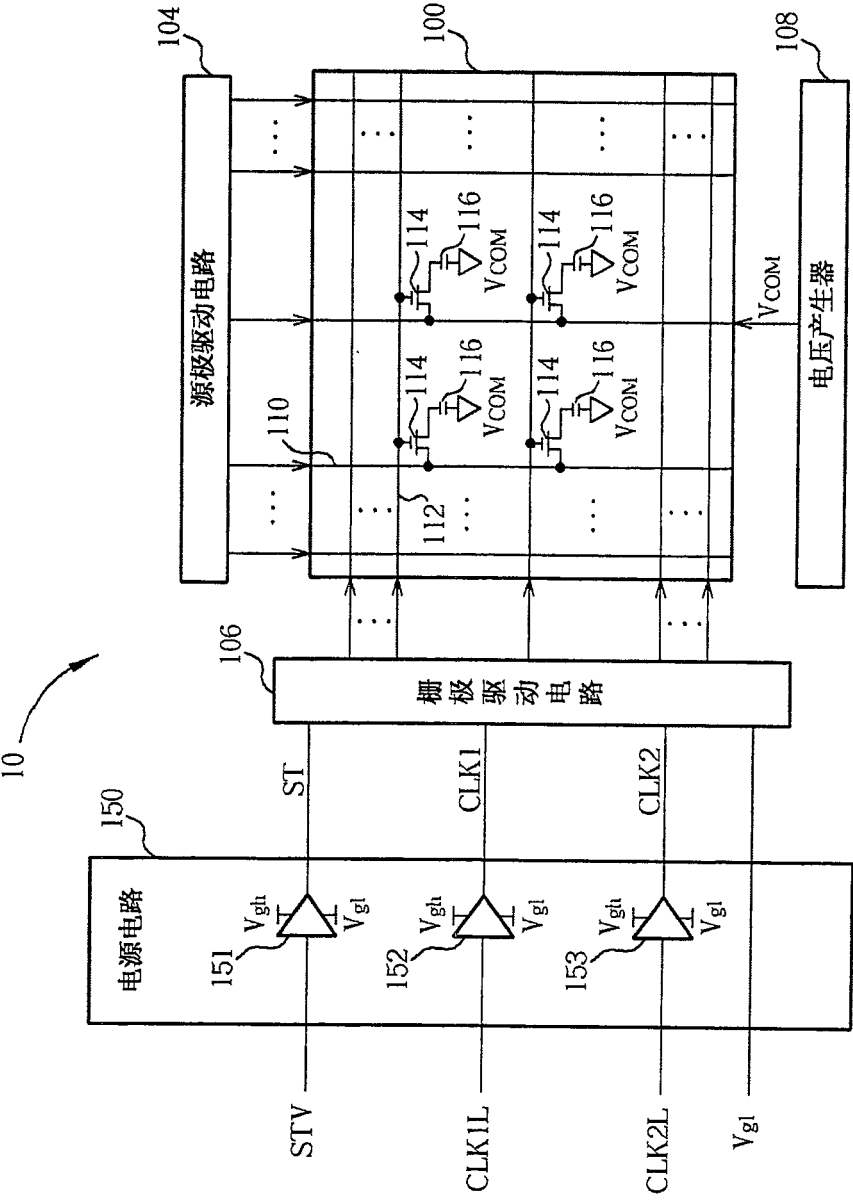


图1

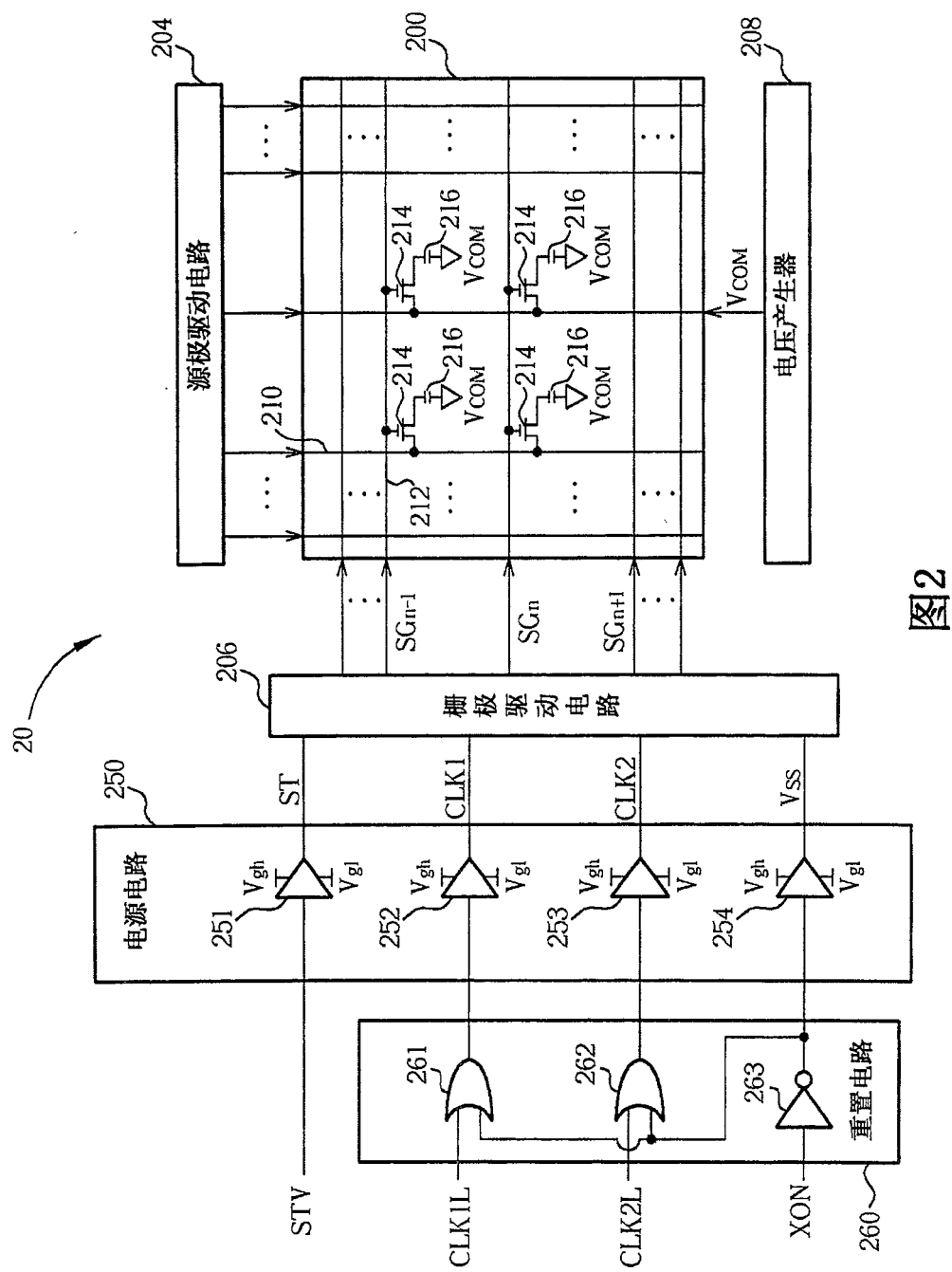


图2

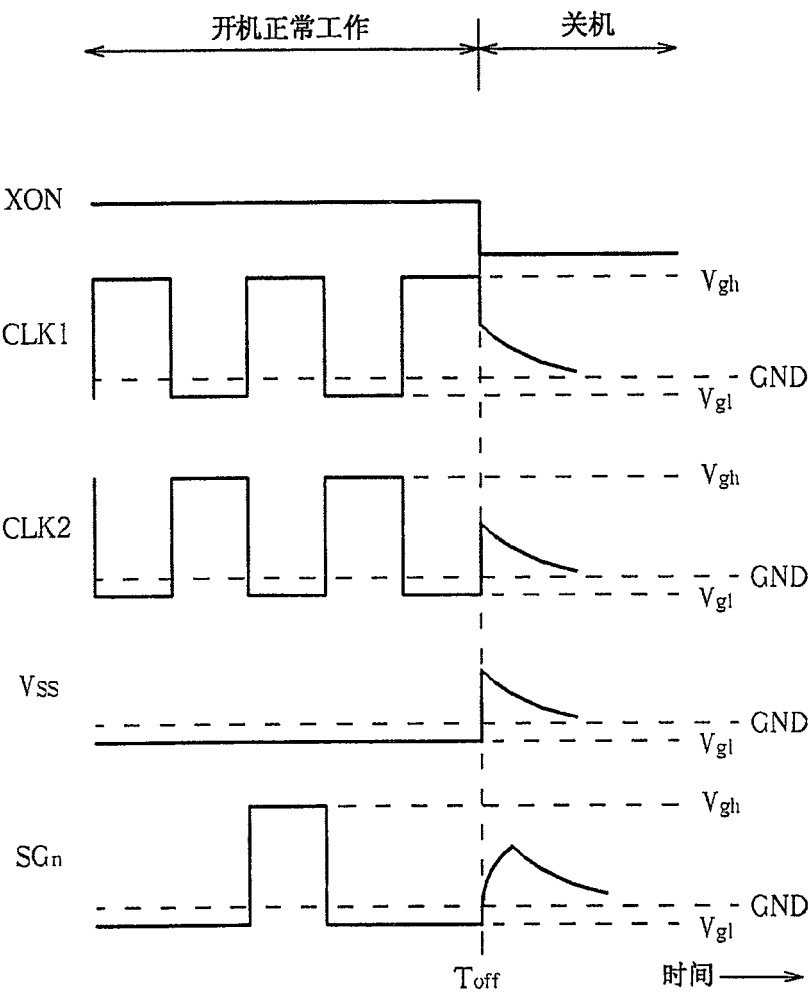


图3

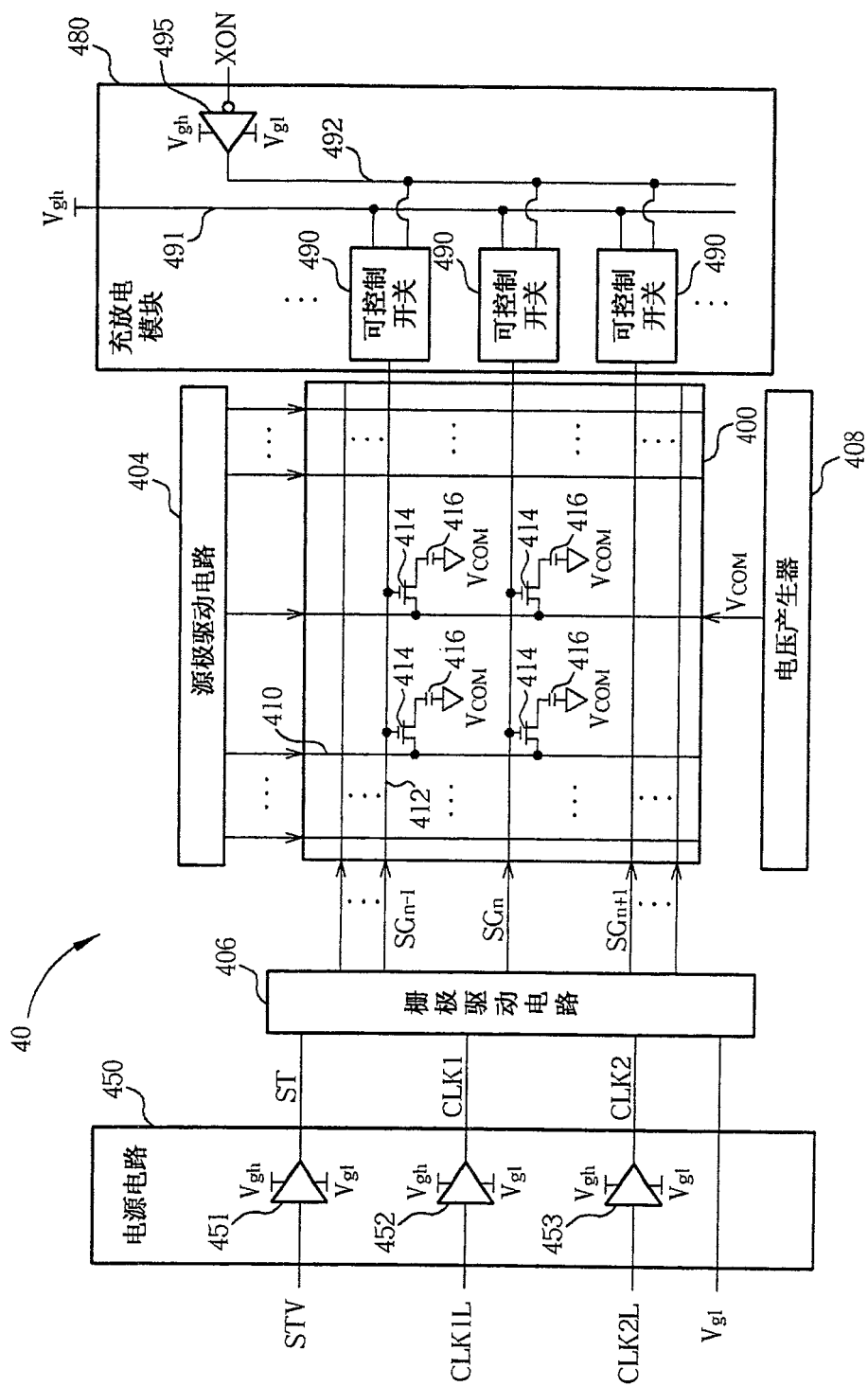


图4

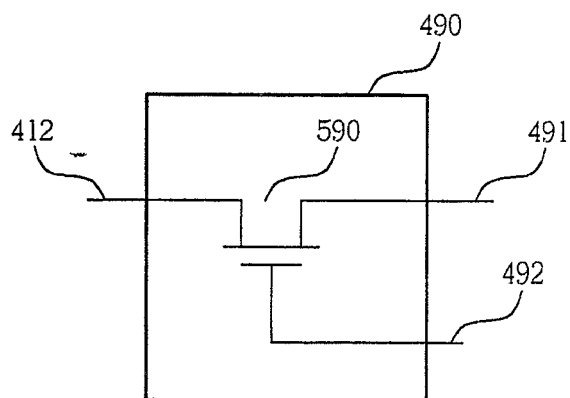


图5

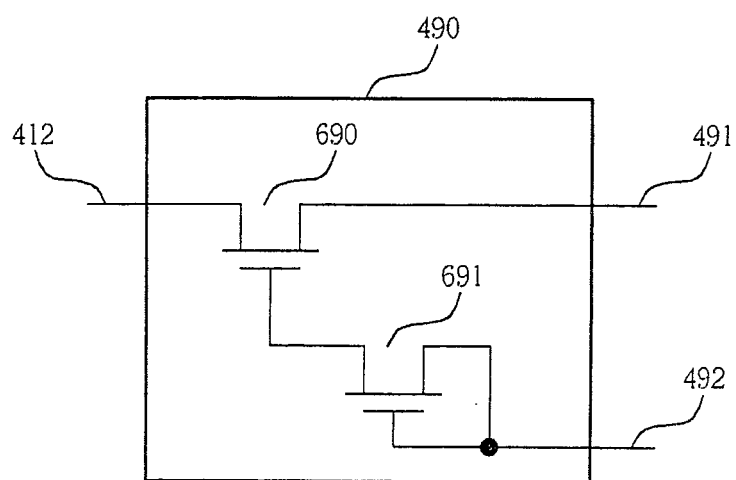


图6

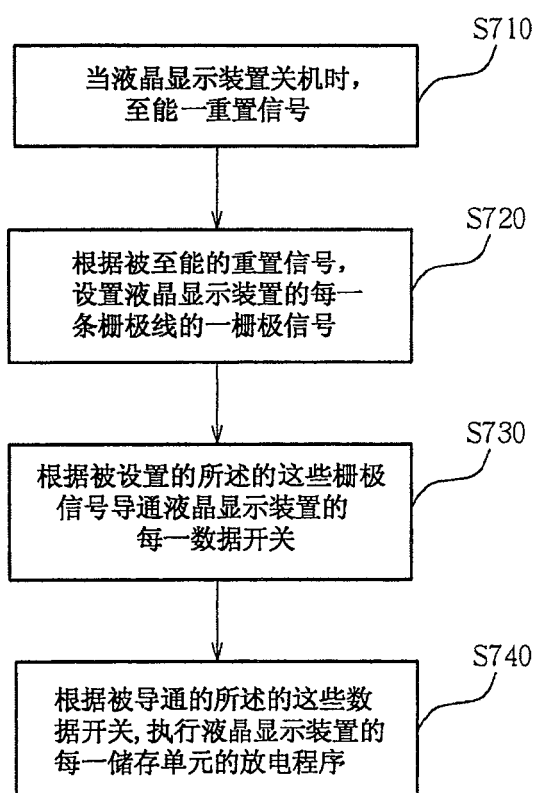


图7

专利名称(译)	液晶显示装置及可衰减其残影的方法		
公开(公告)号	CN100580761C	公开(公告)日	2010-01-13
申请号	CN200710160003.1	申请日	2007-12-20
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	廖一遂		
发明人	廖一遂		
IPC分类号	G09G3/36 H03K17/22 H03K19/0185 H03K17/687 G02F1/133		
其他公开文献	CN101188095A		
外部链接	Espacenet SIPO		

摘要(译)

本发明是关于一种液晶显示装置及可衰减其残影的方法，于一液晶显示装置关机时，通过致能一重置信号，而设置液晶显示装置的每一条栅极线的一对应栅极信号；根据被设置的每一栅极信号，导通液晶显示装置的每一数据开关，用以执行液晶显示装置的每一储存单元的快速放电程序，而达到快速衰减残影的目的。利用一重置电路根据重置信号，可将所有栅极信号设置为高准位信号，也可利用一充放电模块，根据重置信号将高准位电压直接馈送至所有栅极线。

