

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)



[12] 发明专利说明书

专利号 ZL 200610114803.5

[45] 授权公告日 2009 年 6 月 3 日

[11] 授权公告号 CN 100495179C

[22] 申请日 2006.8.9

[21] 申请号 200610114803.5

[73] 专利权人 友达光电股份有限公司

地址 中国台湾新竹市

[72] 发明人 江明峰 黄雪瑛 赖明升

[56] 参考文献

JP2001-091975A 2001.4.6

WO03096114A1 2003.11.20

WO2004104981A1 2004.12.2

审查员 胡 阳

[74] 专利代理机构 北京市柳沈律师事务所

代理人 王志森 黄小临

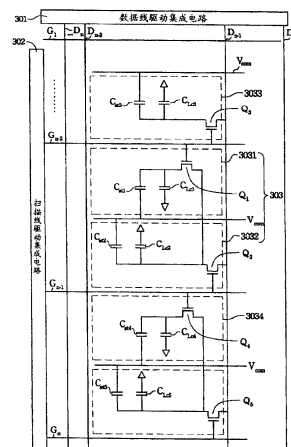
权利要求书 4 页 说明书 9 页 附图 5 页

[54] 发明名称

液晶显示器

[57] 摘要

本发明提出一种液晶显示器，该液晶显示器至少包含：多条彼此平行排列的数据线；多条彼此平行排列且与该多个数据线交叉的扫描线；以及多个切换元件形成于数据线与扫描线的交叉点上，而与同一条扫描线相接的多个切换元件上下排列在该条扫描线两侧，并分别形成在多个像素区域中，而每一像素区域具两切换元件，且其中的一切换元件通过另一切换元件耦接于对应的数据线，并且该两切换元件分别耦接至对应像素区域的不同扫描线上，多个像素电极分别连接该多个切换元件，其中，每一像素区域包含两个分别具一切换元件的子像素。



1. 一种液晶显示器，形成于一基板上，该液晶显示器至少包含：

多条数据线平行排列于第一方向上；

多条扫描线平行排列于第二方向上，并与该多个数据线交叉，其中相邻的数据线与扫描线会围绕出一像素区域；

多个切换元件，形成邻近于该多个数据线与该多个扫描线的交叉点处，而与同一条扫描线相接的多个切换元件是沿着第二方向，上下排列在该条扫描线两侧，并分别形成在多个像素区域中，其中每一像素区域具两切换元件，而其中一切换元件通过另一切换元件耦接于对应的数据线，并且该两切换元件分别耦接至对应像素区域的不同扫描线上；以及

多个像素电极分别连接该多个切换元件，

其中，每一像素区域包含两个分别具一切换元件的子像素。

2. 如权利要求1所述的液晶显示器，其中该切换元件为晶体管。

3. 如权利要求1所述的液晶显示器，还包括多条共用电极，与该多条扫描线交错排列于下基板上。

4. 如权利要求1所述的液晶显示器，其中该第一方向与该第二方向垂直。

5. 如权利要求1所述的液晶显示器，其中还包含一数据线驱动集成电路用以传送像素电压给该多个数据线。

6. 如权利要求1所述的液晶显示器，其中还包含一扫描线驱动集成电路用以传送扫描信号至该多个扫描线。

7. 一种液晶显示器，形成于一基板上，至少包含：

多条扫描线，排列于该基板上，并以互相平行方式排列在第一方向上；

多条共用电极，每条共用电极位于任意相邻的该多条扫描线之间，以与该多条扫描线平行的方式排列在该第一方向上；

多条数据线，以互相平行方式排列于第二方向，并与该多条扫描线和该多条共用电极互相交叉，任意相邻的该多条扫描线，分别为第一与第二扫描线，以及任意相邻的该多条数据线，分别为第一与第二数据线，交叉围出一像素区域，其中每一像素区域包括：

具第一晶体管的第一子像素和具该第二晶体管的第二子像素，

其中，该第一子像素具有：

一第一像素电极；以及

一第一晶体管，该第一晶体管的栅极端耦接至该第一扫描线，该第一晶体管的源极端耦接于该第一像素电极；

该第二子像素具有：

一第二像素电极；以及

一第二晶体管，该第二晶体管的栅极端耦接至该第二扫描线，该第二晶体管的源极端耦接该第一数据线，该第二晶体管的漏极端耦接于该第一晶体管的漏极端以及该第二像素电极。

8. 一种液晶显示器，形成于一基板上，至少包含：

多条扫描线，排列于该基板上，并以互相平行方式排列在第一方向上；

多条共用电极，每条共用电极位于任意相邻的该多条扫描线之间，以与该多条扫描线平行的方式排列在该第一方向上；

多条数据线，以互相平行方式排列于第二方向，并与该多条扫描线和该多条共用电极互相交叉，任意相邻的该多条扫描线，分别为第一与第二扫描线，以及任意相邻的该多条数据线，分别为第一与第二数据线，交叉围出一像素区域，其中每一像素区域包括：

具第一晶体管的第一子像素和具该第二晶体管的第二子像素，

其中，该第一子像素具有：

一第一像素电极；以及

一第一晶体管，该第一晶体管的栅极端耦接至该第一扫描线，该第一晶体管的漏极端耦接于该第一像素电极；

该第二子像素具有：

一第二像素电极；以及

一第二晶体管，该第二晶体管的栅极端耦接至该第二扫描线，该第二晶体管的漏极端耦接该第一数据线，该第二晶体管的源极端耦接于该第一晶体管的源极端以及该第二像素电极。

9. 如权利要求 7 或 8 所述的液晶显示器，还包括多条共用电极，与该多条扫描线交错排列于该下基板上。

10. 如权利要求 7 或 8 所述的液晶显示器，其中该第一方向与该第二方向垂直。

11. 如权利要求 7 或 8 所述的液晶显示器, 其中还包含一数据线驱动集成电路用以传送像素电压给该多个数据线。

12. 如权利要求 7 或 8 所述的液晶显示器, 其中还包含一扫描线驱动集成电路用以传送扫描信号至该多个扫描线。

13. 一种液晶显示器的驱动方法, 用以驱动一像素, 该像素包含多条扫描线与多条数据线, 相邻的数据线与扫描线会围绕出一像素区域, 而每一像素区域包含具第一晶体管的第一子像素与具第二晶体管的第二子像素, 其中该第一与第二晶体管分别耦接于相邻的第一与第二扫描线, 而该第一晶体管通过该第二晶体管与一数据线耦接, 该方法包含:

依序提供一双脉冲信号给该多个扫描线, 其中该双脉冲信号包含顺序输出的第一脉冲信号与第二脉冲信号, 其中当该第二脉冲信号传送至该第一扫描线时, 该第一脉冲信号会传送至该第二扫描线;

依序提供一二阶信号给该多个数据线, 其中该二阶信号包含第一电压信号与第二电压信号, 其中当该第一扫描线受到第二脉冲信号驱动且该第二扫描线受第一脉冲信号驱动时, 该第一电压信号会经由该第一晶体管与该第二晶体管写入该第一子像素与该第二子像素, 而当该第一扫描线没受脉冲信号驱动且该第二扫描线受第二脉冲信号驱动时, 该第二电压信号会经由该第二晶体管写入该第二子像素, 使得该像素区域呈现两种不同电压信号。

14. 如权利要求 13 所述的液晶显示器的驱动方法, 其中该第一脉冲信号的脉冲宽度小于该第二脉冲信号的脉冲宽度。

15. 如权利要求 13 所述的液晶显示器的驱动方法, 其中该第一脉冲信号的脉冲宽度为该第二脉冲信号脉冲宽度的一半。

16. 如权利要求 13 所述的液晶显示器的驱动方法, 其中该第一脉冲信号与该第二脉冲信号间的时间区隔等于该第一脉冲信号的脉冲宽度。

17. 如权利要求 13 所述的液晶显示器的驱动方法, 其中该第一电压信号小于等于该第二电压信号。

18. 如权利要求 13 所述的液晶显示器的驱动方法, 其中该第一电压信号大于等于该第二电压信号。

19. 一种液晶显示器的驱动方法, 用以驱动一像素, 其中该像素包含具第一晶体管的第一子像素与具第二晶体管的第二子像素, 其中该第一与第二晶体管分别耦接于相邻的第一与第二扫描线, 而该第一晶体管通过该第二晶

体管与一数据线耦接，该方法包含：

提供一高电位至该第一与第二扫描线，使得该数据线对该第一子像素与该第二子像素写入第一电压信号；以及

提供一低电位至该第一扫描线以及提供一高电位至该第二扫描线，使得该数据线对该第二子像素写入第二电压信号。

20. 如权利要求 19 所述的液晶显示器的驱动方法，其中提供一高电位至该第一扫描线的时间为提供一高电位至该第二扫描线时间的两倍。

21. 如权利要求 19 所述的液晶显示器的驱动方法，其中该第一电压信号小于该第二电压信号。

22. 如权利要求 19 所述的液晶显示器的驱动方法，其中该第一电压信号大于该第二电压信号。

液晶显示器

技术领域

本发明与一种像素单元有关，特别是与一液晶显示器的具改善视角的像素单元有关。

背景技术

液晶显示器已被广泛的使用在各种电子产品中，例如电子手表或计算机中。为了提供广视角，富士通（Fujitsu）公司于1997年提出一种像素分割垂直配向（Multi-Domain Vertical Alignment, MVA）技术。MVA技术可以获得160度的视角，而且，也可提供高对比度及快速响应的优秀表现。然而，MVA技术有一个极大的缺点，即是当斜视时对人的皮肤颜色，尤其是对亚洲人皮肤颜色，会产生色偏（color shift）。

图1表示一使用MVA技术的液晶分子的灰度电压与透射率的关系图，其中横轴表示液晶分子的灰度电压，单位为伏特（V），以及纵轴表示透射率。当人眼正视此液晶显示器时，其透射率与电压（transmittance-voltage）的关系曲线是以实线101表示，当所施加的灰度电压增加时，其透射率随之改变。而当人眼以一倾斜角度斜视此液晶显示器，其透射率与电压的关系曲线是以虚线102表示，虽然施加电压增加其透射率亦随之改变，但在区域100中，其透射率的变化并未随着施加电压的增加而增加，反而下降。此即为造成色偏的原因。

传统上解决上述问题的方法，经由在一像素中形成两组可产生不同透射率与电压关系曲线的子像素来补偿斜视时的透射率与电压的关系曲线。参阅图2所示，其中的虚线为原本的透射率与电压的关系曲线，而细的实线则为同一像素中的另一子像素所产生的透射率与电压的关系曲线。经由虚线201与细实线202两者间的光学特性的混合，可获至一较平滑的透射率与电压的关系曲线，如图2中的粗实线203所示。

因此，如何在一像素中产生两个子像素，且在同一驱动波形下可形成不同电压，即成为追求的目标。

发明内容

因此，本发明的主要目的在提供一种液晶显示器，其像素单元具有两个子像素。

本发明的另一目的在提供一种液晶显示器，其像素单元可在同一驱动波形下形成两不同像素电极电压。

本发明的再一目的在提供一种驱动一液晶显示器像素单元的方法，该像素单元具两子像素。

鉴于上述目的，本发明提出一种液晶显示器，该结构至少包含：多条彼此平行排列的数据线；多条彼此平行排列且与该多个数据线交叉的扫描线；以及多个切换元件形成于数据线及扫描线的交叉点上，而与同一条扫描线相接的多个切换元件上下排列在该条扫描线两侧，并分别形成在多个像素区域中，其中每一像素区域具两切换元件，而其中的一切换元件通过另一切换元件耦接于对应的数据线，并且该两切换元件分别耦接至对应像素区域的不同扫描线上，多个像素电极分别连接该多个切换元件，其中，每一像素区域包含两个分别具一切换元件的子像素。

根据另一实施例，本发明的液晶显示器还包含多个像素电极分别连接该多个切换元件。

根据另一实施例，本发明的液晶显示器还包含多条共用电极，与该多条扫描线交错排列。

根据另一实施例，本发明提出一种液晶显示器，该液晶显示器至少包含：多条彼此平行排列的数据线；多条彼此平行排列且与该多个数据线交叉的扫描线，任意相邻的第一与第二扫描线，与任意相邻的第一与第二数据线，交叉围出一像素单元，其中每一像素区域包括具第一晶体管的第一子像素和具该第二晶体管的第二子像素，其中，该第一子像素具有：一第一像素电极；一第一晶体管，该第一晶体管的栅极端耦接至该第一扫描线，该第一晶体管的源极/漏极端耦接于该第一像素电极；该第二子像素具有：一第二像素电极；以及一第二晶体管，该第二晶体管的栅极端耦接至该第二扫描线，该第二晶体管的源极/漏极端耦接该第一数据线，该第二晶体管的源极/漏极端耦接于该第一晶体管的源极/漏极端以及该第二像素电极。

根据另一实施例，本发明提出一种驱动上述液晶显示器的方法，该方法包含：依序提供一双脉冲信号给该多个扫描线，其中该双脉冲信号包含顺序输出的第一脉冲信号与第二脉冲信号，其中当该第二脉冲信号传送至该第一扫描线时，该第一脉冲信号会传送至该第二扫描线；以及依序提供一二阶信

号给该多个数据线，其中该二阶信号包含第一电压信号与第二电压信号，其中当该第一扫描线受到第二脉冲信号驱动且该第二扫描线受第一脉冲信号驱动时，该第一电压信号会经由该第一晶体管与该第二晶体管写入该第一子像素与该第二子像素，而当该第一扫描线没受脉冲信号驱动且该第二扫描线受第二脉冲信号驱动时，该第二电压信号会经由该第二晶体管写入该第二子像素，使得该像素区域呈现两种不同电压信号。

综合上述所言，本发明经由将一像素区隔成两子像素，而每一子像素中具有独立的薄膜晶体管、液晶电容与存储电容，以此两子像素所形成的不同种像素电压互相补偿与平均，可和缓一像素内的色偏现象。

附图说明

为了让本发明的上述和其他目的、特征、和优点能更明显易懂，配合附图，加以说明如下：

图 1 与图 2 表示液晶分子的驱动电压与透射率的关系图。

图 3A 为本发明的液晶显示器结构的上视图。

图 3B 为一像素的放大图示。

图 4 所示为用以驱动本发明像素的驱动波形及相邻四个子像素的对应电压。

图 5 所示为根据本发明另一实施例的驱动波形及相邻四子像素的对应电压。

元件代表符号简单说明

100 区域

101 实线

102和201 虚线

202 细实线

203 粗实线

301 数据线驱动集成电路

302 扫描线驱动集成电路

303 像素单元

3031、3032、3033和3034 子像素

4001 第一脉冲

4002 第二脉冲

t_1 、 t_2 、 t_3 和 t_4 周期

C_{st} 存储电容

C_{lc} 液晶电容

$D_1, D_2, D_3 \dots D_n$ 数据线

$G_1, G_2, G_3 \dots G_n$ 扫描线

具体实施方式

请参照图 3A, 为本发明的液晶显示器结构的上视图, 其中该液晶显示器是由数据线 $D_1, D_2, D_3 \dots D_n$ 和扫描线 $G_1, G_2, G_3 \dots G_n$ 所组成, 其中数据线 与扫描线彼此垂直交叉, 相邻的数据线与扫描线所围绕的区域被称为一像素 303, 而在每一像素中包含一平行于扫描线的共用电极 V_{com} 。根据本发明, 一像素单元 303 被分隔成两子像素 3031 和 3032。在每一子像素 3031 或 3032 中包括一由像素电极和共用电极结构而成的存储电容 C_{st} 、一由像素电极和上基板导电电极结构而成的液晶电容 C_{lc} 以及一薄膜晶体管形成在数据线 与扫描线的交叉点上。一数据线驱动集成电路 301 控制数据线 $D_1, D_2, D_3 \dots D_n$, 一扫描线驱动集成电路 302 控制扫描线 $G_1, G_2, G_3 \dots G_n$ 。

为说明起见, 下述各子像素区域中的彼此的存储电容和液晶电容以不同的符号表示, 与彼此间的电容值无关。

参阅图 3B 为一像素的放大图示。像素单元 303 由数据线 D_{n-2} 和 D_{n-1} 以及扫描线 G_{n-2} 和 G_{n-1} 共同围出, 而一平行于扫描线的共用电极 V_{com} 排列于扫描线 G_{n-2} 和 G_{n-1} 中。像素 303 被分隔成两子像素, 其中子像素 3031 位于扫描线 G_{n-1} 和共用电极 V_{com} 间, 而子像素 3032 则位于扫描线 G_{n-2} 和共用电极 V_{com} 间。子像素 3031 包含一薄膜晶体管 Q_1 , 其栅极耦接于扫描线 G_{n-2} 、第一源极/漏极则通过子像素 3032 中的薄膜晶体管 Q_2 与对应的数据线 D_{n-1} 连接, 而第二源极/漏极则连接于像素电极 P_1 , 其中像素电极 P_1 和共用电极 V_{com} 结构而成存储电容 C_{st1} , 像素电极 P_1 和上基板导电电极结构而成液晶电容 C_{lc1} 。子像素 3032 中亦包含一薄膜晶体管 Q_2 , 其栅极耦接于扫描线 G_{n-1} 、第一源极/漏极与对应的数据线 D_{n-1} 连接, 而第二源极/漏极连接于像素电极 P_2 , 像素电极 P_2 和共用电极 V_{com} 结构而成存储电容 C_{st2} , 像素电极 P_2 和上基板导电电极结构而成液晶电容 C_{lc2} , 依此类推。

其中薄膜晶体管 Q_1 和 Q_2 来就好像一开关，当一扫描电压施加于对应薄膜晶体管的栅极时，此时数据线上所载的数据电压会经由薄膜晶体管传送至第二源极/漏极，并施加在和第二源极/漏极相接的存储电容和液晶电容上。而在本发明的像素中薄膜晶体管 Q_1 并不直接耦接至数据线 D_{n-1} ，而是通过薄膜晶体管 Q_2 来耦接于数据线 D_{n-1} 。因此，当欲将数据写入至存储电容 C_{st1} 和液晶电容 C_{lc1} 时，薄膜晶体管 Q_1 和 Q_2 需同时打开。而本发明即是利用扫描电压波形来控制薄膜晶体管 Q_1 和 Q_2 的开启时间，同时配合数据线的写入电压波形，使得子像素 3031 以及子像素 3032 具有不同的像素电压。

参阅图 4 所示为用以驱动本发明像素的驱动波形及相邻四子像素的对应电压。其中本发明扫描线的驱动波形采用双脉冲形式，其中的第一脉冲 4001 的宽度小于第二脉冲 4002 宽度，而于一较佳实施例中，第一脉冲 4001 的宽度为第二脉冲 4002 宽度的一半，且第一脉冲 4001 与第二脉冲 4002 间的相隔距离为第一脉冲 4001 的宽度。而于进行扫描时，相邻两扫描线会输出部分重叠的驱动波形，于本实施例中，其中一扫描线驱动波形的第一脉冲 4001 会重叠于另一扫描线驱动波形第二脉冲 4002 的前半部。换句话说，耦接此相邻两扫描线的晶体管于此时间下会同时导通。而本发明数据线的驱动波形采用二阶式驱动方法，其正驱动脉冲包含两驱动电压 V_a 与 V_b ，负驱动脉冲中亦包含两驱动电位 $-V_a$ 与 $-V_b$ ，其中驱动电压 V_a 的绝对值大于等于驱动电压 V_b 的绝对值。

请同时参阅图 3A 与图 4。于周期 t_1 时，扫描线 G_{n-2} 与扫描线 G_{n-1} 均处于一高电平状态，而扫描线 G_n 为低电平状态，因此晶体管 Q_1 、 Q_2 、 Q_3 和 Q_4 将被导通而晶体管 Q_5 被关断。此时数据线 D_{n-1} 上所传送的电压信号 $-V_b$ ，会经由晶体管 Q_2 和 Q_3 对液晶电容 C_{lc2} 和 C_{lc3} 与存储电容 C_{st2} 和 C_{st3} 进行充电，使得子像素 3032 和子像素 3033 呈现 $-V_b$ 的像素电压。而晶体管 Q_1 经由晶体管 Q_2 耦接于数据线 D_{n-1} ，因此电压信号 $-V_b$ 经由晶体管 Q_2 传送至晶体管 Q_1 来对液晶电容 C_{lc1} 与存储电容 C_{st1} 充电，亦使得子像素 3031 呈现 $-V_b$ 的像素电压。而晶体管 Q_4 经由晶体管 Q_5 耦接于数据线 D_{n-1} ，但因晶体管 Q_5 未被导通，因此液晶电容 C_{lc4} 与存储电容 C_{st4} 未进行充电，因此子像素 3034 呈现低电平状态的像素电压。

于周期 t_2 时，扫描线 G_{n-2} 处于一高电平状态，而扫描线 G_n 与扫描线 G_{n-1} 均为低电平状态，因此晶体管 Q_1 和 Q_3 被导通，而晶体管 Q_2 、 Q_4 和 Q_5 被关断。此时数据线 D_{n-1} 上所传送的电压信号 $+V_a$ ，会经由晶体管 Q_3 对液晶电容 C_{lc3} 与

存储电容 C_{St3} 进行充电, 使得子像素 3033 呈现 $+V_a$ 的像素电压。而晶体管 Q_1 经由晶体管 Q_2 耦接于数据线 D_{n-1} , 因此虽然晶体管 Q_1 被导通, 但因晶体管 Q_2 处于关断状态, 因此电压信号 $+V_a$ 并不会对液晶电容 C_{LC1} 与 C_{LC2} 以及存储电容 C_{St1} 和 C_{St2} 充电, 使得子像素 3031 和子像素 3032 仍呈现 $-V_b$ 的像素电压。而晶体管 Q_4 未被导通, 因此电压信号 $+V_a$ 亦不会对液晶电容 C_{LC4} 与存储电容 C_{St4} 进行充电, 因此子像素 3034 仍呈现低电平状态的像素电压。

于周期 t_3 时, 扫描线 G_{n-2} 处于一低电平状态, 而扫描线 G_n 与扫描线 G_{n-1} 均为高电平状态, 因此晶体管 Q_1 和 Q_3 被关断, 而晶体管 Q_2 、 Q_4 和 Q_5 被导通。此时数据线 D_{n-1} 上所传送的电压信号 $+V_b$, 会经由晶体管 Q_2 和晶体管 Q_5 对液晶电容 C_{LC2} 与存储电容 C_{St2} 进行充电, 使得子像素 3032 和呈现 $+V_b$ 的像素电压。而晶体管 Q_1 未被导通, 因此电压信号 $+V_b$ 并不会对液晶电容 C_{LC1} 以及存储电容 C_{St1} 充电, 使得子像素 3031 仍呈现 $-V_b$ 的像素电压。而晶体管 Q_3 未被导通, 因此电压信号 $+V_b$ 亦不会对液晶电容 C_{LC3} 与存储电容 C_{St3} 进行充电, 因此子像素 3033 仍呈现 $+V_a$ 的像素电压。而晶体管 Q_4 经由晶体管 Q_5 耦接于数据线 D_{n-1} , 因此液晶电容 C_{LC4} 与存储电容 C_{St4} 被充电, 因此子像素 3034 呈现 $+V_b$ 的像素电压。

于周期 t_4 时, 扫描线 G_n 与扫描线 G_{n-2} 处于一低电平状态, 而扫描线 G_{n-1} 为高电平状态, 因此晶体管 Q_1 、 Q_3 和 Q_5 被关断, 而晶体管 Q_2 、 Q_4 被导通。此时数据线 D_{n-1} 上所传送的电压信号 $-V_a$, 会经由晶体管 Q_2 对液晶电容 C_{LC2} 与存储电容 C_{St2} 进行充电, 使得子像素 3032 和呈现 $-V_a$ 的像素电压。而晶体管 Q_1 未被导通, 因此电压信号 $-V_a$ 并不会对液晶电容 C_{LC1} 以及存储电容 C_{St1} 充电, 使得子像素 3031 仍呈现 $-V_b$ 的像素电压。而晶体管 Q_3 未被导通, 因此电压信号 $-V_a$ 亦不会对液晶电容 C_{LC3} 与存储电容 C_{St3} 进行充电, 因此子像素 3033 仍呈现 $+V_a$ 的像素电压。而晶体管 Q_4 经由晶体管 Q_5 耦接于数据线 D_{n-1} , 而晶体管 Q_5 处于关断状态, 因此液晶电容 C_{LC4} 与存储电容 C_{St4} 不会被充电, 因此子像素 3034 仍呈现 $+V_b$ 的像素电压。

换句话说, 在像素 303 中, 从周期 t_1 至 t_4 , 其子像素 3031 和 3032 具有至少两种不同的像素电压, $-V_b$ 和 V_a , 以此两种不同像素电压所形成的不同光学特性的互相补偿与平均, 可和缓一像素内的色偏现象。

参阅图 5 所示为根据本发明另一实施例用以驱动图 3A 所示像素的驱动波形及相邻四子像素的对应电压。在此实施例中, 因不同像素电压所造成的光

学补偿由位在扫描线上下两侧的子像素来共同补偿的。例如,以图 3A 所示的像素其光学补偿,就扫描线 G_{n-2} 而言,由于子像素 3033 和 3031 所形成的不同像素电压,所造成的不同光学特性的互相补偿与平均来和缓色偏现象。

其中本实施例的扫描线驱动波形亦如图 4 所示采用双脉冲形式,其中的第一脉冲 4001 的宽度小于第二脉冲 4002 宽度,而于一较佳实施例中,第一脉冲 4001 的宽度为第二脉冲 4002 宽度的一半,且第一脉冲 4001 与第二脉冲 4002 间的相隔距离为第一脉冲 4001 的宽度。而于进行扫描时,相邻两扫描线会输出部分重叠的驱动波形,于本实施例中,其中一扫描线驱动波形的第一脉冲 4001 会重叠于另一扫描线驱动波形第二脉冲 4002 的前半部。而本实施例数据线的驱动波形采用二阶式驱动方法,其正驱动脉冲包含两驱动电压 V_a 与 V_b ,负驱动脉冲中亦包含两驱动电位 $-V_a$ 与 $-V_b$,其中驱动电压 V_a 的绝对值大于驱动电压 V_b 的绝对值。且本实施例数据线的驱动波形与图 4 相较,提早一 t_1 周期。

请同时参阅图 3A 与图 5。于周期 t_1 时,扫描线 G_{n-2} 与扫描线 G_{n-1} 均处于一高电平状态,而扫描线 G_n 为低电平状态,因此晶体管 Q_1 、 Q_2 、 Q_3 和 Q_4 将被导通而晶体管 Q_5 被关断。此时数据线 D_{n-1} 上所传送的电压信号 $+V_a$,会经由晶体管 Q_2 和 Q_3 对液晶电容 C_{LC2} 和 C_{LC3} 与存储电容 C_{St2} 和 C_{St3} 进行充电,使得子像素 3032 和子像素 3033 呈现 $+V_a$ 的像素电压。而晶体管 Q_1 经由晶体管 Q_2 耦接于数据线 D_{n-1} ,因此电压信号 $+V_a$ 经由晶体管 Q_2 传送至晶体管 Q_1 来对液晶电容 C_{LC1} 与存储电容 C_{St1} 充电,亦使得子像素 3031 呈现 $+V_a$ 的像素电压。而晶体管 Q_4 经由晶体管 Q_5 耦接于数据线 D_{n-1} ,但因晶体管 Q_5 未被导通,因此液晶电容 C_{LC4} 与存储电容 C_{St4} 未进行充电,因此子像素 3034 维持在前一像素电压,假设为 $+V_a$ 。

于周期 t_2 时,扫描线 G_{n-2} 处于一高电平状态,而扫描线 G_n 与扫描线 G_{n-1} 均为低电平状态,因此晶体管 Q_1 和 Q_3 被导通,而晶体管 Q_2 、 Q_4 和 Q_5 被关断。此时数据线 D_{n-1} 上所传送的电压信号 $+V_b$,会经由晶体管 Q_3 对液晶电容 C_{LC3} 与存储电容 C_{St3} 进行充电,使得子像素 3033 呈现 $+V_b$ 的像素电压。而晶体管 Q_1 经由晶体管 Q_2 耦接于数据线 D_{n-1} ,因此虽然晶体管 Q_1 被导通,但因晶体管 Q_2 处于关断状态,因此电压信号 $+V_b$ 并不会对液晶电容 C_{LC1} 与 C_{LC2} 以及存储电容 C_{St1} 和 C_{St2} 充电,使得子像素 3031 和子像素 3032 仍呈现 $+V_a$ 的像素电压。而晶体管 Q_4 未被导通,因此电压信号 $+V_b$ 亦不会对液晶电容 C_{LC4} 与存储电容 C_{St4}

进行充电, 因此子像素 3034 仍呈现低电平状态的像素电压。

于周期 t_3 时, 扫描线 G_{n-2} 处于一低电平状态, 而扫描线 G_n 与扫描线 G_{n-1} 均为高电平状态, 因此晶体管 Q_1 和 Q_3 被关断, 而晶体管 Q_2 、 Q_4 和 Q_5 被导通。此时数据线 D_{n-1} 上所传送的电压信号 $-V_a$, 会经由晶体管 Q_2 和晶体管 Q_5 对液晶电容 C_{LC2} 与存储电容 C_{St2} 进行充电, 使得子像素 3032 呈现 $-V_a$ 的像素电压。而晶体管 Q_1 未被导通, 因此电压信号 $-V_a$ 并不会对液晶电容 C_{LC1} 以及存储电容 C_{St1} 充电, 使得子像素 3031 仍呈现 $+V_a$ 的像素电压。而晶体管 Q_3 未被导通, 因此电压信号 $-V_a$ 亦不会对液晶电容 C_{LC3} 与存储电容 C_{St3} 进行充电, 因此子像素 3033 仍呈现 $+V_b$ 的像素电压。而晶体管 Q_4 经由晶体管 Q_5 耦接于数据线 D_{n-1} , 因此液晶电容 C_{LC4} 与存储电容 C_{St4} 被充电, 因此子像素 3034 呈现 $-V_a$ 的像素电压。

于周期 t_4 时, 扫描线 G_n 与扫描线 G_{n-2} 处于一低电平状态, 而扫描线 G_{n-1} 为高电平状态, 因此晶体管 Q_1 、 Q_3 和 Q_5 被关断, 而晶体管 Q_2 、 Q_4 被导通。此时数据线 D_{n-1} 上所传送的电压信号 $-V_b$, 会经由晶体管 Q_2 对液晶电容 C_{LC2} 与存储电容 C_{St2} 进行充电, 使得子像素 3032 呈现 $-V_b$ 的像素电压。而晶体管 Q_1 未被导通, 因此电压信号 $-V_b$ 并不会对液晶电容 C_{LC1} 以及存储电容 C_{St1} 充电, 使得子像素 3031 仍呈现 $+V_a$ 的像素电压。而晶体管 Q_3 未被导通, 因此电压信号 $-V_b$ 亦不会对液晶电容 C_{LC3} 与存储电容 C_{St3} 进行充电, 因此子像素 3033 仍呈现 $+V_b$ 的像素电压。而晶体管 Q_4 经由晶体管 Q_5 耦接于数据线 D_{n-1} , 而晶体管 Q_5 处于关断状态, 因此液晶电容 C_{LC4} 与存储电容 C_{St4} 不会被充电, 因此子像素 3034 仍呈现 $-V_a$ 的像素电压。

换句话说, 在此实施例中, 从周期 t_1 至 t_4 , 其子像素 3033 和 3031 具有至少两种不同的像素电压, V_b 和 V_a , 以此两种不同像素电压所形成的不同光学特性的互相补偿与平均, 可和缓一像素内的色偏现象。

综合上述所言, 本发明经由将一像素区隔成两子像素, 而每一子像素中具有独立的薄膜晶体管、液晶电容与存储电容, 且每一像素中的两晶体管分别耦接至不同扫描线, 且其中的一晶体管通过另一晶体管耦接至数据线, 因此除非两晶体管同时开启, 否则一像素中, 将同时具有两种不同的像素电压。以此两种不同像素电压所形成的不同光学特性的互相补偿与平均, 可和缓一像素内的色偏现象。

此外一不等宽的双脉冲扫描信号与二阶式数据信号被用以驱动本发明的

像素，使得两子像素分别呈现此两种数据信号的像素电压。

本发明虽以优选实施例公开如上，然其并非用以限定本发明，任何本领域技术人员，在不脱离本发明的精神和范围的情况下，可进行更动与修改，因此本发明的保护范围以所提出的权利要求所限定的范围为准。

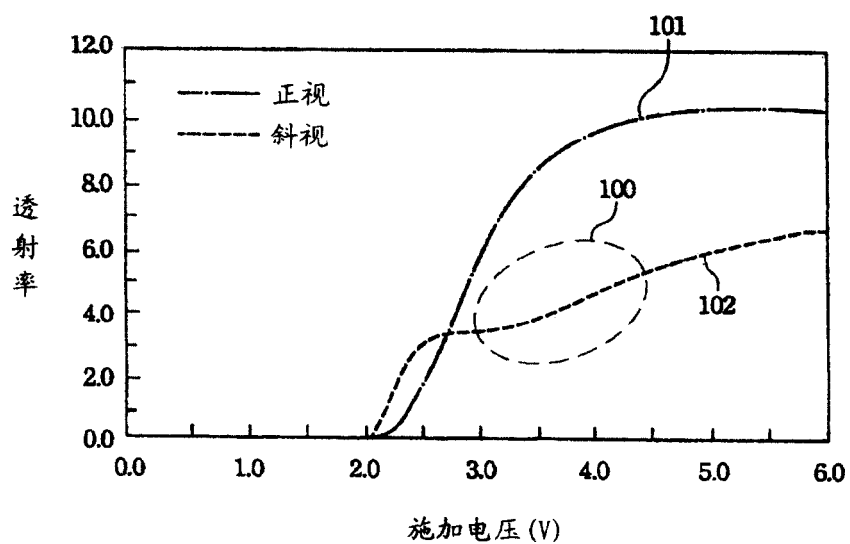


图 1

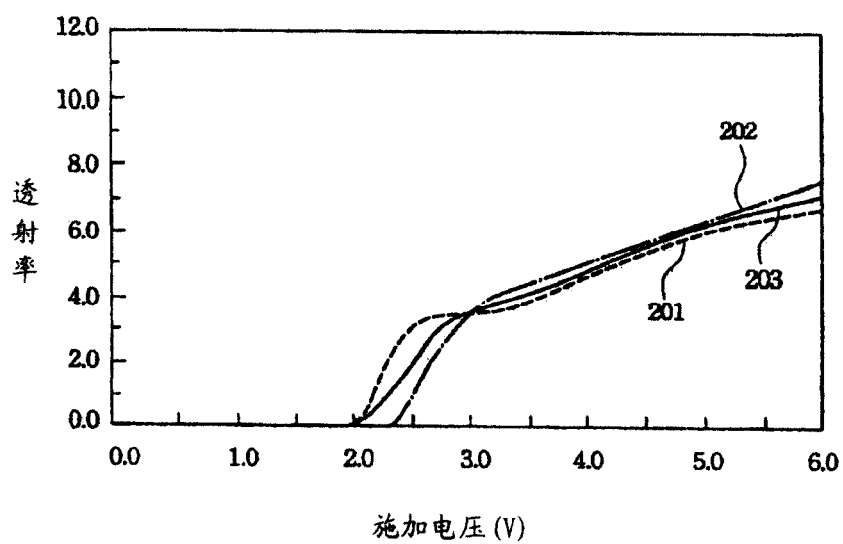


图 2

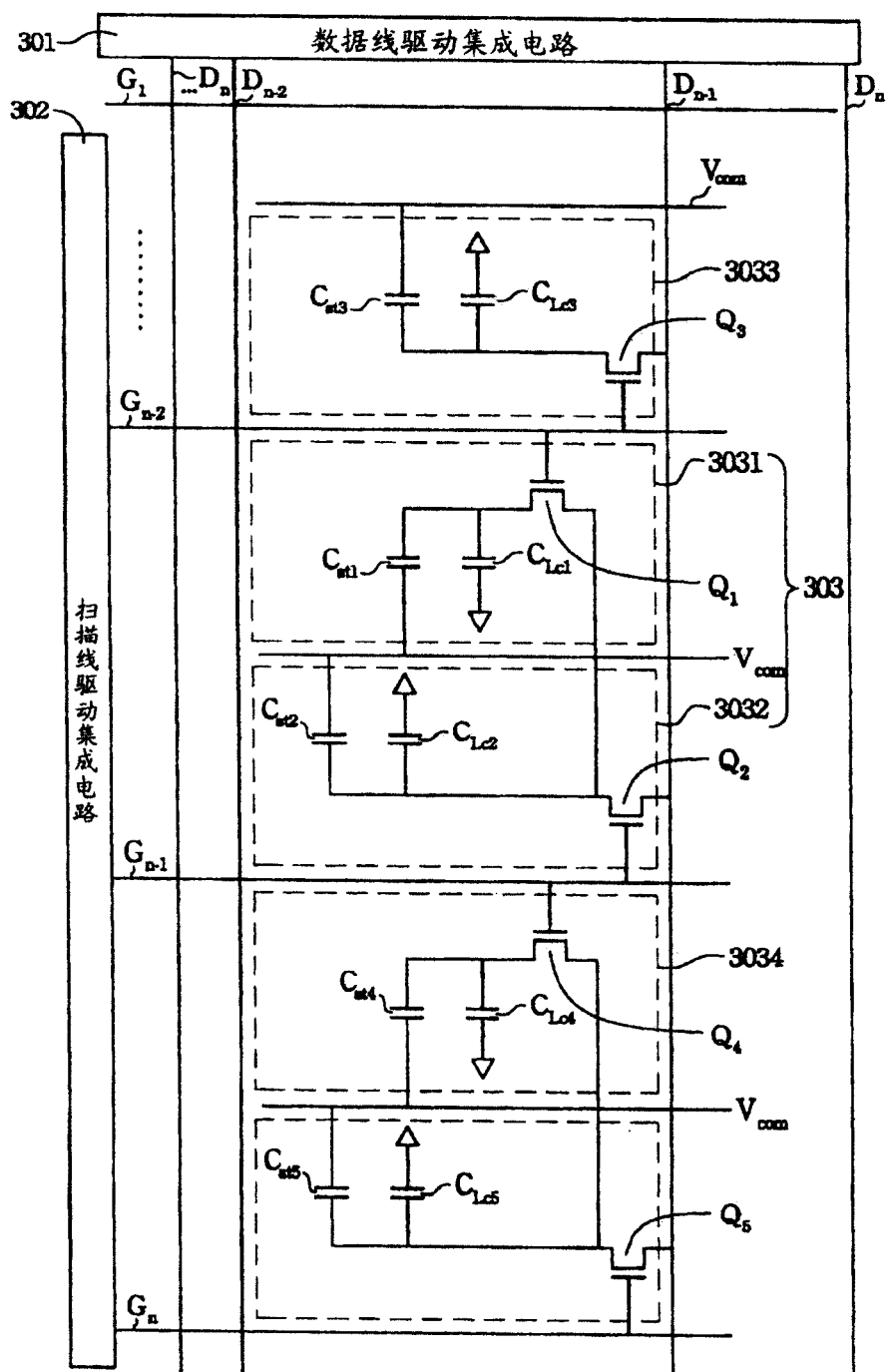


图 3A

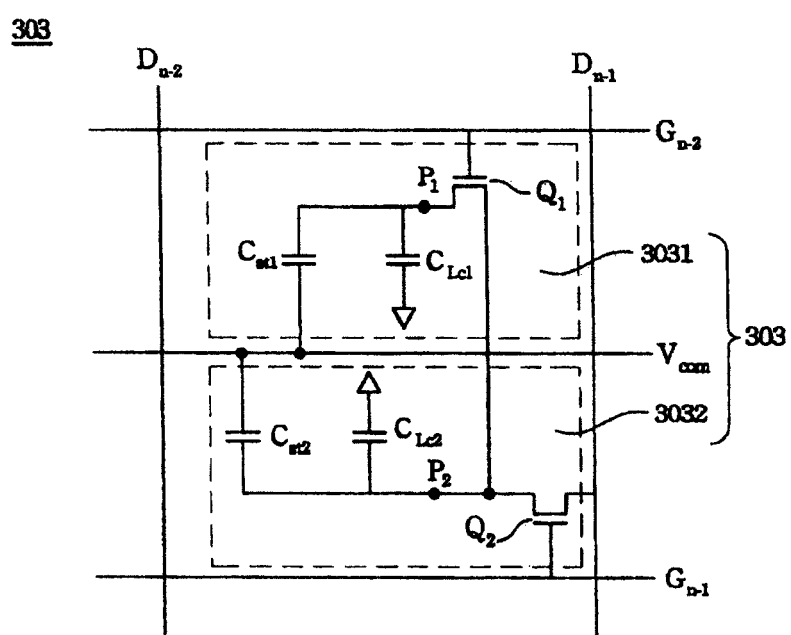


图 3B

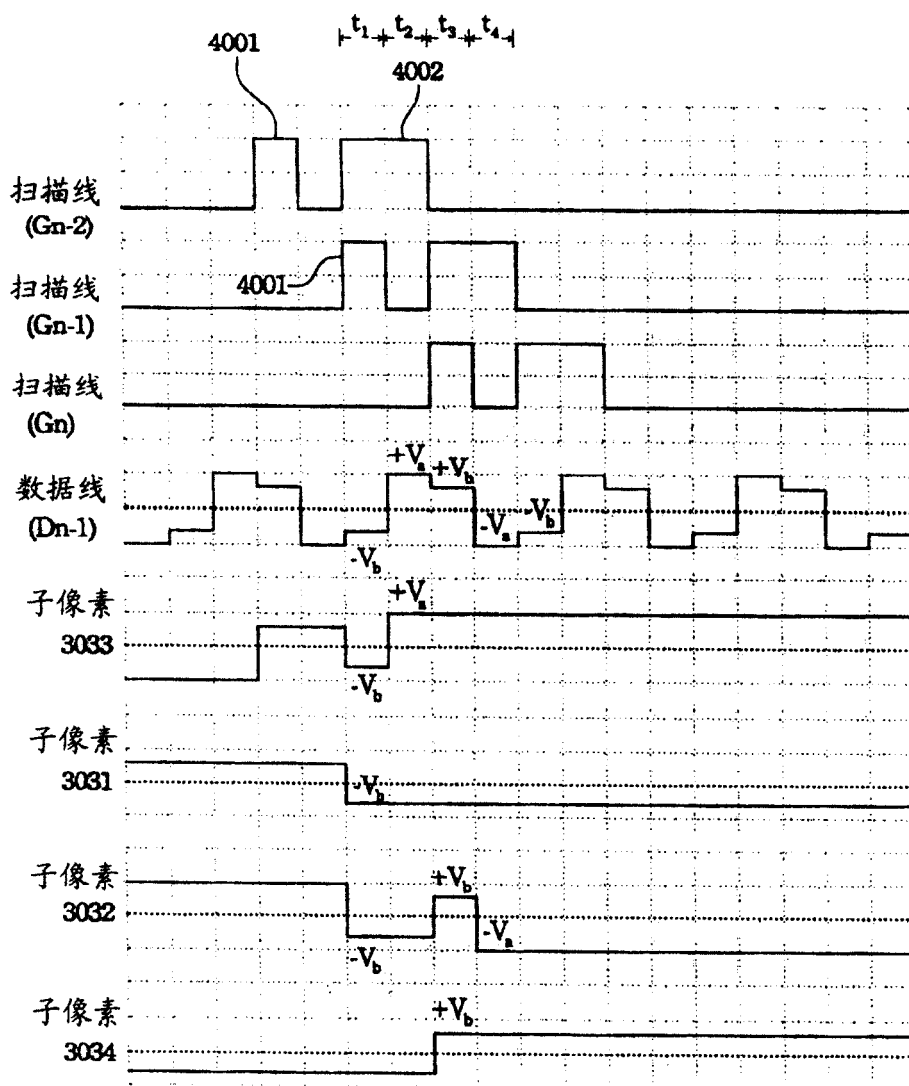


图 4

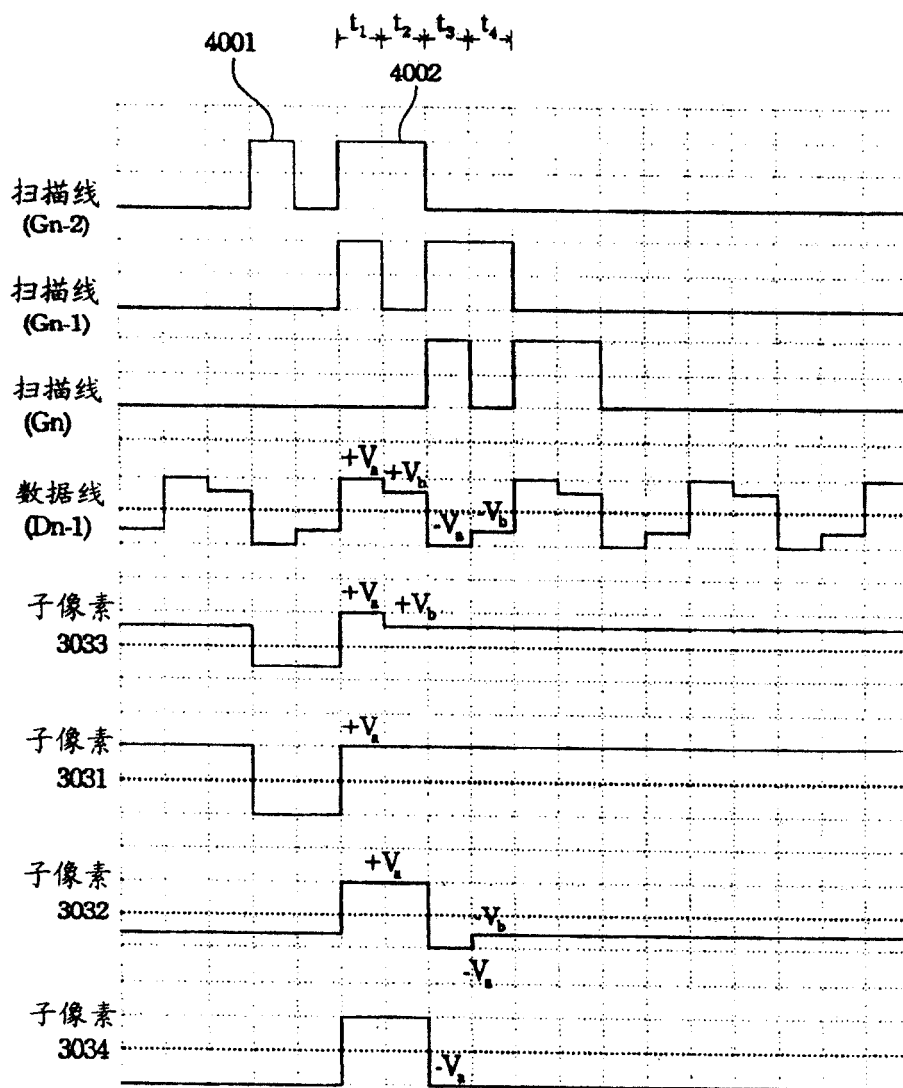


图 5

专利名称(译)	液晶显示器		
公开(公告)号	CN100495179C	公开(公告)日	2009-06-03
申请号	CN200610114803.5	申请日	2006-08-09
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	江明峰 黄雪瑛 赖明升		
发明人	江明峰 黄雪瑛 赖明升		
IPC分类号	G02F1/136 G02F1/133 G09G3/36		
代理人(译)	王志森		
审查员(译)	胡阳		
其他公开文献	CN1908791A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提出一种液晶显示器，该液晶显示器至少包含：多条彼此平行排列的数据线；多条彼此平行排列且与该多个数据线交叉的扫描线；以及多个切换元件形成于数据线与扫描线的交叉点上，而与同一条扫描线相接的多个切换元件上下排列在该条扫描线两侧，并分别形成在多个像素区域中，而每一像素区域具两切换元件，且其中的一切换元件通过另一切换元件耦接于对应的数据线，并且该两切换元件分别耦接至对应像素区域的不同扫描线上，多个像素电极分别连接该多个切换元件，其中，每一像素区域包含两个分别具一切换元件的子像素。

