

[19] 中华人民共和国国家知识产权局



# [12] 发明专利说明书

专利号 ZL 200510107158.X

[51] Int. Cl.  
G09G 3/36 (2006.01)  
G09G 3/20 (2006.01)  
G02F 1/133 (2006.01)

[45] 授权公告日 2008年12月10日

[11] 授权公告号 CN 100442350C

[22] 申请日 2005.9.28  
 [21] 申请号 200510107158.X  
 [30] 优先权  
     [32] 2004.10.6   [33] JP [31] 293496/2004  
 [73] 专利权人 阿尔卑斯电气株式会社  
           地址 日本东京都  
 [72] 发明人 菊地孝二  
 [56] 参考文献  
     US2002/0084972A1 2002.7.4  
     JP5-46123A 1993.2.26  
     CN1514421A 2004.7.21  
     审查员 丁 芑

[74] 专利代理机构 永新专利商标代理有限公司  
 代理人 胡建新

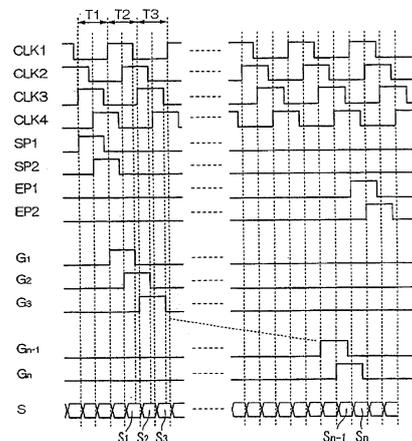
权利要求书2页 说明书9页 附图6页

## [54] 发明名称

液晶驱动电路和液晶显示装置

## [57] 摘要

本发明实现一种能够高速显示驱动有源矩阵型的液晶面板的液晶驱动电路。作为多相时钟(CLK1~4)产生从按照所述液晶显示区域的每条扫描线向所述显示元件供给的图像信号的开始供给时期之前、到该图像信号的有效期间内有效的时钟,该多相时钟向驱动液晶显示区域的第奇数条扫描线的第一栅极驱动器和驱动第偶数条扫描线的第二栅极驱动器供给,第一和第二栅极驱动器在该时钟的有效期间驱动开关元件。



1、一种液晶显示装置的液晶驱动电路，该液晶显示装置用形成非晶硅薄膜晶体管的同一制造工艺形成了有源矩阵型的液晶显示区域和驱动开关元件的栅极驱动器，该开关元件用于控制从源极驱动器向在所述液晶显示区域形成的显示元件的图像信号的供给，该液晶驱动电路的特征在于，

具有：

第一所述栅极驱动器，驱动所述液晶显示区域的第奇数条扫描线；

第二所述栅极驱动器，驱动所述液晶显示区域的第偶数条扫描线；

以及

时钟发生电路，产生向所述第一和第二栅极驱动器供给的多相时钟；

所述多相时钟，对应于所述液晶显示区域的每条扫描线，在从被供给到所述显示元件的图像信号的开始供给时期之前到该图像信号的有效期间内有效，

所述第一和第二栅极驱动器在由所述时钟发生电路供给的时钟的有效期间，驱动所述开关元件。

2、如权利要求1所述的液晶驱动电路，其特征在于，

所述时钟发生电路产生对所述液晶显示区域的第奇数条扫描线的驱动进行控制的第一控制脉冲和对所述液晶显示区域的第偶数条扫描线的驱动进行控制的第二控制脉冲，

所述第一栅极驱动器根据所述第一控制脉冲，开始相应的所述开关元件的驱动工作，

所述第二栅极驱动器根据所述第二控制脉冲，开始相应的所述开关元件的驱动工作。

3、一种液晶显示装置，用形成非晶硅薄膜晶体管的同一制造工艺形成了有源矩阵型的液晶显示区域和驱动开关元件的栅极驱动器，该开关元件用于控制从源极驱动器向在所述液晶显示区域形成的显示元

件的图像信号的供给，其特征在于，

具有：

第一所述栅极驱动器，驱动所述液晶显示区域的第奇数条扫描线；

第二所述栅极驱动器，驱动所述液晶显示区域的第偶数条扫描线；

以及

时钟发生电路，产生向所述第一和第二栅极驱动器供给的多相时钟；

所述多相时钟对应于所述液晶显示区域的每条扫描线，在从被供给到所述显示元件的图像信号的开始供给时期之前到该图像信号的有效期间内有效，

所述第一和第二栅极驱动器在由所述时钟发生电路供给的时钟的有效期间，驱动所述开关元件。

4、如权利要求3所述的液晶显示装置，其特征在于，

所述时钟发生电路产生对所述液晶显示区域的第奇数条扫描线的驱动进行控制的第一控制脉冲和对所述液晶显示区域的第偶数条扫描线的驱动进行控制的第二控制脉冲，

所述第一栅极驱动器根据所述第一控制脉冲，开始相应的所述开关元件的驱动工作，

所述第二栅极驱动器根据所述第二控制脉冲，开始相应的所述开关元件的驱动工作。

## 液晶驱动电路和液晶显示装置

### 技术领域

本发明涉及液晶显示装置，特别是涉及其液晶驱动电路。

### 背景技术

作为涉及现有的液晶显示装置的驱动电路的技术，已知有例如专利文献1中记载的技术。在该专利文献1所记载的现有技术中，在显示驱动有源矩阵型的液晶面板的液晶驱动装置中，设有依次驱动该液晶面板的第奇数条扫描线的第一栅极驱动器和依次驱动第偶数条扫描线的第二栅极驱动器。由此，通过利用第一和第二栅极驱动器分别扫描液晶面板的第奇数条和第偶数条的各扫描线，即使扫描线数量增加使各扫描线的扫描时间为原来的2倍，也能充分取得液晶的写入时间。

【专利文献1】日本特开平5-46123号公报（第2-3页，第1图）

但是，在上述的现有技术中，由于被供给到与液晶面板上的像素相对应的显示元件上的图像信号的脉冲（源极脉冲）和向显示元件写入该图像信号的脉冲（栅极脉冲）在同一定时有效，因此，在高速显示驱动液晶面板的情况下，当源极脉宽一减少时，随之栅极脉宽也减少，就不能充分取得液晶的写入时间。因此，即使为了液晶显示装置的大像素化而增加扫描线数量，液晶面板的高速显示驱动也很难，所以产生不能确保充分的显示性能的问题。

特别是在使用移动度低的非晶硅（a-Si）来形成液晶显示装置的有源矩阵基板的TFT（Thin Film Transistor：薄膜晶体管），利用该TFT将栅极驱动器内置在有源矩阵基板上的情况下，上述问题尤为显著。另外，由于栅极脉宽的减少，最坏的情况下栅极驱动器就不工作。

a-S 作为廉价的制造工艺十分引人注目，能进行液晶面板的高速显示驱动，并且实现液晶显示装置的大像素化就成为重要的课题。

### 发明内容

本发明是考虑了这些事情而做出的，其目的在于，提供一种液晶驱动电路和液晶显示装置，能够高速地显示驱动有源矩阵型的液晶面板。

为了解决上述课题，本发明涉及的液晶驱动电路，用形成非晶硅薄膜晶体管的同一制造工艺形成了有源矩阵型的液晶显示区域和驱动开关元件的栅极驱动器的液晶显示装置中的液晶驱动电路，该开关元件用于控制从源极驱动器向在所述液晶显示区域形成的显示元件的图像信号的供给，该液晶驱动电路的特征在于，具有：第一上述栅极驱动器，驱动上述液晶显示区域的第奇数条扫描线；第二上述栅极驱动器，驱动上述液晶显示区域的第偶数条扫描线；以及时钟发生电路，产生向上述第一和第二栅极驱动器供给的多相时钟；上述多相时钟对应于上述液晶显示区域的每条扫描线，在从被供给到上述显示元件的图像信号的开始供给时期之前到该图像信号的有效期间内有效，上述第一和第二栅极驱动器在由上述时钟发生电路供给的时钟的有效期间内，驱动上述开关元件。

根据该结构，由于从写入显示元件的源极脉冲（图像信号）的开始供给时期之前开始驱动该显示元件，因此，能够使对显示元件写入源极脉冲（图像信号）的时间具有余量，能够高速地显示驱动有源矩阵型的液晶面板。此外，能够充分确保栅极脉宽，能够使栅极驱动器稳定工作。

在本发明涉及的液晶驱动电路中，其特征在于，上述时钟发生电路产生对上述液晶显示区域的第奇数条扫描线的驱动进行控制的第一控制脉冲和对上述液晶显示区域的第偶数条扫描线的驱动进行控制的第二控制脉冲，上述第一栅极驱动器根据上述第一控制脉冲开始相应的上述开关元件的驱动工作，上述第二栅极驱动器根据上述第二

控制脉冲开始相应的上述开关元件的驱动工作。

根据该结构，由于根据第一控制脉冲控制第奇数条扫描线的显示驱动，此外，根据第二控制脉冲控制第偶数条扫描线的显示驱动，因此，能够区分第奇数条扫描线和第偶数条扫描线进行最佳的控制，能提高与液晶显示装置的显示动作相关的性能。

本发明涉及的液晶显示装置，用形成非晶硅薄膜晶体管的同一制造工艺形成了有源矩阵型的液晶显示区域和驱动开关元件的栅极驱动器，该开关元件用于控制从源极驱动器向在所述液晶显示区域形成的显示元件的图像信号的供给，该液晶显示装置的特征在于，具有：第一上述栅极驱动器，驱动上述液晶显示区域的第奇数条扫描线；第二上述栅极驱动器，驱动上述液晶显示区域的第偶数条扫描线；以及时钟发生电路，产生向上述第一和第二栅极驱动器供给的多相时钟；上述多相时钟对应于上述液晶显示区域的每条扫描线，在从被供给到上述显示元件的图像信号的开始供给时期之前、到该图像信号的有效期间内有效，上述第一和第二栅极驱动器在由上述时钟发生电路供给的时钟的有效期间，驱动上述开关元件。

在本发明涉及的液晶显示装置中，其特征在于，上述时钟发生电路产生对上述液晶显示区域的第奇数条扫描线的驱动进行控制的第一控制脉冲和对上述液晶显示区域的第偶数条扫描线的驱动进行控制的第二控制脉冲，上述第一栅极驱动器根据上述第一控制脉冲开始相应的上述开关元件的驱动工作，上述第二栅极驱动器根据上述第二控制脉冲开始相应的上述开关元件的驱动工作。

根据本发明，由于从写入显示元件的源极脉冲（图像信号）的开始供给时期之前开始驱动该显示元件，因此，能够使向显示元件写入源极脉冲（图像信号）的时间具有余量，能够高速地显示驱动有源矩阵型的液晶面板。由此，即使在为了液晶显示装置的大像素化而增加扫描线数量，在以高速显示驱动液晶面板的情况下减少了源极脉宽，也可以没问题地在显示元件中保持源极脉冲，因此，能够确保充分的

显示性能。此外，能够充分确保栅极脉宽，能够使栅极驱动器稳定地工作。

#### 附图说明

图 1 是表示本发明的一个实施方式的液晶显示装置 1 的结构的框图。

图 2 是表示由 a-Si 的 TFT 构成的开关元件的截面的结构图。

图 3 是表示用与图 2 相同的工序形成的电容元件的截面的结构图。

图 4 是表示图 1 所示的液晶显示装置 1 中的、各栅极驱动器 9、10 和显示区域 4 的扫描线 5 的结构的框图。

图 5 是表示图 4 所示的寄存器电路 31 的内部结构的图。

图 6 是图 5 所示的寄存器电路 31 的工作的时序图。

图 7 是图 4 所示的第一和第二栅极驱动器 9、10 显示驱动的工作的时序图。

图 8 是图 4 所示的第一和第二栅极驱动器 9、10 显示驱动的其他实施例的工作的时序图。

#### 具体实施方式

以下，参照附图，说明本发明的一个实施方式。

图 1 是表示本发明的一个实施方式的液晶显示装置 1 的结构的框图。在图 1 中，液晶显示装置 1 具有有源矩阵型的液晶面板（液晶显示区域），通过在 TFT 阵列基板 2 和设置于与该基板 2 相对置的位置上的对置基板（未图示）之间封入液晶，形成了显示区域 4。对置基板具有公共电极（未图示）。在显示区域 4 中，显示元件 8 是由 TFT 阵列基板 2 的像素电极（未图示）和对置基板的公共电极间的液晶来形成的电容。

在 TFT 阵列基板 2 上，多条扫描线 5 和多条信号线 6 配置形成矩阵状。另外，在显示区域 4 中，在扫描线 5 与信号线 6 的各交点上

配置形成了作为开关元件的 TFT7 和像素电极。

此外，在 TFT 阵列基板 2 上，第一栅极驱动器 9 和第二栅极驱动器 10 配置形成在显示区域 4 的外侧两边。第奇数条的各扫描线 5 与第一栅极驱动器 9 连接。第一栅极驱动器 9 向第奇数条的各扫描线 5 输出用于依次驱动第奇数条扫描线 5 的栅极脉冲。第偶数条的各扫描线 5 与第二栅极驱动器 10 连接。第二栅极驱动器 10 向第偶数条的各扫描线 5 输出用于依次驱动第偶数条扫描线 5 的栅极脉冲。第一和第二栅极驱动器 9、10 由移位寄存器构成。

时钟发生电路 13 和源极驱动器 14 分别构成为 IC，在 TFT 阵列基板 2 上实施 COG 安装。各信号线 6 与源极驱动器 14 连接。源极驱动器 14 将供给显示元件 8 的源极脉冲向各信号线 6 输出。

此外，在 TFT 阵列基板 2 上形成有用于分别从时钟发生电路 13 向第一栅极驱动器 9 和第二栅极驱动器 10 供给信号的第一信号供给线 11 和第二信号供给线 12。

在上述的 TFT 阵列基板 2 中，利用形成 a-Si 的 TFT 的制造工艺形成了显示区域 4 内的 TFT7。另外，利用与该显示区域 4 内的 TFT7 相同的制造工艺形成了第一栅极驱动器 9 和第二栅极驱动器 10。

再有，时钟发生电路 13 和源极驱动器 14 也可以设置在 TFT 阵列基板 2 的外部，并连接成可以分别向第一时钟信号线 11、第二时钟信号线 12 及信号线 6 供给信号。例如，也可以利用例如挠性电缆、FPC 和 COF 与 TFT 阵列基板 2 连接。

图 2 是表示由 a-Si 的 TFT 构成的开关元件的截面的结构图。利用图 2 的 TFT 来构成图 1 所示的显示区域 4 内的开关元件（TFT7）和各栅极驱动器 9、10。

如图 2 所示，在由 a-Si 的 TFT 构成的开关元件中，在由透明基板构成的基板 21 的上表面形成栅电极 22，用栅极绝缘膜 23 覆盖基板 21 和栅电极 22，在栅极绝缘膜 23 上形成岛上的半导体膜即 a-Si (i)（本征非晶硅层）24。另外，在 a-Si (i) 24 上形成半导体膜即 a-Si (n+)（掺杂了杂质的非晶硅）25a、25b，在栅极绝缘膜 23 和

a-Si (n+) 25a、25b 上形成源电极 26a 和漏电极 26b。另外，用保护膜 27 覆盖而形成栅极绝缘膜 23、a-Si (i) 24、a-Si (n+) 25a、25b、源电极 26a、漏电极 26b。

在图 2 中，在同一工序中利用同一膜来形成源电极 26a 和漏电极 26b。此外，图 2 所示的 a-Si 的 TFT，在图 1 中栅电极 22 与扫描线 5 连接，源电极 26a 与信号线 6 连接，漏电极 26b 与显示元件 8 的一方的电极连接。

图 3 是表示用与上述图 2 相同的工序形成的电容元件的截面的结构图。在构成图 1 所示的各栅极驱动器 9、10 的移位寄存器中具有该电容元件。在图 3 中，在基板 21 上形成了栅电极 22 和源电极 26a 及栅极绝缘膜 23 而构成电容元件。

图 4 是表示图 1 中示出的液晶显示装置 1 中的、各栅极驱动器 9、10 和显示区域 4 的扫描线 5 的结构框图。

在图 4 中，各栅极驱动器 9、10 具有多级连接了多个寄存器电路 31 的移位寄存器的结构。门延迟电路 32 是图 1 的扫描线 5 的电阻和电容成分的等效电路。

通过第一信号供给线 11，从时钟发生电路 13 向第一栅极驱动器 9 输入启动脉冲 SP1、时钟 CLK1、CLK3、结束脉冲 EP1 和接地信号 GND。通过第二信号供给线 12，从时钟发生电路 13 向第二栅极驱动器 10 输入启动脉冲 SP2、时钟 CLK2、CLK4、结束脉冲 EP2 和接地信号 GND。启动脉冲 SP1、SP2、时钟 CLK1~CLK4、结束脉冲 EP1、EP2 具有图 7 所示的波形。

在各栅极驱动器 9、10 中，寄存器电路 31 的输出信号（栅极脉冲 G）被输入到下一级的寄存器电路 31，并且作为控制信号 CT 输入到前一级的寄存器电路 31 中。此外，分别向各栅极驱动器 9、10 的初级的寄存器电路 31 输入启动脉冲 SP1、SP2。此外，分别向各栅极驱动器 9、10 的最终级的寄存器电路 31 输入结束脉冲 EP1、EP2。

图 5 是表示图 4 所示的寄存器电路 31 的内部结构的图。

在图 5 中，晶体管 M1~M5 是图 2 所示的 a-Si 的 TFT。此外，

电容器 Cb 是图 3 所示的电容元件。输入端子 IN 与连接了栅极和漏极的晶体管 M1 的栅极和晶体管 M2 的栅极连接。晶体管 M1 的源极与节点 A 连接。在晶体管 M2 中，漏极与输出端子 OUT 连接，源极与接地端子 GND 连接。在晶体管 M3 中，栅极与节点 A 连接，漏极与时钟输入端子 CLK 连接，源极与输出端子 OUT 连接。

控制信号输入端子 CT 与晶体管 M4 的栅极和晶体管 M5 的栅极连接。在晶体管 M4 中，漏极与节点 A 连接，源极与接地端子 GND 连接。在晶体管 M5 中，漏极与输出端子 OUT 连接，源极与接地端子 GND 连接。电容器 Cb 的一端与节点 A 连接，另一端与输出端子 OUT 连接。

图 6 是图 5 所示的寄存器电路 31 的工作的时序图。

参照图 6 说明图 5 的寄存器电路 31 的工作。

首先，在期间 T0 中，节点 A 的电压  $V_a$  是 L（低电平），输出端子 OUT 的输出电压也是 L。接着，在下一个期间 T1 中，施加在输入端子 IN 上的电压仅在一定期间变为 H（高电平），晶体管 M1 和 M2 导通。这时，电容器 Cb 的一端电压通过晶体管 M1 变为与输入端子 IN 相同的 H 电压，另一端通过晶体管 M2 变为与接地端子 GND 相同的 L 电压。由此，电荷被充电在电容器 Cb 中。

接着，在期间 T1 的后半定时中，输入端子 IN 的电压变为 L，但在电容器 Cb 中仍然是电荷被充电的状态。这时，由于节点 A 的电压  $V_a$  是 H，故晶体管 M3 导通，但由于时钟端子 CLK 的电压是 L，因此，输出端子 OUT 的输出电压仍是 L。

接着，在下一个期间 T2 中，施加在时钟输入端子 CLK 上的电压仅在一定期间内变为 H。这时，晶体管 M1 和 M2 关断，晶体管 M3 仍导通，输出端子 OUT 的输出电压变为与时钟输入端子 CLK 的电压相同的 H。这时的节点 A 的电压  $V_a$  提升到大约 2 倍于 H 的电位（bootstrap 即，自举）。从而，晶体管 M3 进一步增强导通状态而工作。在该期间 T2 的后半定时中，当时钟输入端子 CLK 的电压变为 L 时，输出端子 OUT 的输出电压就变为 L，节点 A 的电压  $V_a$  返回到 H

电位。

接着，在下一个期间 T3 中，施加在控制信号输入端子 CT 上的电压仅在一定期间变为 H。由此，晶体管 M4 和 M5 一导通，电容器 Cb 的一端就通过晶体管 M4 变为与接地端子 GND 相同的 L 电压，另一端通过晶体管 M5 变为与接地端子 GND 相同的 L 电压。由此，充电在电容器 Cb 中的电荷就被放电。其结果，延续期间 T3 的期间的状态就被复位到与期间 T0 相同的状态。

图 7 是图 4 中示出的第一和第二栅极驱动器 9、10 进行显示驱动的工作的时序图。

参照该图 7 说明图 4 的各栅极驱动器 9、10 的显示驱动所涉及的工作。在此，以第一栅极驱动器 9 的工作为例进行说明，但关于第二栅极驱动器 10 也是同样的工作，故省略其说明。

若向第一栅极驱动器 9 输入启动脉冲 SP1，则初级的寄存器电路 31 的输入端子 IN 的电压就变为 H。这时的状态相当于上述图 6 的期间 T1。图 7 表示了第一栅极驱动器 9 的期间 T1、T2、T3。

接着，在下一个期间 T2 中，若时钟 CLK 变为 H，则初级的寄存器电路 31 的时钟输入端子 CLK 的电压就变为 H，从初级的寄存器电路 31 的输出端子 OUT 输出 H 电压、即栅极脉冲 G1。该栅极脉冲 G1 在时钟 CLK1 与 H 的期间（有效期间）相同的期间成为 H（有效）。

利用该栅极脉冲 G1 驱动第一条扫描线 5，这时从源极驱动器 14 向各信号线 6 供给的源极脉冲 S1 在第一条扫描线 5 上的显示元件 8 中保持。显示元件 8 的脉冲保持由栅极脉冲 G1 从 H 向 L 下降来结束。因此，如图 7 所示，时钟 CLK1 从 H 向 L 的下降定时被设定在写入驱动对象的扫描线 5 的显示元件 6 中的源极脉冲（S1、S5、S9、…）的有效期间内。另一方面，如图 7 所示，时钟 CLK1 从 L 向 H 的上升定时设定在该源极脉冲的开始供给时期之前。在图 7 的例子中，在一个源极脉宽之前变为 H（有效）。由此，能够使向显示元件 8 写入的源极脉冲的时间具有余量，因此，即使在高速进行显示驱动的情况下源极脉宽减少了也没有问题，能够将源极脉冲保持在显示元件 8

中。

同样地，如图 7 所示，第三级的寄存器电路 31 的时钟 CLK3，在 H 期间输出栅极脉冲 G3。如图 7 所示，时钟 CLK3 将此从 H 向 L 的下降定时，设定在写入驱动对象的扫描线 5 的显示元件 6 的源极脉冲（S3、S7、S11、…）的有效期间内。另一方面，如图 7 所示，时钟 CLK3 从 L 向 H 的上升定时设定在该源极脉冲的供给开始时期之前（在图 7 的例子中是一个源极脉宽之前）。

如上所述，根据本实施方式，由于从写入显示元件中的源极脉冲的供给开始时期之前开始驱动该显示元件，因此，能够使向显示元件写入源极脉冲的时间具有余量，能够高速地显示驱动有源矩阵型的液晶面板。由此，即使在为了液晶显示装置的大像素化而增加扫描线数量，在以高速显示驱动液晶面板的情况下源极脉宽减少了，也没有问题，能够将源极脉冲保持在显示元件中，因此，能够确保充分的显示性能。

此外，应用作为廉价的制造工艺而引人注目的非晶硅（a-Si）的液晶显示装置的对象变广。

再有，作为本实施方式的应用例，可以如图 8 所示地进行隔行驱动。在图 8 中，利用驱动第奇数条扫描线 5 的第一栅极驱动器 9 结束奇数半帧的显示驱动之后，使驱动第偶数条扫描线 5 的第二栅极驱动器 10 开始显示驱动。然后，利用该第二栅极驱动器 10 结束偶数半帧的显示驱动之后，用第一栅极驱动器 9 开始下一个奇数半帧的显示驱动。即，向第一栅极驱动器 9 输入了结束脉冲 EP1 后，向第二栅极驱动器 10 输入启动脉冲 SP2。然后，向第二栅极驱动器 10 输入了结束脉冲 EP1 后，向第一栅极驱动器 9 输入启动脉冲 SP1。

以上，参照附图详细记述了本发明的实施方式，但具体的结构不限于该实施方式，还包括不脱离本发明的主旨范围内的设计变更等。

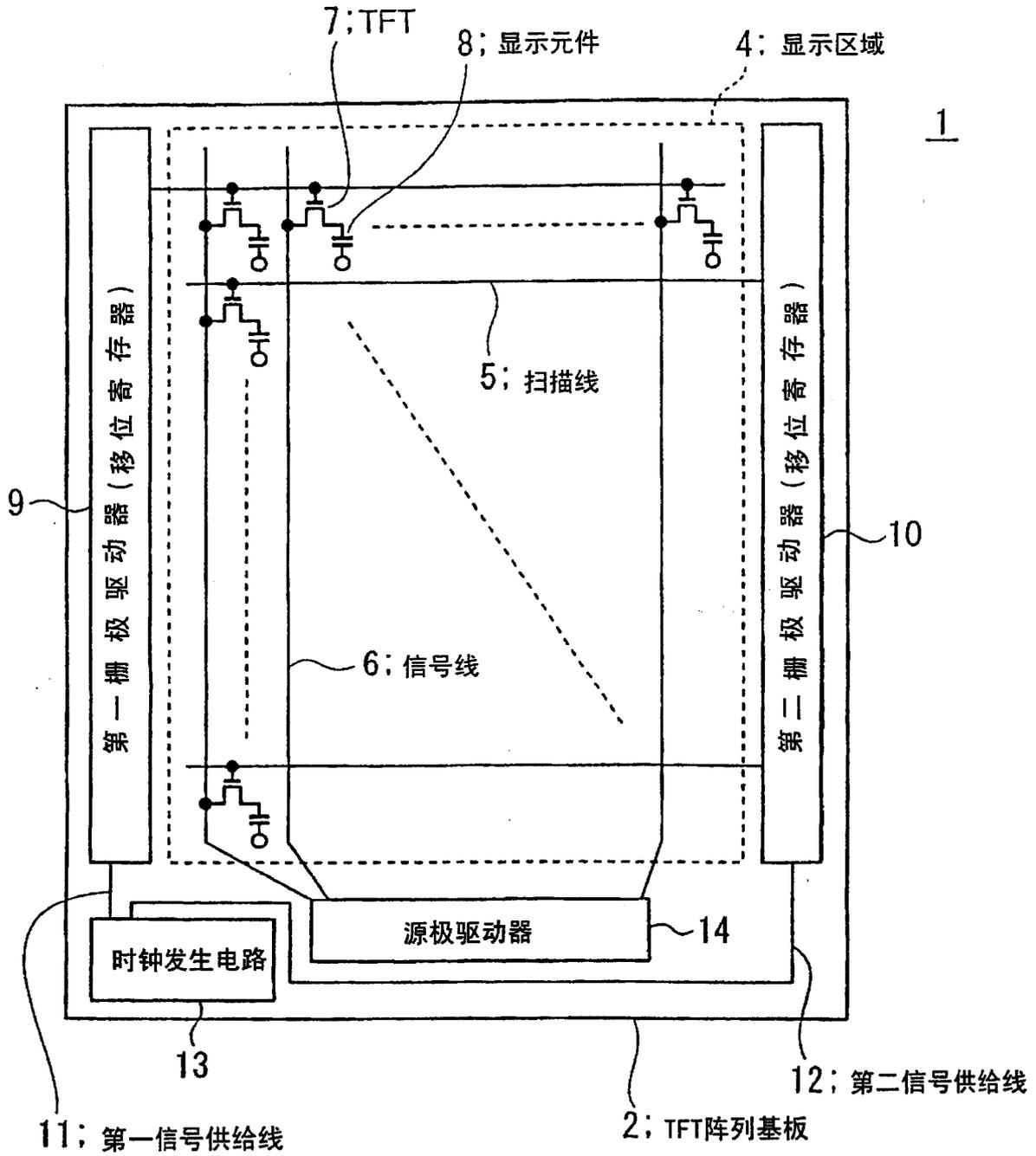


图1

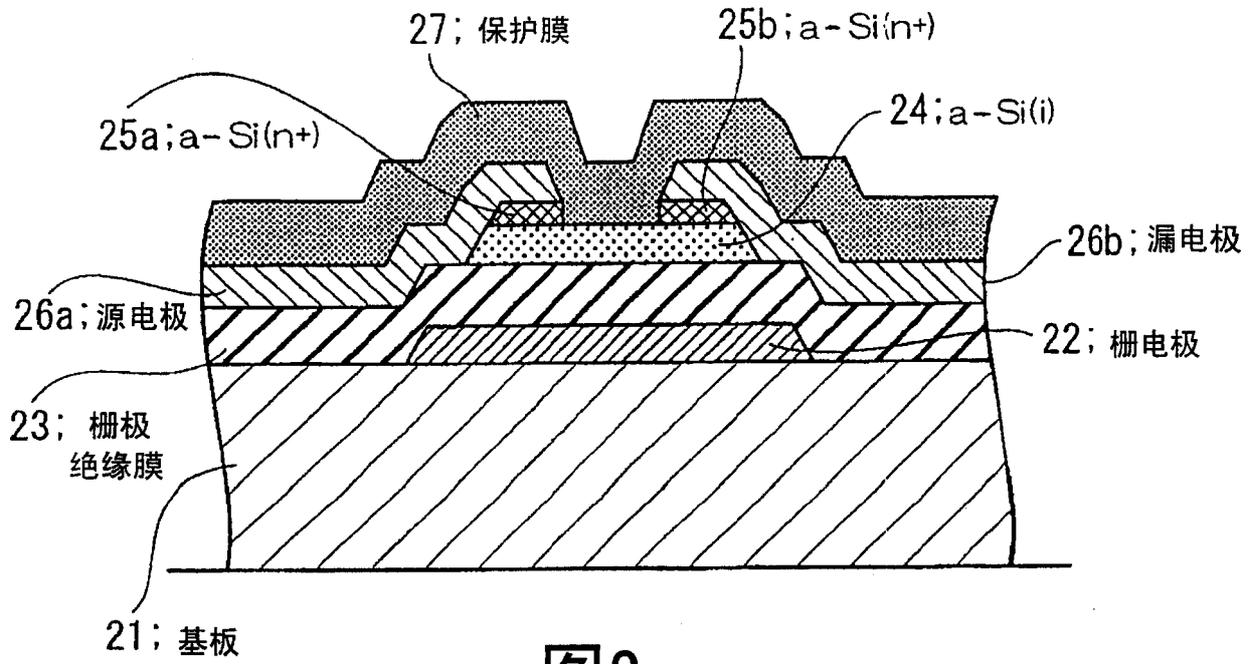


图2

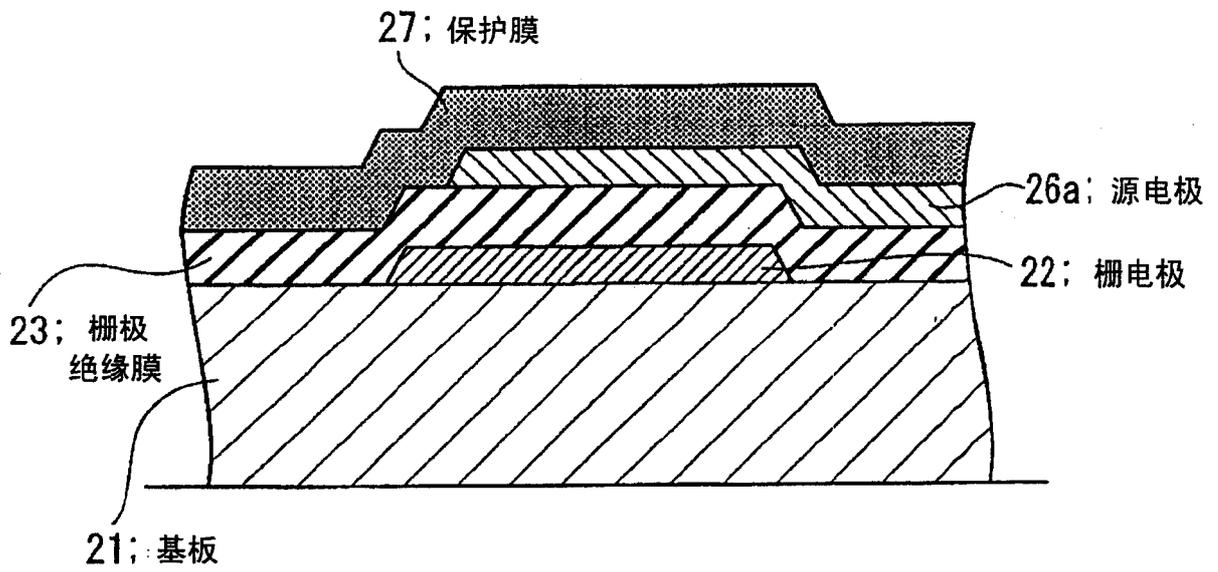


图3

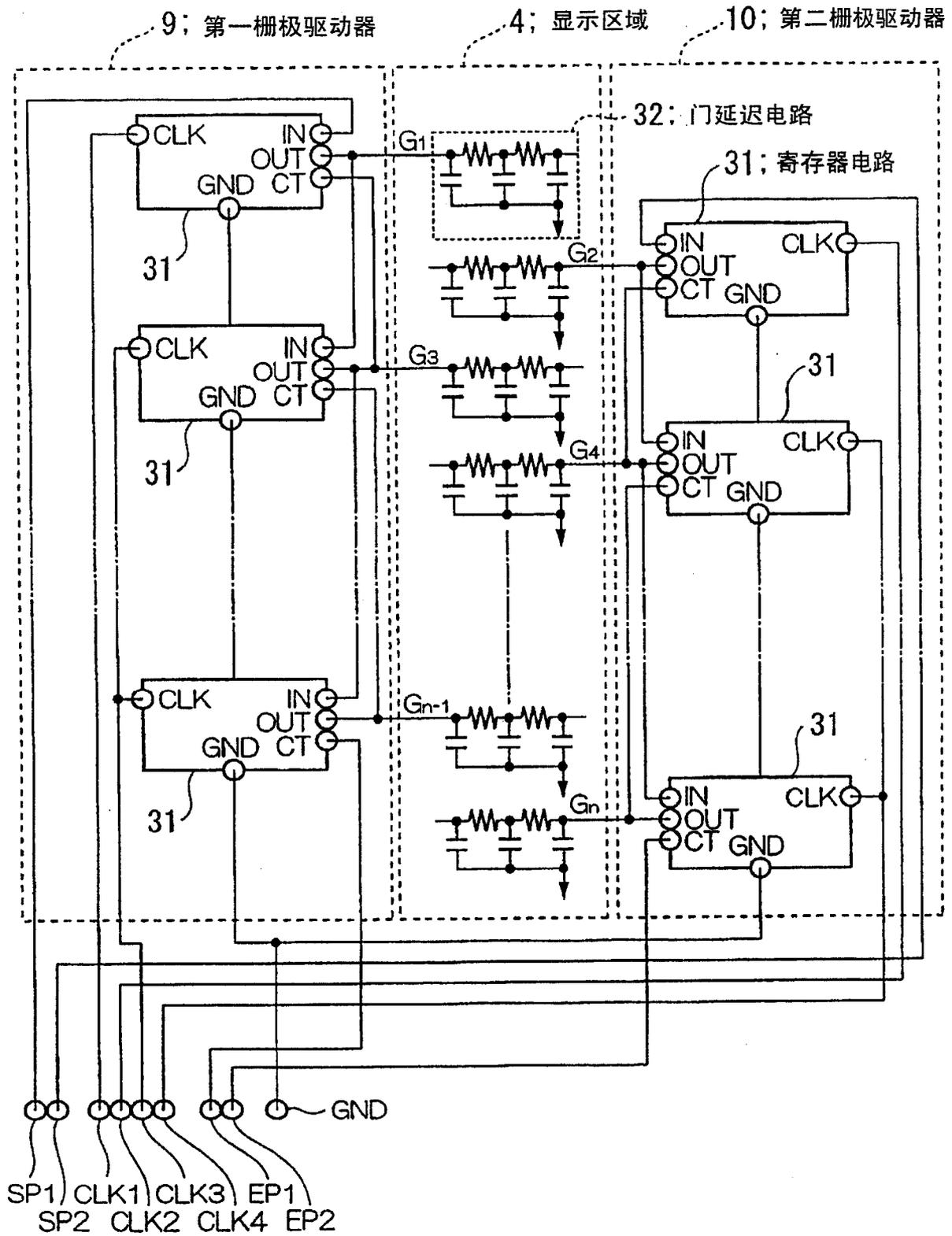


图4

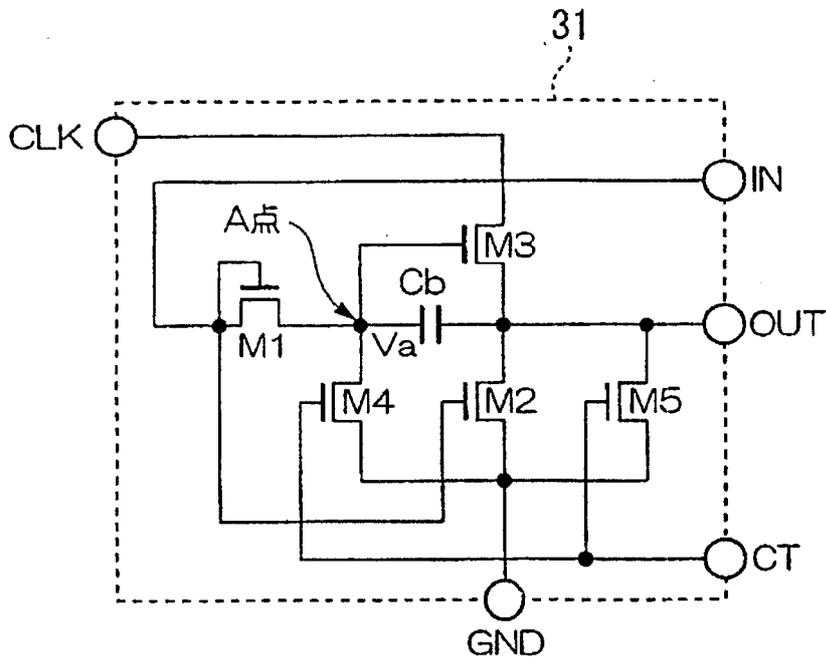


图5

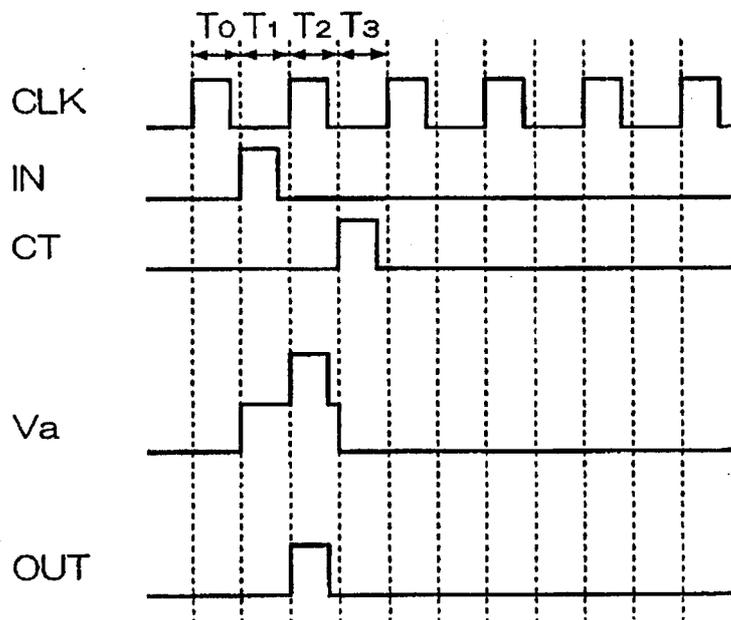


图6

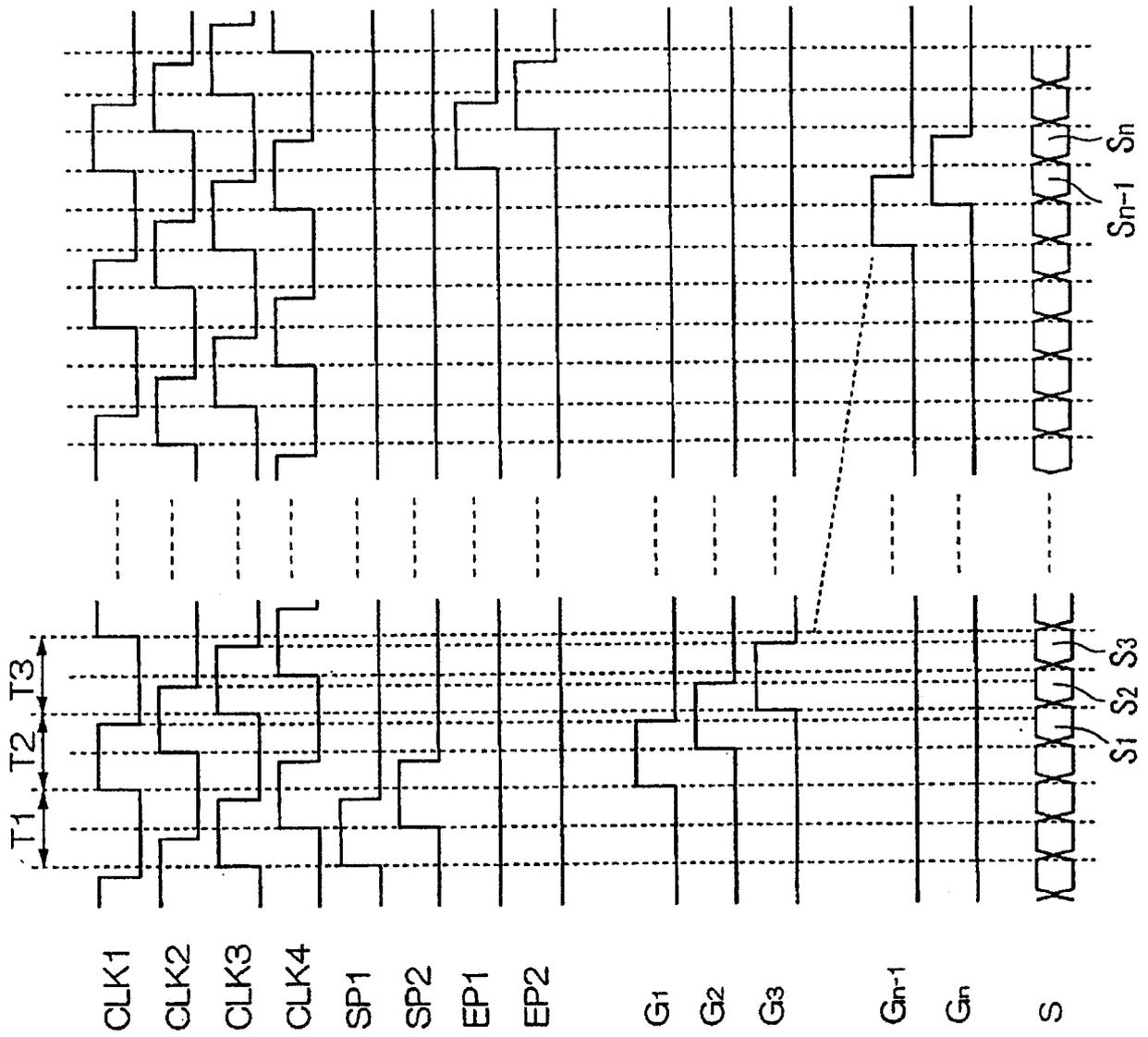


图7

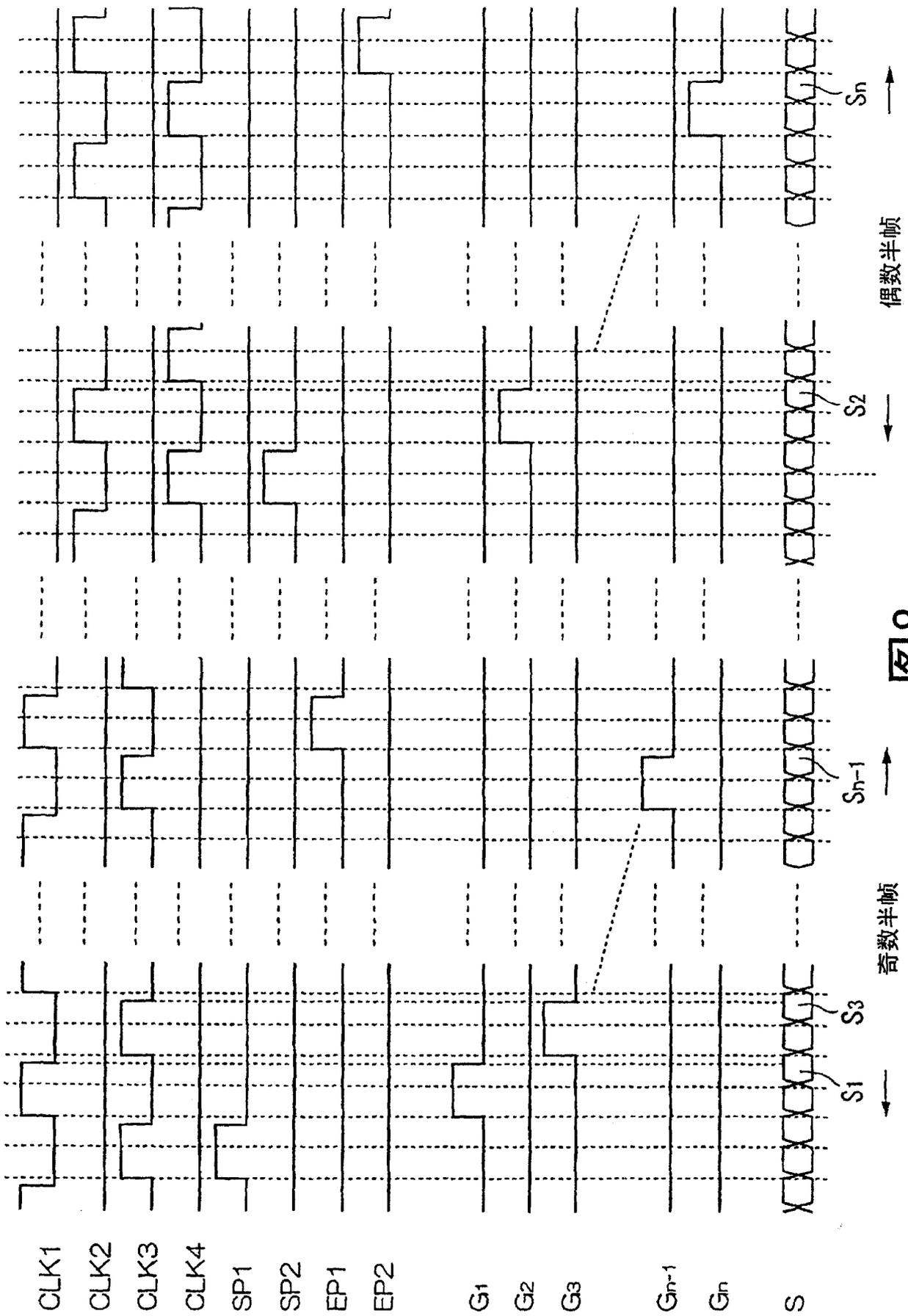


图8

专利名称(译)	液晶驱动电路和液晶显示装置		
公开(公告)号	<a href="#">CN100442350C</a>	公开(公告)日	2008-12-10
申请号	CN200510107158.X	申请日	2005-09-28
[标]申请(专利权)人(译)	阿尔卑斯电气株式会社		
申请(专利权)人(译)	阿尔卑斯电气株式会社		
当前申请(专利权)人(译)	阿尔卑斯电气株式会社		
[标]发明人	菊地孝二		
发明人	菊地孝二		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3677 G09G2310/0224 G09G2310/0251 G11C19/184		
代理人(译)	胡建新		
审查员(译)	丁芃		
优先权	2004293496 2004-10-06 JP		
其他公开文献	CN1758317A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明实现一种能够高速显示驱动有源矩阵型的液晶面板的液晶驱动电路。作为多相时钟(CLK1~4)产生从按照所述液晶显示区域的每条扫描线向所述显示元件供给的图像信号的开始供给时期之前、到该图像信号的有效期间内有效的时钟，该多相时钟向驱动液晶显示区域的第奇数条扫描线的第一栅极驱动器和驱动第偶数条扫描线的第二栅极驱动器供给，第一和第二栅极驱动器在该时钟的有效期间驱动开关元件。

