



(12) 实用新型专利

(10) 授权公告号 CN 201853033 U

(45) 授权公告日 2011. 06. 01

(21) 申请号 201020592161. 1

(22) 申请日 2010. 10. 29

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 李文兵

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 刘芳

(51) Int. Cl.

G02F 1/1343 (2006. 01)

G02F 1/1368 (2006. 01)

H01L 27/12 (2006. 01)

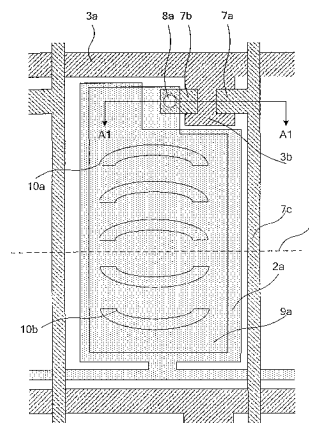
权利要求书 2 页 说明书 8 页 附图 9 页

(54) 实用新型名称

FFS 型 TFT-LCD 阵列基板

(57) 摘要

本实用新型提供一种 FFS 型 TFT-LCD 阵列基板,包括栅线和数据线,所述栅线和数据线限定的子像素区域内形成有像素电极、公共电极和薄膜晶体管,所述像素电极和 / 或公共电极上开设有使像素电极与公共电极之间形成具有多个方向水平电场的数个半环形槽。本实用新型提供的 FFS 型 TFT-LCD 阵列基板,通过将像素电极和 / 或公共电极设置成包括数个半环形槽的图形,像素电极与公共电极之间能够形成多个方向的水平电场,这样就能够提供多畴液晶工作模式,扩大视角,消除颜色漂移。



1. 一种 FFS 型 TFT-LCD 阵列基板,包括栅线和数据线,所述栅线和数据线限定的子像素区域内形成有像素电极、公共电极和薄膜晶体管,其特征在于,所述像素电极和 / 或公共电极上开设有使像素电极与公共电极之间形成具有多个方向水平电场的数个半环形槽。

2. 根据权利要求 1 所述的 FFS 型 TFT-LCD 阵列基板,其特征在于,所述半环形槽开设在像素电极上,像素电极上的数个半环形槽包括开口朝向第一方向的数个第一半环形槽和开口朝向第二方向的数个第二半环形槽,数个第一半环形槽设置在子像素区域的一侧,数个第二半环形槽设置在子像素区域的另一侧。

3. 根据权利要求 1 所述的 FFS 型 TFT-LCD 阵列基板,其特征在于,所述半环形槽开设在公共电极上,公共电极上的数个半环形槽包括开口朝向第一方向的数个第三半环形槽和开口朝向第二方向的数个第四半环形槽,数个第三半环形槽设置在子像素区域的一侧,数个第四半环形槽设置在子像素区域的另一侧。

4. 根据权利要求 1 所述的 FFS 型 TFT-LCD 阵列基板,其特征在于,所述半环形槽开设在像素电极和公共电极上;

开设在像素电极上的半环形槽包括开口朝向第一方向的数个第一半环形槽和开口朝向第二方向的数个第二半环形槽,数个第一半环形槽设置在子像素区域的一侧,数个第二半环形槽设置在子像素区域的另一侧;

开设在公共电极上的半环形槽包括开口朝向第一方向的数个第三半环形槽和开口朝向第二方向的数个第四半环形槽,数个第三半环形槽设置在子像素区域的一侧,数个第四半环形槽设置在子像素区域的另一侧。

5. 根据权利要求 1 所述的 FFS 型 TFT-LCD 阵列基板,其特征在于,所述半环形槽开设在像素电极和公共电极上;

开设在像素电极上的半环形槽包括开口朝向第一方向的数个第一半环形槽,数个第一半环形槽设置在子像素区域的一侧;

开设在公共电极上的半环形槽包括开口朝向第二方向的数个第四半环形槽,数个第四半环形槽设置在子像素区域的另一侧。

6. 根据权利要求 1 所述的 FFS 型 TFT-LCD 阵列基板,其特征在于,所述半环形槽开设在像素电极和公共电极上;

开设在公共电极上的半环形槽包括开口朝向第一方向的数个第三半环形槽,数个第三半环形槽设置在子像素区域的一侧;

开设在像素电极上的半环形槽包括开口朝向第二方向的数个第二半环形槽,数个第二半环形槽设置在子像素区域的另一侧。

7. 根据权利要求 1 所述的 FFS 型 TFT-LCD 阵列基板,其特征在于,所述半环形槽开设在像素电极和公共电极上;

开设在像素电极上的半环形槽包括开口朝向第一方向的数个第一半环形槽或开口朝向第二方向的数个第二半环形槽,数个第一半环形槽设置在子像素区域的一侧,数个第二半环形槽设置在子像素区域的另一侧;

开设在公共电极上的半环形槽包括开口朝向第一方向的数个第三半环形槽和开口朝向第二方向的数个第四半环形槽,数个第三半环形槽设置在子像素区域的一侧,数个第四半环形槽设置在子像素区域的另一侧。

8. 根据权利要求1所述的FFS型TFT-LCD阵列基板,其特征在于,所述半环形槽开设在像素电极和公共电极上;

开设在像素电极上的半环形槽包括开口朝向第一方向的数个第一半环形槽和开口朝向第二方向的数个第二半环形槽,数个第一半环形槽设置在子像素区域的一侧,数个第二半环形槽设置在子像素区域的另一侧;

开设在公共电极上的半环形槽包括开口朝向第一方向的数个第三半环形槽或开口朝向第二方向的数个第四半环形槽,数个第三半环形槽设置在子像素区域的一侧,数个第四半环形槽设置在子像素区域的另一侧。

9. 根据权利要求4-8中任一权利要求所述的FFS型TFT-LCD阵列基板,其特征在于,开设在所述像素电极上的半环形槽和开设在所述公共电极上的半环形槽相互错开。

10. 根据权利要求2-8中任一权利要求所述的FFS型TFT-LCD阵列基板,其特征在于,所述第一方向为与阵列基板的垂直线平行且朝向阵列基板顶端的方向;所述第二方向为与阵列基板的垂直线平行且朝向阵列基板底端的方向。

FFS 型 TFT-LCD 阵列基板

技术领域

[0001] 本实用新型涉及液晶显示器技术,尤其涉及一种边缘场效应 (Fringe Field Switching,简称 FFS) 型薄膜晶体管液晶显示器 (Thin Film Transistor Liquid Crystal Display,简称 TFT-LCD) 阵列基板。

背景技术

[0002] 为了扩大 LCD 的视角,在 LCD 领域发展出了平面控制模式 (In Plane Switching,简称 IPS) LCD。与扭曲向列 (Twisted Nematic,简称 TN) 型 LCD 相比,IPS 型 LCD 消除了扭曲排列,具有极好的视角特性。

[0003] 然而,IPS 型 LCD 的公共电极和像素电极设置在同一块基板上,而且像素电极是梳状结构,公共电极和像素电极上加电时,部分液晶分子不发生旋转,开口率较低。为了提高开口率,又发展出了 FFS 型 LCD。

[0004] FFS 型 LCD 中,将像素电极设置成平面电极,像素电极和公共电极之间形成的电场,既有水平分量又有垂直分量,使得大多数液晶分子能够发生扭转,而且增加了像素电极和公共电极之间的存储电容,从而提高了开口率。

[0005] 然而,目前 FFS 型 LCD 中,在一个子像素区域内,不同位置液晶分子受到的电场作用大小不同,液晶分子偏转的角度大小也就不同,但是各个液晶分子都是以同一种方式在偏转,不利于抵消液晶分子的光程差,从而不利于有效地消除颜色漂移(颜色漂移是指从不同视角观察到的颜色不一致)。

实用新型内容

[0006] 本实用新型提供一种 FFS 型 TFT-LCD 阵列基板,用以解决现有的 FFS 型 LCD 无法有效消除颜色漂移的问题。

[0007] 本实用新型提供了一种 FFS 型 TFT-LCD 阵列基板,包括栅线和数据线,所述栅线和数据线限定的子像素区域内形成有像素电极、公共电极和薄膜晶体管,所述像素电极和/或公共电极上开设有使像素电极与公共电极之间形成具有多个方向水平电场的数个半环形槽。

[0008] 其中,所述半环形槽可以开设在像素电极上,像素电极上的数个半环形槽包括开口朝向第一方向的数个第一半环形槽和开口朝向第二方向的数个第二半环形槽,数个第一半环形槽设置在子像素区域的一侧,数个第二半环形槽设置在子像素区域的另一侧。

[0009] 或者,所述半环形槽可以开设在公共电极上,公共电极上的数个半环形槽包括开口朝向第一方向的数个第三半环形槽和开口朝向第二方向的数个第四半环形槽,数个第三半环形槽设置在子像素区域的一侧,数个第四半环形槽设置在子像素区域的另一侧。

[0010] 或者,所述半环形槽可以开设在像素电极和公共电极上;

[0011] 开设在像素电极上的半环形槽包括开口朝向第一方向的数个第一半环形槽和开口朝向第二方向的数个第二半环形槽,数个第一半环形槽设置在子像素区域的一侧,数个

第二半环形槽设置在子像素区域的另一侧；

[0012] 开设在公共电极上的半环形槽包括开口朝向第一方向的数个第三半环形槽和开口朝向第二方向的数个第四半环形槽，数个第三半环形槽设置在子像素区域的一侧，数个第四半环形槽设置在子像素区域的另一侧。

[0013] 或者，开设在像素电极上的半环形槽包括开口朝向第一方向的数个第一半环形槽，数个第一半环形槽设置在子像素区域的一侧；

[0014] 开设在公共电极上的半环形槽包括开口朝向第二方向的数个第四半环形槽，数个第四半环形槽设置在子像素区域的另一侧。

[0015] 或者，开设在公共电极上的半环形槽包括开口朝向第一方向的数个第三半环形槽，数个第三半环形槽设置在子像素区域的一侧；

[0016] 开设在像素电极上的半环形槽包括开口朝向第二方向的数个第二半环形槽，数个第二半环形槽设置在子像素区域的另一侧。

[0017] 或者，开设在像素电极上的半环形槽包括开口朝向第一方向的数个第一半环形槽或开口朝向第二方向的数个第二半环形槽，数个第一半环形槽设置在子像素区域的一侧，数个第二半环形槽设置在子像素区域的另一侧；

[0018] 开设在公共电极上的半环形槽包括开口朝向第一方向的数个第三半环形槽和开口朝向第二方向的数个第四半环形槽，数个第三半环形槽设置在子像素区域的一侧，数个第四半环形槽设置在子像素区域的另一侧。

[0019] 或者，开设在像素电极上的半环形槽包括开口朝向第一方向的数个第一半环形槽和开口朝向第二方向的数个第二半环形槽，数个第一半环形槽设置在子像素区域的一侧，数个第二半环形槽设置在子像素区域的另一侧；

[0020] 开设在公共电极上的半环形槽包括开口朝向第一方向的数个第三半环形槽或开口朝向第二方向的数个第四半环形槽，数个第三半环形槽设置在子像素区域的一侧，数个第四半环形槽设置在子像素区域的另一侧。

[0021] 开设在所述像素电极上的半环形槽和开设在所述公共电极上的半环形槽可以相互错开。

[0022] 其中，所述第一方向为与阵列基板的垂直线平行且朝向阵列基板顶端的方向；所述第二方向为与阵列基板的垂直线平行且朝向阵列基板底端的方向。

[0023] 本实用新型提供的 FFS 型 TFT-LCD 阵列基板，通过将像素电极和 / 或公共电极设置成包括数个半环形槽的图形，像素电极与公共电极之间能够形成多个方向的水平电场，例如，在像素电极形成有半环形槽的部分，与数据线平行的部分能够与公共电极形成一种方向的电场，与栅线平行的部分能够与公共电极形成另一种方向的电场，与数据线和栅线成一定夹角的部分还能与公共电极形成其他方向的电场，这样就能够提供多畴液晶工作模式，扩大视角，消除颜色漂移。

附图说明

[0024] 为了更清楚地说明本实用新型实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作一简单地介绍，显而易见地，下面描述中的附图是本实用新型的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动性的前提

下,还可以根据这些附图获得其他的附图。

- [0025] 图 1a 为本实用新型 FFS 型 TFT-LCD 阵列基板第一实施例的平面图；
- [0026] 图 1b 为图 1a 中 A1-A1 向剖面图；
- [0027] 图 2a 为本实用新型 FFS 型 TFT-LCD 阵列基板第一实施例第一次构图工艺后的平面图；
- [0028] 图 2b 为图 2a 中 A2-A2 向剖面图；
- [0029] 图 3a 为本实用新型 FFS 型 TFT-LCD 阵列基板第一实施例第二次构图工艺后的平面图；
- [0030] 图 3b 为图 3a 中 A3-A3 向剖面图；
- [0031] 图 4a 为本实用新型 FFS 型 TFT-LCD 阵列基板第一实施例第三次构图工艺后的平面图；
- [0032] 图 4b 为图 4a 中 A4-A4 向剖面图；
- [0033] 图 5a 为本实用新型 FFS 型 TFT-LCD 阵列基板第一实施例第四次构图工艺后的平面图；
- [0034] 图 5b 为图 5a 中 A5-A5 向剖面图；
- [0035] 图 6 为本实用新型 FFS 型 TFT-LCD 阵列基板第二实施例的平面示意图；
- [0036] 图 7 为本实用新型 FFS 型 TFT-LCD 阵列基板第二实施例第二次构图工艺后的平面图；
- [0037] 图 8 为本实用新型 FFS 型 TFT-LCD 阵列基板第二实施例第三次构图工艺后的平面图；
- [0038] 图 9 为本实用新型 FFS 型 TFT-LCD 阵列基板第二实施例第四次构图工艺后的平面图。

具体实施方式

[0039] 为使本实用新型实施例的目的、技术方案和优点更加清楚,下面将结合本实用新型实施例中的附图,对本实用新型实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本实用新型一部分实施例,而不是全部的实施例。基于本实用新型中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本实用新型保护的范围。

[0040] 图 1a 为本实用新型 FFS 型 TFT-LCD 阵列基板第一实施例的平面图,图 1b 为图 1a 中 A1-A1 向剖面图。该实施例 FFS 型 TFT-LCD 阵列基板的结构包括栅线 3a 和数据线 7c,栅线 3a 和数据线 7c 限定的子像素区域内形成有像素电极 9a、公共电极 2a 和 TFT, TFT 包括栅电极 3b、源电极 7a、和漏电极 7b,栅电极 3b 形成在基板 1,并与栅线 3a 连接;栅绝缘层 4 形成在栅电极 3b 上并覆盖整个基板 1;由半导体层 5 和掺杂半导体层 6 组成的有源层形成在栅绝缘层 4 上并位于栅电极 3b 的上方;源电极 7a 形成在掺杂半导体层 6 上,一端位于栅电极 3b 的上方,另一端与数据线 7c 连接,漏电极 7b 形成在掺杂半导体层 6 上,一端位于栅电极 3b 的上方,另一端与像素电极 9a 连接,源电极 7a 与漏电极 7b 之间形成 TFT 沟道区域,TFT 沟道区域的掺杂半导体层 6 被完全刻蚀掉,并刻蚀掉部分厚度的半导体层 5,使 TFT 沟道区域的半导体层 5 暴露出来;钝化层 8 形成在源电极 7a、漏电极 7b 以及 TFT 沟道区域

上并覆盖整个基板 1, 在漏电极 7b 位置开设有使像素电极 9a 与漏电极 7b 连接的钝化层过孔 8a。当栅电极 3b 上施加电压时, 可以使源电极 7a 和漏电极 7b 导通。

[0041] 像素电极 9a 上开设有数个半环形槽, 使设置有半环形槽的像素电极 9a 和公共电极 2a 之间形成具有多个方向的水平电场。

[0042] 本实用新型的各实施例中, 半环形可以是截取自圆形或椭圆形中的一部分形状, 不一定是圆形或椭圆形的一半。

[0043] 具体地, 数个半环形槽包括开口朝向第一方向的第一半环形槽 10a 和数个开口朝向第二方向的第二半环形槽 10b, 其中数个第一半环形槽 10a 设置在子像素区域的一侧 (如上侧), 数个第二半环形槽 10b 设置在子像素区域的另一侧 (如下侧)。

[0044] 图 2a ~ 图 5b 为本实用新型 FFS 型 TFT-LCD 阵列基板第一实施例制备过程的示意图, 下面通过该实施例的制备过程进一步说明本实施例的技术方案, 在以下说明中, 本实用新型所称的构图工艺包括光刻胶涂覆、掩模、曝光、刻蚀、光刻胶剥离等工艺, 其中光刻胶以正性光刻胶为例。

[0045] 图 2a 为本实用新型 FFS 型 TFT-LCD 阵列基板第一实施例第一次构图工艺后的平面图, 图 2b 为图 2a 中 A2-A2 向剖面图。采用磁控溅射、热蒸发或其它成膜方法, 在基板 1 上沉积一层透明导电薄膜, 基板 1 可以采用玻璃基板或石英基板, 透明导电薄膜的材料可以使用氧化铟锡 (ITO) 或氧化铟锌 (IZO), 或其它高分子透明材料。使用普通掩模板通过构图工艺对透明导电薄膜进行构图, 在基板上形成包括公共电极 2a 的图形, 如图 2a 和图 2b 所示。

[0046] 图 3a 为本实用新型 FFS 型 TFT-LCD 阵列基板第一实施例第二次构图工艺后的平面图, 图 3b 为图 3a 中 A3-A3 向剖面图。在完成图 2a 所示图形的基板上, 采用磁控溅射、热蒸发或其它成膜方法, 在基板 1 上沉积一层栅金属薄膜, 栅金属薄膜的材料可以使用钼、铝、铝钨合金、钨、铬、铜等金属, 或以上金属组成的多层薄膜。使用普通掩模板通过构图工艺对栅金属薄膜进行构图, 在基板 1 上形成包括栅线 3a 和栅电极 3b 的图形, 如图 3a 和图 3b 所示。

[0047] 图 4a 为本实用新型 FFS 型 TFT-LCD 阵列基板第一实施例第三次构图工艺后的平面图, 图 4b 为图 4a 中 A4-A4 向剖面图。在完成图 3a 所示图形的基板上, 采用化学气相沉积或其它成膜方法依次沉积栅绝缘层薄膜、半导体层薄膜和掺杂半导体层薄膜。然后采用磁控溅射、热蒸发或其它成膜方法沉积一层源漏金属薄膜, 源漏金属薄膜的材料可以使用钼、铝、铝钨合金、钨、铬、铜等金属, 或以上金属组成的多层薄膜。采用半色调或灰色调掩模板通过构图工艺对半导体层薄膜、掺杂半导体层薄膜和源漏金属薄膜进行构图, 形成包括数据线 7c、源电极 7a、漏电极 7b 和 TFT 沟道区域图形, 其中, 栅绝缘层 4 形成在栅电极 3b 上并覆盖整个基板 1; 由半导体层 5 和掺杂半导体层 6 组成的有源层形成在栅绝缘层 4 上并位于栅电极 3b 的上方; 源电极 7a 形成在掺杂半导体层 6 上, 一端位于栅电极 3b 的上方, 另一端与数据线 7c 连接, 漏电极 7b 形成在掺杂半导体层 6 上, 一端位于栅电极 3b 的上方, 与源电极 7a 相对设置, 源电极 7a 与漏电极 7b 之间形成 TFT 沟道区域, TFT 沟道区域的掺杂半导体层 6 被完全刻蚀掉, 并刻蚀掉部分厚度的半导体层 5, 使 TFT 沟道区域的半导体层 5 暴露出来, 如图 4a 和图 4b 所示。

[0048] 本实施例第三次构图工艺是一种多步刻蚀工艺, 与现有技术四次构图工艺中形成

有源层、数据线、源电极、漏电极和 TFT 沟道区域图形的过程相同,工艺过程具体为:首先在源漏金属薄膜上涂覆一层光刻胶,采用半色调或灰色调掩模板对光刻胶进行曝光,使光刻胶形成包括完全曝光区域、未曝光区域和半曝光区域,其中未曝光区域对应于包括数据线、源电极、漏电极的图形所在的区域,半曝光区域对应于包括 TFT 沟道区域的图形所在的区域,完全曝光区域对应于上述图形以外的区域。显影处理后,未曝光区域的光刻胶厚度没有变化,形成光刻胶完全保留区域,完全曝光区域的光刻胶被完全去除,形成光刻胶完全去除区域,半曝光区域的光刻胶厚度变薄,形成光刻胶半保留区域。通过第一次刻蚀工艺完全刻蚀掉完全曝光区域的源漏金属薄膜、掺杂半导体层薄膜和半导体层薄膜,形成包括有源层和数据线的图形。通过灰化工艺,去除半曝光区域的光刻胶,暴露出该区域的源漏金属薄膜。通过第二次刻蚀工艺完全刻蚀掉半曝光区域的源漏金属薄膜和掺杂半导体层薄膜,并刻蚀掉部分厚度的半导体层薄膜,暴露出半导体层薄膜,形成包括源电极、漏电极和 TFT 沟道区域的图形。最后剥离剩余的光刻胶,完成本实施例第三次构图工艺。

[0049] 图 5a 为本实用新型 FFS 型 TFT-LCD 阵列基板第一实施例第四次构图工艺后的平面图,图 5b 为图 5a 中 A5-A5 向剖面图。在完成图 4a 所示图形的基板上,采用化学气相沉积或其它成膜方法沉积一层钝化层 8,钝化层薄膜的材料可以为氮化硅 (SiN_x) 等。使用普通掩模板通过构图工艺对钝化层薄膜进行构图,在漏电极 7b 位置形成包括钝化层过孔 8a 的图形,如图 5a 和图 5b 所示。

[0050] 最后,在完成图 5a 所示图形的基板上,采用磁控溅射、热蒸发或其它成膜方法沉积一层透明导电薄膜,透明导电薄膜的材料可以使用氧化铟锡 (ITO) 或氧化铟锌 (IZO),或其它高分子透明材料。使用普通掩模板通过构图工艺在子像素区域形成包括像素电极 9a 图形,像素电极 9a 通过钝化层过孔 8a 与漏电极 7b 连接,且像素电极 9a 上开设有数个半环形槽,半环形槽内的像素电极被刻蚀掉,暴露出像素电极下方的公共电极 2a,如图 1a 和 1b 所示。

[0051] 具体地,数个半环形槽包括数个开口朝向第一方向的第一半环形槽 10a 和数个开口朝向第二方向的第二半环形槽 10b,其中数个第一半环形槽 10a 设置在子像素区域的一侧(如上侧),数个第二半环形槽 10b 设置在子像素区域的另一侧(如下侧)。数个第一半环形槽 10a 和数个第二半环形槽 10b 的布局可以关于子像素区域的中线 0 对称(中线 0 如图 1a 中所示),中线 0 把子像素区域纵向分成两部分。

[0052] 本实用新型第一实施例提供了一种 FFS 型 TFT-LCD 阵列基板,通过在像素电极上开设数个半环形槽,使像素电极与公共电极之间形成包括多个方向的水平电场,能够提供多畴液晶工作模式,扩大视角,消除颜色漂移。

[0053] 此外,对于常黑模式的液晶显示器,在不加电时,像素电极与公共电极之间多个方向的电场相互影响,使得液晶分子不致于发生较大角度的偏转,因此本实施例能够有效消除漏光现象。

[0054] 本发明实施例中,公共电极和像素电极的结构,除了可以像图 1a 所示的那样,将公共电极设置在像素电极的下方,还可以将公共电极设置在像素电极上方。例如,可以在基板上先形成像素电极,再在基板上形成公共电极,这样,在垂直于基板的方向上,公共电极位于像素电极的上方。

[0055] 图 6 为本实用新型 FFS 型 TFT-LCD 阵列基板第二实施例的平面示意图,本实施例

与第一实施例所示的 FFS 型 TFT-LCD 阵列基板的区别之处在于：第二实施例中，公共电极 2a 上也开设有数个阶梯形状的半环形槽。公共电极上的数个半环形槽包括开口朝向第一方向的第三半环形槽 10c 和开口朝向第二方向的第四半环形槽 10b。

[0056] 本实用新型的各个实施例中，第一方向可以为与阵列基板的垂直线平行且朝向阵列基板顶端的方向；第二方向可以为与阵列基板的垂直线平行且朝向阵列基板底端的方向。

[0057] 图 7 为本实用新型 FFS 型 TFT-LCD 阵列基板第二实施例第二次构图工艺后的平面图。在基板 1 上沉积一层栅金属薄膜，使用普通掩模板通过第一次构图工艺对栅金属薄膜进行构图，在基板 1 上形成包括栅线 3a 和栅电极 3b 的图形。再在基板 1 上沉积一层透明导电薄膜，使用普通掩模板通过第二次构图工艺对透明导电薄膜进行构图，在基板 1 上形成包括公共电极 2a 的图形。公共电极 2a 上也开设有数个半环形槽，具体地，包括第三半环形槽 10c 和第四半环形槽 10d，其中数个第三半环形槽 10c 设置在子像素区域的一侧（如上侧），数个第四半环形槽 10d 设置在子像素区域的另一侧（如下侧）。

[0058] 图 8 为本实用新型 FFS 型 TFT-LCD 阵列基板第二实施例第三次构图工艺后的平面图。在完成图 7 所示图形的基板上，依次沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜和源漏金属薄膜。采用半色调或灰色调掩模板通过第三次构图工艺对半导体层薄膜、掺杂半导体层薄膜和源漏金属薄膜进行构图，在基板上形成包括数据线 7c、源电极 7a、漏电极 7b 和 TFT 沟道区域图形，其中源电极 7a 和漏电极 7b 之间的掺杂半导体层薄膜被完全刻蚀掉，暴露出半导体层薄膜。

[0059] 图 9 为本实用新型 FFS 型 TFT-LCD 阵列基板第二实施例第四次构图工艺后的平面图。在完成图 8 所示图形的基板上，沉积一层钝化层薄膜，使用普通掩模板通过第四次构图工艺对钝化层薄膜进行构图，在漏电极 7b 位置形成包括钝化层过孔 8a 的图形。

[0060] 最后，在完成图 9 所示图形的基板上，沉积一层透明导电薄膜，使用普通掩模板通过第五次构图工艺在子像素区域形成包括像素电极 9a 图形，像素电极 9a 通过钝化层过孔 8a 与漏电极 7b 连接如图 6 所示。其中，像素电极 9a 的图形包括数个半环形槽。具体地，包括数个第一半环形槽 10a 和数个第二半环形槽 10b。第三实施例中公共电极和像素电极的图形均包括数个半环形槽，公共电极上的第三半环形槽 10c 和第四半环形槽 10d，与像素电极上的第一半环形槽 10a 和第二半环形槽 10b 间隔设置，相互错开，以保证公共电极和像素电极之间能够形成水平电场。

[0061] 对于本发明提供的 FFS 型 TFT-LCD，还可以将公共电极上设置成包括数个半环形槽的图形，而像素电极上不设置半环形槽，这样，公共电极和像素电极之间也能够形成多个方向的水平电场，提供多畴液晶工作模式。

[0062] 如果像素电极和公共电极上均设置半环形槽，那么除了可以是如 10 所示的结构，还可以是：半环形槽开设在像素电极和公共电极上；开设在像素电极上的半环形槽包括开口朝向第一方向的数个第一半环形槽，数个第一半环形槽设置在子像素区域的一侧；开设在公共电极上的半环形槽包括开口朝向第二方向的数个第四半环形槽，数个第四半环形槽设置在子像素区域的另一侧。这种结构中，在像素电极上设置有开口朝向第一方向的第一半环形槽，而没有设置开口朝向第二方向的第二半环形槽。在公共电极上设置有开口朝向第二方向的第四半环形槽，而没有设置开口朝向第一方向的第三半环形槽。

[0063] 或者,可以将半环形槽开设在像素电极和公共电极上;开设在公共电极上的半环形槽包括开口朝向第一方向的数个第三半环形槽,数个第三半环形槽设置在子像素区域的一侧;开设在像素电极上的半环形槽包括开口朝向第二方向的数个第二半环形槽,数个第二半环形槽设置在子像素区域的另一侧。这种结构中,在公共电极上设置有开口朝向第一方向的第三半环形槽,而没有设置开口朝向第二方向的第四半环形槽;在像素电极上设置有开口朝向第二方向的第二半环形槽,而没有设置开口朝向第一方向的第一半环形槽。

[0064] 或者,可以将半环形槽开设在像素电极和公共电极上;开设在像素电极上的半环形槽包括开口朝向第一方向的数个第一半环形槽或开口朝向第二方向的数个第二半环形槽,数个第一半环形槽设置在子像素区域的一侧,数个第二半环形槽设置在子像素区域的另一侧;开设在公共电极上的半环形槽包括开口朝向第一方向的数个第三半环形槽和开口朝向第二方向的数个第四半环形槽,数个第三半环形槽设置在子像素区域的一侧,数个第四半环形槽设置在子像素区域的另一侧。在这种结构中,在像素电极上设置有第一半环形槽和第二半环形槽中的一种,在公共电极上则设置了第三半环形槽和第四半环形槽。

[0065] 或者,可以将半环形槽开设在像素电极和公共电极上;开设在像素电极上的半环形槽包括开口朝向第一方向的数个第一半环形槽和开口朝向第二方向的数个第二半环形槽,数个第一半环形槽设置在子像素区域的一侧,数个第二半环形槽设置在子像素区域的另一侧;开设在公共电极上的半环形槽包括开口朝向第一方向的数个第三半环形槽或开口朝向第二方向的数个第四半环形槽,数个第三半环形槽设置在子像素区域的一侧,数个第四半环形槽设置在子像素区域的另一侧。在这种结构中,在像素电极上设置了第一半环形槽和第二半环形槽,在公共电极上则设置了第三半环形槽和第四半环形槽中的一种。

[0066] 上述的各个实施例 FFS 型 TFT-LCD 阵列基板的制备过程中,其中有源层、源电极、漏电极和 TFT 沟道区域图形制备工艺采用了多步刻蚀工艺。在实际使用中,前述实施例中的第三次构图工艺也可以采用普通掩模板通过二次构图工艺完成,即通过一次采用普通掩模板的构图工艺形成包括有源层的图形,通过另一次采用普通掩模板的构图工艺形成包括数据线、源电极、漏电极和 TFT 沟道区域的图形。具体地,首先采用化学气相沉积或其它成膜方法依次沉积栅绝缘层薄膜、半导体层薄膜和掺杂半导体层薄膜,使用普通掩模板对半导体层薄膜和掺杂半导体层薄膜进行构图,形成包括有源层的图形。之后采用磁控溅射、热蒸发或其它成膜方法沉积一层源漏金属薄膜,使用普通掩模板对源漏金属薄膜进行构图,形成包括数据线、源电极、漏电极和 TFT 沟道区域的图形。

[0067] 此外,前述的实施例中形成公共电极、栅线和栅电极图形的过程也可以采用一次构图工艺。具体地,首先采用磁控溅射、热蒸发或其它成膜方法在基板上依次沉积透明导电薄膜和栅金属薄膜,然后采用半色调或灰色调掩模板对光刻胶进行曝光,使光刻胶形成包括完全曝光区域、半曝光区域和未曝光区域,其中未曝光区域包括对应于栅线和栅电极图形所在的区域,半曝光区域包括对应于公共电极图形所在的区域,完全曝光区域对应于上述图形以外区域;显影处理后,完全曝光区域的光刻胶被完全去除,未曝光区域的光刻胶完全保留,半曝光区域光刻胶的厚度变薄;通过第一次刻蚀工艺刻蚀掉完全曝光区域的栅金属薄膜和透明导电薄膜,形成包括栅线和栅电极的图形;通过灰化工艺去除半曝光区域的光刻胶,包括出该区域的栅金属薄膜;通过第二次刻蚀工艺刻蚀掉栅金属薄膜,形成包括公共电极的图形,其中栅线和栅电极下方保留有透明导电薄膜。

[0068] 本实用新型提供的 FFS 型 TFT-LCD 阵列基板,通过将像素电极和 / 或公共电极设置成包括数个半环形槽的图形,像素电极与公共电极之间能够形成多个方向的水平电场,例如,在像素电极形成有半环形槽的部分,与数据线平行的部分能够与公共电极形成一种方向的电场,与栅线平行的部分能够与公共电极形成另一种方向的电场,与数据线和栅线成一定夹角的部分还能与公共电极形成其他方向的电场,这样就能够提供多畴液晶工作模式,扩大视角,消除颜色漂移。

[0069] 最后应说明的是:以上实施例仅用以说明本实用新型的技术方案而非对其进行限制,尽管参照较佳实施例对本实用新型进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对本实用新型的技术方案进行修改或者等同替换,而这些修改或者等同替换亦不能使修改后的技术方案脱离本实用新型技术方案的精神和范围。

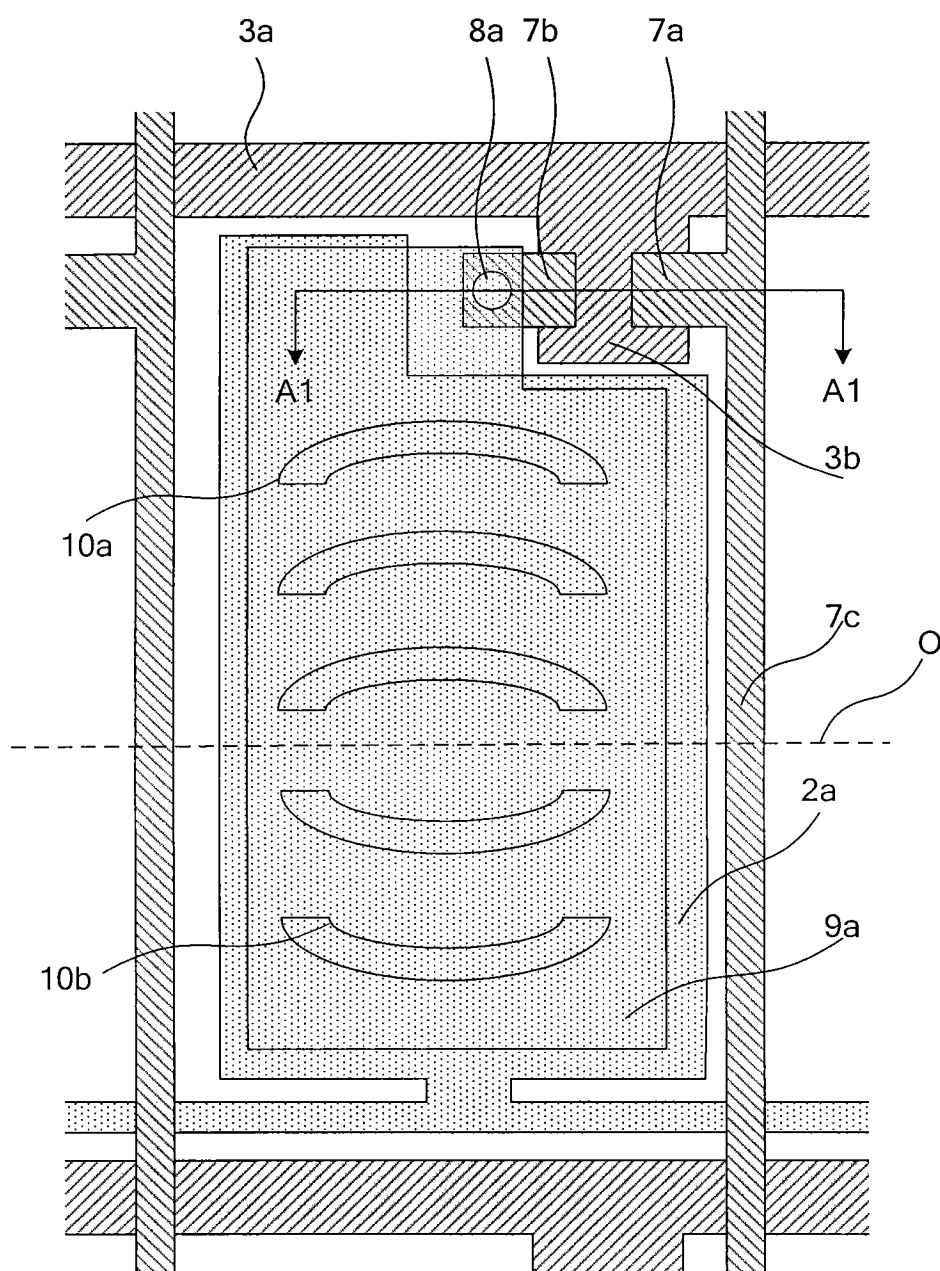


图 1a

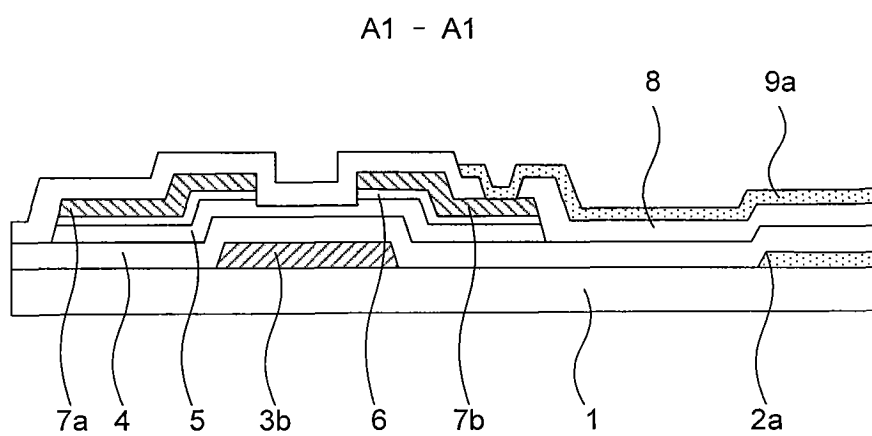


图 1b

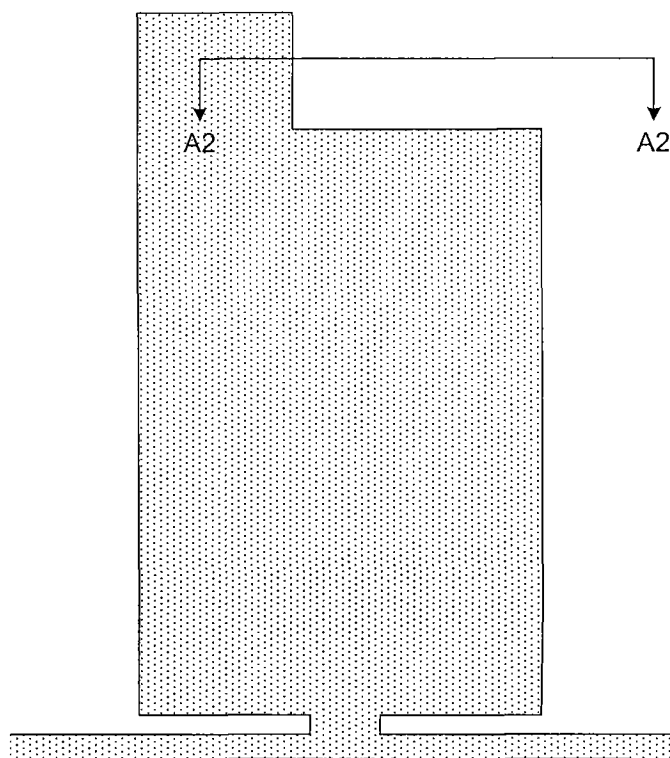


图 2a

A2 - A2



图 2b

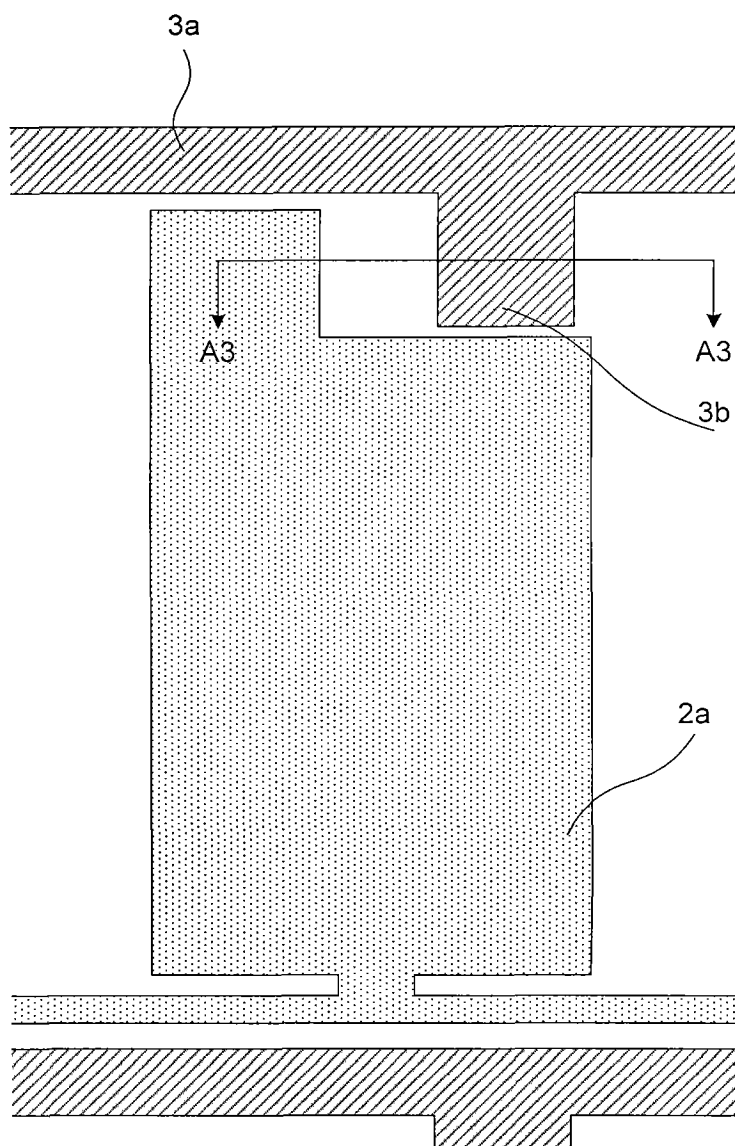


图 3a

A3 - A3

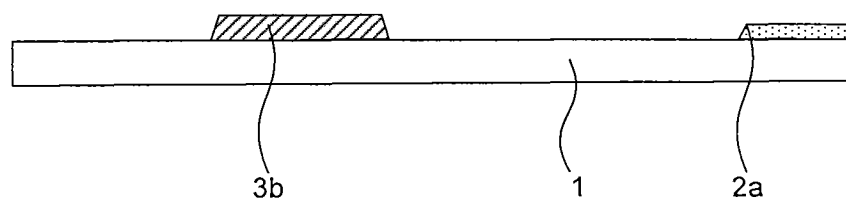


图 3b

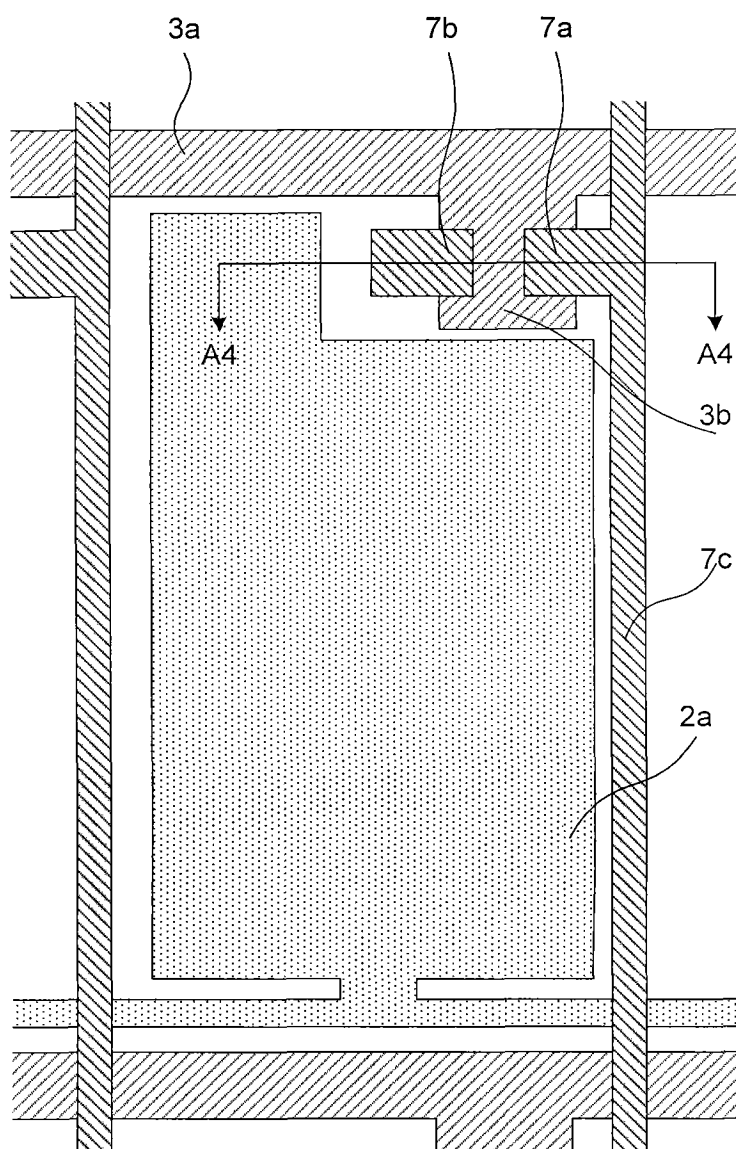


图 4a

A4 - A4

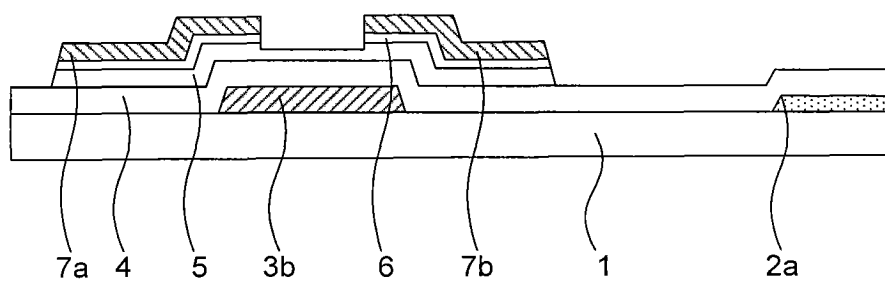


图 4b

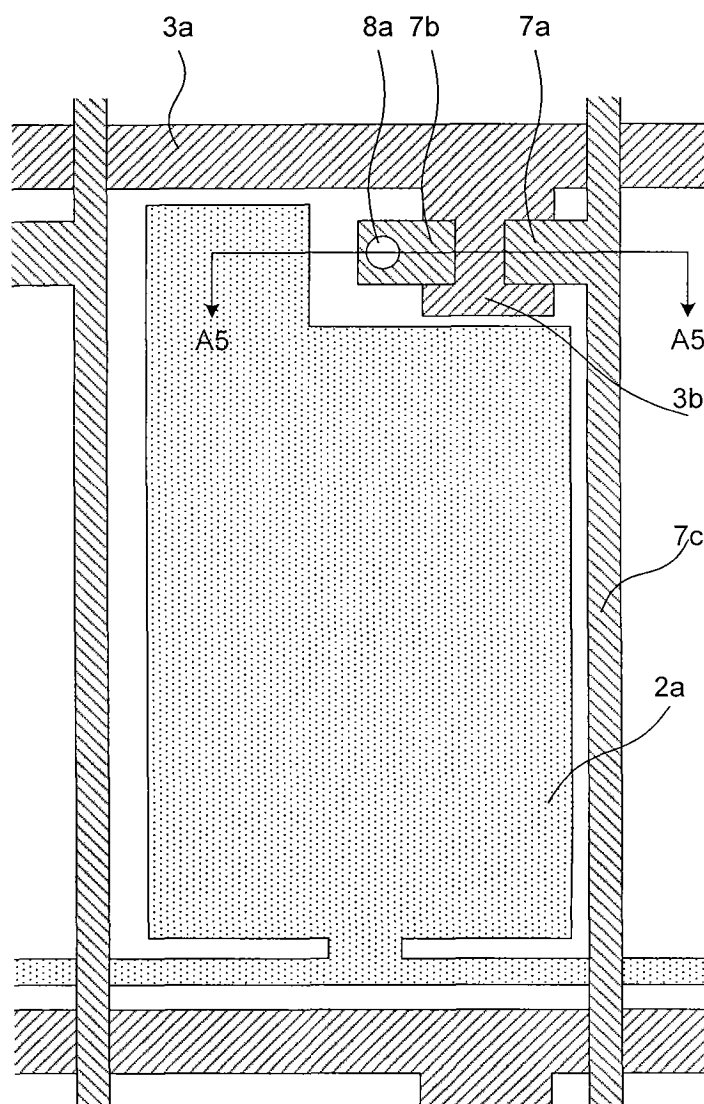


图 5a

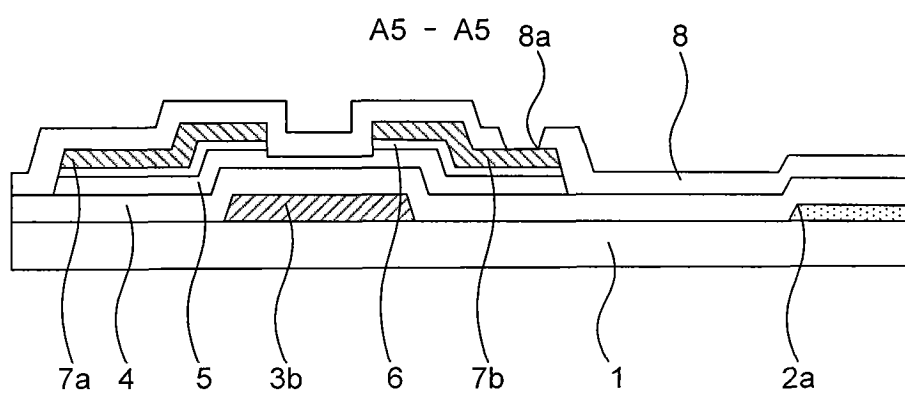


图 5b

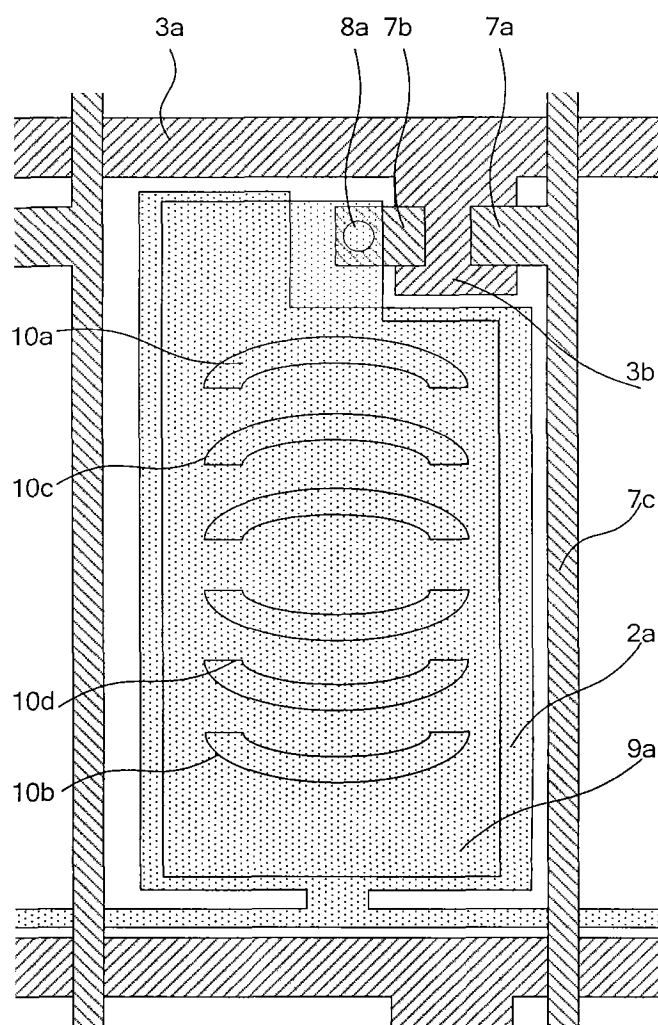


图 6

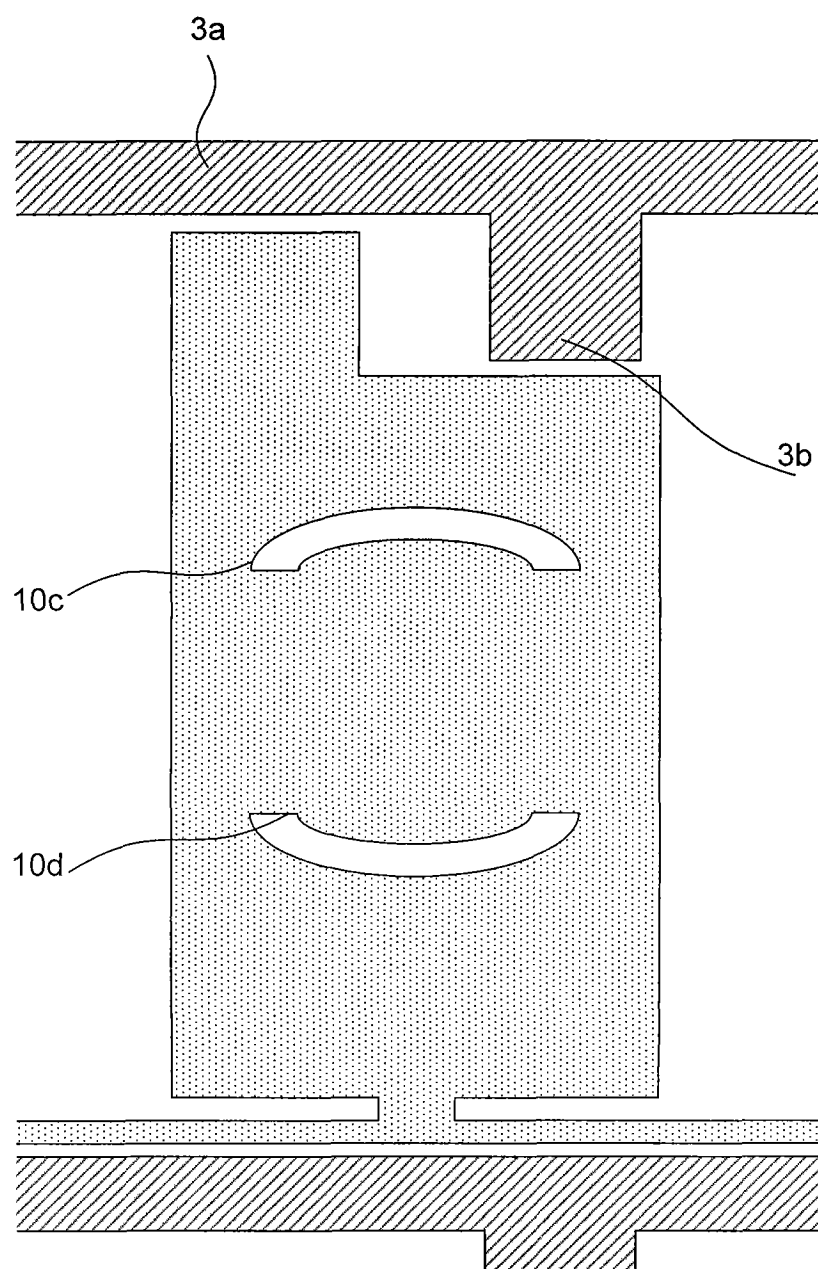


图 7

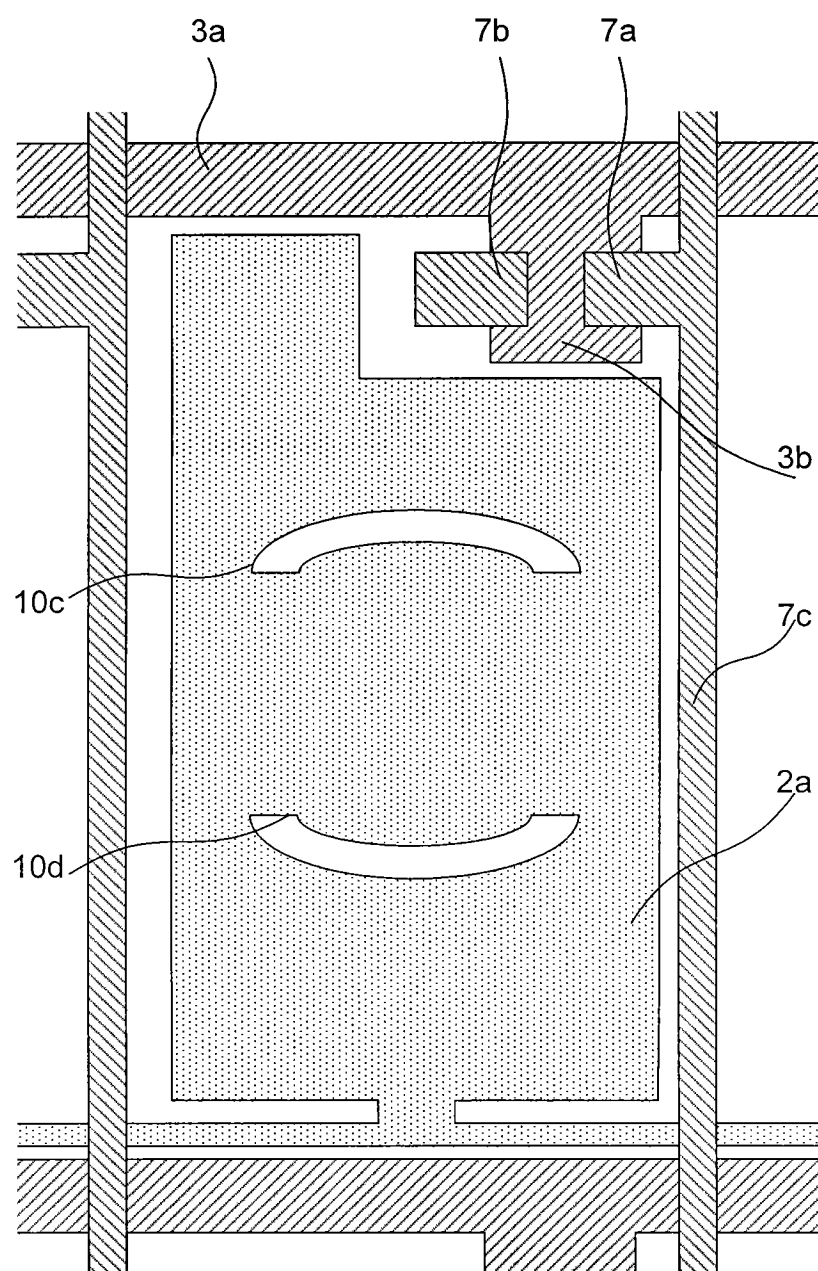


图 8

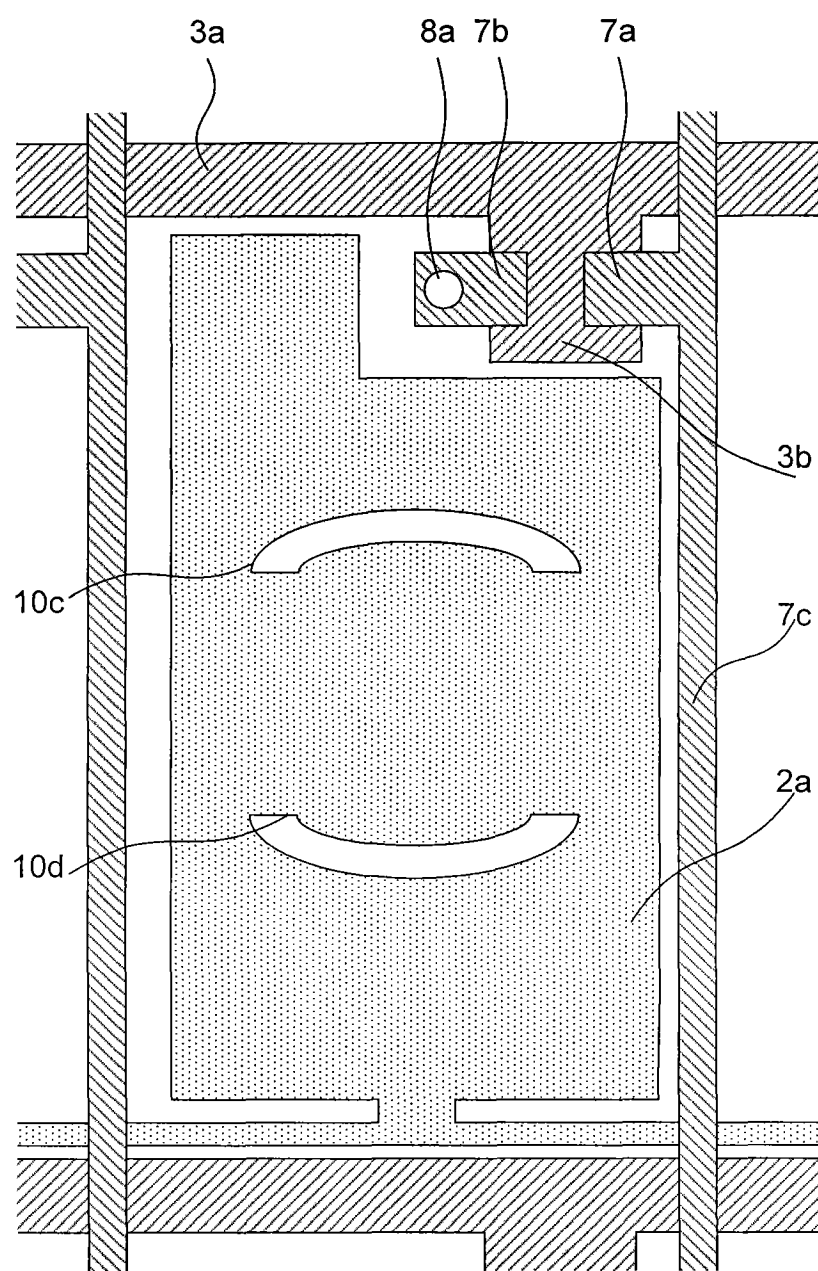


图 9

专利名称(译)	FFS型TFT-LCD阵列基板		
公开(公告)号	CN201853033U	公开(公告)日	2011-06-01
申请号	CN201020592161.1	申请日	2010-10-29
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	李文兵		
发明人	李文兵		
IPC分类号	G02F1/1343 G02F1/1368 H01L27/12		
代理人(译)	刘芳		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供一种FFS型TFT-LCD阵列基板，包括栅线和数据线，所述栅线和数据线限定的子像素区域内形成有像素电极、公共电极和薄膜晶体管，所述像素电极和/或公共电极上开设有使像素电极与公共电极之间形成具有多个方向水平电场的数个半环形槽。本实用新型提供的FFS型TFT-LCD阵列基板，通过将像素电极和/或公共电极设置成包括数个半环形槽的图形，像素电极与公共电极之间能够形成多个方向的水平电场，这样就能够提供多畴液晶工作模式，扩大视角，消除颜色漂移。

