

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200610087167.1

[43] 公开日 2007 年 2 月 28 日

[11] 公开号 CN 1920929A

[22] 申请日 2006.6.15

[21] 申请号 200610087167.1

[30] 优先权

[32] 2005.8.26 [33] KR [31] 10-2005-0078865

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 河雨石

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 祁建国

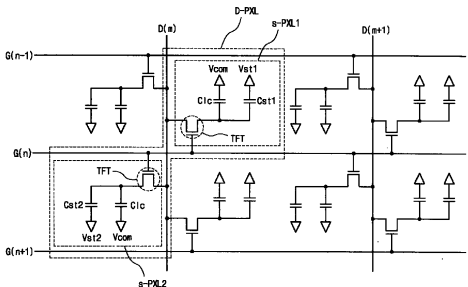
权利要求书 2 页 说明书 6 页 附图 4 页

[54] 发明名称

显示器件及其驱动方法

[57] 摘要

本发明公开了一种液晶显示器件，该器件包括彼此交叉的多条数据线和多条栅线；连接到多条数据线之一和多条栅线之一的第一像素，该第一像素施加有公共电压和第一存储电压；连接到所述多条数据线之一和所述多条栅线之一的第二像素，该第二像素施加有公共电压和第二存储电压。其中，所述第一和第二像素设置在相对于所述多条数据线之一的相对侧以及相对于所述多条栅线之一的相对侧。



1、一种液晶显示器件，包括：

彼此交叉的多条数据线和多条栅线；

连接到多条数据线之一和多条栅线之一的第一像素，该第一像素施加有公共电压和第一存储电压；和

连接到所述多条数据线之一和所述多条栅线之一的第二像素，该第二像素施加有所述公共电压和第二存储电压，

其中，所述第一和第二像素设置在相对于所述多条数据线之一的相对侧以及相对于所述多条栅线之一的相对侧。

2、根据权利要求1所述的器件，其特征在于，所述第一和第二像素中的每一个包括一个连接到所述多条数据线之一和所述多条栅线之一的薄膜晶体管，连接到该薄膜晶体管并施加有公共电压的液晶电容，以及连接到该薄膜晶体管并施加有所述第一或第二存储电压的存储电容。

3、根据权利要求1所述的器件，其特征在于，所述公共电压以及第一和第二存储电压为直流电压。

4、根据权利要求3所述的器件，其特征在于，所述公共电压电平位于第一和第二存储电压电平之间。

5、根据权利要求1所述的器件，其特征在于，所述液晶显示器件包括垂直对准模式液晶显示器件。

6、一种液晶显示器件的驱动方法，包括：

向多条栅线顺序提供导通栅电压；

分别向多条数据线提供多个数据电压，并且

分别向第一和第二像素提供第一和第二存储电压，并且向该第一和第二像素提供公共电压，该第一和第二存储电压为直流电压，

其中，所述第一像素连接到多条数据线之一和多条栅线之一，并且所述第二像素连接到所述多条数据线之一和所述多条栅线之一。

7、根据权利要求6所述的方法，其特征在于，所述第一和第二像素中的每一个包括连接到所述多条数据线之一和所述多条栅线之一的薄膜晶体管，连接到该薄膜晶体管并且施加有公共电压的液晶电容，以及连接到该薄膜晶体管并且施加有第一或第二存储电压的存储电容。

8、根据权利要求6所述的方法，其特征在于，所述公共电压为直流电压。

9、根据权利要求8所述的方法，其特征在于，所述公共电压的电平位于所述第一和第二存储电压之间。

10、根据权利要求8所述的方法，其特征在于，所述公共电压和第一第二存储电压具有正的极性。

11、根据权利要求6所述的方法，其特征在于，所述导通栅电压的时间根据多条栅线的顺序增加。

12、根据权利要求6所述的方法，其特征在于，所述液晶显示器件包括垂直对准模式的液晶显示器件。

13、一种液晶显示器件，包括：

彼此交叉的多条数据线和多条栅线；

连接到多条数据线之一和多条栅线之一的第一像素，该第一像素施加有公共电压和第一存储电压；以及

连接到所述多条数据线之一和所述多条栅线之一的第二像素，该第二像素施加有公共电压和第二存储电压，

其中，所述公共电压以及第一和第二存储电压为直流电压。

14、根据权利要求13所述的器件，其特征在于，所述第一和第二像素设置在相对于所述多条数据线之一的相对侧以及相对于所述多条栅线之一的相对侧。

15、根据权利要求13所述的器件，其特征在于，所述第一和第二像素中每一个包括连接到所述多条数据线之一和所述多条栅线之一的薄膜晶体管，连接到该薄膜晶体管并且施加有公共电压的液晶电容，以及连接到该薄膜晶体管并且施加有所述第一或第二存储电压的存储电容。

16、根据权利要求13所述的器件，其特征在于，所述公共电压的电平位于所述第一和第二存储电压电平之间。

17、根据权利要求13所述的器件，其特征在于，所述液晶显示器件包括垂直对准模式的液晶显示器件。

显示器件及其驱动方法

本发明要求享有 2005 年 8 月 26 日提出的申请号为 10-2005-078865 的韩国专利申请的权益，在此将其全部内容结合进来作为参考。

技术领域

本发明涉及一种液晶显示器件，尤其涉及一种液晶显示器件及其驱动方法。

背景技术

通常，显示器件使用阴极射线管（CRT）。目前，已经致力于研究和开发诸如液晶显示（LCD）器件、等离子显示板（PDP）、场发射显示器（FED）以及电致发光显示器（ELD）的各种类型平板显示器件以代替 CRT。具体地说，这些类型的平板显示器采用有源矩阵型显示而被驱动，其中多个像素以矩阵形式设置并且采用其中的薄膜晶体管进行驱动。在这种有源矩阵型平板显示器中，LCD 器件和 ELD 器件由于其高分辨率、色彩显示能力和显示移动图像的优越性而被广泛的用于笔记本电脑和台式计算机的显示器，

通常，LCD 器件包括彼此分开并且彼此相对的两个基板，以及夹在两个基板之间的液晶材料。所述两个基板包括彼此相对的电极，从而使得在两电极之间施加的电压产生跨越液晶材料的电场。液晶材料中液晶分子的排列按照产生电场方向上的电场强度而改变，从而改变 LCD 器件的光透射比。这样，LCD 器件通过改变产生的电场强度而显示图像。

近来，采用一种垂直对准（VA）模式 LCD 器件以获得宽的视角。

图 1 所示为现有技术中 VA 模式 LCD 器件的电路图，而图 2 所示为施加在图 1 所示的 LCD 器件像素上的公共电压和存储电压的波形示意图。

如图 1 所示，现有技术 LCD 器件包括多条沿着第一方向延伸的栅线 G (n-1) 至 G (n+1)，以及多条沿着第二方向延伸数据线 D (m-1) 至 D (m+1)。

多个像素排列成矩阵形式。各像素连接到相应的栅线 G (n-1) 至 G (n+1)

和相应的数据线 $D(m-1)$ 至 $D(m+1)$ 。各像素包括薄膜晶体管 TFT、液晶电容 C_{lc} 和存储电容 C_{st} 。液晶电容 C_{lc} 的一个电极连接到薄膜晶体管 TFT，液晶电容 C_{lc} 的另一电极施加有公共电压 V_{com} 。存储电容 C_{st} 的一个电极连接到薄膜晶体管 TFT，而存储电容 C_{st} 的另一电极施加有存储电压 V_{st} 。存储电压 V_{st} 决定存储在像素中的电压量。

现有技术中 LCD 器件的驱动方法是：如图 1 中的虚线框所示，沿着数据线 $D(m-1)$ 到 $D(m+1)$ 相邻设置并且连接到相同栅线 $G(n-1)$ 到 $G(n-1)$ 的两个像素施加有相同的数据电压。该施加有相同数据电压的两个像素构成像素单元 PXL。

参照图 2，直流（DC）公共电压 V_{com} 和交流（AC）存储电压 V_{st} 施加在像素上。存储电压 V_{st} 有特定频率并且按照公共电压 V_{com} 波动。施加在像素单元 PXL 的一个像素的存储电压 V_{st} 的波形于施加在像素单元 PXL 的另一像素的存储电压 V_{st} 的波形相反。

由于施加在像素单元 PXL 中两个像素的存储电压 V_{st} 具有不同的相位，所以这两个像素存储有不同的电压。从而，在这两个施加有相同电压的像素中会产生液晶分子旋转角度的差别。由于这个差别，LCD 器件的视角得到改善。

然而现有技术 LCD 器件存在一些问题。用于传输存储电压并且在与形成数据线或栅线相同的步骤中形成的存储线具有电阻负载和电容负载。这些存储线的负载引起存储电压沿着存储线路径下降。具体的说，由于存储电压具有交流波形，该存储电压的下降表现的很明显。这样，随着像素更接近存储线的末端，理想的存储电压不能施加到像素上。因此，视角的改善减弱并且显示质量下降。

发明内容

仅作为介绍，本发明的一个目的在于提供一种液晶显示器件，其包括彼此交叉的多条数据线和多条栅线；连接到多条数据线之一和多条栅线之一的第一像素，该第一像素施加有公共电压和第一存储电压；连接到所述多条数据线之一和所述多条栅线之一的第二像素，该第二像素施加有公共电压和第二存储电压。其中，该第一和第二像素设置在相对于所述多条数据线之一的相对侧以及相对于所述多条栅线之一的相对侧。

在本发明的另一方面，一种液晶显示器件的驱动方法，包括：向多条栅线顺序施加导通栅电压；向多条数据线分别施加多个数据电压；并且分别向第一和第二像素施加第一和第二存储电压，以及向该第一和第二像素施加公共电压，该第一和第二存储电压为直流电压，其中第一像素连接到多条数据线之一和多条栅线之一，并且第二像素连接到所述多条数据线之一和所述多条栅线之一。

在本发明的再一方面，一种液晶显示器件，其包括：彼此交叉的多条数据线和多条栅线；连接到多条数据线之一和多条栅线之一的第一像素，该第一像素施加有公共电压和第一存储电压；连接到所述多条数据线之一和所述多条栅线之一的第二像素，该第二像素施加有公共电压和第二存储电压。其中公共电压以及第一和第二存储电压为直流电压。

很显然，上面的一般性描述和下面的详细说明都是示例性和解释性的，其目的在于对本发明的权利要求作进一步解释。

附图说明

本申请所包含的附图用于进一步理解本发明，其与说明书相结合并构成说明书的一部分，所述附图表示本发明的实施例并与说明书一起解释本发明的原理。

图 1 所示为现有技术的 VA 模式 LCD 器件的电路图；

图 2 所示为施加在图 1 所示的 LCD 器件一个像素上的公共电压和存储电压的波形图；

图 3 所示为根据本发明一示例性实施方式的 VA 模式 LCD 器件的电路图；

图 4 所示为施加在图 3 所示的 LCD 器件一个像素上的公共电压和存储电压的波形图；

图 5 所示为根据本发明另一实施方式施加在 VA 模式 LCD 器件的栅线的栅电压波形图。

具体实施方式

以下将参照附图具体描述本发明的实施方式。

图 3 是根据本发明一示例性实施方式的 VA 模式 LCD 器件的电路图，图 4

是施加在图 3 所示的 LCD 器件一个像素上的公共电压和存储电压的波形示意图。

如图 3 所示, LCD 器件包括沿第一方向延伸的多条栅线 $G(n-1)$ 至 $G(n+1)$ 以及沿第二方向延伸的多条数据线 $D(m)$ 至 $D(m+1)$ 。多条栅线 $G(n-1)$ 至 $G(n+1)$ 和多条数据线 $D(m)$ 至 $D(m+1)$ 限定多个像素区域。虽然图中未示出, 该 LCD 器件包括第一和第二基板以及液晶层, 并且多条栅线 $G(n-1)$ 至 $G(n+1)$ 和多条数据线 $D(m)$ 至 $D(m+1)$ 设置在第一基板上。

多个像素以矩阵形式排列。各像素连接到相应的栅线 $G(n-1)$ 至 $G(n+1)$ 和相应的数据线 $D(m)$ 至 $D(m+1)$ 。更具体的说, 设置在一条数据线两侧, 即, 设置在相对于所述一条数据线的相邻两列处的像素连接到该条数据线。而且, 在共享该条数据线并且设置在相同行上的两个像素中, 在两相邻列中的一列上的一个像素连接到一条栅线, 而在两相邻列中另一列上的另一像素连接到紧接所述栅线的一条栅线。换句话说, 共享同一数据线和同一栅线的两个像素沿着对角线方向设置。因此, 这两个沿对角线设置的像素施加有相同的数据电压并且构成像素单元 D-PXL。在图 3 中, 由于两个像素构成像素单元 D-PXL, 故假设将设置在所述数据线右侧和所述栅线上侧的像素称为第一像素 s-PXL1, 而将设置在所述数据线左侧和所述栅线下侧的像素称为第二像素 s-PXL2。

如上所述, 位于一条数据线两端的像素共享这条数据线。因此, 与现有技术中 LCD 器件的数据线数目相比, 其数据线数目可以减少到一半。可以减少孔径比和生产成本。

各像素包括薄膜晶体管 TFT、液晶电容 Clc 和存储电容 Cst 。液晶电容 Clc 的一个电极(像素电极)连接到薄膜晶体管 TFT, 液晶电容 Clc 的另一电极(公共电极)施加有公共电压 $Vcom$ 。虽然图中未示出, 像素电极设置在第一基板上的各像素中, 并且公共电极设置在第二基板上。像素电极、公共电极以及像素电极和公共电极之间的液晶层构成液晶电容 Clc 。

存储电容 $Cst1$ 或者 $Cst2$ 的一个电极连接到薄膜晶体管 TFT, 而存储电容 $Cst1$ 或者 $Cst2$ 的另一个电极连接到分别提供第一或第二存储电压 $Vst1$ 或 $Vst2$ 的第一或第二存储线(未示出)。例如, 奇数行中的像素可以被施加第一存储电压 $Vst1$, 而偶数行中的像素可以被施加第二存储电压 $Vst2$ 。在图 3 中, 第

一像素 s-PXL1 的存储电容 Cst1 被施加第一存储电压 Vst1, 而第二像素 s-PXL2 的存储电容 Cst2 被施加第二存储电压 Vst2。虽然图中未示出, 第一和第二存储线设置在第一基板上。

公共电压 Vcom 决定液晶分子的旋转角度。第一或第二存储电压 Vst1 或 Vst2 决定存储在相应像素中的数据电压量。不但公共电压 Vcom 而且第一和第二存储电压 Vst1 和 Vst2 都是直流电压。通过使用直流第一和第二存储电压, 可以减少现有技术中由于交流存储电压产生的存储线负载。因此, 无论像素的位置如何, 第一和第二存储电压 Vst1 和 Vst2 都均匀地施加到全部像素。

第一和第二存储电压 Vst1 和 Vst2 相对于公共电压 Vcom 具有相反的相位。由于施加有相同电压的像素单元 D-PXL 的第一和第二像素 s-PXL1 和 s-PXL2 被分别施加第一和第二存储电压 Vst1 和 Vst2, 所以在第一和第二像素 s-PXL1 和 s-PXL2 之间会产生液晶分子旋转角度的差别并且可以改善视角, 这与现有技术 LCD 器件类似。

参照图 4, 公共电压 Vcom 均匀的施加到全部像素。第一和第二存储电压 Vst1 和 Vst2 具有相反的相位。更具体的说, 第一存储电压 Vst1 具有比公共电压 Vcom 的电平高的电平, 而第二存储电压 Vst2 具有比公共电压 Vcom 的电平低的电平。公共电压 Vcom 和第一和第二存储电压 Vst1 和 Vst2 可以具有正的极性。例如, 公共电压 Vcom 可以是大约 5V 到 6V, 而第一和第二存储电压相比公共电压 Vcom 可以具有从几百 mV 到几 V 的电压电平差。第一电压 Vst1 和第二电压 Vst2 的电平可以根据需要改变。

参照图 3 和图 4 说明按照本发明示例性实施方式的 VA 模式 LCD 器件的驱动方法。

将公共电压 Vcom 施加到全部像素, 而将第一和第二存储电压 Vst1 和 Vst2 分别施加到相应的像素, 例如, 分别施加到第一和第二像素 s-PXL1 和 s-PXL2。第一和第二存储电压 Vst1 和 Vst2 具有不同的电压电平。可以在施加第一和第二存储电压 Vst1 和 Vst2 之前施加公共电压 Vcom。

栅线 G (n-1) 至 G (n+1) 被顺序施加导通栅电压。当栅线 G (n-1) 至 G (n+1) 施加有导通栅电压时, 连接到施加有导通栅电压的栅线 G (n-1) 至 G (n+1) 的薄膜晶体管 TFT 导通。例如, 当第 n 条栅线 G (n) 施加有导通栅电压时, 像素单元 D-PXL 的第一和第二像素 s-PXL1 和 s-PXL2 的薄膜晶体管

TFT 导通。当薄膜晶体管 TFT 导通时，数据电压通过数据线 $D(m)$ 和 $D(m+1)$ 施加给导通的像素。由于第一和第二像素 s-PXL1 和 s-PXL2 连接到相同的栅线和相同的数据线，所以该第一和第二像素 s-PXL1 和 s-PXL2 施加有相同的数据电压。

图 5 所示为根据本发明另一实施方式施加到 VA 模式 LCD 器件的栅线上的栅电压波形图。

如图 5 所示，当栅线 $G(n-1)$ 至 $G(n+1)$ 被顺序扫描，施加到相应栅线 $G(n-1)$ 至 $G(n+1)$ 的栅电压的导通栅电压时间（高电平时间） $T1$ 到 $T3$ 增加（ $T1 < T2 < T3$ ）。由于数据线具有电阻负载和电容负载，故随着数据线的位置越远离施加数据电压的数据驱动集成电路，数据电压的电平也随之下落。导通栅电压时间 $T1$ 到 $T3$ 根据像素的位置而增加，使得为像素给定了存储数据电压的充分时间，从而该数据电压正常地施加给全部像素。因此，可以最小化由于数据线负载引起的数据电压的损耗以及存储在像素中的数据电压的损耗。

如上所述，施加有相同数据电压和相同栅电压的第一和第二像素分别施加有具有不同电平的第一和第二存储电压。该第一和第二存储电压为直流电压。从而，可以正常地操作全部像素。因此，可以获得宽的视角和高的显示质量。

显然，对于熟悉本领域的技术人员来说在不脱离本发明精神或范围的情况下，对本发明的液晶显示器件和液晶显示器件的驱动方法可以有各种修改和变型。从而，本发明意在覆盖落入所附权利要求书及其等同物范围内的本发明的修改和变型。

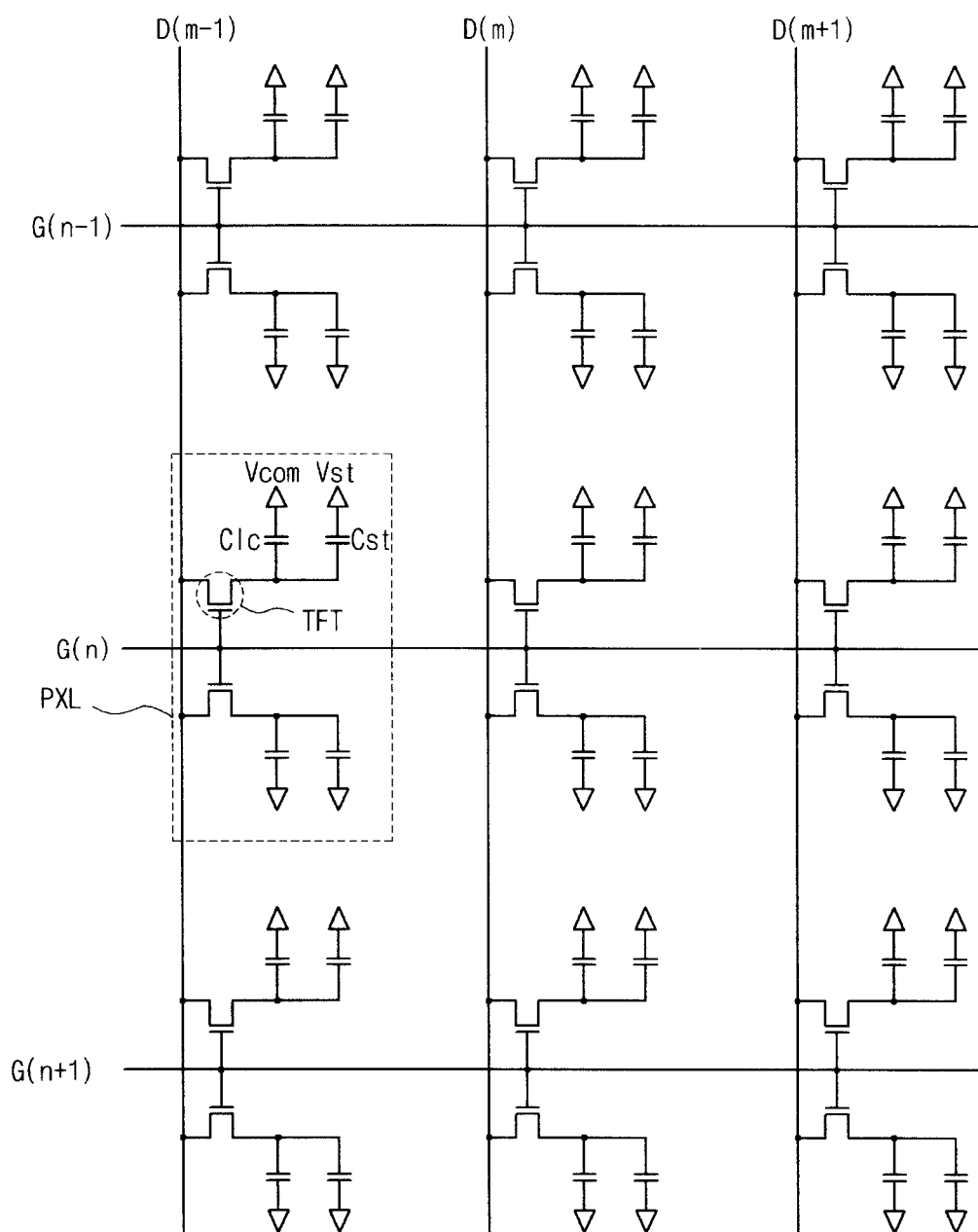
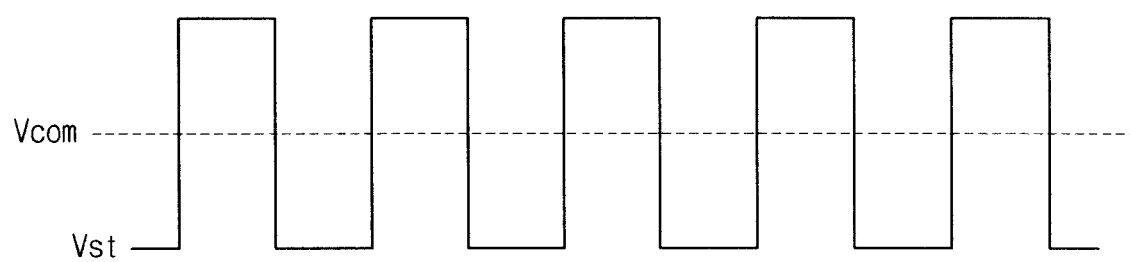


图 1

**图 2**

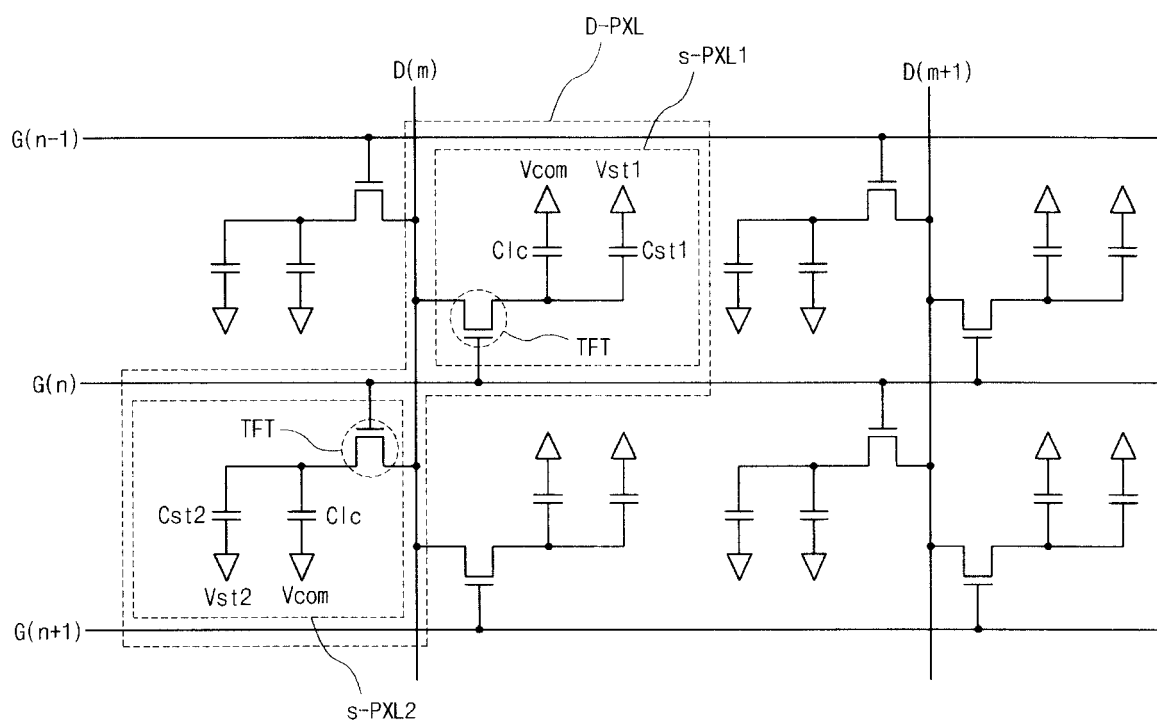


图 3

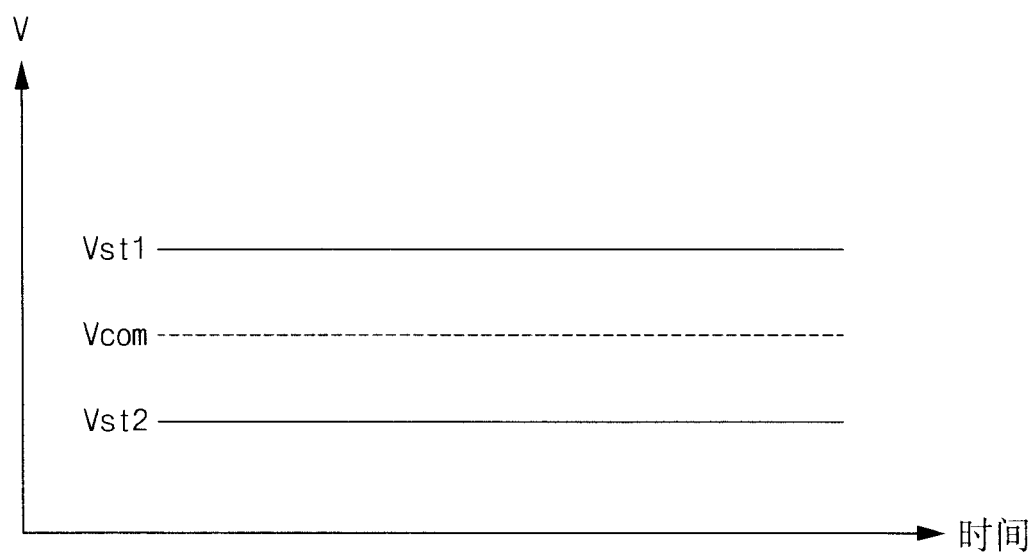


图 4

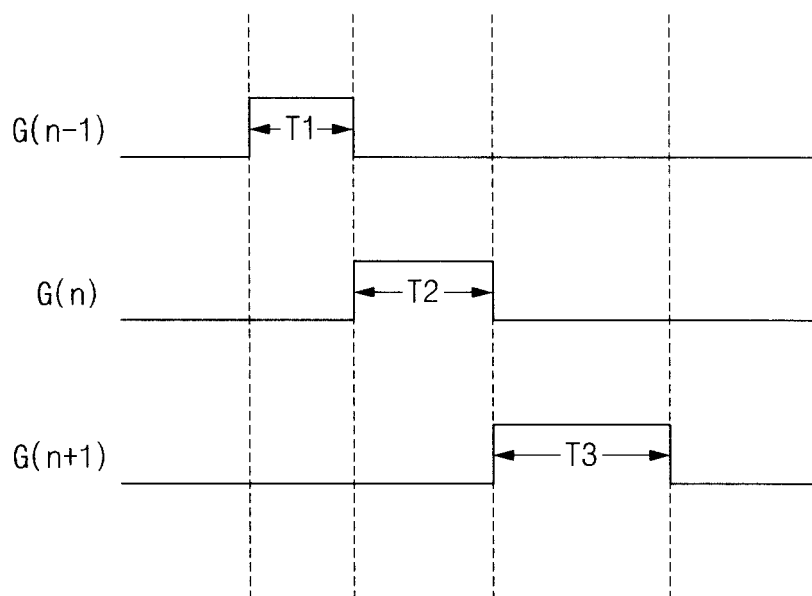


图 5

专利名称(译)	显示器件及其驱动方法		
公开(公告)号	CN1920929A	公开(公告)日	2007-02-28
申请号	CN200610087167.1	申请日	2006-06-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	河雨石		
发明人	河雨石		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2300/0465 G09G3/3648 G09G2320/028 G09G2320/0223 G09G2300/0876		
代理人(译)	徐金国		
优先权	1020050078865 2005-08-26 KR		
其他公开文献	CN100461255C		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶显示器件，该器件包括彼此交叉的多条数据线和多条栅线；连接到多条数据线之一和多条栅线之一的第一像素，该第一像素施加有公共电压和第一存储电压；连接到所述多条数据线之一和所述多条栅线之一的第二像素，该第二像素施加有公共电压和第二存储电压。其中，所述第一和第二像素设置在相对于所述多条数据线之一的相对侧以及相对于所述多条栅线之一的相对侧。

