

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/133 (2006.01)

H01L 29/786 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200510130235.3

[43] 公开日 2006 年 8 月 16 日

[11] 公开号 CN 1818766A

[22] 申请日 2005.12.14

[21] 申请号 200510130235.3

[30] 优先权

[32] 2004. 12. 14 [33] KR [31] 10-2004-0105585

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 李源镐

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 梁 挥

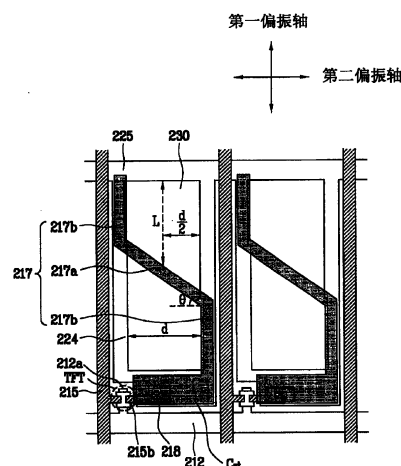
权利要求书 2 页 说明书 8 页 附图 5 页

[54] 发明名称

共平面开关模式液晶显示器件

[57] 摘要

本发明公开了一种共平面开关模式液晶显示器件，其包括在第一基板上形成的栅线和数据线，所述栅线与数据线垂直交叉以限定像素区域；在所述栅线和数据线的各交叉点处形成的薄膜晶体管；与所述栅线平行形成的公共线；从所述公共线延伸形成的公共电极，并且该公共电极具有双线宽；具有以单体形式形成的倾斜部分和垂直部分的像素电极，该倾斜部分沿倾斜方向与各像素区域交叉，并且该像素电极的垂直部分与所述公共电极重叠；以及粘结到所述第一基板并且在二者之间夹有液晶层的第二基板。



1、一种共平面开关模式液晶显示器件，包括：

在第一基板上形成的栅线和数据线，所述栅线与数据线垂直交叉以限定像素区域；

在所述栅线和数据线的各交叉点处形成的薄膜晶体管；

与所述栅线平行形成的公共线；

从所述公共线延伸形成的公共电极，所述公共电极与所述数据线平行形成；

具有以单体形式形成的倾斜部分和垂直部分的像素电极，所述倾斜部分沿倾斜方向与各像素区域交叉，并且所述像素电极的垂直部分与所述公共电极重叠；以及

粘结到所述第一基板并且在二者之间夹有液晶层的第二基板。

2、根据权利要求1所述的共平面开关模式液晶显示器件，其特征在于，所述薄膜晶体管包括栅极、半导体层和源极/漏极。

3、根据权利要求2所述的共平面开关模式液晶显示器件，其特征在于，所述各像素电极的垂直部分延伸以与各薄膜晶体管的漏极相连接。

4、根据权利要求1所述的共平面开关模式液晶显示器件，其特征在于，所述具有窄线宽的各公共电极部分与所述各像素电极的垂直部分重叠。

5、根据权利要求4所述的共平面开关模式液晶显示器件，其特征在于，所述公共电极具有双线宽。

6、根据权利要求4所述的共平面开关模式液晶显示器件，其特征在于，所述窄线宽包括比所述公共电极的其它部分小至少 $2\mu\text{m}$ 的宽度。

7、根据权利要求1所述的共平面开关模式液晶显示器件，其特征在于，所述像素电极的倾斜部分具有相当于所述栅线大约 40° 到 60° 的倾斜角。

8、根据权利要求1所述的共平面开关模式液晶显示器件，其特征在于，所述像素电极的垂直部分和与其相对的公共电极之间的水平距离在 $8\mu\text{m}$ 到 $13\mu\text{m}$ 的范围内。

9、根据权利要求8所述的共平面开关模式液晶显示器件，其特征在于，在所述水平距离的 $1/2$ 处测量的位于所述像素电极的倾斜部分与所述公共线

之间的垂直距离比所述水平距离大。

10、根据权利要求1所述的共平面开关模式液晶显示器件，其特征在于，还包括在所述公共电极和像素电极的重叠部分处形成的存储电容。

11、根据权利要求1所述的共平面开关模式液晶显示器件，其特征在于，
5 所述栅线、公共线和公共电极形成在同一层上。

12、根据权利要求1所述的共平面开关模式液晶显示器件，其特征在于，所述第一和第二基板设置有定向膜。

13、根据权利要求1所述的共平面开关模式液晶显示器件，其特征在于，所述第一和第二基板设置有第一和第二偏振板。

10 14、根据权利要求13所述的共平面开关模式液晶显示器件，其特征在于，所述第一和第二偏振板的任一偏振轴与另一偏振轴垂直设置。

15、根据权利要求13所述的共平面开关模式液晶显示器件，其特征在于，所述第一和第二偏振板的任一偏振轴与所述栅线平行设置。

15 16、根据权利要求1所述的共平面开关模式液晶显示器件，其特征在于，还包括位于所述栅线 and 数据线之间的栅绝缘膜。

17、根据权利要求1所述的共平面开关模式液晶显示器件，其特征在于，还包括位于所述数据线和像素电极之间的钝化膜。

共平面开关模式液晶显示器件

- 5 本申请要求享有 2004 年 12 月 14 日递交的韩国专利申请 P2004-105585 号的权益，在此引用其全部内容作为参考。

技术领域

- 本发明涉及一种液晶显示 (LCD) 器件，尤其涉及一种共平面开关 (IPS) 模式 LCD 器件，其中形成在像素区域中的开口区域增加并且向错 (disclination) 区域最小化以最大化入射到 LCD 面板的光透射比。

背景技术

- 平板显示器件具有各种类型。其中，LCD 器件由于其有利特点而成为一种普及的显示器件通常，LCD 器件具有诸如对比度高、外形薄、重量轻的特点、具有适于显示灰度级或者运动图像的特征并且具有低功耗。具体地说，一些 LCD 器件已经被指定为诸如壁挂 TV 的超薄显示器和用于笔记本计算机的显示器的下一代显示器件。此外，由于可以容易制造更小尺寸的面板，该 LCD 器件用于移动显示。

- 20 而且，根据液晶和电极结构的特性，LCD 器件具有各种模式。LCD 器件的一些实施例包括扭曲向列 (TN) 模式 LCD 器件、多畴模式 LCD 器件、光学补偿双折射 (OCB) 模式 LCD 器件、IPS 模式 LCD 器件以及垂直对准 (VA) 模式 LCD 器件。在 TN 模式 LCD 器件中，液晶指向矢以 90° 的扭曲角度排列并且施加电压以控制液晶指向矢。在多畴模式 LCD 器件中，将一个像素划分为多个畴并且各畴的主视角彼此不同以获得更宽的视角。在 OCB 模式 LCD 器件中，在基板的外表面粘附有补偿膜以根据光的行进方向补偿光的相位变化。在 IPS 模式 LCD 器件中，在一个基板上形成两个电极并且液晶指向矢按照与定向膜平行的方向扭曲。在 VA 模式 LCD 器件中，采用负液晶和垂直定向膜在定向膜上垂直排列液晶分子。

- 30 IPS 模式 LCD 器件包括滤色片阵列基板和薄膜晶体管阵列基板。滤色片阵

列基板设置有防止漏光的黑矩阵层和实现色彩的 R/G/B 滤色片层。薄膜晶体管阵列基板设置有限定单位像素的栅线 and 数据线, 在栅线 and 数据线的各自交叉处形成薄膜晶体管 (即, 开关元件), 并且公共电极和像素电极交替设置以产生横向电场(transverse electric field)。

5 下面参照附图说明现有技术的 IPS 模式 LCD 器件。图 1 示出了现有技术 IPS 模式 LCD 器件的平面图。图 2 示出了图 1 中的透射度图, 图 3 示出了另一现有技术 IPS 模式 LCD 器件的平面图, 并且图 4 示出了图 3 中的透射度图。

10 如图 1 所示, 薄膜晶体管阵列基板包括栅线 12、数据线 15、薄膜晶体管、公共线 25、多个公共电极 24 和多个像素电极 17。栅线 12 与数据线 15 垂直交叉以限定像素区域。栅绝缘膜设置在栅线 12 和数据线 15 之间。各薄膜晶体管形成在各自栅线 12 和数据线 15 的各交叉点处。薄膜晶体管包括栅极 12a、栅绝缘膜、半导体层 14 以及源极 15a 和漏极 15b。公共线 25 与栅线 12 平行形成。公共电极 24 从公共线 25 延伸形成并且与数据线 15 平行形成。各像素电极 17 连接到漏极 15b 并且与各公共电极 24 平行形成。像素电极 17 沿水平方向与公共电极 24 交替设置。

15 在 IPS 模式 LCD 器件中, 公共电极 24 和像素电极 17 形成在同一基板上以水平旋转液晶分子。在公共电极和像素电极之间施加电压以产生横向电场 E, 从而控制液晶分子的排列。如果公共电极 24 与像素电极 17 之间的距离长, 则电场变弱, 相反, 如果公共电极 24 与像素电极 17 之间的距离太短, 则电极数目增加并且孔径比恶化。因此, 两电极之间的距离很重要并且在选择正确范围时应该注意。如图 1 所示, 像素区域中由公共电极 24 包围的区域被分为两个区块 30, 其中各区块 30 具有通过优化设计规则获得的宽度 D。然而, 由于像素区域的尺寸依赖于 LCD 器件的模式, 所以很难优化设计该区块。例如, 当在像素区域内侧的两端形成公共电极并且像素电极 17 插在公共电极之间时, 则

20 在水平方向需要偶数个区块。为此, 很难优化设置该区块。

25 而且, 如果在高分辨率模式中像素区域的数目比在其它模式中具有相同尺寸面板的像素区域数目多, 则该像素区域的尺寸比较小。因此, 在像素区域中只形成两个区块。

30 当像素区域具有长度和宽度为 $28\mu\text{m} \times 84\mu\text{m}$ 时, 在像素区域中设置有宽度为 $4\mu\text{m}$ 的数据线 15、像素电极 17、两个公共电极 24。在这种情况下, 像素区

域中的开口区域具有大约 $10\mu\text{m}$ 的宽度。因此，极大降低了孔径比。

将电压施加到现有技术的 IPS 模式 LCD 器件上，产生如图 2 所示的透射度。在公共电极 24 从公共线 25 延伸出来以促使液晶分子沿期望方向排列的部分中未形成横向电场。这样，产生没有光透射的向错“区域 A”。

同时，如图 3 所示，像素区域的宽度增加并且其长度减少以获得具有宽度和长度为 $42\mu\text{m} \times 42\mu\text{m}$ 的像素区域。为了获得超 IPS 模式，像素电极 117 和公共电极 124 可以以弯曲形状形成。在图 3 中，附图标记 112 表示栅线、附图标记 115 表示数据线，并且附图标记 125 表示公共线。

超 IPS 模式意味着将一个畴分为两个子畴以排列液晶分子。该两个畴可以最小化畴反转区域(inverted domain region)。然而，如图 4 所示，在像素电极 117 和公共电极 124 的弯曲部分产生畴边界，从而划分了液晶分子的排列方向。在这种情况下，降低了模块效率并且垂直电场和水平电场（横向电场）彼此影响以产生宽的向错区域（黑部分）。

换句话说，液晶分子没有沿期望方向排列的向错区域与在各公共电极 124 和各像素电极 117 之间产生的水平电场的区域相对应。产生的水平电场或者与在相邻公共电极 124 之间产生的垂直电场干扰或者与在位于像素区域角区的像素电极 117 之间产生的垂直电场干扰。由于光不透过向错区域，因此降低了模式效率。

发明内容

因此，本发明涉及一种 IPS 模式 LCD 器件，其基本上克服了由于现有技术的限制和缺点而产生的一个或者多个问题。

本发明的一个目的是提供一种 IPS 模式 LCD 器件，其中形成具有与开口部分交叉的倾斜部分的像素电极，其中形成的开口区域在当前像素区域中具有最大范围。

本发明的另一目的是提供一种 IPS 模式 LCD 器件，其具有最小的向错区域，从而提高了模式效率。

本发明的附加优点、目的和特征将在后面的描述中得以阐明，通过以下描述，将使其对本领域技术人员来说显而易见，或者可通过实践本发明来认识。本发明的这些目的和其它优点可通过说明书及其权利要求以及附图中具体指

出的结构来实现和得到。

为了实现这些目的和其它优点，按照本发明的目的，作为具体和广义的描述，一种共平面开关模式液晶显示器件，包括：在第一基板上形成的栅线和数据线，所述栅线与数据线垂直交叉以限定像素区域；在所述栅线和数据线的各交叉点处形成的薄膜晶体管；与所述栅线平行形成的公共线；从所述公共线延伸形成的公共电极，该公共电极与所述数据线平行形成；具有以单体形式形成的倾斜部分和垂直部分的像素电极，该倾斜部分沿倾斜方向与各像素区域交叉，并且该像素电极的垂直部分与所述公共电极重叠；以及粘结到所述第一基板并且在二者之间夹有液晶层的第二基板。

应该理解，本发明上面的概述和下面的详细说明都是示例性和解释性的，意欲对所要求保护的本发明提供进一步解释。

附图说明

所包括的用于提供对本发明进一步解释并引入构成本申请一部分的附图说明了本发明的实施方式，并与说明书一起用于说明本发明的原理。在附图中：

图 1 示出了现有技术的 IPS 模式 LCD 器件的平面图；

图 2 示出了图 1 中的透射度图；

图 3 示出了另一现有技术的 IPS 模式 LCD 器件的平面图；

图 4 示出了图 3 中的透射度图；

图 5 示出了按照本发明示例性实施方式的 IPS 模式 LCD 器件的平面图；

图 6 示出了图 5 中的透射度图；以及

图 7A 到图 7C 示出了按照本发明示例性实施方式的 IPS 模式 LCD 器件的示例性制造工序的平面图。

具体实施方式

以下将参照附图中所示的实施例来详细描述本发明的优选实施方式。

图 5 示出了根据本发明示例性实施方式的 IPS 模式 LCD 器件的平面图，图 6 示出了图 5 中的透射度图，以及图 7A 到图 7C 示出了按照本发明示例性实施方式的 IPS 模式 LCD 器件的示例性制造工序的平面图。如图 5 所示，IPS 模式 LCD 器件的薄膜晶体管阵列基板包括沿直线设置的多条栅线 212、多条数据线

215、薄膜晶体管（TFT）、公共电极 224 和包括倾斜部分 217a 以及垂直部分 217b 的像素电极 217。栅线 212 与数据线 215 垂直交叉以限定像素区域。各薄膜晶体管设置在各自栅线 212 和数据线 215 的各交叉点处。薄膜晶体管导通/切断施加的电压。各公共电极 224 从与栅线 212 平行形成的公共线 225 延伸形成。像素电极 217 的倾斜部分 217a 与在像素区域中公共电极之间形成的开口区域交叉。该倾斜部分 217a 沿倾斜方向与开口区域交叉。像素电极 217 的垂直部分 217b 与公共电极重叠。

如上所述，将单个像素区域由像素电极的倾斜部分 217a 划分为两个子畴（即，两个区块 230）。各区块 230 具有相同的尺寸。详细的，各公共电极 224 沿像素区域的边缘区域形成。并且，形成公共线 225 以彼此连接在相邻像素区域形成的各公共电极 224 以向有源区域传输公共信号。公共线 225 和公共电极 224 以单体（single body）形式形成并且与各栅线 212 形成在同一层上。倾斜部分 217a 和垂直部分 217b 以单体形成。垂直部分 217b 延伸以通过接触孔 218 与漏极 215b 连接，从而向其上施加像素信号。

各区块 230 由像素电极的垂直部分 217b、像素电极的倾斜部分 217a 以及两个公共电极 224 限定。液晶分子的排列由在相邻像素电极和公共电极之间产生的横向电场控制。像素电极 217 的倾斜部分 217a 具有相对于栅线为 θ ($40^\circ \leq \theta \leq 60^\circ$) 的倾斜角。

参照图 5，区块 230 的水平距离“d”（像素电极的垂直部分和与其相对的公共电极之间的距离）被限定为 $8\mu\text{m}$ 到 $13\mu\text{m}$ 的范围内。在其水平距离的 1/2 处测量的垂直距离“L”（像素电极的倾斜部分与公共线之间的距离）大于水平距离“d”。通过上述区块 230 的设计值改善了到 LCD 面板的透射度。进而，如图 6 所示，最小化了向错区域（黑区域）。

为了最大化像素区域中用于开口区域的区域，像素电极的垂直部分 217b 与部分公共电极 224 重叠。为了防止重叠的公共电极电性地影响在像素电极的垂直部分 217b 和与其相邻的公共电极之间产生的横向电场，减小了重叠部分处公共电极 224 的宽度。在该重叠部分公共电极的宽度减少 $2\mu\text{m}$ 或者更多。在另一方面，没有与像素电极重叠的部分的公共电极保持其宽度，从而公共电极 224 具有双线宽。应该注意，开口区域比现有技术的更宽并且减少了向错区域。

同时，沿水平方向延伸的部分公共电极 224 和像素电极 217 彼此重叠以形

成存储电容 C_{st} 。在公共电极 224 与像素电极 217 之间设置栅绝缘膜和钝化膜以用作存储电容的绝缘膜。栅绝缘膜还绝缘栅线 212 和数据线 215，并且钝化膜绝缘数据线 215 和像素电极 217。除了存储电容 C_{st} ，在像素电极的垂直部分 217b 和与垂直部分 217b 重叠的部分公共电极之间形成电容。因此，最小化存储电容 C_{st} 的区域以获得更宽的开口区域。

尽管未示出，通过在薄膜晶体管阵列基板与滤色片阵列基板之间夹有液晶层而将两基板粘结。滤色片阵列基板包括防止漏光的黑矩阵层以及在各像素区域中形成的实现色彩的 R/G/B 滤色片层。在薄膜晶体管阵列基板和滤色片阵列基板的外表面粘附有第一和第二偏振板。设置第一和第二偏振板以使得其偏振轴彼此垂直交叉。第一偏振轴或第二偏振轴与栅线平行。此外，在薄膜晶体管阵列基板或滤色片阵列基板的内侧还设置有定向膜。定向膜的研磨方向与第一和第二偏振轴的任意之一平行以获得常黑模式。

如果将电压施加到具有上述结构的 LCD 器件，沿垂直或者水平方向初始排列的液晶分子 231 通过在公共电极 224 和像素电极 217 之间产生的横向电场沿倾斜方向被重新排列。在当前像素区域的上区块中的液晶分子的重新排列与其下区块中的不同以获得双畴效果。因此，在改善液晶分子的响应速度的同时，可以最小化畴反转区域。

下面详细描述按照本发明的薄膜晶体管阵列基板的示例性制造方法。如图 7A 所示，在基板上沉积诸如 Cu、Al、AlNd（钽化铝）、Mo、Cr、Ti、Ta 以及 MoW 等具有低电阻率的金属以防止信号延迟，然后对其构图以形成多条栅线 212、多个栅极 212a、多条公共线 225 和多个公共电极 224。

公共线 225 与栅线 212 平行形成。公共电极 224 从公共线 225 延伸形成。此外，公共电极 224 形成为具有双线宽。像素电极的垂直部分 217b 将在后面与具有小线宽的部分公共电极重叠。

接着，通过等离子体增强型化学汽相沉积（PECVD）工序在包括栅线 212 的整个表面上沉积诸如 SiO_2 或者 $SiNx$ 的无机绝缘材料以形成栅绝缘膜（未示出）。在包括栅绝缘膜的整个表面上以高温沉积非晶硅（ $a-Si:H$ ）并且然后对其构图以在栅极上的栅绝缘膜上形成岛形的半导体层 214。

然后，如图 7B 所示，在包括半导体层 214 的整个表面上沉积诸如 Cu、Al、AlNd、Mo、Cr、Ti、Ta 和 MoW 的金属，然后对其构图以形成多条数据线 215

和多个源极 215a 和漏极 215b。数据线 215 与栅线 212 垂直交叉形成以限定像素区域。在半导体层 214 的两端分别形成源极 215a 和漏极 215b，从而形成具有栅极、栅绝缘膜、半导体层 214 以及源极/漏极 215a 和 215b 的薄膜晶体管。该薄膜晶体管控制施加到单位像素的电压的开/关。

接着，在包括数据线 215 的整个表面上沉积诸如苯并环丁烯（BCB）和丙烯酸树脂的有机绝缘材料或者诸如 SiO_x 或者 SiN_x 的无机绝缘材料以形成钝化膜（未示出）。部分去除该钝化膜以形成暴露漏极 215b 的接触孔 218。之后，如图 7C 所示，在包括钝化膜的整个表面上沉积诸如氧化铟锡（ITO）或者氧化铟锌（IZO）的透明导电材料，然后对其构图以形成各像素电极 217。像素电极 217 通过接触孔 218 电连接到漏极 215b。

像素电极 217 包括以单体形成的倾斜部分 217a 和垂直部分 217b。倾斜部分 217a 沿倾斜方向设置以与开口区域交叉，其中在两公共电极 224 之间形成开口区域。然后，垂直部分 217b 与公共电极 224 重叠。形成像素电极 217 的倾斜部分 217a 以具有相对于栅线为 θ ($40^\circ \leq \theta \leq 60^\circ$) 的倾斜角。像素电极的垂直部分 217b 与具有窄线宽的部分公共电极重叠，并且延伸出来与线宽减小 $2\mu\text{m}$ 或者更多的公共电极一样宽。这样，将一个像素区域划分为两个子畴从而获得具有最大范围的开口区域并且最小化向错区域。

上面描述了高分辨率模式的 IPS 模式 LCD 器件。然而，本发明并不局限于具有两个子畴的像素区域，而是可以用于适合三个或者更多电极的更大像素区域。此外，按照本发明的示例性 IPS 模式 LCD 器件具有下述优点。

首先，由于像素电极沿倾斜方向与开口区域交叉设置，其中开口区域形成在两公共电极之间，所以可能最小化畴反转区域。这样，减小向错区域。第二，由于像素电极的一部分沿倾斜方向形成而像素电极的另一部分与部分公共电极重叠，所以可以降低像素电极的尺寸，从而获得大的开口区域。具体地说，即使像素区域的尺寸变化，通过优化的设计规则也可以容易获得改善的孔径比。

第三，在像素电极的垂直部分和与该垂直部分重叠的部分公共电极之间形成附加的电容。因此，最小化存储电容的区域以获得更宽的开口区域。最后，由于各自区块具有不同的电场方向，液晶分子沿不同方向重新排列。在这种情况下，补偿了各自区块的视角以获得多畴效果。因此，可以最小化畴反转区域

并且改善液晶分子的响应速度。

很显然，本领域的熟练技术人员可以在不脱离本发明的精神或者范围内对本发明进行不同的修改和改进。因此，本发明旨在包括所有落入所附权利要求及其等同物范围内的对本发明进行的修改和改进。

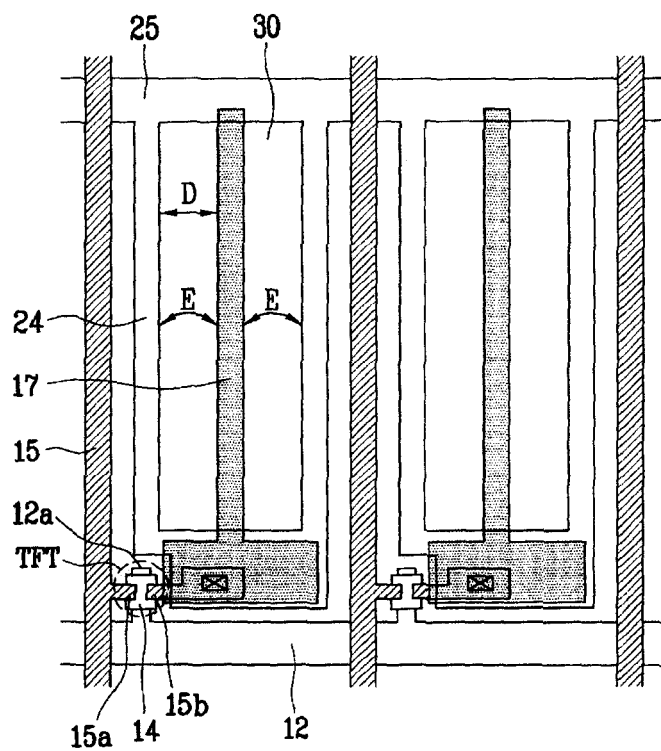


图 1

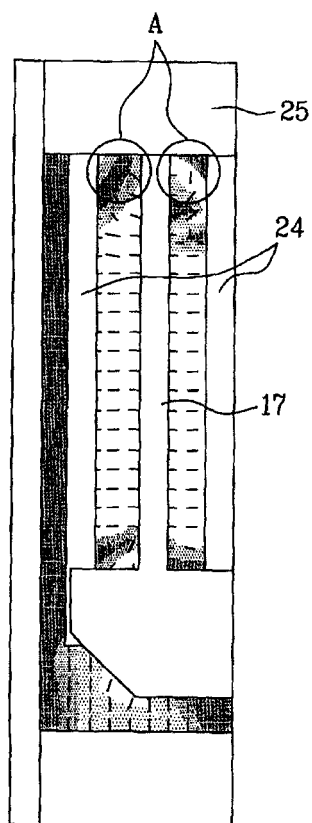


图 2

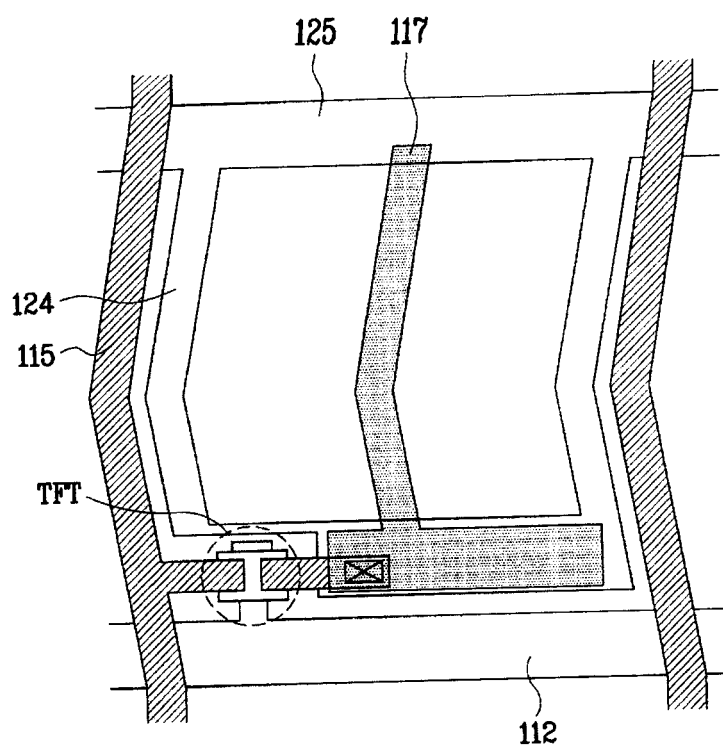


图 3

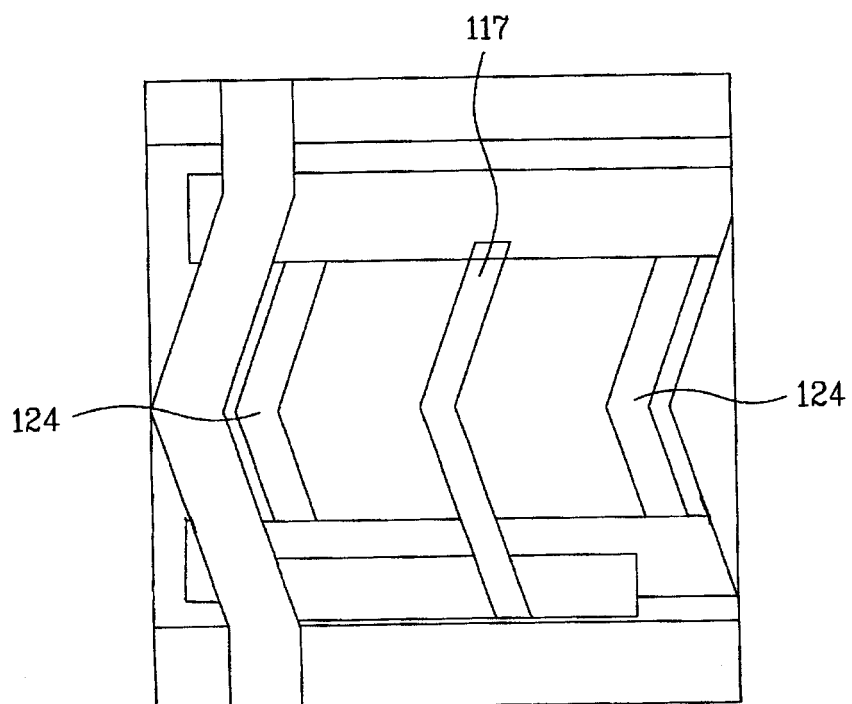


图 4

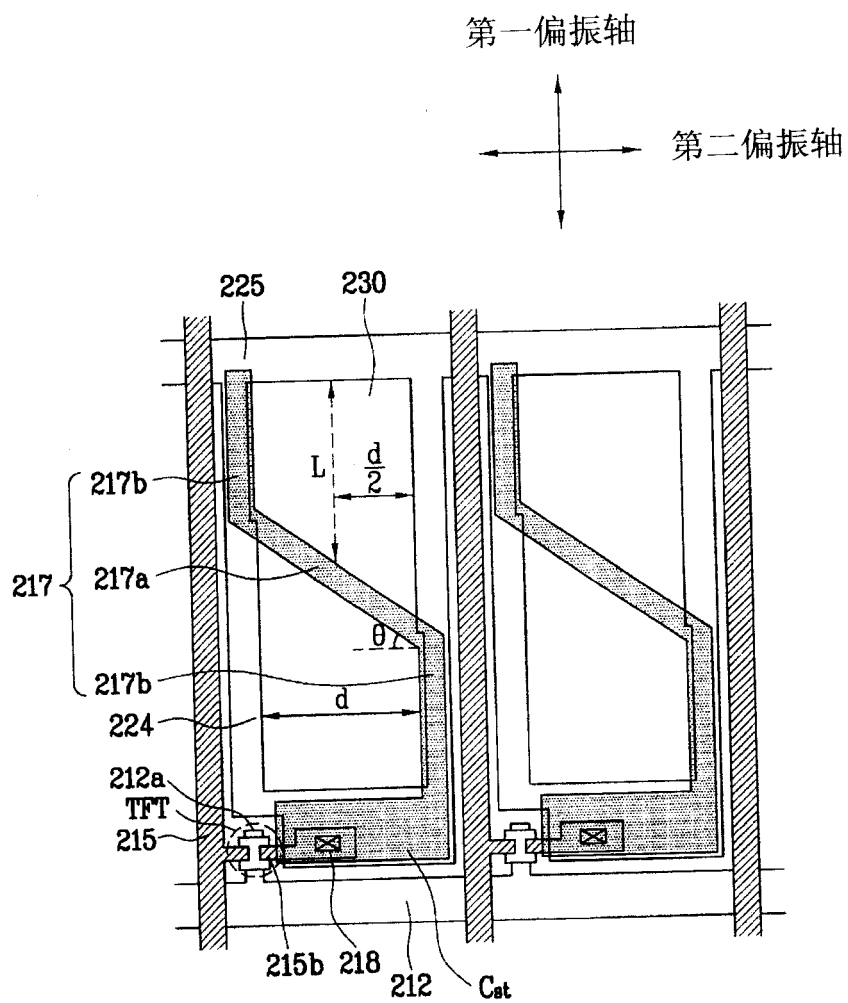


图 5

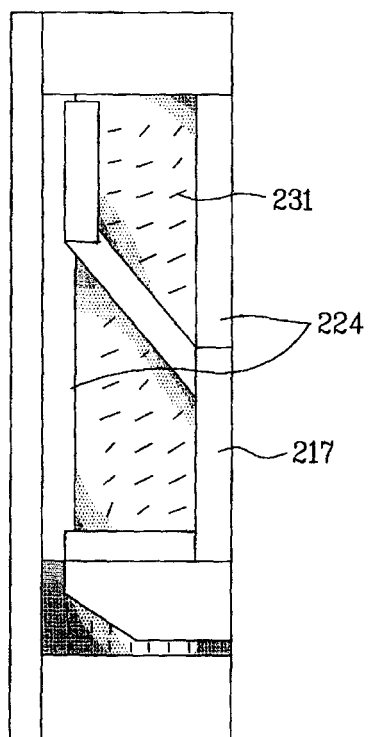


图 6

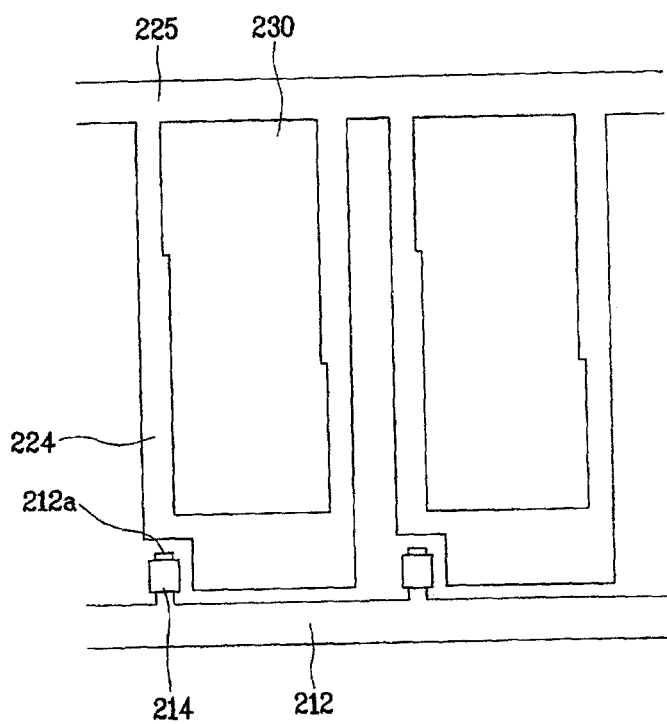


图 7A

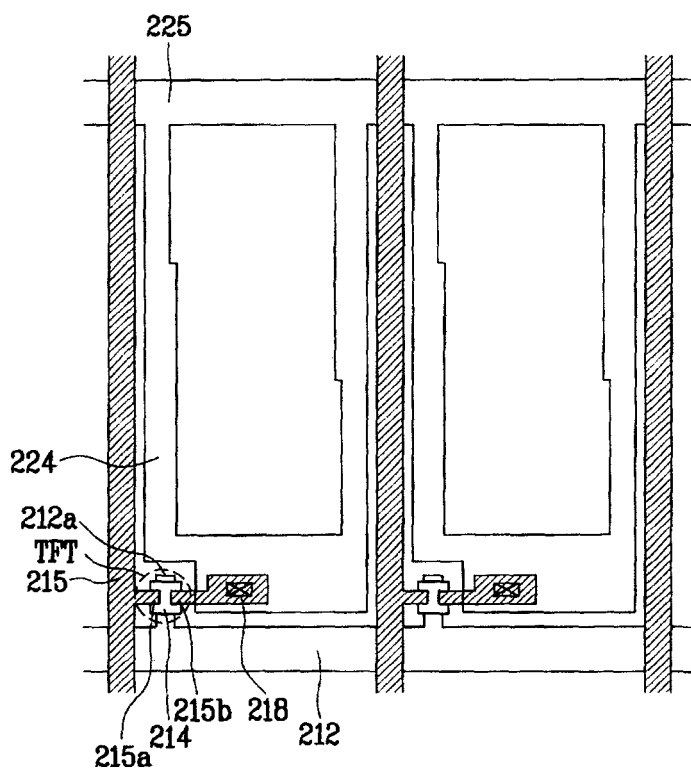


图 7B

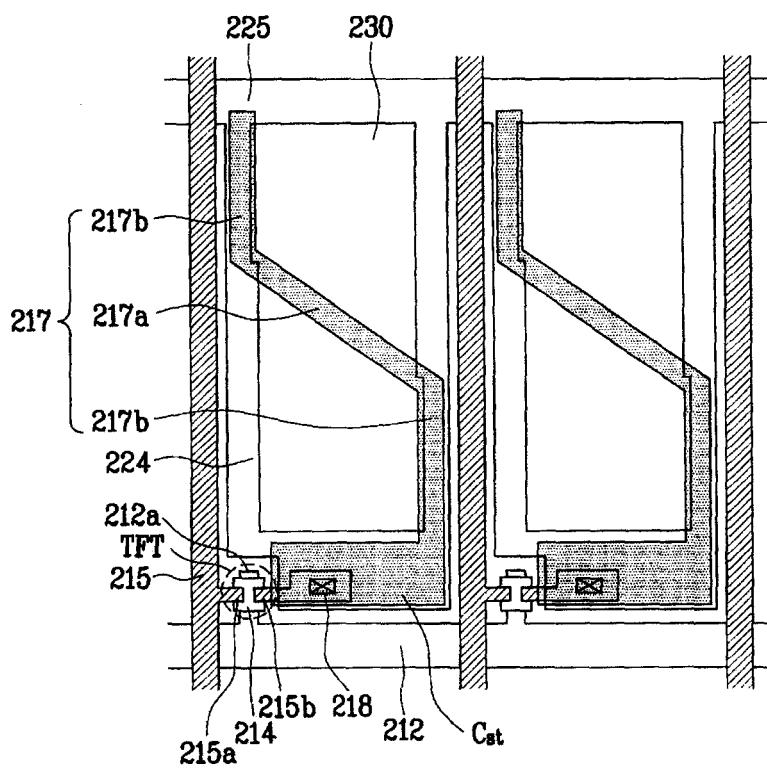


图 7C

专利名称(译)	共平面开关模式液晶显示器件		
公开(公告)号	CN1818766A	公开(公告)日	2006-08-16
申请号	CN200510130235.3	申请日	2005-12-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	李源镐		
发明人	李源镐		
IPC分类号	G02F1/136 G02F1/133 H01L29/786		
CPC分类号	G02F1/134363		
代理人(译)	徐金国		
优先权	1020040105585 2004-12-14 KR		
其他公开文献	CN100416392C		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种共平面开关模式液晶显示器件，其包括在第一基板上形成的栅线和数据线，所述栅线与数据线垂直交叉以限定像素区域；在所述栅线和数据线的各交叉点处形成的薄膜晶体管；与所述栅线平行形成的公共线；从所述公共线延伸形成的公共电极，并且该公共电极具有双线宽；具有以单体形式形成的倾斜部分和垂直部分的像素电极，该倾斜部分沿倾斜方向与各像素区域交叉，并且该像素电极的垂直部分与所述公共电极重叠；以及粘接到所述第一基板并且在二者之间夹有液晶层的第二基板。

