



(12) 发明专利

(10) 授权公告号 CN 1769990 B

(45) 授权公告日 2010.08.25

(21) 申请号 200510116254.0

(56) 对比文件

(22) 申请日 2005.11.04

CN 1515948 A, 2004.07.28, 全文.

US 2004070713 A1, 2004.04.15, 全文.

(30) 优先权数据

10-2004-0089246 2004.11.04 KR

审查员 刘燕梅

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 申暲周 朴哲佑 柳在镇 蔡钟哲

(74) 专利代理机构 中科专利商标代理有限责任  
公司 11021

代理人 王新华

(51) Int. Cl.

G02F 1/1368(2006.01)

G02F 1/1343(2006.01)

H01L 29/786(2006.01)

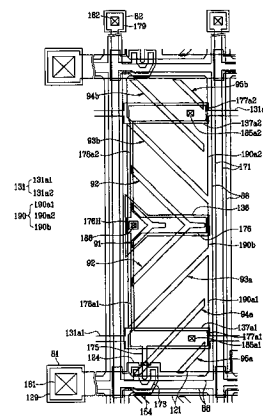
权利要求书 2 页 说明书 10 页 附图 8 页

(54) 发明名称

薄膜晶体管阵列板

(57) 摘要

提供一种用于液晶显示装置 (LCD) 的薄膜晶体管 (TFT) 阵列板。该 TFT 阵列板包括多个栅极线、至少一个与多个栅极线交叉的数据线和至少一个与至少一个栅极线和至少一个数据线相连的薄膜晶体管。该至少一个薄膜晶体管包括漏极。另外, 该 TFT 阵列板进一步包括至少一个与薄膜晶体管的漏极相连的第一子像素电极和与至少一个第一子像素电极电容性耦合的第二子像素电极的像素电极。此外, 该像素电极具有用于将该像素电极分成至少两个分割部分的分割元件, 该至少两个分割部分具有不与漏极重叠的部分。该至少两部分关于距离多个栅极线等距的参考线对称设置。



1. 用于液晶显示装置的薄膜晶体管阵列板,包括:  
多个栅极线;  
与多个栅极线交叉的数据线;  
薄膜晶体管,该薄膜晶体管与至少一个栅极线和数据线相连并包括漏极;及  
像素电极,该像素电极包括至少一个与薄膜晶体管的漏极相连的第一子像素电极和与至少一个第一子像素电极电容性耦合的第二子像素电极;

其中漏电极包含第一漏极和第二漏极,第一子像素电极包含与第一漏极相连的第三子像素电极,和与第二漏极相连的第四子像素电极,其中该第一子像素电极和第二子像素电极具有用于将第一子像素电极和第二子像素电极分成至少两个分割部分的分割元件,所述至少两个分割部分具有不与漏极重叠且关于与相邻的栅极线等距的参考线基本对称设置的部分。2、如权利要求 1 的薄膜晶体管阵列板,其中第一漏极和第二漏极关于参考线基本对称设置。

3. 如权利要求 2 的薄膜晶体管阵列板,进一步包括分别与第一漏极和第二漏极重叠的第一和第二存储电极。

4. 如权利要求 3 的薄膜晶体管阵列板,其中第一和第二存储电极关于参考线基本对称地设置。

5. 如权利要求 2 的薄膜晶体管阵列板,其中第三子像素电极和第四子像素电极针对第二子像素电极彼此相对地设置。

6. 如权利要求 2 的薄膜晶体管阵列板,其中第三和第四子像素电极关于参考线基本对称地设置。

7. 如权利要求 2 的薄膜晶体管阵列板,其中漏极包括连接第一漏极和第二漏极的互连部。

8. 如权利要求 7 的薄膜晶体管阵列板,其中该互连部邻近数据线并基本平行于数据线设置。

9. 如权利要求 2 的薄膜晶体管阵列板,其中漏极进一步包括与第二子像素电极重叠的耦合电极。

10. 如权利要求 9 的薄膜晶体管阵列板,进一步包括与第二子像素电极相连并与耦合电极重叠的电容电极。

11. 如权利要求 10 的薄膜晶体管阵列板,其中耦合电极或电容电极关于参考线基本对称地设置。

12. 如权利要求 10 的薄膜晶体管阵列板,其中耦合电极具有通孔,而且电容电极和第二子像素电极通过该通孔互相连接。

13. 如权利要求 1 的薄膜晶体管阵列板,进一步包括与像素电极远离并至少部分地与数据线重叠的屏蔽电极。

14. 如权利要求 13 的薄膜晶体管阵列板,其中像素电极和屏蔽电极包括相同的层。

15. 如权利要求 13 的薄膜晶体管阵列板,其中屏蔽电极沿数据线或栅极线延伸。

16. 如权利要求 15 的薄膜晶体管阵列板,其中屏蔽电极基本覆盖整个数据线。

17. 如权利要求 1 的薄膜晶体管阵列板,进一步包括与像素电极远离并至少部分与栅极线重叠的屏蔽电极。

18. 用于液晶显示装置的薄膜晶体管阵列板,包括:

具有栅极和端部的多个栅极线;设置在 TFT 板衬底上的多个存储电极线、多个存储电极和多个电容电极;具有源极和端部且与多个栅极线交叉的多个数据线,具有多个漏极的多个薄膜晶体管,所述薄膜晶体管与多个栅极线和数据线中的每一个相连,所述多个漏极中的每一个都具有多个扩展部和多个互连部;被多个间隙分成多个子像素电极的多个像素电极,每个所述子像素都具有多个切除部,每个所述像素电极都与所述栅极线重叠,所述切除部将各个子像素电极分成多个分割部分,

其中所述存储电极线、漏极的所述扩展部和所述互连部以及具有多个间隙的所述多个像素电极分别关于电容电极对称设置。

19. 如权利要求 18 的薄膜晶体管阵列板,进一步包括设置在所述薄膜晶体管阵列板上的多个滤色片。

20. 如权利要求 19 的薄膜晶体管阵列板,其中多个滤色片的每个都表示包括红色、绿色或蓝色的颜色中的一种。

## 薄膜晶体管阵列板

### 技术领域

[0001] 本发明涉及一种薄膜晶体管 (TFT) 阵列板。

### 背景技术

[0002] 液晶显示装置 (下文称为 LCD) 是一种广泛应用的平板显示器。LCD 典型地包括两个配有例如像素电极和公共电极之类的场发生电极的板以及插在这两个板之间的液晶 (LC) 层。LCD 通过向场发生电极提供电压从而在 LC 层中产生电场而显示图像, 这个产生的电场确定了 LC 层中的 LC 分子的取向从而调整入射光的偏振。

[0003] 一种通用型 LCD 是垂直对准 (VA) 型 LCD, 其对 LC 分子对准以使 LC 分子的长轴在没有电场时与板垂直。VA 型 LCD 由于其具有高对比度和宽参考视角已经受到了很多关注。

[0004] 可以通过场生成电极中的切除部 (cutout) 和场生成电极上的突起获得 VA 形 LCD 的宽视角。该切除部和突起影响 LC 分子的倾斜方向, 例如, 可以将倾斜方向分成几个方向从而加宽参考视角。然而, 与前方可视性相比, 侧向可视性不会得到改善。

### 发明内容

[0005] 一种用于液晶显示装置的薄膜晶体管阵列板, 包括: 多个栅极线; 与多个栅极线交叉的数据线; 薄膜晶体管, 该薄膜晶体管与栅极线和数据线中的至少一个相连并包括漏极; 及像素电极, 该像素电极包括至少一个与薄膜晶体管的漏极相连的第一子像素电极和与至少一个第一子像素电极电容性耦合的第二子像素电极, 其中漏电极包含第一漏极和第二漏极, 第一子像素电极包含与第一漏极相连的第三子像素电极, 和与第二漏极相连的第四子像素电极。

[0006] 该至少一个第一子像素电极可以包括第三子像素电极和第四子像素电极。漏极可以包括分别与第三和第四子像素电极相连并关于参考线基本对称设置的第一和第二部分。薄膜阵列板可以进一步包括分别与漏极的第一和第二部分重叠的第一和第二存储电极。

[0007] 第一和第二存储电极可以关于参考线基本对称地设置。

[0008] 第三和第四子像素电极可以关于第二子像素彼此面对地设置, 而且它们可以关于参考线基本对称地设置。

[0009] 漏极可以包括连接第一部分和第二部分的互连部分 (interconnection), 而且该互连部分邻近数据线设置并基本平行于数据线。

[0010] 漏极可以进一步包括与第二子像素电极重叠的耦合电极, 薄膜阵列板进一步包括与第二子像素电极相连并与耦合电极重叠的电容电极。该耦合电极或电容电极可以关于参考线基本对称地设置。

[0011] 耦合电极可以具有通孔, 而且电容电极和第二子像素电极可以通过该通孔彼此相连。

[0012] 薄膜阵列板可以进一步包括与像素电极分离并至少部分地与数据线或栅极线重叠的屏蔽电极。

[0013] 像素电极和屏蔽电极可以包括相同的层。

[0014] 屏蔽电极可以沿数据线或栅极线延伸,可以完全覆盖数据线。

#### 附图说明

[0015] 图 1 是根据本发明示范性实施例的 LCD 的 TFT 阵列板的布局图;

[0016] 图 2 是根据本发明示范性实施例的 LCD 的公共电极板的布局图;

[0017] 图 3 是包括图 1 所示 TFT 阵列板和图 2 所示公共电极板的 LCD 的布局图;

[0018] 图 4 是图 3 所示 LCD 沿 IV-IV' 线的截面图;

[0019] 图 5 是图 1-4 所示的 LCD 的等效电路图;

[0020] 图 6 是根据本发明示范性实施例的 LCD 的布局图;

[0021] 图 7 是图 6 所示 LCD 沿 VII-VII' 线的截面图;及

[0022] 图 8 是根据本发明示范性实施例的图 3 所示 LCD 沿 IV-IV' 线的截面图。

#### 具体实施方式

[0023] 现在将参考附图更详细地描述本发明的示范性实施例,附图中示出了本发明的优选实施例。然而,本发明可以以许多不同形式实施,不应该解释成局限于这里所述的实施例。

[0024] 相同的标记始终表示相同的元件。可以理解,当例如层、薄膜、区域或衬底称作在另一元件“上”时,其可以直接位于另一元件上,或者可以在上述两元件之间出现中间元件。相反,当元件称作“直接在”另一元件“上”时,不存在中间元件。

[0025] 将参考图 1-5 详细描述根据本发明示范性实施例的 LCD。

[0026] 图 1 是 LCD 的 TFT 阵列板的布局图,图 2 是 LCD 的公共电极板的布局图,图 3 是包括图 1 所示 TFT 阵列板和图 2 所示公共电极板的 LCD 的布局图,图 4 是图 3 所示 LCD 沿 IV-IV' 线的截面图,以及图 5 是图 1-4 所示的 LCD 的等效电路图。

[0027] 参考图 1-4,根据本发明示范性实施例的 LCD 包括 TFT 阵列板 100、公共电极板 200 和插在板 100 和 200 之间的 LC 层 3。

[0028] 现在参考图 1、3 和 4 详细描述 TFT 阵列板 100。

[0029] TFT 阵列板 100 包括多个栅极导体,这些栅极导体包括多个栅极线 121、多个存储电极线 131 和形成在绝缘衬底 110,例如透明玻璃或塑料衬底上的多个电容电极 136。

[0030] 栅极线 121 传输栅极信号并基本上横向延伸。每个栅极线 121 都包括向上突出的多个栅极 124 和具有与另一层或外部驱动电路接触的区域 129 的端部。此外,用于产生栅极信号的栅极驱动电路可以安装在柔性印刷电路 (FPC) 薄膜上。该 FPC 薄膜可以附连在衬底 110 上、直接安装在衬底 110 上、或集成在衬底 110 上。栅极线 121 在衬底 110 上可以依次与栅极驱动电路相连。

[0031] 存储电极 131 被供以预定电压,每个存储电极 131 都包括一对基本平行于栅极线 121 延伸的下、上晶体管管座 131a1、131a2。此外,每个存储电极线 131 都设置在栅极线 121 之间,下、上晶体管管座 131a1、131a2 设置在栅极线 121 附近。下、上晶体管管座 131a1、131a2 分别包括分别向上和向下扩展的下、上存储电极 137a1、137a2。然而应该注意,存储电极线 131 可以具有各种不同的形状和布置。

[0032] 进一步地,每个电容电极 136 都具有矩形的形状并平行于栅极线 121 伸展。电容电极 136 与栅极线 121 和存储电极线 131 分离。此外,每个电容电极 136 都夹在在该对下、上存储电极 137a1、137a2 之间,还距离下、上存储电极 137a1、137a2 和栅极线 121 基本等距。另外,每个电容电极 136 都还包括漏斗状的左端部,该左端部具有相对于栅极线 121 形成大约 45 度角的斜的或倾斜的边缘。

[0033] 栅极导体 121、131 和 136 可以由各种不同的金属或导体构成。然而,栅极导体 121、131 和 136 优选由铝 (Al) 或铝合金、银 (Ag) 或银合金、铜 (Cu) 或铜合金、钼 (Mo) 或钼合金、铬 (Cr)、钽 (Ta) 或钛 (Ti) 构成。另外,栅极导体 121、131 和 136 每个都可以具有多层结构,包括两个具有不同物理特性的导电薄膜。在上述情况下,两个薄膜之一优选由低电阻率的金属,例如用于降低信号延迟或电压降的含 Al 金属、含 Ag 金属或含 Cu 金属构成。另一个薄膜优选由与氧化铟锡 (ITO) 或氧化铟锌 (IZO) 相比具有良好的物理、化学和电导特性的材料(例如,含 Mo 金属、Cr、Ta 或 Ti),例如 Mo 或 Mo 合金、Cr、Ta 或 Ti 构成。这两个薄膜可能的组合实例包括但不局限于下 Cr 薄膜和上 Al(合金)薄膜、以及下 Al(合金)薄膜和上 Mo(合金)薄膜。

[0034] 栅极导体 121、131 和 136 的侧面相对于衬底 110 的表面倾斜,具有大约 30 到 80 度的倾角。

[0035] 进一步,在栅极导体 121、131 和 136 上形成有优选由氮化硅 (SiN<sub>x</sub>) 或氧化硅 (SiO<sub>x</sub>) 构成的栅极绝缘层 140。

[0036] 在绝缘层 140 上形成有优选由氢化非晶硅(缩写为“a-Si”)或多晶硅构成的多个半导体岛 (land) 154。半导体岛 154 设置在栅极 124 上,并包括覆盖栅极线 121 边缘的延长部分。另外的多个半导体岛(未示出)可以设置在存储电极线 131 上。

[0037] 在半导体岛 154 上形成有多个欧姆触点 163 和 165。该欧姆触点 163 和 165 优选由 n<sup>+</sup> 氢化 a-Si 构成,其大量掺杂有 n 型杂质,例如磷。可选择地,欧姆触点 163 和 165 可以由硅化物构成。该欧姆触点 163 和 165 在半导体岛 154 上成对地设置。

[0038] 半导体岛 154 和欧姆触点 163、165 的侧面相对于衬底 110 的表面倾斜,具有优选在大约 30 度到 80 度范围内的倾角。

[0039] 在欧姆触点 163、165 和栅极绝缘层 140 上形成有包括多个栅极线 171 和多个漏极 175 的多个数据导体。

[0040] 数据线 171 传输数据信号并基本在纵向方向上延伸以与栅极线 121 和存储电极线 131 交叉。每个数据线 171 都包括多个向栅极 124 突出的源极 173 和具有用于与另一个层或外部驱动电路接触的区域端部的端部 179。用于产生数据信号的数据驱动电路可以安装在 FPC 薄膜上。该 FPC 薄膜可以附连在衬底 110 上、直接安装在衬底 110 上、或集成在衬底 110 上。该数据线 171 可以在衬底 110 上顺序地与驱动电路相连。

[0041] 每个漏极 175 都与数据线 171 分离,并包括与源极 173 相对的端部。该端部被源极 173 部分地包围,该源极象字母 U 一样弯曲。

[0042] 每个漏极 175 都进一步包括下、上和中心扩展部 177a1、177a2 和 176 以及一对连接扩展部 177a1、177a2 和 176 的互连部 178a1、178a2。每个扩展部 177a1、177a2 和 176 都具有矩形的形状,并平行于栅极线 121 伸长。互连部 178a1、178a2 靠近扩展部 177a1、177a2 和 176 的左侧与之相连,并基本平行于数据线 171 延伸。

[0043] 该下、上扩展部 177a1、177a2 分别与下、上存储电极 137a1、137a2 重叠。

[0044] 中心扩展部 176 与电容电极 136 重叠以形成一个“耦合电极”。该耦合电极包括中心扩展部 176 和电容电极 136, 进一步包括在接近耦合电极的左端部暴露栅极绝缘层 140 顶面的通孔 176H。通孔 176H 具有与电容电极 136 基本相同的形状。

[0045] 栅极 124、源极 173 和漏极 175 以及半导体岛 154 形成 TFT, 该 TFT 具有形成在半导体岛 154 上的沟道, 该半导体岛 154 设置在源极 173 和漏极 175 之间。

[0046] 数据导体 171 和 175 可以由各种不同的金属或导体构成。然而, 数据导体 171 和 175 优选由难熔金属, 例如 Cr、Mo、Ta、Ti 或它们的合金构成。另外, 数据导体 171 和 175 每个都可以具有包括难熔金属薄膜和低阻薄膜的多层结构。多层结构的实例包括但不限于一种包括下 Cr/Mo(合金)薄膜和上 Al(合金)薄膜的双层结构或包括下 Mo(合金)薄膜、中间 Al(合金)薄膜及上 Mo(合金)薄膜的三层结构。然而, 数据导体 171 和 175 可以由各种不同的金属或导体构成。

[0047] 数据导体 171 和 175 具有倾斜边缘外形, 具有大约 30 度到 80 度的倾角。

[0048] 欧姆触点 163 和 165 夹在底层半导体岛 154 和其上叠加的数据导体 171、175 之间, 并减少它们之间的接触电阻。设置在栅极线 121 边缘的半导体岛 154 的伸长使栅极线 121 的这些边缘轮廓平滑从而预防了栅极线 171 在此处断开。半导体岛 154 包括某些暴露部分, 这些部分没有被数据导体 171 和 175 覆盖, 例如设置在源极 173 和漏极 175 之间的部分。

[0049] 在数据导体 171、175 和半导体岛 154 的暴露部分上形成有钝化层 180。该钝化层 180 优选由无机或有机绝缘体构成, 还可以具有平面。无机绝缘体的实例包括但不限于氮化硅和氧化硅。有机绝缘体可以是感光的。此外, 有机绝缘体优选具有小于大约 4.0 的介电常数。可选择地, 钝化层 180 可以包括无机绝缘体的下薄膜和有机绝缘体的上薄膜从而使其具有有机绝缘体的极好的绝缘特性, 同时防止半导体岛 154 的暴露部分被有机绝缘体损害。

[0050] 另外, 钝化层 180 具有暴露栅极线 171 端部 179 的多个接触孔 182 和分别暴露漏极 175 的下、上扩展部 177a1、177a2 的多个接触孔 185a1、185a2。钝化层 180 和栅极绝缘层 140 具有多个暴露栅极线 121 端部 129 的接触孔 181 和多个贯穿通孔 176H 并暴露电容电极 136 端部的接触孔 186。接触孔 181、182、185a1、185a2 和 186 可以具有倾斜或阶梯状侧壁。

[0051] 在钝化层 180 上还形成有多个像素电极 190、屏蔽电极 88 和多个辅助触点 81、82。它们优选由透明导体例如 ITO 或 IZO 或反射导体例如 Ag、Al、Cr 或它们的合金构成。

[0052] 每个像素电极 190 都是矩形或基本为矩形并且具有倒角。该像素电极 190 的倒角边缘形成相对于栅极线 121 大约为 45 度的角。像素电极 190 与栅极线 121 重叠以增加孔径比。

[0053] 另外, 每个像素电极 190 都具有下、上间隙 93a、93b, 它们分别将像素电极 190 分成下、上和中心子像素电极 190a1、190a2 和 190b。该下、上间隙 93a、93b 从像素电极 190 的左边缘倾斜地延伸到右边缘, 从而使中心子像素电极 190b 类似一个相对于栅极线 121 以直角旋转的等腰梯形, 下、上子像素电极 190a1、190a2 类似一个相对于栅极线 121 以直角旋转的直角梯形。下、上间隙 93a、93b 彼此垂直, 并相对于栅极线 121 形成大约 45 度的角。

[0054] 下、上子像素电极 190a1、190a2 通过接触孔 185a1、185a2 分别与漏极 175 的下、上扩展部 177a1、177a2 相连。

[0055] 中心子像素 190b 通过接触孔 186 与电容电极 136 相连, 并与耦合电极 176 重叠。中心子像素电极 190b、电容电极 136 和耦合电极 176 形成“耦合电容”。

[0056] 中心子像素电极 190b 具有中心切除部 91 和 92, 下子像素电极 190a1 具有下切除部 94a、95a, 上子像素电极 190a2 具有上切除部 94b 和 95b。切除部 91、92 和 94a-95b 将子像素电极 190b、190a1 和 190a2 分成多个部分。具有切除部 91、92 和 94a-95b 和间隙 93a、93b(下文也称为切除部)的像素电极 190 基本都具有关于电容电极 136 的反对称性。

[0057] 每个下、上切除部 94a-95b 都从像素电极 190 的左角、下边缘或上边缘倾斜地或歪斜地延伸到像素电极 190 的右边。该下、上切除部 94a-95b 彼此基本垂直地延伸, 并相对于栅极线 121 形成大约 45 度的角。

[0058] 每个中心切除部 91、92 都包括横向部分和一对与之相连的倾斜部分。该横向部分沿电容电极 136 延伸, 并且该倾斜部分从横向部分倾斜地向像素电极 190 分别平行于下、上切除部 94a-95b 的左边缘延伸。中心切除部 91 与耦合电极 176 的漏斗状端部和电容电极 136 重叠。

[0059] 切除部的数量或间隔的数量可以根据设计因素, 例如像素电极 190 的尺寸、像素电极 190 横边与纵边的比例、液晶层 3 的类型和特性等而变化。

[0060] 屏蔽电极 88 被供以公共电压, 其包括沿数据线 171 延伸的纵向部分和沿数据线 127 延伸以与相邻纵向部分相连的横向部分。纵向部分全部或基本上整个覆盖数据线 171, 而每个横向部分都位于栅极线 121 的边界。

[0061] 屏蔽电极 88 阻止了数据线 171 和像素电极 190 之间以及数据线 171 和公共电极 270 之间的电磁干扰从而减少像素电极 190 的电压畸变和由数据线 171 传送的数据电压的信号延迟。

[0062] 辅助触点 81 和 82 通过接触孔 181 和 182 分别与栅极线 121 的端部 129 和数据线 171 的端部 179 相连。该辅助触点 81 和 82 保护端部 129 和 179, 并加强端部 129、179 和外部设备之间的附着能力。

[0063] 下面参考图 2-4 对公共电极板 200 进行描述。

[0064] 在绝缘衬底 210, 例如透明玻璃或塑料衬底上形成有用于防止漏光的阻光元件 220, 这里也称为黑矩阵。该阻光元件 220 包括多个在 TFT 阵列板 100 上面对数据线 171 的直线部分和多个在 TFT 阵列板 100 上面对 TFT 的加宽部分。还有, 该阻光元件 220 可以具有多个面对像素电极 190 的通孔。另外, 阻光元件 220 可以具有与像素电极 190 基本相同的形状(例如, 平面形状)。

[0065] 衬底 210 上还形成有多个滤色片 230, 它们基本上设置在被阻光元件 220 包围的区域上。该滤色片 230 可以在基本上沿着像素电极 190 的纵向方向上延伸。每个滤色片 230 都可以表示一种原色, 如红色、绿色和蓝色。

[0066] 在滤色片 230 和阻光元件 220 上形成有外涂层 250。该外涂层 250 优选由(有机)绝缘体构成, 其防止滤色片 230 暴露出来, 还提供一个平坦的表面。

[0067] 在外涂层 250 上形成有公共电极 270。该公共电极 270 优选由透明导电材料, 例如 ITO 和 IZO 构成, 并具有多个切除部组 71、72、73、74a、74b、75a、75b、76a 和 76b。

[0068] 切除部组 71-76b 面对像素电极 190, 并包括中心切除部 71、72 和 73, 下切除部 74a、75a 和 76a 以及上切除部 74b、75b 和 76b。切除部 71 靠近接触孔 186 设置, 而该组的其他切除部 72-76b 中的每一个都设置在像素电极 190 的邻近切除部 91-95b 之间。可选择地, 每个切除部 72-76b 都可以设置在切除部 95a 或 95b 与像素电极 190 的倒角边缘之间。另外, 每个切除部 71-76b 都具有至少一个平行于像素电极 190 的下切除部 93a-95a 或上切除部 93b-95b 延伸的倾斜部分。此外, 切除部 72-75b 的每个倾斜部分都具有一个凹陷的切口, 切除部 71-76b 基本上都具有关于电容电极 136 的反对称性。

[0069] 每个下、上切除部 74a-76b 都包括倾斜部分和一对横向部分及一对纵向部分。该倾斜部分从像素电极 190 的左边缘、下边缘或上边缘延伸到像素电极 190 的右边缘。该横向部分和纵向部分从倾斜部分的相应端部开始沿像素电极 190 的边缘延伸, 与像素电极 190 的边缘重叠, 并相对于该倾斜部分形成钝角。

[0070] 每个中心切除部 71 和 72 都包括中心横向部分、一对倾斜部分和一对终端纵向部分。中心切除部 73 包括一对倾斜部分和一对终端纵向部分。中心横向部分靠近像素电极 190 的左边缘或中心设置, 并沿电容电极 136 延伸。中心切除部 73 的倾斜部分从中心横向部分的端部或从像素电极 190 右边缘的中心开始延伸, 定位于像素电极的左边缘。切除部 71 和 72 的倾斜部分关于中心横向部分形成倾角。终端纵向部分从相应倾斜部分的端部开始沿着像素电极 190 的左边缘延伸, 与像素电极 190 的左边缘重叠, 并相对于相应的倾斜部分形成钝角。

[0071] 切除部 71-76b 的数量可以根据设计因素而变化。阻光元件 220 优选与切除部 71-76b 重叠以阻止通过切除部 71-76b 发生漏光。

[0072] 校准层 11 和 21 可以是同类型的, 设置在板 100 和 200 的内表面上。在板 100 和 200 的外表面上设置有偏振片 12 和 22, 使它们的偏振轴可以交叉, 而且偏振轴之一可以平行于栅极线 121。当 LCD 是反射型 LCD 时, 可以省略一个偏振片 12 和 22。

[0073] LCD 可以进一步包括至少一个用于补偿 LC 层 3 的延迟的延迟薄膜。该延迟薄膜具有双折射, 并提供与 LC 层 3 提供的延迟相反的延迟。

[0074] LCD 可以进一步包括通过偏振片 12 和 22、延迟薄膜以及板 100 和 200 向 LC 层 3 提供光的背光单元。

[0075] 优选的是, LC 层 3 处于负介电各向异性的状态中。另外, 还优选的是, 当没有电场时, 因为 LC 层 3 中的 LC 分子被校准使它们的长轴基本垂直于板 100 和 200 的表面, 所以 LC 层 3 已经被垂直校准过。因此, 入射光不能通过交叉的偏振系统 12 和 22。

[0076] 例如存储电极线 131、扩展部 177a1、177a2 和 176、漏极 175 的互连部 178a1 和 178a2 的不透明元件, 以及例如具有切除部 91-95b 和 71-76b 的像素电极 190 的透明元件关于电容电极 136 对称设置。还有, 由于互连部 178a1 和 178a2 靠近像素电极 190 的边缘设置, 所以它们不能减少透光区域, 而可以阻挡靠近透光区域产生的结构。

[0077] 根据本发明示范性实施例和图 1-4 所示的 LCD 被表示成图 5 所示的等效电路。

[0078] 参考图 5, LCD 的像素包括 TFT Q、包括第一 LC 电容 ( $C_{LCa}$ ) 和存储电容 ( $C_{ST}$ ) 的第一子像素、包括第二 LC 电容 ( $C_{LCb}$ ) 的第二子像素以及耦合电容 ( $C_{cp}$ )。

[0079] 第一 LC 电容  $C_{LCa}$  包括作为一个终端的下、上子像素电极 190a1、190a2、对应于此作为另一个终端的部分公共电极 270 和插在中间作为电介质的部分 LC 层 3。类似地, 第二

LC 电容  $C_{LCb}$  包括作为一个终端的中心子像素电极 190b、对应于此作为另一个终端的部分公共电极 270 和插在中间作为电介质的部分 LC 层 3。

[0080] 存储电容  $C_{ST}$  包括作为一个终端的漏极 175 的下和上扩展部 177a1 和 177a2、作为另一个终端的下和上存储电极 137a1 和 137a2、以及设置在它们之间作为电介质的部分栅绝缘层 140。耦合电容  $C_{cp}$  包括作为一个终端的中线子像素电极 190b 和电容电极 136、作为另一个终端的耦合电极 176、以及设置在它们中间作为电介质的钝化层 180 和栅绝缘层 140 部分。

[0081] 第一 LC 电容  $C_{Lca}$  和存储电容  $C_{ST}$  平行连接 TFT Q 的漏极。耦合电容  $C_{cp}$  连接在 TFT Q 的漏极和第二 LC 电容  $C_{LCb}$  之间。公共电极 270 被供以公共电压  $V_{com}$ ，存储电极线 131 可以被供以公共电压  $V_{com}$ 。

[0082] TFT Q 响应于来自栅极线 121 的栅极信号从数据线 171 将数据电压提供给第一 LC 电容  $C_{Lca}$  和耦合电容  $C_{cp}$ 。耦合电容  $C_{cp}$  将具有已修改过的幅值的数据电压传输给第二 LC 电容  $C_{LCb}$ 。

[0083] 当存储电极线 131 被供以公共电压  $V_{com}$  时，可以根据下面的方程获得通过第二 LC 电容  $C_{LCb}$  进行充电的电压  $V_b$ ：

$$[0084] \quad V_b = V_a \times [C_{cp} / (C_{cp} + C_{LCb})]$$

[0085] 其中  $V_a$  表示第一 LC 电容  $C_{Lca}$  的电压。

[0086] 由于  $C_{cp} / (C_{cp} + C_{LCb})$  项小于 1，所以第二 LC 电容  $C_{LCb}$  的电压  $V_b$  就大于第一 LC 电容  $C_{Lca}$  的电压。上述不等式也可以出现在存储电极线 131 的电压不等于公共电压  $V_{com}$  的情况下。

[0087] 当穿过第一 LC 电容  $C_{Lca}$  或第二 LC 电容  $C_{LCb}$  产生电位差时，在 LC 层 3 中产生基本垂直于板 100 和 200 表面的电场。以下，像素电极 190 和公共电极 270 都被共同称为场生成电极。接着，LC 层 3 中的 LC 分子响应于该电场倾斜使它们的长轴垂直于该场方向。LC 分子的倾斜度决定 LC 层 3 上的入射光偏振的变化。接着，光偏振的变化被偏振片 12 和 22 转化为透光率的变化。因此 LCD 就显示图像。

[0088] LC 分子的倾斜角取决于电场的强度。由于第一 LC 电容  $C_{Lca}$  的电压  $V_a$  和第二 LC 电容  $C_{LCb}$  的电压  $V_b$  互相不同，所以第一子像素中的 LC 分子的倾斜方向不同于第二子像素中的 LC 分子的倾斜方向，因此这两个子像素的亮度不同。这样，通过将这两个子像素的平均亮度保持在目标亮度上，可以调节第一和第二像素的电压  $V_a$  和  $V_b$  使从侧面看的图像接近从正面看的图像，从而增加侧向可视性。

[0089] 可以通过改变耦合电容  $C_{cp}$  的容量调节电压  $V_a$  和  $V_b$  的比例。此外，可以通过改变重叠面积和耦合电极 176 与中心子像素电极 190b（和电容电极 136）之间的距离而改变耦合电容  $C_{cp}$ 。例如，当除去电容电极 136 并将耦合电极 176 移动到电容电极 136 的位置上时，耦合电极 176 和中心子像素电极 190b 之间的距离变大。优选地，第二 LC 电容  $C_{LCb}$  的电压  $V_b$  是第一 LC 电容  $C_{Lca}$  的电压  $V_a$  的大约 0.6 到 0.8 倍。

[0090] 在第二 LC 电容  $C_{LCb}$  中充电的电压  $V_b$  可以大于第一 LC 电容  $C_{Lca}$  的电压  $V_a$ 。这可以通过对第二 LC 电容  $C_{LCb}$  以预定电压例如公共电压  $V_{com}$  进行预充电而获得。

[0091] 第一子像素的下和上子像素电极 190a1 和 190a2 与第二子像素的中心子像素 190b 之间的比例优选大约为 1 : 0.85 到 1 : 1.15。另外，每个 LC 电容  $C_{Lca}$  和  $C_{LCb}$  的子像素数

量都可以变化。

[0092] 由场生成电极 190 和 270 的切除部 91-95b 和 71-76b 以及像素电极 190 使该电场变形的倾斜边缘而产生的水平分量确定 LC 分子的倾斜方向。该电场垂直或至少基本垂直于切除部 91-95b 和 71-76b 的边缘和像素电极 190 的倾斜边缘。参考图 3, 一组切除部 91-95b 和 71-76b 将一个像素电极 190 分成多个子区, 每个子区都具有两个主边缘。由于每个子区上的 LC 分子都垂直于该主边缘倾斜, 所以倾斜方向的方位分布被局限于四个方向, 从而可以增大 LCD 的参考视角。

[0093] 另外, 当为上述四个倾斜方向传输光的面积相同时, 可视性改善到各个不同的观察方向。由于不透明元件如上所述对称设置, 所以透射区域的调节相对简单。

[0094] 切除部 72-75b 的切口有助于确定切除部 72-75b 上 LC 分子的倾斜方向。切口还可以设置在切除部 91-95b 上, 可以有各种不同的形状和布置。

[0095] 用于确定 LC 分子倾斜方向的切除部 91-95b 和 71-76b 的形状和布置可以调整, 至少一个切除部 91-95b 和 71-76b 可以用突起或凹陷代替。该突起优选由有机或无机材料构成, 设置在场生成电极 190 或 270 的上面或下面。

[0096] 进一步地, 由于在屏蔽电极 88 和公共电极 270 之间没有电场, 所以屏蔽电极 88 的 LC 分子保持它们初始取向并因此阻挡了其上面的入射光。在上述情况下, 屏蔽电极 88 可以作为阻光元件, 并因此可以省略阻光元件 220。

[0097] 将参考图 6 和 7 详细描述根据本发明示范性实施例的 LCD。

[0098] 图 6 是根据本发明另一个示范性实施例的 LCD 的布局图, 图 7 是图 6 所示 LCD 沿 VII-VII' 线的截面图。

[0099] 参考图 6 和 7, LCD 包括 TFT 阵列板 100、公共电极板 200、插在板 100 和 200 之间的 LC 层 3、以及一对附连在板 100 和 200 外表面上的偏振片 12 和 22。

[0100] 根据这个示范性实施例的板 100 和 200 的层状结构实际与图 1-4 所示的结构相同。

[0101] 关于 TFT 阵列板 100, 在衬底 110 上形成有多个包括栅极 124 和端部 129 的栅极线 121、多个包括晶体管管座 131a1、131a2 和存储电极 137a1、137a2 的存储电极线 131、以及多个电容电极 136。栅极线 121 和存储电极线 131 上顺序地形成有栅极绝缘层 140、多个半导体 154 和多个欧姆触点 163 和 165。欧姆触点 163 和 165 上形成有包括源极 173 和端部 179 的多个数据线 171、和包括扩展部 177a1、177a2 和 176 以及互连部 178a1 和 178a2 的多个漏极 175。数据线 171、漏极 175 和半导体 154 的暴露部分上形成有钝化层 180。在钝化层 180 和栅极绝缘层 140 上设有多个接触孔 181、182、185a1、185a2 和 186。这些接触孔 186 通过漏极 175 扩展部 176 上设置的通孔 176H。此外, 钝化层 180 上形成有包括具有切除部 91-95b 的子像素电极 190a1、190a2 和 190b 的多个像素电极 190、屏蔽电极 88 和多个辅助触点 81 和 82, 钝化层上覆盖有校准层 11。

[0102] 关于公共电极板 200, 在绝缘衬底 210 上形成有阻光元件 220、多个滤色片 230、外涂层 250、具有切除部 71-76b 的公共电极 270 和校准层 21。

[0103] 与图 1-4 所示的 LCD 相反, 根据本示范性实施例的 TFT 阵列板 100 的半导体 154 和欧姆触点 163 沿数据线 171 延伸形成半导体条 151 和欧姆触点条 161。另外, 该半导体条 151 具有与数据线 171、漏极 175 以及底层欧姆触点 163 和 165 基本相同的形状 (例如, 平

面形状)。此外,半导体 154 包括某些没有被数据线 171 和漏极 175 覆盖的暴露部分,例如位于源极 173 和漏极 175 之间的部分。

[0104] 根据示范性实施例的 TFT 阵列板的制造方法利用一个光刻步骤同时形成数据线 171 和漏极 175、半导体 151 和欧姆触点 161 和 165。

[0105] 用于光刻处理的光致抗蚀剂掩模图案具有依赖位置的厚度,特别地,其具有较厚部分和较薄部分。该较厚部分位于被数据线 171 和漏极 175 占据的导线区域,较薄部分则位于 TFT 的沟道区域。

[0106] 光致抗蚀剂的依赖位置的厚度可以利用若干技术获得。例如,通过在曝光掩模上提供半透明区域以及透明区域和阻光不透明区域。该半透明区域可以具有狭缝图案、格子图案、具有中间透射性或中间厚度的薄膜。当采用狭缝图案时,优选狭缝之间的缝隙或距离的宽度小于用于光刻的曝光器的分辨率。另一个实例是使用回流光致抗蚀剂。例如,由回流材料一次构成的光致抗蚀剂图案仅仅利用普通曝光掩模形成从而具有透明区域和不透明区域。接着,上述光致抗蚀剂图案不用光致抗蚀剂而受到回流处理形成 TFT 阵列板的某些薄部分。

[0107] 因此,由于省略了光刻步骤,所以上述制造过程比常规过程简单。

[0108] 图 1-4 所示的 LCD 的上述许多特征都适用于图 6 和 7 所示的 LCD。

[0109] 参考图 8 详细描述根据本发明另一个示范性实施例的 LCD。

[0110] 图 8 是图 3 所示 LCD 沿 IV-IV' 线的截面图。

[0111] 参考图 8, LCD 包括 TFT 阵列板 100、公共电极板 200、插在板 100 和 200 之间的 LC 层 3 以及一对附连在板 100 和 200 外表面上的偏振片 12 和 22。

[0112] 根据本示范性实施例的板 100 和 200 的层状结构与图 1-4 所示的相同。

[0113] 关于 TFT 阵列板 100, 衬底 110 上形成有多个包括栅极 124 和端部 129 的栅极线 121、多个包括晶体管管座 131a1 和 131a2 和存储电极 137a1 和 137a2 的存储电极线 131、以及多个电容电极 136。栅极线 121 和存储电极线 131 上顺序地形成有栅极绝缘层 140、多个半导体 154 和多个欧姆触点 163 和 165。欧姆触点 163 和 165 及栅极绝缘层 140 上形成有多个包括源极 173 和端部 179 的数据线 171、以及多个包括扩展部 177a1、177a2 和 176 及互连部 178a1 和 178a2 的漏极 175。数据线 171、漏极 175 和半导体 154 的暴露部分上形成有钝化层 180。钝化层 180 和栅极绝缘层 140 上设置有多个接触孔 181、182、185a1、185a2 和 186。接触孔 186 通过在漏极 175 的扩展部 176 上设置的通孔 176H。同样,钝化层 180 上形成有多个包括子像素电极 190a1、190a2 和 190b 并具有切除部 91-95b 的像素电极 190、屏蔽电极 88 和多个辅助触点 81 和 82, 钝化层上覆盖有校准层 11。

[0114] 关于公共电极板 200, 绝缘衬底 210 上形成有阻光元件 220、外涂层 250、具有切除部 71-76b 的公共电极和校准层 21。

[0115] 与图 1-4 所示的 LCD 相反, 该 TFT 阵列板 100 包括多个设置在钝化层 180 下方的滤色片 230, 而公共电极板 200 上没有滤色片。在这种情况下, 可以从公共电极板 200 上除去外涂层 250。

[0116] 滤色片 230 设置在两个相邻的数据线 171 之间, 它们都具有多个接触孔 185 和 186 可分别通过的通孔 235 和 236。信号线 121 和 171 的端部 129 和 179 的外围区域上没有滤色片 230。

[0117] 滤色片 230 可以沿纵向方向延伸形成条状。滤色片 230 可以互相重叠防止像素电极 190 之间漏光,或者可选择地彼此远离设置。当滤色片 230 互相重叠时,可以省略阻光元件 220 的线性部分,在这种情况下,屏蔽电极 88 可以覆盖滤色片 230 的边缘。滤色片 230 的重叠部分还可以具有减少的厚度从而降低重叠部分之间的高度差。

[0118] 滤色片 230 可以设置在钝化层 180 上,或者可以省略钝化层 180。

[0119] 图 1-4 所示的 LCD 的上述许多特征也适用于图 8 所示的 LCD。

[0120] 已经描述了本发明的示范性实施例,进一步需要注意的是,对本领域普通技术人员来说很容易理解,在不脱离由所附权利要求的边界和界限定义的本发明的实质和范围的情况下可以进行各种不同的改进。

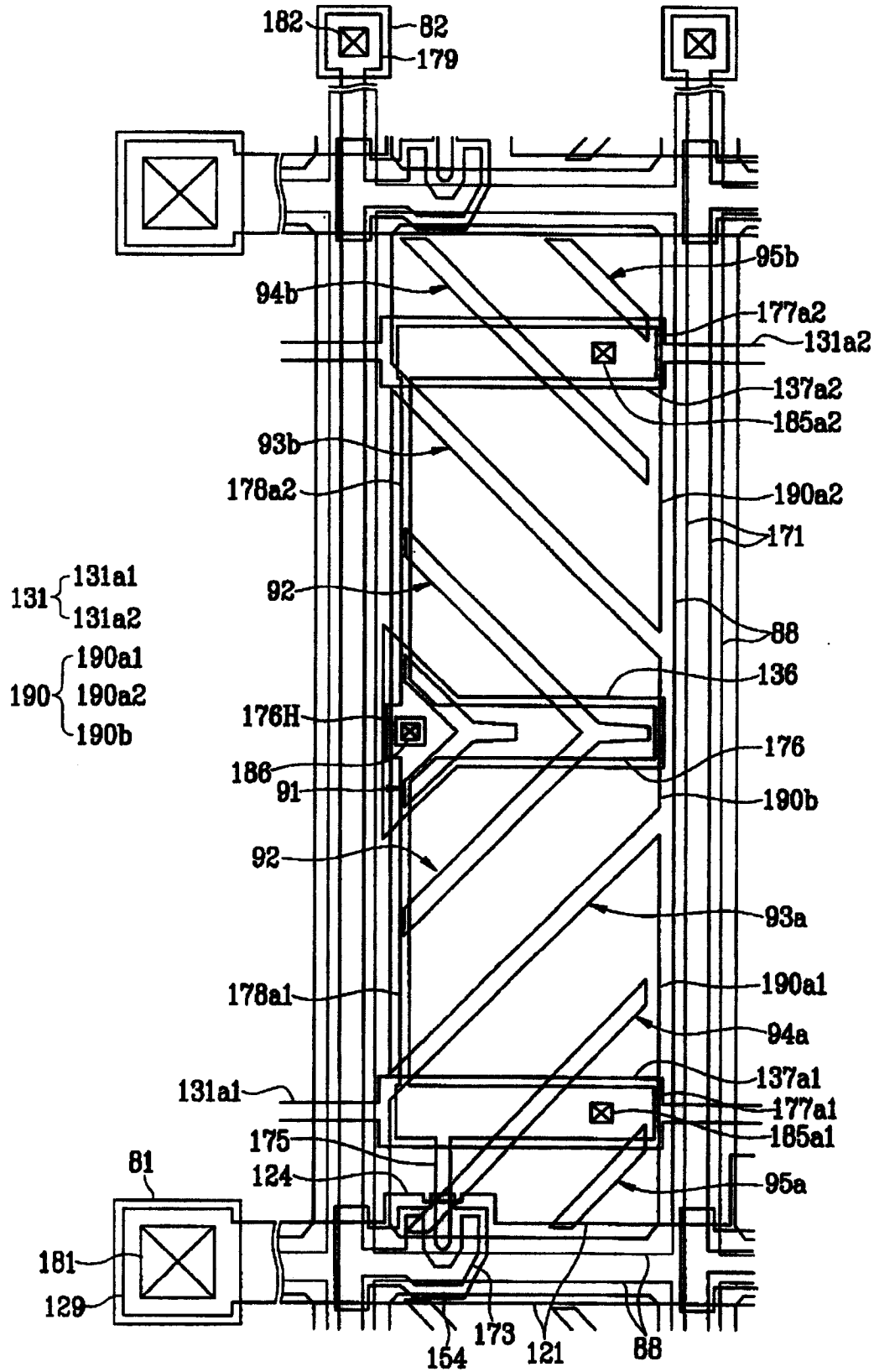


图 1

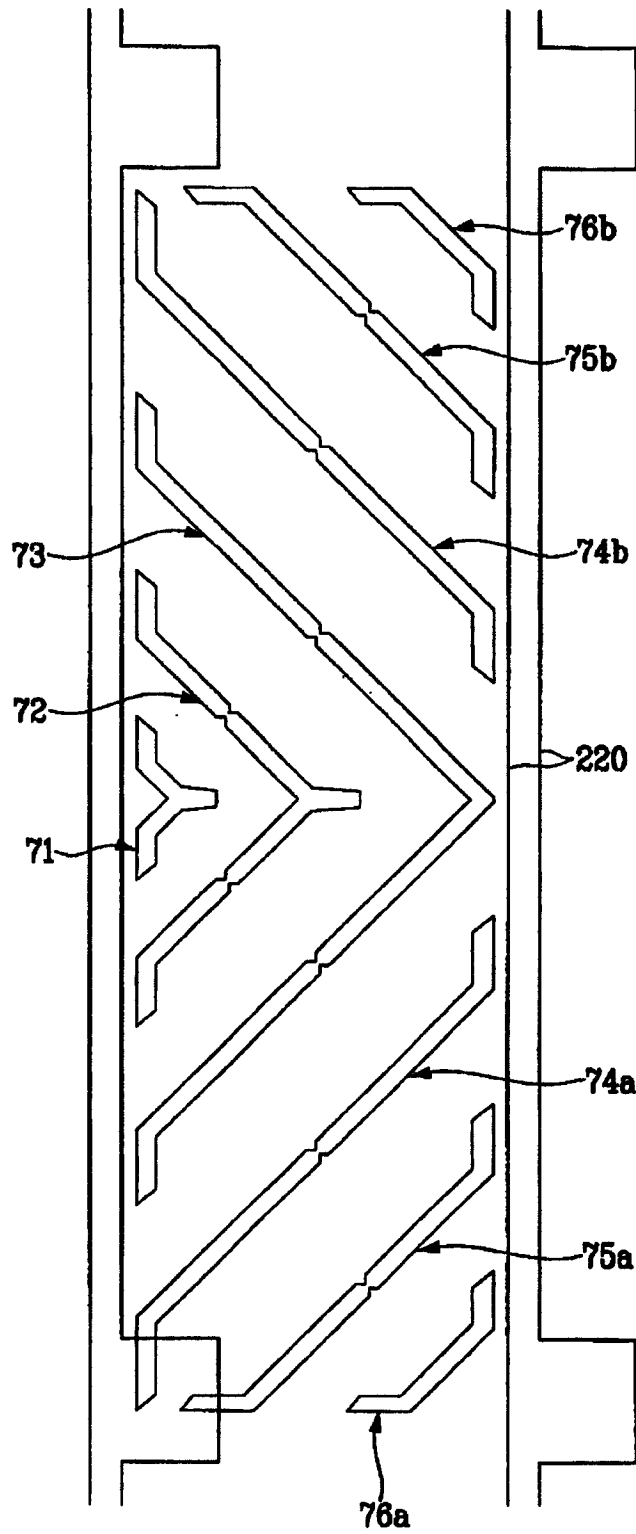


图 2

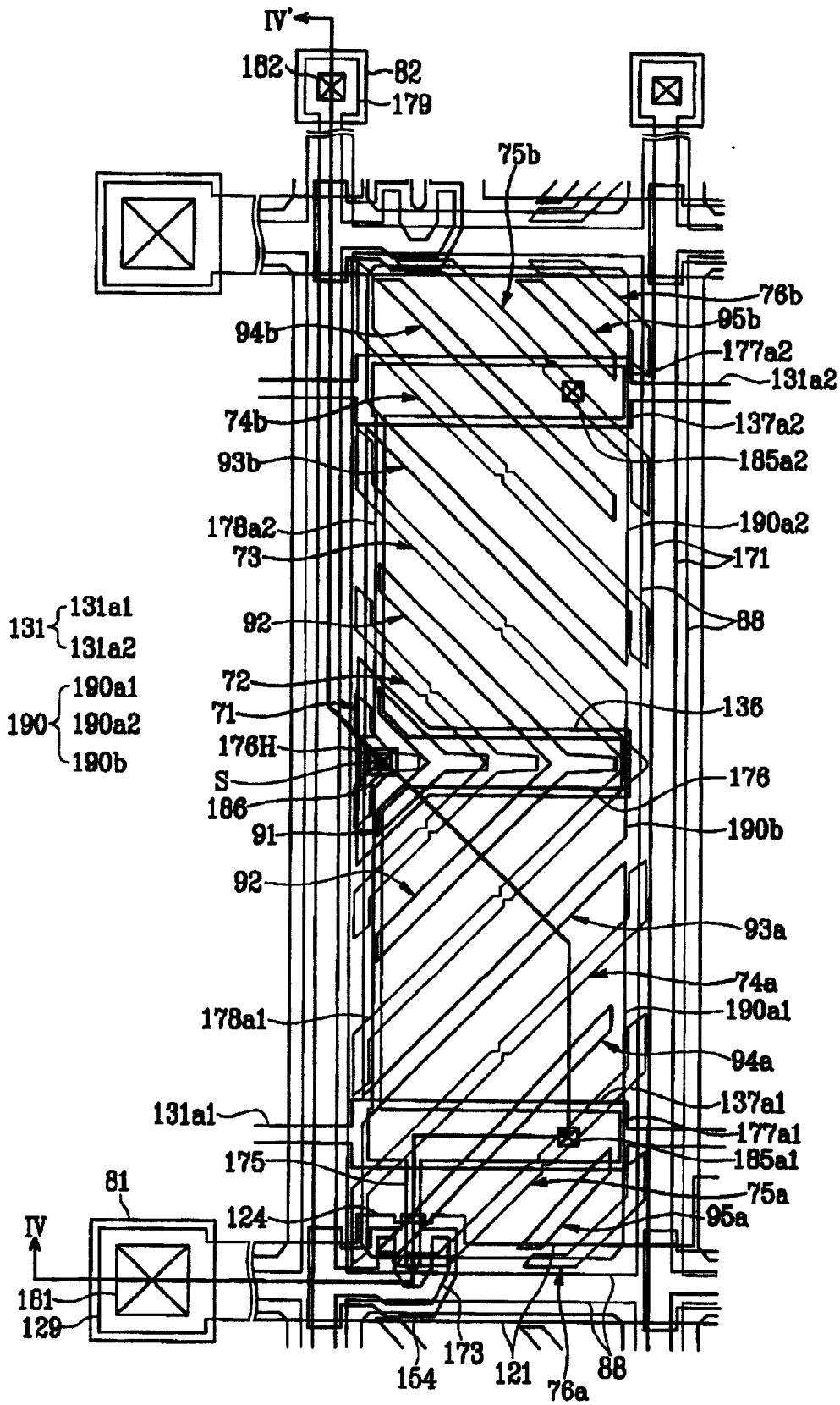


图 3



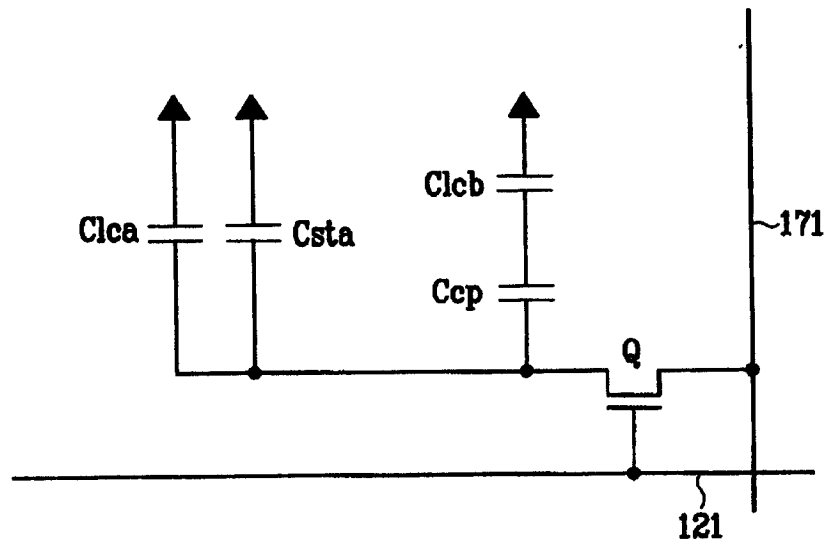


图 5

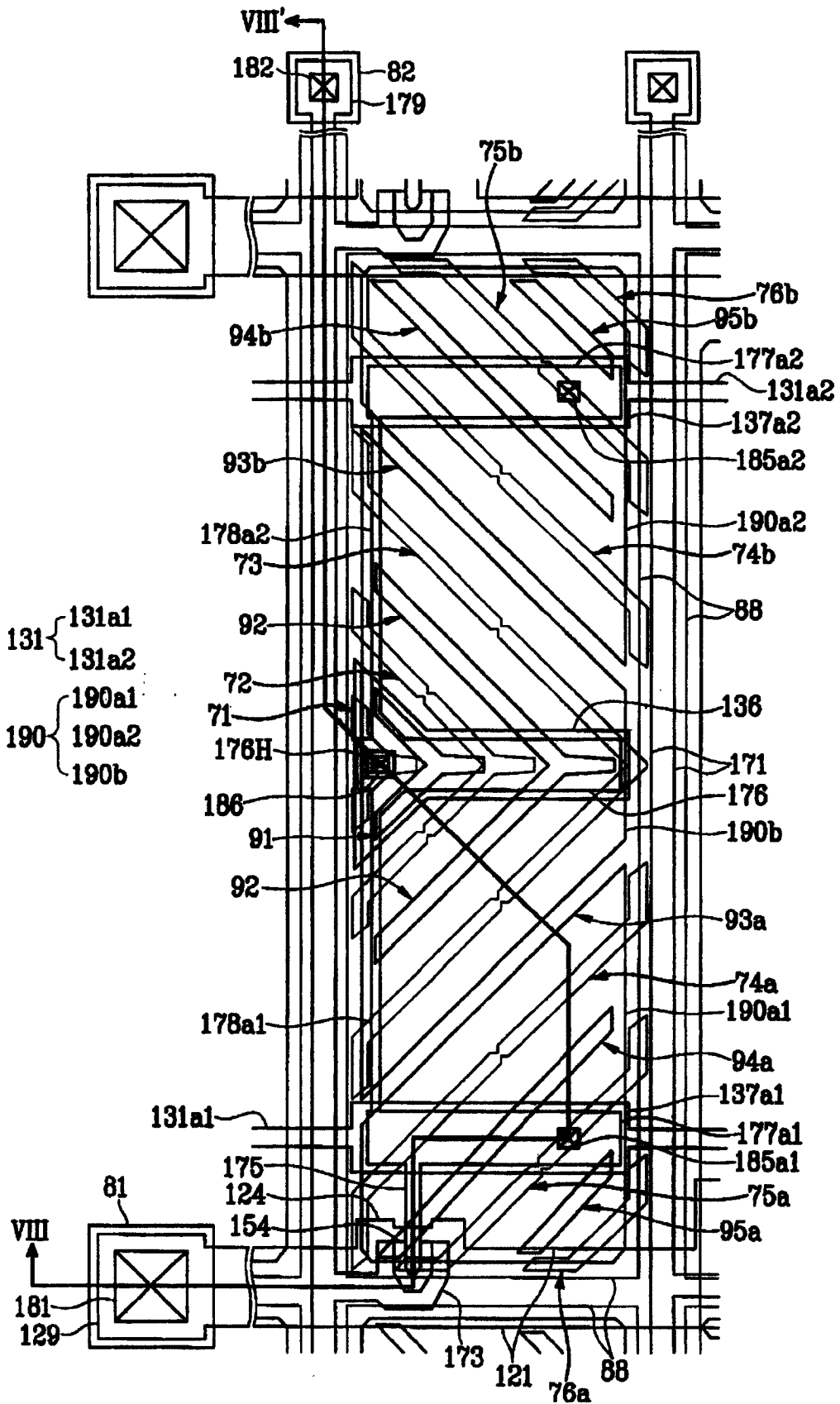


图 6

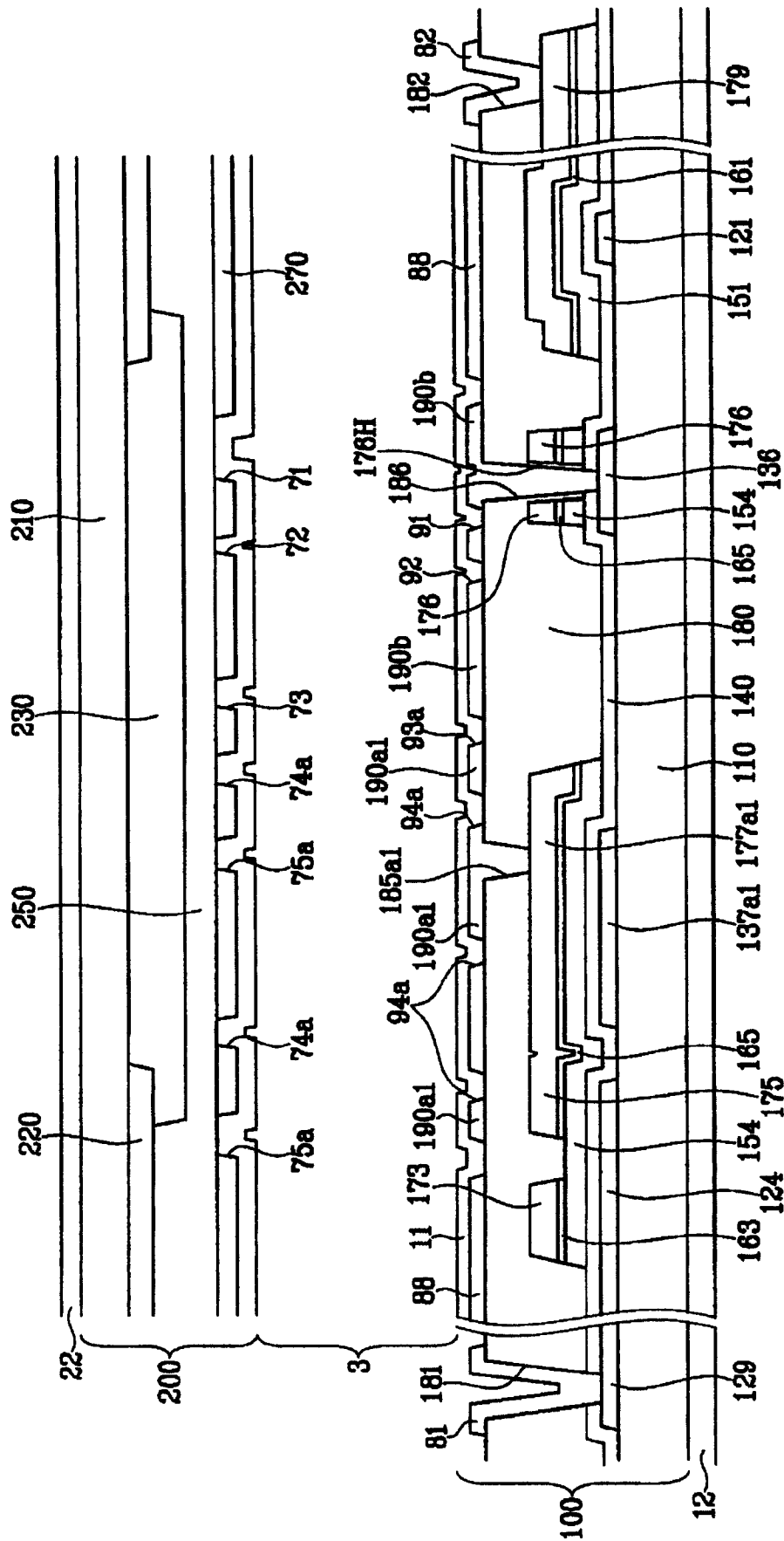


图7

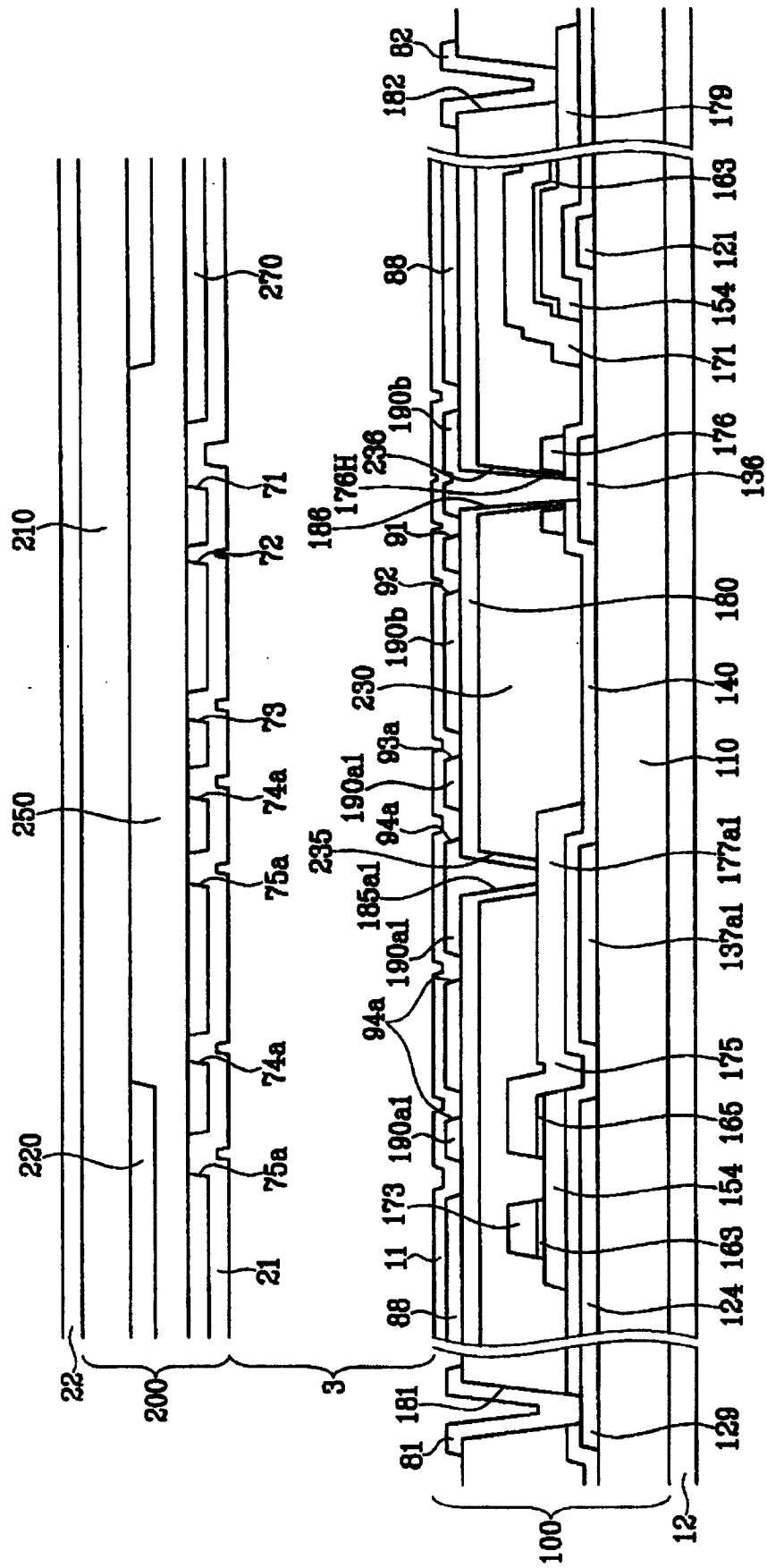


图 8

专利名称(译)	薄膜晶体管阵列板		
公开(公告)号	<a href="#">CN1769990B</a>	公开(公告)日	2010-08-25
申请号	CN200510116254.0	申请日	2005-11-04
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	申曦周 朴哲佑 柳在镇 蔡钟哲		
发明人	申曦周 朴哲佑 柳在镇 蔡钟哲		
IPC分类号	G02F1/1368 G02F1/1343 H01L29/786		
CPC分类号	G02F1/133707 G02F2001/134345 G02F1/134336 G02F1/1393		
代理人(译)	王新华		
审查员(译)	刘燕梅		
优先权	1020040089246 2004-11-04 KR		
其他公开文献	CN1769990A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

提供一种用于液晶显示装置(LCD)的薄膜晶体管(TFT)阵列板。该TFT阵列板包括多个栅极线、至少一个与多个栅极线交叉的数据线和至少一个与至少一个栅极线和至少一个数据线相连的薄膜晶体管。该至少一个薄膜晶体管包括漏极。另外，该TFT阵列板进一步包括至少一个与薄膜晶体管的漏极相连的第一子像素电极和与至少一个第一子像素电极电容性耦合的第二子像素电极的像素电极。此外，该像素电极具有用于将该像素电极分成至少两个分割部分的分割元件，该至少两个分割部分具有不与漏极重叠的部分。该至少两部分关于距离多个栅极线等距的参考线对称设置。

