

[12] 发明专利申请公开说明书

[21] 申请号 02101764.6

[43] 公开日 2002 年 8 月 28 日

[11] 公开号 CN 1366206A

[22] 申请日 2002.1.17 [21] 申请号 02101764.6

[30] 优先权

[32] 2001.1.18 [33] KR [31] P-2001-2971

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 崔秉培

[74] 专利代理机构 隆天国际专利商标代理有限公司

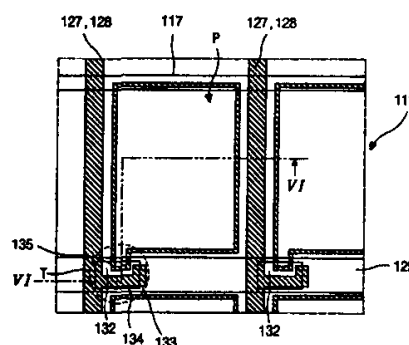
代理人 徐金国 陈 红

权利要求书 4 页 说明书 10 页 附图页数 8 页

[54] 发明名称 液晶显示设备阵列衬底及其制造方法

[57] 摘要

本发明披露了一种液晶显示设备阵列衬底, 该液晶显示设备阵列衬底包括: 衬底; 多条栅线, 横向设置在衬底上; 多条数据线, 与多条栅线垂直设置; 多个薄膜晶体管, 与栅线和数据线的交叉点相邻, 成型在衬底上, 各薄膜晶体管包括: 栅极、栅绝缘层、有源层、欧姆接触层、源极以及漏极; 多个像素电极, 设置在由栅线与数据线的交叉点确定的像素区, 每个像素电极均与一个相应的漏极相连; 以及金属层, 成型在各数据线的整个表面上。



ISSN 1008-4274

权 利 要 求 书

1. 一种液晶显示设备阵列衬底，该液晶显示设备阵列衬底包括：
衬底；
5 多条栅线，横向设置在衬底上；
 多条数据线，与多条栅线垂直设置；
 多个薄膜晶体管，与栅线和数据线的交叉点相邻，成型在衬底上，各薄膜晶体管包括：栅极、栅绝缘层、有源层、欧姆接触层、源极以及漏极；
10 多个像素电极，设置在由栅线与数据线的交叉点确定的像素区，每个像素电极均与一个相应的漏极相连；以及
 金属层，成型在各数据线的整个表面上。
2. 根据权利要求 1 所述的阵列衬底，其中在栅极上设置栅绝缘层。
3. 根据权利要求 1 所述的阵列衬底，其中在栅绝缘层上设置有源
15 层，在有源层上设置欧姆接触层。
4. 根据权利要求 1 所述的阵列衬底，其中在欧姆接触层上设置源极和漏极。
5. 根据权利要求 4 所述的阵列衬底，其中源极从一条数据线开始延伸。
20 6. 根据权利要求 4 所述的阵列衬底，其中漏极从一条像素电极开始延伸。
7. 根据权利要求 4 所述的阵列衬底，其中漏极和源极均至少包括一透明导体材料。
8. 根据权利要求 7 所述的阵列衬底，其中各数据线至少包括所述
25 的透明导体材料。

9. 根据权利要求 7 所述的阵列衬底，其中各像素电极均包括所述的透明导体材料。

10. 根据权利要求 7 所述的阵列衬底，其中所述透明导体材料选自铟锡氧化物、铟锌氧化物、氧化锌、氧化锡以及氧化铟。

5 11. 根据权利要求 1 所述的阵列衬底，其中在多条栅线上设置栅绝缘层。

12. 根据权利要求 1 所述的阵列衬底，其中所述金属层选自铝（Al）、铜（Cu）、金（Au）和银（Ag）。

10 13. 根据权利要求 12 所述的阵列衬底，其中在源极的整个表面上成型金属层。

14. 根据权利要求 12 所述的阵列衬底，其中在多个像素电极的外围部分成型金属层。

15. 根据权利要求 12 所述的阵列衬底，其中在漏极的外围部分成型金属层。

15 16. 一种液晶显示设备阵列衬底的制造方法，该方法包括下述步骤：

在衬底上形成第一金属层；

形成栅线和栅极；

形成栅绝缘层来覆盖第一金属层；

20 在栅绝缘层上形成纯非晶硅层和掺杂非晶硅层；

在栅极上形成欧姆接触层和有源层；

在栅绝缘层上形成透明导体材料来覆盖有源层和欧姆接触层；

在透明导体材料上形成光阻材料层；

利用掩模对光阻材料层制图；

25 形成数据线、像素电极、源极以及漏极；以及

在数据线的整个表面上形成第二金属层。

17. 根据权利要求 16 所述的方法，其中形成栅线和栅极的步骤包括对第一金属层进行制图。

18. 根据权利要求 16 所述的方法，其中形成欧姆接触层和有源层的步骤包括对掺杂非晶硅层和纯非晶硅层进行制图。

19. 根据权利要求 16 所述的方法，其中所述掩模包括多个隙缝和多个光屏蔽区。

20. 根据权利要求 16 所述的方法，其中形成数据线、像素电极、源极以及漏极的步骤包括利用干蚀刻方法对透明导体材料进行制图。

21. 根据权利要求 20 所述的方法，其中对透明导体材料进行制图的步骤包括：在蚀刻透明导体材料的暴露部分时，清除形成在数据线和源极上的第一光阻材料层；以及在蚀刻透明导体材料的暴露部分时，清除形成在漏极和像素电极上的第二光阻材料层的外围部分。

22. 根据权利要求 16 所述的方法，该方法进一步包括在源极的整个表面上形成第二金属层的步骤。

23. 根据权利要求 16 所述的方法，该方法进一步包括在像素电极和漏极的外围部分形成第二金属层的步骤。

24. 根据权利要求 16 所述的方法，其中对光阻材料层进行制图的步骤包括对光阻材料层套准掩模、通过掩模的多个隙缝曝光以及显影光阻材料层以暴露透明导体材料。

25. 根据权利要求 16 所述的方法，其中形成第二金属层的步骤包括：在数据线上电镀第二金属材料、在源极上电镀第二金属材料、在像素电极的外围部分电镀第二金属材料、在漏极的外围部分电镀第二金属材料以及从透明导体材料清除光阻材料层。

26. 根据权利要求 16 所述的方法，其中源极从一条数据线开始

延伸。

27. 根据权利要求 16 所述的方法，其中漏极从一个像素电极开始延伸。

28. 根据权利要求 16 所述的方法，其中所述透明导体材料选自
5 铟锡氧化物、铟锌氧化物、氧化锌、氧化锡以及氧化铟。

29. 根据权利要求 16 所述的方法，其中所述第二金属层选自铝（Al）、铜（Cu）、金（Au）和银（Ag）。

液晶显示设备阵列衬底及其制造方法

- 5 本专利申请要求 2001 年 1 月 18 日提交的第 2001—2971 号韩国专利申请的权益，在此一并引用供参考。

技术领域

- 10 本发明涉及液晶显示设备，更具体地说，本发明涉及实现透明像素电极、数据线以及源极和漏极的液晶显示设备阵列衬底。

现有技术

- 15 液晶显示设备利用液晶分子的光各向异性和光极化性产生图像。液晶分子具有固定对准方向，因为它们具有细长形状。通过施加电场可以控制其对准方向。因此，通过改变施加的电场可以改变液晶分子的对准方向。由于液晶分子具有光各向异性，所以入射光的折射依赖于被调节液晶分子的方向。因此，通过控制对液晶分子施加的电场，可以利用液晶显示设备产生图像。

- 20 在办公自动化（OA）和视频设备方面，液晶显示（LCD）设备得到广泛应用，因为它们具有重量轻、薄型设计以及功耗低的特性。在不同类型的 LCD 设备中，具有以阵列形式排列的薄膜晶体管和像素电极的有源阵列 LCD（AM—LCD）可以提供较高分辨率并对显示运动图像具有优势。典型 LCD 平板具有上衬底、下衬底以及插在它们之间的液晶材料层。例如，通常被称为彩色过滤衬底的上衬底包括公共电极和彩色过滤器。通常被称为阵列衬底的下衬底包括诸如薄膜晶体管
- 25

(TFT) 的开关单元和像素电极。

如上所述, LCD 设备的运行过程基于液晶分子的对准方向依赖于在公共电极与像素电极之间施加的电场的原理。因此, 液晶分子可以作为具有根据所施加电压的极性变化的可变光学特性的光调制单元。

5 图 1 示出根据现有技术的 LCD 设备。在图 1 中, LCD 设备 11 包括: 上衬底 5, 通常称为彩色过滤衬底; 和下衬底 22, 通常称为阵列衬底; 以及插入它们之间的液晶材料层 14。在上衬底 5 内与下衬底 22 相对的表面上, 以阵列矩阵形状, 成型黑阵列 6 和彩色过滤层 8, 并且黑阵列 6 和彩色过滤层 8 包括多个被黑阵列 6 相应部分包围的红(R)、
10 绿(G)和蓝(B)彩色过滤器。此外, 在上衬底 5 上成型公共电极 18 来覆盖彩色过滤层 8 和黑阵列 6。在下衬底 22 内与上衬底 5 相对的表面上, 以对应于彩色过滤层 8 的阵列矩阵形状, 成型多个薄膜晶体管(TFT)“T”。这样设置多条交叉栅线 25 和数据线 27, 即各 TFT “T”与栅线 25 和数据线 27 的各交叉点相邻。此外, 在下衬底 22 的栅线 25
15 和数据线 27 确定的像素区“P”成型多个像素电极 17。像素电极 17 包括具有良好透明性的透明导体材料, 例如: 铟锡氧化物(ITO)或铟锌氧化物(IZO)。

在图 1 中, 通过栅线 25, 对 TFT “T” 的栅极施加扫描信号, 通过数据线 27, 对 TFT “T” 的源极施加数据信号。结果, 通过操作 TFT
20 “T”, 可以对液晶材料层 14 中的液晶分子进行调节和排列, 并对通过液晶材料层 14 的入射光进行控制以显示图像。然而, 由于分别在上衬底 5 和下衬底 22 上设置像素电极 17 和公共电极 18, 所以在上衬底 5 与下衬底 22 之间感应的电场垂直于上衬底 5 和下衬底 22 的两个相对表面。液晶显示设备具有高透射率和高宽高(aperture ratio)比, 并且因
25 为上衬底 5 上的公共电极 18 作为接地, 所以可以使液晶不受静电的影

响。

图 2 示出根据现有技术的阵列衬底像素的部分平面图。在图 2 中，阵列衬底 22 包括薄膜晶体管 (TFT) “T” 和位于由一对正交的栅线 25 和数据线 27 确定的各像素区 “P” 的像素电极 17。在像素区 “P” 的一角设置 TFT “T”，并且 TFT “T” 包括栅极 32、源极 33、漏极 35 以及半导体层 34。接近栅线 25 与数据线 27 交叉点、在栅线 25 内成型栅极 32。源极 33 从数据线 27 开始在部分栅线 25 上横向延伸。漏极 35 从设置在像素区 “P” 内的像素电极 17 开始延伸，并与源极 33 分离以在半导体层 34 上形成通道区。

数据线 27、源极 34、漏极 35 以及像素电极 17 均由透明导体材料制造，例如：铟锡氧化物 (ITO) 或铟锌氧化物 (IZO)。然而，由于与其它金属材料比较，透明导体材料的电阻较高，所以由透明导体材料制成的数据线 27 会增加信号延迟，从而降低 LCD 设备的可靠性。因此，为了降低数据线 27 的电阻，通过电镀金属涂层，在数据线 27 的边缘部分成型电阻低的附加金属 28。

图 3A 至图 3F 示出沿图 2 所示的 III—III 的剖面图，并示出根据现有技术的具有透明数据线和透明源极的阵列衬底的制造过程。

在图 3A 中，清除衬底 22 上的有机材料和任何异物从而有助于与之后通过喷射过程在衬底 22 上沉淀的第一金属层粘合。第一金属层是诸如铝或铝钽合金 (AlNd) 的金属。此后，利用第一掩模，形成第一金属层的图形以在横向方向形成栅线 25 (如图 2 所示) 和作为栅线 25 的一部分的栅极 32。或者，栅线 25 和栅极 32 可以采用双层结构。例如，双层结构包括与寿命长、抗腐蚀的钼 (Mo) 层或铬 (Cr) 层层叠的铝 (Al) 层。然后，在衬底 22 表面成型栅绝缘层 41 来覆盖被制图的第一金属层。栅绝缘层 41 可以包括氧化硅 (SiO_x) 或氮化硅 (SiN_x)。

在栅绝缘层 41 上顺序成型纯非晶硅 (a-Si:H) 层 45a 和掺杂非晶硅 (n^+ a-Si:H) 层 47a。

图 3B 示出形成有源层和欧姆接触层的步骤。在图 3B 中，利用第二掩模同时对纯非晶硅层 45a 和掺杂非晶硅层 47a 进行制图以分别在栅绝缘层 41 上形成有源层 45b 和欧姆接触层 47b。或者，还可以通过利用被形成图形的第一金属作为掩模暴露背面来对纯非晶硅层 45a 和掺杂非晶硅层 47a 形成图形，以致在被形成图形的第一金属层上（即在图 2 所示的栅线 25 上）形成有源层 45b 和欧姆接触层 47b。

图 3C 示出形成数据线、源极、漏极以及像素电极的步骤。在图 3C 中，在栅绝缘层 41 的整个表面上形成诸如铟锡氧化物 (ITO) 或铟锌氧化物 (IZO) 的透明导体材料 50，来覆盖有源层 45b 和欧姆接触层 47b。此后，在透明导体材料 50 上形成光阻材料层 52，然后，在光阻材料层 52 上套准第三掩模 54。

图 3D 示出在光阻材料层 52 内形成接触部分的步骤。在图 3D 中，光阻材料层 52 被显影以暴露透明导体材料 50 的各部分。在透明导体材料 50 的数据部分“A”、源部分“B”、漏部分“C”以及像素部分“D”上保留剩余光阻材料层部分 52a。具体地说，剩余光阻材料层部分 52a 的边缘区域比其中心区域薄。

图 3E 示出蚀刻剩余光阻材料层部分 52a 的步骤。在图 3E 中，利用干刻蚀方法，对剩余光阻材料层部分 52a 进行充分蚀刻，从而清除透明导体材料 50（如图 3D 所示）的被暴露部分。此外，还将剩余光阻材料层部分 52a 的边缘区域清除以暴露被蚀刻的透明导体材料 50 的外围部分“K”。

图 3F 示出蚀刻被蚀刻的透明导体材料 50 的外围部分“K”的步骤。在图 3F 中，通过电镀方法，对被蚀刻透明导体材料的外围部分“K”

电镀第二金属 28。第二金属 28 包括诸如铜 (Cu) 或铝 (Al) 的低电阻材料。然后, 从被蚀刻的透明导体材料 50 上清除所有剩余光阻材料层部分 52a, 并在衬底 22 上成型数据线 27、源极 33、漏极 35 以及像素电极 17。源极 33 从数据线 27 开始延伸, 漏极 35 从像素电极 17 开始延伸。源极 33 和漏极 35 互相分离并与栅极 32 的相对两端重叠。因此, 薄膜晶体管 “T” 包括栅极 32, 半导体层 34 以及源极 33 和漏极 35。

然而, 包括成型在其外围区域内的第二金属 28 的数据线 27 存在问题。具体地说, 由于成型在数据线 27 上的第二金属 28 如此小, 所以数据线 27 的电阻较高。因此, 很难通过数据线 27 稳定施加信号。

发明内容

因此, 本发明涉及可以从实质上解决由于现有技术的局限性或缺陷引起的一个或多个问题的 LCE 设备阵列衬底。

本发明的一个目的是提供一种改进图像质量的 LCD 设备。

本发明的另一个目的是提供一种减少处理步骤而形成阵列衬底的方法。

以下将对本发明的其它特征和优点进行详细说明, 并且根据以下内容, 或者通过实现本发明, 本发明的其它特征和优点将变得更加明显。利用书面说明及其权利要求以及附图特别指出的结构, 可以实现并获得本发明目的和其它优点。

为了实现这些以及其它优势并根据本发明用途, 正如在此概括说明的那样, 液晶显示设备阵列衬底包括: 衬底; 多条栅线, 横向设置在衬底上; 多条数据线, 与多条栅线垂直设置; 多个薄膜晶体管, 与栅线和数据线的交叉点相邻, 成型在衬底上, 各薄膜晶体管包括: 栅

极、栅绝缘层、有源层、欧姆接触层、源极以及漏极；多个像素电极，设置在由栅线与数据线的交叉点确定的像素区，每个像素电极均与一个相应的漏极相连；以及金属层，成型在各数据线的整个表面上。

在另一方面，制造液晶显示设备阵列衬底的方法包括：在衬底上
5 形成第一金属层；形成栅线和栅极；形成栅绝缘层来覆盖第一金属层；在栅绝缘层上形成纯非晶硅层和掺杂非晶硅层；在栅极上形成欧姆接触层和有源层；在栅绝缘层上形成透明导体材料来覆盖有源层和欧姆接触层；在透明导体材料上形成光阻材料层；利用掩模对光阻材料层制图；形成数据线、像素电极、源极以及漏极；以及在数据线的整个
10 表面上形成第二金属层。

显然，上述一般说明和以下详细说明是典型说明，并且对权利要求所述的本发明进行进一步解释。

附图说明

15 所包括的附图有助于进一步理解本发明并将它们引入本说明书并作为本说明书的一部分。附图示出本发明实施例并与此说明一起用于解释本发明原理。附图包括：

图 1 示出根据现有技术的 LCD 设备的配置；

图 2 示出根据现有技术的阵列衬底的像素的部分平面图；

20 图 3A 至图 3F 示出沿图 2 所示的 III—III 的剖面图，并示出根据现有技术的具有透明数据线以及透明源极和透明漏极的阵列衬底的制造过程。

图 4 示出根据本发明具有像素和数据线的典型阵列衬底的部分平面图；

25 图 5 示出根据本发明的典型掩模的平面图；以及

图 6A 至图 6F 示出沿图 4 所示的 VI—VI 的剖面图,并示出根据本发明的阵列衬底的典型制造过程。

所示实施例的详细说明

5 以下将详细说明所示的本发明实施例,本发明实施例的例子示于附图。在任何可能之处,在所有附图中,相同的参考编号指相同部分。

图 4 示出根据本发明具有像素和数据线的典型阵列衬底的部分平面图。在图 4 中,阵列衬底 111 包括薄膜晶体管(TFT)“T”以及成型在由一对栅线 125 和数据线 127 确定的各像素区“P”的像素电极 117。
10 在阵列衬底 111 上,以横向方向设置栅线 125,而以垂直于栅线 125 方向设置数据线 127。TFT“T”可以包括栅极 132、源极 133、漏极 135 以及半导体层 134,并且可以将 TFT“T”设置在数据线 127 与栅线 125 交叉的像素区“P”的一角。在栅线 125 内,靠近栅线 125 与数据线 127 的交叉点形成栅极 132。此外,位于栅线 125 与数据线 127 交叉点的部分栅线 125 可以用作栅极 132。源极 133 从数据线 127 开始在部分栅线
15 125 上横向延伸。漏极 135 从设置在像素区“P”内的像素电极 117 开始延伸,并且漏极 135 与源极 133 分离以在半导体层 134 上形成通道区。

数据线 127、源极 133、漏极 135 以及像素电极 117 可以包括诸如
20 铟锡氧化物(ITO)或铟锌氧化物(IZO)的透明导体材料。此外,还可以在数据线 127 和源极 133 的整个表面上形成附加金属 128。具体地说,可以利用附加金属 128 覆盖数据线 127 和源极 133。

图 5 示出根据本发明的典型掩模的平面图。在图 5 中,掩模 154
可以包括多个隙缝 156,隙缝 156 形成在对应于数据线 127 和源极 133
25 (如图 4 所示)的部分内,而在对应于像素电极 117 和漏极 135 的部

分内没有隙缝。具体地说，掩模 154 包括“A”区，具有多个隙缝 156；以及“B”区，传输光线以在曝光过程中对光阻材料层进行曝光。通过多个隙缝 156 的光衍射的结果是，当对光阻材料层进行曝光以形成数据线 127 和源极 133 时，光的数量和强度均降低。因此，对应于“A”区的光阻材料层部分被轻微曝光，而对应于“B”区的部分被充分曝光。此后，对于被暴露的透明导体材料的各部分，在干刻蚀过程中，对应于“A”区的光阻材料层部分被清除。

图 6A 至图 6F 示出沿图 4 所示的 VI—VI 的剖面图，并示出根据本发明的阵列衬底的典型制造过程。在图 6A 中，清除衬底 111 上的有机材料和任何异物从而有助于与之后利用喷射过程在衬底 111 上沉淀的第一金属层粘合。第一金属层可以是金属材料，例如：铝（Al）、铝钽合金（AlNd）、铜（Cu）、钨（W）、铬（Cr）或钼（Mo）。利用第一掩模对第一金属层进行制图以在横向方向形成栅线 125（如图 4 所示），并形成包括部分栅线 125 的栅极 132。或者，栅线 125 和栅极 132 可以采用双层结构。例如，双层结构包括与寿命长、抗腐蚀的钼（Mo）层或铬（Cr）层层叠的铝（Al）层。

此后，可以在衬底 111 的表面形成栅绝缘层 141 来覆盖被制图的第一金属层。例如，栅绝缘层 141 可以包括氧化硅（ SiO_x ）或氮化硅（ SiN_x ）。在衬底 111 上形成栅绝缘层 141 来覆盖被制图的第一金属层后，在栅绝缘层 141 上顺序形成纯非晶硅（a-Si:H）层 145a 和掺杂非晶硅（ n^+ a-Si:H）层 147a。

在图 6B 中，例如，利用第二掩模同时对纯非晶硅层 145a 和掺杂非晶硅层 147a 进行制图，以在栅绝缘层 141 上形成有源层 145b 和欧姆接触层 147b。因此，半导体层 134 可以包括有源层 145b 和欧姆接触层 147b。或者，还可以利用被制图的第一金属作为掩模，通过暴露背

面的方法来对纯非晶硅层 145a 和掺杂非晶硅层 147a 进行制图，以致在被制图的第一金属层（即在图 4 所示的栅线 125 上）上形成有源层 145b 和欧姆接触层 147b。

在图 6C 中，例如，在栅绝缘层 141 的整个表面上形成诸如铟锡氧化物（ITO）、铟锌氧化物（IZO）、氧化锌（ ZnO_x ）、氧化锡（ SnO_x ）或氧化铟（ InO_x ）的透明导体材料 150，来覆盖有源层 145b 和欧姆接触层 147b。此后，在透明导体材料 150 上形成光阻材料层 152，然后，在光阻材料层 152 上套准用于曝光过程的第三掩模 154。掩模 154 可以包括多个对应于在后续步骤中形成的数据线 127 和源极 133（如图 6 所示）的隙缝 156。或者，还可以通过采用多个针孔来代替多个隙缝 156。

在图 6D 中，在曝光过程之后，光阻材料层 152 被显影以暴露透明导体材料 150 的各部分。因此，在透明导体材料 150 的数据部分“E”、源部分“F”、漏部分“G”以及像素部分“H”上保留剩余光阻材料层部分 153。具体地说，剩余光阻材料层部分 153 边缘区域的厚度比其中心区域的厚度薄。此外，由于光的衍射，对应于数据部分“E”和源部分“F”的第一剩余光阻材料层部分 153a 的厚度可以比对应于漏部分“G”和像素部分“H”的第二剩余光阻材料层部分 153b 的厚度薄。可以清除光阻材料层 152 的剩余光阻材料层部分 153。

在图 6E 中，清除透明导体材料 150（如图 6D 所示）的被暴露部分。此外，还将第二剩余光阻材料层部分 153b 的边缘区域清除以暴露被蚀刻透明导体材料 150 的外围部分“K”。尽管对透明导体材料 150（如图 6D 所示）的暴露部分进行刻蚀并暴露外围部分“K”，但是可以将数据部分“E”和源部分“F”上的第一剩余光阻材料层部分 153a 清除，因为第一剩余光阻材料层部分 153a 的厚度比第二剩余光阻材料

层部分 153b 的厚度薄。

在图 6F 中，例如，可以利用电镀方法，在被蚀刻透明导体材料的数据部分“E”、源部分“F”以及外围部分“K”上形成附加金属 128。

例如，第二金属 28 包括电阻小的铜（Cu）、铝（Al）、金（Au）或银

5 （Ag）。然后，清除第二剩余光阻材料层部分 153b。并在衬底 111 上

形成数据线 127 和源极 133，在数据线 127 和源极 133 整个表面上分别成型有附加金属 128。此外，还在衬底 111 上形成漏极 135 和像素电极

117，在漏极 135 和像素电极 117 的外围区域上分别成型有附加金属

128。在图 6F 中，源极 133 从数据线 127 开始延伸，而漏极 135 从像

10 素电极 117 开始延伸。源极 133 和漏极 135 互相分离并与栅极 132 的

相对两端重叠。因此，薄膜晶体管“T”包括栅极 132，半导体层 34 以及源极 133 和漏极 135。

根据上述说明的本发明，由于通过同一个掩模过程，形成数据线和像素电极，所以减少了阵列衬底的制造步骤。不仅如此，还由于数

15 据线和源极具有低电阻的附加金属，所以改进了 LCD 设备的图像质量

并可以获得具有高分辨率的大型 LCD 设备。

显然，本技术领域内的熟练技术人员，可以在本发明实质范围内对根据本发明的阵列衬底进行各种变换和调整。因此，本发明包括属于所附权利要求及其等效物所述范围的本发明的各种变换和调整。

说明书附图

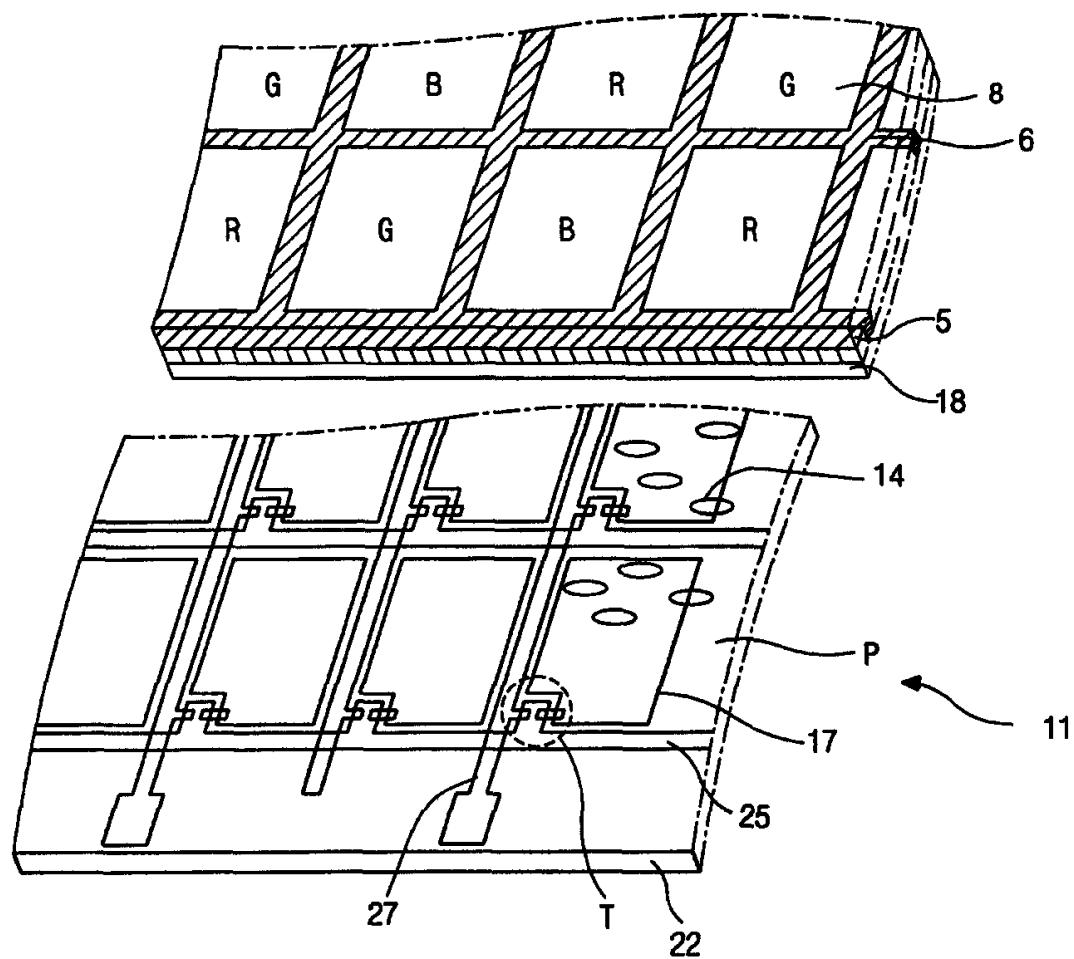


图 1

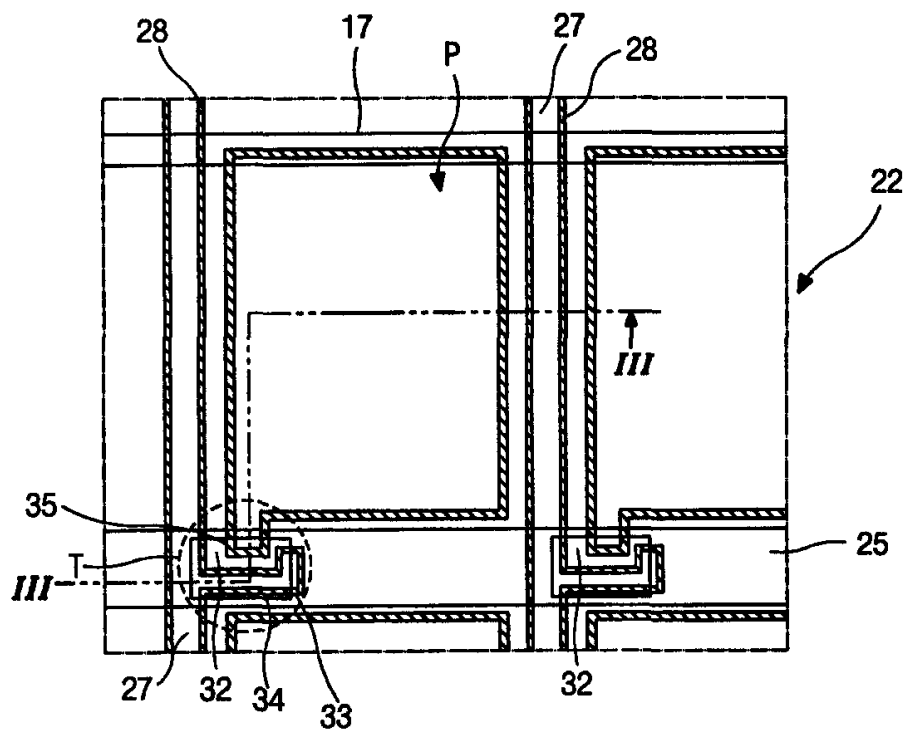


图 2

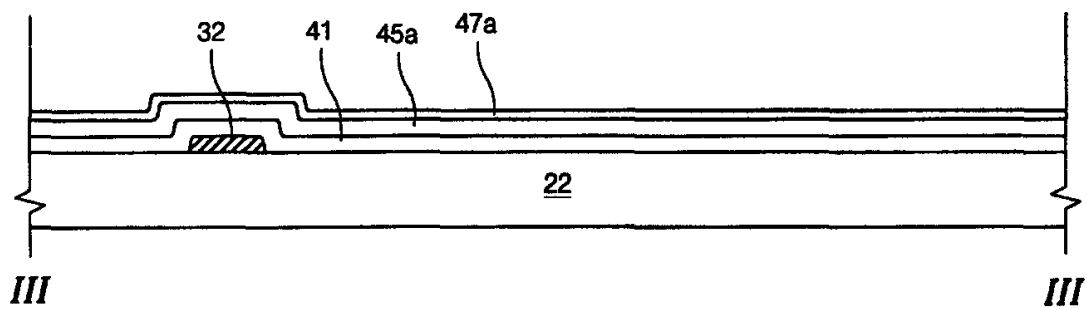


图 3A

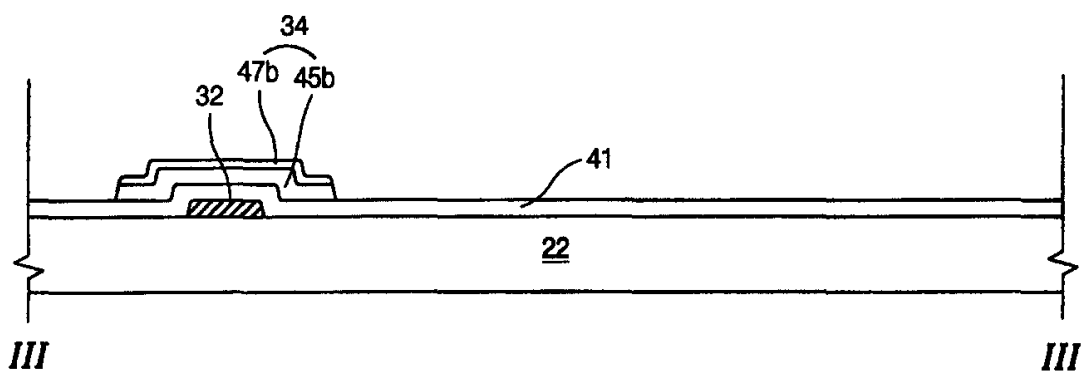


图 3B

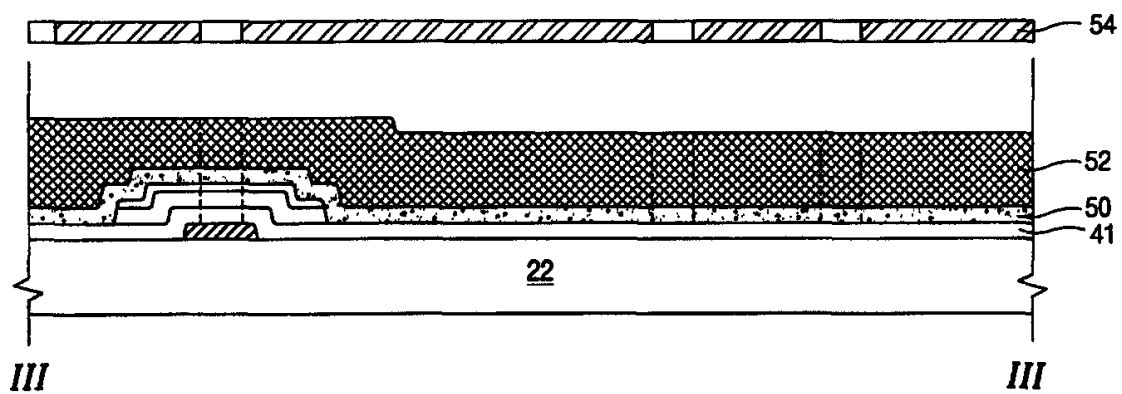


图 3C

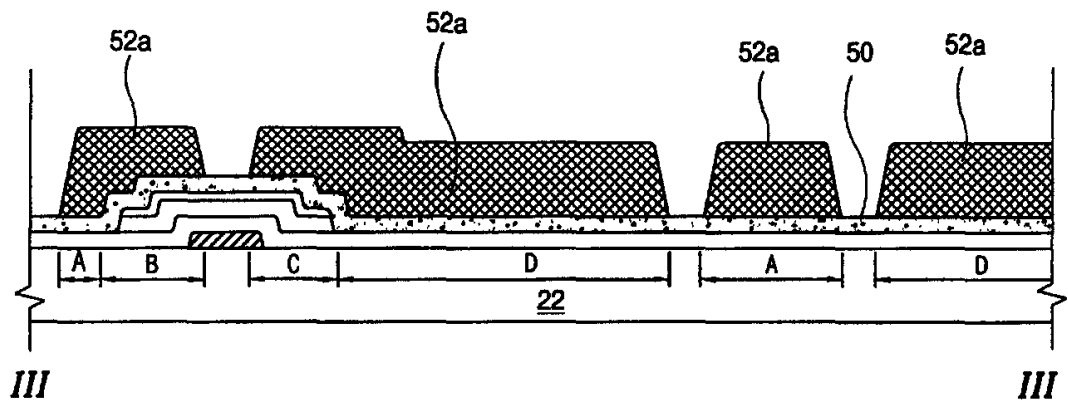


图 3D

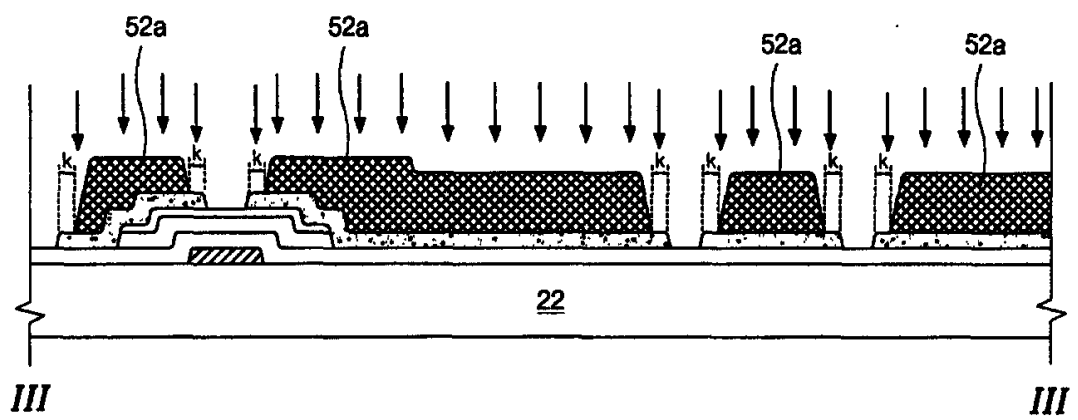


图 3E

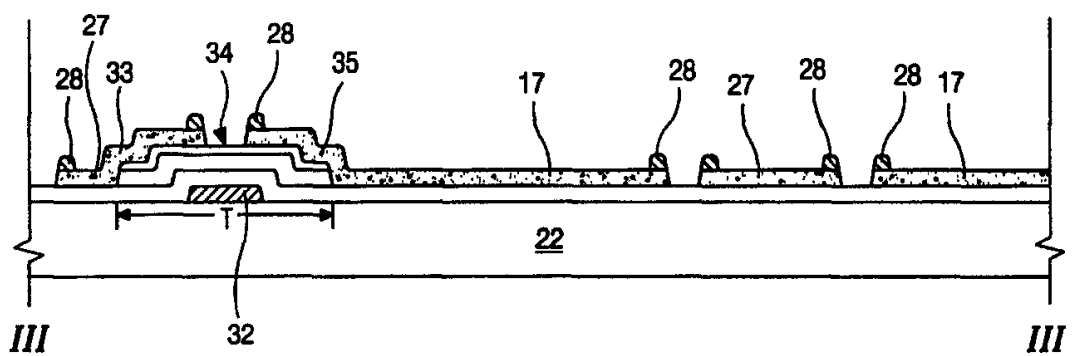


图 3F

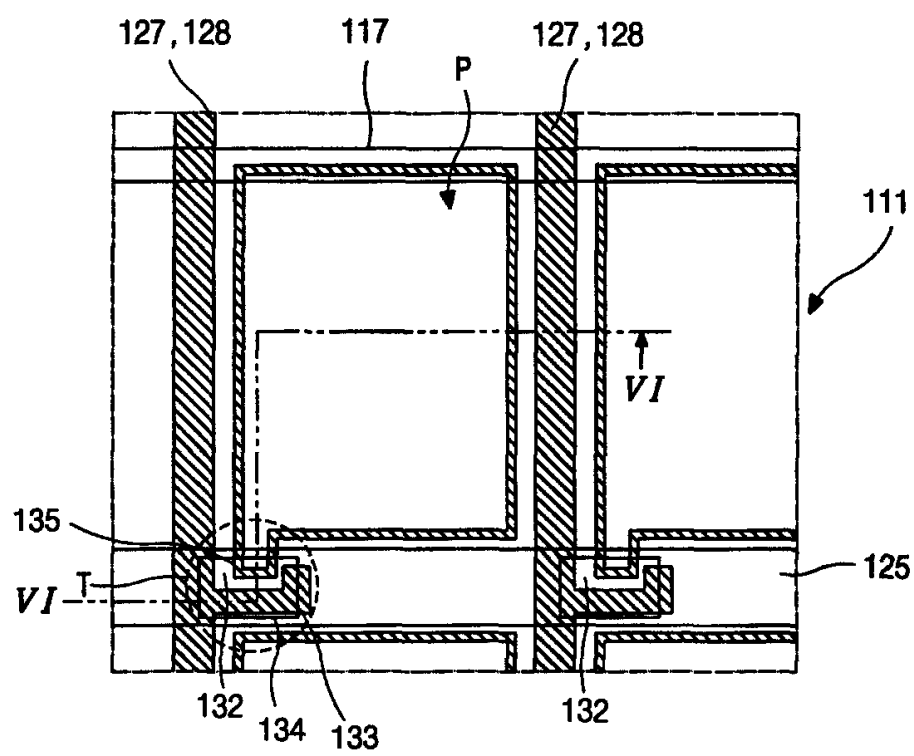


图 4

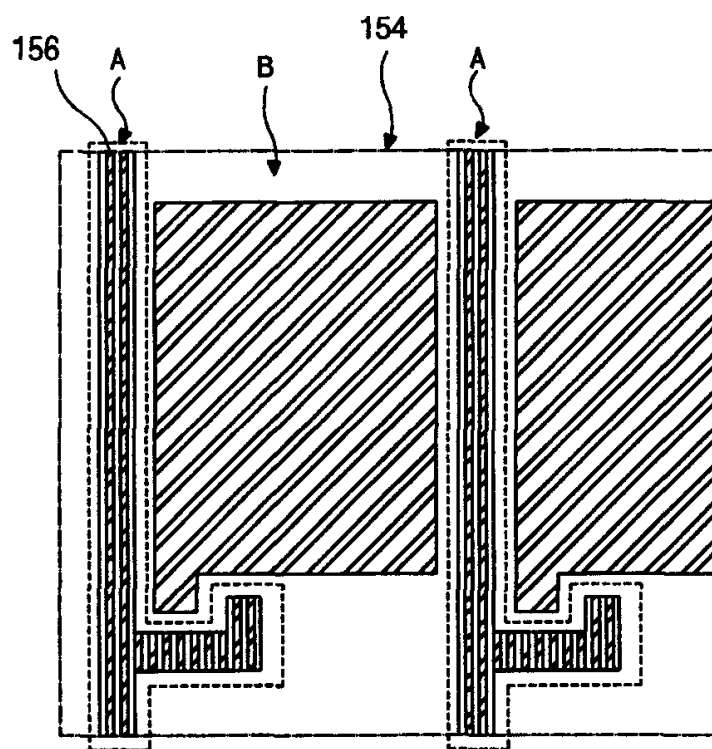


图 5

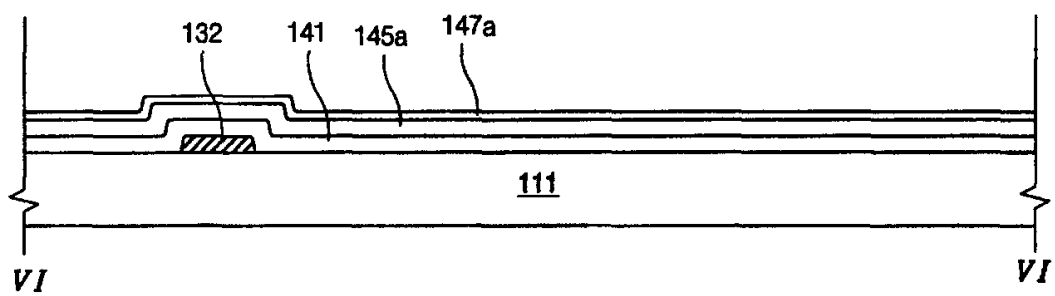


图 6A

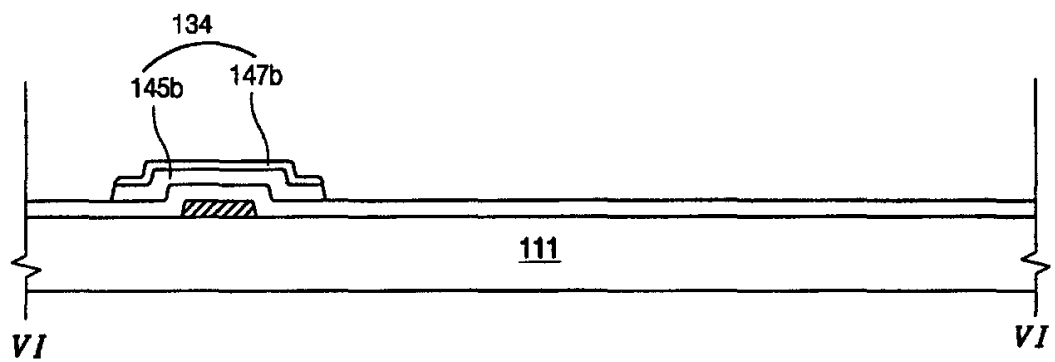


图 6B

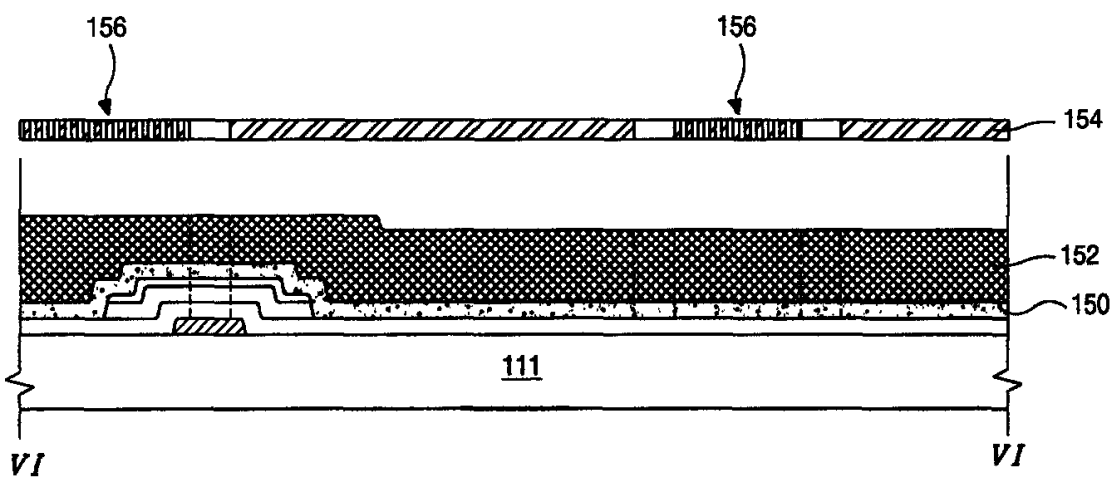


图 6C

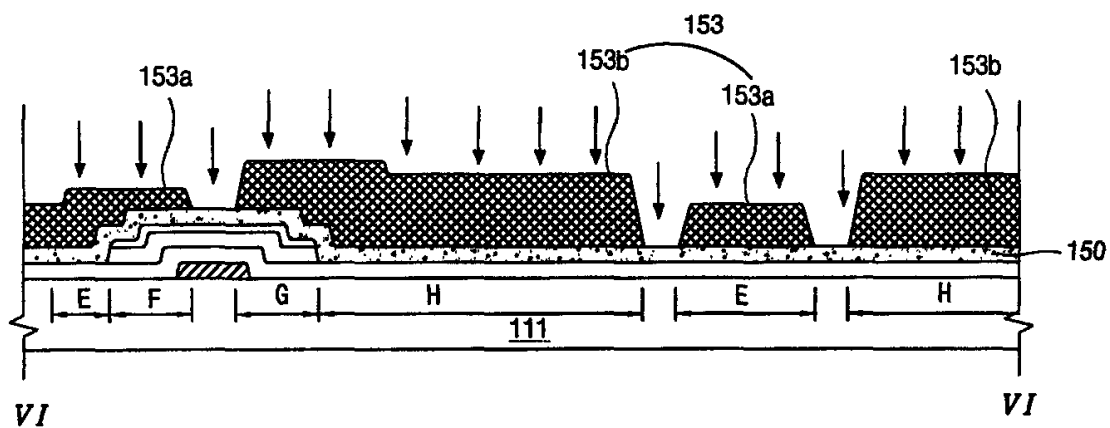


图 6D

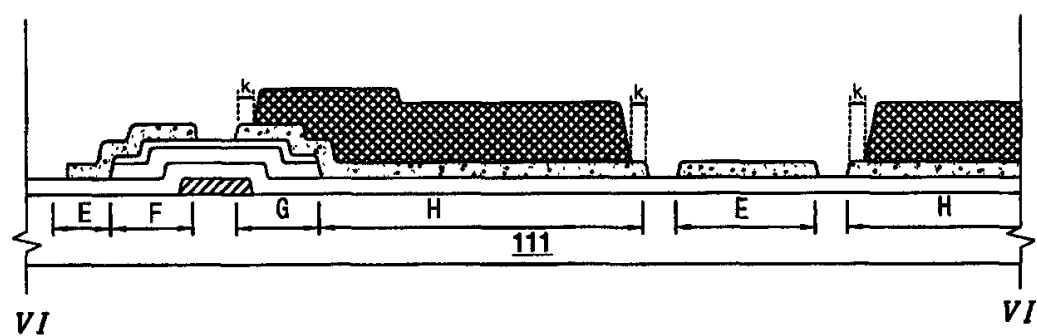


图 6E

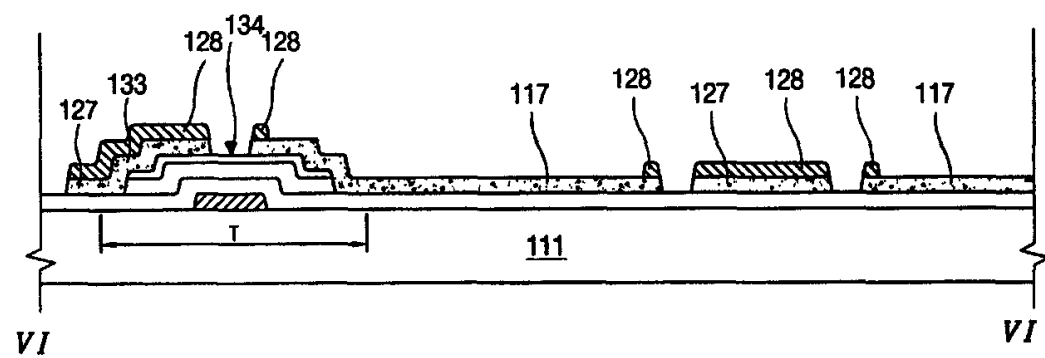


图 6F

专利名称(译)	液晶显示设备阵列衬底及其制造方法		
公开(公告)号	CN1366206A	公开(公告)日	2002-08-28
申请号	CN02101764.6	申请日	2002-01-17
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	崔秉培		
发明人	崔秉培		
IPC分类号	G02F1/1343 G02F1/1345 G02F1/136 G02F1/1362 G02F1/1368 G03F7/20 H01L21/28 H01L21/3213 H01L21/336 H01L29/423 H01L29/43 H01L29/49 H01L29/786 G09G3/36		
CPC分类号	G02F1/136286 G02F1/13439 G02F1/1345 G02F2001/13629		
代理人(译)	徐金国 陈红		
优先权	1020010002971 2001-01-18 KR		
其他公开文献	CN1228675C		
外部链接	Espacenet SIPO		

摘要(译)

本发明披露了一种液晶显示设备阵列衬底,该液晶显示设备阵列衬底包括:衬底;多条栅线,横向设置在衬底上;多条数据线,与多条栅线垂直设置;多个薄膜晶体管,与栅线和数据线的交叉点相邻,成型在衬底上,各薄膜晶体管包括:栅极、栅绝缘层、有源层、欧姆接触层、源极以及漏极;多个像素电极,设置在由栅线和数据线的交叉点确定的像素区,每个像素电极均与一个相应的漏极相连;以及金属层,成型在各数据线的整个表面上。

