

[12] 发明专利申请公开说明书

[21] 申请号 00133568.5

[43] 公开日 2001 年 5 月 30 日

[11] 公开号 CN 1297220A

[22] 申请日 2000.11.13 [21] 申请号 00133568.5

[30] 优先权

[32] 1999.11.22 [33] JP [31] 332053/1999

[71] 申请人 阿尔卑斯电气株式会社

地址 日本国东京都

[72] 发明人 仲野阳

[74] 专利代理机构 北京三幸商标专利事务所

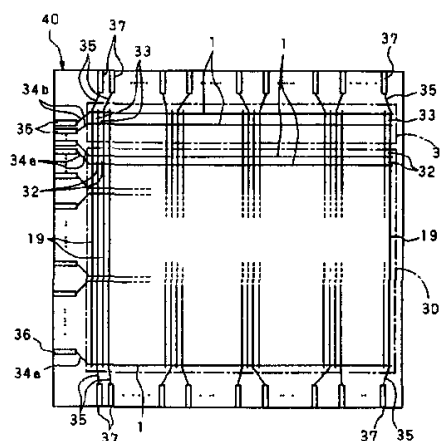
代理人 刘激扬

权利要求书 4 页 说明书 15 页 附图页数 8 页

[54] 发明名称 有源矩阵型液晶显示装置

[57] 摘要

一种具有像素区域大小不同的主显示区域和副显示区域的有源矩阵型液晶显示装置,它可通过使各像素电极的电压降及扫描信号的延迟时间相等,来防止闪烁和记忆。通过调整与主显示区域和副显示区域分别对应的布线电阻和布线电容,来实现上述目的。即,在主显示区域和副显示区域中,使扫描布线的宽度不同,连接在扫描布线上的引出线的宽度和长度不同,扫描布线和信号布线重合部分的面积不同,TFT 的沟道宽度不同,蓄积电容不同等。



ISSN 1008-4274

权 利 要 求 书

1. 一种有源矩阵型液晶显示装置，其特征在于，具有以下构成之一：

第一构成，把液晶层夹持在相对配置的一对基板之间，在上述一方基板的表面上以矩阵状交叉形成多个扫描线和多个信号线，在多个扫描线和信号线形成的交叉部附近，分别形成：具有与上述扫描线连接的栅极电极的薄膜晶体管、通过漏极电极连接在该薄膜晶体管上的像素电极、蓄积电容，具有由扫描线和信号线围住的像素区域的大小互不相同的主显示区域和副显示区域，在各像素区域的周围形成扫描线的引出线和信号线的引出线，在上述另一方的相对基板的液晶层侧表面上形成相对电极，主显示区域的扫描线的布线电阻与上述副显示区域的扫描线的布线电阻不相等；

第二构成，上述主显示区域中的扫描线和信号线重合部分的面积与上述副显示区域中的扫描线和信号线重合部分的面积不相等；

第三构成，上述主显示区域的薄膜晶体管的沟道宽度与上述副显示区域的薄膜晶体管的沟道宽度不相同；以及

第四构成，上述主显示区域的蓄积电容与上述副显示区域的蓄积电容不相等。

2. 根据权利要求 1 所述的有源矩阵型液晶显示装置，其特征在于，上述主显示区域的扫描线的宽度与上述副显示区域的扫描线的宽度不相同。

3. 根据权利要求 1 所述的有源矩阵型液晶显示装置，其特征在于，上述主显示区域的像素区域小于上述副显示区域的像素区域。

4. 根据权利要求 3 所述的有源矩阵型液晶显示装置，其特征在于，上述主显示区域的像素区域小于上述副显示区域的像素区域，并且，上述主显示区域的扫描线的宽度窄于上述副显示区域的扫描线的宽度。

5. 根据权利要求 1 所述的有源矩阵型液晶显示装置，其特征在于，上述主显示区域的扫描线的引出线的宽度或者长度至少一方与上述副显示区域的扫描线的引出线的宽度或者长度不相同。

6. 根据权利要求 5 所述的有源矩阵型液晶显示装置，其特征在于，上述主显示区域的像素区域小于上述副显示区域的像素区域，并且，上述主显示区域的扫描线的引出线的宽度或者长度至少一方比上述副显示区域的扫描线的引出线的宽度或长度窄或长。

7. 根据权利要求 1 所述的有源矩阵型液晶显示装置，其特征在于，上述主显示区域的扫描线的引出线的宽度和长度两者与上述副显示区域的扫描线的引出线的宽度和长度分别不相同。

8. 根据权利要求 7 所述的有源矩阵型液晶显示装置，其特征在于，上述主显示区域的像素区域小于上述副显示区域的像素区域，并且，上述主显示区域的扫描线的引出线的宽度和长度两者分别窄、长于上述副显示区域的扫描线的引出线的宽度和长度。

9. 根据权利要求 1 所述的有源矩阵型液晶显示装置，其特征在于，上述主显示区域的像素区域小于上述副显示区域的像素区域，并且，上述主显示区域中的扫描线和信号线重合部分的面积小于上述副显示区域中的扫描线和信号线重合部分的面积。

10. 根据权利要求 1 所述的有源矩阵型液晶显示装置，其特征在于，上述主显示区域的像素区域小于上述副显示区域的像素区域，并且，上述主显示区域的薄膜晶体管的沟道宽度窄于上述副显示区域的薄膜晶体管的沟道宽度。

11. 根据权利要求 1 所述的有源矩阵型液晶显示装置，其特征在于，上述主显示区域的像素区域小于上述副显示区域的像素区域，并且，上述主显示区域中的蓄积电容小于上述副显示区域中的蓄积电容。

12. 根据权利要求 1 所述的有源矩阵型液晶显示装置，其特征在于，上述主显示区域的像素区域小于上述副显示区域的像素区域，并且，上述主显示区域的薄膜晶体管的沟道宽度窄于上述副显示区域的薄膜晶体管的沟道宽度，而且，上述主显示区域中的蓄积电容小于上述副显示区域中的蓄积电容。

13. 一种有源矩阵型液晶显示装置，其特征在于，把液晶层夹持在相对配置的一对基板之间，在上述一方基板的表面上以矩阵状交叉形成多个扫描线和多个信号线，在多个扫描线和信号线形成的交叉部附近，分别形成：具有与上述扫描线连接的栅极电极的薄膜晶体管、通过漏极电极连接在该薄膜晶体管上的像素电极、蓄积电容，具有由扫描线和信号线围住的像素区域互不相同的主显示区域和副显示区域，在各像素区域的周围

形成扫描线的引出线和信号线的引出线，在上述另一方的相对基板的液晶层侧表面上形成相对电极，上述主显示区域的像素区域小于上述副显示区域的像素区域，并且，上述主显示区域的扫描线的引出线的宽度和长度两者分别窄于并长于上述副显示区域的扫描线的引出线的宽度和长度，并且，上述主显示区域中的扫描线和信号线重合部分的面积小于上述副显示区域中的扫描线和信号线重合部分的面积，并且，上述主显示区域的薄膜晶体管的沟道宽度窄于上述副显示区域的薄膜晶体管的沟道宽度，而且，上述主显示区域中的蓄积电容小于上述副显示区域中的蓄积电容。

说明书

有源矩阵型液晶显示装置

本发明涉及有源矩阵型液晶显示装置。更详细地说，涉及具有像素区域大小互不相同的主显示区域和副显示区域的有源矩阵型液晶显示装置。

在现有技术中，作为有源矩阵方式的液晶显示装置，图 8 所示的方案是公知的。图 8 是薄膜晶体管(Thin Film Transistor: 以下简称为 TFT)阵列基板 140 的平面图。

在现有的有源矩阵装置的 TFT 阵列基板 140 中，分别形成：构成像素的像素区域 132 排列成矩阵状的显示区域 130、用于从该显示区域 130 的扫描线 101 连接到外带的栅极驱动 IC 上的扫描线的引出线 134 和扫描线端子 136、用于从显示区域 130 的信号线 119 连接到外带的源极驱动 IC 上的信号线的引出线 135 和信号线端子 137。

从给现有的有源矩阵型液晶显示装置附加新的功能的观点来看，如图 1 所示的那样，除了显示区域 30(以后称为主显示区域)之外，有必要设置例如以显示文字信息为目的的另一个显示区域 31(以后称为副显示区域)。

在此情况下，在主显示区域 30 中，由于要求精细度高的显示，而减小像素区域 32，但是，在副显示区域 31 中，从其显示目的出发，不一定使像素区域 33 与主显示区域相一致。例如，从使文字被显示得较大而易于观看的要求出发，副显示区域 31 的像素区域 33 被设计得大于主显示区域 30 的像素区域 32。

另一方面，在有源矩阵型液晶显示装置中，在相对配置的一对基板之间夹持着液晶层，使用其作为显示媒体，为了防止液晶层的记忆，在液晶层上施加直流电压不重叠的交流电压，使用其作为显示电压。该交流电压从信号线通过在来自栅极电压下成为导通状态的 TFT 而施加到以像素区域为主形成的像素电极上。在该显示电压和通过液晶层相对的相对电极上施加恒定的直流电压。由此，给液晶层提供电场，使其折射率发生变化，由此，液晶层能够作为显示媒体来使用。

因此，液晶的介电常数随电场强度而变化；在 TFT 的栅极电极与漏极电极之间具有寄生电容；在扫描线与夹持绝缘膜的像素电极之间具有寄生电容；在扫描线与夹持绝缘膜的电容电极之间具有寄生电容；在信号线与夹持绝缘膜的像素电极之间具有寄生电容；以及在信号线与夹持绝缘膜的电容电极之间具有寄生电容等，由于这些原因，当将要使 TFT 成为导通状态而使栅极电压变化时，在像素电极的电位 V_p 中产生活动的电压降 ΔV_p 。

图 5A 表示施加在 TFT 的栅极电极上的电压 V_g ，图 5B 表示施加在 TFT 的源极电极上的电压 V_s ，图 5C 表示施加在 TFT 的漏极电极即像素电极上的电压 V_p 。图 5C 的 V_{sc} 表示施加在源极电极上的交流电压的中心电压，图 5C 的 V_{com} 表示施加在相对电极上的电压。通过在相对电极和像素电极上分别施加电压 V_{com} 和 V_p ，给液晶层提供有效的电位，而作为显示媒体来工作。在图 5A 至图 5C 的横轴上，取时间，表示 V_g 、 V_s 、 V_p 的定时。图 5A 所示的电压的高电位表示使 TFT 成为导通状态的期间，低电位表示使 TFT 成为关断状态的期间。

当将要使 TFT 成为导通状态而使栅极电压 V_g 变化时，如图 5A 所示的那样，在象素电极的电位 V_p 中产生活动的电压降 ΔV_p 。这是因为：当将要使 TFT 成为导通状态而使栅极电压 V_g 变化时，在一对基板之间的液晶层所产生的电容、由扫描线和其上的栅极绝缘膜以及电容电极组成的蓄积电容及上述各寄生电容之间，产生电荷分布，而在象素电极的电位 V_p 中产生电压降 ΔV_p 。

作为使电压降 ΔV_p 发生的一个重要因素的液晶的介电常数随电场强度而变化，与液晶的物理性质有关而不可避免。而且，另一个重要因素是存在电路的寄生电容。在 TFT 的栅极电极与栅极电极之间的寄生电容以及扫描线与象素电极之间的寄生电容的两个寄生电容中，在 TFT 的栅极电极与漏极电极之间存在寄生电容，由于在上述电极间形成的栅极绝缘膜形成电容，在目前的有源矩阵型液晶显示装置中，在构造上是不可避免的。

而且，扫描线与象素电极之间的寄生电容，在目前的有源矩阵型液晶显示装置中，在构造上是不可避免的。

这样，当在象素电极的电位 V_p 中产生电压降 ΔV_p 时，在象素电极的电位 V_p 的正和负的电压振幅上产生差值。如果与电压的极性无关而施加相同电压，液晶具有相同的透光率特性，因此，例如在没有施加电压的状态下，在透光率高的常白型的有源矩阵型液晶显示装置中，在电压振幅较大的极性下，透光率更低，在电压振幅较小的极性下，透光率更高。因此，而反复产生随透光率的明暗，这被视为闪烁。

而且，当相对于正和负的极性，电压的振幅是不对称的时，则在任一象素电极上与交流电压重叠而一直施加直流的电压，

而发生显示残留的所谓记忆现象。

而且，象素电极电位的变动量 ΔV_p 依赖于栅极信号的下降延迟时间。在图 6A 中，当将要使 TFT 成为导通状态而切除栅极电压时，电压不是象实线那样以锐角的矩形进行切除，而是象虚线所示的那样，按指数函数那样变动，在电压变为零之前，产生延迟时间(t)。当栅极信号的下降沿延迟时间(t)较大时，由于 TFT 不能完全成为关断状态，则从象素电极通过 TFT 泄漏电荷，而产生象素电位的变动。当使栅极信号成为关断状态时，如果电压呈锐角地切除，在图 6C 中，产生由实线所示的 ΔV_p ，但当延迟时间(t)产生时， ΔV_p 变小，而成为 $\Delta V_p'$ 。该延迟时间(t)随象素电容和布线电容或者布线电阻等各种因素而变化。因此，在象素区域不同的主显示区域和副显示区域中，由于延迟时间(t)不同，则 $\Delta V_p'$ 不同。

在现有技术中，通过适当地调整相对电极的电位，以使驱动液晶的交流电压的正和负的电压振幅成为相等的，以及，与由液晶层所产生的电容并联地形成蓄积电容，把电压振幅作为对象来谋求上述闪烁和记忆的消除。但是，对于象素区域大小不同的主显示区域和副显示区域，不可能用一个相对电极来分别提供适当的电位。

当除了主显示区域之外还设置了象素区域大小不同的副显示区域时，由于上述液晶电容和上述寄生电容的值随象素区域大小而不同，因此，在主显示区域和副显示区域中，在各自的象素电极的电压降 ΔV_p 上产生差值，而存在发生闪烁和记忆使显示质量变差的问题。

而且，在主显示区域和副显示区域中，在各自的栅极信号

中产生不同的信号延迟，在图 6C 的象素电极的电压降 $\Delta V_p'$ 上产生差值，因此，不能完全消除闪烁和记忆，而存在显示质量变差的问题。

在每个显示区域中设置相对电极，来施加不同的电压，这样的构造变得复杂，因此，不是良策。因此，要求这样的有源矩阵型液晶显示装置：通过在上述相对电极上原样施加现有技术那样的电压 V_{com} ，而能够抑制闪烁和记忆的发生。

为了解决上述问题，本发明是：在具有象素区域大小不同的主显示区域和副显示区域的有源矩阵型液晶显示装置中，采用这样的措施：不分割相对电极，对于同一个相对电极电位，在主显示区域和副显示区域中使象素电极的电压降 ΔV_p 相等，来防止闪烁和记忆的发生。

在本发明中，提供一种有源矩阵型液晶显示装置，把液晶层夹持在相对配置的一对基板之间，在上述一方基板的表面上以矩阵状交叉形成多个扫描线和多个信号线，在多个扫描线和信号线形成的交叉部附近，分别形成：具有与上述扫描线连接的栅极电极的薄膜晶体管、通过漏极电极连接在该薄膜晶体管上的象素电极、形成上述扫描线和蓄积电容的电容电极，构成由上述扫描线和信号线围住的象素区域大小互不相同的主显示区域和副显示区域，另一方面，在上述另一方的相对基板的液晶层侧表面上形成相对电极，在此装置中，作为一种措施，采用这样的方法：在主显示区域和副显示区域中使 TFT 的沟道宽度不同，来改变 TFT 的蓄积电容。作为另一种措施，采用这样的方法：在主显示区域和副显示区域中，使蓄积电容不同而构成。

象素电极 11 的电位的电压降 ΔV_p 用下式(1)表示:

$$\Delta V_p = (V_{gh} \times (C_{gdon} + C_{gp}) - V_{gl} \times (C_{gdoff} + C_{gp}) - V_s(C_{gdon} - C_{gdoff})) / (C_s + C_{lc} + C_{gdoff} + C_{gp}) \quad \dots\dots\dots(1)$$

其中,

ΔV_p : 象素电极的电位的电压降

V_{gh} : 栅极电压的高电位

C_{gdon} : TFT 导通时的寄生电容

C_{gp} : 扫描线与象素电极之间的寄生电容

V_{gl} : 栅极电压的低电位

C_{gdoff} : TFT 关断时的寄生电容

V_s : 信号电压的电位

C_s : 蓄积电容

C_{lc} : 液晶层的电容

如(1)式所示, 作为使象素电极的电位的电压降 ΔV_p 发生的因素, 包含液晶层的电容 C_{lc} 、薄膜晶体管的寄生电容 C_{gd} 、蓄积电容 C_s 等。

在(1)式中, 当副显示区域一方的象素区域较大, 液晶层的电容 C_{lc} 变大时, 电压降 ΔV_p 变小。扫描线与象素电极之间的寄生电容 C_{gp} , 因由不平等电解所形成的电容, 而在设计上难于调整其值。因此, 为了使电压降 ΔV_p 恢复, 考虑增大 TFT 的寄生电容 C_{gdon} 或者减小蓄积电容 C_s 来使电压降 ΔV_p 不会变小的方法。如果电压降 ΔV_p 不变, 在图 5C 中, 由正和负的极性所产生的电压振幅变为相等的, 由此, 能够防止闪烁和记忆。反之, 在象素区域较小的主显示区域中, 可以减小 TFT 的寄生电容 C_{gd} 或者增大蓄积电容 C_s 。

而且，对象素电极的电压降 ΔV_p 产生影响的扫描信号的延迟由扫描线的布线电阻和扫描线的布线电容所决定。当扫描线的布线电阻为 R_g ，扫描线的布线电容为 C_g 时，扫描线的时间常数 T 用 R_g 和 C_g 的乘积来表示。即：

$$T = R_g \times C_g \quad \dots(2)$$

该时间常数 T 表示扫描信号的延迟。与象素区域大小无关，如果时间常数 T 相等，信号延迟变得相等，这样，图 6C 的 $\Delta V_p'$ 变得相等。因此，当象素区域的大小变化时， C_g 变化，时间常数变化。这样，具有象素区域大小不同的主显示区域和副显示区域的液晶显示装置的闪烁对策，成为怎样使各显示区域的时间常数 T 变为相等的问题。

其中， R_g 、 C_g 是所有连接在扫描线上的电阻和电容的合成值。即，作为 R_g 成份，包含扫描线本身的布线电阻和引出线中的布线电阻。而且，作为 C_g 成份，包含液晶层的电容 C_{lc} 和蓄积电容 C_s 的串联电容、TFT 的栅极电极与漏极电极及栅极电极之间的寄生电容 C_{gds} 、扫描线与象素电极之间的寄生电容 C_{gp} 和扫描线与信号线之间的寄生电容 C_x 等。这些电容构成并联电容，因此，这样的关系成立：

$$C_g = (C_{lc} \cdot C_s) / (C_{lc} + C_s) + C_{gds} + C_{gp} + C_x \quad \dots(3)$$

其中，当象素区域较小时， C_{lc} 变小，在(3)式中，右边第一项变小。如果 C_g 较小，从(2)式得知， T 变小。这样，为了把 t 保持为恒定的，从(2)式得知，可以增大 R_g 或 C_g 不会变小。

这样，为了使扫描信号的延迟相等，作为一种措施，具有这样的方法：在主显示区域和副显示区域中，使扫描线的布线电阻不同。作为另一种措施，具有这样的方法：在主显示区域

和副显示区域中，构成为使扫描线和信号线重合部分的面积不同，来使扫描线的布线电容不同。

通过采用上述措施，能够使象素区域大小不同的主显示区域和副显示区域的栅极信号的延迟时间(t)变得相等，而能够设计成由栅极信号延迟的影响所产生的电压降 ΔV_p 相一致。这样，能够使由正和负的极性所产生的电压振幅相等，而能够防止闪烁和记忆。

即，在图 6C 中，在主显示区域和副显示区域中，栅极电压的下降延迟时间(t)变为相等的，不改变相对电极的电位，在各个显示区域中，使由正和负的极性所产生的电压振幅相等。

本发明的这些和其它的目的、优点及特征将通过结合附图对本发明的实施例的描述而得到进一步说明。

图1是本发明的一个实施例中使用的 TFT 阵列基板的平面图；

图2是放大表示图 1 所示的 TFT 阵列基板的副显示区域的一个象素区域附近的平面图；

图3是放大表示图 1 所示的 TFT 阵列基板的主显示区域的一个象素区域附近的平面图；

图4是沿着图 2 的 4—4 线的截面图；

图 5A 至图 5C 说明液晶显示装置的驱动电压的图；

图 6A 至图 6C 说明驱动电压的信号延迟的图；

图 7 是放大表示图 1 所示的 TFT 阵列基板的 TFT 附近的平面图；

图 8 是表示现有的 TFT 阵列基板的平面图。

在图 1 中表示了本发明的一个实施例所涉及的有源矩阵型

液晶显示装置中的 TFT 阵列基板 40 的平面图。

在本发明中，在 TFT 阵列基板 40 上，在主显示区域 30 和副显示区域 31 中，分别把多个像素区域 32 和 33 排列成矩阵状。其中，像素区域是由扫描线 1 和信号线 19 围住的区域，在处于主显示区域 30 和副显示区域 32 中的像素区域中，其大小不相同。

更具体地说，主显示区域 30 的像素区域 32 的大小为：横向宽度 $40\mu\text{m}$ ×纵向长度 $120\mu\text{m}$ ，副显示区域 31 的像素区域 33 的大小为：横向宽度 $40\mu\text{m}$ ×纵向长度 $400\mu\text{m}$ 。

在本实施例中，由比主显示区域 30 的像素区域 32 大的像素区域 33 组成的副显示区域 31，形成在主显示区域 30 的上部，以使在扫描线方向上，像素区域的宽度相一致。

而且，扫描这些像素区域的扫描线 1 和供给信号的信号线 19 形成为方格状。信号线 19 在像素区域大小不同的主显示区域 30 和副显示区域 31 中不会中断，而连续布线。

在主显示区域 30 和副显示区域 31 的周边，为了从各显示区域 30、31 的扫描线 1 连接到外带的栅极驱动 IC 上，形成引出到扫描线的端子 36 上的扫描线的引出线 34a，34b；为了从各显示区域 30、31 的信号线 19 连接到外部的源极驱动 IC 上，形成引出到信号线的端子 37 的信号线的引出线 35。而且，作为与本实施例不同的情况，存在在同一 TFT 阵列基板上内置驱动电路的情况，在此情况下，扫描线的引出线和上述信号线的引出线当然可以被引出到该驱动电路的输出上。

下面，在图 2 中表示了取出本实施例的液晶显示装置的副显示区域 31 的一个像素区域 33 来进行放大的平面图。而且，

在图 3 中表示了取出主显示区域 30 的一个象素区域 32 并进行放大的平面图。在图 4 中表示了沿着贯通图 2 中的 TFT、接触孔和电容电极的 A—A' 线的截面图。主显示区域 30 的象素区域 32 仅在象素区域的大小和 TFT 的沟道宽度及蓄积电容的尺寸上不同，因此，构造上与副显示区域 31 的象素区域 33 相同。

如图 2 所示的那样，该副显示区域 31 的象素区域 33 由扫描线和信号线围住，在纸面的左下方形成 TFT 21，在纸面的上方形成蓄积电容 22。在纸面中央部配置象素电极 11。

当立体地观看时，如图 4 所示的那样，使用该 TFT 阵列基板 40 的液晶显示装置，具有通过液晶层 20 与 TFT 阵列基板 40 相对配置的相对基板 41。在相对基板 41 上设置由遮光用的黑底 15、彩色滤光片 14 以及与象素电极 11 相同的铟和锡的氧化物(Indium Tin Oxide: 以下简称为 ITO)组成的透明的相对电极 13。在与液晶相接的面上形成取向膜 12。这样，当在象素电极 11 和相对电极 13 之间施加电压时，就能在液晶层 20 上施加电场，来控制液晶分子的取向。而且，该构造是，在电极中分别具有象素电极 11 和相对电极 13，其间具有作为介电体的液晶层 20，因此，能够形成电容(以下把其称为液晶电容)。

如图 2 和图 4 所示，TFT 设有从扫描线 1 引出设置的栅极电极 2，其上设置由氮化硅组成的栅极绝缘膜 3，在其上设置由非晶硅组成的半导体膜 4 在其上设置由添加了磷的 n+型非晶硅组成的欧姆接触膜 5，在其上设置形成由导电体组成的漏极电极 7 和源极电极 8。其中，源极电极 8 是从信号线 19 引出而设置。而且，在漏极电极 7 和源极电极 8 上进一步设置由氮化硅组成的钝化膜 10，以覆盖它们，在漏极电极 7 上的钝化膜 10

中形成接触孔 18a。接着，漏极电极 7 与由 ITO 组成的透明的像素电极 11 通过接触孔 18a 相连接。

蓄积电容 22 是，把扫描线 1 作为一方的电极，形成其上的栅极绝缘膜 3 作为介电体，接着，在其上形成成为另一方的电极的电容电极 9。电容电极 9 由与漏极电极 7 和源极电极 8 相同的导电体形成。在电容电极 9 之上与 TFT 21 相同形成钝化膜 10，在该钝化膜 10 中形成接触孔 18b，把由 ITO 组成的像素电极 11 引出设置到电容电极 9 上，通过接触孔 18b 来连接电容电极 9 和像素电极 11。而且，蓄积电容 22 具有前面所述的与液晶电容并联连接的关系，都成为 TFT 21 的负荷电容。

在本实施例中，主显示区域 30 的像素区域 32 的大小和副显示区域 31 的像素区域 33 的大小分别是横向宽度 $40\mu\text{m}$ ×纵向长度 $120\mu\text{m}$ 和横向宽度 $40\mu\text{m}$ ×纵向长度 $400\mu\text{m}$ ，主显示区域 30 的像素区域 32 较小，副显示区域 31 的像素区域 33 较大。因此，为了使各像素电极的电压降 ΔV_p 变得相等，按上述说明那样，减小主显示区域 30 的 TFT 的寄生电容 C_{gdon} ，或者，增大蓄积电容 C_s ，也可以增大副显示区域 31 的 TFT 的寄生电容 C_{gd} ，或减小蓄积电容 C_s 。

TFT 的寄生电容 C_{gd} 由栅极电极与 TFT 的半导体膜(沟道)以及漏极电极重合部分的面积所决定。缩短沟道长度会存在设计尺度的制约，而且，增大沟道长度会引起 TFT 的电流驱动能力降低，不是良策。因此，只能在沟道宽度上进行调整。在图 2 和图 3 中，半导体膜 4 的宽度 W_a 、 W_b 是沟道宽度。在像素区域较小的主显示区域 30 中，缩窄沟道宽度，相反，在像素区域较大的副显示区域 31 中，展宽沟道宽度。

更具体地说，在本实施例中，沟道长度都是 $3\mu\text{m}$ ，主显示区域的沟道宽度为 $5\mu\text{m}$ ，副显示区域的沟道宽度为 $29\mu\text{m}$ 。

接着，蓄积电容 C_s 由图 2 和图 3 中在扫描线 1, 201 上形成的电容电极 9 和 209 的面积所决定。电容电极 9, 209 的长度被信号线 19, 219 夹住，因此，由像素的大小所决定。因此，改变电容电极 9, 209 的宽度来调整面积。与面积成比例，蓄积电容 C_s 发生变化。

更具体地说，在本实施例中，主显示区域的蓄积电容为 216fF ，副显示区域的蓄积电容为 523fF 。

下面对使扫描线的布线电阻 R_g 变化的方法进行说明。

在扫描线的布线电阻中包含显示区域内的扫描线本身的布线电阻和显示区域外的面板部分的扫描线的引出线的布线电阻。在本实施例中，像素区域的大小，在主显示区域中较小，在副显示区域中较大。这样，液晶层的电容在主显示区域中较小，在副显示区域中较大。因此，从上述(3)式可以看出：扫描线的布线电容 C_g 在主显示区域中较小，在副显示区域中变大，因此，扫描信号的延迟时间在主显示区域中较小，在副显示区域中变大。在此情况下，为了使时间常数 T 成为恒定的，从上述(2)式可以看出：在主显示区域中增大扫描线的布线电阻 R_g ，在副显示区域中减小扫描线的布线电阻 R_g 。

在主显示区域中增大扫描线的布线电阻 R_g ，在副显示区域中减小扫描线的布线电阻 R_g 具有几种方法。所谓扫描线的布线电阻 R_g 是：图 1 所示的显示区域内的扫描线的电阻和用于从显示区域连接到用于与栅极驱动 IC 相连的扫描线的端子上的引出线的电阻。可以在主显示区域中增大这些布线电阻，在副

显示区域中减小这些布线电阻。

为了改变显示区域内的扫描线的电阻，扫描线的长度由显示区域的大小所决定，因此，如果考虑布线的厚度为一定的，则通过改变扫描线的宽度来进行。即，可以在主显示区域内缩窄显示区域内的扫描线的宽度，在副显示区域中展宽其宽度。

更具体地说，在本实施例中，相对于图 2 和图 3 中主显示区域的扫描线 201 的宽度 L_a 为 $31\mu m$ ，副显示区域的扫描线 1 的宽度 L_b 为 $86\mu m$ 。由此，能够使主显示区域和副显示区域的扫描线的信号延迟时间变为相等的。

下面对调节从显示区域到用于与栅极驱动 IC 相连接的扫描线的端子的引出线的电阻的方法进行说明。在此情况下，与上述相同，减小像素区域较大一方的布线电阻。

扫描线的端子，如图 1 所示的那样，被设在液晶显示装置的面板部分的空间中。因此，对于从显示区域到端子的引出线的设计，在面板部分的空间的范围内，剩余若干自由度。为了调节布线的电阻，可以采用改变布线的长度或者布线的宽度的措施。如果加长布线的长度，布线电阻 R_g 变大，通过缩窄布线的宽度，布线电阻 R_g 变大。通过改变布线的长度或者布线的宽度的至少一方或者双方，能够调节布线电阻 R_g 。如果缩窄宽度，布线电阻变高，如果加长长度，布线电阻变高。因此，可以考虑面板部分的空间来调整宽度和长度。

更具体地说，在本实施例中，在图 1 中，主显示区域的引出线 34a 的宽度为 $15\mu m$ ，长度为 $4mm$ ，而且，副显示区域的引出线 34b 的宽度为 $30\mu m$ ，长度为 $3mm$ 。由此，能够使主显示区域和副显示区域的扫描线的信号延迟时间变为相等的。

下面对另一个作为使信号延迟时间相等的措施的改变扫描线的布线电容 C_g 的方法进行说明。

在本发明的液晶显示装置的构造中，对于副显示区域 31，如图 7 所示的那样，构成扫描线 1 和信号线 19 以便于围住像素电极 11。而且，在 TFT 附近，扫描线 1 和信号线 19 交叉。在该交叉部分，扫描线 1 和信号线 19 通过绝缘膜而重合，因此，形成布线电容 C_x 。从扫描线 1 引出栅极电极 2，在其上设置 TFT 和蓄积电容，蓄积电容与相邻的像素电极 11 连接。这样，这些电容在扫描线 1 之上构成串联电容。其中，当像素区域的大小变化时，液晶层电容变化，上述串联电容变化，因此，在每个像素区域中，根据(2)式，信号延迟不同，图 6C 的像素电极的电压降 $\Delta V_p'$ 的大小不同。

如上所述，扫描线的布线电容 C_g 由(3)式提供。其中，即使像素区域的大小变化，上述并联电容不变，为此，作为一个措施，能够通过改变构成并联电容的扫描线 1 和信号线 19 重合部分的面积即电容就能实现。扫描线 1 在各个显示区域内进行布线以便于连接像素区域，信号线 19 穿过主显示区域和副显示区域而进行连接。但是，主要部分的布线宽度不变，仅扫描线 1 和信号线 19 重合部分改变了布线宽度，由此，能够改变扫描线 1 和信号线 19 重合部分的面积。由此，在主显示区域和副显示区域中，即使像素电极的大小不同，也能使扫描线的信号延迟时间相等，因此，能够相等地保持电压降 $\Delta V_p'$ 。

所谓扫描线 1 和信号线 19 重合部分的面积 S 是图 7 中由斜线表示的用宽度 W 和 L 所表示的部分的面积。这样，为了改变面积 S ，可以通过在交叉部分中改变信号线的宽度 W 或者扫

描线的宽度 L 来实现。或者，通过改变宽度 W 和 L 两者，能够改变重合部分的面积 S 。

如上所述，在主显示区域 30 中，象素区域较小，液晶层的电容 C_{lc} 较小，因此，在(3)式中，为了使 C_g 为一定的，可以减小扫描线 1 和信号线 19 重合部分的面积，来减小 C_x 。

更具体地说，在本实施例中，在主显示区域 30 中，使扫描线 1 的宽度 L 为 $31\mu m$ ，使信号线 19 的宽度 W 为 $3\mu m$ ，即，使重合部分的面积 S_a 为 $93\mu m^2$ ，在副显示区域 31 中，使扫描线 1 的宽度 L 为 $86\mu m$ ，使信号线 19 的宽度 W 为 $3\mu m$ ，即，使重合部分的面积 S_b 为 $258\mu m^2$ 。由此，能够使主显示区域和副显示区域的扫描线的信号延迟时间变为相等的，而能够抑制闪烁。

如上所述，本发明所涉及的有源矩阵型液晶显示装置，能够在象素区域大小不同的主显示区域和副显示区域中使栅极信号的延迟时间相等，能够使象素电极的电压降 ΔV_p 相等。其结果，不需分割相对电极，并且，不需改变相对电极电压，就能用简单的构造来防止闪烁和记忆，而达到品质良好的显示画面。

说明书附图

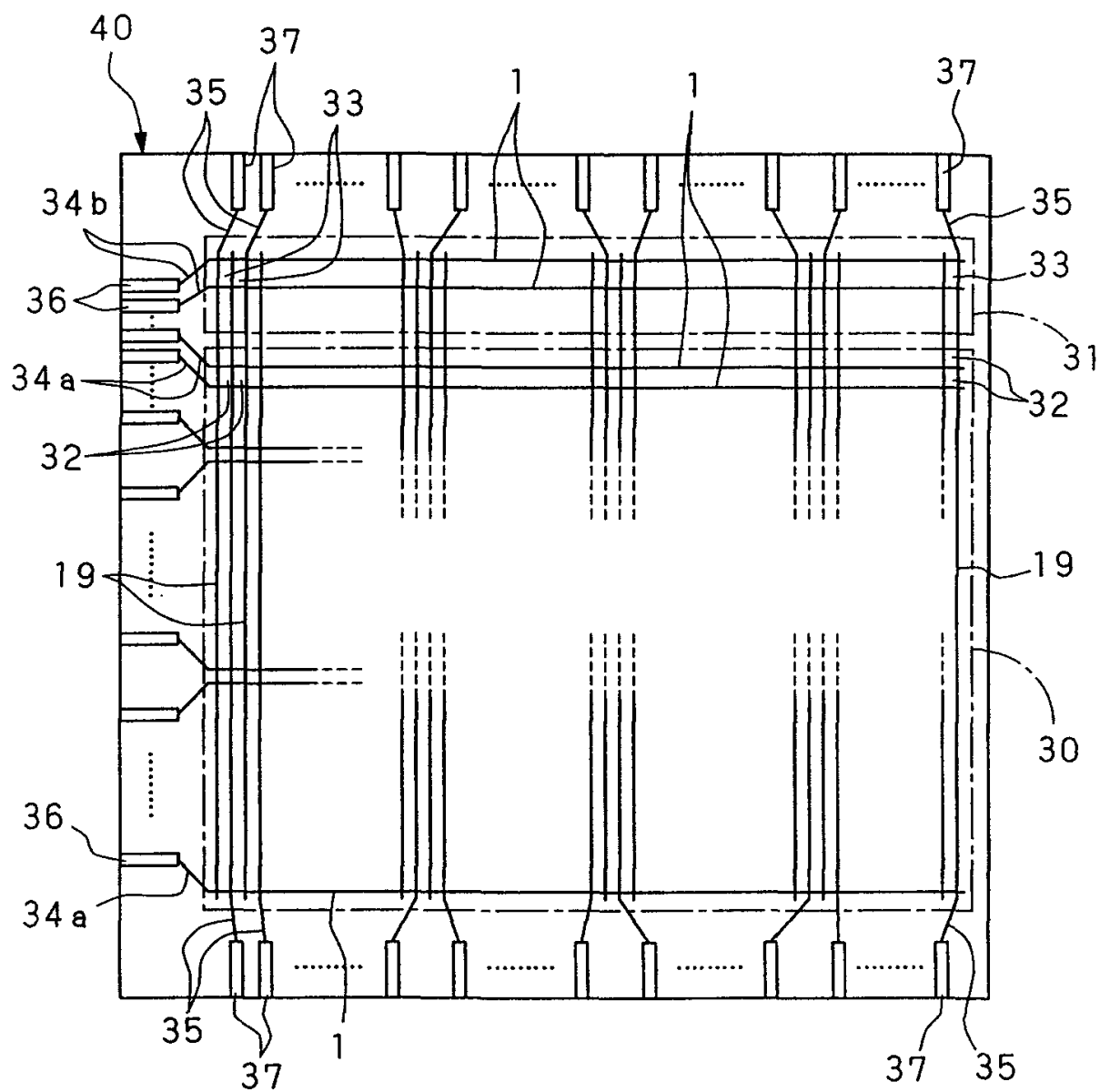


图 1

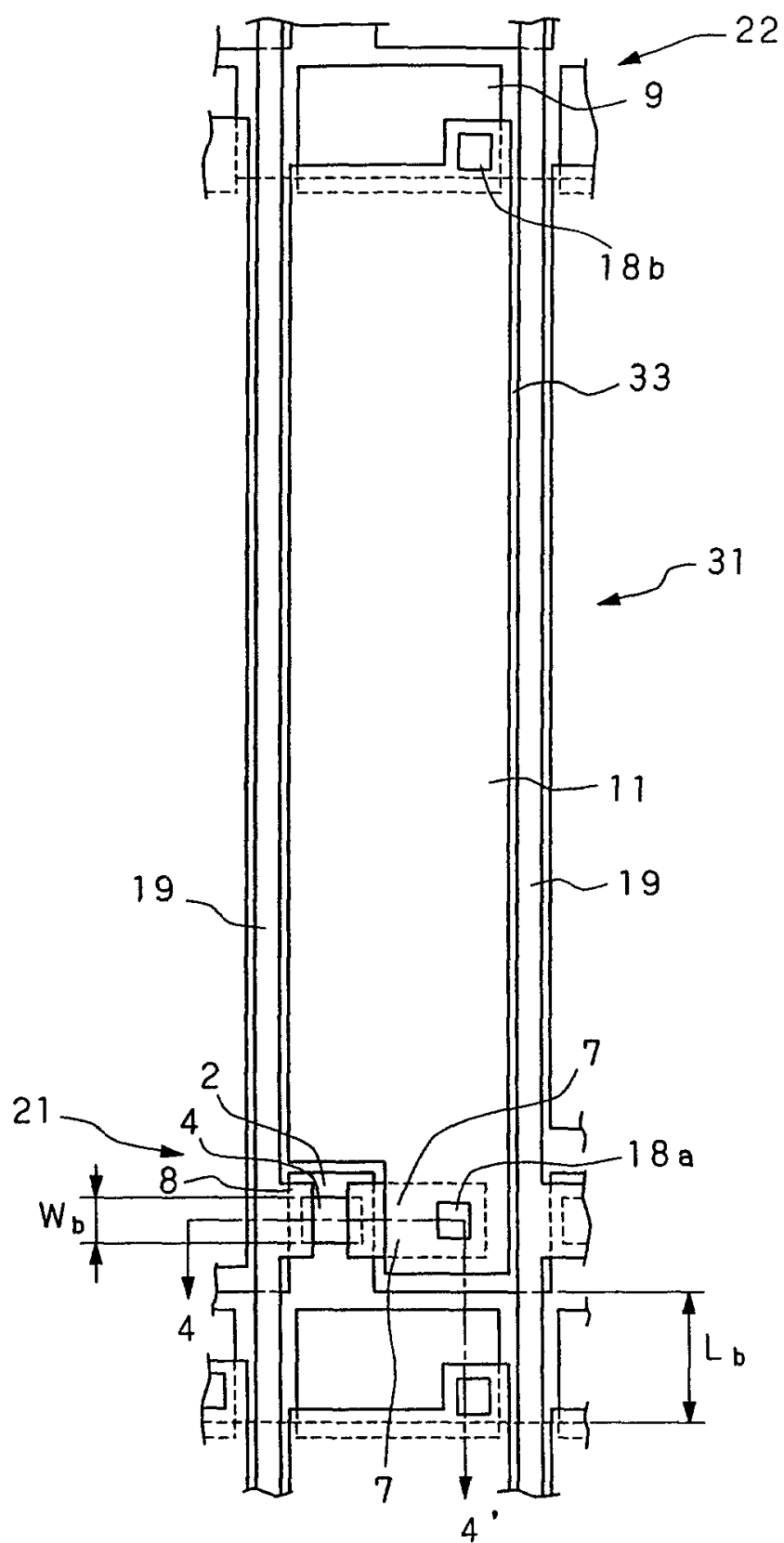


图 2

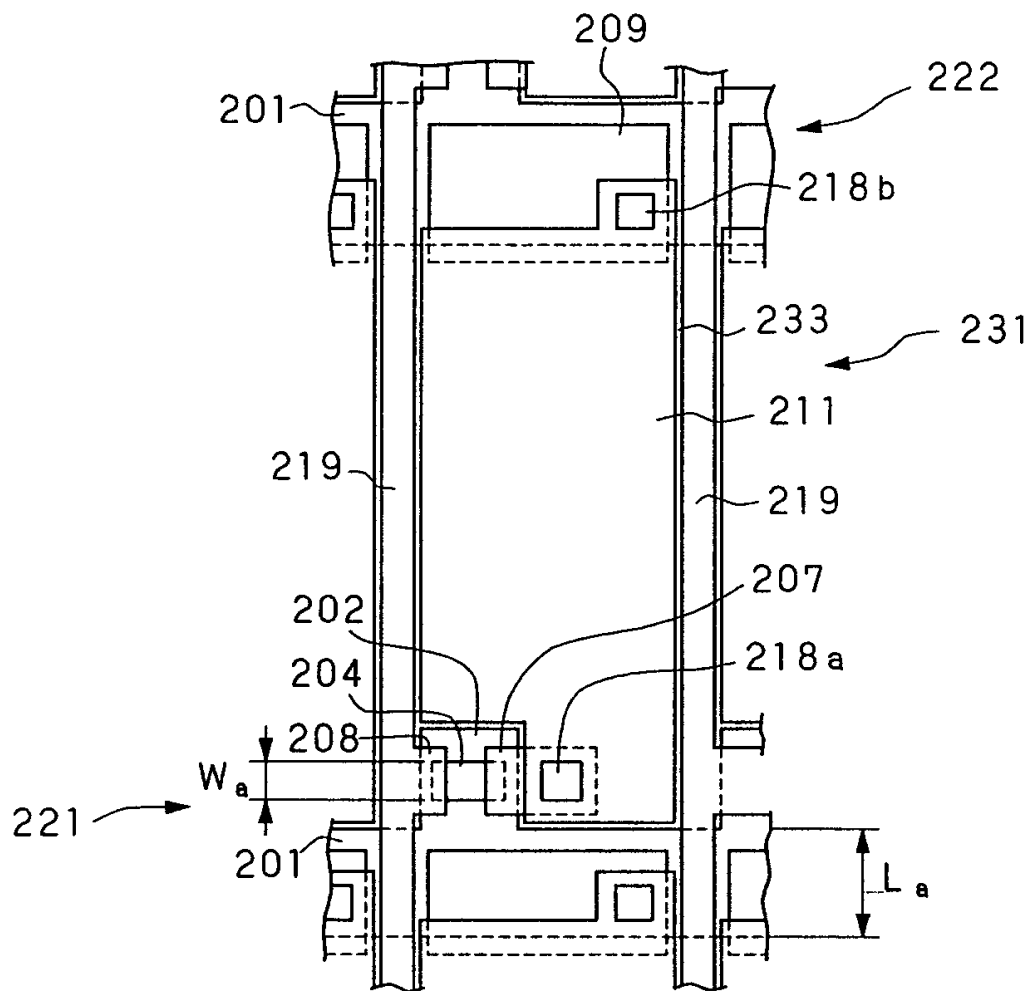


图 3

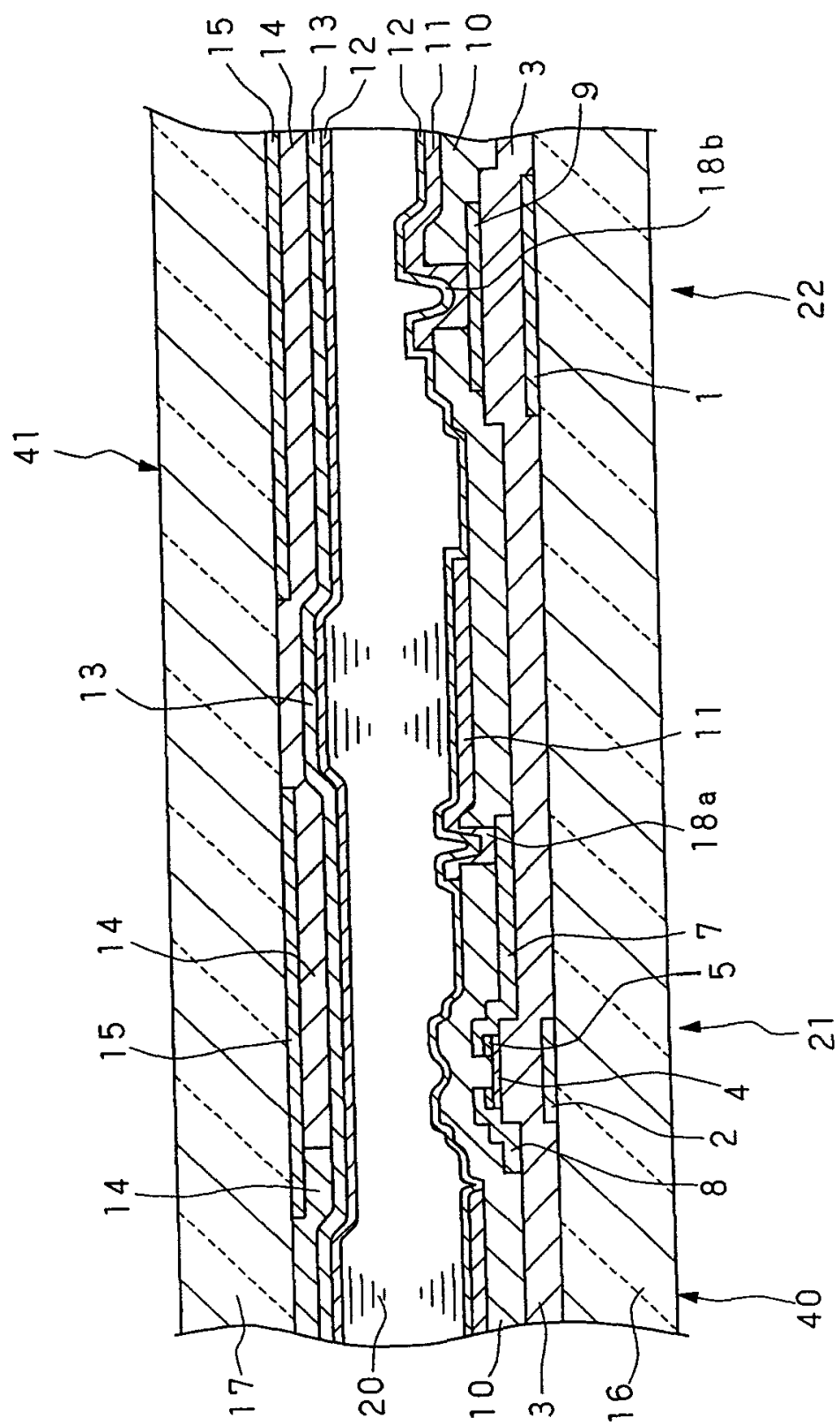


图 4

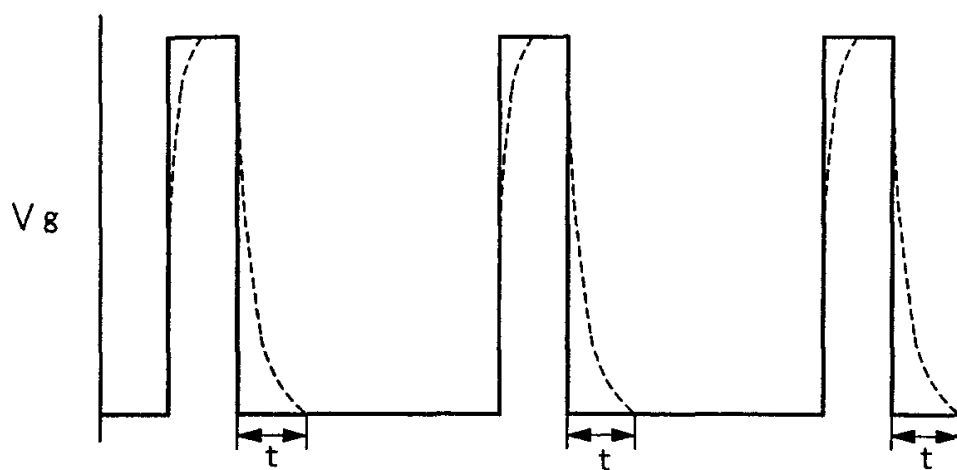


图 5A

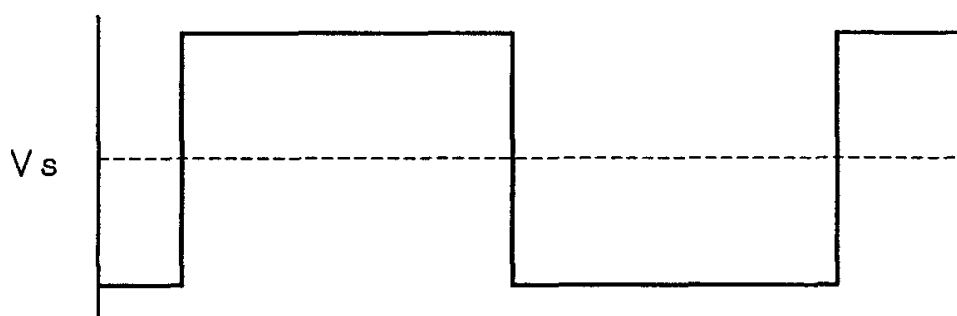


图 5B

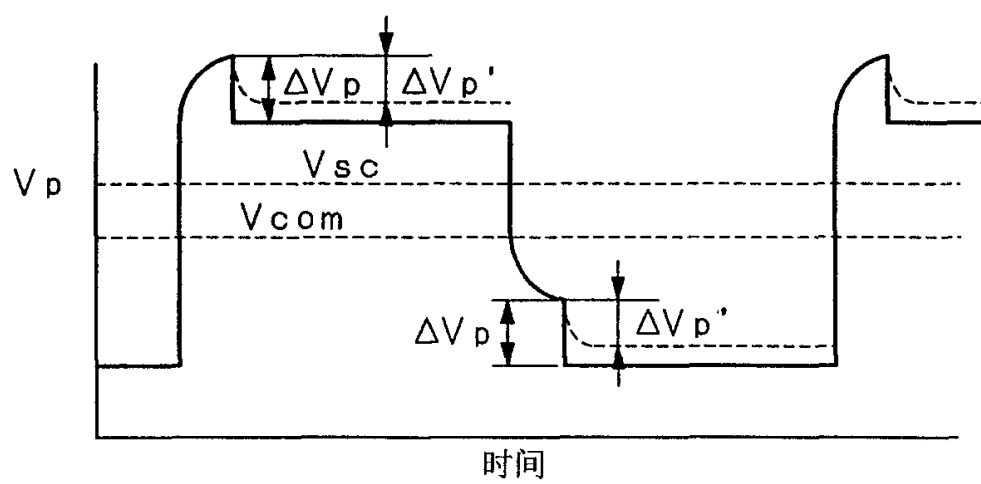


图 5C

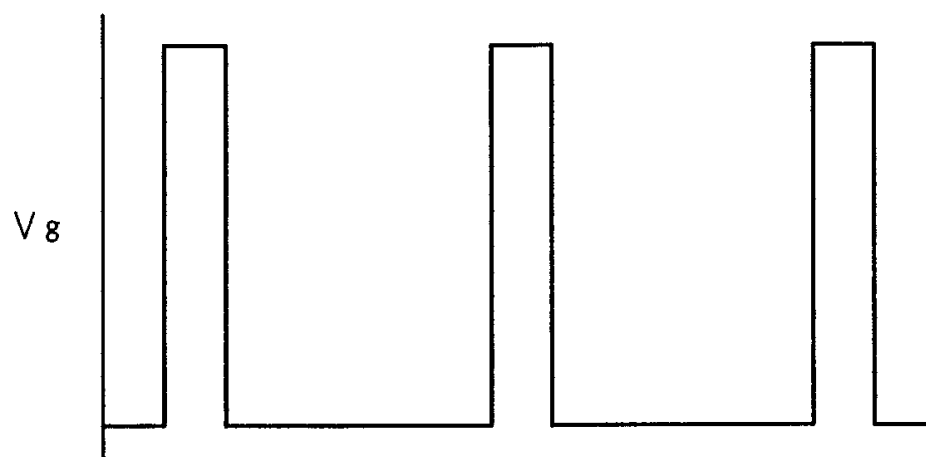


图 6A

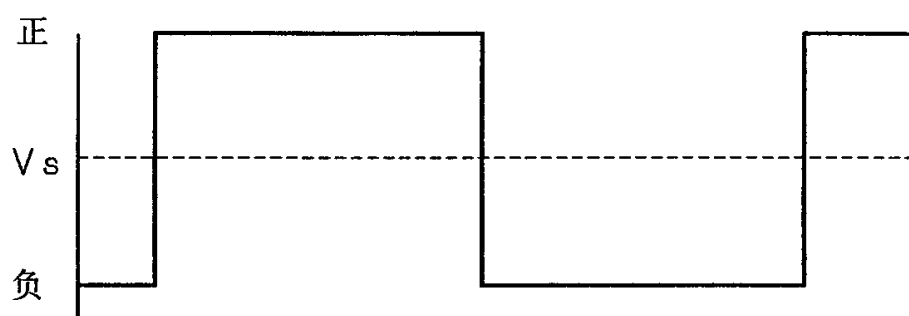


图 6B

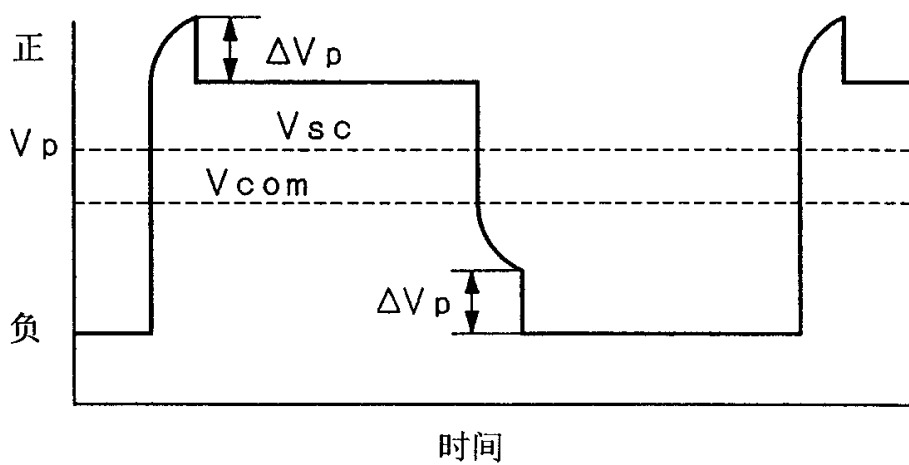


图 6C

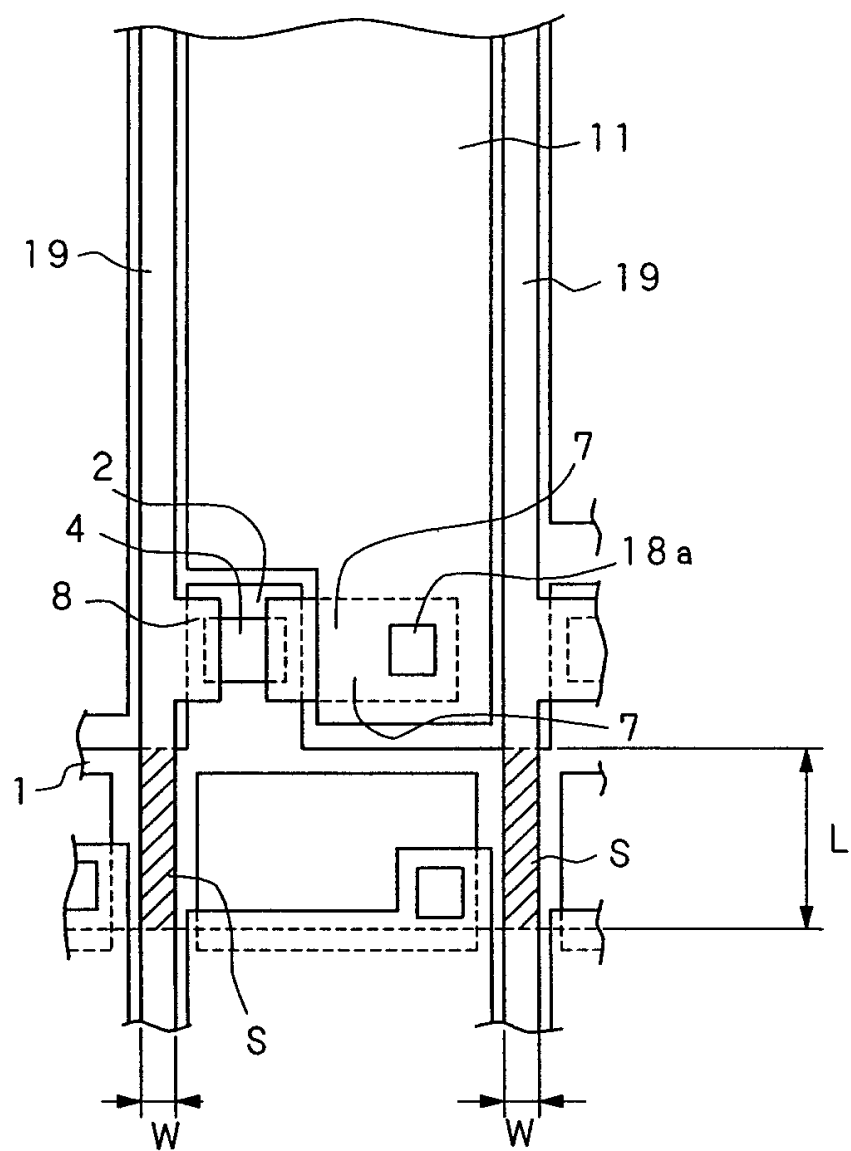


图 7

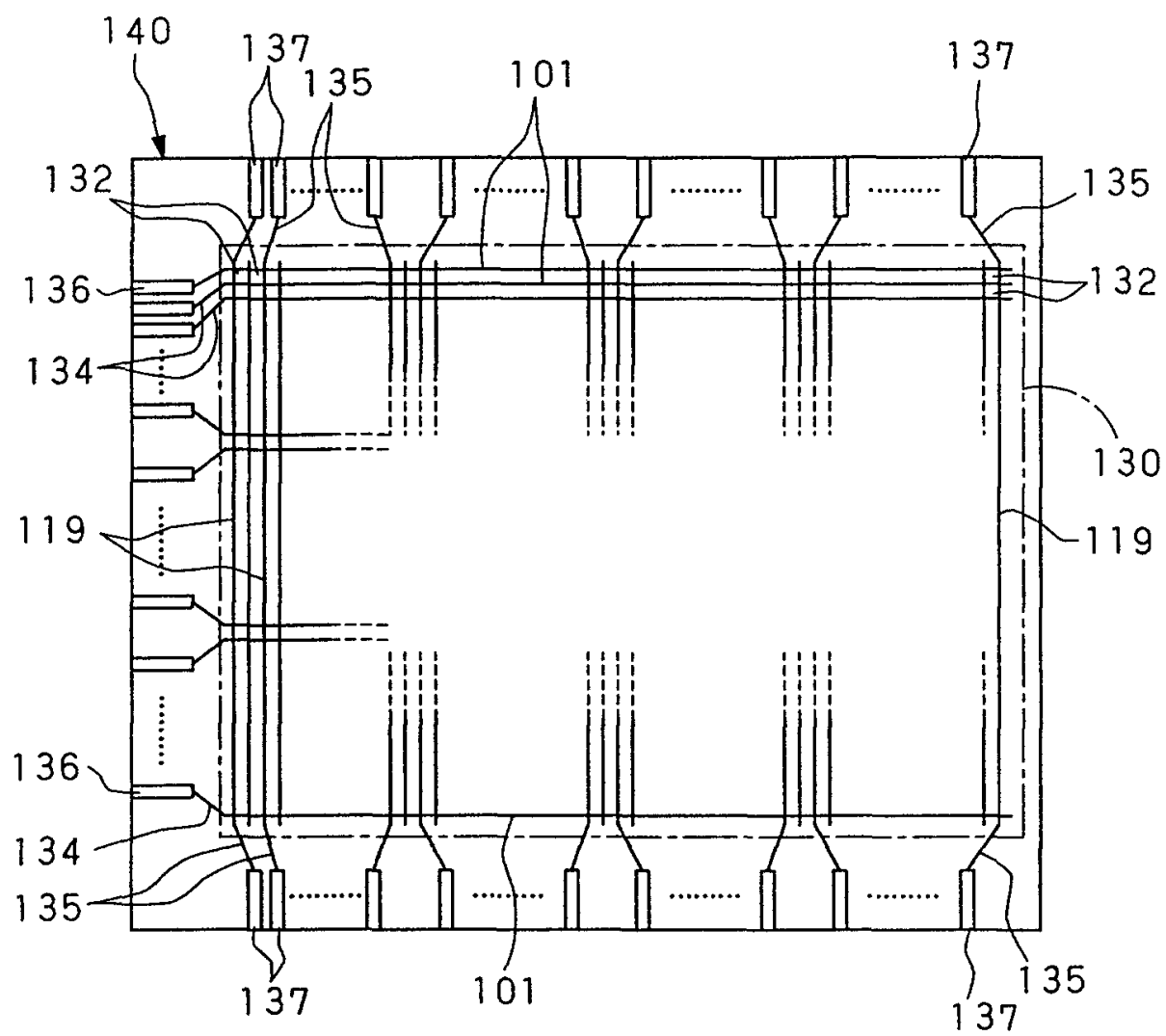


图 8

专利名称(译)	有源矩阵型液晶显示装置		
公开(公告)号	CN1297220A	公开(公告)日	2001-05-30
申请号	CN00133568.5	申请日	2000-11-13
[标]申请(专利权)人(译)	阿尔卑斯电气株式会社		
申请(专利权)人(译)	阿尔卑斯电气株式会社		
当前申请(专利权)人(译)	阿尔卑斯电气株式会社		
[标]发明人	仲野阳		
发明人	仲野阳		
IPC分类号	G09F9/30 G02F1/133 G02F1/1343 G02F1/136 G02F1/1362 G02F1/1365 G02F1/1368 G09G3/36 H01L29/786		
代理人(译)	刘激扬		
优先权	1999332053 1999-11-22 JP		
其他公开文献	CN1199082C		
外部链接	Espacenet SIPO		

摘要(译)

一种具有像素区域大小不同的主显示区域和副显示区域的有源矩阵型液晶显示装置,它可通过使各像素电极的电压降及扫描信号的延迟时间相等,来防止闪烁和记忆。通过调整与主显示区域和副显示区域分别对应的布线电阻和布线电容,来实现上述目的。即,在主显示区域和副显示区域中,使扫描布线的宽度不同,连接在扫描布线上的引出线的宽度和长度不同,扫描布线和信号布线重合部分的面积不同,TFT的沟道宽度不同,蓄积电容不同等。

