



(12) 发明专利

(10) 授权公告号 CN 102648490 B

(45) 授权公告日 2016. 08. 17

(21) 申请号 201080053977. X

G02F 1/133(2006. 01)

(22) 申请日 2010. 11. 04

G02F 1/1368(2006. 01)

G09G 3/20(2006. 01)

(30) 优先权数据

2009-272545 2009. 11. 30 JP

2009-279003 2009. 12. 08 JP

(56) 对比文件

US 6452579 B1, 2002. 09. 17,

US 2006/0113536 A1, 2006. 06. 01,

US 2002/0140685 A1, 2002. 10. 03,

JP 2001282206 A, 2001. 10. 12,

JP 2007194594 A, 2007. 08. 02,

(85) PCT国际申请进入国家阶段日

2012. 05. 29

(86) PCT国际申请的申请数据

PCT/JP2010/070064 2010. 11. 04

审查员 李文斐

(87) PCT国际申请的公布数据

W02011/065230 EN 2011. 06. 03

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

(72) 发明人 小山润 山崎舜平

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 钱孟清

(51) Int. Cl.

G09G 3/36(2006. 01)

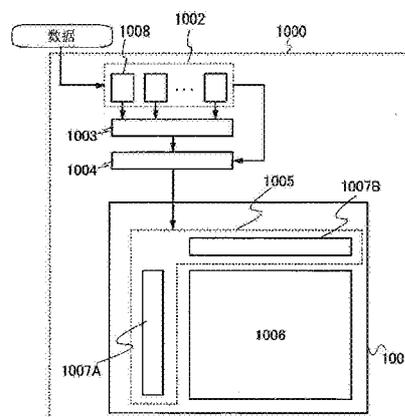
权利要求书2页 说明书29页 附图18页

(54) 发明名称

液晶显示设备、用于驱动该液晶显示设备的方法、以及包括该液晶显示设备的电子设备

(57) 摘要

液晶显示设备包括：包括供应有图像信号的多个像素的像素部分；包括选择性地控制信号线的信号线驱动电路和选择性地控制栅极线的栅极线驱动电路的驱动电路；存储图像信号的存储器电路；比较存储在像素中的存储器电路内的图像信号并检测差异的比较电路；以及根据该差异控制驱动电路并读取图像信号的显示控制电路。显示控制电路只将图像信号供应给检测到该差异的像素。像素包括薄膜晶体管，该薄膜晶体管包括包含氧化物半导体的半导体层。



1. 一种液晶显示设备,包括:

包括被排列成供应有至少第一图像信号和第二图像信号的多个像素的像素部分;

包括被配置成选择性地控制信号线的信号线驱动电路和被配置成选择性地控制栅极线的栅极线驱动电路的驱动电路;

被配置成存储所述第一图像信号和所述第二图像信号的存储器电路;

被配置成比较存储在所述像素中的存储器电路内的所述第一图像信号和所述第二图像信号,并检测所述第一图像信号和所述第二图像信号之间的差异的比较电路;以及

被配置成根据所述差异从所述存储器电路读取所述第二图像信号并控制所述驱动电路从而减少所述驱动电路的操作数量的显示控制电路,

其中所述显示控制电路被配置成只将所述第二图像信号供应给检测到所述差异的像素,

其中所述像素包括薄膜晶体管,

其中所述薄膜晶体管的栅极电连接到所述栅极线,所述薄膜晶体管的第一端子电连接到所述信号线,而所述薄膜晶体管的第二端子电连接到像素电极,以及

其中所述薄膜晶体管包括包含氧化物半导体的半导体层,所述半导体层包括沟道形成区。

2. 一种液晶显示设备,包括:

包括被排列成供应有至少第一图像信号和第二图像信号的多个像素的像素部分;

包括被配置成选择性地控制信号线和选择线的信号线驱动电路和被配置成用解码器电路选择性地控制栅极线的栅极线驱动电路的驱动电路;

被配置成存储所述第一图像信号和所述第二图像信号的存储器电路;

被配置成比较存储在所述像素中的存储器电路内的所述第一图像信号和所述第二图像信号,并检测所述第一图像信号和所述第二图像信号之间的差异的比较电路;以及

被配置成根据所述差异从所述存储器电路读取所述第二图像信号并控制所述驱动电路从而减少所述驱动电路的操作数量的显示控制电路,

其中所述显示控制电路被配置成只将所述第二图像信号供应给其中通过控制所述解码器电路而检测到所述差异的像素,

其中所述像素包括第一薄膜晶体管和第二薄膜晶体管,

其中所述第一薄膜晶体管的栅极电连接到所述栅极线,所述第一薄膜晶体管的第一端子电连接到所述信号线,而所述第一薄膜晶体管的第二端子电连接到所述第二薄膜晶体管的第一端子,

其中所述第二薄膜晶体管的栅极电连接到所述选择线,而所述第二薄膜晶体管的第二端子电连接到像素电极,以及

其中所述第一薄膜晶体管和所述第二薄膜晶体管各自包括包含氧化物半导体的半导体层,所述半导体层包括沟道形成区。

3. 一种液晶显示设备,包括:

包括被排列成供应有至少第一图像信号和第二图像信号的多个像素的像素部分;

包括被配置成用移位寄存器电路选择性地控制信号线的信号线驱动电路和被配置成用解码器电路选择性地控制栅极线的栅极线驱动电路的驱动电路;

被配置成存储所述第一图像信号和所述第二图像信号的存储器电路；

被配置成比较存储在所述像素中的存储器电路内的所述第一图像信号和所述第二图像信号并检测所述第一图像信号和所述第二图像信号之间的差异的比较电路；以及

被配置成根据所述差异从所述存储器电路读取所述第二图像信号并控制所述驱动电路从而减少所述驱动电路的操作数量的显示控制电路，

其中所述显示控制电路被配置成将所述第二图像信号供应给其中通过控制所述解码器电路而检测到所述差异的像素，

其中所述像素包括薄膜晶体管，

其中所述薄膜晶体管的栅极电连接到所述栅极线，所述薄膜晶体管的第一端子电连接到所述信号线，而所述薄膜晶体管的第二端子电连接到像素电极，以及

其中所述薄膜晶体管包括包含氧化物半导体的半导体层，所述半导体层包括沟道形成区。

4. 如权利要求1至3中任一项所述的液晶显示设备，其特征在于，通过二次离子质谱法测量的所述氧化物半导体中的氢浓度低于或等于 $1 \times 10^{16}/\text{cm}^3$ 。

5. 如权利要求1至3中任一项所述的液晶显示设备，其特征在于，所述氧化物半导体的载流子浓度低于 $1 \times 10^{14}/\text{cm}^3$ 。

6. 如权利要求1至3中任一项所述的液晶显示设备，其特征在于，

所述像素部分包括每一像素中的所述像素电极，并且与端子部分和开关晶体管一起设置在第一基板上，

对电极设置在第二基板上，

液晶保持在所述像素电极和所述对电极之间，

所述对电极通过所述开关晶体管电连接到所述端子部分，以及

所述开关晶体管中所包括的半导体层包含氧化物半导体。

7. 如权利要求6所述的液晶显示设备，其特征在于，通过二次离子质谱法测量的所述开关晶体管的半导体层中的氢浓度低于或等于 $1 \times 10^{16}/\text{cm}^3$ 。

8. 如权利要求6所述的液晶显示设备，其特征在于，所述开关晶体管的半导体层的载流子浓度低于 $1 \times 10^{14}/\text{cm}^3$ 。

9. 一种包括如权利要求1至3中任一项所述的液晶显示设备的电子设备。

10. 一种用于驱动液晶显示设备的方法，所述液晶显示设备包括：包括多个像素的像素部分，所述多个像素供应有图像信号且设置有包括使用氧化物半导体形成的半导体层的薄膜晶体管；包括信号线驱动电路和栅极线驱动电路的驱动电路；被配置成存储所述图像信号的存储器电路；被配置成比较存储在所述像素中的存储器电路内的所述图像信号并检测差异的比较电路；以及被配置成根据所述差异从所述存储器电路读取所述图像信号并控制所述驱动电路从而减少所述驱动电路的操作数量的显示控制电路，所述方法包括以下步骤：

在一系列帧周期中读取和比较存储在每一像素中的所述存储器电路内的第一图像信号和第二图像信号、并在所述比较电路中检测差异；以及

控制所述驱动电路以使所述显示控制电路只将所述第二图像信号供应给其中在所述比较电路中检测到所述差异的像素。

## 液晶显示设备、用于驱动该液晶显示设备的方法、以及包括该液晶显示设备的电子设备

### 技术领域

[0001] 本发明涉及液晶显示设备。此外，本发明涉及用于驱动液晶显示设备的方法。此外，本发明涉及包括液晶显示设备的电子设备。

### 背景技术

[0002] 如通常在液晶显示设备中看到的，在诸如玻璃基板之类的平板上形成的薄膜晶体管使用非晶硅或多晶硅来形成。虽然包含非晶硅的薄膜晶体管具有低场效应迁移率，但是它可在较大的玻璃基板上形成。相反，虽然包含多晶硅的薄膜晶体管具有高场效应迁移率，但是它需要诸如激光退火之类的结晶工艺，并且阈值电压变化较大，从而这种晶体管未必总是适合较大的玻璃基板。

[0003] 相反，薄膜晶体管使用氧化物半导体来形成且应用于电子设备或光学设备的技术已引起了关注。例如，专利文献1公开了通过将氧化锌或In-Ga-Zn-O基氧化物半导体用于氧化物半导体膜来形成薄膜晶体管、且将其用作液晶显示设备中的开关元件等的技术。

[0004] [参考文献]

[0005] [参考文献1]日本公开专利申请No.2006-165528

[0006] 本发明的公开内容

[0007] 在沟道区中包括氧化物半导体的薄膜晶体管的场效应迁移率高于在沟道区中包括非晶硅的薄膜晶体管的场效应迁移率。期望包括使用氧化物半导体形成的这种薄膜晶体管的像素应用于显示设备，诸如液晶显示设备。

[0008] 在液晶显示设备中所包括的每一像素中，用于将保持液晶材料的相对电极的电位保持特定时间段的存储电容器被设置在该像素的一部分区域中以控制液晶元件的取向。为了保持要保持液晶材料的相对电极的电位，有必要减少来自保持液晶材料的相对电极的电荷泄漏。减小连接到设置在每一像素中的像素电极的薄膜晶体管的截止状态电流是重要的。

[0009] 另外，当显示静止图像、或者显示一部分是静止图像的活动图像(这种图像也称为部分活动图像)时，即使在一系列周期中的图像信号相同时，用于将图像信号重写到与已被重写的图像相同的图像信号的操作也是必要的。因此，即使当一系列周期中的图像信号相同时，功耗因图像信号的多次重写操作而增加。在此情况下，即使功耗通过图像信号的重写频率的降低而降低，由于截止状态电流等的增大，也难以将图像信号保持在像素中。由此，担心显示质量将下降。

[0010] 注意，在本说明书中，截止状态电流是当晶体管截止(非导通)时在源极和漏极之间流动的电流。在n沟道薄膜晶体管(例如，具有约0至2V的阈值电压)的情况下，截止状态电流是当在栅极和源极之间施加负电压时在源极和漏极之间流动的电流。

[0011] 鉴于上述问题，本发明的一个实施例的目的在于，减小薄膜晶体管的截止状态电流、以及能够显示活动图像和静止图像的液晶显示设备的功耗。

[0012] 本发明的一个实施例是液晶显示设备,该液晶显示设备包括:包括供应有图像信号的多个像素的像素部分;包括选择性地控制信号线的信号线驱动电路和选择性地控制栅极线的栅极线驱动电路的驱动电路;存储图像信号的存储器电路;比较存储在像素中的存储器电路内的图像信号并计算差异的比较电路;以及根据该差异控制驱动电路并读取图像信号的显示控制电路。显示控制电路只将图像信号供应给检测到该差异的像素。该像素包括薄膜晶体管。薄膜晶体管的栅极电连接到栅极线,薄膜晶体管的第一端子电连接到信号线,而薄膜晶体管的第二端子电连接到像素电极。薄膜晶体管包括包含氧化物半导体的半导体层。

[0013] 本发明的一个实施例是液晶显示设备,该液晶显示设备包括:包括供应有图像信号的多个像素的像素部分;包括选择性地控制信号线和选择线的信号线驱动电路和用解码器电路选择性地控制栅极线的栅极线驱动电路的驱动电路;存储图像信号的存储器电路;比较存储在像素中的存储器电路内的图像信号并计算差异的比较电路;以及根据该差异控制驱动电路并读取图像信号的显示控制电路。显示控制电路只将图像信号供应给其中通过控制解码器电路而检测到该差异的像素。该像素包括第一薄膜晶体管和第二薄膜晶体管。第一薄膜晶体管的栅极电连接到栅极线,第一薄膜晶体管的第一端子电连接到信号线,而第一薄膜晶体管的第二端子电连接到第二薄膜晶体管的第一端子。第二薄膜晶体管的栅极电连接到选择线,而第二薄膜晶体管的第二端子电连接到像素电极。第一薄膜晶体管和第二薄膜晶体管各自包括包含氧化物半导体的半导体层。

[0014] 本发明的一个实施例是液晶显示设备,该液晶显示设备包括:包括供应有图像信号的多个像素的像素部分;包括用移位寄存器电路选择性地控制信号线的信号线驱动电路和用解码器电路选择性地控制栅极线的栅极线驱动电路的驱动电路;存储图像信号的存储器电路;比较存储在像素中的存储器电路内的图像信号并计算差异的比较电路;以及根据该差异控制驱动电路并读取图像信号的显示控制电路。显示控制电路将图像信号供应给其中通过控制解码器电路而检测到该差异的像素。该像素包括薄膜晶体管。薄膜晶体管的栅极电连接到栅极线,薄膜晶体管的第一端子电连接到信号线,而薄膜晶体管的第二端子电连接到像素电极。薄膜晶体管包括包含氧化物半导体的半导体层。

[0015] 在本发明的一个实施例中,通过二次离子质谱法测量的氧化物半导体中的氢浓度低于或等于 $1 \times 10^{16}/\text{cm}^3$ 。

[0016] 在本发明的一个实施例中,液晶显示设备中的氧化物半导体的载流子浓度可低于 $1 \times 10^{14}/\text{cm}^3$ 。

[0017] 在本发明的一个实施例中,液晶显示设备可具有以下结构:像素部分包括每一像素中的像素电极,并且与端子部分和开关晶体管一起设置在第一基板上;对电极设置在第二基板上;液晶保持在像素电极和对电极之间;对电极通过开关晶体管电连接到端子部分;以及开关晶体管中所包括的半导体层使用氧化物半导体来形成。

[0018] 本发明的一个实施例是一种用于驱动液晶显示设备的方法,该液晶显示设备包括:包括供应有图像信号且设置有包括使用氧化物半导体形成的半导体层的薄膜晶体管的多个像素的像素部分;包括信号线驱动电路和栅极线驱动电路的驱动电路;存储图像信号的存储器电路;比较存储在像素中的存储器电路内的图像信号并计算差异的比较电路;以及控制驱动电路并读取图像信号的显示控制电路。该方法包括:在一系列帧周期中读取和

比较存储在每一像素中的存储器电路内的图像信号、并在比较电路中计算差异的步骤；以及控制驱动电路以使显示控制电路只将图像信号供应给其中在比较电路中检测到该差异的像素的步骤。

[0019] 根据本发明的一个实施例,在不降低显示质量的情况下,可减小包含氧化物半导体的薄膜晶体管的截止状态电流,并且可降低在显示活动图像、静止图像等时消耗的功率。

[0020] 附图简述

[0021] 在附图中:

[0022] 图1示出根据本发明的一个实施例的液晶显示设备;

[0023] 图2A和2B示出根据本发明的一个实施例的液晶显示设备;

[0024] 图3A和3B示出根据本发明的一个实施例的液晶显示设备;

[0025] 图4A和4B示出根据本发明的一个实施例的液晶显示设备;

[0026] 图5示出根据本发明的一个实施例的液晶显示设备;

[0027] 图6A至6C示出根据本发明的一个实施例的液晶显示设备;

[0028] 图7A至7E示出根据本发明的一个实施例的液晶显示设备;

[0029] 图8A至8E示出根据本发明的一个实施例的液晶显示设备;

[0030] 图9示出根据本发明的一个实施例的液晶显示设备;

[0031] 图10A至10C示出根据本发明的一个实施例的电子设备;

[0032] 图11A至11C示出根据本发明的一个实施例的电子设备;

[0033] 图12是包含氧化物半导体的倒交错薄膜晶体管的纵向截面图;

[0034] 图13A和13B是图12中的A-A'截面的能带图(示意图);

[0035] 图14A是示出向栅极(G1)施加正电压(+V<sub>G</sub>)的状态的能带图(示意图),而图14B是示出向栅极(G1)施加负电压(-V<sub>G</sub>)的状态的能带图(示意图);

[0036] 图15示出真空能级、金属的功函数( $\phi_M$ )、以及氧化物半导体的电子亲和性( $\chi$ )之间的关系;

[0037] 图16示出根据本发明的一个实施例的液晶显示设备;

[0038] 图17A至17C示出根据本发明的一个实施例的液晶显示设备;

[0039] 图18A和18B示出根据本发明的一个实施例的液晶显示设备;以及

[0040] 图19示出根据本发明的一个实施例中的TFT的I<sub>D</sub>-V<sub>G</sub>特性。

[0041] 用于实现本发明的最佳模式

[0042] 在下文中将参考附图描述本发明的各个实施例。注意,本发明可以各种不同的方式实现,并且本领域技术人员将容易理解本发明的实施方式与细节可以各种方式改变而不背离本发明的精神和范围。因此,本发明不应被解释为限于各个实施例的以下描述。注意,在以下所述的本发明的结构中,表示相同部分的附图标记在附图中通用。

[0043] 注意,在一些情况下为了清楚起见,尺寸、层厚、或附图所示的每一组件的区域等被放大。因此,本发明的各个实施例不限于这些缩放比例。

[0044] 注意,在本说明书中,为了避免组件之间的混淆使用诸如“第一”、“第二”、“第三”和“第N”(N是自然数)之类的术语,而这些术语并不限制数量。

[0045] (实施例1)

[0046] 在本实施例中,描述液晶显示设备的框图、以及用于确定活动图像、静止图像和部

分活动图像的过程。首先,图1示出液晶显示设备的框图。

[0047] 图1所示的液晶显示设备1000包括显示面板1001、存储器电路1002、比较电路1003、以及显示控制电路1004。从外部输入供应给每一像素的图像信号Data(数据)。

[0048] 显示面板1001包括例如驱动电路部分1005和像素部分1006。

[0049] 驱动电路部分1005包括栅极线驱动电路1007A和信号线驱动电路1007B。栅极线驱动电路1007A和信号线驱动电路1007B是用于选择性地驱动像素部分1006中所包括的多个像素的驱动电路。具体地,驱动电路部分1005包括选择性地控制信号线的信号线驱动电路、以及选择性地控制栅极线的栅极线驱动电路。例如,解码器电路可被用作栅极线驱动电路1007A和信号线驱动电路1007B。替换地,解码器电路可被用作栅极线驱动电路1007A,而移位寄存器电路可被用作信号线驱动电路1007B。

[0050] 注意,栅极线驱动电路1007A、信号线驱动电路1007B、以及像素部分1006可使用在一个基板上形成的薄膜晶体管来形成。替换地,栅极线驱动电路1007A和信号线驱动电路1007B、以及像素部分1006可在不同的基板上形成。

[0051] 注意,作为设置在像素部分1006的每一像素中的薄膜晶体管,使用其半导体层使用氧化物半导体形成的n沟道薄膜晶体管。描述用于像素部分1006中所包括的薄膜晶体管的半导体层的氧化物半导体、以及其半导体层使用氧化物半导体形成的薄膜晶体管。

[0052] 注意,可采用逐行扫描法、隔行扫描法等作为像素电路的显示方法。此外,在色彩显示时在像素中所控制的色素不限于三种色彩:R、G和B(R、G和B分别对应于红色、绿色和蓝色)。例如,可使用R、G、B和W(W对应于白色),或者R、G、B、以及黄色、青色、品红色等中的一种或多种。注意,色素点之间的显示区大小可不同。然而,本发明的一个实施例不限于彩色液晶显示设备,并且可应用于单色液晶显示设备。

[0053] 作为氧化物半导体,可使用诸如In-Sn-Ga-Zn-O、In-Ga-Zn-O、In-Sn-Zn-O、In-Al-Zn-O、Sn-Ga-Zn-O、Al-Ga-Zn-O、Sn-Al-Zn-O、In-Zn-O、Sn-Zn-O、Al-Zn-O、Zn-Mg-O、Sn-Mg-O、In-Mg-O、In-O、Sn-O、或者Zn-O之类的氧化物半导体。此外,Si可包含在氧化物半导体中。

[0054] 可使用表达为 $\text{InM}_3(\text{ZnO})_m$ ( $m>0$ )的薄膜作为氧化物半导体。在此,M表示选自Ga、Al、Mn、或Co的一种或多种金属元素。例如,M可以是Ga、Ga和Al、Ga和Mn、Ga和Co等。在其组合式被表达为 $\text{InM}_3(\text{ZnO})_m$ ( $m>0$ )的氧化物半导体膜中,包含Ga作为M的氧化物半导体被称为In-Ga-Zn-O基氧化物半导体,并且In-Ga-Zn-O基氧化物半导体的薄膜也被称为In-Ga-Zn-O基膜。

[0055] 图12是包含氧化物半导体的倒交错薄膜晶体管的纵向截面图。氧化物半导体层(OS)隔着栅绝缘膜(GI)设置在栅电极(GE1)上。源电极(S)和漏电极(D)设置在该栅电极(GE1)上。

[0056] 图13A和13B是图12中的A-A'截面的能带图(示意图)。图13A示出源极电压和漏极电压相等( $V_D=0V$ )的情况,而图13B示出向漏极施加正电位( $V_D>0V$ )的情况。

[0057] 图14A和14B是图12中的B-B'截面的能带图(示意图)。图14A示出向栅极(G1)施加正电位( $+V_G$ )且载流子(电子)在源极和漏极之间流动的状态。此外,图14B示出向栅极(G1)施加负电位( $-V_G$ )且薄膜晶体管截止(少数载流子不流动)的状态。注意,在图14A和14B中,向栅极(G2)施加GND电位。

[0058] 图15示出真空能级、金属的功函数( $\phi_M$ )、以及氧化物半导体的电子亲和性( $\chi$ )之

间的关系。

[0059] 常规氧化物半导体一般具有n型导电性,并且费米能级( $E_F$ )在此情况下离开位于能带中间的本征费米能级( $E_i$ ),且位于靠近导带处。注意,已知氧化物半导体中氢的部分用作施主且是使氧化物半导体具有n型导电性的因素。

[0060] 相反,本发明的氧化物半导体是通过从氧化物半导体去除作为n型杂质的氢并且通过增大纯度以尽可能地不包含除氧化物半导体的主要组分以外的杂质而获取的本征(i型)或基本本征的氧化物半导体。换句话说,该氧化物半导体是不通过添加杂质而通过尽可能地去除诸如氢或水之类的杂质的高度提纯的本征(i型)半导体或接近高度提纯的本征半导体。以此方式,费米能级( $E_F$ )可等于本征费米能级( $E_i$ )。

[0061] 即,在氧化物半导体的带隙( $E_g$ )为3.15eV的情况下,电子亲和性( $\chi$ )为4.3eV。用于源电极和漏电极的钛(Ti)的功函数基本上等于氧化物半导体的电子亲和性( $\chi$ )。在此情况下,在金属和氧化物半导体之间的界面处不形成肖特基电子势垒。

[0062] 换句话说,在金属的功函数( $\phi_M$ )等于氧化物半导体的电子亲和性( $\chi$ )且金属和氧化物半导体彼此接触的情况下,获取如图13A所示的能带图(示意图)。

[0063] 在图13B中,黑圆圈(●)指示电子。在向漏极施加正电压时,电子被注入势垒(h)上的氧化物半导体,并且向漏极流动。在此情况下,势垒的高度(h)根据栅电压和漏电压而改变;在施加正漏电压的情况下,势垒的高度(h)小于图13A中未施加电压的势垒的高度,即,带隙( $E_g$ )的一半。

[0064] 在此情况下,如图14A所示,电子沿最低部分移动,该最低部分在栅绝缘膜和高度提纯的氧化物半导体之间的界面处的氧化物半导体侧上是能量稳定的。

[0065] 此外,在图14B中,当向栅极(G1)施加负电位时,电流量极接近于零,因为作为少数载流子的空穴的数量基本为零。

[0066] 例如,即使当薄膜晶体管具有 $1 \times 10^4 \mu\text{m}$ 的沟道宽度W和 $3 \mu\text{m}$ 的沟道长度L时,也可获取小于或等于 $10^{-13} \text{A}$ 的截止状态电流、以及0.1V/dec的亚阈值摆幅(S值)(栅绝缘膜的厚度为100nm)。

[0067] 通过以此方式增大纯度以尽可能地不包括除氧化物半导体的主要组分以外的杂质,薄膜晶体管可顺利地操作。

[0068] 为了防止本发明的氧化物半导体的电特性变化,从氧化物半导体层有意地去除引起该变化的杂质,诸如氢、水分、羟基、或氢化物(也称为氢化合物)。另外,通过供应在去除杂质的步骤中同时还原的作为氧化物半导体的组分的氧,氧化物半导体层变成高度提纯的电i型(本征)氧化物半导体层。

[0069] 因此,优选氧化物半导体中的氢含量尽可能地少。优选氧化物半导体中的氢含量小于或等于 $1 \times 10^{16} / \text{cm}^3$ ,并且尽可能地去除氧化物半导体中所包含的氢以尽可能地接近于零。注意,氧化物半导体中的氢浓度可通过二次离子质谱法(SIMS)来测量。

[0070] 此外,高度提纯的氧化物半导体中的载流子的数量相当地小(接近于零),而氧化物半导体层中的载流子浓度低于 $1 \times 10^{14} / \text{cm}^3$ 、优选低于或等于 $1 \times 10^{12} / \text{cm}^3$ 。即,氧化物半导体层的载流子浓度尽可能地接近于零。由于氧化物半导体中的载流子的数量相当地小,因此可减小薄膜晶体管的截止状态电流。优选截止状态电流尽可能地低。薄膜晶体管中的沟道宽度(W)的每微米电流量小于或等于100aA/ $\mu\text{m}$ 、优选地小于或等于10aA/ $\mu\text{m}$ 、更优选小于

或等于 $1\text{aA}/\mu\text{m}$ 。

[0071] 在此,参考数学公式和测量数据来详细地描述在高度提纯的氧化物半导体层中载流子的数量相当地小(基本为零)且截止状态电流相当地低的情况。

[0072] 如果费米-狄拉克分布保持真,则高度提纯的氧化物半导体的 $E_g$ 为 $3.05$ 至 $3.15\text{eV}$ ;由此,本征载流子的数量远小于Si(也称为硅)的数量。此外,Si的本征载流子密度 $n_i$ 约为 $10^{10}\text{cm}^{-3}$ ,而高度提纯的氧化物半导体的本征载流子密度 $n_i$ 约为 $10^{-7}\text{cm}^{-3}$ 。换句话说,Si的本征载流子密度 $n_i$ 和高度提纯的氧化物半导体的本征载流子密度 $n_i$ 之间的差值约为17-数位的差值,并且发现高度提纯的氧化物半导体的本征载流子密度 $n_i$ 远小于硅的本征载流子密度 $n_i$ 。

[0073] 可容易地估计高度提纯的氧化物半导体的本征载流子浓度。

[0074] 已知固体中的电子的能量分布 $f$ 基于由数学公式1表达的费米-狄拉克统计。

[0075] [数学公式1]

$$[0076] \quad f(E) = \frac{1}{1 + \exp\left(\frac{E - E_F}{kT}\right)}$$

[0077] 没有很高载流子密度的普通半导体(即,未简并的普通半导体)的费米-狄拉克分布可通过以下数学公式来近似。

[0078] [数学公式2]

$$[0079] \quad |E - E_F| > kT$$

[0080] 因此,如数学公式1表达的费米-狄拉克分布可通过如数学公式3表达的玻尔兹曼分布的公式来近似。

[0081] [数学公式3]

$$[0082] \quad f(E) = \exp\left[-\frac{E - E_F}{kT}\right]$$

[0083] 当使用数学公式3来计算半导体的本征载流子密度( $n_i$ )时,获取数学公式4。

[0084] [数学公式4]

$$[0085] \quad n_i = \sqrt{N_c N_v} \exp\left(-\frac{E_g}{2kT}\right)$$

[0086] 通过将状态的有效密度值( $N_c$ 和 $N_v$ )、以及参考文献中所公开的Si和In-Ga-Zn-O(在下文中简称为IGZO)的导带和价带中的带隙( $E_g$ )代入数学公式4来计算本征载流子密度。表格1示出这些计算。注意,示出 $3.05\text{eV}$ (IGZO1)的基准值和 $3.15\text{eV}$ (IGZO2)的测量值作为IGZO的带隙。

[0087] [表格1]

[0088]

	Si	IGZO(1)	IGZO(2)
$N_c$ (300K) [ $\text{cm}^{-3}$ ]	$2.8 \times 10^{19}$	$5.0 \times 10^{18}$	$5.0 \times 10^{18}$
$N_v$ (300K) [ $\text{cm}^{-3}$ ]	$1.04 \times 10^{19}$	$5.0 \times 10^{18}$	$5.0 \times 10^{18}$
$E_g$ (300K) [eV]	1.08	3.05	3.15
$n_i$ (300K) [ $\text{cm}^{-3}$ ]	$1.45 \times 10^{10}$	$1.2 \times 10^{-7}$	$1.7 \times 10^{-8}$

[0089] 表格1中的结果示出IGZO的本征载流子密度远低于Si的本征载流子密度。在选择3.05eV作为IGZO的带隙的情况下，Si的本征载流子浓度和IGZO的载波载流子浓度之间的差值约为17-数位的差值。

[0090] 接着，详细地描述高度提纯的氧化物半导体的相当低的截止状态电流。

[0091] 如上所述，高度提纯的氧化物半导体中的少数载流子的数量充分地小。为了估计截止状态电流的下限，测量具有1 $\mu\text{m}$ 的沟道宽度W且半导体层中包括高度提纯的氧化物半导体的薄膜晶体管的截止状态电流。图19是示出在施加栅电压时的漏电流的曲线图。如图19所示，截止状态电流小于或等于作为测量设备的检测限值的 $1 \times 10^{-12}$ A。在此情况下，当薄膜晶体管的沟道宽度W被估计为1 $\mu\text{m}$ 时，截止状态电流小于或等于1aA(小于或等于 $1 \times 10^{-18}$ A)。

[0092] 作为有助于薄膜晶体管的截止状态电流出现的因素之一，已知通过生成和重新组合电子和空穴而供应到沟道的载流子流动。作为生成和重新组合，存在将电子从价带( $E_v$ )激励到导带( $E_c$ )的直接生成和重新组合、以及经由带隙中的局部能级( $E_t$ )引起的间接生成和重新组合。一般而言，在具有小带隙的半导体的情况下，这种半导体的载流子浓度比具有大带隙的半导体的载流子浓度高；由此，可主动地进行经由局部能级引起的生成和重新组合。相反，在具有大带隙的半导体(诸如高度提纯的氧化物半导体)的情况下，这种半导体的载流子浓度比具有小带隙的半导体的载流子浓度低；由此，不经常进行生成和重新组合，并且不大可能供应少数载流子。因此，由生成和重新组合载流子引起的截止状态电流小。

[0093] 注意，例如，SiC(3.26eV)和GaN(3.39eV)已知为宽带隙半导体。期望这些材料作为下一代材料，因为它们具有比Si大一个数位的击穿电场强度、以及较高的耐热性。然而，在使用这些材料的半导体工艺中，在高于或等于1000°C下进行处理；由此，不可能在玻璃基板上形成设备。相反，作为高度提纯的氧化物半导体，在室温至400°C下通过溅射以及脱水、脱氢来形成薄膜，并且可在450°C至700°C下进行过氧化；由此，与具有相同或基本相同的带隙的SiC或GaN相比，高度提纯的氧化物半导体在半导体工艺中具有较小的不利影响。

[0094] 通过如上所述地彻底去除氧化物半导体中所包含的氢，在沟道形成区中包含高度提纯的氧化物半导体的薄膜晶体管中，可显著地降低少数载流子的数量和截止状态电流的量。换句话说，在电路设计中，氧化物半导体层可被视为薄膜晶体管截止时的绝缘体。相反，当薄膜晶体管导通时，氧化物半导体层的迁移率比使用非晶硅形成的半导体层的迁移率大约两个数位。

[0095] 另一方面，包含低温多晶硅的薄膜晶体管基于其截止状态电流约为包含氧化物半导体的薄膜晶体管的截止状态电流的10000倍的假设来设计。因此，在将包含氧化物半导体的薄膜晶体管与包含低温多晶硅的薄膜晶体管作比较的情况下，当存储电容彼此相等或基本相等(约0.1pF)时，包含氧化物半导体的薄膜晶体管的电压保持时间可延长约10000倍。

此外,在包含非晶硅的薄膜晶体管的情况下,沟道宽度的每微米截止状态电流大于或等于 $1 \times 10^{-13} \text{A}/\mu\text{m}$ 。因此,当存储电容彼此相等或基本相等(约 $0.1 \text{pF}$ )时,包含高度提纯的氧化物半导体的晶体管的电压保持时间可延长到包含非晶硅的薄膜晶体管的电压保持时间的 $10^4$ 倍或更多倍。

[0096] 具体地,在包含氧化物半导体层的薄膜晶体管的情况下,图像信号可在每一像素中保持较长的时间段。由此,例如,在显示静止图像时重写图像信号之间的间隔可长于或等于10秒、优选长于或等于30秒、更优选长于或等于1分钟且短于10分钟。换句话说,可延长保持时间,并且可降低将图像信号和公共电位供应到像素电极和对电极的频率,尤其是在显示静止图像时。由此,可降低功耗。

[0097] 注意,在显示静止图像时,考虑到在保持周期中施加到液晶元件的电压的保留率,可适当地进行刷新操作。例如,可在相对于信号被写入液晶元件的像素电极之后不久的电压电平(初始电平)电压电平减小到特定电平时进行刷新操作。特定电压电平优选被设为相对于初始电平未觉察到闪烁的电平。具体地,在显示对象是图像的情况下,刷新操作(图像信号的反复重写)优选每当电压变成低于初始电平1%、优选0.3%时进行。此外,在显示对象是字符的情况下,刷新操作(图像信号的反复重写)优选每当电压变成低于初始电平10%、优选3%时进行。

[0098] 注意,例如,在包括使用低温多晶硅形成的晶体管的像素的情况下,活动图像一般以每秒60帧(每帧16微秒)显示。相同的速率可适用于显示静止图像的情况,因为如果刷新速率降低(重写图像信号的间隔延长),则像素的电压减小,这不利地影响图像显示。相反,在使用包含氧化物半导体层的晶体管的情况下,由于截止状态电流小,因此每图像信号重写的保持时间可延长到160秒,其约为使用低温多晶硅形成的晶体管的每图像信号重写的保持时间的 $10^4$ 倍。

[0099] 由于可延长每图像信号重写的保持时间,因此可降低每一图像信号重写的频率,尤其是在显示静止图像时。例如,在显示一个静止图像期间的周期中图像信号的重写频率可以是一次或 $n$ 次。注意, $n$ 大于或等于2且小于或等于 $10^3$ 。由此,可降低液晶显示设备的功耗。

[0100] 注意,对薄膜晶体管的截止状态电流流动的阻力可被称为截止状态电阻率。截止状态电阻率是薄膜晶体管截止时的沟道形成区的电阻率,并且截止状态电阻率可根据截止状态电流来计算。

[0101] 具体地,如果截止状态电流的量和漏电压电平是已知的,则晶体管截止时的电阻率(截止电阻率 $R$ )可使用欧姆定律来计算。另外,如果沟道形成区的截面 $A$ 和沟道形成区的长度 $L$ (与源电极和漏电极之间的距离相对应的长度)是已知的,则截止状态电阻率 $\rho$ 可根据公式 $\rho=RA/L$ ( $R$ 是截止电阻率)来计算。

[0102] 在此,截面积 $A$ 可根据公式 $A=dW$ ( $d$ 是沟道形成区的厚度,而 $W$ 是沟道宽度)来计算。另外,沟道形成区的长度 $L$ 是沟道长度 $L$ 。以此方式,截止状态电阻率可根据截止状态电流来计算。

[0103] 在本实施例中,氧化物半导体层中包含氧化物半导体的晶体管的截止状态电阻率优选大于或等于 $1 \times 10^9 \Omega \cdot \text{m}$ 、更优选大于或等于 $1 \times 10^{10} \Omega \cdot \text{m}$ 。

[0104] 由于图像信号可保持较长时间段,因此图像信号的重写频率可降低,尤其是在显

示静止图像时。由此,可降低驱动电路部分的功耗。

[0105] 注意,高电源电位 $V_{dd}$ 是高于基准电位的电位,而低电源电位是低于或等于基准电位的电位。注意,高电源电位和低电源电位两者都优选是薄膜晶体管可操作的电位。

[0106] 注意,在许多情况下,电压是给定电位和基准电位(例如,地电位)之间的差值。由此,电压、电位、以及电位差也可被称为电位和电压。

[0107] 注意,在用于显示输入到存储器电路1002的活动图像或静止图像的图像信号Data是模拟信号的情况下,可通过A/D转换器等将图像信号转换成数字信号以输入到存储器电路1002。当提前将图像信号转换成数字信号时,可容易地进行对稍后要进行的图像信号差异的检测,这是优选的。

[0108] 存储器电路1002包括用于存储多个帧的图像信号的多个帧存储器1008。存储器电路1002中所包括的帧存储器1008的数量不具体地受限于某一数量,只要能存储多个帧的图像信号即可。注意,例如,帧存储器1008可使用诸如动态随机存取存储器(DRAM)或静态随机存取存储器(SRAM)之类的存储器元件来形成。

[0109] 注意,帧存储器1008的数量不具体地受限于某一数量,只要每帧周期存储图像信号即可。此外,存储在帧存储器1008中的图像信号由比较电路1003和显示控制电路1004选择性地读取。

[0110] 比较电路1003是用于在一系列帧周期中选择性地读取存储在存储器电路1002中的图像信号、比较一系列帧周期中的像素中的图像信号、以及计算图像信号的差异的电路。注意,例如,图像信号差异可以是任何差异,只要它可通过计算一系列帧周期中的图像信号的灰度级之间的差异来获取即可。

[0111] 通过在比较电路1003中计算图像信号差异,当在所有像素中都检测到差异时,检测到这些差异的一系列帧周期被判断为显示活动图像的周期。另外,通过在比较电路1003中计算图像信号差异,当在一些像素中检测到差异时,检测到这些差异的一系列帧周期被判断为显示部分活动图像的周期。此外,通过在比较电路1003中计算图像信号差异,当在所有像素中都未检测到差异时,未检测到这些差异的一系列帧周期被判断为显示静止图像的周期。换句话说,通过在比较电路1003中计算差异来检测这些差异,一系列帧中的图像信号被判断为用于显示活动图像的图像信号、用于显示部分活动图像的图像信号、或者用于显示静止图像的图像信号。注意,通过在比较电路1003中的计算而获取的差异可被设置成判断为在它超过特定电平时的差异。比较电路1003可被设置成按差异的绝对值判断检测到这些差异,而不管这些差异的值如何。

[0112] 注意,通过高速切换按时间划分成多个帧的多个图像,这些图像被人眼识别为运动图像。具体地,通过每秒至少60次(60帧)地切换图像,这些图像被人眼识别为具有较少闪烁的活动图像。相反,虽然高速切换按时间划分成多个帧周期的多个图像,但是与活动图像和部分活动图像不同,静止图像是在一系列帧周期(例如,第 $n$ 帧和第 $(n+1)$ 帧)中不改变的图像。此外,通过高速切换按时间划分成多个帧的多个图像,这些图像被人眼识别为部分活动图像。部分活动图像具有每一像素中的图像信号在一系列帧周期(例如,第 $n$ 帧和第 $(n+1)$ 帧)中改变的、以及每一像素中的图像信号在一系列帧周期(例如,第 $n$ 帧和第 $(n+1)$ 帧)中不改变的。注意,当在比较电路1003中计算图像信号差异时,图像信号优选是数字信号。

[0113] 显示控制电路1004是用于从存储器电路1002读取图像信号Data以将图像信号Data供应到其中响应于在比较电路1003中检测到图像信号的差异而检测到差异的像素、以及用于供应控制驱动电路部分1005的信号的电路。

[0114] 为了描述显示控制电路1004的特定操作,示出像素部分中的像素的简单模型,并且描述在图像是活动图像、静止图像、或部分活动图像时的图像信号的改变。

[0115] 首先,图2A示出包括三行和三列的像素的像素部分201的示意图。第一行和第一列的像素由A1表示,而直至第三行和第三列的像素的像素由A1至A9表示。注意,当然,在实际的液晶显示设备中,像素部分中的像素的数量通常是数万,并且像素的图像信号供应频率增加。

[0116] 接着,为了描述一系列活动图像,图2B示出多个周期(例如,每一帧周期)中的图像的改变,即,与图2A相对应的像素中的图像信号的改变。在图2B中,在帧周期被称为第一至第六周期T1至T6时,示出输入到像素的图像信号。图2B示出在显示活动图像、静止图像、以及部分活动图像时像素中的图像信号的改变。注意,出于说明的目的,通过使用图像信号而在像素中表达的灰度级是两个灰度级,并且由图2B中的非阴影区和阴影区指示。此外,图2B示出差异D1至D5、差异D6至D10、以及差异D11至D15作为周期中的图像的改变。

[0117] 在图2B所示的活动图像的第一周期T1中,供应图像信号以使第一行和第一列的A1、第一行和第三列的A3、第二行和第二列的A5、第三行和第一列的A7、以及第三行和第三列的A9为阴影区,并使第一行和第二列的A2、第二行和第一列的A4、第二行和第三列的A6、以及第三行和第二列的A8为非阴影区。此外,在图2B所示的活动图像的第二周期T2中,供应图像信号以使第一行和第二列的A2、第二行和第一列的A4、第二行和第三列的A6、以及第三行和第二列的A8为阴影区,且使第一行和第一列的A1、第一行和第三列的A3、第二行和第二列的A5、第三行和第一列的A7、以及第三行和第三列的A9为非阴影区。即,所供应的图像信号在所有像素中在一系列周期中切换;由此,在所有像素中都检测到在比较电路1003中所计算的差异D1。换句话说,显示控制电路1004控制驱动电路部分1005并从存储器电路1002读取图像信号,从而将只图像信号供应给检测到差异D1的像素。

[0118] 类似地,在活动图像的第二周期T2和第三周期T3中,图像信号在所有像素A1至A9中切换。因此,在所有像素中都检测到在比较电路1002中计算的差异D2。换句话说,显示控制电路1004控制驱动电路部分1005并从存储器电路1002读取图像信号,从而只将图像信号供应给检测到差异D2的像素。类似地,在活动图像的情况下,通过检测所有像素中的图像信号的差异,可通过在比较电路1003中的计算来获取差异D3至D5。换句话说,在活动图像的情况下,通过在比较电路1003中的计算而在所有像素中都检测到一系列帧之间的差异;由此,显示控制电路1004控制驱动电路部分1005并从存储器电路1002读取图像信号,从而将图像信号供应给所有像素。

[0119] 在图2B所示的静止图像的第一周期T1中,供应图像信号以使第一行和第一列的A1、第一行和第三列的A3、第二行和第二列的A5、第三行和第一列的A7、以及第三行和第三列的A9为阴影区,并使第一行和第二列的A2、第二行和第一列的A4、第二行和第三列的A6、以及第三行和第二列的A8为非阴影区。此外,在图2B所示的静止图像的第一周期T2中,供应图像信号以使第一行和第一列的A1、第一行和第三列的A3、第二行和第二列的A5、第三行和第一列的A7、以及第三行和第三列的A9为阴影区,且使第一行和第二列的A2、第二行和第一

列的A4、第二行和第三列的A6、以及第三行和第二列的A8为非阴影区。即,在所有像素中图像信号都不改变;由此,在所有像素中都未检测到在比较电路1003中计算的差异D6。换句话说,显示控制电路1004既不控制驱动电路部分1005,也不从存储器电路1002读取图像信号,因为未检测到差异D6。

[0120] 类似地,在第二周期T2和第三周期T3中,图像信号在所有像素中都不改变。因此,在所有像素中都未检测到在比较电路1003中计算的差异D7。换句话说,不必将图像信号供应到像素来控制驱动电路部分1005、以及从存储器电路1002读取图像信号,因为未检测到差异D7。类似地,在静止图像的情况下,由于在所有像素中都未检测到图像信号的差异,因此未检测到在比较电路1003中计算的差异D8至D10。换句话说,在静止图像的情况下,通过在比较电路1003中的计算未检测到一系列帧之间的差异;由此,显示控制电路1004不控制驱动电路部分1005,并且可省略从存储器电路1002读取图像信号。因此,可降低功耗。

[0121] 在本实施例的结构中,通过将半导体层中包含氧化物半导体的薄膜晶体管供应到每一像素中,来控制图像信号的供应。如上所述,可减小半导体层中包含氧化物半导体的薄膜晶体管的截止状态电流。因此,如果使用相同的图像信号,则可显示静止图像而无需附加地供应图像信号。

[0122] 注意,在长时间地显示静止图像时,刷新操作可以每隔特定周期就供应图像信号且再次供应基于每一像素中所保持的图像信号的电位的方式进行。例如,可在相对于信号被写入液晶元件的像素电极之后不久的电压电平(初始电平)电压电平减小到特定电平时进行刷新操作。特定电压电平优选被设为相对于初始电平未觉察到闪烁的电平。具体地,在显示对象是图像的情况下,刷新操作(图像信号的反复重写)优选每当电压变成低于初始电平1.0%、优选0.3%时进行。此外,在显示对象是字符的情况下,刷新操作(图像信号的反复重写)优选每当电压变成低于初始电平10%、优选3%时进行。

[0123] 在图2B所示的部分活动图像的第一周期T1,供应图像信号以使第一行和第一列的A1、第一行和第三列的A3、第二行和第二列的A5、第三行和第一列的A7、以及第三行和第三列的A9为阴影区,并使第一行和第二列的A2、第二行和第一列的A4、第二行和第三列的A6、以及第三行和第二列的A8为非阴影区。此外,在图2B所示的部分活动图像的第二周期T2中,供应图像信号以使第一行和第三列的A3、第二行和第二列的A5、第三行和第一列的A7、以及第三行和第三列的A9为阴影区,并使第一行和第一列的A1、第一行和第二列的A2、第二行和第一列的A4、第二行和第三列的A6、以及第三行和第二列的A8为非阴影区。换句话说,在部分活动图像的情况下,在像素之一中检测到帧之间的差异D11,而在其他像素中都未检测到在比较电路1003中计算的帧之间的差异D11。具体地,通过在比较电路1003中的计算而只在第一行和第一列的A1中检测到差异D11。由此,显示控制电路1004控制驱动电路部分1005并从存储器电路1002读取图像信号,从而只将图像信号供应给第一行和第一列的像素A1。

[0124] 类似地,在第二周期T2和第三周期T3中,图像信号只在第一行和第三列的像素A3中切换。因此,只在第一行和第三列的像素A3中检测到在比较电路1003中计算的差异D12。换句话说,显示控制电路1004控制驱动电路部分1005并从存储器电路1002读取图像信号,从而只将图像信号供应给检测到差异D12的像素。类似地,在部分活动图像的情况下,通过在比较电路1003中的计算来检测一些像素中的图像信号的差异,可获取差异D13至D15。换句话说,在部分活动图像的情况下,通过在比较电路1003中的计算而在一些像素中检测到

一系列帧之间的差异;由此,显示控制电路1004控制驱动电路部分1005并从存储器电路1002读取图像信号,从而将图像信号供应给一些像素。

[0125] 如图2A和2B的示例所述,为了确定图像是活动图像、静止图像、还是部分活动图像,在比较电路1003中计算帧之间的图像信号的差异以在像素中提取,并且显示控制电路1004进行控制以将图像信号供应给检测到这些差异的像素。因此,当省略用于向像素输入相同图像信号(向该像素再次输入与前一周期中的信号相同的图像信号)的操作时,可显著地减少图像信号向像素的附加供应数量。因此,可减少驱动电路部分的操作数量,从而可降低功耗。

[0126] 接着,描述本实施例中的驱动电路部分和像素部分的每一结构。图3A示出显示控制电路1004、像素部分1006、栅极线驱动电路1007A、以及信号线驱动电路1007B。像素部分1006包括多个像素300。从栅极线驱动电路1007延伸的栅极线301、以及从信号线驱动电路1007B延伸的信号线302和选择线303连接到像素300中的每一个像素。注意,在图3A中,栅极线驱动电路1007A和信号线驱动电路1007B包括解码器电路304,并且从显示控制电路1004的地址线输出的信号受到控制。

[0127] 注意,当明确地描述“A和B连接”时,其包括A和B电连接的情况、A和B功能性地连接的情况、以及A和B直接连接的情况。在此,A和B中的每一个都是对象(例如,设备、元件、电路、布线、电极、端子、导电膜、或层)。因此,可将另一元件插在具有附图和文字所示的连接关系的各个元件之间,而限于预定的连接关系,例如,附图和文字所示的连接关系。

[0128] 图3B示出解码器电路的示例。解码器电路将地址信号从地址线C1、C1b、C2、C2b、C3、C3b、C4和C4b输入到NAND电路311A和311B,并且将NAND电路311A和311B的输出通过NOR电路312输出到输出端子OUT1(输出1)。通过图3B中的结构,可在显示控制电路1004中控制地址线的电位,并且可选择性地控制输出端子的电位。

[0129] 图4A示出包括解码器电路的栅极线驱动电路1007A的示例。具体地,除了图3B中的解码器电路304的结构以外,图4A示出其中栅极线驱动电路1007A包括缓冲器电路490的结构。逆变器电路491和492可串联连接为缓冲器电路490,从而将信号输出到栅极线G<sub>out</sub>(G<sub>输出</sub>)。图4B示出包括解码器电路304的信号线驱动电路1007B的示例。具体地,除了图3B中的解码器电路304的结构以外,图4B示出其中信号线驱动电路1007B包括开关493的结构。NOR电路312的输出可用于导通/截止开关,并且可将图像信号Data输出到信号线S<sub>out</sub>(S<sub>输出</sub>)且NOR电路312的输出可被用作选择线C<sub>out</sub>(C<sub>输出</sub>)的输出。

[0130] 当如上所述解码器电路304用于栅极线驱动电路1007A和信号线驱动电路1007B中时,可选择给定栅极线、给定信号线、或给定选择线,即,可在地址由显示控制电路1004指定时控制图像信号向给定像素的供应。

[0131] 图5示出图3B中的像素300的结构的示例。像素300包括第一薄膜晶体管501、第二薄膜晶体管502、液晶元件503、以及对电极504。第一薄膜晶体管501的栅极端子连接到栅极线301。第一薄膜晶体管501的第一端子连接到信号线302。第一薄膜晶体管501的第二端子连接到第二薄膜晶体管502的第二端子。第二薄膜晶体管501的栅极端子连接到选择线303。第二薄膜晶体管的第一端子连接到液晶元件503的一个电极(也称为第一电极)。液晶元件的另一电极连接到对电极504。当选择像素时,第一薄膜晶体管501和第二薄膜晶体管502导通,从而可将图像信号供应到液晶元件503的第一电极侧。

[0132] 注意,在图5中,存储电容器可并联连接到液晶元件。存储电容器的电容可考虑设置在像素部分中的薄膜晶体管的漏电流等来设置,以使电荷可保持特定时间段。存储电容器的电容可考虑薄膜晶体管的截止状态电流等来设置。在本实施例中,由于包括高纯度氧化物半导体层的晶体管被用作薄膜晶体管,因此设置电容小于或等于每一像素中的液晶电容的1/3、优选小于或等于其1/5的存储电容器就足够了。

[0133] 液晶材料的特定电阻率高于或等于 $1 \times 10^{12} \Omega \cdot \text{cm}$ 、优选高于 $1 \times 10^{13} \Omega \cdot \text{cm}$ 、更优选高于 $1 \times 10^{14} \Omega \cdot \text{cm}$ 。注意,本说明书中的特定电阻率在 $20^\circ \text{C}$ 下测量。在使用液晶保持在电极之间的液晶元件(也称为液晶单元)的情况下,在一些情况下由于存在杂质可从诸如取向膜或密封剂之类的组件混合到液晶中的可能性,因此液晶的特定电阻率高于或等于 $1 \times 10^{11} \Omega \cdot \text{cm}$ 、优选高于 $1 \times 10^{12} \Omega \cdot \text{cm}$ 。

[0134] 可使用液致液晶、低分子液晶、聚合物液晶、聚合物分散液晶、铁电液晶、反铁电液晶等作为液晶材料。这种液晶材料根据条件呈现胆甾相、近晶相、立体相、手性向列相、各向同性相等。

[0135] 随着液晶材料的特定电阻率变高,通过液晶材料泄漏的电荷量可减少,从而可抑制用于保持液晶元件的操作状态的电压随着时间的降低。因此,可延长保持时间,从而可降低图像信号的重写频率,并且可降低液晶显示设备的功耗。

[0136] 此外,可使用呈现蓝相的液晶材料作为液晶材料。蓝相是液晶相之一,当胆甾型液晶的温度升高时,蓝相刚好在胆甾相变成各向同性相之前生成。由于蓝相只在窄温度范围内出现,因此包含大于或等于5wt%的手性材料的液晶组合物用于液晶层以改进温度范围。包含呈现蓝相的液晶、以及手性剂的液晶组合物具有小于或等于1ms(毫秒)的短响应时间,并且在光学上是各向同性的;由此,取向处理不是必需的,并且视角依赖性较小。另外,由于不需要设置取向膜,因此摩擦处理不是必需的。由此,可防止摩擦处理引起的静电放电,并且在制造工艺中可减少液晶显示设备的缺陷和损坏。因此,可改进液晶显示设备的生产率。包括氧化物半导体层的薄膜晶体管尤其是具有薄膜晶体管的电特性可因静电影响而显著波动并偏离所设计范围的可能性。因此,将蓝相液晶材料用于包括具有氧化物半导体层的薄膜晶体管的液晶显示设备更有效。

[0137] 本实施例的结构不限于液晶显示设备,并且还可应用于包括诸如电致发光元件(也称为EL元件)之类的发光元件作为显示元件的EL显示设备。

[0138] 在图5所示的像素300的结构中,通过控制栅极线301、信号线302、以及选择线303以使所选像素中的第一薄膜晶体管501和第二薄膜晶体管502导通,从而可将图像信号供应到液晶元件503。因此,当显示活动图像或部分活动图像时,只将图像信号供应给检测到一系列帧之间的图像信号的差异的像素。

[0139] 如上所述,在本实施例中,当包含氧化物半导体的薄膜晶体管被用作第一薄膜晶体管501和第二薄膜晶体管502时,截止状态电流可减少。因此,有可能获取其中电压可较长时间地保持在存储电容器中且显示静止图像时的功耗可降低的液晶显示设备。

[0140] 本实施例可与其他实施例中所述的任一结构适当地组合。

[0141] (实施例2)

[0142] 在本实施例中,除了以上实施例中所述的结构以外,描述在显示静止图像时电压可保持较长时间的结构。在本实施例中,示出可描述除以上实施例中的结构以外的液晶显

示设备的示意图、电路图等,并且描述本实施例中的结构的有益效果。

[0143] 图6A所示的液晶显示设备包括第一基板101和第二基板102。第一基板101包括像素电路103、栅极线驱动电路104、信号线驱动电路105、端子部分106、以及开关晶体管107。第二基板102包括公共连接部分108(也称为公共触点)和对电极109。

[0144] 第一基板101和第二基板102必需具有透光性、以及足够高的耐热性来耐受稍后要进行的热处理。可使用诸如铝硅酸盐玻璃基板、铝硼硅酸盐玻璃基板、或钡硼硅酸盐玻璃基板;石英基板;陶瓷基板;塑料基板等用于电子产业的玻璃基板(也称为无碱玻璃基板)。

[0145] 注意,图6A示出的像素部分103、栅极线驱动电路104、信号线驱动电路105、以及开关晶体管107可使用在第一基板101上形成的薄膜晶体管来形成。注意,栅极线驱动电路104和信号线驱动电路105不必使用在第一基板101上形成的薄膜晶体管来形成,并且可使用在设置在第一基板101外部的不同基板等上形成的薄膜晶体管来形成。

[0146] 注意,与实施例1中的图5的描述中一样,栅极线、信号线、选择线、以及像素设置在像素部分103中。

[0147] 注意,本说明书中所述的开关晶体管是其中响应于施加到栅极的电位来选择两个端子(即,源极端子和漏极端子)之间的导通或非导通以实现开关操作的薄膜晶体管。例如,可控制施加到薄膜晶体管的栅极端子的电位以使薄膜晶体管在线性区中操作。注意,施加到开关晶体管107的栅极端子的电位可从端子部分106供应。开关晶体管107的源极端子和漏极端子中连接到端子部分106的一个被称为第一端子。开关晶体管107的源极端子和漏极端子中通过公共连接部分108连接到对电极的另一个被称为第二端子。注意,供应到对电极109的公共电位从开关晶体管107的第一端子供应,并且开关晶体管107的导通/截止受供应到开关晶体管107的栅极端子的电位控制。

[0148] 注意,开关晶体管可具有以下结构中的任一个:倒交错结构;交错结构;其中沟道区被划分成多个区且所划分的沟道区串联连接的双栅结构;以及其中栅电极设置在沟道区的上面和下面的对栅结构。此外,开关晶体管中所包括的半导体层可被划分成多个岛状半导体层,从而实现开关操作。

[0149] 此外,将用于控制栅极线驱动电路104和信号线驱动电路105中的解码器电路的信号(地址信号)、图像信号(也称为视频电压、视频信号、或视频数据)、供应到对电极109的公共电位、用于操作开关晶体管107的信号等供应到端子部分106。

[0150] 公共电位可以是任何电位,只要它用作相对于供应到像素电极的图像信号的电位的基准即可。例如,公共电位可以是地电位。

[0151] 公共连接部分108被设置成将第一基板101中的开关晶体管107的第二端子和第二基板102中的对电极彼此电连接。公共电位通过开关晶体管107和公共连接部分108从端子部分106供应到对电极。可使用其中绝缘球涂敷有薄金属膜的导电粒子作为公共连接部分108的特定示例,从而进行电连接。注意,两个或更多个公共连接部分108可设置在第一基板101和第二基板102之间。

[0152] 优选对电极109与像素部分103中所包括的像素电极重叠。此外,对电极109和像素部分103中所包括的像素电极可具有各种开口图案。

[0153] 在像素部分103、栅极线驱动电路104、信号线驱动电路105、以及开关晶体管107在第一基板101上形成的情况下、或者在像素电路103和开关晶体管107在第一基板101上形成

的情况下,包括使用氧化物半导体形成的半导体层的n沟道薄膜晶体管被用作每一电路中所包括的薄膜晶体管。注意,将氧化物半导体用于薄膜晶体管的半导体层的优点如实施例1中所述。

[0154] 换句话说,在使用具有相当低的截止状态电流的薄膜晶体管来形成开关元件等的情况下,截止状态电流量较小且泄漏几乎不发生。因此,可尽可能地减小连接到开关元件的节点处的电荷的泄漏,从而可延长用于保持该节点处的电位的时间。

[0155] 接着,图6B示出图6A中的液晶显示设备的示意图,在图6B中特别详细地示出像素部分103的结构。

[0156] 图6B所示的液晶显示设备包括如图6A中的第一基板101和第二基板102。第一基板101包括像素部分103、栅极线驱动电路104、信号线驱动电路105、端子部分106、以及开关晶体管107。第二基板102包括公共连接部分108和对电极109。

[0157] 在图6B中,多条栅极线111、多条信号线112、以及多条选择线114可纵向和横向地排列在像素部分103中,并且栅极线111、信号线112、以及选择线114设置有像素113,每一像素包括实施例1中的图5所示的第一薄膜晶体管和第二薄膜晶体管、以及其中液晶保持在第一电极和第二电极之间的液晶元件。注意,液晶元件的第一电极对应于像素电极,而液晶元件的第二电极对应于对电极109。

[0158] 注意,与开关晶体管107中一样,使用氧化物半导体来形成像素中所包括的第一薄膜晶体管和第二薄膜晶体管的半导体层。通过使用氧化物半导体,可显著地减小流经像素中所包括的第一薄膜晶体管和第二薄膜晶体管的截止状态电流,从而可延长供应给像素电极的电位的保持时间。

[0159] 接着,图6C示出包括像素电极的像素之一的电路图。图6C集中在第一薄膜晶体管501、第二薄膜晶体管502、以及开关晶体管107上。第一薄膜晶体管501的栅极端子连接到栅极线111。第一薄膜晶体管501的第一端子连接到信号线112。第一薄膜晶体管501的第二端子连接到第二薄膜晶体管502的第二端子。第二薄膜晶体管502的栅极端子连接到选择线114。第二薄膜晶体管502的第一端子连接到像素电极121。开关晶体管107的栅极端子连接到端子部分106中的端子106A。开关晶体管107的第一端子连接到端子部分106中的端子106B。开关晶体管107的第二端子通过公共连接部分108电连接到对电极122。注意,液晶123保持在像素电极121和对电极122之间。在一些情况下,像素电极121、对电极122、以及液晶123统称为液晶元件。

[0160] 注意,任何元件可被用作液晶,只要它通过光调制动作来控制透光和不透光即可。液晶的光调制动作可受施加到液晶的电压、像素电极和对电极的排列等控制。

[0161] 接着,描述开关晶体管107的操作。在显示静止图像的周期中,控制开关晶体管107以使其截止。在此情况下,在显示静止图像的周期中,第一薄膜晶体管501和第二薄膜晶体管502在所有像素中都截止。换句话说,通过使液晶123的相对电极(即,像素电极121和对电极122)处于浮动状态中,可显示静止图像而无需附加地供应电位。此外,当停止栅极线驱动电路104和信号线驱动电路105的操作时,可降低功耗。

[0162] 注意,在显示活动图像或部分活动图像的周期中,优选控制开关晶体管107以使其导通。

[0163] 注意,图6C中的液晶123的电阻率约为 $1 \times 10^{12}$ 至 $1 \times 10^{13} \Omega \cdot \text{cm}$ 。在显示静止图像

的周期中,可通过具有相当低的截止状态电流的薄膜晶体管使液晶123(即,高电阻薄膜晶体管)的相对电极(即,像素电极121和对电极122)处于浮动状态中。因此,可减小由施加到液晶123的相对端的电压生成的流经液晶123的电流。

[0164] 因此,有可能设置其中降低功耗且在显示静止图像时抑制图像失真的液晶显示设备。

[0165] 如上所述,通过本实施例中所述的结构,可减小包括包含氧化物半导体的薄膜晶体管的像素中的截止状态电流。因此,有可能获取其中电压可较长时间地保持在存储电容器中且显示静止图像时的功耗可降低的液晶显示设备。

[0166] 本实施例可与其他实施例中所述的任一结构适当地组合。

[0167] (实施例3)

[0168] 在本实施例中,参考附图描述与实施例1中的驱动电路和像素部分的结构不同的结构。

[0169] 与图3A中一样,图16示出显示控制电路1004、像素部分1006、栅极线驱动电路1007A、以及信号线驱动电路1007B。像素部分1006包括多个像素300。从栅极线驱动电路1007延伸的栅极线301、以及从信号线驱动电路1007B延伸的信号线302连接到像素300中的每一个。

[0170] 另外,图16中的像素300包括薄膜晶体管1601和液晶元件1602。注意,当薄膜晶体管1601的半导体层包括如实施例1中的氧化物半导体时,可显著地减小截止状态电流,并且可降低显示静止图像时的图像信号的供应频率。

[0171] 图16示出其中栅极线驱动电路1007A包括解码器电路1603、信号线驱动电路1007B包括移位寄存器电路1604、以及供应到像素的图像信号受来自显示控制电路1004的地址线或移位寄存器电路的控制信号(例如,时钟信号或起动脉冲)控制的结构。

[0172] 注意,任何电路可被用作移位寄存器电路1604,只要它按顺序输出来自第一级的输出端子的脉冲(诸如时钟信号、反相时钟信号、以及起动脉冲SP)即可。例如,可使用级联有脉冲输出电路(也称为触发电路)的移位寄存器电路。

[0173] 图16与图3A的不同之处在于,不设置选择线、减少像素中的薄膜晶体管的数量、以及信号线驱动电路1007B包括移位寄存器电路1604。由此,在本实施例中,详细地描述不同于图3A的图16中的差异和本实施例的有益效果。

[0174] 与图3A中一样,在图16中,通过栅极线驱动电路1007A中所包括的解码器电路1603来选择连接到其中通过比较电路1003中的计算而检测到差异的像素的栅极线。与图3A不同,在图16中,信号线驱动电路1007B包括移位寄存器电路1604,并且还通过信号线驱动电路1007B中所包括的移位寄存器电路1604来按顺序选择其中通过比较电路1003中的计算而未检测到差异的像素。然而,在图16中的结构中,不设置选择线,并且减少像素中薄膜晶体管的数量;由此,可改进布线的数量和像素的开口率。此外,即使在本实施例的结构中,当栅极线由栅极线驱动电路1007A中所包括的解码器电路1603选择性地驱动时,可降低功耗。

[0175] 当制造高分辨率液晶显示设备时,优选其中不设置选择线且可改进像素的开口率的本实施例的结构。注意,在本实施例的结构中,每一像素的选择性驱动无法通过信号线驱动电路1007B进行;然而,当栅极线驱动电路由栅极线驱动电路1007A中所包括的解码器电路1603选择性地驱动时,可降低功耗。由此,当制造其中图像在行方向上切换的液晶显示设

备时,特别优选本实施例的结构。

[0176] 如上所述,在本实施例中,当包含氧化物半导体的薄膜晶体管被用作薄膜晶体管1601时,可减小截止状态电流。因此,有可能获取其中电压可较长时间地保持在存储电容器中且显示静止图像时的功耗可降低的液晶显示设备。

[0177] 本实施例可与其他实施例中所述的任一结构适当地组合。

[0178] (实施例4)

[0179] 在本实施例中,描述当以上实施例中所述的液晶显示设备用于电子计算机(个人计算机)的监视器(也称为PC监视器)时的有益效果的示例。

[0180] 图17A示出包括外壳1701中的显示部分1702、以及显示部分1702中的窗口型显示部分1703的液晶显示设备的示例。实施例1中的液晶显示设备被用作显示部分1702。

[0181] 注意,虽然出于说明的目的窗口型显示部分1703设置在显示部分1702中,但是可采用诸如图标或图像之类的不同标记。

[0182] 在图17B中,图17A中的窗口型显示部分1703从虚线部分1704移动到实线部分1705。随着图17B中的窗口型显示部分1703的移动,如实施例1中所述在该移动的周期中显示部分活动图像,并且图17C所示的区域1707是通过比较电路检测到图像信号的差异的区域、而图17C所示的区域1708是通过比较电路未检测到图像信号的差异的区域。注意,区域1707可被视为根据窗口型显示部分的移动而显示活动图像的区域,并且在一些情况下被称为活动图像区域。区域1708是窗口型显示部分不移动且图像信号不改变的区域,并且在一些情况下被称为静止图像区域。

[0183] 图18A示意性地示出在图17A至17C中的示例中活动图像区和静止图像区中的图像信号每帧周期的重写频率,例如,其中水平轴指示时间。在图18A中,W指示重写图像信号的周期,而H指示保持图像信号的周期。另外,周期1801是一个帧周期;然而,周期1801可以是不同的周期。

[0184] 如从图18A清楚地看到,在实施例1中的液晶显示设备中,在通过比较电路检测到一系列帧之间的图像信号的差异的情况下(即,在活动图像区的情况下),每帧周期重写供给给像素的图像信号。由此,在运动图像区中,频繁地重写图像信号。此外,在实施例1中的液晶显示设备中,在通过比较电路未检测到一系列帧之间的图像信号的差异的情况下(即,在静止图像区的情况下),只在切换图像信号的周期(图18A中的周期1801)中重写供给给像素的图像信号,而其他周期对应于保持所供应图像信号的周期。

[0185] 注意,图18B示出周期性地重写图像信号的情况,不管用于比较的如图18A中的活动图像区和静止图像区如何。为了显示活动图像区和静止图像区混合的图像,将图像信号周期性地重写到像素中。

[0186] 如上所述,在静止图像区、以及部分活动图像中的静止图像区中,可消除图像信号的频繁重写。重写图像信号超过一次可引起眼睛疲劳。通过其中如本实施例中所述降低图像信号的重写频率的结构,减少眼睛疲劳,这是有益的。

[0187] 如上所述,在本实施例中,当包含氧化物半导体的薄膜晶体管设置在像素中时,可减小截止状态电流。因此,有可能获取其中电压可较长时间地保持在存储电容器中且显示静止图像时的功耗可降低的液晶显示设备。

[0188] 本实施例可与其他实施例中所述的任一结构适当地组合。

[0189] (实施例5)

[0190] 在本实施例中,描述可应用于本说明书中所公开的液晶显示设备的薄膜晶体管的示例。

[0191] 参考图7A至7E描述本实施例的液晶显示设备和用于制造液晶显示设备的方法的一个实施例。

[0192] 图7A至7E示出液晶显示设备的截面结构的示例。图7A至7E中的薄膜晶体管410和420各自具有称为沟道蚀刻结构的一种底栅结构,并且也可被称为倒交错薄膜晶体管。在图7A至7E中,薄膜晶体管410是开关晶体管,而薄膜晶体管420是像素晶体管。

[0193] 虽然薄膜晶体管410和420被描述为单栅薄膜晶体管,但是在需要时可形成各自包括多个沟道形成区的多栅薄膜晶体管。

[0194] 在下文中参考图7A至7E描述在基板400上形成薄膜晶体管410和420的步骤。

[0195] 首先,在具有绝缘表面的基板400上形成导电膜。然后,在第一光刻工艺中形成栅电极层401和451。注意,可通过喷墨法形成抗蚀剂掩模。当通过喷墨法形成抗蚀剂掩模时,不使用光掩模;由此,可降低制造成本。

[0196] 虽然对可用作具有绝缘表面的基板400的基板没有具体限制,但是基板必需至少具有足够高的耐热性来耐受稍后要进行的热处理。可使用由钡硼硅酸盐玻璃、铝硼硅酸盐玻璃等形成的玻璃基板。

[0197] 在稍后要进行的热处理的温度较高的情况下,优选使用其应变点高于或等于730°C的玻璃基板。例如,使用诸如铝硅酸盐玻璃、铝硼硅酸盐玻璃、或钡硼硅酸盐玻璃之类的玻璃材料作为玻璃基板。

[0198] 注意,可使用利用诸如陶瓷基板、石英基板、或蓝宝石基板之类的绝缘体而形成的基板来代替该玻璃基板。替换地,可使用结晶玻璃等。

[0199] 可在基板400与栅电极层411和421之间设置用作基膜的绝缘膜。该基膜具有防止杂质元素从基板400扩散的功能,并且可形成为具有包括选自氮化硅膜、氧化硅膜、氮氧化硅膜、或氧氮化硅膜的一个或多个膜的单层结构或分层结构。

[0200] 栅电极层411和421可形成为具有包括诸如钼、钛、铬、钽、钨、铝、铜、钽、或钷之类的金属材料、或者包括该材料作为其主要组分的合金材料的单层结构或分层结构。

[0201] 作为栅电极层411和421的双层结构,例如,优选其中钼层堆叠在铝层上的双层结构、其中钼层堆叠在铜层上的双层结构、其中氮化钛层或氮化钽层堆叠在铜层上的双层结构、或者其中堆叠有氮化钛层和钼层的双层结构。作为三层结构,优选钨层或氮化钨层、铝和硅的合金或者铝和钛的合金、以及氮化钛层或钛层的叠层。

[0202] 然后,在栅电极层411和421上形成栅绝缘层402。

[0203] 可通过等离子体增强CVD、溅射等将栅绝缘层402形成为具有包括氧化硅层、氮化硅层、氧氮化硅层、氮氧化硅层、或氧化铝层的单层结构或分层结构。例如,可使用SiH<sub>4</sub>、氧气和氮气作为沉积气体通过等离子体增强CVD形成氧氮化硅层。替换地,诸如氧化铪(HfO<sub>x</sub>)或氧化钽(TaO<sub>x</sub>)之类的高k材料可用于栅绝缘层。栅绝缘层402的厚度是100至500nm。在栅绝缘层402被形成为具有分层结构的情况下,堆叠厚度为50至200nm的第一栅绝缘层和厚度为5至300nm的第二栅绝缘层。

[0204] 在本实施例中,通过等离子体增强CVD形成厚度小于或等于100nm的氧氮化硅层作

为栅绝缘层402。

[0205] 此外,可使用高密度等离子体装置来形成氧氮化硅层作为栅绝缘层402。在此,高密度等离子体装置是指可实现高于或等于 $1 \times 10^{11}/\text{cm}^3$ 的等离子体密度的装置。例如,通过施加3至6kW的微波功率来生成等离子体,从而形成绝缘层。

[0206] 将甲硅烷气体( $\text{SiH}_4$ )、一氧化二氮( $\text{N}_2\text{O}$ )和稀有气体作为源气体引入腔室,并且在10至30Pa的压力下生成高密度等离子体,从而在具有绝缘表面的基板(例如,玻璃基板)上形成绝缘层。之后,停止供应甲硅烷气体,并且在不暴露给空气的情况下引入一氧化二氮( $\text{N}_2\text{O}$ )和稀有气体,从而可在绝缘层的表面上进行等离子体处理。在形成绝缘层之后,进行通过至少引入一氧化二氮( $\text{N}_2\text{O}$ )和稀有气体而对绝缘层的表面进行的等离子体处理。通过以上工艺形成的绝缘层是即使具有较小厚度(例如,小于100nm的厚度)也可在某种程度上确保其可靠性的绝缘层。

[0207] 在形成栅绝缘层402时,引入腔室的甲硅烷气体( $\text{SiH}_4$ )与一氧化二氮( $\text{N}_2\text{O}$ )的流量比在1:10至1:200的范围内。此外,可使用氦气、氙气、氪气、氙气等作为引入腔室的稀有气体。具体而言,优选使用便宜的氙气。

[0208] 另外,由于使用高密度等离子体装置形成的绝缘层可具有均匀的厚度,因此绝缘层具有优良的阶梯覆盖率。此外,对于使用高密度等离子体装置形成的绝缘层,可精确地控制薄膜的厚度。

[0209] 通过以上工艺形成的绝缘层的膜质量与使用常规平行板PCVD装置形成的绝缘层的膜质量大不相同。在用相同蚀刻剂的蚀刻速度彼此作比较的情况下,通过以上工艺形成的绝缘层的蚀刻速度比使用常规平行板PCVD装置形成的绝缘层的蚀刻速度低10%或更多、或者20%或更多。由此,可以说,使用高密度等离子体装置形成的绝缘层是致密层。

[0210] 在稍后的步骤中变成本征(i型)或基本本征的氧化物半导体(高度提纯的氧化物半导体)对界面状态或界面电荷高度敏感;由此,氧化物半导体和栅绝缘层之间的界面是重要的。由此,与高度提纯的氧化物半导体接触的栅绝缘层(GI)需要高质量。因此,优选使用微波(2.45GHz)的高密度等离子体增强CVD,因为可形成具有高耐压的致密的高质量绝缘层。这是因为当高度提纯的氧化物半导体与高质量栅绝缘层紧密接触时,可减小界面状态且界面性质可以是良好的。重要的是,栅绝缘层具有与氧化物半导体的较低界面状态密度、以及良好的界面,并且作为栅绝缘层具有良好的膜质量。

[0211] 然后,在栅绝缘层402上形成厚度为2至200nm的氧化物半导体膜430。氧化物半导体膜430的厚度优选小于或等于50nm,从而即使在形成氧化物半导体膜430之后进行用于脱水或脱氢的热处理时氧化物半导体膜也是非晶的。当氧化物半导体膜的厚度变小时,可在形成氧化物半导体膜之后进行热处理时抑制结晶。

[0212] 注意,在通过溅射形成氧化物半导体膜430之前,优选通过其中引入氙气并生成等离子体的反溅射来去除栅绝缘层402的表面上的灰尘。反溅射是指其中在不向靶侧施加电压的情况下RF电源用于在氙气气氛中向基板侧施加电压并在基板附近生成等离子体以使表面改性的方法。注意,可使用氮气、氦气等来代替氙气气氛。

[0213] 使用In-Ga-Zn-O基氧化物半导体膜、In-Sn-O基氧化物半导体膜、In-Sn-Zn-O基氧化物半导体膜、In-Al-Zn-O基氧化物半导体膜、Sn-Ga-Zn-O基氧化物半导体膜、Al-Ga-Zn-O基氧化物半导体膜、Sn-Al-Zn-O基氧化物半导体膜、In-Zn-O基氧化物半导体膜、Sn-Zn-O基

氧化物半导体膜、Al-Zn-O基氧化物半导体膜、In-O基氧化物半导体膜、Sn-O基氧化物半导体膜、或Zn-O基氧化物半导体膜作为氧化物半导体膜430。在本实施例中,通过使用In-Ga-Zn-O基氧化物半导体靶的溅射来沉积氧化物半导体膜430。此阶段的截面图对应于图7C。替换地,可在稀有气体(通常是氩气)气氛、氧气气氛、或者包含稀有气体(通常是氩气)和氧气的气氛中通过溅射来沉积氧化物半导体膜430。另外,在使用溅射的情况下,优选通过使用包含2至10wt%的SiO<sub>2</sub>的靶来沉积氧化物半导体膜430,从而抑制结晶的Si包含在氧化物半导体膜430中以防止氧化物半导体在稍后步骤中进行用于脱水或脱氢的热处理时结晶。

[0214] 在此,使用包含In、Ga和Zn(In<sub>2</sub>O<sub>3</sub>:Ga<sub>2</sub>O<sub>3</sub>:ZnO=1:1:1且In:Ga:Zn=1:1:0.5)的金属氧化物靶来进行沉积。沉积条件设置如下:基板和靶之间的距离为100mm;压力为0.2Pa;直流(DC)功率为0.5kW;以及气氛是包含氩气和氧气(氩气:氧气=30sccm:20sccm且氧气的流速比为40%)的气氛。注意,优选使用脉冲直流(DC)电源,因为可减少在沉积时生成的粉末物质(也称为颗粒或灰尘),并且膜厚可以是均匀的。In-Ga-Zn-O基膜的厚度为5至200nm。在本实施例中,通过使用In-Ga-Zn-O基金属氧化物靶的溅射来沉积20nm厚的In-Ga-Zn-O基膜作为氧化物半导体膜。替换地,可使用组分比In:Ga:Zn=1:1:1(at.%)的靶或者组分比In:Ga:Zn=1:1:2(at.%)的靶作为包含In、Ga和Zn的金属氧化物靶。

[0215] 溅射的示例包括其中高频电源被用作溅射电源的RF溅射、DC溅射、以及其中以脉冲方式施加偏压的脉冲DC溅射。在沉积绝缘膜的情况下主要使用RF溅射,而在沉积金属膜的情况下主要使用DC溅射。

[0216] 另外,还存在其中可设置不同材料的多个靶的多源溅射装置。通过该多靶溅射装置,可沉积在同一腔室中堆叠的不同材料的膜,或者可在同一腔室中通过放电同时沉积多种材料的膜。

[0217] 另外,存在腔室内部设置有磁铁系统且用于磁控溅射的溅射装置、以及在不使用辉光放电的情况下通过使用微波而生成等离子体的用于ECR溅射的溅射装置。

[0218] 此外,可使用靶物质和溅射气体组分在沉积期间相互化学反应以形成其化合物薄膜的反应溅射、或者在沉积期间也向基板施加电压的偏置溅射作为使用溅射的沉积方法。

[0219] 接着,在第二光刻工艺中,将氧化物半导体膜430处理成岛状氧化物半导体层。可通过喷墨法形成用于形成岛状氧化物半导体层的抗蚀剂掩模。当通过喷墨法形成抗蚀剂掩模时,不使用光掩模;由此,可降低制造成本。

[0220] 然后,使氧化物半导体层脱水或脱氢。用于脱水或脱氢的第一热处理的温度高于或等于400°C且低于或等于750°C、优选高于或等于400°C且低于基板的应变点。在此,将基板放入作为一种热处理装置的电炉且在氮气气氛中在450°C下对氧化物半导体层进行热处理达1小时之后,通过防止基板暴露给空气来防止水和氢混合到氧化物半导体层中;由此,获取氧化物半导体层431和432(参见图7B)。

[0221] 注意,热处理装置不限于电炉,并且可设置有通过来自加热器(诸如电阻加热器)的热传导或热辐射对要处理的对象加热的设备。例如,可使用诸如GRTA(气体快速热退火)装置或LRTA(灯快速热退火)装置之类的RTA(快速热退火)装置。LRTA装置是用于通过从诸如卤素灯、卤化金属灯、氩弧灯、碳弧灯、高压钠灯、或高压汞灯之类的灯发射的光(电磁波)辐射来对要处理的对象加热的装置。GRTA装置是使用高温气体来进行热处理的装置。可使用与通过热处理而处理的对象不反应的惰性气体(诸如氮气或稀有气体(诸如氩气))作为

该气体。

[0222] 例如,作为第一热处理,GRTA可如下地进行。将基板传送并放入加热到650至700°C的高温的惰性气体,加热几分钟,并且传送且从在高温加热的惰性气体中取出。GRTA实现短时间的高温热处理。

[0223] 注意,在第一热处理中,优选在氮气或稀有气体(诸如氦气、氖气、或氩气)中不包含水、氢等。此外,引入热处理装置的氮气或稀有气体(诸如氦气、氖气、或氩气)的纯度优选高于或等于6N(99.9999%)、更优选高于或等于7N(99.99999%)(即,杂质浓度低于或等于1ppm、优选低于或等于0.1ppm)。

[0224] 此外,氧化物半导体层结晶,并且在一些情况下根据第一热处理的条件或氧化物半导体层的材料,氧化物半导体层的晶体结构变成微晶结构或多晶结构。例如,氧化物半导体层可结晶成结晶度大于或等于90%、或者大于或等于80%的微晶氧化物半导体层。此外,根据第一热处理的条件或氧化物半导体层的材料,氧化物半导体层可变成不含结晶组分的非晶氧化物半导体层。氧化物半导体层可变成其中将微晶部分(其粒径为1至20nm、通常为2至4nm)混合到非晶氧化物半导体中的氧化物半导体层。在使用RTA(例如,GRTA或LRTA)进行高温热处理的情况下,可在氧化物半导体层的表面侧上生成呈纵向(膜厚方向)的针状晶体。

[0225] 另外,可在将氧化物半导体膜430处理成岛状氧化物半导体层之前,对氧化物半导体膜430进行氧化物半导体层的第一热处理。在此情况下,在第一热处理之后从加热装置取出基板,并且随后进行光刻工艺。

[0226] 用于氧化物半导体层的脱水或脱氢的热处理可在任一以下时刻进行:在形成氧化物半导体层之后;在氧化物半导体层上形成源电极和漏电极之后;以及在源电极和漏电极上形成保护绝缘膜之后。

[0227] 此外,在栅绝缘层402中形成开口部分的情况下,形成开口部分可在氧化物半导体膜430脱水或脱氢之前或之后进行。

[0228] 注意,此处氧化物半导体膜的蚀刻不限于湿法蚀刻,并且可采用干法蚀刻。

[0229] 优选使用含氯气体(诸如氯气( $\text{Cl}_2$ )、三氯化硼( $\text{BCl}_3$ )、四氯化硅( $\text{SiCl}_4$ )、或四氯化碳( $\text{CCl}_4$ )的氯基气体)作为用于干法蚀刻的蚀刻气体。

[0230] 替换地,可使用含氟气体(诸如四氟化碳( $\text{CF}_4$ )、六氟化硫( $\text{SF}_6$ )、三氟化氮( $\text{NF}_3$ )、或三氟甲烷( $\text{CHF}_3$ )之类的氟基气体)、溴化氢( $\text{HBr}$ )、氧气( $\text{O}_2$ )、添加了诸如氦气( $\text{He}$ )或氩气( $\text{Ar}$ )之类的稀有气体的这些气体中的任一种等。

[0231] 可使用平行板RIE(反应离子蚀刻)或ICP(感应耦合等离子体)蚀刻作为干法蚀刻。为了将该膜蚀刻成具有期望形状,适当地调整蚀刻条件(施加到线圈状电极的电功率量、施加到衬底侧上的电极的电功率量、衬底侧上的电极的温度等)。

[0232] 可使用通过混合磷酸、醋酸、以及硝酸而获取的溶液、氨双氧水混合物(31wt%的双氧水溶液:28wt%的氨水:水=5:2:2)等作为用于湿法蚀刻的蚀刻剂。替换地,可使用ITO-07N(由坎托化学公司(KANTO CHEMICAL CO., INC.)生产)。

[0233] 通过清洗来去除用于湿法蚀刻的蚀刻剂以及蚀刻掉的材料。可提纯包含已去除材料的蚀刻剂的废液,并且可重新使用包含在废液中的材料。当在蚀刻之后从废液收集氧化物半导体层中所包含的诸如钼之类的材料,并且重新使用该材料时,可有效地使用资源,并

且可降低成本。

[0234] 为了将氧化物半导体膜蚀刻为具有期望形状,根据材料适当地调整蚀刻条件(蚀刻剂、蚀刻时间、温度等)。

[0235] 接着,在栅绝缘层402、以及氧化物半导体层431和432上形成金属导电膜。可通过溅射或真空蒸镀来形成该金属导电膜。作为金属导电膜的材料,存在从Al、Cr、Cu、Ta、Ti、Mo或W中选择的元素、包括该元素的合金、包含组合的一些元素的合金膜等。替换地,可使用从锰、镁、锆、铍和钽中选择的一种或多种材料。此外,金属导电膜可具有单层结构、或者两层或更多层的分层结构。例如,可给出包含硅的铝膜的单层结构、其中在铝膜上堆叠钛膜的双层结构、其中钛膜、铝膜、以及钛膜按该次序堆叠的三层结构。替换地,可使用膜、合金膜、或氮化膜,其包含Al以及从以下选择的一种或多种元素:钛(Ti)、钽(Ta)、钨(W)、钼(Mo)、铬(Cr)、钕(Nd)、或钪(Sc)。

[0236] 当在形成金属导电膜之后进行热处理时,优选金属导电膜具有足够高的耐热性来耐受该热处理。

[0237] 在第三光刻工艺中,在金属导电膜上形成抗蚀剂掩模;通过选择性蚀刻来形成源电极层415a、漏电极层415b、源电极层425a、以及漏电极层425b;随后,去除抗蚀剂掩模(参见图7C)。

[0238] 注意,适当地调整每一材料和蚀刻条件,从而在蚀刻金属导电膜时不会去除氧化物半导体层431和432。

[0239] 在本实施例中,钛膜被用作导电膜,In-Ga-Zn-O基氧化物用于氧化物半导体层431和432,并且氨双氧水溶液(氨、水、以及双氧水溶液的混合物)被用作蚀刻剂。

[0240] 注意,在第三光刻工艺中,只蚀刻氧化物半导体层431和432的一部分,从而在一些情况下形成具有凹槽(凹陷)的氧化物半导体层。可通过喷墨法来形成用于形成源电极层415a、漏电极层415b、源电极层425a、以及漏电极层425b的抗蚀剂掩模。当通过喷墨法形成抗蚀剂掩模时,不使用光掩模;由此,可降低制造成本。

[0241] 为了减少光刻工艺中所使用的光掩模的数量和减少工艺的数量,蚀刻工艺可通过使用多色调掩模来进行,该多色调掩模是透射光以使其具有多个强度的曝光掩模。使用多色调掩模形成的抗蚀剂掩模具有多个厚度,并且可通过蚀刻改变形状;因此,抗蚀剂掩模可在用于将膜处理成不同图案的多个蚀刻工艺中使用。因此,与至少两种或更多种不同的图案相对应的抗蚀剂掩模可通过一个多色调掩模来形成。由此,可减少曝光掩模的数量和相应光刻工艺的数量,从而可简化工艺。

[0242] 接着,使用诸如 $N_2O$ 、 $N_2$ 、或Ar之类的气体来进行等离子体处理。通过该等离子体处理,去除附着到氧化物半导体层的暴露表面所吸收的水等。替换地,可使用氧气和氩气的混合气体来进行等离子体处理。

[0243] 在等离子体处理之后,在不暴露给空气的情况下形成用作保护绝缘膜且与氧化物半导体层的一部分接触的氧化物绝缘层416。

[0244] 可适当地通过使诸如水或氢之类的杂质不混合到氧化物绝缘层416中的方法(诸如溅射)来形成厚度至少大于或等于1nm的氧化物绝缘层416。当氧化物绝缘层416中含氢时,导致氢进入氧化物半导体层或通过氢提取氧化物半导体层中的氧,由此氧化物半导体层的背沟道具有较低电阻(具有n型导电性)并且形成寄生沟道。因此,重要的是,沉积时所

使用的氢的量尽可能地少,从而氧化物绝缘层416包含尽可能少的氢。

[0245] 在本实施例中,通过溅射来沉积200nm厚的氧化硅膜作为氧化物绝缘层416。沉积时的基板温度在从室温到300°C的范围内,而在本实施例中为100°C。可在稀有气体(通常是氩气)气氛、氧气气氛、或者包含稀有气体(通常是氩气)和氧气的气氛中通过溅射来沉积该氧化物半导体膜。此外,氧化硅靶或硅靶可被用作靶。例如,可在包含氧气和氮气的气氛中通过溅射且通过使用硅靶来沉积氧化硅。使用不包含诸如水分、氢离子、或OH<sup>-</sup>之类的杂质且阻挡这种杂质从外部进入的通常是氧化硅膜、氮氧化硅膜、氧化铝膜、或氮氧化铝膜的无机绝缘膜来形成氧化物绝缘层416,该氧化物绝缘层416被形成为与其电阻减小的氧化物半导体层接触。

[0246] 接着,在惰性气体气氛或氧气气氛中(优选在200至400°C(例如,250至350°C)下)进行第二热处理。例如,在氮气气氛中,在250°C下进行第二热处理达1小时。通过第二热处理,氧化物半导体层的一部分(沟道形成区)被加热,同时与氧化物绝缘层416接触。

[0247] 通过以上步骤,在对所沉积的氧化物半导体膜进行用于脱水或脱氢的热处理以减小氧化物半导体膜的电阻之后,选择性地使氧化物半导体膜的一部分处于过氧状态。因此,与栅电极层411重叠的沟道形成区413变成本征的,并且以自对准方式形成与源电极层415a接触的高电阻源区414a、以及与漏电极层415b接触的高电阻漏区414b。通过上述步骤,形成薄膜晶体管410。类似地,与栅电极层421重叠的沟道形成区421变成本征的,并且以自对准方式形成与源电极层425a接触的高电阻源区424a、以及与漏电极层425b接触的高电阻漏区424b。通过以上步骤,形成薄膜晶体管420。

[0248] 在85°C和 $2 \times 10^6$ V/cm下达12小时的偏置温度测试(BT测试)中,如果已将杂质添加到氧化物半导体,则通过高电场(B:偏置)和高温(T:温度)来切断杂质和氧化物半导体的主要组分之间的键,从而所生成的悬空键导致阈值电压( $V_{th}$ )的偏移。作为对此的对策,尽可能地去掉氧化物半导体中的杂质(尤其是氢、水等),从而通过高密度等离子体增强CVD形成具有高耐压的高质量致密绝缘膜,并且改进与氧化物半导体的界面的性质。因此,有可能获取即使在BT测试时也稳定的薄膜晶体管。

[0249] 此外,可在空气气氛中在100至200°C下进行热处理达1至30小时。在本实施例中,在150°C下进行热处理达10小时。该热处理可在固定加热温度下进行。替换地,可重复多次地进行加热温度的以下改变:加热温度从室温上升到100至200°C的温度,并且随后下降到室温。此外,该热处理可在形成氧化物绝缘层之前在降低的压力下进行。当在降低的压力下执行热处理时,可缩短加热时间。通过该热处理,将氢从氧化物半导体层引入氧化物绝缘层;由此,可获取常态截止的薄膜晶体管。由此,可改进液晶显示设备的可靠性。

[0250] 注意,通过形成氧化物半导体层中与漏电极层415b和425b(以及源电极层415a和425a)重叠的高电阻漏区414b和424b,可改进薄膜晶体管的可靠性。具体地,通过形成高电阻漏区414b和424b,可获取其中导电性可从漏电极层415b和425b到高电阻漏区414b和424b、以及沟道形成区413和423逐步变化的结构。因此,在用连接到用于供应高电源电位VDD的布线的漏电极层415b和425b来进行操作的情况下,高电阻漏区用作缓冲区,并且即使在栅电极层411与漏电极层415b之间、以及在栅电极层421与漏电极层425b之间施加高电场也不局部地施加高电场;由此,可增加薄膜晶体管的耐压。

[0251] 此外,在氧化物半导体层为15nm或更薄的情况下,在整个区域中在厚度方向上形

成氧化物半导体层中的高电阻源区或高电阻漏区。在氧化物半导体层为30至50nm厚的情况下,形成其中氧化物半导体层的各部分(即,与源电极层和漏电极层接触的区域)及其附近具有较低电阻的高电阻源区和高电阻漏区,并且氧化物半导体层在栅绝缘层附近的区域可以是本征的。

[0252] 可在氧化物绝缘层416上形成保护绝缘层。例如,通过RF溅射来形成氮化硅膜。由于RF溅射具有高生产率,因此优选将其用作保护绝缘层的沉积方法。使用不包含诸如水分、氢离子、以及OH<sup>-</sup>之类的杂质且阻挡这种杂质从外部进入的通常是氮化硅膜、氮化铝膜、氧氮化硅膜、或氧氮化铝膜的无机绝缘膜来形成该保护绝缘层。在本实施例中,使用氮化硅膜形成保护绝缘层403作为该保护绝缘层(参见图7D)。

[0253] 用于平面化的平面化绝缘层可设置在保护绝缘层403上。如图7E所示,在薄膜晶体管420中的保护绝缘层403上形成平面化绝缘层404。

[0254] 可使用诸如聚酰亚胺、丙烯酸、苯并环丁烯、聚酰胺、或环氧树脂之类的耐热有机材料来形成平面化绝缘层404。除了这些有机材料以外,有可能使用低介电常数材料(低k材料)、硅氧烷基树脂、PSG(磷硅酸盐玻璃)、BPSG(硼磷硅酸盐玻璃)等。注意,可通过堆叠使用这些材料形成的多个绝缘膜来形成平面化绝缘层44。

[0255] 注意,硅氧烷基树脂对应于包括使用硅氧烷基材料作为原材料而形成的Si-O-Si键的树脂。硅氧烷基树脂可包括有机基(例如,烷基或芳基)作为取代基。此外,有机基可包括氟基。

[0256] 对用于形成平面化绝缘层404的方法没有具体限制。根据材料,可通过诸如溅射、SOG法、旋涂法、浸渍法、喷涂法、或液滴喷射法(例如,喷墨法、丝网印刷、或胶版印刷)之类的方法、或者诸如刮刀、辊涂机、幕涂机、或刀涂机之类的工具来形成平面化绝缘层404。

[0257] 接着,在第四光刻工艺中形成抗蚀剂掩模,并且通过选择性蚀刻来去除氧化物绝缘层416、保护绝缘层403、以及平面化绝缘层404的一部分,从而形成到达漏电极层425b的开口。

[0258] 然后,形成透光导电膜。通过溅射、真空蒸镀等使用氧化铟(In<sub>2</sub>O<sub>3</sub>)、氧化铟和氧化锡的合金(In<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub>,简称为ITO)等来形成该透光导电膜。替换地,可使用含氮的Al-Zn-O基膜(即,Al-Zn-O-N基膜)、含氮的Zn-O基膜、或者含氮的Sn-Zn-O基膜来形成该透光导电膜。注意,Al-Zn-O-N基膜中的锌的组分比(at.%)小于或等于47原子百分比且高于该膜中的铝的组分比;该膜中的铝的组分比(at.%)高于该膜中的氮的组分比。用盐酸基溶液来蚀刻这种材料。然而,由于在蚀刻ITO时特别容易生成残余物,因此可使用氧化铟和氧化锌(In<sub>2</sub>O<sub>3</sub>-ZnO)的合金来改进蚀刻可加工性。

[0259] 注意,透光导电膜中的组分比的单位是原子百分比(at.%),并且通过使用电子探针X射线微量分析仪(EPMA)的分析来评估组分比。

[0260] 接着,在第五光刻工艺中形成抗蚀剂掩模;通过蚀刻来去除透光导电膜的不必要部分以形成像素电极427;并且去除该抗蚀剂掩模(参见图7E)。

[0261] 在本实施例中,在与氧化物绝缘层和保护绝缘层相同的光刻工艺中执行在栅绝缘层中形成开口的步骤;然而,可在不同的步骤中执行在栅绝缘层中形成开口的步骤。在此情况下,光刻工艺对应于第六步骤。

[0262] 通过包括具有本实施例中所述的氧化物半导体层的薄膜晶体管的液晶显示设备、

以及实施例1中所述的结构的组合,可降低功耗,并且可在显示静止图像时抑制图像失真。

[0263] 本实施例可与任一其他实施例适当地组合。

[0264] (实施例6)

[0265] 在本实施例中,描述可应用于本说明书中所公开的液晶显示设备的薄膜晶体管的另一示例。

[0266] 参考图8A至8E描述本实施例的液晶显示设备和用于制造液晶显示设备的方法的一个实施例。

[0267] 虽然薄膜晶体管240和260被描述为单栅薄膜晶体管,但是在需要时可形成各自包括多个沟道形成区的多栅薄膜晶体管。

[0268] 在下文中参考图8A至8E描述在基板200上形成薄膜晶体管240和260的步骤。

[0269] 首先,在具有绝缘表面的基板200上形成导电膜。然后,在第一光刻工艺中形成栅电极层241和261。在本实施例中,通过溅射来形成150nm厚的钨膜作为栅电极层241和261。

[0270] 然后,在栅电极层241和261上形成栅绝缘层292。在本实施例中,通过等离子体增强CVD形成厚度小于或等于100nm的氧氮化硅层作为栅绝缘层292。

[0271] 接着,在栅绝缘层292上形成金属导电膜;在第二光刻工艺中在金属导电膜上形成抗蚀剂掩模;通过选择性蚀刻来形成源电极层245a和265a、以及漏电极层245b和265b;随后,去除该抗蚀剂掩模(参见图8A)。

[0272] 然后,形成氧化物半导体膜295(参见图8B)。在本实施例中,通过使用In-Ga-Zn-O基氧化物半导体靶的溅射来形成氧化物半导体膜295。在第三光刻工艺中,将氧化物半导体膜295处理成岛状氧化物半导体层。

[0273] 然后,使氧化物半导体层脱水或脱氢。用于脱水或脱氢的第一热处理的温度高于或等于400°C且低于或等于750°C、优选高于或等于400°C且低于基板的应变点。在此,将基板放入作为一种热处理装置的电炉且在氮气气氛中在450°C下对氧化物半导体层进行热处理达1小时之后,通过防止基板暴露给空气来防止水和氢混合到氧化物半导体层中;由此,获取氧化物半导体层296和297(参见图8C)。

[0274] 例如,作为第一热处理,GRTA可如下地进行。将基板传送并放入加热到650至700°C的高温的惰性气体,加热几分钟,并且传送且从在高温加热的惰性气体中取出。GRTA实现短时间的高温热处理。

[0275] 形成用作成为与氧化物半导体层296和297接触的保护绝缘膜的氧化物绝缘层246。

[0276] 可适当地通过使诸如水或氢之类的杂质不混合到氧化物绝缘层246中的方法(诸如溅射)来形成厚度至少大于或等于1nm的氧化物绝缘层246。当氧化物绝缘层246中含氢时,导致氢进入氧化物半导体层或通过氢提取氧化物半导体层中的氧,由此氧化物半导体层的背沟道具有较低电阻(具有n型导电性)并且形成寄生沟道。因此,重要的是,沉积时所使用的氢含量尽可能地少,从而氧化物绝缘层246包含尽可能少的氢。

[0277] 在本实施例中,通过溅射来沉积200nm厚的氧化硅膜作为氧化物绝缘层246。沉积时的基板温度在从室温到300°C的范围内,而在本实施例中为100°C。可在稀有气体(通常是氩气)气氛、氧气气氛、或者包含稀有气体(通常是氩气)和氧气的气氛中通过溅射来沉积该氧化物半导体膜。此外,氧化硅靶或硅靶可被用作靶。例如,可在包含氧气和氮气的气氛中

通过溅射且通过使用硅靶来沉积氧化硅。使用不包含诸如水分、氢离子、或OH<sup>-</sup>之类的杂质且阻挡这种杂质从外部进入通常是氧化硅膜、氮氧化硅膜、氧化铝膜、或氧氮化铝膜的无机绝缘膜来形成被形成为与其电阻减小的氧化物半导体层接触的氧化物绝缘层246。

[0278] 接着,在惰性气体气氛或氧气气氛中(优选在200至400°C(例如,250至350°C)下)进行第二热处理。例如,在氮气气氛中,在250°C下进行第二热处理达1小时。通过第二热处理,氧化物半导体层的一部分(沟道形成区)被加热,同时与氧化物绝缘层246接触。

[0279] 通过以上步骤,在对所沉积的氧化物半导体膜进行用于脱水或脱氢的热处理以减小氧化物半导体膜的电阻之后,使氧化物半导体膜处于过氧状态。因此,形成本征(i型)氧化物半导体层242和262。通过以上步骤,形成薄膜晶体管240和260。

[0280] 此外,可在空气气氛中在100至200°C下进行热处理达1至30小时。在本实施例中,在150°C下进行热处理达10小时。该热处理可在固定加热温度下进行。替换地,可重复多次地进行加热温度的以下改变:加热温度从室温上升到100至200°C的温度,并且随后下降到室温。此外,该热处理可在形成氧化物绝缘层之前在降低的压力下进行。当在降低的压力下执行热处理时,可缩短加热时间。通过该热处理,将氢从氧化物半导体层引入氧化物绝缘层;由此,可获得常态截止的薄膜晶体管。由此,可改进液晶显示设备的可靠性。

[0281] 可在氧化物绝缘层246上形成保护绝缘层。例如,通过RF溅射来形成氮化硅膜。在本实施例中,使用氮化硅膜形成保护绝缘层293作为该保护绝缘层(参见图8D)。

[0282] 用于平面化的平面化绝缘层可设置在保护绝缘层293上。在本实施例中,如图8E所示,在薄膜晶体管260中的保护绝缘层293上形成平面化绝缘层294。

[0283] 接着,在第四光刻工艺中形成抗蚀剂掩模,并且通过选择性蚀刻来去除平面化绝缘层294、保护绝缘层293、以及氧化物绝缘层246的一部分,从而形成到达漏电极层265b的开口。

[0284] 然后,形成透光导电膜;在第五光刻工艺中形成抗蚀剂掩模;通过蚀刻来去除透光导电膜的不必要部分以形成像素电极267;以及去除该抗蚀剂掩模(参见图8E)。

[0285] 在本实施例中,在与氧化物绝缘层和保护绝缘层相同的光刻工艺中执行在栅绝缘层中形成开口的步骤;然而,可在不同的步骤中执行在栅绝缘层中形成开口的步骤。在此情况下,光刻工艺对应于第六步骤。

[0286] 通过包括具有本实施例中所述的氧化物半导体层的薄膜晶体管的液晶显示设备、以及实施例1中所述的结构的组合,可在显示静止图像时降低功耗。

[0287] 本实施例可与任一其他实施例适当地组合。

[0288] (实施例7)

[0289] 在本实施例中,描述可应用于本说明书中所公开的液晶显示设备的薄膜晶体管的示例。

[0290] 在本实施例中,参考图9描述其制造工艺与实施例5部分地不同的薄膜晶体管的示例。由于图9除部分工艺以外与图7A至7E相同,因此相同的部分由相同的附图标记表示,并且省略相同部分的详细描述。

[0291] 在基板400上形成栅电极层471和481,并且在其上堆叠栅绝缘层402。

[0292] 接着,形成氧化物半导体膜,并且在光刻工艺中将其处理成岛状氧化物半导体层。

[0293] 然后,使氧化物半导体层脱水或脱氢。用于脱水或脱氢的第一热处理的温度为400

至750°C、优选425至750°C。注意,在第一热处理的温度高于或等于425°C的情况下,热处理时间可小于或等于1小时。在第一热处理的温度低于425°C的情况下,热处理时间长于1小时。在此,在将基板放入作为一种热处理装置的电炉且氧化物半导体层在氮气气氛中进行热处理之后,通过防止基板暴露给空气来防止水或氢混合到氧化物半导体层中;由此,获取该氧化物半导体层。之后,将高纯度氧气、高纯度N<sub>2</sub>O气体、或超干空气(其露点低于或等于-40°C、优选低于或等于-60°C)引入同一炉,并且进行冷却。优选在氧气或N<sub>2</sub>O气体中不包含水、氢等。替换地,引入热处理装置的氧气或N<sub>2</sub>O气体的纯度优选高于或等于6N(99.9999%)、更优选高于或等于7N(99.99999%)(即,氧气气体或N<sub>2</sub>O气体中的杂质浓度优选低于或等于1ppm、更优选低于或等于0.1ppm)。

[0294] 注意,热处理装置不限于电炉。例如,可使用诸如GRTA(气体快速热退火)装置或LRTA(灯快速热退火)装置之类的RTA(快速热退火)装置。LRTA装置是用于通过从诸如卤素灯、卤化金属灯、氙弧灯、碳弧灯、高压钠灯、或高压汞灯之类的灯发射的光(电磁波)辐射来对要处理的对象加热的装置。另外,LRTA装置不仅可设置有灯,而且可设置有通过来自加热器(诸如电阻加热器)的热传导或的热辐射对要处理的对象加热的设备。GRTA是用于通过使用高温气体来进行热处理的方法。可使用与要通过热处理处理的对象不反应的惰性气体(诸如氮气或稀有气体(诸如氩气))作为该气体。可在600至750°C下通过RTA进行热处理达几分钟。

[0295] 另外,在用于脱水或脱氢的第一热处理之后,可在氧气气氛或N<sub>2</sub>O气体气氛中在200至400°C(优选200至300°C)下进行热处理。

[0296] 此外,可在将氧化物半导体膜处理成岛状氧化物半导体层之前,对该氧化物半导体膜进行氧化物半导体层的第一热处理。在此情况下,在第一热处理之后从加热装置取出基板,并且随后进行光刻工艺。

[0297] 通过以上步骤使整个氧化物半导体膜处于过氧状态;由此,氧化物半导体膜具有较高电阻,即,氧化物半导体膜变成本征的。因此,形成其整个区域都具有i型导电性的氧化物半导体层472和482。

[0298] 接着,在光刻工艺中在氧化物半导体层472和482上形成抗蚀剂掩模;通过选择性蚀刻来形成源电极层475a和485a、以及漏电极层475b和485b;以及通过溅射来形成氧化物绝缘层416。通过以上步骤,可形成薄膜晶体管470和480。

[0299] 接着,为了减少薄膜晶体管的电特性的变化,可在惰性气体气氛或氮气气氛中进行热处理(优选在高于或等于150°C且低于350°C下)。例如,在氮气气氛中,在250°C下进行第二热处理达1小时。

[0300] 此外,可在空气气氛中在100至200°C下进行热处理达1至30小时。在本实施例中,在150°C下进行热处理达10小时。该热处理可在固定加热温度下进行。替换地,可重复多次地进行加热温度的以下改变:加热温度从室温上升到100至200°C的温度,并且随后下降到室温。此外,该热处理可在形成氧化物绝缘层之前在降低的压力下进行。当在降低的压力下进行热处理时,可缩短加热时间。通过该热处理,将氢从氧化物半导体层引入氧化物绝缘层;由此,可获取常态截止的薄膜晶体管。由此,可改进液晶显示设备的可靠性。

[0301] 在氧化物绝缘层416上形成保护绝缘层403。在本实施例中,使用氮化硅膜形成保护绝缘层403作为保护绝缘层。

[0302] 用于平面化的平面化绝缘层可设置在保护绝缘层403上。在本实施例中,如图9所示,在薄膜晶体管480中的保护绝缘层403上形成平面化绝缘层404。

[0303] 接着,在光刻工艺中形成抗蚀剂掩模,并且通过选择性蚀刻来去除平面化绝缘层404、保护绝缘层403、以及氧化物绝缘层416的一部分,从而形成到达漏电极层485b的开口。

[0304] 然后,形成透光导电膜;在光刻工艺中形成抗蚀剂掩模;通过蚀刻来去除透光导电膜的不必要部分以形成像素电极417;以及去除该抗蚀剂掩模(参见图9)。

[0305] 通过包括具有本实施例中所述的氧化物半导体层的薄膜晶体管的液晶显示设备、以及实施例1中所述的结构组合,可在显示静止图像时降低功耗。

[0306] 本实施例可与任一其他实施例适当地组合。

[0307] (实施例8)

[0308] 在本实施例中,描述各自包括以上实施例中所述的液晶显示设备的电子设备的示例。

[0309] 图10A示出可包括外壳9630、显示部分9631、扬声器9633、操作键9635、连接端子9636、记录介质读取部分9672等的便携式游戏机。图10A所示的便携式游戏机可具有读取存储在记录介质中的程序或数据以显示在显示部分上的功能、通过无线通信与另一便携式游戏机共享信息的功能等。注意,图10A中所示的便携式游戏机的功能不限于上述功能,而且该便携式游戏机可具有各种功能。

[0310] 图10B示出可包括外壳9630、显示部分9631、扬声器9633、操作键9635、连接端子9636、快门按钮9676、图像接收部分9677等的数码相机。具有在图10B中示出的电视接收功能的数码相机可具有拍摄静止图像和活动图像的功能、自动地或手动地校正拍摄图像的功能、从天线获取各种信息的功能、在显示部分上显示拍摄图像或从天线获取的信息的功能等。注意,具有在图10B中示出的电视接收功能的数码相机的功能不限于上述功能,并且该数码相机可具有各种功能。

[0311] 图10C示出可包括外壳9630、显示部分9631、扬声器9633、操作键9635、连接端子9636等的电视接收机。图10C所示的电视接收机可具有处理电视的无线电波并将该无线电波转换成图像信号的功能、处理图像信号并将该图像信号转换成适于显示的信号的功能、转换图像信号的帧频率的功能等。注意,图10C所示的电视接收机的功能不限于上述功能,并且该电视接收机可具有各种功能。

[0312] 图11A示出可包括外壳9630、显示部分9631、扬声器9633、操作键9635、连接端子9636、定点设备9681、外部连接端口9680等的计算机。图11A所示的计算机可具有在显示部分上显示各种信息(例如,静止图像、活动图像、以及文本图像)的功能、通过各种软件(程序)控制处理的功能、诸如无线通信或有线通信之类的通信功能、通过通信功能连接到各种计算机网络的功能、通过通信功能发射或接收各种数据的功能等。注意,图11A中的计算机的功能不限于上述功能,并且该计算机可具有各种功能。

[0313] 图11B示出可包括外壳9630、显示部分9631、扬声器9633、操作键9635、话筒9638、外部连接部分9680等的移动电话。图11B所示的移动电话可具有显示各种信息(例如,静止图像、活动图像、以及文本图像)的功能、在显示部分上显示日历、日期、时间等的功能、操作或编辑显示部分上所显示的信息的功能、通过各种软件(程序)控制处理的功能等。注意,图11B所示的移动电话的功能不限于上述功能,并且该移动电话可具有各种功能。

[0314] 图11C示出可包括外壳9630、显示部分9631、操作键9635等的电子纸(也称为电子书或电子书阅读器)。图11C所示的电子纸可具有显示各种信息(例如,静止图像、活动图像、以及文本图像)的功能、在显示部分上显示日历、日期、时间等的功能、操作或编辑显示部分上所显示的信息的功能、通过各种软件(程序)控制处理的功能等。注意,图11C所示的电子纸的功能不限于上述功能,并且该电子纸可具有各种功能。

[0315] 在本实施例中所述的电子设备中,可在显示静止图像时降低功耗。

[0316] 本实施例可与其他实施例中所述的任一结构适当地组合。

[0317] 本申请基于2009年11月30日向日本专利局提交的日本专利申请S/N.2009-272545、以及2009年12月8日向日本专利局提交的日本专利申请S/N.2009-279003,这些申请的全部内容通过引用结合于此。

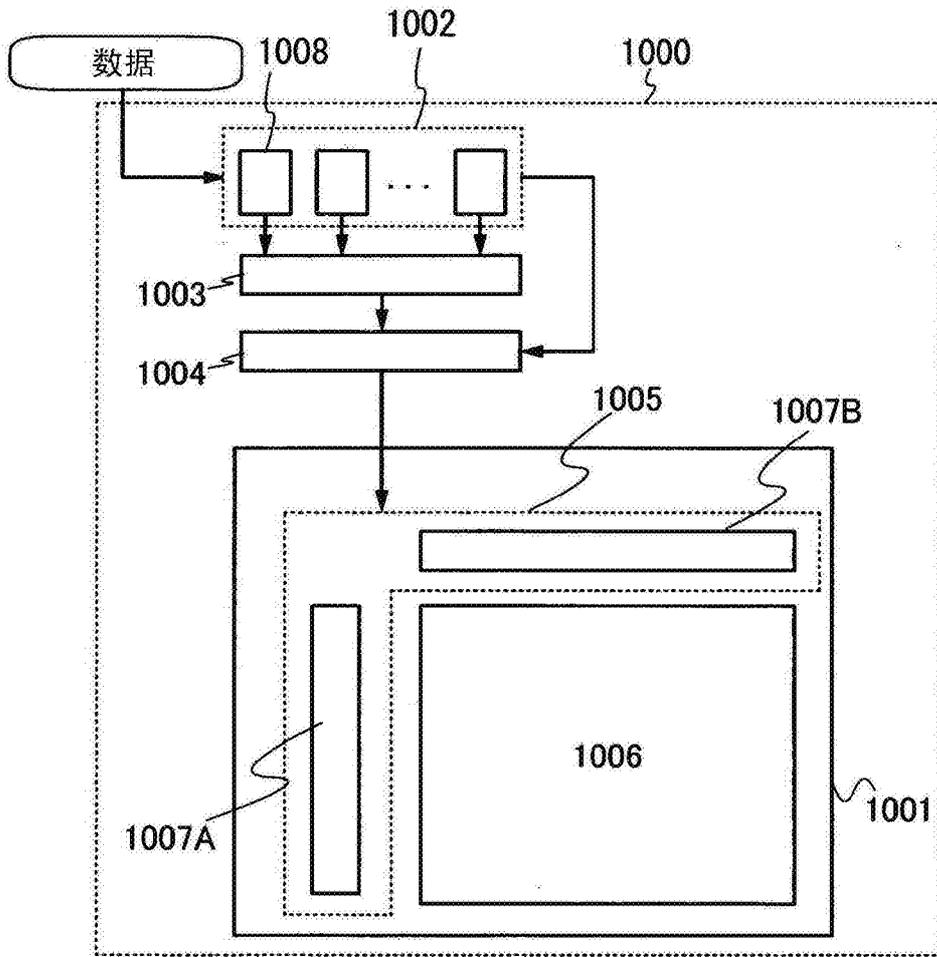


图1

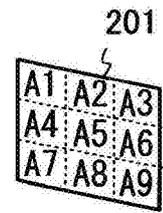


图2A

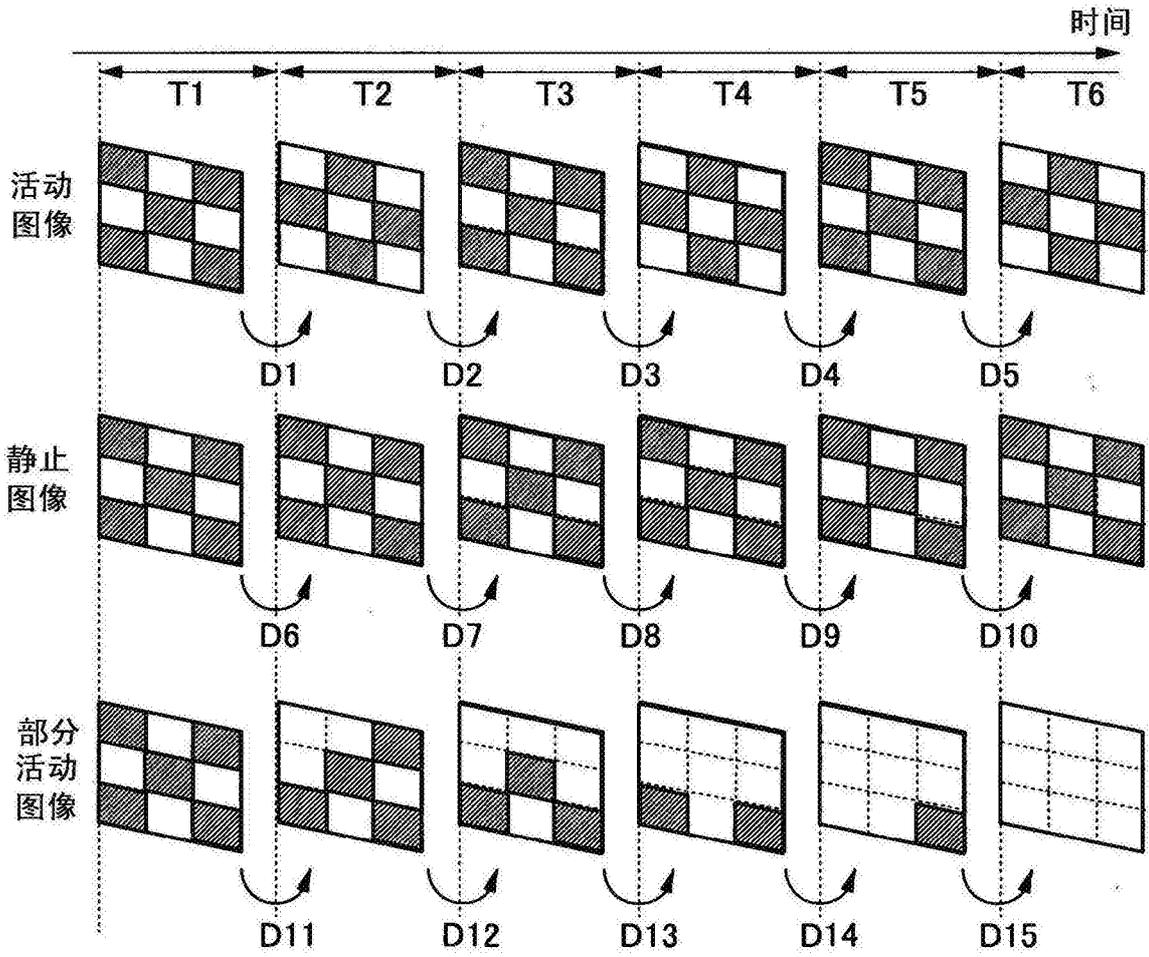


图2B

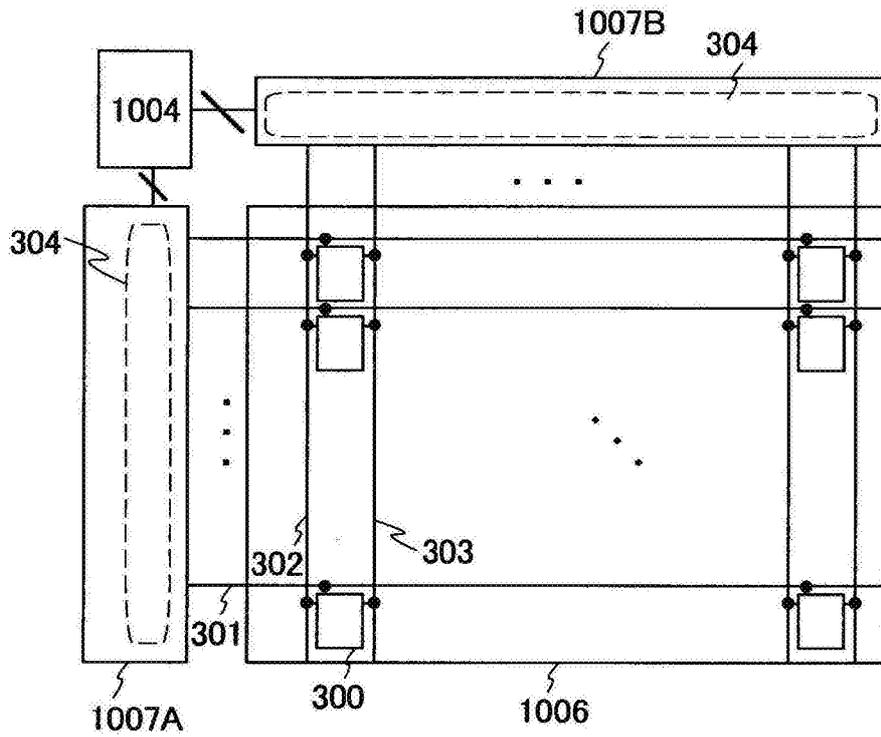


图3A

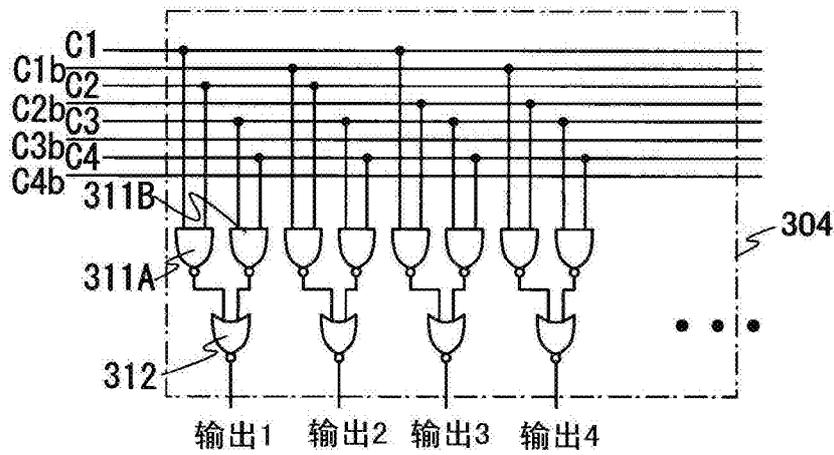


图3B

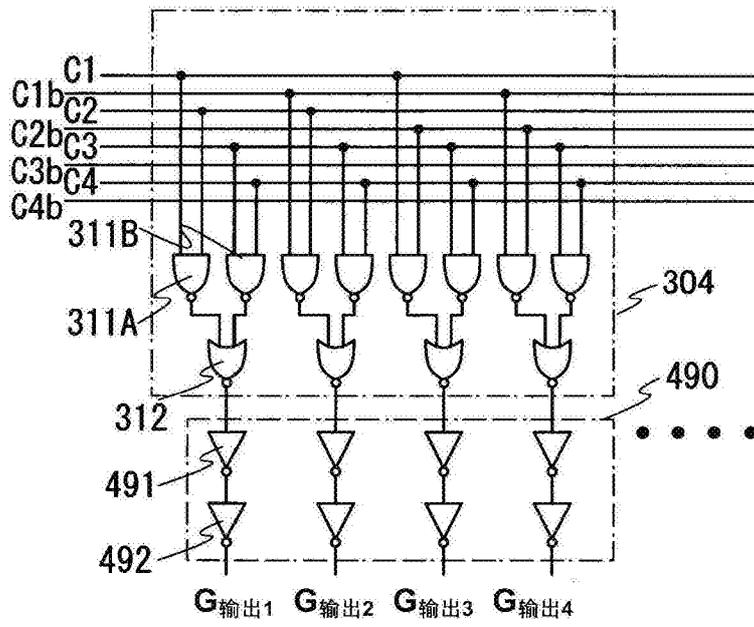


图4A

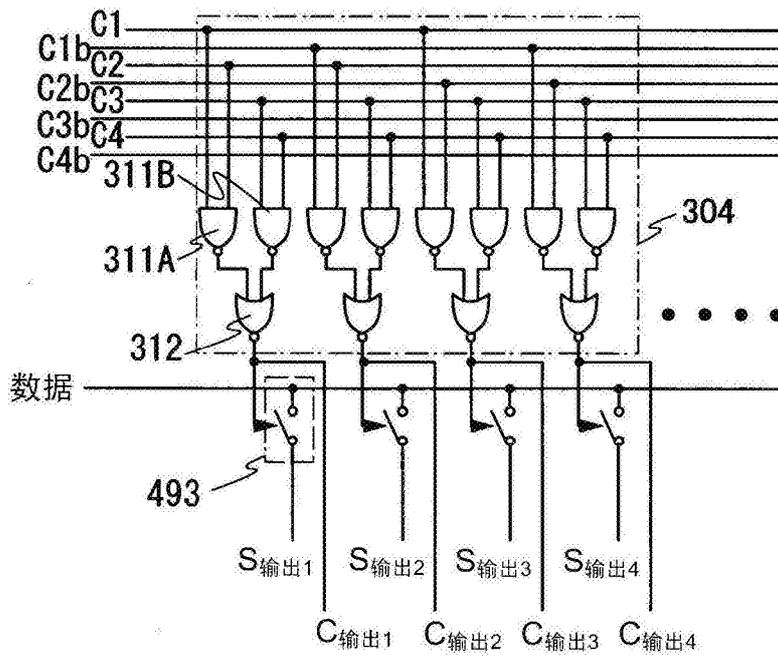


图4B

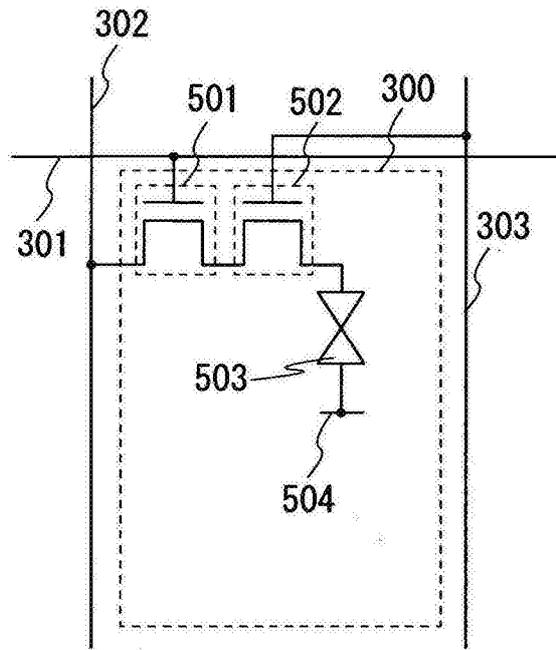


图5

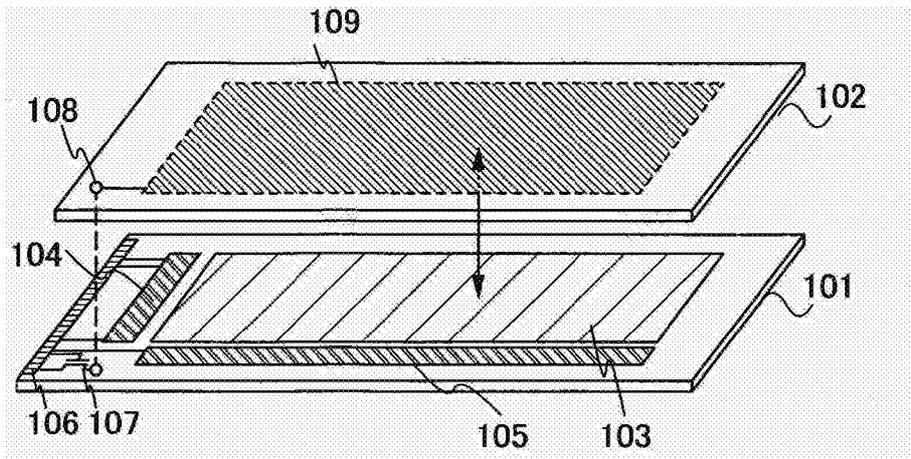


图6A

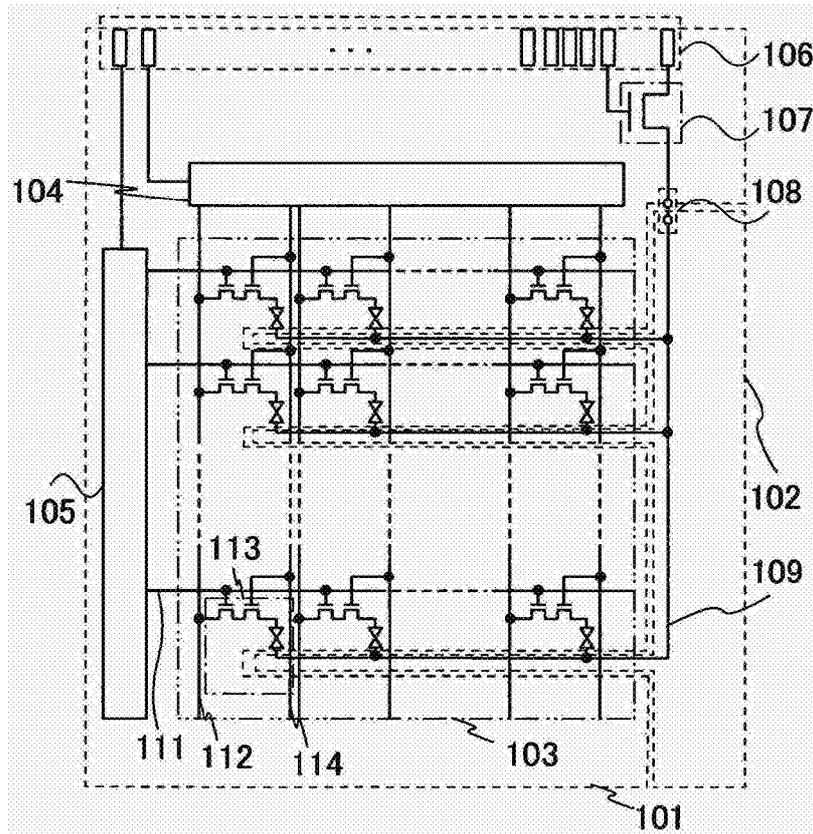


图6B

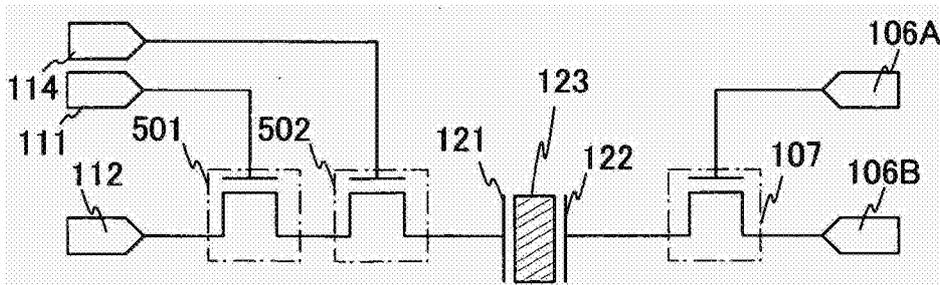
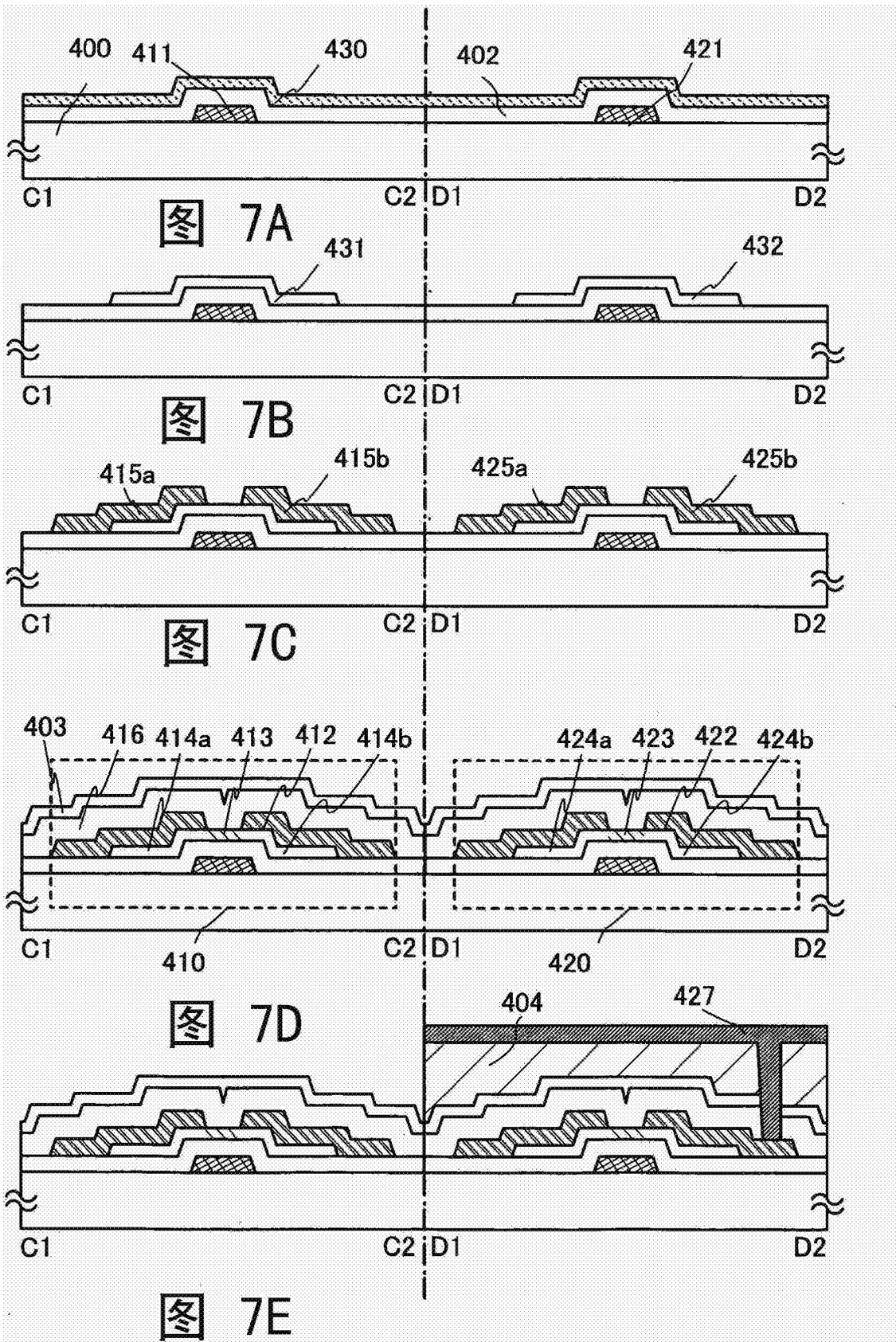
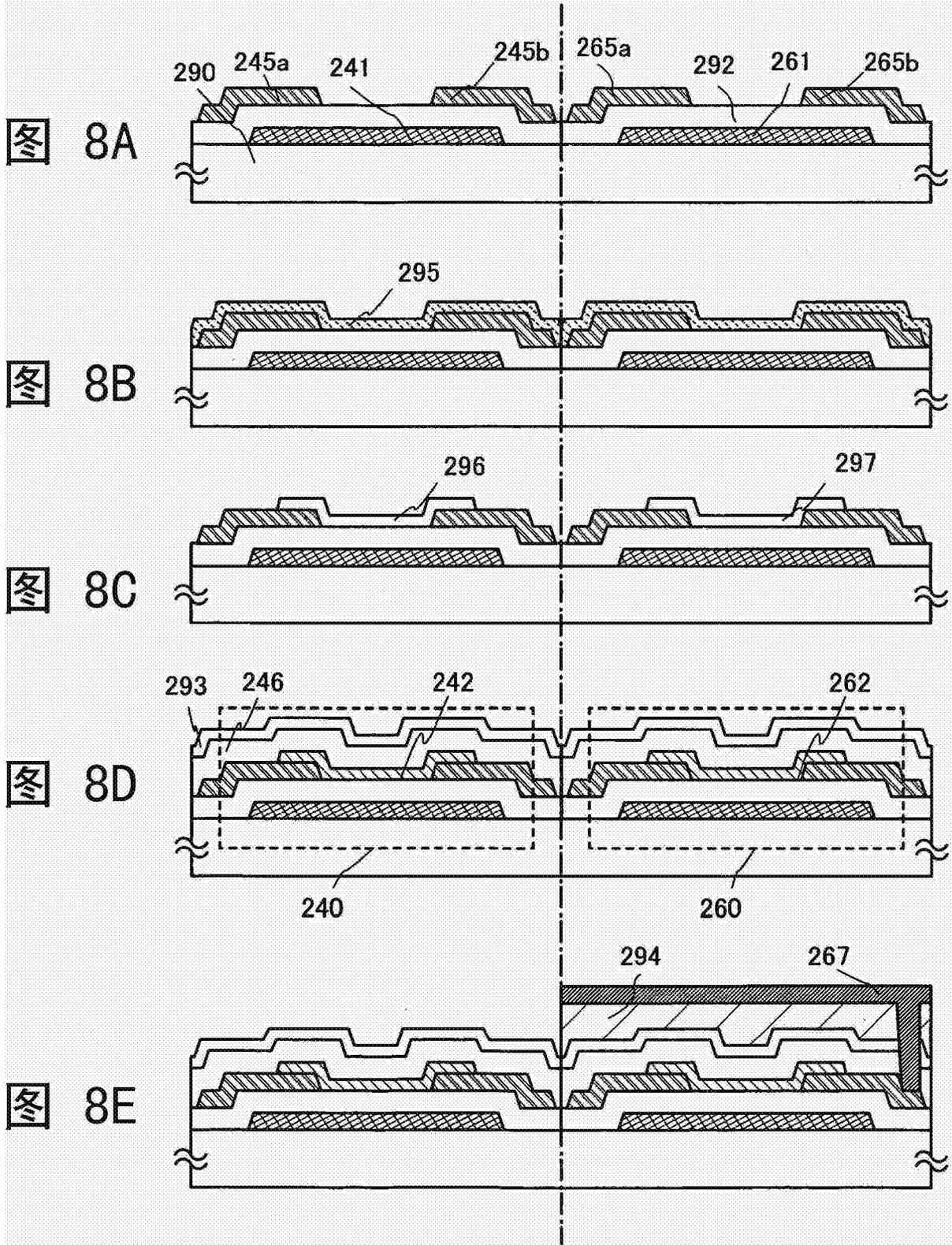


图6C





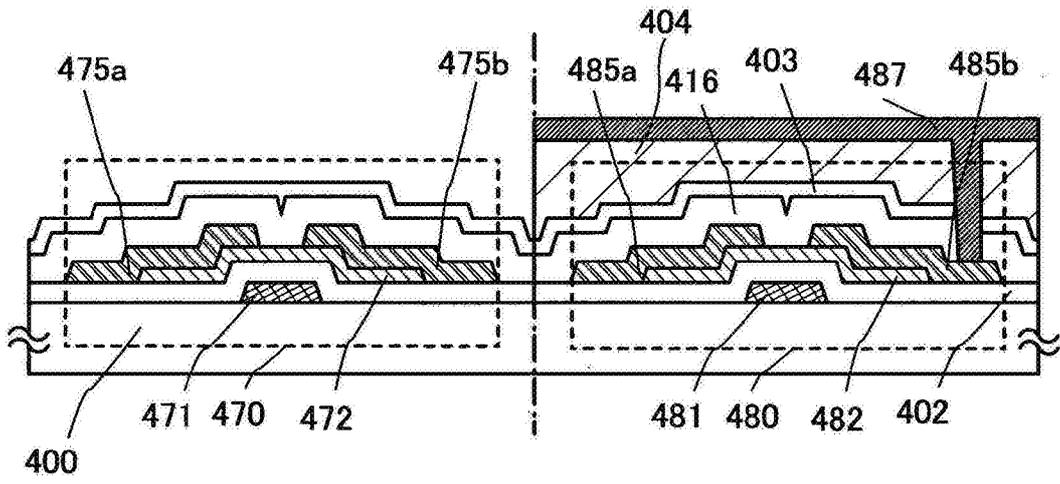


图9

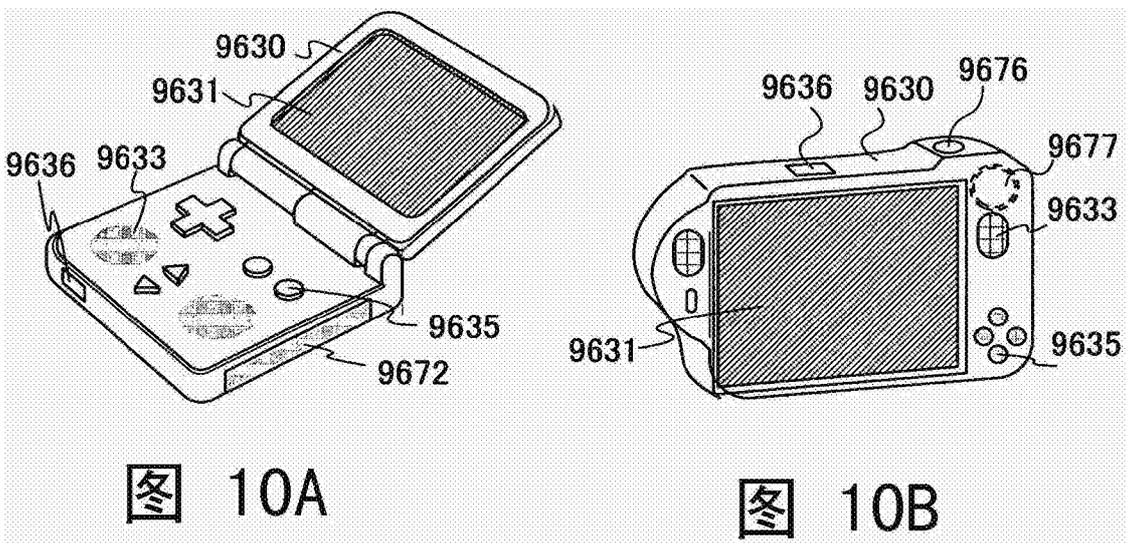


图 10A

图 10B

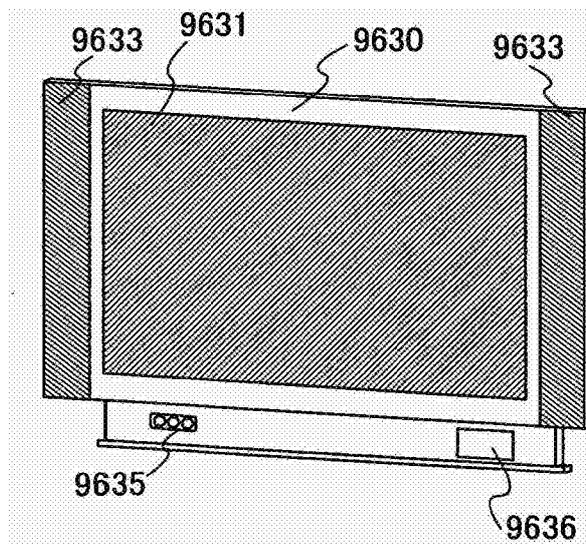


图10c

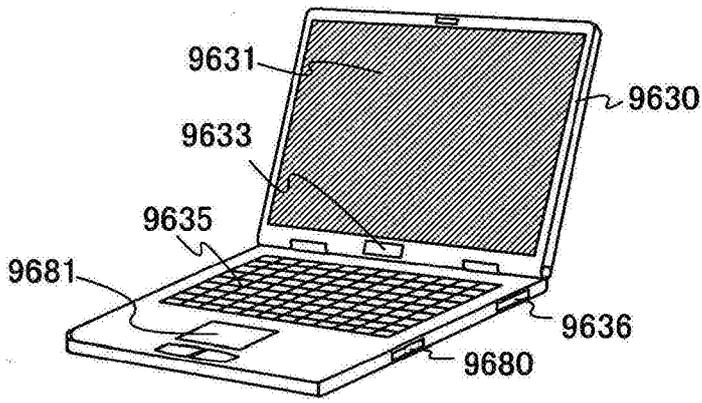


图11A

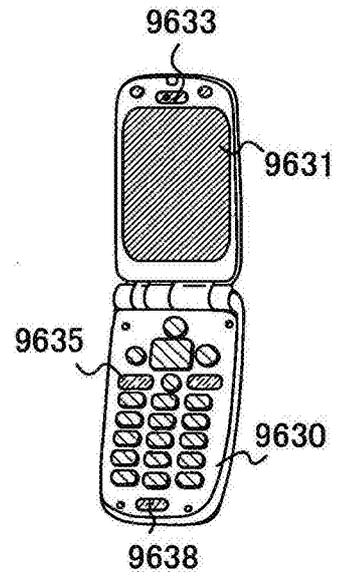


图11B

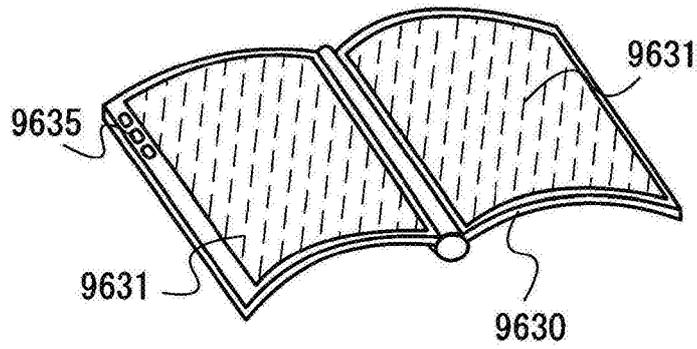


图11C

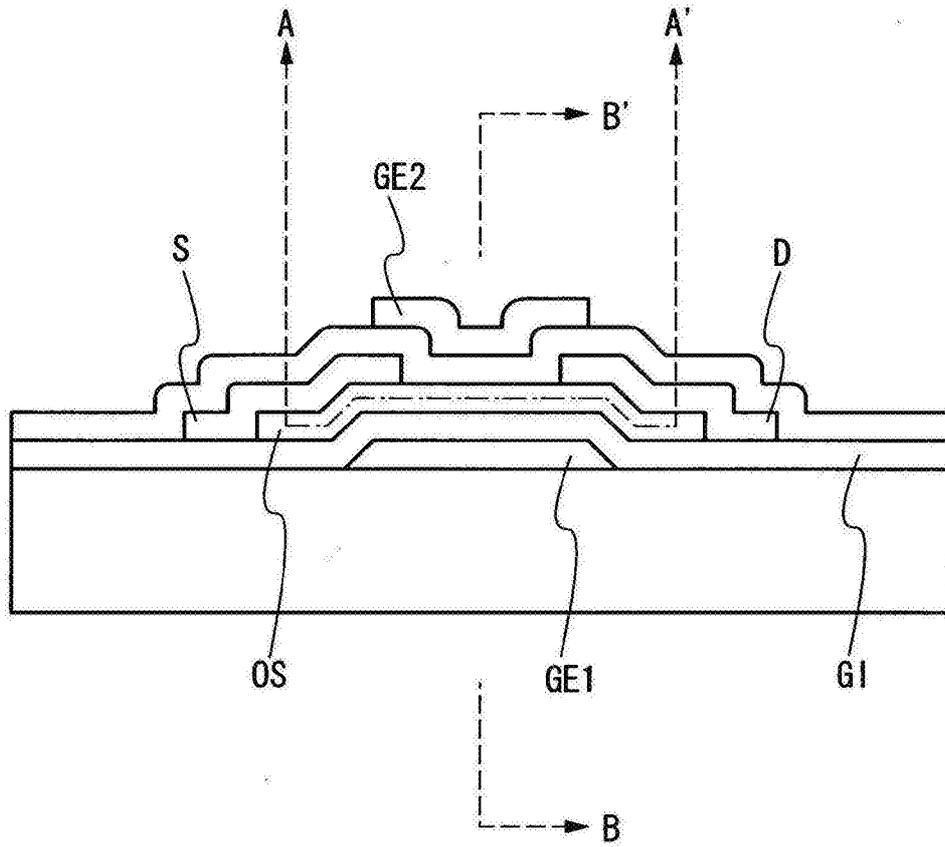


图12

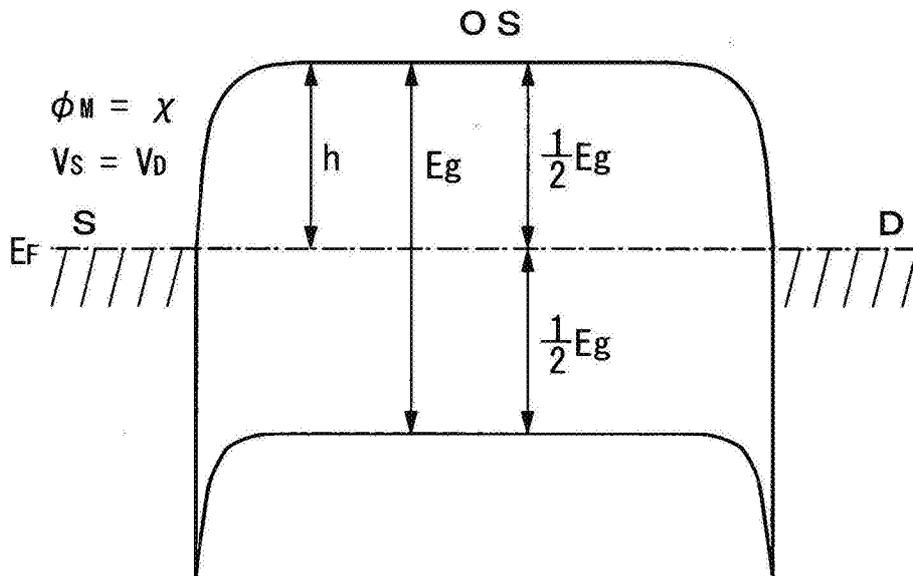


图13A

OS

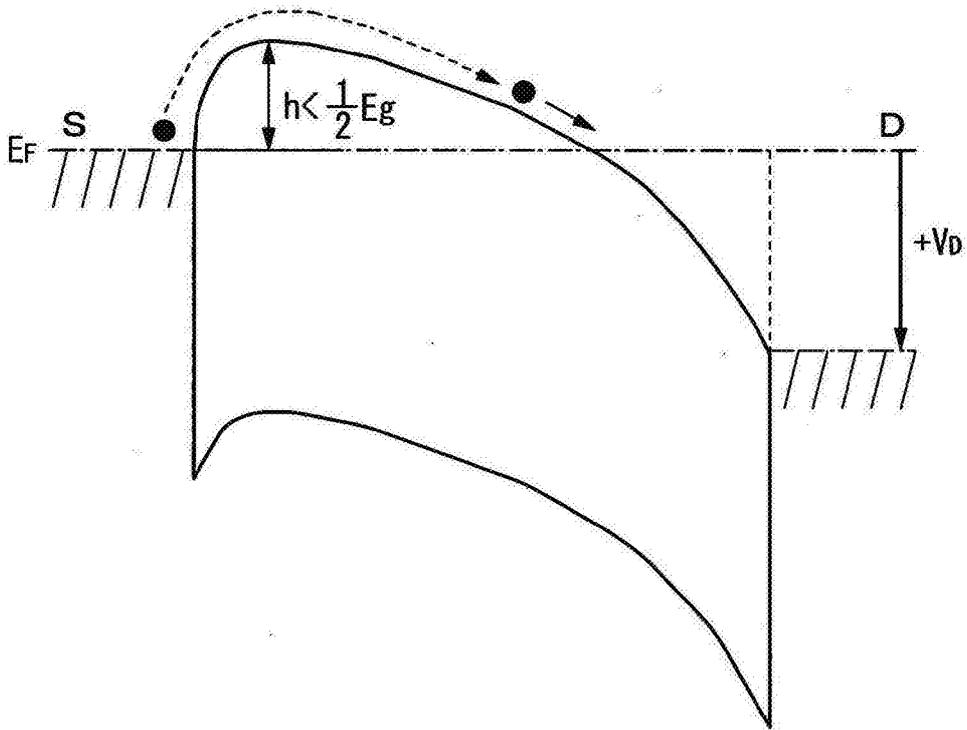


图13B

OS

GI

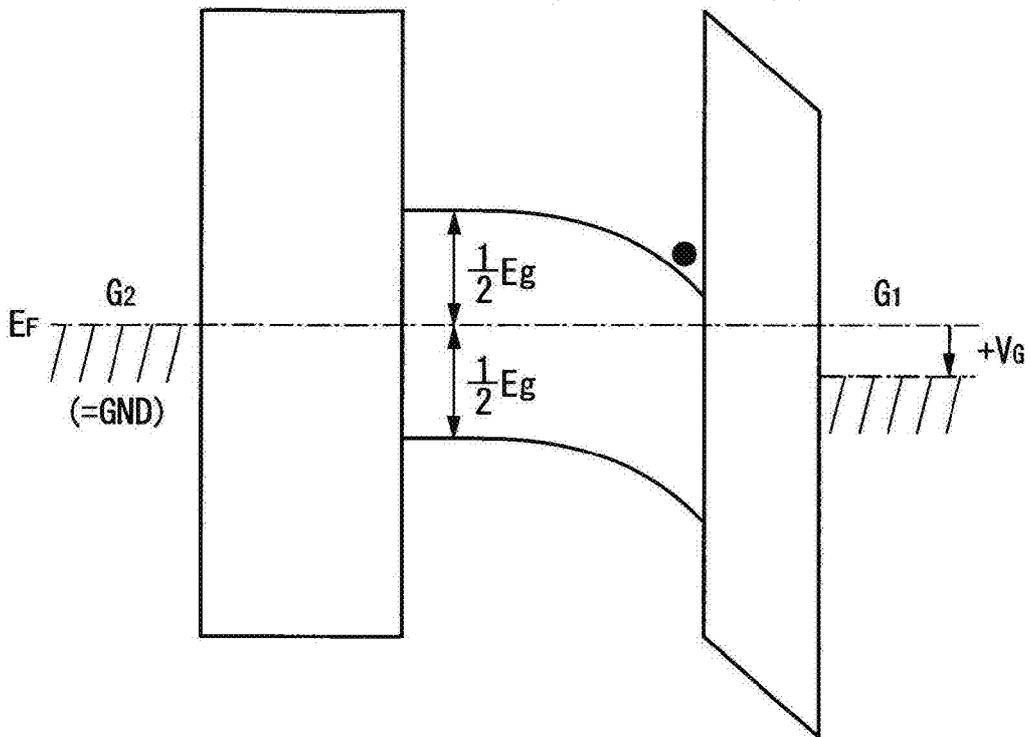


图14A

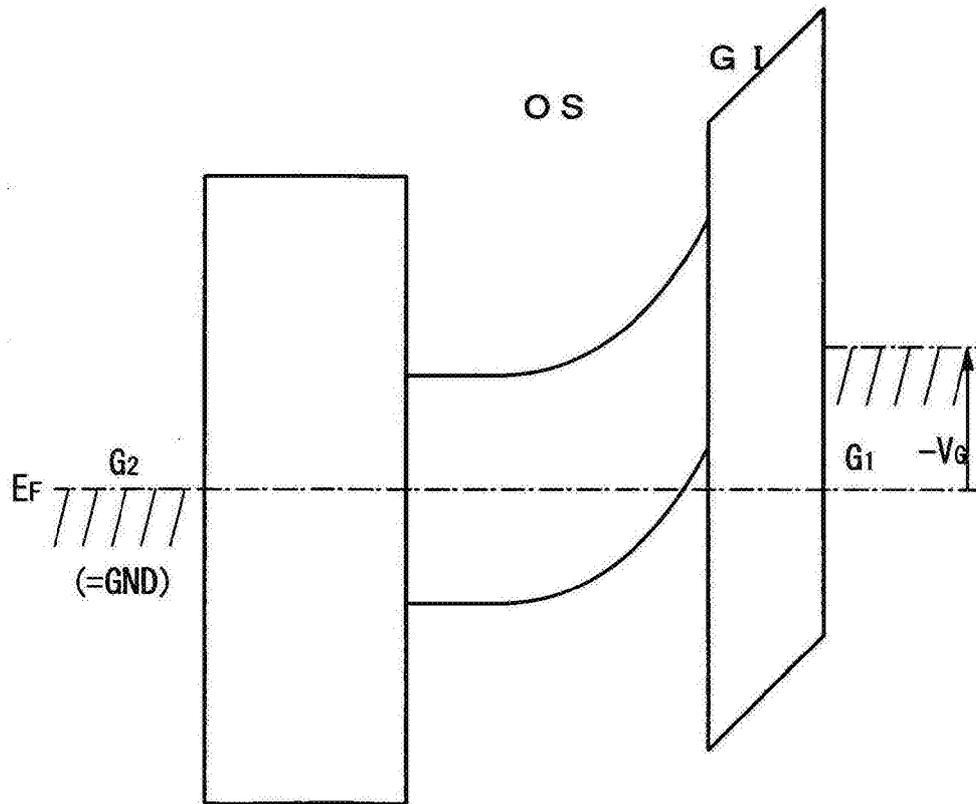


图14B

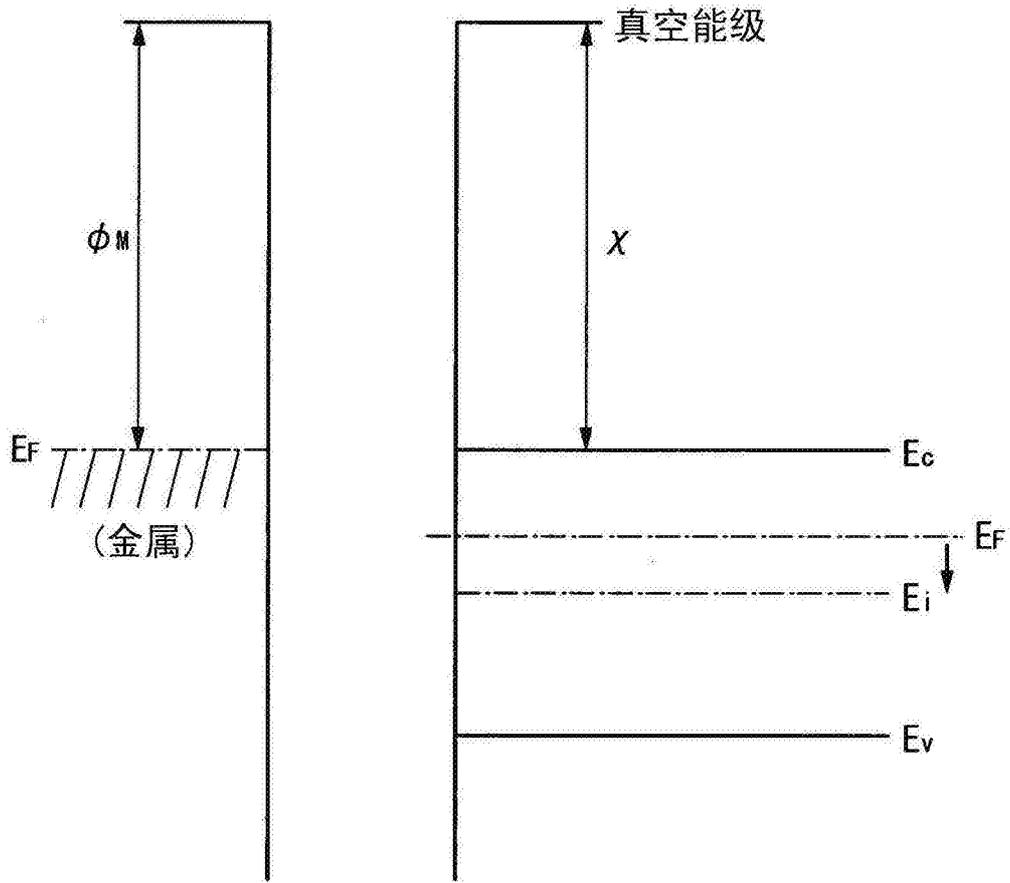


图15

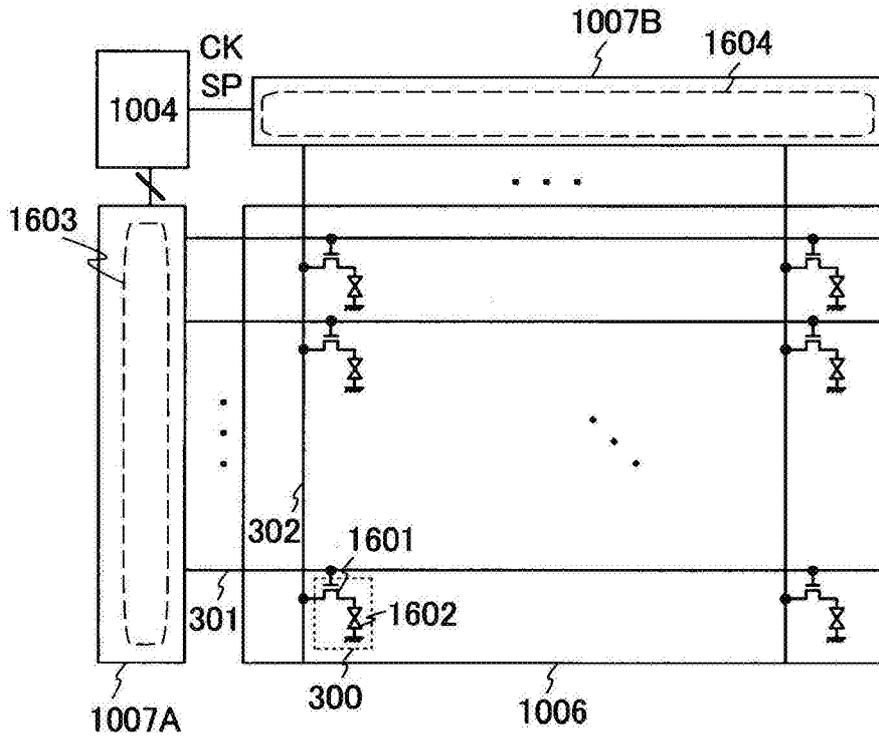


图16

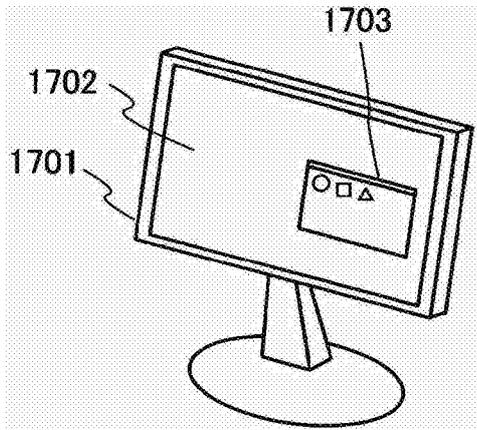


图17A

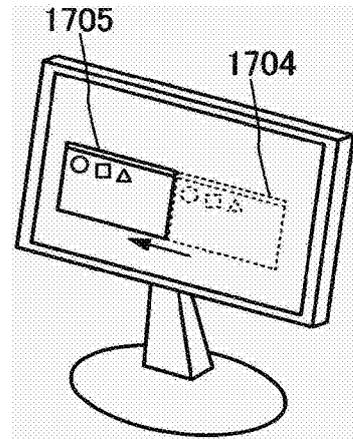


图17B

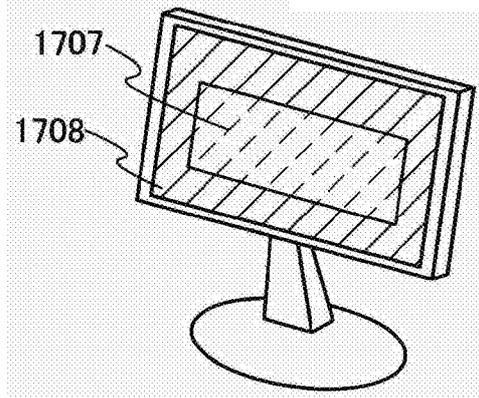


图17C

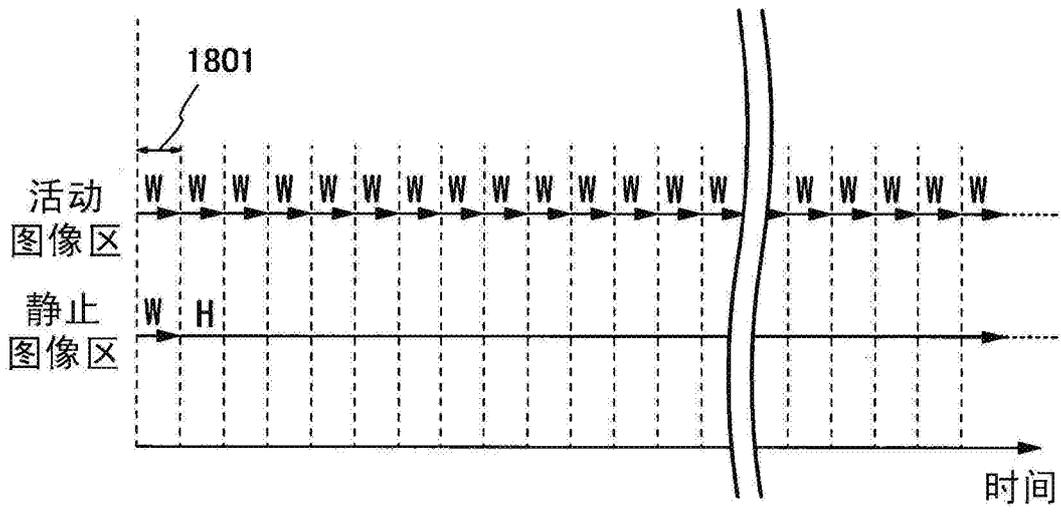


图18A

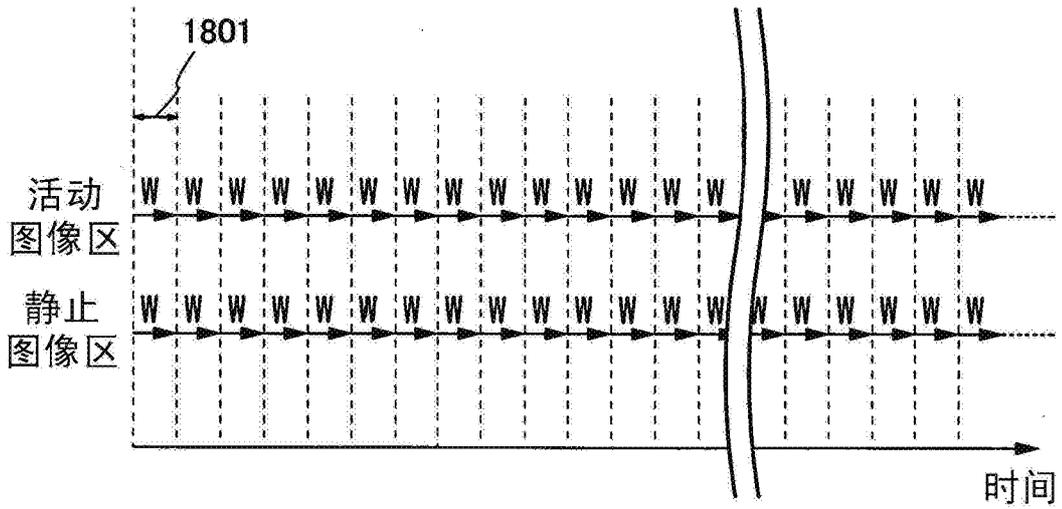


图18B

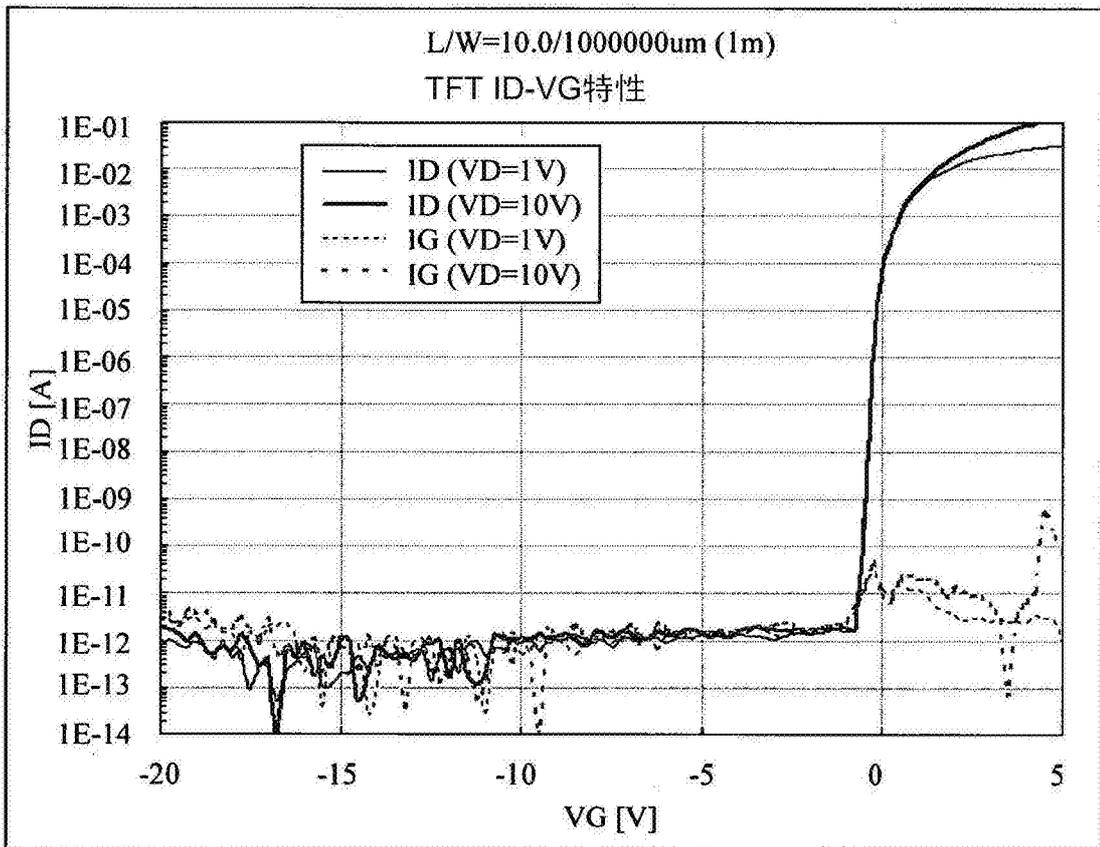


图19

附图标记

101:基板,102:基板,103:像素部分,104:栅极线驱动电路,105:信号线驱动电路,106,端子部分,107,开关晶体管,108,公共连接部分,109:对电极,111:栅极线,112:信号线,

113:像素,114:选择线,121,像素电极,122:对电极,123:液晶,200:基板,201:像素部分,240,薄膜晶体管,241:栅电极层,242:氧化物半导体层,246:氧化物绝缘层,247:导电层,260:薄膜晶体管,261:栅电极层,267:像素电极,292,栅绝缘层,293,保护绝缘层,294,平面化绝缘层,295,氧化物半导体膜,296:氧化物半导体层,300:像素,301:栅极线,302:信号线,303:选择线,304:解码器电路,312:NOR电路,490:缓冲器电路,400:基板,491:逆变器电路,492:逆变器电路,402:栅绝缘层,403:保护绝缘层,404:平面化绝缘层,410:薄膜晶体管,493:开关,411:栅电极层,413,沟道形成区,416:氧化物绝缘层,417:导电层,420:薄膜晶体管,421:栅电极层,423:沟道形成区,427:像素电极,430:氧化物半导体膜,431,氧化物半导体层,450:氮气气氛,470:薄膜晶体管,471:栅电极层,472,氧化物半导体层,480:薄膜晶体管,487:像素电极,501:薄膜晶体管,502:薄膜晶体管,503:液晶元件,504:对电极,1000:液晶显示设备,1001,显示面板,1002:存储器电路,1003,比较电路,1004,显示控制电路,1005:驱动电路部分,1006:像素部分,1008:帧存储器,106A:端子,106B:端子,1211:像素晶体管,1261:开关晶体管,1601:薄膜晶体管,1602:液晶元件,1603:解码器电路,1604:移位寄存器电路,1701:外壳,1702:显示部分,1703:窗口型显示部分,1704:虚线部分,1705:实线部分,1707:区域,1708:区域,1801:周期,245a:源电极层,245b:漏电极层,265a:源电极层,265b:漏电极层,311A:NAND电路,414a:高电阻源区,414b:高电阻漏区,415a:源电极层,415b:漏电极层,424a:高电阻源区,424b:高电阻漏区,425a:源电极层,425b:漏电极层,475a:源电极层,475b:漏电极层,485a:源电极层,485b:漏电极层,9630:外壳,9631:显示部分,9633:扬声器,9635:操作键,9636:连接端子,9638:话筒,9672:记录介质读取部分,9676:快门按钮,9677:图像接收部分,9680:外部连接端口,9681:定点设备,1007A:栅极线驱动电路,以及1007B:信号线驱动电路。

专利名称(译)	液晶显示设备、用于驱动该液晶显示设备的方法、以及包括该液晶显示设备的电子设备		
公开(公告)号	<a href="#">CN102648490B</a>	公开(公告)日	2016-08-17
申请号	CN201080053977.X	申请日	2010-11-04
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社半导体能源研究所		
当前申请(专利权)人(译)	株式会社半导体能源研究所		
[标]发明人	小山润 山崎舜平		
发明人	小山润 山崎舜平		
IPC分类号	G09G3/36 G02F1/133 G02F1/1368 G09G3/20		
CPC分类号	G02F1/1368 G02F2202/10 G09G3/3659 G09G3/3677 G09G2320/103 G09G2360/10 G09G5/005 H01L27/1225		
审查员(译)	李文斐		
优先权	2009272545 2009-11-30 JP 2009279003 2009-12-08 JP		
其他公开文献	CN102648490A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

液晶显示设备包括：包括供应有图像信号的多个像素的像素部分；包括选择性地控制信号线的信号线驱动电路和选择性地控制栅极线的栅极线驱动电路的驱动电路；存储图像信号的存储器电路；比较存储在像素中的存储器电路内的图像信号并检测差异的比较电路；以及根据该差异控制驱动电路并读取图像信号的显示控制电路。显示控制电路只将图像信号供应给检测到该差异的像素。像素包括薄膜晶体管，该薄膜晶体管包括包含氧化物半导体的半导体层。

